



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0067048
(43) 공개일자 2019년06월14일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5237 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2017-0167047
(22) 출원일자 2017년12월06일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
유승원
경기도 파주시 월롱면 엘지로 245
이재성
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인로얄

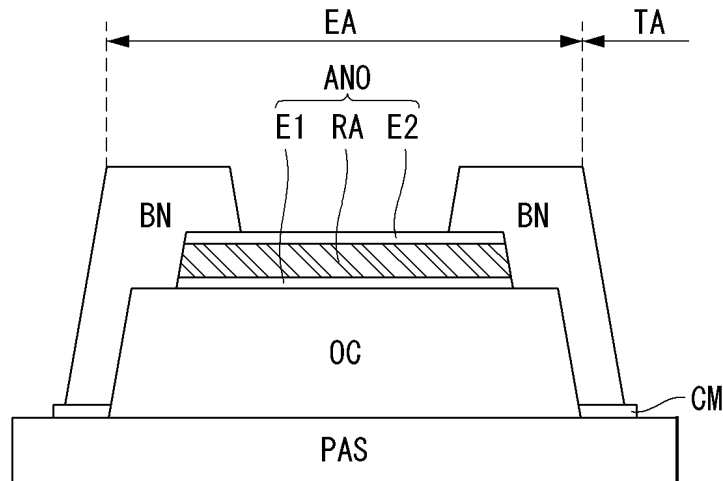
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명에 의한 유기발광 표시장치는 패시베이션막, 평탄화막, 커버층 및 बैं크층을 포함한다. 패시베이션막은 유기발광 다이오드가 배치된 제1 영역, 및 상기 제1 영역과 인접한 곳에 위치한 제2 영역을 덮는다. 평탄화막은 제1 영역에서, 패시베이션막 상에 배치된다. 커버층은 패시베이션막 상에서, 평탄화막 주위를 둘러싸도록 배치된다. बैं크층은 적어도 상기 평탄화막 상부의 가장자리를 덮으며, 제1 영역을 구획한다.

대표도 - 도5



(52) CPC특허분류

H01L 51/5203 (2013.01)

H01L 51/5293 (2013.01)

명세서

청구범위

청구항 1

유기발광 다이오드가 배치된 제1 영역, 및 상기 제1 영역과 인접한 곳에 위치한 제2 영역을 덮는 패시베이션막;
상기 제1 영역에서, 상기 패시베이션막 상에 배치된 평탄화막;
상기 패시베이션막 상에서, 상기 평탄화막 주위를 둘러싸는 커버층; 및
적어도 상기 평탄화막 상부의 가장자리를 덮으며, 상기 제1 영역을 구획하는 बैं크층을 포함하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 제2 영역은 광을 투과시키는 투과부인 유기발광 표시장치.

청구항 3

제 1 항에 있어서,
상기 평탄화막 상에 배치되는 애노드를 더 포함하고,
상기 커버층은 상기 애노드와 동일한 물질로 이루어지는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,
상기 애노드는
상기 평탄화막 상에 배치되는 제1 투명전극;
상기 제1 투명전극 상에 배치되는 반사층; 및
상기 반사층 상에 배치되는 제2 투명전극을 포함하고,
상기 커버층은 상기 제1 투명전극과 동일한 물질로 이루어지는 유기발광 표시장치.

청구항 5

제 1 항에 있어서,
상기 बैं크층은 상기 평탄화막의 측면을 덮으면서, 끝단의 하부면은 상기 커버층과 접촉하는 유기발광 표시장치.

청구항 6

제 5 항에 있어서,
상기 बैं크층의 끝단은 상기 커버층 영역 내측에 위치하는 유기발광 표시장치.

청구항 7

제 1 항에 있어서,
상기 커버층은 상기 평탄화막의 측면을 덮는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 बैं크층의 측면부는 상기 오버코트층 영역 내측에 위치하는 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 평판 표시장치 중에서 유기발광 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기 전계발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐만 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.

[0003] 근래에는 표시패널의 일부 영역을 광이 투과될 수 있는 투명부로 형성하여, 투명 표시장치로 이용하기 위한 기술들이 제안되고 있다. 투명 표시장치의 표시패널의 픽셀들은 유기발광 다이오드를 포함하여 영상을 표시하는 발광부와 광을 투과시키는 투과부를 포함한다. 유기발광 표시장치의 투과부는 광의 투과율을 높이기 위해서 금속물질층을 배치하지 않고, 어레이층을 최소화하는 방법이 이용된다. 따라서, 발광부와 투과부의 경계에서는 단차가 발생하고 배치되는 어레이층의 차이로 인한 새로운 문제점이 발생하기도 한다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 영상을 표시하는 제1 영역과 광을 투과시키는 제2 영역 간의 경계에서 발생하는 구조적인 특징으로 인한 문제점을 해결하기 위한 유기발광 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0005] 본 발명에 의한 유기발광 표시장치는 패시베이션막, 평탄화막, 커버층 및 बैं크층을 포함한다. 패시베이션막은 유기발광 다이오드가 배치된 제1 영역, 및 상기 제1 영역과 인접한 곳에 위치한 제2 영역을 덮는다. 평탄화막은 제1 영역에서, 패시베이션막 상에 배치된다. 커버층은 패시베이션막 상에서, 평탄화막 주위를 둘러싸도록 배치된다. बैं크층은 적어도 상기 평탄화막 상부의 가장자리를 덮으며, 제1 영역을 구획한다.

발명의 효과

[0006] 본 발명은 평탄화막을 영상을 표시하는 제1 영역 상에만 배치함으로써, 평탄화막으로 인해서 투과부인 제2 영역의 색상이 번지는 것을 방지할 수 있다. 특히, 평탄화막과 패시베이션 사이에 커버층을 배치함으로써, 평탄화막이 패시베이션으로부터 들뜨는 현상을 방지할 수 있다.

도면의 간단한 설명

- [0007] 도 1은 유기발광 표시장치를 개략적으로 나타낸 블록도이다.
- 도 2는 픽셀의 영역이 구분되는 것을 나타내는 모식도이다.
- 도 3은 도 1에 도시된 픽셀의 회로 구성을 개략적으로 나타내는 도면이다.
- 도 4 및 도 5는 제1 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- 도 6은 제2 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- 도 7은 제2 실시 예에서 투과율이 높아지는 것을 설명하는 도면이다.
- 도 8 내지 도 12는 본 발명에 의한 유기발광 표시장치의 제조방법을 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0008] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시 예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참

조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 여러 실시예들을 설명함에 있어서, 동일한 구성요소에 대하여는 서두에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.

- [0009] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.
- [0010] 도 1은 유기발광 표시장치를 개략적으로 나타낸 블록도이다. 도 2는 도 1에 도시된 픽셀을 개략적으로 나타낸 구성도이다.
- [0011] 도 1을 참조하면, 본 발명에 의한 유기발광 표시장치(10)는 디스플레이 구동 회로, 표시패널(DIS)을 포함한다.
- [0012] 디스플레이 구동 회로는 데이터 구동회로(12), 게이트 구동회로(14) 및 타이밍 콘트롤러(16)를 포함하여 입력 영상의 비디오 데이터전압을 표시패널(DIS)의 픽셀들에 기입한다. 데이터 구동회로(12)는 타이밍 콘트롤러(16)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환하여 데이터전압을 발생한다. 데이터 구동회로(12)로부터 출력된 데이터전압은 데이터라인들(D1~Dm)에 공급된다. 게이트 구동회로(14)는 데이터전압에 동기되는 게이트 신호를 게이트라인들(G1~Gn)에 순차적으로 공급하여 데이터 전압이 기입되는 표시패널(DIS)의 픽셀들을 선택한다.
- [0013] 타이밍 콘트롤러(16)는 호스트 시스템(19)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 메인 클럭(MCLK) 등의 타이밍신호를 입력받아 데이터 구동회로(12)와 게이트 구동회로(14)의 동작 타이밍을 동기시킨다. 데이터 구동회로(12)를 제어하기 위한 데이터 타이밍 제어신호는 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 게이트 구동회로(14)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다.
- [0014] 호스트 시스템(19)은 텔레비전 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템(19)은 스케일러 scaler)를 내장한 SoC(System on chip)을 포함하여 입력 영상의 디지털 비디오 데이터(RGB)를 표시패널(DIS)에 표시하기에 적합한 포맷으로 변환한다. 호스트 시스템(19)은 디지털 비디오 데이터와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 콘트롤러(16)로 전송한다.
- [0015] 표시패널(DIS)은 픽셀 어레이를 포함한다. 픽셀 어레이는 데이터라인들(D1~Dm, m은 양의 정수)과 게이트라인들(G1~Gn, n은 양의 정수)에 의해 정의된 픽셀들을 포함한다. 픽셀들 각각은 자발광 소자인 유기발광 다이오드(Organic Light Emitting Diode)를 포함한다.
- [0016] 도 2는 픽셀의 평면 어레이를 나타내는 모식도이다.
- [0017] 도 2는 참조하면, 픽셀(P)은 광을 투과시켜서 투명하게 표시되는 투과부(TA) 및 영상을 표시하는 발광부(EA)를 포함한다.
- [0018] 투과부(TA)는 광을 투과시키기 위해서 불투명의 금속층이 배치되지 않는다.
- [0019] 도 3은 픽셀의 발광부의 구성을 나타내는 모식도이다.
- [0020] 도 3을 참조하면, 발광부(EA)는 표시패널(DIS)에는 다수의 데이터라인들(D)과, 다수의 게이트라인들(G)이 교차되고, 이 교차영역마다 픽셀들이 매트릭스 형태로 배치된다. 픽셀(P) 각각은 유기발광 다이오드, 유기발광 다이오드에 흐르는 전류량을 제어하는 구동 트랜지스터(DT), 구동 트랜지스터(DT)의 동작을 제어하는 프로그래밍부(SC)를 포함한다. 프로그래밍부(SC)는 하나 이상의 트랜지스터와 하나 이상의 커패시터의 조합으로 이루어져서, 주요 노드 예컨대, 구동 트랜지스터(DT)의 게이트전극, 및 소스전극의 전압을 제어한다. 일례로, 프로그래밍부(SC)는 게이트라인(SC)으로부터 인가받는 게이트펄스에 응답하여, 데이터라인(D)으로부터 제공받는 데이터 전압을 프로그래밍부(SC)에 기입한다. 구동 트랜지스터(DT)는 프로그래밍부(SC)에 기입된 데이터전압의 크기에 비례하는 구동전류를 유기발광 다이오드(OLED)로 공급한다. 유기발광 다이오드(OLED)는 구동 트랜지스터(DT)로부터 공급되는 구동전류의 크기에 비례하여 발광한다. 유기발광 다이오드(OLED)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)과 캐소드(CAT) 사이에 개재된 유기 화합물층을 포함한다. 애노드(ANO)은 구동 트랜지스터(DT)

와 접속된다.

- [0021] 도 4 및 도 5는 제1 실시 예에 의한 유기발광 표시장치를 나타낸 단면도이다. 도 5는 도 4에서 패시베이션막 상부 영역을 모식도로 표현하고 있다.
- [0022] 도 4 및 도 5를 참조하면, 본 발명에 따른 유기발광 표시장치는 기판(SUB) 상에 형성되는 트랜지스터(T)들 및 유기발광 다이오드(OLED)를 포함한다.
- [0023] 기판(SUB)은 유리(glass) 또는 플라스틱(plastic) 재질로 이루어질 수 있다. 예를 들어, 기판(SUB)은 PI(Polyimide), PET(polyethylene terephthalate), PEN(polyethylene naphthalate), PC(polycarbonate) 등의 플라스틱 재질로 형성되어, 유연한(flexible) 특성을 가질 수 있다.
- [0024] 기판(SUB) 상에는 광차단층(LS) 및 저전위전압라인(VSS)이 배치된다. 광차단층(LS)은 트랜지스터(T)의 반도체층 특히, 채널(channel)과 평면상에서 중첩되도록 배치되어, 외부광으로부터 산화물 반도체 소자를 보호하는 역할을 한다.
- [0025] 기판(SUB) 상에는 광차단층(LS) 및 저전위전압라인(VSS)을 덮도록 버퍼층(BUF)이 배치된다. 버퍼층(BUF)은 기판(SUB)으로부터 확산되는 이온이나 불순물을 차단하고, 외부의 수분 침투를 차단하는 역할을 한다.
- [0026] 버퍼층(BUF) 상에는 반도체층(ACT)이 배치된다. 버퍼층(BUF) 상에는 반도체층(ACT)을 덮도록 형성된 절연막을 패터닝하여, 게이트전극(GE)과 제1 보조 접속부(CN1)가 형성될 위치에 게이트 절연막(GI)이 배치된다.
- [0027] 게이트 절연막(GI)은 게이트 전극(GE)을 절연시키는 것으로, 실리콘 산화막(SiO_x)으로 이루어질 수 있다.
- [0028] 게이트 절연막(GI) 상에는 게이트 전극(GE) 및 제1 보조 접속부(CN1)가 배치된다.
- [0029] 게이트 전극(GE)은 게이트 절연막(GI)을 사이에 두고, 반도체층(ACT)과 대면하도록 배치된다. 게이트 전극(GE)은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 탄탈륨(Ta) 및 텅스텐(W)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금의 단층이나 다층으로 이루어질 수 있다.
- [0030] 버퍼층(BUF) 상에는 게이트 전극(GE) 및 제1 보조 접속부(CN1)를 덮도록 층간 절연막(IN)이 배치된다. 층간 절연막(IN)은 게이트 전극(GE)과 소스/드레인 전극(SE, DE)을 상호 절연시키는 것으로, 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다층으로 이루어질 수 있다.
- [0031] 층간 절연막(IN) 위에는 소스/드레인 전극(SE, DE) 및 제2 보조 접속부(CN2)가 배치된다.
- [0032] 소스 전극(SE) 및 드레인 전극(DE)은 소정 간격 이격되어 배치된다. 소스 전극(SE)은 층간 절연막(IN)을 관통하는 소스 콘택홀을 통해 반도체층(ACT)의 일측에 접촉한다. 드레인 전극(DE)은 층간 절연막(IN)을 관통하는 드레인 콘택홀을 통해 반도체층(ACT)의 타측에 접촉한다. 소스 전극(SE)과 드레인 전극(DE)은 단일층 또는 다층으로 이루어질 수 있으며, 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소스 전극(SE)과 드레인 전극(DE)이 다층일 경우에는 몰리브덴/알루미늄-네오디뮴, 몰리브덴/알루미늄, 티타늄/알루미늄, 또는 구리/몰리타늄의 2중층이거나 몰리브덴/알루미늄-네오디뮴/몰리브덴, 몰리브덴/알루미늄/몰리브덴, 티타늄/알루미늄/티타늄, 또는 몰리타늄/구리/몰리타늄의 3중층으로 이루어질 수 있다.
- [0033] 제2 보조 접속부(CN2)는 층간 절연막(IN)을 관통하여 제1 보조 접속부(CN1)와 접속한다. 그리고, 제2 보조 접속부(CN2)는 버퍼층(BUF) 및 층간 절연막(IN)을 관통하여 저전위전압라인(VSS)과 접속한다.
- [0034] 반도체층(ACT), 게이트 전극(GE), 소스/드레인 전극(SE, DE)은 트랜지스터(T)를 구성한다.
- [0035] 트랜지스터(T) 상에 패시베이션막(PAS)이 위치한다. 패시베이션막(PAS)은 트랜지스터(T)를 보호하는 것으로 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다층으로 이루어질 수 있다.
- [0036] 패시베이션막(PAS) 상에 평탄화막(OC)이 위치한다. 평탄화막(OC)은 하부의 단차를 평탄화하는 것으로, 포토아크릴(photo acryl), 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene resin), 아크릴레이트계 수지(acrylate) 등의 유기물로 이루어질 수 있다. 필요에 따라서, 패시베이션막(PAS)과 평탄화막(OC) 중 어느 하나는 생략될 수 있다.
- [0037] 평탄화막(OC) 상에는 애노드(ANO)와 보조전극(AE)이 배치된다. 그리고 평탄화막(OC) 측면에는 커버층(CM)이 배

치된다. 커버층(CM)은 애노드(ANO)의 제1 전극(E1)과 동일한 물질로 이루어질 수 있다.

- [0038] 애노드(ANO)는 패시베이션막(PAS)과 평탄화막(OC)을 관통하는 콘택홀을 통해 트랜지스터(T)의 드레인 전극(DE)에 접속된다. 애노드(ANO)는 도 5 및 도 6에서와 같이, 반사층(RA)을 포함하는 다층으로 이루어져서 반사 전극으로 기능할 수 있다. 반사층은 알루미늄(Al), 구리(Cu), 은(Ag), 니켈(Ni), 몰리 티타늄(MoTi) 등으로 이루어질 수 있다.
- [0039] 보조 전극(AE)은 애노드(ANO)와 동일층에 동일 물질로 형성될 수 있다. 이 경우, 보조 전극(AE)을 형성하기 위한 별도의 공정을 수행할 필요가 없기 때문에, 제조 시간 및 비용을 줄일 수 있다.
- [0040] 애노드(ANO) 및 보조 전극(AE)이 형성된 기판(SUB) 상에 픽셀(P)의 발광부(EA)를 구획하는 बैं크층(BN)이 위치한다. बैं크층(BN)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물로 이루어질 수 있다.
- [0041] बैं크층(BN)은 애노드(ANO)의 중심부를 노출하되 애노드(ANO)의 측면을 덮도록 배치될 수 있다. 노출된 애노드(ANO)의 면적은, 충분한 개구율을 확보할 수 있도록, 가능한 최대치로 설계되는 것이 바람직하다. 또한, बैं크층(BN)은 보조 전극(AE)의 중심부를 노출하되 보조 전극(AE)의 측면을 덮도록 배치될 수 있다.
- [0042] 특히, बैं크층(BN)은 투과부(TA) 영역에서 옐로위시(Yellowish) 현상이 발생하는 것을 방지하기 위해서 투과부(TA) 상에는 배치되지 않는다. 옐로위시 현상은 평탄화막(OC)의 물질 특성으로 인해서 누렇게 빛바랜 색상이 표시되는 현상을 일컫는다.
- [0043] 또한, बैं크층(BN)은 평탄화막(OC)으로부터 아웃게싱(Outgassing) 현상이 발생하는 것을 방지하기 위해서 평탄화막(OC)의 측면을 덮도록 형성된다. 아웃게싱 현상은 유기발광 표시장치를 구동하는 과정에서 유기물질인 평탄화막(OC)으로부터 불순물이 가스화되어 방출되는 현상을 일컫는다. 평탄화막(OC)의 측면을 덮도록 बैं크층(BN)을 형성하는 구조로 인해서, बैं크층(BN)의 가장자리 하부 영역은 패시베이션막(PAS) 상에 위치한다. 본 발명은 평탄화막(OC)의 측면에 커버층(CM)이 위치하고 있기 때문에, बैं크층(BN)의 측면 끝단은 패시베이션막(PAS)이 아니라 커버층(CM)과 접촉한다.
- [0044] 만약 커버층(CM)이 없으면, बैं크층(BN)은 패시베이션막(PAS)과 직접 접촉한다. 투과부(TA)의 영역을 확보하기 위해서 बैं크층(BN)의 폭을 좁게 하여야 하고, 그 결과 बैं크층(BN)과 패시베이션막(PAS)의 접촉 영역은 좁을 수 밖에 없다. बैं크층(BN)과 패시베이션막(PAS)은 물질 특성상 서로 합착력이 좋지 않고, 접촉 면적조차 좁기 때문에, बैं크층(BN)은 패시베이션막(PAS)으로부터 들뜨는 현상이 발생할 수 있다.
- [0045] 이에 반해서, 본 발명은 बैं크층(BN)이 패시베이션막(PAS)에 직접 접촉하지 않고, 커버층(CM)을 통해서 बैं크층(BN)이 배치된다. 따라서, बैं크층(BN)이 패시베이션막(PAS)으로부터 들뜨는 현상을 개선할 수 있다.
- [0046] 커버층(CM)은 बैं크층(BN) 및 패시베이션막(PAS)과 합착력이 좋은 물질을 이용할 수 있다. 예컨대, 커버층(CM)은 애노드(ANO)의 제1 전극(E1)과 동일한 물질을 이용하여 형성할 수 있다. 커버층(CM)을 애노드(ANO)의 제1 전극(E1)으로 형성할 경우에, 별도의 마스크 공정이 추가될 필요가 없다.
- [0047] 격벽(BR)은 보조 전극(AE) 상에 위치한다. 격벽(BR)은 이후 형성될 유기 발광층(OL), 캐소드(CAT), 및 보호막(PAS2) 각각을 물리적으로 분리 시키는 기능을 한다. 다시 말해, 유기 발광층(OL), 캐소드(CAT), 및 보호막(PAS2) 각각은, 보조 전극(AE) 상에서 격벽(BR)에 의해 물리적으로 분리되어 그 연속성이 끊어질 수 있다.
- [0048] 격벽(BR)이 형성된 기판(SUB) 상에 유기 발광층(OL)이 위치한다. 유기 발광층(OL)은 기판(SUB)의 전면에 넓게 형성될 수 있다.
- [0049] 유기 발광층(OL)은 보조 전극(AE) 상에서 격벽(BR)에 의해 물리적으로 분리된다. 유기 발광층(OL)은 격벽(BR)에 의해 분리되어, 격벽(BR)의 주변부에서 보조 전극(AE)의 적어도 일부를 노출시킨다. 격벽(BR)에 의해 분리된 유기 발광층(OL)의 일부는 격벽(BR) 상부에 위치하게 된다.
- [0050] 유기 발광층(OL) 상에 캐소드(CAT)가 위치한다. 캐소드(CAT)는 기판(SUB)의 전면에 넓게 형성될 수 있다. 캐소드(CAT)는, ITO(Indium Tin Oxide) IZO(Indium Zinc Oxide)와 같은 투명 도전물질로 형성될 수 있고, 광이 투과될 수 있을 정도로 얇은 두께를 갖는 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있다.
- [0051] 캐소드(CAT)는 보조 전극(AE) 상에서 격벽(BR)에 의해 물리적으로 분리된다. 캐소드(CAT)는 격벽(BR)에 의해 분리되어, 격벽(BR)의 주변부에서 보조 전극(AE)의 적어도 일부를 노출시킨다. 격벽(BR)에 의해 분리된 캐소드

(CAT)의 일부는 격벽(BR) 상부에 위치하게 된다.

- [0052] 캐소드(CAT)는 유기 발광층(OL)을 덮되, 그 일단이 보조 전극(AE)과 직접 접촉되도록 형성된다. 즉, 격벽(BR)에 의해 분리되어 노출되는 캐소드(CAT)의 일단은, 노출된 보조 전극(AE)의 상부 표면과 직접 접촉된다. 이러한 구조는 유기 발광층(OL)과 캐소드(CAT)를 구성하는 물질의 스텝 커버리지 차에 의해, 구현될 수 있다. 예를 들어, 캐소드(CAT)는, 유기 발광층(OL)의 구성 물질 보다 스텝 커버리지가 높은 물질인 투명 도전성 물질로 구성될 수 있기 때문에, 보조 전극(AE)과 직접 접촉되도록 형성될 수 있다.
- [0053] 살펴본 바와 같이, 제1 실시 예에 의한 유기발광 표시장치는 बैं크층(BN)이 합착력이 좋은 커버층(CM)을 통해서 패시베이션막(PAS)에 합착되기 때문에, बैं크층(BN)이 패시베이션막(PAS)으로부터 들뜨는 현상이 개선된다.
- [0054] 도 6은 제2 실시 예에 의한 커버층을 나타내는 도면이다. 제2 실시 예에 대한 설명에서 전술한 제1 실시 예와 동일한 구성에 대해서는 동일한 도면부호를 사용하고 자세한 설명을 생략하기로 한다.
- [0055] 도 6을 참조하면, 패시베이션막(PAS) 상에 평탄화막(OC)이 배치된다. 평탄화막(OC)은 발광부(EA) 영역에 위치한다. 평탄화막(OC)의 측면을 덮도록 커버층(CM)이 위치한다. 커버층(CM)은 평탄화막(OC)의 끝단 영역에서 패시베이션막(PAS)의 일부를 덮도록 배치된다. 커버층(CM)은 평탄화막(OC)으로부터 아웃게싱 현상이 발생하는 것을 방지할 수 있다. 커버층(CM)은 애노드(ANO)의 제1 전극(E1)과 동일한 물질로 이루어질 수 있다.
- [0056] 전술한 제1 실시 예에서 평탄화막(OC)의 아웃게싱 현상을 방지하기 위해서, बैं크층(BN)은 평탄화막(OC)의 측면을 덮도록 배치되었다.
- [0057] 제2 실시 예에서, 커버층(CM)이 평탄화막(OC)의 아웃게싱 현상을 개선할 수 있기 때문에, बैं크층(BN)의 측면부는 평탄화막(OC) 영역을 벗어나지 않도록 배치된다. 예컨대, बैं크층(BN)은 평탄화막(OC)의 상부 영역에 한해서 위치할 수 있다. 그 결과, 제2 실시 예에서, बैं크층(BN)은 제1 실시 예에 대비하여 폭이 감소한다. बैं크층(BN)의 폭이 감소함에 따라, 투과부(TA)는 도 7에서와 같이 “L”의 폭을 갖는 영역만큼 투과율이 높아진다.
- [0058] 도 8의 (a) 내지 (e)는 제1 실시 예에 의한 표시장치를 제작하는 공정을 나타내는 도면이다. 특히, 도 8의 (a) 내지 (e)는 커버층(CM)의 형성과정을 도시하고 있다.
- [0059] 도 8을 참조하면, 패시베이션막(PAS) 상에, 평탄화막(OC)을 덮도록 애노드층(5)을 형성한다. 애노드층(5)은 순차적으로 적층되는 제1 전극물질(1), 반사층물질(2) 및 제2 전극물질(3)을 포함한다. 제1 및 제2 전극물질(1,3) ITO를 이용할 수 있고, 반사층물질(2)은 몰리 티타늄(MoTi)을 이용할 수 있다. 애노드층(5) 상에는 풀톤 마스크(Full Tone Mask)(FT) 및 하프톤 마스크(Half Tone Mask)(HT)가 정렬되고, 이후 노광 공정을 수행한다. 풀톤 마스크(FT)는 애노드(ANO)를 패터닝하기 위한 것이고, 하프톤 마스크(HT)는 커버층(CM)을 형성하기 위한 것이다.
- [0060] 도 9를 참조하면, 노광 공정 이후에 식각 공정을 수행하여, 애노드(ANO) 및 커버층(CM)을 남기고 애노드층(5)을 식각한다.
- [0061] 도 10을 참조하면, 애싱(ashing) 공정을 수행하여, 하프톤 마스크(HT)를 제거한다. 애싱 공정 결과 애노드(ANO) 상에 배치된 풀톤 마스크(FT)만이 남겨진다.
- [0062] 도 11을 참조하면, 풀톤 마스크(FT)만이 남겨진 상태에서 식각 공정을 수행하여 커버층(CM) 상에 위치한 반사층물질(2) 및 제2 전극물질(2)을 식각한다.
- [0063] 도 12를 참조하면, 전면에 걸쳐서 बैं크층을 도포한 이후에 패터닝을 하여, बैं크층(BN)을 형성한다.
- [0064] 도 6에 도시된 제2 실시 예를 제조하는 공정 또한 도 8의 (a) 내지 (e)의 공정을 이용할 수 있다. 다만, 제2 실시 예는 제1 실시 예에 대비하여 하프톤 마스크(HT)의 형태만 달라진다.
- [0065] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양하게 변경 및 수정할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

부호의 설명

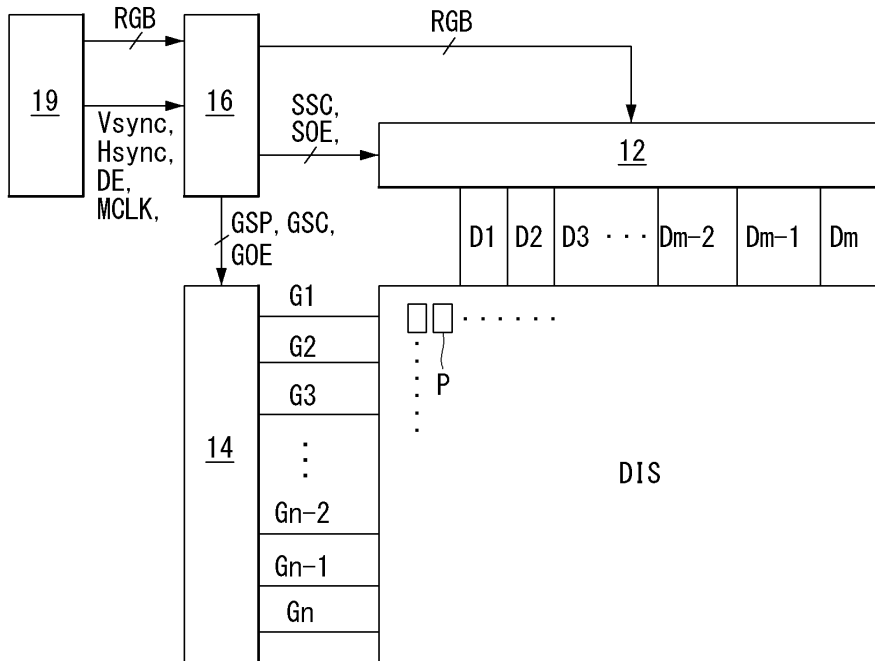
- [0066] SUB1: 제1 기판 SUB2: 제2 기판
- Tr: 트랜지스터 OLE: 유기발광 다이오드

CAT: 캐소드 AE: 보조 전극

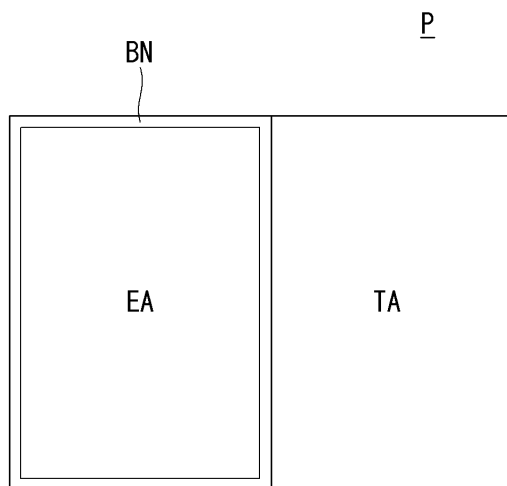
도면

도면1

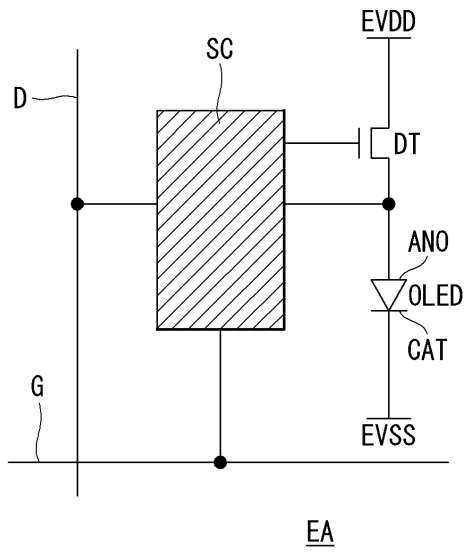
10



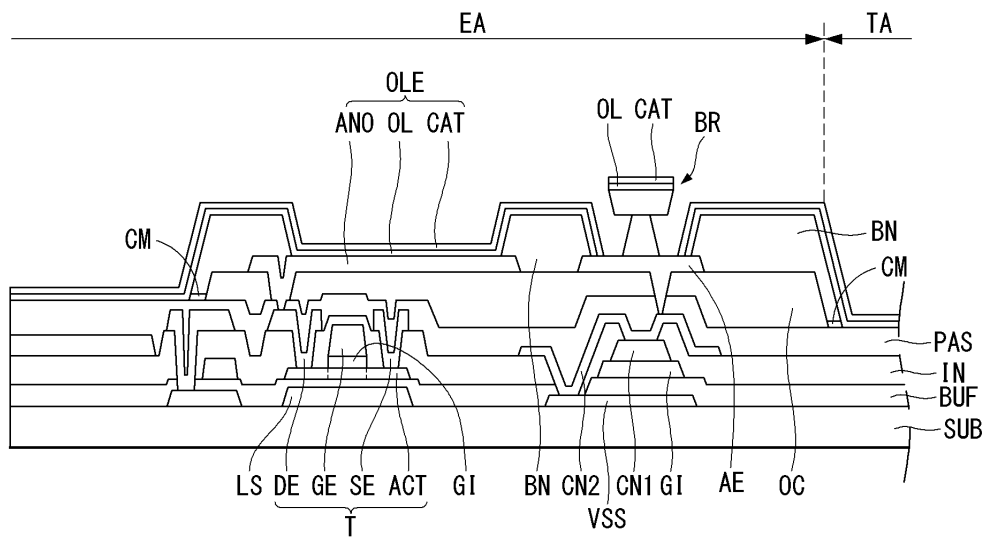
도면2



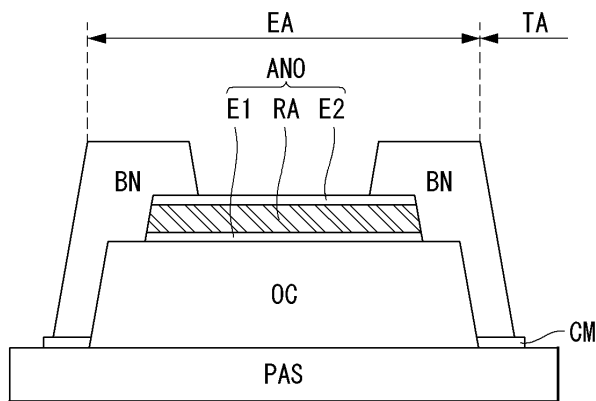
도면3



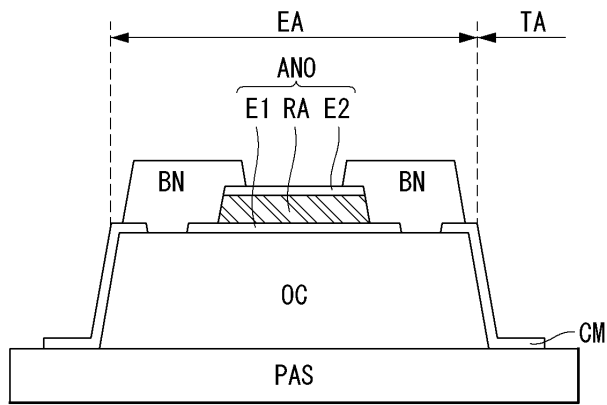
도면4



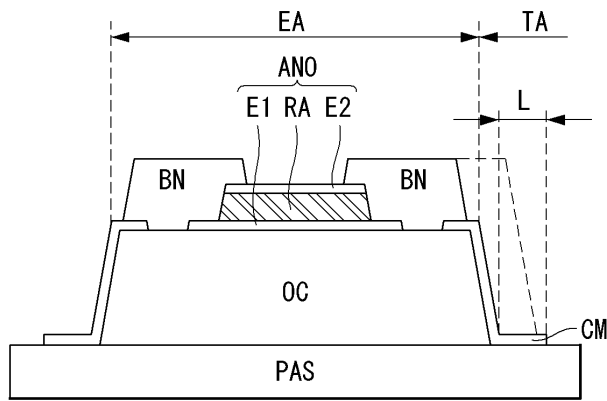
도면5



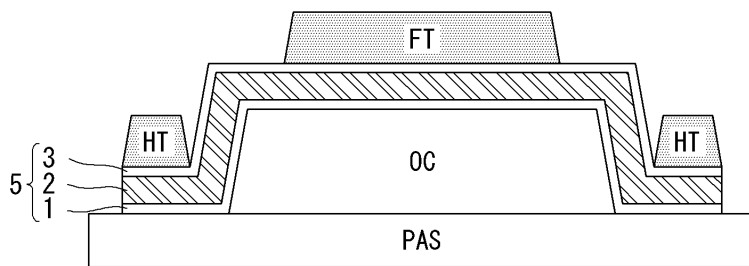
도면6



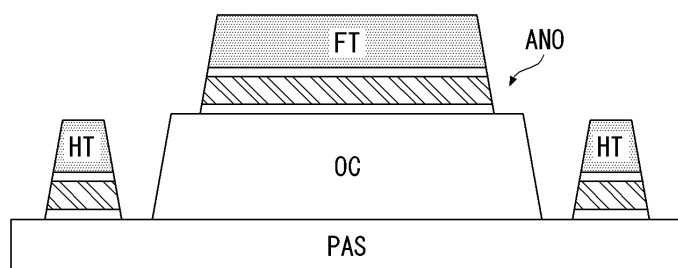
도면7



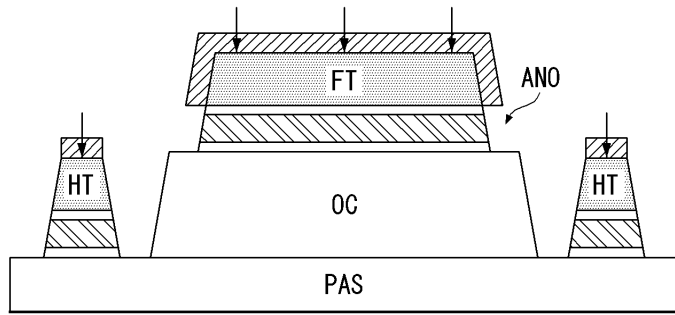
도면8



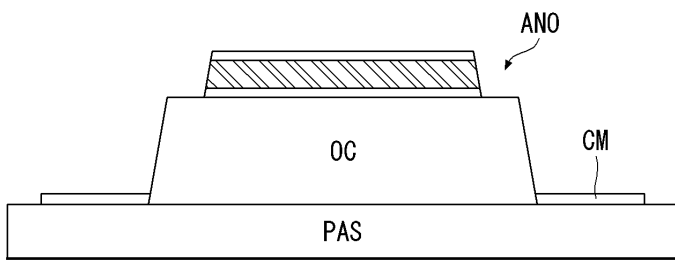
도면9



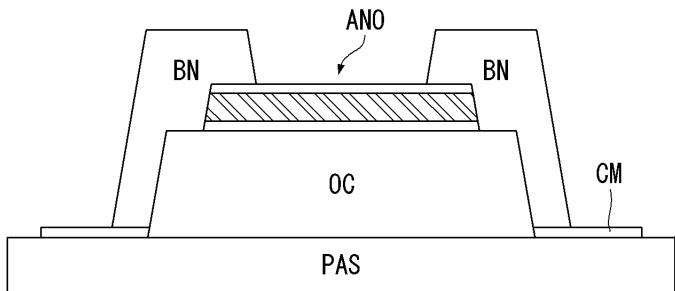
도면10



도면11



도면12



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020190067048A	公开(公告)日	2019-06-14
申请号	KR1020170167047	申请日	2017-12-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	유승원 이재성		
发明人	유승원 이재성		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5237 H01L27/3246 H01L51/5203 H01L51/5293 H01L27/32 H01L27/3244 H01L51/50 H01L51/5271 G09G3/3233 G09G2300/0426 H01L27/3258 H01L27/326 H01L51/5218 G09G3/3291 G09G2310/08 H01L51/5206 H01L51/5221		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示装置包括钝化膜，平坦化膜，覆盖层和堤层。钝化膜覆盖其中设置有有机发光二极管的第一区域以及与第一区域相邻的第二区域。平坦化膜在第一区域中设置在钝化膜上。覆盖层设置在钝化膜上以围绕平坦化膜。堤层至少覆盖平坦化层的上部的边缘并且分隔第一区域。

