



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0090474

(43) 공개일자 2015년08월06일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) G09F 9/33 (2006.01)

H01L 51/52 (2006.01)

(21) 출원번호 10-2014-0011153

(22) 출원일자 2014년01월29일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼정2로 95 (농서동)

(72) 발명자

나은재

경기도 수원시 장안구 화산로125번길 26, 201호
(천천동)

김현영

충청남도 아산시 음봉면 음봉로 847

(뒷면에 계속)

(74) 대리인

박영우

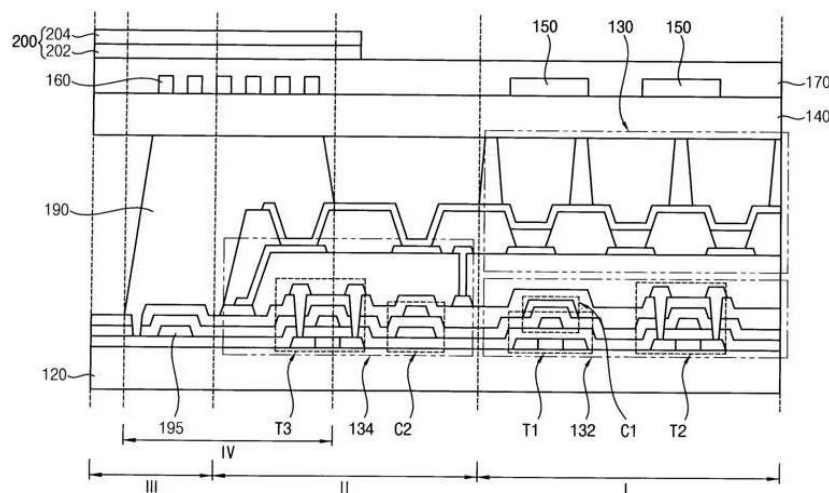
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 표시 패널 및 이의 제조 방법

(57) 요약

발광 영역, 발광 영역을 둘러싸는 회로 영역 및 회로 영역을 둘러싸는 주변 영역으로 구분된 표시 패널은 제 1 기판, 제 1 기판에 대향하도록 배치되는 제 2 기판, 제 1 기판 상에 형성되고 발광 영역 내에 배치되는 복수의 유기 발광 소자들, 제 1 기판과 제 2 기판 사이의 공간을 밀봉하되 회로 영역의 일부와 주변 영역의 일부에 걸쳐 배치되는 실링 부재, 제 2 기판 상에 형성되고 발광 영역 내에 배치되는 복수의 감지 셀들, 제 2 기판 상에 형성되고 실링 부재의 상부에 배치되는 복수의 도전 패턴들, 제 2 기판 상에 감지 셀들 및 도전 패턴들을 커버하도록 배치되는 제 1 보호막, 및 도전 패턴들 중에서 표시 패널의 모서리부에 위치하는 모서리부 도전 패턴들을 커버하도록 제 1 보호막 상에 배치되는 제 2 보호막을 포함한다.

대표도



(72) 발명자

이교은

부산광역시 사하구 제석로86번길 11, 7통3반 (당리동)

홍상민

충청남도 천안시 서북구 충무로 124-24, 106동 1003호 (쌍용동, 현대아이파크홈타운)

황현민

충청남도 천안시 동남구 일봉로 34, 205동 1605호 (신방동, 두레현대아파트)

명세서

청구범위

청구항 1

발광 영역, 상기 발광 영역을 둘러싸는 회로 영역 및 상기 회로 영역을 둘러싸는 주변 영역으로 구분된 표시 패널에 있어서,

제 1 기관;

상기 제 1 기관에 대향하도록 배치되는 제 2 기관;

상기 제 1 기관 상에 형성되고, 상기 발광 영역 내에 배치되는 복수의 유기 발광 소자들;

상기 제 1 기관과 상기 제 2 기관 사이의 공간을 밀봉하되, 상기 회로 영역의 일부와 상기 주변 영역의 일부에 걸쳐 배치되는 실링 부재;

상기 제 2 기관 상에 형성되고, 상기 발광 영역 내에 배치되는 복수의 감지 셀들;

상기 제 2 기관 상에 형성되고, 상기 실링 부재의 상부에 배치되는 복수의 도전 패턴들;

상기 제 2 기관 상에 상기 감지 셀들 및 상기 도전 패턴들을 커버(cover)하도록 배치되는 제 1 보호막; 및

상기 도전 패턴들 중에서 상기 표시 패널의 모서리부에 위치하는 모서리부 도전 패턴들을 커버하도록 상기 제 1 보호막 상에 배치되는 제 2 보호막을 포함하는 것을 특징으로 하는 표시 패널.

청구항 2

제 1 항에 있어서, 상기 제 1 보호막은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)을 포함하는 것을 특징으로 하는 표시 패널.

청구항 3

제 1 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 도전층을 포함하는 것을 특징으로 하는 표시 패널.

청구항 4

제 3 항에 있어서, 상기 도전층은 인듐 주석 산화물(indium tin oxide; ITO), 인듐 산화물(indium oxide), 인듐 아연 산화물(indium zinc oxide; IZO), 주석 산화물(tin oxide) 또는 아연 산화물(zinc oxide)을 포함하는 것을 특징으로 하는 표시 패널.

청구항 5

제 1 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 무기층을 포함하는 것을 특징으로 하는 표시 패널.

청구항 6

제 5 항에 있어서, 상기 무기층은 실리콘 산화물 또는 실리콘 질화물을 포함하는 것을 특징으로 하는 표시 패널.

청구항 7

제 1 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 도전층 위에 광 투과성을 갖는 무기층이 적층된 구조를 갖는 것을 특징으로 하는 표시 패널.

청구항 8

제 1 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 무기층 위에 광 투과성을 갖는 도전층이 적층된 구조를 갖는 것을 특징으로 하는 표시 패널.

청구항 9

제 1 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 제 1 도전층 위에 절연층이 적층되고, 상기 절연층 위에 광 투과성을 갖는 제 2 도전층이 적층된 구조를 갖는 것을 특징으로 하는 표시 패널.

청구항 10

발광 영역, 상기 발광 영역을 둘러싸는 회로 영역 및 상기 회로 영역을 둘러싸는 주변 영역으로 구분된 표시 패널을 제조하는 표시 패널의 제조 방법에 있어서,

제 1 기판을 준비하는 단계;

상기 제 1 기판 상에 상기 발광 영역 내에 위치하는 복수의 유기 발광 소자들을 형성하는 단계;

제 2 기판 상에 상기 발광 영역 내에 위치하는 복수의 감지 셀들을 형성하는 단계;

상기 제 2 기판 상에 상기 회로 영역의 일부와 상기 주변 영역의 일부에 걸쳐 복수의 도전 패턴들을 형성하는 단계;

상기 제 2 기판 상에 상기 감지 셀들 및 상기 도전 패턴들을 커버(cover)하도록 제 1 보호막을 형성하는 단계;

상기 제 1 보호막 상에 상기 도전 패턴들 중에서 상기 표시 패널의 모서리부에 위치하는 모서리부 도전 패턴들을 커버하도록 제 2 보호막을 형성하는 단계;

상기 제 2 기판 하면의 상기 회로 영역의 일부와 상기 주변 영역의 일부에 걸쳐 실링 부재를 배치하는 단계;

상기 제 1 기판에 대향하도록 제 2 기판을 배치하는 단계; 및

상기 실링 부재에 레이저 빔을 조사하여 상기 제 1 기판과 상기 제 2 기판 사이의 공간을 밀봉하는 단계를 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 11

제 10 항에 있어서, 상기 제 1 보호막은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)을 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 12

제 10 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 도전층을 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 13

제 12 항에 있어서, 상기 도전층은 인듐 주석 산화물(indium tin oxide; ITO), 인듐 산화물(indium oxide), 인듐 아연 산화물(indium zinc oxide; IZO), 주석 산화물(tin oxide) 또는 아연 산화물(zinc oxide)을 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 14

제 10 항에 있어서, 상기 제 2 보호막은 광 투과성을 갖는 무기층을 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 15

제 14 항에 있어서, 상기 무기층은 실리콘 산화물 또는 실리콘 질화물을 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 16

제 10 항에 있어서, 상기 제 2 보호막을 형성하는 단계는,

상기 제 1 보호막 상에 상기 모서리부 도전 패턴들을 커버하도록 광 투과성을 갖는 도전층을 형성하는 단계; 및

상기 도전층 상에 광 투과성을 갖는 무기층을 형성하는 단계를 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 17

제 10 항에 있어서, 상기 제 2 보호막을 형성하는 단계는,

상기 제 1 보호막 상에 상기 모서리부 도전 패턴들을 커버하도록 광 투과성을 갖는 무기층을 형성하는 단계; 및
상기 무기층 상에 광 투과성을 갖는 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

청구항 18

제 10 항에 있어서, 상기 제 2 보호막을 형성하는 단계는,

상기 제 1 보호막 상에 상기 모서리부 도전 패턴들을 커버하도록 광 투과성을 갖는 제 1 도전층을 형성하는 단계;

상기 제 1 도전층 상에 절연층을 형성하는 단계; 및

상기 절연층 상에 광 투과성을 갖는 제 2 도전층을 형성하는 단계를 포함하는 것을 특징으로 하는 표시 패널의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로서, 더욱 상세하게는 표시 장치에 구비되는 표시 패널 및 이의 제조 방법에 관한 것이다.

배경 기술

[0002] 유기 발광 표시(organic light emitting display: OLED) 장치는 넓은 시야각, 빠른 응답 속도, 얇은 두께, 낮은 소비 전력 등의 여러 가지 장점들을 가져 유망한 차세대 디스플레이 장치로 각광받고 있다. 이러한 유기 발광 표시 장치에 구비되는 표시 패널은 발광 영역과 비발광 영역으로 구분될 수 있다. 일반적으로, 발광 영역에는 유기 발광 소자가 배치되고, 비발광 영역의 회로 영역에는 유기 발광 소자를 제어하기 위한 주변 회로가 배치되며, 비발광 영역의 주변 영역에는 유기 발광 소자를 밀봉하기 위한 실링 부재가 배치된다. 최근, 디자인적인 관점에서 유기 발광 소자가 배치되지 않는 비발광 영역을 감소시키기 위한 연구가 진행되고 있다. 예를 들어, 실링 부재를 주변 회로와 중첩되게 배치시켜 비발광 영역을 감소시키고 있다. 그러나, 레이저 빔 조사를 통한 밀봉 공정(또는, 실링 공정) 시, 고온의 레이저 빔에 의해 실링 부재와 중첩되어 배치된 회로들이 열적 손상을 입어 불량률이 발생하고 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 일 목적은 실링 부재와 중첩하여 배치되는 주변 회로들의 열적 손상을 방지하는 구조를 포함하는 표시 패널을 제공하는 것이다.

[0004] 본 발명의 다른 목적은 밀봉 공정에서 실링 부재와 중첩하여 배치되는 주변 회로들의 열적 손상을 방지하는 표시 패널의 제조 방법을 제공하는 것이다.

[0005] 다만, 본 발명의 목적은 상술한 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0006] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 표시 패널은 발광 영역, 상기 발광 영역을

둘러싸는 회로 영역 및 상기 회로 영역을 둘러싸는 주변 영역으로 구분되고, 제 1 기관, 상기 제 1 기관에 대향하도록 배치되는 제 2 기관, 상기 제 1 기관 상에 형성되고, 상기 발광 영역 내에 배치되는 복수의 유기 발광 소자들, 상기 제 1 기관과 상기 제 2 기관 사이의 공간을 밀봉하되, 상기 회로 영역의 일부와 상기 주변 영역의 일부에 걸쳐 배치되는 실링 부재, 상기 제 2 기관 상에 형성되고, 상기 발광 영역 내에 배치되는 복수의 감지 셀들, 상기 제 2 기관 상에 형성되고, 상기 실링 부재의 상부에 배치되는 복수의 도전 패턴들, 상기 제 2 기관 상에 상기 감지 셀들 및 상기 도전 패턴들을 커버(cover)하도록 배치되는 제 1 보호막 및 상기 도전 패턴들 중에서 상기 표시 패널의 모서리부에 위치하는 모서리부 도전 패턴들을 커버하도록 상기 제 1 보호막 상에 배치되는 제 2 보호막을 포함할 수 있다.

- [0007] 일 실시예에 의하면, 상기 제 1 보호막은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)을 포함할 수 있다.
- [0008] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 도전층을 포함할 수 있다.
- [0009] 일 실시예에 의하면, 상기 도전층은 인듐 주석 산화물(indium tin oxide; ITO), 인듐 산화물(indium oxide), 인듐 아연 산화물(indium zinc oxide; IZO), 주석 산화물(tin oxide) 또는 아연 산화물(zinc oxide)을 포함할 수 있다.
- [0010] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 무기층을 포함할 수 있다.
- [0011] 일 실시예에 의하면, 상기 무기층은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.
- [0012] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 도전층 위에 광 투과성을 갖는 무기층이 적층된 구조를 가질 수 있다.
- [0013] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 무기층 위에 광 투과성을 갖는 도전층이 적층된 구조를 가질 수 있다.
- [0014] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 제 1 도전층 위에 절연층이 적층되고, 상기 절연층 위에 광 투과성을 갖는 제 2 도전층이 적층된 구조를 가질 수 있다.
- [0015] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 표시 패널의 제조 방법은, 발광 영역, 상기 발광 영역을 둘러싸는 회로 영역 및 상기 회로 영역을 둘러싸는 주변 영역으로 구분된 영역을 갖는 표시 패널을 제조함에 있어서, 제 1 기관을 준비하고, 상기 제 1 기관 상에 상기 발광 영역 내에 위치하는 복수의 유기 발광 소자들을 형성하며, 제 2 기관 상에 상기 발광 영역 내에 위치하는 복수의 감지 셀들을 형성하고, 상기 제 2 기관 상에 상기 회로 영역의 일부와 상기 주변 영역의 일부에 걸쳐 복수의 도전 패턴들을 형성하며, 상기 제 2 기관 상에 상기 감지 셀들 및 상기 도전 패턴들을 커버(cover)하도록 제 1 보호막을 형성하고, 상기 제 1 보호막 상에 상기 도전 패턴들 중에서 상기 표시 패널의 모서리부에 위치하는 모서리부 도전 패턴들을 커버하도록 제 2 보호막을 형성할 수 있다. 이 후, 상기 제 2 기관 하면의 상기 회로 영역의 일부와 상기 주변 영역의 일부에 걸쳐 실링 부재를 배치하고, 상기 제 1 기관에 대향하도록 제 2 기관을 배치한 후, 상기 실링 부재에 레이저 빔을 조사하여 상기 제 1 기관과 상기 제 2 기관 사이의 공간을 밀봉할 수 있다.
- [0016] 일 실시예에 의하면, 상기 제 1 보호막은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)을 포함할 수 있다.
- [0017] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 도전층을 포함할 수 있다.
- [0018] 일 실시예에 의하면, 상기 도전층은 인듐 주석 산화물(indium tin oxide; ITO), 인듐 산화물(indium oxide), 인듐 아연 산화물(indium zinc oxide; IZO), 주석 산화물(tin oxide) 또는 아연 산화물(zinc oxide)을 포함할 수 있다.
- [0019] 일 실시예에 의하면, 상기 제 2 보호막은 광 투과성을 갖는 무기층을 포함할 수 있다.
- [0020] 일 실시예에 의하면, 상기 무기층은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.
- [0021] 일 실시예에 의하면, 상기 제 2 보호막은, 상기 제 1 보호막 상에 상기 모서리부 도전 패턴들을 커버하도록 광 투과성을 갖는 도전층을 형성하고, 상기 도전층 상에 광 투과성을 갖는 무기층을 형성함으로써 형성될 수 있다.
- [0022] 일 실시예에 의하면, 상기 제 2 보호막은, 상기 제 1 보호막 상에 상기 모서리부 도전 패턴들을 커버하도록 광 투과성을 갖는 무기층을 형성하고, 상기 무기층 상에 광 투과성을 갖는 도전층을 형성함으로써 형성될 수 있다.
- [0023] 일 실시예에 의하면, 상기 제 2 보호막은, 상기 제 1 보호막 상에 상기 모서리부 도전 패턴들을 커버하도록 광 투과성을 갖는 제 1 도전층을 형성하고, 상기 제 1 도전층 상에 절연층을 형성하며, 상기 절연층 상에 광 투과

성을 갖는 제 2 도전층을 형성함으로써 형성될 수 있다.

발명의 효과

- [0024] 본 발명의 실시예들에 따른 표시 패널은 모서리부 도전 패턴들을 커버하는 제 1 보호막 및 제 1 보호막 상에 배치되는 제 2 보호막(즉, 다중 보호막)을 가질 수 있다. 특히, 제 2 보호막은 표시 패널의 밀봉 공정 시 발생하는 모서리부 도전 패턴들의 레이저 빔 반사를 억제할 수 있고, 표시 패널의 모서리부로 레이저 빔이 집중되는 것을 방지할 수 있다. 그 결과, 상기 표시 패널에서 레이저 빔이 조사되는 실링 영역은 전 영역에 걸쳐 균일한 열온도 특성을 유지할 수 있고, 실링 부재와 중첩하여 배치되는 주변 회로들의 열적 손상이 방지될 수 있다. 또한, 레이저 빔의 강도가 증가될 수 있어 밀봉 구조의 신뢰성이 향상될 수 있다.
- [0025] 본 발명의 실시예들에 따른 표시 패널의 제조 방법은 모서리부 도전 패턴들을 커버하는 다중 보호막 구조를 가진 표시 패널을 제조할 수 있다. 결과적으로, 표시 패널의 밀봉 과정에서 레이저 빔에 의해 모서리부 도전 패턴들 하부에 위치한 제2 전극 또는 주변 회로 등에 발생하는 열적 손상이 방지될 수 있다.
- [0026] 다만, 본 발명의 효과는 상술한 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0027] 도 1은 본 발명의 실시예들에 따른 표시 패널을 나타내는 평면도이다.
- 도 2는 도 1의 표시 패널을 부분적으로 나타내는 단면도이다.
- 도 3은 도 1의 표시 패널에 포함된 제 2 보호막의 일 예를 나타내는 단면도이다.
- 도 4는 도 1의 표시 패널에 포함된 제 2 보호막의 다른 예를 나타내는 단면도이다.
- 도 5는 본 발명의 실시예들에 따른 표시 패널을 나타내는 평면도이다.
- 도 6은 본 발명의 실시예들에 따른 표시 패널의 제조 방법을 나타내는 순서도이다.
- 도 7 내지 도 10은 도 6의 표시 패널의 제조 방법을 나타내는 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.
- [0029] 도 1은 본 발명의 실시예들에 따른 표시 패널을 나타내는 평면도이고, 도 2는 도 1의 표시 패널을 부분적으로 나타내는 단면도이다.
- [0030] 도 1 및 도 2를 참조하면, 표시 패널(100)은 발광 영역(I), 발광 영역(I)을 둘러싸는 회로 영역(II) 및 회로 영역(II)을 둘러싸는 주변 영역(III)으로 구분될 수 있다. 또한, 표시 패널(100)은 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐 위치하는 실링 영역(IV)을 포함할 수 있다. 한편, 표시 패널(100)은 유기 발광 표시 패널일 수 있으나, 표시 패널(100)의 종류가 그에 한정되는 것은 아니다. 이하, 표시 패널(100)이 유기 발광 표시 패널인 것으로 가정하여 설명하기로 한다.
- [0031] 발광 영역(I)은 다수의 화소들이 형성되는 표시 영역으로, 표시 패널(100)의 중앙부에 위치하며, 상대적으로 큰 면적을 가질 수 있다. 각각의 화소들은 제1 전극, 제2 전극 및 유기 발광 구조물을 포함하는 유기 발광 소자들(130)을 구비할 수 있다.
- [0032] 회로 영역(II)는 상기 화소들에 전기적 신호 및 전력을 공급하기 위한 배선들 및 주변 회로들(134)이 배치되는 영역일 수 있다. 회로 영역(II)은 발광 영역(I)의 적어도 3개 이상의 측면을 둘러쌀 수 있고, 발광 영역(I)의 측면과 접촉할 수 있으나, 발광 영역(I)과 중첩되어 배치되지 않는다.
- [0033] 실링 영역(IV)은 발광 영역(I)에 배치되는 유기 발광 소자 및 화소 회로를 밀봉하기 위한 실링 부재(sealing member)가 배치되는 셀 실링(cell sealing) 영역일 수 있다. 도 2에 도시된 바와 같이, 실링 영역(IV)은 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐진 영역일 수 있다. 실링 영역(IV)은 발광 영역(I)으로부터 일정한 거리로 이격될 수 있으며, 발광 영역(I)을 전체적으로 둘러쌀 수 있다. 즉, 실링 영역(IV)은 발광 영역(I)의 4개의 측면을 감싸는 닫힌 루프(closed loop)를 형성할 수 있다. 따라서, 실링 영역(IV)은 복수의 모서리

부들을 형성할 수 있다. 한편, 회로 영역(II)은 실링 영역(IV)과 부분적으로 중첩될 수 있다. 따라서, 비표시 영역(즉, 비발광 영역)인 회로 영역(II)과 실링 영역(IV)의 면적의 합이 감소될 수 있다.

[0034]

표시 패널(100)은 발광 영역(I), 회로 영역(II) 및 주변 영역(III)을 포함하는 제 1 기판(120) 및 제 1 기판(120)과 대향하도록 배치되는 제 2 기판(140)을 포함할 수 있다. 제 2 기판(140) 상에 감지 셀들(150) 및 감지 셀들(150)과 전기적으로 연결되는 복수의 도전 패턴들(160)로 구성된 터치 패널이 포함될 수 있다. 제 2 기판(140) 상의 발광 영역(I) 내에는 감지 셀들(150)이 포함되며, 감지 셀들(150)은 저항 또는 커패시턴스의 변화에 따라 터치 위치를 감지할 수 있다. 도전 패턴들(160)은 제 2 기판(140) 상의 실링 영역(IV) 내에 배치될 수 있으며, 감지 셀들(150)로부터 전기적 신호를 전달하는 역할을 수행할 수 있다. 따라서, 도전 패턴들(160)은 발광 영역(I)의 4개의 측면을 감싸는 닫힌 루프를 형성할 수 있다. 즉, 도전 패턴들(160)은 실링 영역(IV)을 따라 형성될 수 있다. 이하, 모서리부 도전 패턴들은 표시 패널(100)의 모서리부에 배치되는 도전 패턴들의 집합을 의미한다. 예를 들면, 도전 패턴들(160)이 사각 형태의 루프를 형성한다면, 4개의 모서리부가 형성될 수 있고, 표시 패널(100)은 4개의 모서리 도전 패턴들을 포함할 수 있다.

[0035]

한편, 감지 셀들(150) 및 도전 패턴들(160)을 덮도록 제 2 기판(140) 상에 전체적으로 제 1 보호막(170)이 형성될 수 있다.

[0036]

실링 부재(190)는 제 2 기판(140) 상에 조사되는 레이저 빔에 의해 녹은 후 경화되면서 제 1 기판(120)과 제 2 기판(140) 사이를 밀봉(즉, 실링)할 수 있다. 레이저 빔의 강도는 실링 부재(190)를 충분히 녹일 수 있을 정도로 조절될 수 있다. 이 때, 실링 부재(190) 상부에 배치되는 도전 패턴들(160)에 의해 레이저 빔이 반사되어 실링 부재(190)에 레이저 빔이 불균일하게 조사된다. 이에 따라, 제 1 기판(120)과 제 2 기판(140) 사이의 실링 상태가 불량해질 수 있다. 이를 개선하기 위해 레이저 빔의 출력을 높여 실링 공정을 진행할 수 있다. 하지만, 실링 영역(IV)에 조사되는 레이저 빔의 출력을 높이는 경우, 레이저 빔에 의해 실링 부재(190) 하부에 배치되는 회로의 열적 손상이 발생할 수 있다. 특히, 표시 패널(100)의 모서리부에 레이저 빔이 집중적으로 조사되어 모서리부 도전 패턴들 하부에 배치되는 회로에 대한 손상이 크게 발생된다. 따라서, 본 발명에서는 제 1 보호막(170) 상에 모서리부 도전 패턴을 커버하는 제 2 보호막(200)을 배치함으로써 레이저 빔에 의해 모서리부에 배치되는 회로들의 손상을 방지할 수 있다. 제 2 보호막(200)은 모서리부로 레이저 빔이 집중되는 것을 방지할 수 있다.

[0037]

도 2에 도시된 바와 같이, 표시 패널(100)은 서로 대향하여 배치되는 제 1 기판(120)과 제 2 기판(140), 제 1 기판(120)과 제 2 기판(140) 사이에 배치되는 유기 발광 소자들(130) 및 실링 부재(190)를 포함할 수 있다. 또한, 표시 패널(100)은 제 2 기판(140) 상에 배치되는 복수의 감지 셀들(150), 복수의 도전 패턴들(160), 제 1 보호막(230) 및 제 2 보호막(200)을 포함할 수 있다. 구체적으로, 도 2는 도 1의 V-V'라인을 따라 자른 부분적인 단면을 보여주고 있다. 따라서, 실링 부재(190)는 표시 패널(100)의 모서리부에 배치되는 실링 부재(190)이고, 도전 패턴들(160)은 표시 패널(100)의 모서리부에 배치되는 모서리부 도전 패턴들을 의미한다.

[0038]

한편, 표시 패널(100)은 제 1 기판(120)과 제 2 기판(140) 사이에 배치되는 복수의 박막 트랜지스터들 및 신호 배선 패턴들을 더 포함할 수 있다. 표시 패널(100)은 발광 영역(I), 회로 영역(II) 및 주변 영역(III)으로 구분될 수 있다.

[0039]

제 1 기판(120)은 투명 기판을 포함할 수 있다. 예를 들면, 제 1 기판(120)은 유리 기판, 투명 플라스틱 기판, 투명 세라믹 기판 등을 포함할 수 있다. 일 실시예에서, 제 1 기판(120)은 연성을 갖는 기판(flexible substrate)으로 이루어질 수도 있다.

[0040]

제 1 기판(120) 상의 발광 영역(I) 내에는 제 1 박막 트랜지스터(T1), 제 2 박막 트랜지스터(T2) 및 제 1 커패시터(C1)를 포함하는 화소 회로(132) 및 복수의 유기 발광 소자들(130)이 배치될 수 있다. 제 1 기판(120) 상의 회로 영역(II) 내에는 제 3 박막 트랜지스터(T3) 및 신호 배선 패턴들을 포함하는 주변 회로들(134)이 배치될 수 있다.

[0041]

일 실시예에서, 제 1 내지 제 3 박막 트랜지스터들(T1, T2, T3)은 각각 액티브 패턴, 게이트 절연층, 게이트 전극, 층간 절연층 및 소스/드레인 전극이 적층된 탑 게이트(top gate) 구조를 가질 수 있다. 다만, 제 1 내지 제 3 박막 트랜지스터들(T1, T2, T3)의 구성이 여기에 한정되는 것은 아니다. 예를 들면, 제 1 내지 제 3 박막 트랜지스터들(T1, T2, T3)은 액티브 패턴들 아래에 게이트 전극들이 위치하는 바텀 게이트(bottom-gate) 구조를 가질 수도 있다. 또한, 일 실시예에서, 제 1 및 제 2 커패시터들(C1, C2)은 각각 하부 전극, 상부 전극 및 상기 하부 전극과 상기 상부 전극 사이에 배치되는 층간 절연막을 포함할 수 있다.

- [0042] 주변 영역(III)은 회로 영역(II) 외곽에 회로 영역(II)을 둘러싸는 영역일 수 있다. 주변 영역(III)에는 반사 패턴(195)이 포함될 수 있다. 반사 패턴(195)은 알루미늄, 마그네슘, 은, 백금, 금, 크롬, 텅스텐, 몰리브덴, 티타늄, 팔라듐, 이들의 합금과 같은 금속 또는 도핑된 폴리실리콘을 포함할 수 있다. 실링 부재(190)가 배치되는 실링 영역(IV)은 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐 형성될 수 있다. 일 실시예에서, 실링 부재(250)는 주변 회로들(134)과 제 2 전극의 적어도 일부에 중첩되어 배치되어 제 1 기판(120)과 제 2 기판(140) 사이의 공간을 밀봉할 수 있다.
- [0043] 한편, 유기 발광 소자들(130)은 발광 영역(I) 내에서 화소 회로(132) 상부에 배치될 수 있다. 유기 발광 소자들(130)은 화소 회로(132) 및 주변 회로들(134)로부터 전기적 신호들을 공급받아 다양한 화소들을 구현할 수 있다. 유기 발광 소자들(130)은 제 1 전극들, 유기 발광 구조물들 및 제 2 전극을 포함할 수 있다.
- [0044] 제 2 기판(140)은 제1 기판(120)과 대향하도록 배치될 수 있다. 제 2 기판(140)은 제 1 기판(120)과 실질적으로 동일하거나 유사한 물질을 포함할 수 있다. 일 실시예에서, 제 2 기판(140)은 제1 기판(120) 상에 배치된 유기 발광 소자들(130)을 밀봉하기 위한 밀봉 기판(encapsulation substrate)으로 역할을 할 수 있다.
- [0045] 실링 부재(190)는 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐 제1 기판(120)과 제2 기판(140) 사이에 배치될 수 있다. 실링 부재(190)는 닫힌 루프를 형성하며, 발광 영역(I) 내에 배치된 유기 발광 소자들(130)을 밀봉할 수 있다. 즉, 실링 부재(250)는 레이저 빔 조사를 받아 가열되고, 그 후 경화되는 밀봉 공정을 거쳐서 유기 발광 소자들(130)을 밀봉할 수 있다. 실링 부재(190)는 글래스 프리트(glass frit) 등을 포함할 수 있다. 일 실시예에서, 실링 부재(190)는 제 2 전극 또는 주변 회로들(134)의 적어도 일부와 중첩되어 배치될 수 있다. 따라서, 비표시 영역의 면적이 감소될 수 있다.
- [0046] 제2 기판(140) 상에는 복수의 감지 셀들(150) 및 복수의 도전 패턴들(160)들이 배치될 수 있다. 감지 셀들(150) 및 도전 패턴들(160)들은 터치 패널을 구성할 수 있다.
- [0047] 일 실시예에서, 감지 셀들(150)은 발광 영역(I) 내에 배치될 수 있으며, 도전 패턴들(160)은 비발광 영역 내에 배치될 수 있다. 일 실시예에서, 도전 패턴들(160)은 실링 부재(190)의 상부, 즉, 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐 형성된 영역인 실링 영역(IV) 상부에 배치될 수 있다.
- [0048] 감지 셀들(150)은 발광 영역(I) 상에 다수 분산되어 형성될 수 있다. 일 실시예에서, 감지 셀들(150)은 하부에 배치되는 유기 발광 소자들(130)로부터 빛이 투과될 수 있도록 투명 전극 물질로 형성될 수 있다. 일 실시예에서, 감지 셀들(150)은 인듐 주석 산화물(indium tin oxide; ITO), 인듐 산화물(indium oxide), 인듐 아연 산화물(indium zinc oxide; IZO), 주석 산화물(tin oxide), 아연 산화물(zinc oxide) 등의 투명 전극 물질을 포함할 수 있다.
- [0049] 감지 셀들(150)은 제 2 기판(140) 상에 제 1 도전막을 형성한 후 상기 제 1 도전막을 패터닝 함으로써 형성될 수 있다. 한편, 상기 제 1 도전막은 스퍼터링 공정, 원자층 증착(Atomic Layer Deposition: ALD) 공정, 펄스 레이저 증착(Pulse Laser Deposition: PLD) 공정, 진공 증착 공정 등을 수행하여 수득할 수 있다.
- [0050] 도전 패턴들(160)은 실링 부재(190)의 상부에 배치될 수 있다. 다만 이것은 예시적인 것으로서, 도전 패턴들(160)이 배치되는 위치가 이에 한정되는 것은 아니다. 도전 패턴들(160)은 제 2 기판(140) 상에 발광 영역(I)을 피한 비발광 영역 내에 어디든 배치될 수 있다. 도전 패턴들(160)은 감지 셀들(150)과 전기적으로 연결될 수 있다. 또한, 패드부 등을 통해 위치 검출 회로와 같은 외부의 구동 회로와 전기적으로 연결될 수 있다. 일 실시예에서, 도전 패턴들(160)은 전기적 신호 전달에 유리한 저저항 금속 물질을 포함할 수 있다. 예를 들면, 도전 패턴들(160)은 몰리브덴(Mo), 은(Ag), 티타늄(Ti), 구리(Cu), 알루미늄(Al), 몰리브덴/알루미늄/몰리브덴(Mo/Al/Mo) 등을 포함할 수 있다.
- [0051] 도전 패턴들(160)은 제 2 기판(140) 상에 제 2 도전막을 형성한 후 상기 제 2 도전막을 패터닝 함으로써 형성될 수 있다. 한편, 상기 제 2 도전막은 스퍼터링 공정, ALD 공정, PLD 공정, 진공 증착 공정 등을 수행하여 수득할 수 있다.
- [0052] 한편, 제 2 기판(140) 상에 감지 셀들(150)과 도전 패턴들(160)을 커버하도록 제 1 보호막(170)이 배치될 수 있다. 제 1 보호막(170)은 외부 요인에 기인한 물리적, 화학적 손상으로부터 감지 셀들(150) 및 도전 패턴들(160)을 보호하는 역할을 할 수 있다. 일 실시예에서, 제 1 보호막(170)은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)을 포함할 수 있다.
- [0053] 제 1 보호막(170)은 제 2 기판(140) 상에 예를 들어, 실리콘 산화물, 실리콘 질화물 또는 실리콘 산질화물과 같

은 실리콘 화합물을 사용하여 화학 기상 증착(chemical vapor deposition: CVD) 공정, 플라즈마 증대 화학 기상 증착(plasma enhanced chemical vapor deposition: PECVD) 공정, 고밀도 플라즈마-화학 기상 증착(high density plasma-chemical vapor deposition: HDP-CVD) 공정 등을 통해 형성될 수 있다.

[0054] 제 2 보호막(200)은 표시 패널(100)의 모서리부에 위치하는 모서리부 도전 패턴들을 커버하도록 제 1 보호막(170)의 일부 상에 배치될 수 있다. 제 2 보호막(200)은 모서리부 도전 패턴들이 레이저 빔을 반사하여 발생하는 주변 회로들(134) 및 제 2 전극의 열적 손상을 방지하는 역할을 할 수 있다. 일 실시예에서, 제 2 보호막(200)은 광 투과성을 갖는 도전층(202) 위에 광 투과성을 갖는 무기층(204)이 적층된 구조를 가질 수 있다. 도전층(202)은 인듐 주석 산화물, 인듐 산화물, 인듐 아연 산화물, 주석 산화물, 아연 산화물 등의 투명 전극 물질을 포함할 수 있다. 일 실시예에서, 무기층(204)은 광 투과성을 갖는 물질로서 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다. 다만, 이것은 예시적인 것으로서, 도전층(202) 및 무기층(204)을 구성하는 물질이 광 투과성을 갖는 물질에 한정되는 것은 아니다. 예를 들면, 도전층(202)은 모서리부 도전 패턴들의 레이저 빔 반사를 저감할 수 있는 다양한 금속 물질을 포함할 수 있다.

[0055] 또한, 제 2 보호막(200)을 구성하는 구조가 이에 한정되는 것은 아니며, 제 2 보호막(200)은 모서리부 도전 패턴들의 레이저 빔 반사를 저감할 수 있는 다양한 적층 구조로 형성되는 것을 포함할 수 있다. 일 실시예에서, 제 2 보호막(200)은 광 투과성을 갖는 도전층(202) 또는 광 투과성을 갖는 무기층(204)만이 단일막으로 형성된 구조를 포함할 수 있다. 다른 실시예에서, 제 2 보호막(200)은 광 투과성을 갖는 무기층 위에 광 투과성을 갖는 도전층이 적층된 구조를 포함할 수 있다. 또 다른 실시예에서, 제 2 보호막(200)은 광 투과성을 갖는 제 1 도전층 위에 절연층이 적층되고, 상기 절연층 위에 광투과성을 갖는 제 2 도전층이 적층된 구조를 포함할 수 있다. 상기 절연층은 제 1 및 제 2 도전층들이 전기적으로 단락되는 것을 방지하는 역할을 하며, 유기 절연층 또는 무기 절연층일 수 있다.

[0056] 제 2 보호막(204)에 포함되는 도전층(202) 및 유기층(204)은 마스크를 이용한 패터닝 등의 공정에 의해 형성될 수 있다.

[0057] 상술한 바와 같이, 본 발명의 실시예들에 따른 표시 패널(100)은 모서리부 도전 패턴들을 하는 제 1 보호막(170) 및 제 1 보호막(170) 상에 배치되는 제 2 보호막(200)을 더 포함할 수 있다. 특히, 제 2 보호막(200)은 표시 패널(100)의 밀봉 공정 시 발생하는 모서리부 도전 패턴들의 레이저 빔 반사를 억제할 수 있고, 표시 패널(100)의 모서리부로 레이저 빔이 집중되는 것을 방지할 수 있다. 그 결과, 표시 패널(100)에서 레이저 빔이 조사되는 실링 영역(IV)은 전 영역에 걸쳐 균일한 열온도 특성을 유지할 수 있고, 실링 부재(190)와 중첩하여 배치되는 주변 회로들(134)의 열적 손상이 방지될 수 있다. 또한, 레이저 빔의 강도가 증가될 수 있어 밀봉 구조의 신뢰성이 향상될 수 있다.

[0058] 도 3은 도 1의 표시 패널에 포함된 제 2 보호막의 일 예를 나타내는 단면도이다.

[0059] 도 3을 참조하면, 표시 패널(100)은 제 2 기판(140) 상에 모서리부 도전 패턴들(165), 제 1 보호막(170) 및 제 2 보호막(300)을 포함할 수 있다.

[0060] 모서리부 도전 패턴들(165)은 제 2 기판(140) 하부에 배치된 실링 부재와 중첩되어 배치될 수 있다. 모서리부 도전 패턴들(165)은 감지 셀들과 전기적으로 연결될 수 있다. 또한, 패드부 등을 통해 위치 검출 회로와 같은 외부의 구동 회로와 전기적으로 연결될 수 있다. 일 실시예에서, 모서리부 도전 패턴들(165)은 전기적 신호 전달에 유리한 저저항 금속 물질을 포함할 수 있다. 예를 들면, 모서리부 도전 패턴들(165)은 몰리브데늄, 은, 티타늄, 구리, 알루미늄, 몰리브데늄/알루미늄/몰리브데늄 등을 포함할 수 있다.

[0061] 한편, 제 2 기판(140) 상에는 감지 셀들과 모서리부 도전 패턴들(165)을 포함하는 도전 패턴들을 커버하도록 제 1 보호막(170)이 배치될 수 있다. 제 1 보호막(170)은 외부 요인에 기인한 물리적, 화학적 손상으로부터 감지 셀들 및 도전 패턴들을 보호하는 역할을 할 수 있다. 일 실시예에서, 제 1 보호막(170)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다.

[0062] 제 2 보호막(300)은 모서리부 도전 패턴들(165)을 커버하도록 제 1 보호막(170)의 일부 상에 배치될 수 있다. 제 2 보호막(300)은 모서리부 도전 패턴들(165)이 레이저 빔을 반사함으로써 발생하는 주변 회로들 및 제 2 전극의 열적 손상을 방지하는 역할을 할 수 있다.

[0063] 일 실시예에서, 제 2 보호막(300)은 광 투과성을 갖는 도전층일 수 있다. 따라서, 제 2 보호막(300)은 인듐 주석 산화물, 인듐 산화물, 인듐 아연 산화물, 주석 산화물, 아연 산화물 등의 투명 전극 물질을 포함할 수 있다. 다만, 이것은 예시적인 것으로서, 제 2 보호막(300)을 구성하는 도전층에 포함되는 물질은 광 투과성을 갖는 물

질에 한정되는 것은 아니다. 예를 들면, 제 2 보호막(300)은 모서리부 도전 패턴들(165)의 레이저 빔 반사를 저감할 수 있는 다양한 금속 물질을 포함할 수 있다. 제 2 보호막(300)은 제 1 보호막(170) 상에 도전층을 형성한 후 상기 도전층을 패터닝 함으로써 형성될 수 있다. 한편, 상기 도전층은 스퍼터링 공정, ALD 공정, PLD 공정, 진공 증착 공정 등을 수행하여 수득할 수 있다.

[0064] 다른 실시예에서, 제 2 보호막(300)은 광 투과성을 갖는 무기층일 수 있다. 예를 들어, 제 2 보호막(300)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다. 제 2 보호막(300)은 제 1 보호막(170) 상에 무기층을 형성한 후 상기 무기층을 패터닝 함으로써 형성될 수 있다.

[0065] 도 4는 도 1의 표시 패널에 포함된 제 2 보호막의 다른 예를 나타내는 단면도이다.

[0066] 도 4를 참조하면, 표시 패널(100)은 제 2 기관(140) 상에 모서리부 도전 패턴들(165), 제 1 보호막(170) 및 제 2 보호막(400)을 포함할 수 있다.

[0067] 모서리부 도전 패턴들(165)은 제 2 기관(140) 하부에 배치된 실링 부재와 중첩되어 배치될 수 있다. 한편, 제 2 기관(140) 상에는 감지 셀들과 모서리부 도전 패턴들(165)을 포함하는 도전 패턴들을 커버하도록 제 1 보호막(170)이 배치될 수 있다. 다만, 모서리부 도전 패턴들(165) 및 제 1 보호막(170)에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다.

[0068] 제 2 보호막(400)은 모서리부 도전 패턴들(165)을 커버하도록 제 1 보호막(170)의 일부 상에 배치될 수 있다. 제 2 보호막(400)은 모서리부 도전 패턴들(165)이 레이저 빔을 반사함으로써 발생하는 주변 회로들 및 제 2 전극의 열적 손상을 방지하는 역할을 할 수 있다.

[0069] 일 실시예에서, 제 2 보호막(400)은 광 투과성을 갖는 제 1 도전층(402) 위에 절연층(404)이 적층되고, 절연층(404) 위에 광 투과성을 갖는 제 2 도전층(406)이 적층된 구조를 가질 수 있다.

[0070] 제 1 도전층(402) 및 제 2 도전층(406)은 광 투과성을 갖는 물질로서 인듐 주석 산화물, 인듐 산화물, 인듐 아연 산화물, 주석 산화물, 아연 산화물 등의 투명 전극 물질을 포함할 수 있다.

[0071] 절연층(404)은 광 투과성을 갖는 물질로서 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다. 또는, 절연층(404)은 아크릴계 수지, 폴리이미드계 수지, 실록산계 수지, 벤조사이클로부텐(Benzo Cyclobutene: BCB) 등과 같은 투명성을 갖는 유기 물질을 포함할 수 있다. 절연층(404)은 제 1 도전층(402)과 제 2 도전층(406)의 전기적 연결을 차단함으로써 표시 패널의 불량률을 방지할 수 있다.

[0072] 도 5는 본 발명의 실시예들에 따른 표시 패널을 나타내는 평면도이다.

[0073] 도 5를 참조하면, 표시 패널(100)은 발광 영역(I), 발광 영역(I)을 둘러싸는 회로 영역(II) 및 회로 영역(II)을 둘러싸는 주변 영역(III)으로 구분될 수 있다. 또한, 표시 패널(100)은 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐 위치하는 실링 영역(IV)을 포함할 수 있다.

[0074] 실링 영역(IV)은 발광 영역(I)에 배치되는 상기 유기 발광 소자 및 상기 화소 회로를 밀봉하기 위한 실링 부재(sealing member)가 배치되는 셀 실링(cell sealing) 영역일 수 있다. 실링 영역(IV)은 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐진 영역일 수 있다. 실링 영역(IV)은 발광 영역(I)으로부터 일정한 거리로 이격될 수 있으며, 발광 영역(I)을 전체적으로 둘러쌀 수 있다. 즉, 실링 영역(IV)은 발광 영역(I)의 4개의 측면을 감싸는 닫힌 루프를 형성할 수 있다. 따라서, 실링 영역(IV)은 복수의 모서리 부분들을 형성할 수 있다. 한편, 회로 영역(II)은 실링 영역(IV)과 부분적으로 중첩될 수 있다. 따라서, 비표시 영역(즉, 비발광 영역)인 회로 영역(II)과 실링 영역(IV)의 면적의 합이 감소될 수 있다.

[0075] 도 5에 도시된 바와 같이, 밀봉 공정에서, 레이저 빔 조사에 의한 표시 패널(500)의 모서리부에 배치된 주변 회로들의 열적 손상을 방지하기 위해 제 2 보호막들(520, 540, 560, 580)이 각각의 모서리부에 배치될 수 있다. 제 2 보호막들(520, 540, 560, 580)은 표시 패널(100)의 모서리부로 레이저 빔이 집중되는 것을 방지할 수 있다.

[0076] 도 6은 본 발명의 실시예들에 따른 표시 패널의 제조 방법을 나타내는 순서도이고, 도 7 내지 도 10은 도 6의 표시 패널의 제조 방법을 나타내는 단면도들이다.

[0077] 도 6 내지 도 10을 참조하면, 도 6의 표시 패널의 제조 방법은 제 1 기관(120)을 준비(S110)하고, 제 1 기관(120) 상에 발광 영역(I) 내에 위치하는 복수의 유기 발광 소자들(130)을 형성(S120)하며, 제 2 기관(140) 상에 감지 셀들(150) 및 도전 패턴들을 형성(S130)하고, 제 2 기관(140) 상에 감지 셀들(150) 및 도전 패턴들을 커버

하도록 제 1 보호막(170)을 형성(S140)하며, 제 1 보호막(170) 상에 모서리부 도전 패턴들(165)을 커버하도록 제 2 보호막을 형성(S150)할 수 있다. 이후, 도 6의 표시 패널의 제조 방법은 제 2 기판(140)의 하면의 회로 영역(I)과 주변 영역(III)의 일부에 걸쳐 실링 부재(190)를 배치(S160)하고, 제 1 기판(120)에 대향하도록 제 2 기판(140)을 배치(S170)하며, 실링 부재(190)에 레이저 빔을 조사하여 제 1 기판(120)과 제 2 기판(140) 사이의 공간을 밀봉(S180)할 수 있다.

[0078] 도 7에 도시된 바와 같이, 제 1 기판(120)이 준비(S110)되고, 제 1 기판(120) 상에 유기 발광 소자들(130)이 형성(S120)될 수 있다. 제 1 기판(120)은 발광 영역(I), 회로 영역(II) 및 주변 영역(III)을 포함할 수 있다. 제 1 기판(120)은 투명 기판을 포함할 수 있다. 예를 들면, 제 1 기판(120)은 유리 기판, 투명 플라스틱 기판, 투명 세라믹 기판 등을 포함할 수 있다. 일 실시예에서, 제 1 기판(120)은 연성을 갖는 기판으로 이루어질 수도 있다.

[0079] 제 1 기판(120) 상의 발광 영역(I) 내에 제 1 트랜지스터(T1), 제 2 트랜지스터(T2) 및 제 1 커패시터(C1)를 포함하는 화소 회로(132)가 형성될 수 있다. 화소 회로(132)는 유기 발광 소자들(130)이 화소를 구현하도록 전기적 신호들을 공급할 수 있다.

[0080] 또한, 제 1 기판(120) 상의 회로 영역(II) 내에 제 3 트랜지스터(T3) 및 신호 배선 패턴들을 포함하는 주변 회로들(134)이 형성될 수 있다.

[0081] 한편, 제 1 기판(120) 상의 주변 영역(III)에는 반사 패턴(195)이 형성될 수 있다. 반사 패턴(195)은 알루미늄, 마그네슘, 은, 백금, 금, 크롬, 텅스텐, 몰리브데늄, 티타늄, 팔라듐, 이들의 합금과 같은 금속 또는 도핑된 폴리실리콘을 포함할 수 있다. 주변 영역(III)은 회로 영역(II) 외곽에서 회로 영역(II)을 둘러싸는 영역일 수 있다.

[0082] 이 후, 발광 영역(I) 내의 화소 회로(132) 상부에 유기 발광 소자들(130)이 형성될 수 있다. 유기 발광 소자들(130)은 화소 회로(132) 및 주변 회로들(134)로부터 전기적 신호들을 공급받아 다양한 화소들을 구현할 수 있다. 유기 발광 소자들(130)은 제 1 전극들, 유기 발광 구조물들 및 제 2 전극을 포함할 수 있다.

[0083] 도 8에 도시된 바와 같이, 제 2 기판(140) 상에 복수의 감지 셀들(150) 및 복수의 도전 패턴들(160)이 형성(S130)되고, 제 1 보호막(170)이 형성(S140)될 수 있다. 제 2 기판(140)은 제 1 기판(120)과 실질적으로 동일하거나 유사한 물질을 포함할 수 있다. 일 실시예에서, 제 2 기판(140)은 제 1 기판(120) 상에 배치된 유기 발광 소자들(130)을 밀봉하기 위한 밀봉 기판으로 역할을 할 수 있다.

[0084] 일 실시예에서, 제 2 기판(140) 상에 발광 영역(I) 내에 위치하는 복수의 감지 셀들(150)이 형성될 수 있으며, 제 2 기판(140) 상에 비발광 영역 내에 위치하는 복수의 도전 패턴들(160)이 형성될 수 있다. 일 실시예에서, 도전 패턴들(160)은 실링 부재의 상부, 즉, 회로 영역의 일부와 주변 영역의 일부에 걸쳐 형성된 영역인 실링 영역(IV) 상부에 배치될 수 있다.

[0085] 감지 셀들(150)은 발광 영역(I) 상에 다수 분산되어 형성될 수 있다. 일 실시예에서, 감지 셀들(150)은 하부에 배치되는 유기 발광 소자들(130)로부터 빛이 투과될 수 있도록 투명 전극 물질로 형성될 수 있다. 일 실시예에서, 감지셀들(150)은 IT0, IZO, 인듐 산화물, 주석 산화물, 아연 산화물 등을 포함할 수 있다. 감지 셀들(150)은 제 2 기판(140) 상에 제 1 도전막을 형성한 후 상기 제 1 도전막을 패터닝 함으로써 형성될 수 있다. 한편, 상기 제 1 도전막은 스퍼터링 공정, ALD 공정, PLD 공정, 진공 증착 공정 등을 수행하여 수득할 수 있다.

[0086] 도전 패턴들(160)은 감지 셀들(150)과 전기적으로 연결될 수 있다. 또한, 패드부 등을 통해 위치 검출 회로와 같은 외부의 구동 회로와 전기적으로 연결될 수 있다. 일 실시예에서, 도전 패턴들(160)은 전기적 신호 전달에 유리한 저저항 금속 물질을 포함할 수 있다. 예를 들면, 도전 패턴들(160)은 몰리브데늄, 은, 티타늄, 구리, 알루미늄, 몰리브데늄/알루미늄/몰리브데늄 등을 포함할 수 있다. 도전 패턴들(160)은 제 2 기판(140) 상에 제 2 도전막을 형성한 후 상기 제 2 도전막을 패터닝 함으로써 형성될 수 있다. 한편, 상기 제 2 도전막은 스퍼터링 공정, ALD 공정, PLD 공정, 진공 증착 공정 등을 수행하여 수득할 수 있다.

[0087] 한편, 제 2 기판(140) 상에 감지 셀들(150) 및 도전 패턴들(160)을 커버하도록 제 1 보호막(170)이 형성될 수 있다. 일 실시예에서, 제 1 보호막(170)은 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다. 예를 들어, 제 1 보호막(170)은 제 2 기판(140) 상에 실리콘 산화물, 실리콘 질화물 또는 실리콘 산질화물과 같은 실리콘 화합물을 사용하여 CVD 공정, PECVD 공정, HDP-CVD 공정 등을 통해 형성될 수 있다.

[0088] 도 9에 도시된 바와 같이, 제 1 보호막(170) 상에 제 2 보호막(200)이 형성(S150)될 수 있다. 제 2 보호막(200)

0)은 표시 패널(100)의 모서리부에 위치하는 모서리부 도전 패턴들(165)을 커버하도록 제 1 보호막(140)의 일부 상에 형성될 수 있다. 제 2 보호막(200)은 밀봉 공정에서 모서리부에 배치되는 주변 회로들(134) 및 제 2 전극의 열적 손상이 발생하는 것을 방지하는 역할을 할 수 있다. 일 실시예에서, 제 1 보호막(175) 상에 모서리부 도전 패턴들(165)을 커버하도록 광 투과성을 갖는 도전층(202)을 형성하고, 도전층(202) 상에 광 투과성을 갖는 무기층(204)을 형성함으로써 제 2 보호막(200)이 형성될 수 있다. 도전층(202)은 인듐 주석 산화물, 인듐 산화물, 인듐 아연 산화물, 주석 산화물, 아연 산화물 등의 투명 전극 물질을 포함할 수 있다. 일 실시예에서, 무기층(204)은 광 투과성을 갖는 물질로서 실리콘 산화물 또는 실리콘 질화물을 포함할 수 있다. 다만, 이는 예시적인 것으로서, 도전층(202) 및 무기층(204)을 구성하는 물질이 광 투과성을 갖는 물질에 한정되는 것은 아니다. 예를 들면, 도전층(202)은 모서리부 도전 패턴들(165)의 레이저 빔 반사를 저감할 수 있는 다양한 금속 물질을 포함할 수 있다. 또한, 제 2 보호막(200)을 구성하는 구조가 이에 한정되는 것은 아니며, 제 2 보호막(200)은 모서리부 도전 패턴들(165)의 레이저 빔 반사를 저감할 수 있는 다양한 적층 구조로 형성되는 것을 포함할 수 있다.

[0089] 일 실시예에서, 제 2 보호막(200)은 광 투과성을 갖는 도전층(202) 또는 광 투과성을 갖는 무기층(204)만이 단일막으로 형성된 구조를 포함할 수 있다. 다른 실시예에서, 제 1 보호막(170) 상에 모서리부 도전 패턴들(165)을 커버하도록 광 투과성을 갖는 무기층이 형성되고, 상기 무기층 상에 광 투과성을 갖는 도전층이 형성될 수 있다. 또 다른 실시예에서, 제 1 보호막(170) 상에 모서리부 도전 패턴들(165)을 커버하도록 광 투과성을 갖는 제 1 도전층이 형성되고, 상기 제 1 도전층 상에 절연층이 형성된 후, 상기 절연층 상에 광 투과성을 갖는 제 2 도전층이 형성될 수 있다. 상기 절연층은 제 1 및 제 2 도전층들이 전기적으로 단락되는 것을 방지하는 역할을 하며, 유기 물질 또는 무기 물질을 포함할 수 있다.

[0090] 제 2 보호막(200)에 포함되는 도전층(202) 및 무기층(204)은 마스크를 이용한 패터닝 등의 공정에 의해 형성될 수 있다.

[0091] 도 10에 도시된 바와 같이, 제 2 기판(140) 하면에 실링 부재(190)가 배치(S160)되고, 제 1 기판(120)에 대향하도록 제 2 기판(140)이 배치(S170)되며, 제 1 기판(120)과 제 2 기판(140) 사이가 밀봉(S180)될 수 있다. 구체적으로, 제 2 기판(140)의 하부 면 중, 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸친 영역(즉, 실링 영역(IV))에 실링 부재(190)가 배치될 수 있다. 실링 부재(190)는 글래스 프리트 등을 포함할 수 있다.

[0092] 한편, 제 1 기판(120)의 스페이서 및 제 2 전극이 제 2 기판(140)의 후면과 접촉하도록 배치될 수 있다. 즉, 스페이서의 높이에 의해서 제 1 기판(120)과 제 2 기판(140) 사이의 간격이 조절될 수 있다. 따라서, 유기 발광 소자들(130)을 포함하는 발광 영역(I) 상부에 감지 셀들(150)이 배치될 수 있고, 회로 영역(II)의 일부와 주변 영역(III)의 일부에 걸쳐 형성된 실링 영역(IV)의 모서리부 상부에는 모서리부 도전 패턴들(165)이 배치될 수 있다.

[0093] 이후, 실링 영역(IV)에 레이저 빔을 조사함으로써 제 1 기판(100)과 제 2 기판(200) 사이의 공간이 밀봉될 수 있다. 상기 레이저 빔은 실링 부재(190)를 녹일 수 있고, 이에 따라 실링 부재(190)의 형상이 변형되어 제 1 기판(120) 및 제 2 기판(140) 사이의 공간을 채우며, 실링 부재(190)가 경화되면서 제 1 기판(120)과 제 2 기판(140)이 적절하게 밀봉될 수 있다.

[0094] 상기 레이저 빔은 도전 패턴들에 의해서 부분적으로 반사될 수 있다. 따라서, 상기 레이저 빔의 강도는 도전 패턴들을 고려하여 실링 부재(190)를 충분히 녹일 수 있을 정도로 조절될 수 있다.

[0095] 한편, 상기 레이저 빔은 주변 영역(III)에 배치된 반사 패턴(195)에 의해서 반사될 수 있다. 반사 패턴(195)은 실링 부재(250) 하부에 배치되므로, 반사 패턴(195)에 의해서 반사된 레이저 빔은 실링 부재(190)를 하부를 효과적으로 녹일 수 있다.

[0096] 상술한 바와 같이, 본 발명의 실시예들에 따른 표시 패널의 제조 방법은 모서리부 도전 패턴들(165)을 커버하도록 제 1 보호막(170) 상에 제 2 보호막(200)을 형성하는 공정을 포함할 수 있다. 결과적으로, 표시 패널의 밀봉 과정에서 레이저 빔에 의해 모서리부 도전 패턴들(165) 하부에 위치한 제 2 전극 또는 주변 회로 등에 발생하는 열적 손상이 방지될 수 있다.

산업상 이용가능성

[0097] 본 발명은 터치 패널을 구비한 모든 표시 장치에 적용될 수 있다. 예를 들어, 본 발명은 텔레비전, 개인용 컴퓨터, 노트북, 태블릿 PC, 휴대폰, 스마트폰, 스마트패드, 피디에이(PDA), 피엠피(PMP), 디지털 카메라, 휴대용

게임 콘솔, 차량용 네비게이션 등에 적용될 수 있다.

[0098]

이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

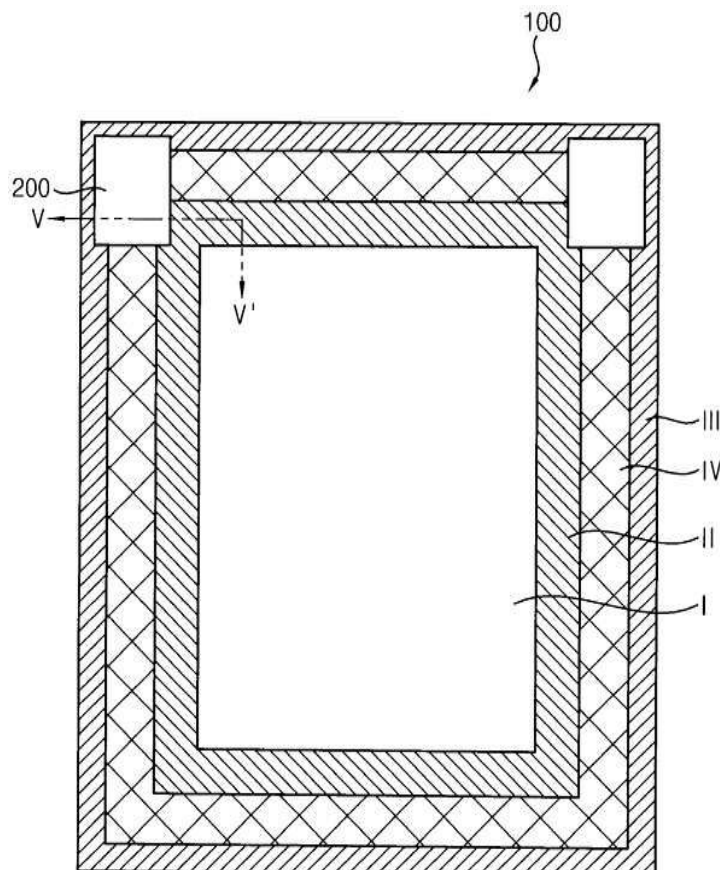
부호의 설명

[0099]

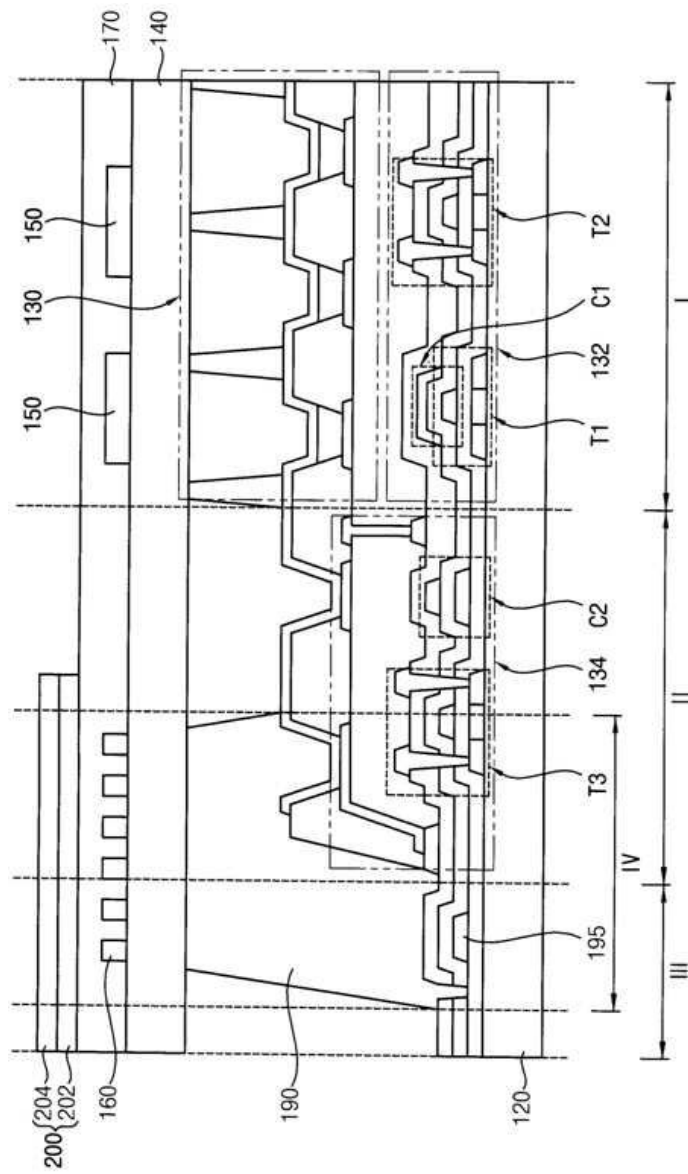
100: 표시 패널 120: 제 1 기판
130: 유기 발광 소자들 132: 화소 회로
134: 주변 회로 140: 제 2 기판
150: 감지 셀 160: 도전 패턴
165: 모서리부 도전 패턴 170: 제 1 보호막
190: 실링 부재 195: 반사 패턴
200: 제 2 보호막

도면

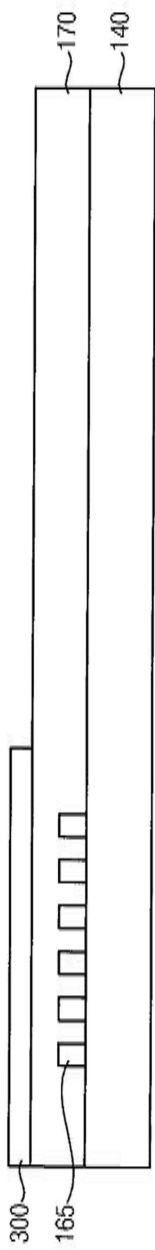
도면1



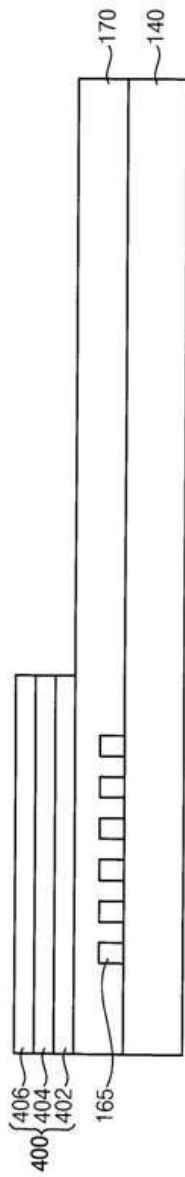
도면2



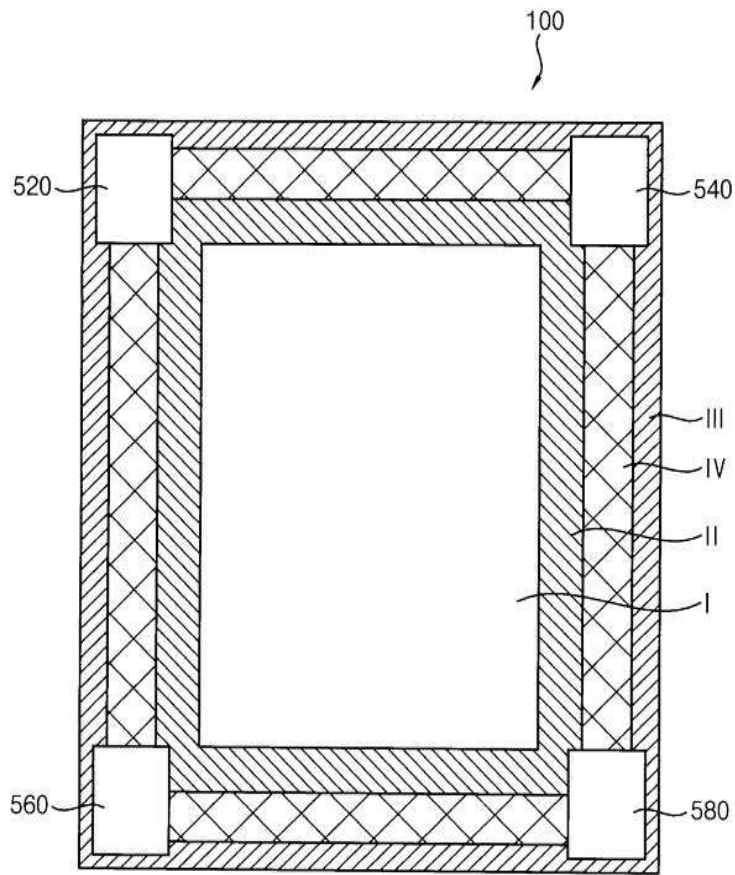
도면3



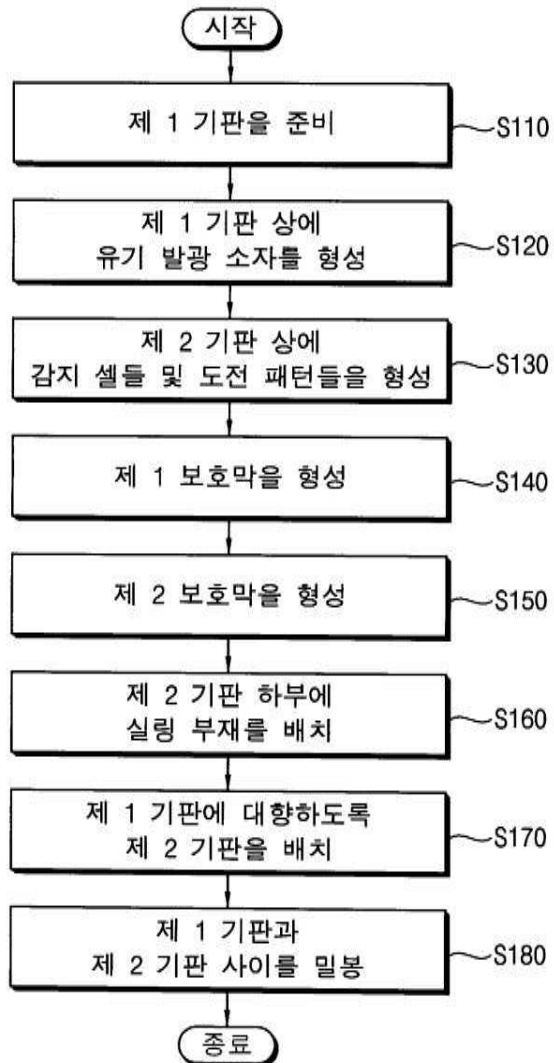
도면4



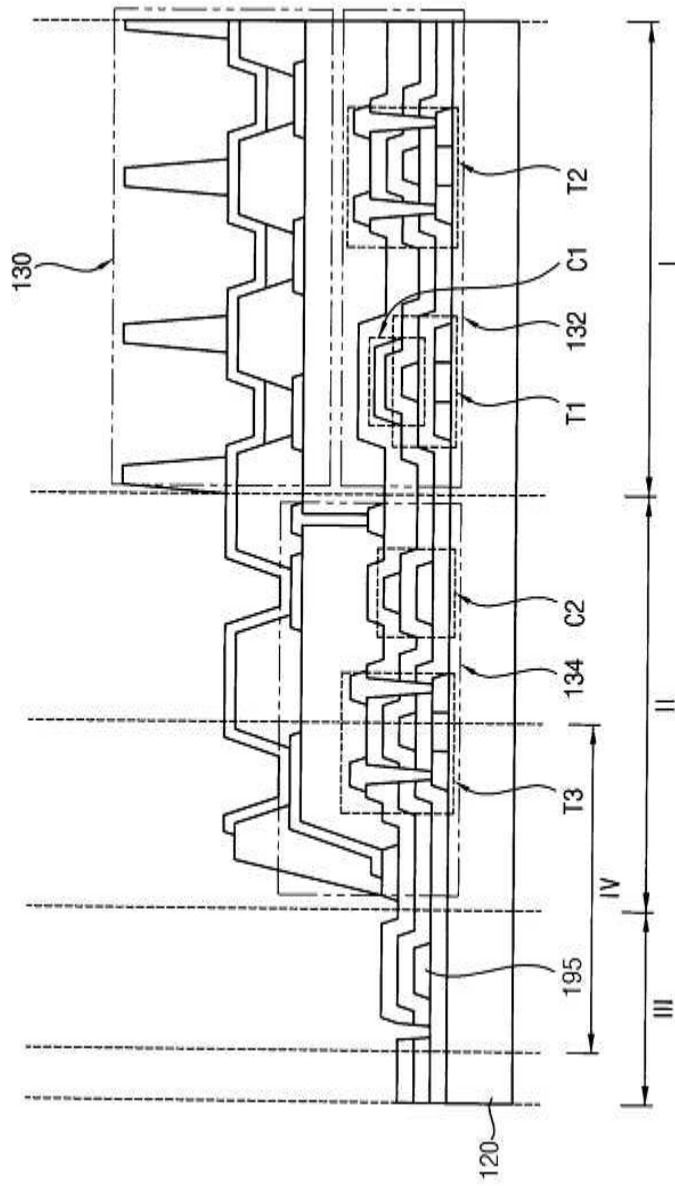
도면5



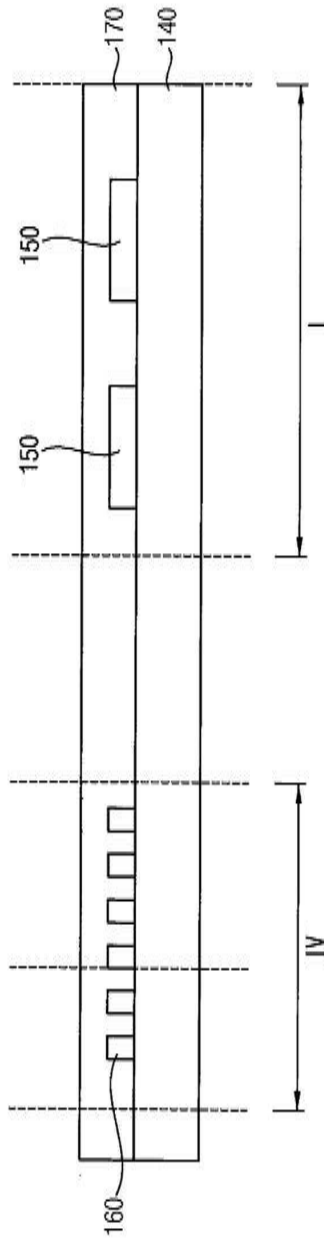
도면6



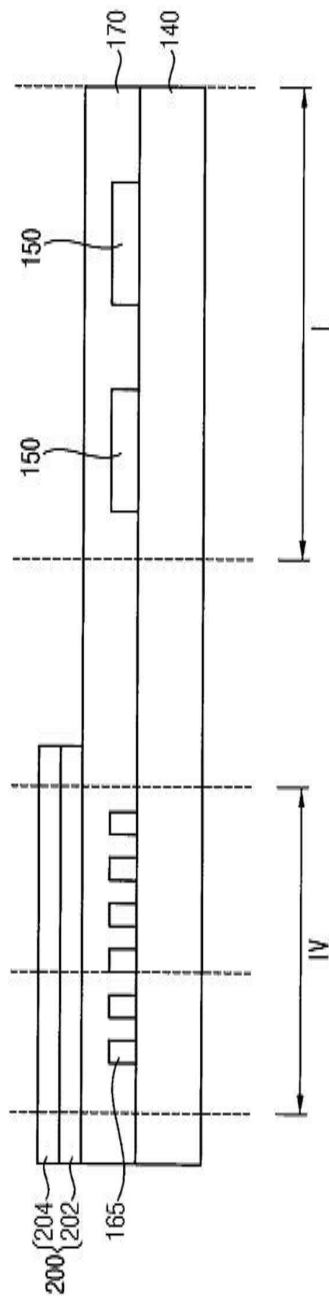
도면7



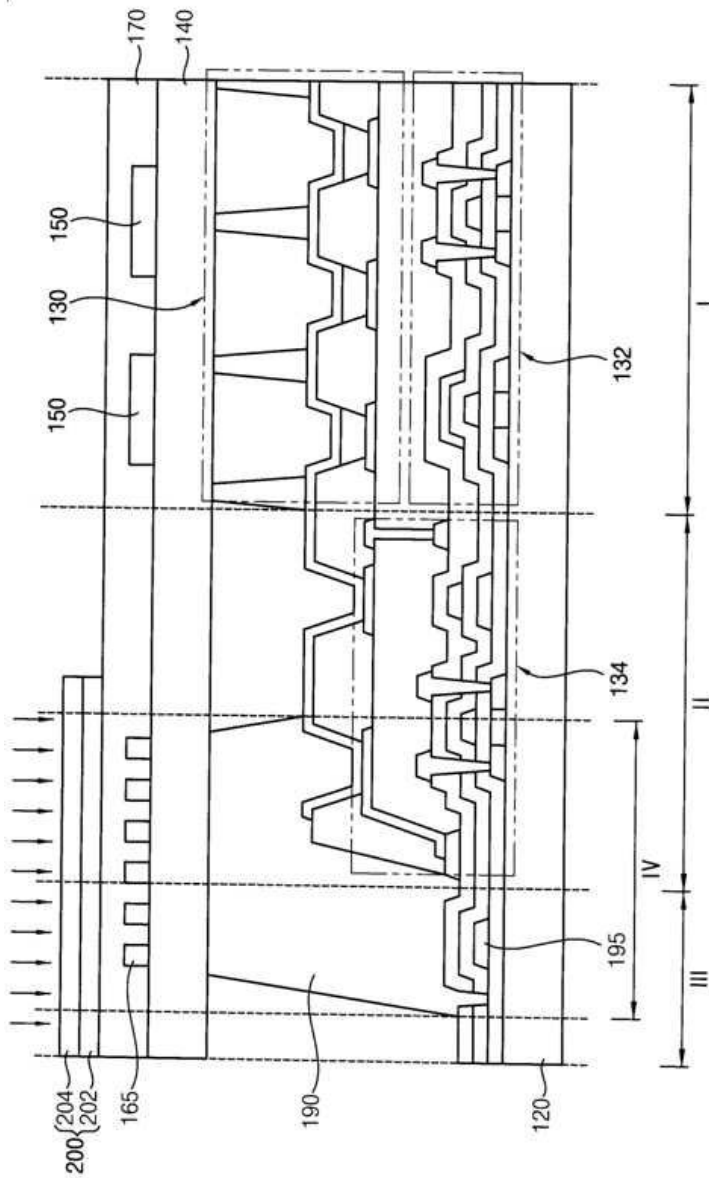
도면8



도면9



도면10



专利名称(译)	显示面板及其制造方法		
公开(公告)号	KR1020150090474A	公开(公告)日	2015-08-06
申请号	KR1020140011153	申请日	2014-01-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	NA EUN JAE 나은재 KIM HYUN YOUNG 김현영 LEE GO EUN 이고은 HONG SANG MIN 홍상민 HWANG HYUN MIN 황현민		
发明人	나은재 김현영 이고은 홍상민 황현민		
IPC分类号	H01L27/32 G09F9/33 H01L51/52		
CPC分类号	H01L51/5253 H01L51/0024 H01L51/5246		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

分为发光区域，围绕发光区域的电路区域和围绕电路区域的外围区域的显示面板包括第一基板，设置为面对第一基板的第二基板，密封构件，密封第一基板和第二基板之间的空间，密封构件设置在电路区域的一部分和周边区域的一部分上;密封构件，形成在第二基板上并设置在发光区域中多个感测单元形成在第二基板上，多个导电图案形成在密封构件的上部，第一保护膜设置在第二基板上以覆盖感测单元和导电图案，并且第二保护膜设置在第一保护膜上，以覆盖位于面板角部的边缘部分导电图案。

