

명세서

청구범위

청구항 1

기관 상에 배치된 하부 전극;

상기 기관 상에 상기 하부 전극과 이격되어 배치된 보조 전극;

상기 하부 전극 및 상기 보조 전극 상에 배치되고, 상기 하부 전극 상에 배치된 발광막을 포함하는 유기 재료막;

상기 유기 재료막 상에 배치된 상부 전극; 및

상기 보조 전극과 상기 상부 전극 사이에 배치된 캐리어 생성 재료를 포함하는 캐리어 생성 재료막을 포함하고,

상기 캐리어 생성 재료막과 상기 보조 전극 사이 및 상기 캐리어 생성 재료막과 상기 상부 전극 사이 중 적어도 한쪽에 상기 유기 재료막이 배치된 유기 EL 표시 장치.

청구항 2

제 1 항에 있어서,

상기 캐리어 생성 재료막은 Mo, V, In, Ti, Au, Ag, Zn 및 Sn의 군으로부터 선택되는 하나 이상의 물질을 포함하는 유기 EL 표시 장치.

청구항 3

제 1 항에 있어서,

상기 캐리어 생성 재료는 에너지 준위가 -4.0eV 이하의 LUMO를 갖는 유기 재료를 포함하는 유기 EL 표시 장치.

청구항 4

제 1 항에 있어서,

상기 캐리어 생성 재료는 에너지 준위가 -4.0eV 이하의 LUMO를 갖는 제1 유기 재료 및 정공 전도성을 갖고 상기 제1 유기 재료의 LUMO와 에너지 준위 차가 $\pm 1\text{eV}$ 이하인 HOMO를 갖는 제2 유기 재료의 혼합 물질을 포함하는 유기 EL 표시 장치.

청구항 5

제 2 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 캐리어 생성 재료막은 Li, Cs, Ba, Mg, Ca 및 Al의 군으로부터 선택되는 하나 이상의 물질을 더 포함하는 유기 EL 표시 장치.

청구항 6

제 2 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 캐리어 생성 재료막은 에너지 준위가 -2eV 이하 및 -3.5eV 이상인 LUMO를 갖는 적층막을 더 포함하는 유기 EL 표시 장치.

발명의 설명

기술 분야

본 발명은 유기 EL 표시 장치에 관한 것으로 특히, 보조 전극을 포함하는 유기 EL 표시 장치에 관한 것이다.

[0001]

배경 기술

- [0002] 최근에 개발되고 있는 유기 EL(Electro Luminescence) 소자를 사용하는 유기 EL 표시 장치는 액정 소자를 사용하는 표시 장치에 비해 얇은 두께를 갖고, 색의 재현성도 우수하다. 유기 EL 표시 장치에 있어서, 고세밀화(즉, 화소의 밀집도가 높아짐)를 위해서는 TFT(Thin Film Transistor) 기판의 위쪽으로 광을 출사하는 톱 에미션 구조가 적용될 수 있다.
- [0003] 톱 에미션 구조의 유기 EL 표시장치의 유기 EL 막 상에 배치된 상부 전극은 광을 투과시킨다. 광을 투과하는 재료는 일반적으로는, 전기 저항이 높고, 전위 구배가 쉽게 발생한다. 그러므로, 화질이 열화되기 쉽다.
- [0004] 이와 같은 전위 구배를 억제하기 위해, 예를 들어 특허 문헌 1 및 2에 개시되어 있는 바와 같이, 보조 전극이 사용된다. 즉, 특허 문헌 1은 유기 EL 막 상에 배치된 보조 전극용 저-저항 배선을 패터닝하는 기술을 개시하고 있다. 특허 문헌 2는 레이저 어블레이션에 의해 보조 전극과 상부 전극을 접속시키는 콘택을 형성하는 기술을 개시하고 있다.

선행기술문헌

특허문헌

- [0005] (특허문헌 0001) 특허문헌1
(특허문헌 0002) 일본 특허 공개 제2001-230086호 공보
(특허문헌 0003) 특허문헌2
(특허문헌 0004) 일본 특허 공개 제2005-011810호 공보

발명의 내용

해결하려는 과제

- [0006] 그러나, 특허 문헌 1이 개시하는 바와 같이 유기 EL 막 상에 저-저항 배선을 패터닝하는 것은 곤란하다. 그에 따라 표시 장치의 대형화 및 고세밀화가 어렵고, 제조 수율이 저하될 수 있다. 또한, 특허 문헌2가 개시하는 바와 같이 레이저 어블레이션을 수행하기 위해서는 레이저가 조사되는 위치에 대한 정밀한 제어가 필요하다. 또한, 레이저 어블레이션에 의해 증발된 재료의 재부착 등과 같은 문제가 발생하고, 이러한 문제는 SiN(질화규소) 등에 의한 봉지를 방해하고 광의 추출성능을 저해할 수 있다.
- [0007] 여기서, 본 발명의 목적의 하나로서, 보조 전극과 상부 전극의 새로운 전기적인 접속에 대해서 개시한다.

과제의 해결 수단

- [0008] 본 발명의 일 실시예로서, 하부 전극, 보조 전극, 유기 재료막, 상부 전극, 캐리어 생성 재료막을 갖는 유기 EL 표시 장치를 제공한다. 상기 하부 전극은 기판 상에 형성되어 있다. 상기 보조 전극은 상기 기판 상에 상기 하부 전극과 이격하여 형성되어 있다. 상기 유기 재료막은 상기 하부 전극 상에 형성된 발광막을 내부에 포함한다. 또한, 상기 유기 재료막은 보조 전극 상에도 더 형성되어 있다. 상기 상부 전극은 상기 유기 재료막 상에 형성되어 있다. 상기 캐리어 생성 재료막은 상기 보조 전극과 상기 상부 전극 사이에 배치된 캐리어 생성 재료를 포함한다. 또한, 상기 캐리어 생성 재료막과 상기 보조 전극 및 상기 상부 전극 중의 하나 또는 양쪽 사이에 상기 유기 재료막이 개재되어 있다.

발명의 효과

- [0009] 본 발명에 의하면, 보조 전극과 상부 전극이 안정적으로 접속된 유기 EL 표시 장치를 제공할 수 있다.

도면의 간단한 설명

- [0010] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 모식적인 평면도이다.
도 2는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 단면도이다.

도 3a는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 제조 방법을 설명하는 단면도이다.

도 3b는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 제조 방법을 설명하는 단면도이다.

도 4a는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 제조 방법을 설명하는 단면도이다.

도 4b는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 제조 방법을 설명하는 단면도이다.

도 5a는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 제조 방법을 설명하는 단면도이다.

도 5b는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자의 제조 방법을 설명하는 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0011] 이하에, 도면을 참조하면서, 본 발명을 실시하기 위한 형태에 대해서 설명한다. 또한, 도면에 있어서, 길이, 두께 등의 치수를 실제의 것 보다도 과장하여 나타내는 경우가 있다. 또한, 본 발명은 이하에 설명하는 형태에 한정되지 않고, 여러 가지 변형을 가하여 실시하는 것도 가능하다.
- [0012] (실시예 1)
- [0013] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 모식적인 평면도이다. 화소들(13-1, 13-2, 14-1, 14-2)이 매트릭스 형상으로 배치되어 있다. 화소들(13-1, 13-2, 14-1, 14-2) 각각은 데이터 선들(10-1, 10-2) 중의 어느 하나와 게이트 선들(11-1, 11-2) 중의 어느 하나와의 교차점에 대응하여 배치되어 있다. 게이트 선들(11-1, 11-2) 각각은 스위칭 소자에 연결된다. 예를 들어 게이트 선들(11-1, 11-2)은 TFT들의 게이트 전극들에 각각 접속된다. TFT들은 데이터 선들(10-1, 10-2)로 공급되는 데이터 신호들을 화소들(13-1, 13-2, 14-1, 14-2)의 유기 EL 소자에 선택적으로 공급한다.
- [0014] 또한, 도 1에 도시된 것과 같이 보조 배선들(12-1, 12-2)이 게이트 선들(11-1, 11-2)에 수직하게 배치될 수 있다. 본 발명의 일 실시예에서 보조 배선들(12-1, 12-2)은 데이터 선들(10-1, 10-2)에 수직하게 배치될 수도 있다.
- [0015] 도 2는 도 1의 I-I 선에 대응하는 단면도이다. 도 2는 본 발명의 일 실시예에 따른 표시 장치의 유기 EL 소자를 중심으로 나타낸다. 유기 EL 소자는 기판(101) 상에 형성된 층(102)일 수 있다.
- [0016] 도 2에 있어서, 기판(101)은 베이스 기판(103), TFT 등의 스위칭 소자가 형성되는 위치에 배치된 제1 및 제2 절연막들(104, 107)을 포함한다.
- [0017] 베이스 기판(103) 상에 반도체층(105)이 배치되고, 제1 절연막(104)은 반도체층(105)을 커버한다. 제1 절연막(104) 상에는 게이트 전극(106)이 배치된다. 상기 제1 절연막(104)은 배리어 막일 수 있다. 본 발명의 일 실시 형태에서 기판(101)은 배리어 막을 더 포함할 수 있다. 제1 절연막(104) 상 및 스위칭 소자를 둘러싸도록 제2 절연막(107)이 배치된다. 상기 제2 절연막 상에 평탄화 막(110)이 배치된다. 데이터 선에 접속되는 전극(109)과 유기 EL 소자에 접속되는 전극(108)은 상기 제1 절연막(104)과 상기 제2 절연막(107)을 관통하는 콘택홀을 통해 상기 반도체층(105)에 각각 접속된다.
- [0018] 기판(101) 상에는 전극(108)에 접속되는 하부 전극(111)이 배치된다. 또한, 기판(101) 상에는, 보조 배선에 접속되는 보조 전극(112)이 배치된다. 여기에, 보조 전극(112)은 하부 전극(111)과 이격하여 배치된다. 또한, 하부 전극(111) 및 보조 전극(112)을 에워싸는 화소 분리용 절연막(113)이 배치된다. 화소 분리용 절연막(113)에 의해 덮이지 않은 하부 전극(111) 부분이 화소의 개구 부분으로 된다. 본 실시형태에서 하부 전극(111), 보조 전극(112), 및 화소 분리용 절연막(113)은 평탄화 막(110) 상에 배치된다.
- [0019] 적어도 하부 전극(111)의 상에는 제 1 유기 재료막(115)이 형성된다. 또한, 도 2에 있어서는, 제 1 유기 재료막(115)은 하부 전극(111), 보조 전극(112) 및 화소 분리용 절연막(113)을 덮고 있다. 바꾸어 말하면, 제 1 유기 재료막(115)의 일부분은 하부 전극(111) 상에 배치되고 다른 일부분은 보조 전극(112) 상에도 배치되어 있다.
- [0020] 하부 전극(111)이 애노드 전극인 경우, 제 1 유기 재료막(115)은 뒤에 설명하는 발광막(116)으로 정공을 수송하는 재료를 포함할 수 있다. 예를 들어, 제 1 유기 재료막(115)은 NPB(N,N'-디(1-나프틸)-N,N'-디페닐벤지딘) 등을 포함할 수 있다. 또한, 제 1 유기 재료막(115)은 정공을 수송하는 재료로서 복수의 재료들을 포함할 수 있고, 재료들 각각에 의해 형성되는 막들이 겹쳐진 다층구조를 가질 수 있다.

- [0021] 제 1 유기 재료막(115) 상에는 유기 EL 소자가 발광하는 색에 따른 발광막(116)이 형성된다. 따라서, 발광막(116)은 제 1 유기 재료막(115)을 사이에 두고 하부 전극(111) 상에 배치된다. 발광막(116)은 제 1 유기 재료막(115) 및 뒤에 설명하는 제 2 유기 재료막(118)로부터 공급되는 정공 및 전자가 결합함으로써, 발광한다.
- [0022] 또한, 보조 전극(112) 상에는 캐리어 생성(Carrier Generation) 재료에 의해 형성되는 캐리어 생성 재료막(117)이 배치된다. 캐리어 생성 재료는 캐리어(정공 및/또는 전자)를 발생할 수 있는 재료이다. 예컨대 캐리어 생성 재료는 MoO_3 , MoO_3 및 Mg 의 조합, V_2O_5 , HAT-CN(1, 4, 5, 8, 9, 12-헥사아자트리페닐렌헥사카르보닐트릴), Al 및 LiF의 조합을 포함할 수 있다.
- [0023] 도 2에 있어서, 발광막(116)과 캐리어 생성 재료막(117)이 일부 겹쳐져 있다. 그러나, 본 발명에 있어서, 그 겹쳐짐은 본질적인 것이 아니라, 발광막(116)과 캐리어 생성 재료막(117)이 분리하여 서로 이격하여 배치될 수도 있다.
- [0024] 또한, 도 2에 있어서, 캐리어 생성 재료막(117)과 보조 전극(112) 사이에 제 1 유기 재료막(115)이 배치되어 있다. 그러나, 본 발명에 있어서, 캐리어 생성 재료막(117)이 보조 전극(112)에 직접 접촉하여 배치될 수도 있다.
- [0025] 발광막(116) 및 캐리어 생성 재료막(117) 상에는 제 2 유기 재료막(118)이 형성되어 있다. 앞서 설명한 바와 같이, 하부 전극(111)이 애노드 전극으로 되는 경우, 제 2 유기 재료막(118)은 전자를 발광막(116)으로 수송하는 재료를 포함할 수 있다. 또한, 제 2 유기 재료막(118)은 전자 주입 재료를 조합하여 형성된 다층구조를 가질 수 있다.
- [0026] 또한, 도 2에 있어서는, 제 2 유기 재료막(118)은 발광막(116), 캐리어 생성 재료막(117) 및 제 1 유기 재료막(115)을 커버하고 있다. 바꾸어 말하면, 제 2 유기 재료막(118)의 일부분은 캐리어 생성 재료막(117)을 덮고 있다. 그러나, 본 발명의 일 실시예에 있어서, 발광막(116) 상에 제 2 유기 재료막(118)이 배치되어 있으면 충분하다. 따라서, 제 2 유기 재료막(118)이 캐리어 생성 재료막(117)의 위 또는 아래에 배치되지 않을 수도 있다. 또한, 캐리어 생성 재료막(117)은 제 1 유기 재료막(115) 및 제 2 유기 재료막(118) 중 어느 한 쪽 이상과 직접 접촉한다.
- [0027] 제 2 유기 재료막(118) 상에는 상부 전극(119)이 배치되어 있다. 톱 에미션형의 유기 EL 소자에 있어서, 상부 전극(119)은 발광막(116)에 의해 생성된 광이 투과하는 재료를 포함한다. 예를 들어, 상부 전극(119)은 ITO(Indium Tin Oxide)를 포함할 수 있다.
- [0028] 제 1 유기 재료막(115) 및 제 2 유기 재료막(118)을 일체화한 유기 재료막으로 간주한 경우, 그 유기 재료막은 하부 전극(111) 상에 형성된 발광막(116)을 포함한다. 또한, 그 유기 재료막은 보조 전극(112) 상에도 형성되어 있다. 그리고, 그 유기 재료막의 일부를 통해, 보조 전극(112)과 상부 전극(119) 사이에 캐리어 생성 재료막(117)이 형성되어 있다.
- [0029] 따라서, 이상 설명한 본 발명의 일 실시형태에 있어서, 보조 전극(112)과 상부 전극(119) 사이에 캐리어 생성 재료막(117)이 배치되어 있다. 또한, 캐리어 생성 재료막(117)은 하부 전극(111)의 상에 배치된 발광막(116)을 내부에 포함하는 유기 재료막인 제 1 유기 재료막(115) 및 제 2 유기 재료막(118) 중의 어느 한 쪽 이상과 접하여 배치되어 있다. 즉, 캐리어 생성 재료막(117)과 보조 전극(112) 및 상부 전극(119) 중 어느 하나 또는 양쪽 사이에 제 1 유기 재료막(115) 및 제 2 유기 재료막(118) 중의 어느 하나 또는 양쪽이 개재되어 있다. 평탄화막(110) 상의 단면 구조는 보조 전극(112), 제 1 유기 재료막(115), 캐리어 생성 재료막(117), 제 2 유기 재료막(118), 및 상부 전극(119) 순으로 적층되어 있는 구조(첫번째 구조), 보조 전극(112), 캐리어 생성 재료막(117), 제 2 유기 재료막(118), 및 상부 전극(119) 순으로 적층되어 있는 구조(두번째 구조), 보조 전극(112), 제 1 유기 재료막(115), 캐리어 생성 재료막(117), 및 상부 전극(119) 순으로 적층되어 있는 구조(세번째 구조), 보조 전극(112), 제 2 유기 재료막(118), 캐리어 생성 재료막(117), 및 상부 전극(119) 순으로 적층되어 있는 구조(네번째 구조), 보조 전극(112), 캐리어 생성 재료막(117), 제 1 유기 재료막(115), 및 상부 전극(119) 순으로 적층되어 있는 구조(다섯번째 구조)를 가질 수 있다. 그러므로, 캐리어 생성 재료막(117)에 의해 발생한 캐리어에 의해, 보조 전극(112)과 상부 전극(119)은 전기적으로 접속될 수 있다. 상기 보조 전극(112)에는 공통 전압 또는 VSS 전압이 인가될 수 있고, 기타 유기 EL 소자 동작에 필요한 전압이 인가될 수 있다.
- [0030] 제 1 유기 재료막(115) 및 제 2 유기 재료막(118)은 절연성을 갖기 때문에, 종래의 기술에 따르면 보조 전극(112)과 상부 전극(119)을 전기적으로 접속하기 위한 콘택(레이저 에블레이션에 의해 형성됨)을 형성하거나, 제 1 유기 재료막(115) 상에 보조 배선을 형성하였다. 그러나, 본 발명의 일 실시예에 따르면 제 1 유기 재료막

(115), 제 2 유기 재료막(118), 및 발광막(116)을 형성하는 공정 중간에 캐리어 생성 재료막(117)을 형성할 수 있다. 이러한 제조방식에 따르면 보조 전극(112)과 상부 전극(119)을 전기적으로 접속하는 구조를 공정의 증대, 코스트의 증대, 수율의 저하없이 형성할 수 있다.

[0031] (실시예 2)

[0032] 이하, 본 발명의 일 실시예에 따른 유기 EL 소자의 제조 방법에 대해서 설명한다.

[0033] 도 3a를 참조하면, 예를 들어 화소 피치 318 μm 의 틱 에미션형의 유기 EL 표시 장치의 기관(101)을, 저온 폴리 실리콘 TFT를 사용하여 형성한다. TFT와 하부 전극(111)은 스루홀을 형성하여 접속시키고, 그 외의 부분에 예를 들어, 폴리이미드의 평탄화 막(110)(막 두께는 예를 들어, 2 μm)을 배치한다. 하부 전극(111)과 보조 전극(112)은 서로 이격하여 기관(101) 상에 형성된다. 하부 전극(111)과 보조 전극(112)은 예를 들어, 은 합금(막 두께 150 nm)/ITO(막 두께 20 nm)가 적층된 전극막일 수 있다. 상기 하부 전극(111)과 보조 전극(112)은 동일한 전극 막을 패터닝하여 형성할 수 있다.

[0034] 그 다음, 도 3b에 나타내는 바와 같이, 절연막(113)을 형성한다. 단, 절연막(113)은 하부 전극(111)의 일부분에 비중첩한다. 하부 전극(111)의 일부분에 비중첩한 부분은 화소의 개구 부분으로 정의된다. 또한, 절연막(113)은 보조 전극(112)의 일부분에 비중첩된다. 절연막(113)의 보조 전극(112)의 일부분에 비중첩하는 부분은 보조 전극(111)과 상부 전극이 전기적으로 접속되는 부분으로 정의된다. 이 때, 보조 전극(112)과 상부 전극의 접속 부분은 1개 화소에 대해서 1개 형성할 수 있다. 단, 본 발명에 있어서는 보조 전극(112)과 상부 전극의 접속 부분은 1 화소에 대해서 여러 개 형성할 수도 있다. 또한, 일부의 화소에 대해서는 보조 전극(112)과 상부 전극과의 접속 부분이 존재하지 않도록 할 수도 있다.

[0035] 이와 같이 하여 제조된 기관에, 필요에 따라서 산소 플라스마 처리를 행할 수도 있고, 그 후, 도 4a에 나타내는 바와 같이, 예를 들어 m-MTDA(4,4',4''-트리스(3-메틸페닐아미노)트리페닐아민)(막 두께 50 nm) 및 NPB(N,N'-디(1-나프틸)-N,N'-디페닐벤지딘)(막 두께 70 nm)을 진공 증착법에 의해 적층하여 화소 부분에 제 1 유기 재료막(115)을 형성한다. 이 때, 제 1 유기 재료막(115)은 표시 장치의 유효 화면 전체를 덮을 수 있다. 특히, 하부 전극(111)과 보조 전극(112)을 덮을 수 있다. 또한, 보조 전극(112)에 접속하는 보조 배선의 통전용 패드 및 TFT의 캐소드와 상부 전극의 접속 부분 에리어 마스크(area mask)에 의해 제 1 유기 재료막(115)에 의해 덮이지 않도록 제어한다. 이하의 공정에 있어서도, 상기 통전용 패드 및 상기 접속 부분은 다른 막에 의해 덮이지 않도록 제어한다.

[0036] 그 다음, 도 4b에 나타내는 바와 같이, 화소의 개구 부분에 발광막(116)을 형성한다. 발광막(116)은 예를 들어, 진공 증착법을 사용하여 형성될 수 있다. ADN(9,10-디(2-나프틸)안트라센)에 대하여 TPB(Tetra Phenyl Butadiene)가 3 volume %의 비율로 혼합되도록 각각의 성막 속도를 조정한다. 발광막(116)은 30 nm의 막 두께를 가질 수 있다. 또한, MoO₃(막 두께는 예를 들어, 10 nm)의 화합물층/Mg(막 두께는 예를 들어, 20 nm) 재료층을 포함하는 캐리어 생성 재료막(117)을 보조 전극(112)과 상부 전극의 접속 부분에 진공 증착법에 의해 적층한다. 캐리어 생성 재료막(117)은 보조 전극(112) 상에 적층된다.

[0037] 그 다음, 도 5a에 나타내는 바와 같이, 제 2 유기 재료막(118)로서 예를 들어, Alq₃(트리스-(8-히드록시퀴놀리네이트)(hydroxyquinolino)알루미늄)을 30 nm의 막 두께로 진공 증착법에 의해 형성하고, 도 5b에 나타내는 바와 같이, 상부 전극(119)으로서 예를 들어, Mg:Ag=10:1의 재료를 12 nm의 막 두께로 진공 증착법에 의해 형성한다.

[0038] 마지막으로, 질소 분위기하에서 투명 봉지 유리를 사용하여 자외선 경화 수지로 봉지를 행한다.

[0039] (실시예1)

[0040] 실시예 2로서 설명한 제조 방법에 있어서 예시한 재료 및 막 두께에 의해, 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 3mA의 전류에서 구동 전압 10.05V, 발광 효율 4.5cd/A를 얻을 수 있었다.

[0041] (실시예2)

[0042] 실시예 2로서 설명한 제조 방법에 있어서 예시한 재료 및 두께 중에서, 10 nm의 막 두께의 MnO₃ 대신에, 7 nm의 막 두께의 V₂O₅를 사용하여 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 3mA의 전류에서 구동 전압 10.05V, 발광 효율 4.5cd/A를 얻을 수 있었다.

- [0043] (실시예3)
- [0044] 실시예 2로서 설명한 제조 방법에 있어서, 예시한 재료 및 두께 중에서, 10 nm의 막 두께의 MnO_3 대신에, 5 nm의 막 두께의 HAT-CN(1, 4, 5, 8, 9, 12-헥사아자트리페닐렌헥사카르보니트릴)의 막을 형성하여 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 3mA의 전류에서 구동 전압 10.05V, 발광 효율 4.5cd/A을 얻을 수 있었다.
- [0045] (실시예4)
- [0046] 실시예2로서 설명한 제조 방법에 있어서, 예시한 재료 및 두께 중에서, 20 nm의 Mg 대신에, 10 nm의 Al 및 0.5 nm의 LiF를 사용하여 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 3mA의 전류에서 구동 전압 10.05V, 발광 효율 5cd/A을 얻을 수 있었다.
- [0047] (실시예5)
- [0048] 실시예 2로서 설명한 제조 방법에 있어서, 예시한 재료 및 두께 중에서, MoO_3 대신에, 20 nm의 IT0를 사용하여 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 3mA의 전류에서 구동 전압 10.05V, 발광 효율 5cd/A을 얻을 수 있었다.
- [0049] (비교예1)
- [0050] 실시예 2로서 설명한 제조 방법에 있어서, 예시한 재료 및 두께 중에서, MoO_3 의 캐리어 생성 재료막(117)을 형성하지 않고, 상부 전극(118)과 보조 전극(112)을 직접 접촉하도록, 각 재료를 패터닝하여 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 3mA의 전류에서 구동 전압 10.05V, 발광 효율 4.5cd/A을 얻을 수 있었다.
- [0051] (비교예2)
- [0052] 실시예 2로서 설명한 제조 방법에 있어서, 예시한 재료 및 두께 중에서, MoO_3 의 캐리어 생성 재료막(117)을 형성하지 않고, 화소 피치가 318 μm 이고, 10x10의 화소 수의 유기 EL 표시 장치를 제조하였다. 상기 유기 EL 표시 장치는 전류 전압을 하부 전극(111)과 보조 전극(112)에 인가하여도, 화소부에 전류가 흐르지 않고, 발광하지 않았다.
- [0053] (실시예와 비교예의 정리)
- [0054] 이상과 같이, 본 발명에 의해, 상부 전극(118)과 보조 전극(112)을 직접 접촉한 경우와 동등한 발광 효율을 얻을 수 있다.
- [0055] (실시예 3)
- [0056] 실시예 1 및 2 중 어느 하나에 있어서, 캐리어 생성 재료막(117)의 재료로서, Mo, V, In, Ti, Au, Ag, Zn 및 Sn 중의 어느 하나 이상의 원소를 포함하는 재료를 사용할 수 있다. 또는, 캐리어 생성 재료막(117)의 재료는 화합물일 수도 있다. 이 경우, 캐리어 생성 재료막(117)은 Mo, V, In, Ti, Au, Ag, Zn 및 Sn 중 어느 하나 이상의 원소를 포함하는 화합물로 할 수 있다.
- [0057] 또한, 실시예 1 및 2 중의 어느 하나에 있어서, 캐리어 생성 재료막(117)의 재료로서, LUMO(Lowest Unoccupied Molecular Orbital)의 에너지 준위가 -4.0eV 이하, 특히 예를 들어, -4.5eV 이하로 되는 유기 재료를 사용할 수도 있다.
- [0058] 또한, 실시예 1 및 2 중의 어느 하나에 있어서, 캐리어 생성 재료막(117)의 재료로서, LUMO의 에너지 준위가 -4.0eV 이하로 되는 LUMO를 갖는 제1 유기 재료 및 Hole 전도성을 갖고 상기 제1 유기 재료의 LUMO와 에너지 준위의 차가 $\pm 1\text{eV}$ 이하로 되는 HOMO를 갖는 제2 유기 재료를 혼합한 재료를 사용할 수도 있다.
- [0059] 또한, 본 발명의 일 실시예에 있어서, 캐리어 생성 재료막(117)의 재료로서, Li, Cs, Ba, Mg, Ca 및 Al 중의 어느 하나 이상의 원소를 포함하는 재료를 사용할 수 있다. 혹은, 캐리어 생성 재료막(117)의 재료는 화합물일 수도 있다. 이 경우, 캐리어 생성 재료막(117)은 Li, Cs, Ba, Mg, Ca 및 Al 중의 어느 하나 이상의 원소를 포함하는 화합물로 할 수 있다.
- [0060] 또한, 본 발명의 일 실시예에 있어서, 캐리어 생성 재료막(117)은 LUMO의 에너지 준위가 -2eV 이하이고, -3.5eV

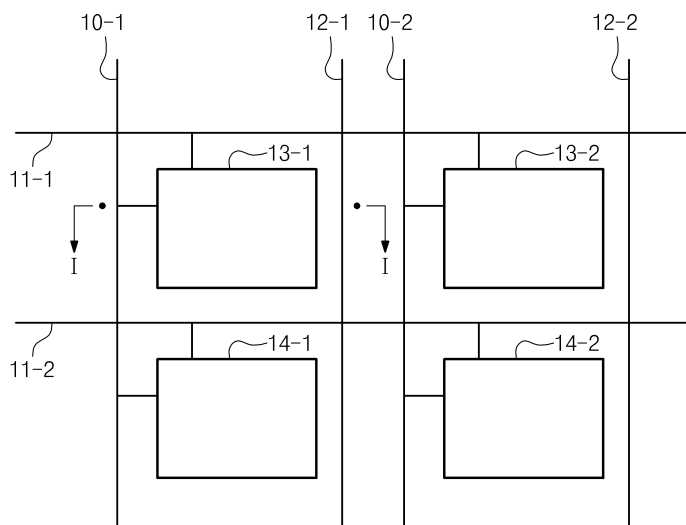
이상인 적층막을 더 포함할 수도 있다.

부호의 설명

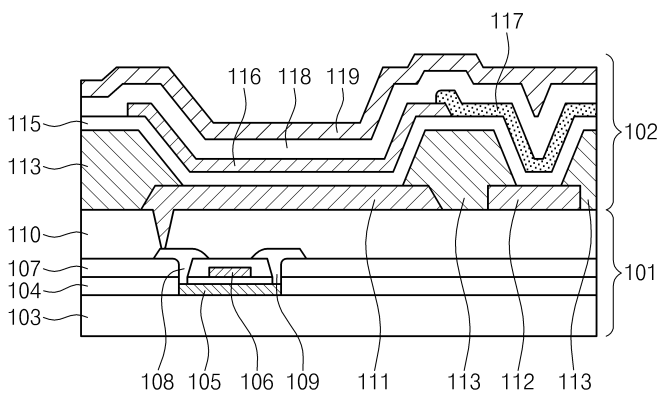
101: 기판 111: 하부 전극
112: 보조 전극 113: 절연막
115: 제 1 유기 재료막 116: 발광막
117: 캐리어 생성 재료막 118: 제 2 유기 재료막
119: 상부 전극

도면

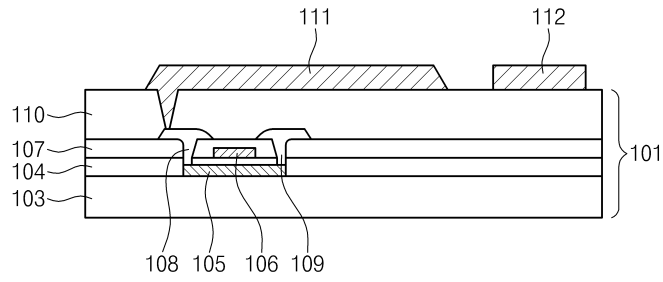
도면1



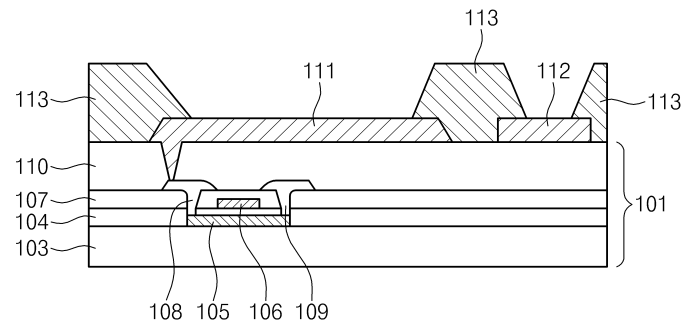
도면2



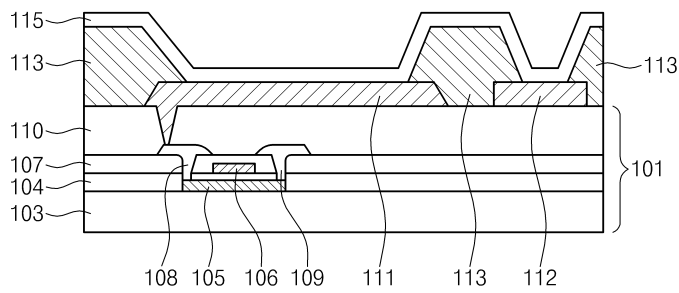
도면3a



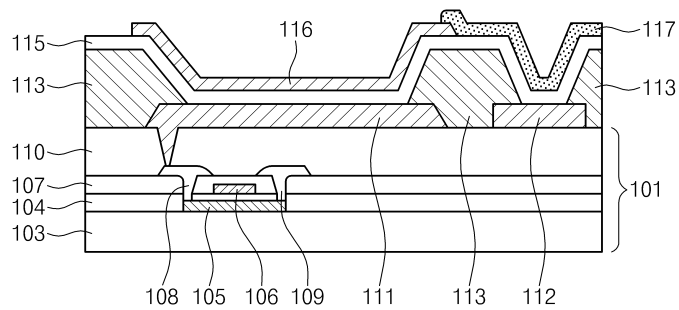
도면3b



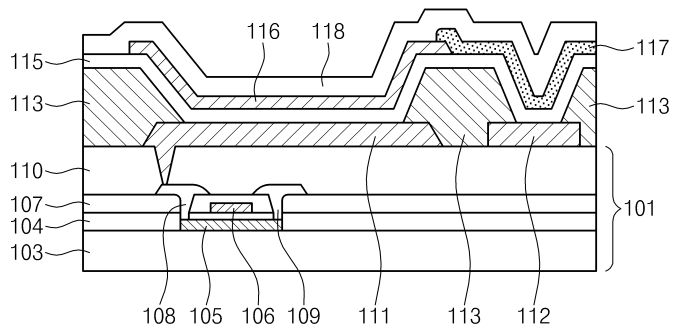
도면4a



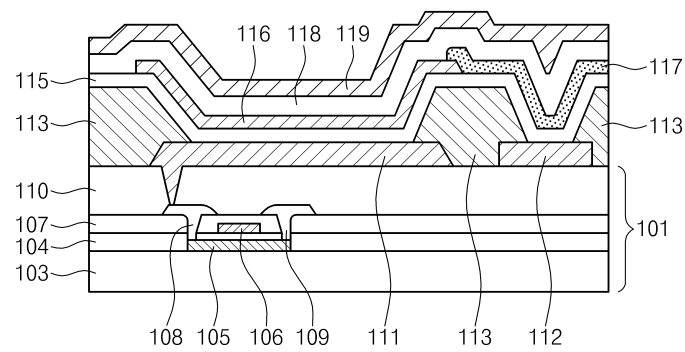
도면4b



도면5a



도면5b



专利名称(译)	显示装置的标题		
公开(公告)号	KR1020150075353A	公开(公告)日	2015-07-03
申请号	KR1020140153767	申请日	2014-11-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	MATSUURA TOSHIYUKI		
发明人	MATSUURA, TOSHIYUKI		
IPC分类号	H01L27/32 H01L51/54		
CPC分类号	H01L2251/552 H01L51/5228 H01L51/5004 H01L51/5092		
优先权	2013267376 2013-12-25 JP		
外部链接	Espacenet		

摘要(译)

一种有机电致发光 (EL) 显示装置，包括在基板上的下电极;基板上的辅助电极，与下电极间隔开;下电极和辅助电极上的有机材料层，有机材料层包括位于下电极上的发光层;有机材料层上的上电极;在辅助电极和上电极之间的载流子生成材料层，有机材料层位于载流子生成材料层和辅助电极中的一个或多个之间，或载流子生成材料层和上电极之间。

