



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0126703
(43) 공개일자 2014년10월31일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2006.01) G09G 3/30 (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2014-7021562
(22) 출원일자(국제) 2012년12월03일
심사청구일자 없음
(85) 번역문제출일자 2014년07월31일
(86) 국제출원번호 PCT/JP2012/007728
(87) 국제공개번호 WO 2013/118219
국제공개일자 2013년08월15일
(30) 우선권주장
JP-P-2012-024699 2012년02월08일 일본(JP)

(71) 출원인
파나소닉 주식회사
일본 오오사카후 가도마시 오오아자 가도마 1006
반치
(72) 발명자
다카하라 히로시
일본 오오사카후 가도마시 오오아자 가도마 1006
반치 파나소닉 주식회사 내
(74) 대리인
한양특허법인

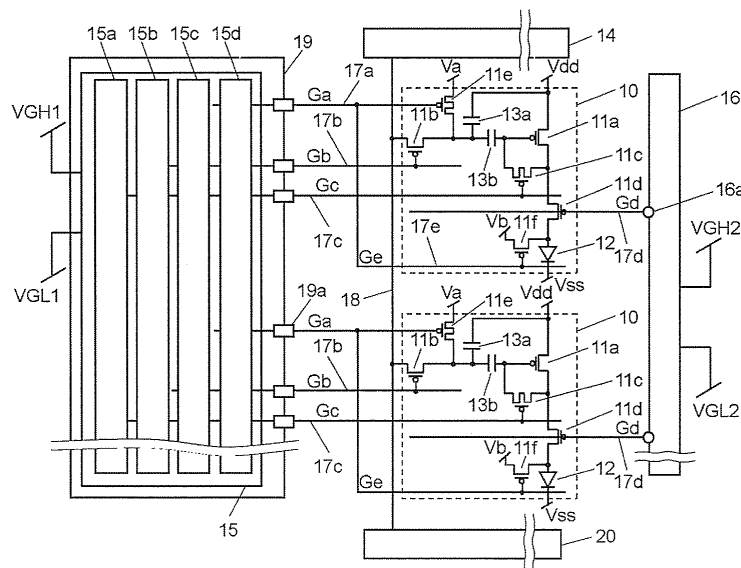
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 EL 표시 장치 및 그 제조 방법

(57) 요약

EL 표시 장치는, EL 소자를 가지는 복수개의 화소를 구비한 EL 표시 패널을 구비한다. 화소는, EL 소자(12)에 전류를 공급하는 구동용 트랜지스터(11a)와, 제1 스위치용 트랜지스터(11d)와, 화소에 영상 신호를 공급하는 제2 스위치용 트랜지스터(11b), (11c), (11e)를 가진다. 또한 EL 표시 패널에 화소(10)와 더불어 형성되어 배치된 게이트 드라이버 회로(16)와, 게이트 신호선(17a), (17b), (17c)에 외부 접속된 게이트 드라이버 IC(15)를 구비한다. 게이트 드라이버 회로(16)는, 제1 스위치용 트랜지스터(11d)의 게이트 단자에 접속되고, 게이트 드라이버 IC(15)는, 제2 스위치용 트랜지스터(11b), (11c), (11e)의 게이트 단자에 접속되어 있다.

대표도



특허청구의 범위

청구항 1

EL 소자를 가지는 복수개의 화소가 매트릭스형상으로 배치된 표시 영역을 구비한 EL 표시 패널과, 상기 화소에 접속된 소스 신호선을 통해 영상 신호를 공급하는 소스 드라이버 회로와, 상기 화소에 접속된 게이트 신호선을 통해 선택 전압 또는 비선택 전압을 공급하는 게이트 드라이버 회로를 구비한 EL 표시 장치에 있어서, 상기 화소는, 상기 EL 소자에 전류를 공급하는 구동용 트랜지스터와, 상기 구동용 트랜지스터에 접속되어 상기 EL 소자에 공급하는 전류를 제어하는 제1 스위치용 트랜지스터와, 상기 소스 신호선에 접속되어 화소에 영상 신호를 공급하는 제2 스위치용 트랜지스터를 가지고, 또한 상기 게이트 드라이버 회로는, 상기 EL 표시 패널에 상기 화소와 더불어 형성되어 배치된 제1 게이트 드라이버 회로와, 상기 EL 표시 패널의 게이트 신호선에 외부 접속된 제2 게이트 드라이버 회로를 구비하며, 상기 제1 게이트 드라이버 회로는, 상기 화소의 제1 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하고, 상기 제2 게이트 드라이버 회로는, 상기 화소의 제2 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속한, EL 표시 장치.

청구항 2

청구항 1에 있어서,

상기 EL 표시 패널의 게이트 신호선의 일단에 상기 제1 게이트 드라이버 회로를 접속하고, 타단에 상기 제2 게이트 드라이버 회로를 접속한, EL 표시 장치.

청구항 3

청구항 1에 있어서,

상기 EL 표시 패널에 상기 화소에 접속된 소스 신호선을 통해 테스트 신호를 공급하는 테스트 회로를 더 형성한, EL 표시 장치.

청구항 4

청구항 3에 있어서,

상기 EL 표시 패널의 소스 신호선의 일단에 상기 소스 드라이버 회로를 접속하고, 타단에 상기 테스트 회로를 접속한, EL 표시 장치.

청구항 5

EL 소자를 가지는 복수개의 화소가 매트릭스형상으로 배치된 표시 영역을 구비한 EL 표시 패널과, 상기 화소에 접속된 소스 신호선을 통해 영상 신호를 공급하는 소스 드라이버 회로와, 상기 화소에 접속된 게이트 신호선을 통해 선택 전압 또는 비선택 전압을 공급하는 게이트 드라이버 회로를 구비한 EL 표시 장치의 제조 방법에 있어서, 상기 화소는, 상기 EL 소자에 전류를 공급하는 구동용 트랜지스터와, 상기 구동용 트랜지스터에 접속되어 상기 EL 소자에 공급하는 전류를 제어하는 제1 스위치용 트랜지스터와, 상기 소스 신호선에 접속되어 화소에 영상 신호를 공급하는 제2 스위치용 트랜지스터를 가지고, 또한 상기 게이트 드라이버 회로는, 상기 EL 표시 패널 상에 상기 화소와 더불어 형성되어 배치된 제1 게이트 드라이버 회로와, 상기 EL 표시 패널의 게이트 신호선에 외부 접속된 제2 게이트 드라이버 회로를 구비하며, 상기 제1 게이트 드라이버 회로는, 상기 화소의 제1 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하고, 상기 제2 게이트 드라이버 회로는, 상기 화소의 제2 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하며, 또한 상기 EL 표시 패널에 상기 화소에 소스 신호선을 통해 테스트 신호를 공급하는 테스트 회로를 형성하고, 상기 EL 표시 패널의 화소에 테스트 신호를 공급하는 검사를 행한 후, 상기 테스트 회로를 EL 표시 패널로부터 분리하는, EL 표시 장치의 제조 방법.

청구항 6

청구항 5에 있어서,

상기 EL 표시 패널의 소스 신호선의 일단에 상기 소스 드라이버 회로를 접속하고, 타단에 상기 테스트 회로를

접속하며, 상기 EL 표시 패널의 화소에 상기 테스트 신호를 공급하는 검사를 행한 후, 상기 테스트 회로를 상기 EL 표시 패널로부터 분리하는, EL 표시 장치의 제조 방법.

명세서

기술분야

[0001] 본 개시는, 발광 재료로서 유기 재료 등을 이용한 일렉트로 루미네센스(이하, EL이라고 부른다) 소자를 매트릭스형상으로 배치한 EL 표시 장치 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 유기 EL 소자를 매트릭스형상으로 구비한 액티브 매트릭스형의 EL 표시 장치가 스마트폰 등의 표시 장치로서 이용되며, 상품화되고 있다. 또, 근년에는, EL 표시 패널은, 대형화를 향해 개발이 진행되고 있다.

[0003] 이 EL 표시 장치는, 특허 문헌 1, 2, 3에 개시되어 있는 바와 같이, 화소를 구성하기 위해 복수의 트랜지스터가 필요하고, 트랜지스터를 제어하는 게이트 신호선도 복수 개 필요하다. 따라서, 액정 표시 패널에 비해, 화소 구성이 복잡하고, 구동 방법도 복잡하다.

선행기술문헌

특허문헌

[0004] (특허문헌 0001) 일본국 특허 공개 2005-164892호 공보
(특허문헌 0002) 일본국 특허 공개 2001-60076호 공보
(특허문헌 0003) 일본국 특허 공개 2007-225928호 공보

발명의 내용

[0005] 본 개시의 EL 표시 장치는, EL 소자를 가지는 복수 개의 화소가 매트릭스형상으로 배치된 표시 영역을 구비한 EL 표시 패널과, 화소에 접속된 소스 신호선을 통해 영상 신호를 공급하는 소스 드라이버 회로와, 화소에 접속된 게이트 신호선을 통해 선택 전압 또는 비선택 전압을 공급하는 게이트 드라이버 회로를 구비하고 있다. 화소는, EL 소자에 전류를 공급하는 구동용 트랜지스터와, 구동용 트랜지스터에 접속되어 EL 소자에 공급하는 전류를 제어하는 제1 스위치용 트랜지스터와, 소스 신호선에 접속되어 화소에 영상 신호를 공급하는 제2 스위치용 트랜지스터를 가진다. 또한, 게이트 드라이버 회로는, EL 표시 패널에 화소와 더불어 형성되어 배치된 제1 게이트 드라이버 회로와, EL 표시 패널의 게이트 신호선에 외부 접속된 제2 게이트 드라이버 회로를 구비하고 있다. 제1 게이트 드라이버 회로는, 화소의 제1 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하고, 제2 게이트 드라이버 회로는, 화소의 제2 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하고 있다.

[0006] 또, 본 개시의 EL 표시 장치의 제조 방법은, EL 소자를 가지는 복수 개의 화소가 매트릭스형상으로 배치된 표시 영역을 구비한 EL 표시 패널과, 화소에 접속된 소스 신호선을 통해 영상 신호를 공급하는 소스 드라이버 회로와, 화소에 접속된 게이트 신호선을 통해 선택 전압 또는 비선택 전압을 공급하는 게이트 드라이버 회로를 구비한 EL 표시 장치의 제조 방법이다. 화소는, EL 소자에 전류를 공급하는 구동용 트랜지스터와, 구동용 트랜지스터에 접속되어 EL 소자에 공급하는 전류를 제어하는 제1 스위치용 트랜지스터와, 소스 신호선에 접속되어 화소에 영상 신호를 공급하는 제2 스위치용 트랜지스터를 가진다. 또한, 게이트 드라이버 회로는, EL 표시 패널에 화소와 더불어 형성되어 배치된 제1 게이트 드라이버 회로와, EL 표시 패널의 게이트 신호선에 외부 접속된 제2 게이트 드라이버 회로를 구비하고 있다. 제1 게이트 드라이버 회로는, 화소의 제1 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하고, 제2 게이트 드라이버 회로는, 화소의 제2 스위치용 트랜지스터의 게이트 단자에 게이트 신호선을 개재하여 접속하고 있다. 또한, EL 표시 패널에는, 화소에 소스 신호선을 통해 테스트 신호를 공급하는 테스트 회로를 형성하고 있다. EL 표시 패널의 화소에 테스트 신호를 공급하는 검사를 행한 후, 테스트 회로를 EL 표시 패널로부터 분리한다.

[0007] 이 구성에 의해, 화소를 구성하는 복수의 트랜지스터에 대해, 각각 최적으로 온 오프 제어를 실현할 수 있으며

로, 간단한 구성으로 검사가 용이한 EL 표시 장치를 실현할 수 있다. 또, 패널 검사시에는, 신속히 검사를 실시할 수 있다.

도면의 간단한 설명

[0008]

도 1은 일 실시 형태에 있어서의 EL 표시 장치의 화소의 개략 구성도이다.
 도 2a는 일 실시 형태에 있어서의 EL 표시 장치의 화소의 동작을 설명하기 위한 초기 동작의 설명도이다.
 도 2b는 일 실시 형태에 있어서의 EL 표시 장치의 화소의 동작을 설명하기 위한 리셋 동작의 설명도이다.
 도 2c는 일 실시 형태에 있어서의 EL 표시 장치의 화소의 동작을 설명하기 위한 프로그램 동작의 설명도이다.
 도 2d는 일 실시 형태에 있어서의 EL 표시 장치의 화소의 동작을 설명하기 위한 발광 동작의 설명도이다.
 도 3은 일 실시 형태에 있어서의 EL 표시 장치의 EL 표시 패널의 일례를 도시하는 단면도이다.
 도 4는 일 실시 형태에 있어서의 EL 표시 장치의 EL 표시 패널의 다른 예를 도시하는 단면도이다.
 도 5는 일 실시 형태에 있어서의 EL 표시 장치의 게이트 신호선의 접속 상태를 도시하는 구성도이다.
 도 6은 일 실시 형태에 있어서의 EL 표시 장치의 내장 게이트 드라이버 회로측의 구성도이다.
 도 7은 지연 시간 편차(점선)와 지연 시간비(실선)의 관계를 도시하는 도면이다.
 도 8은 일 실시 형태에 있어서의 EL 표시 장치의 테스트 회로의 구성을 도시하는 구성도이다.
 도 9는 일 실시 형태에 있어서의 EL 표시 장치의 EL 표시 패널의 검사 방법의 설명도이다.
 도 10은 도 9의 주요부에 공급되는 전압 파형을 도시하는 도면이다.
 도 11은 도 9의 주요부에 공급되는 전압 파형의 다른 예를 도시하는 도면이다.
 도 12는 일 실시 형태에 있어서의 EL 표시 장치를 도시하는 구성도이다.

발명을 실시하기 위한 구체적인 내용

[0009]

이하, 일 실시 형태에 있어서의 정보 표시 장치에 대해, 도면을 이용하여 설명한다.

[0010]

도 1은, 일 실시 형태에 있어서의 EL 표시 장치의 화소의 개략 구성도이다. 또한, 도 1에 있어서는, EL 표시 장치의 주요부만 도시하고 있다.

[0011]

도 1에 도시하는 바와 같이, EL 표시 장치는, EL 표시 패널(1)과 구동 회로를 탑재한 배선 기판으로 구성되어 있다. EL 표시 패널(1)은, 표시 영역에 EL 소자를 가지는 복수 개의 화소를 매트릭스형상으로 배치한 구성이다.

[0012]

우선, 화소의 구성에 대해 설명한다. 1개의 화소(10)는, P채널의 구동용의 트랜지스터(11a)의 드레인 단자에, 스위치용의 트랜지스터(11d)의 소스 단자가 접속되고, 트랜지스터(11d)의 드레인 단자에 EL 소자(12)의 애노드 단자가 접속된 구성을 가지고 있다. 트랜지스터(11b, 11c, 11e, 11f)는, 화소(10)에 설치된 다른 스위치용의 트랜지스터이며, 또 콘덴서(13a, 13b, 13c, 13d, 13e)는, 트랜지스터(11a~11f)의 온 오프를 제어하기 위한 콘덴서이다.

[0013]

또, EL 소자(12)의 캐소드 단자에는, 캐소드 전압(Vss)이 인가되어 있고, 트랜지스터(11a)의 소스 단자에는, EL 표시 장치의 애노드 전극으로부터 애노드 전압(Vdd)이 인가되어 있으며, 이들 애노드 전압(Vdd)과 캐소드 전압(Vss)은, 애노드 전압(Vdd) > 캐소드 전압(Vss)의 관계가 되도록 설정되어 있다.

[0014]

또, 구동 회로는, 소스 드라이버 회로로서의 소스 드라이버 IC(14)와, 게이트 드라이버 회로로서의 게이트 드라이버 IC(15) 및 EL 표시 패널(1)에 내장한 게이트 드라이버 회로(16)를 가진다. 소스 드라이버 IC(14), 게이트 드라이버 IC(15), 게이트 드라이버 회로(16)와, 화소(10)는, 게이트 신호선(17)(17a, 17b, 17c, 17d, 17e) 및 소스 신호선(18)을 개재하여 전기적으로 접속되어 있다. 또, 게이트 신호선(17d)이 접속되는 단자 전극(16a)을 가지는 게이트 드라이버 회로(16)는, EL 표시 패널(1)에 화소(10)와 더불어 형성되어 배치됨으로써 EL 표시 패널(1)에 내장되어 있다. 즉, EL 표시 패널(1)의 화소(10)의 트랜지스터의 제작 프로세스를 이용하여 동시에 형성되어 있다. 한편, 게이트 신호선(17a, 17b, 17c, 17e)이 접속되는 단자 전극(19a)을 가지는 배선 기판으로서

의 플렉시블 기판(이하, COF라고 한다)(19)에는, 게이트 드라이버 IC(15)가 탑재되고, 이 COF(19)를 개재하여 게이트 드라이버 IC(15)가 EL 표시 패널(1)의 게이트 신호선(17a, 17b, 17c, 17e)에 외부 접속되어 있다. 또한, 게이트 드라이버 IC(15)는, COF(19)를 이용하는 일 없이, 직접 EL 표시 패널(1)의 접속 단자에 외부 접속하여 탑재해도 된다.

[0015] 게이트 드라이버 IC(15), 게이트 드라이버 회로(16)는, 고온 폴리 실리콘, 저온 폴리 실리콘, 연속 입계 실리콘, 투명 아몰퍼스 산화물 반도체, 아몰퍼스 실리콘 등 중 어느 방법으로 형성한 것이어도 된다. 또, 게이트 드라이버 IC(15), 게이트 드라이버 회로(16)는, 후술하는 바와 같이, 게이트 신호선(17)에 순차적으로 신호를 공급하기 위한 시프트 레지스터 회로와 버퍼 회로를 가진다. 시프트 레지스터 회로의 주사 방향을 반전시킴으로써, EL 표시 패널(1)의 표시 화면을 상하 반전하여 표시할 수 있다.

[0016] 또한, 도 1에 있어서, 20은 테스트 회로이며, EL 표시 패널(1)의 외부에 배치되고, 소스 신호선(18)에 전기적으로 접속되는 것이다. 또, 이 테스트 회로(20)는, EL 표시 패널(1)의 제조 공정에 있어서, 패널 검사 후에 분리되는 것이다.

[0017] 도 1에 도시하는 바와 같이, 화소(10)의 발광의 선택/비선택을 제어하는 신호가 공급되는 게이트 신호선에 있어서, 게이트 신호선(17d)(Gd)에 온 전압이 인가되면, 트랜지스터(11d)가 온하고, 트랜지스터(11a)로부터의 발광 전류가 EL 소자(12)에 공급되며, EL 소자(12)는, 발광 전류의 크기에 의거하여 발광한다. 발광 전류의 크기는, 소스 신호선(18)에 인가된 영상 신호를, 스위치용의 트랜지스터(11b)를 통해 화소(10)에 인가함으로써 결정된다.

[0018] 즉, 트랜지스터(11a)의 게이트 단자와 드레인 단자 사이에는, 트랜지스터(11b)의 소스 단자와 드레인 단자가 접속되고, 게이트 신호선(17b)(Gb)에 온 전압이 인가됨으로써, 트랜지스터(11a)의 게이트 단자와 드레인 단자 사이를 단락(접속)한다. 트랜지스터(11a)의 게이트 단자에는, 콘덴서(13b)의 한쪽 단자가 접속되고, 콘덴서(13b)의 다른 쪽 단자는, 트랜지스터(11b)의 드레인 단자와 접속되어 있다. 트랜지스터(11c)의 소스 단자는, 트랜지스터(11b)를 개재하여 소스 신호선(18)과 접속되어 있고, 트랜지스터(11c)의 게이트 단자에 게이트 신호선(17c)(Gc)의 온 전압이 인가되면, 트랜지스터(11c)가 온하고, 소스 신호선(18)에 공급된 영상 신호에 따라, 전압(Vss)이 화소(10)에 인가된다.

[0019] 또, 화소(10)의 콘덴서(13a)의 한쪽 단자는, 트랜지스터(11b)의 드레인 단자와 접속되고, 다른 쪽 단자는, EL 표시 장치의 애노드 전극에 접속되며, 애노드 전압(Vdd)이 인가되어 있다.

[0020] 트랜지스터(11e)의 드레인 단자는, 트랜지스터(11b)의 드레인 단자와 접속되고, 트랜지스터(11e)의 소스 단자는, 리셋 전압(Va)이 인가된 신호선과 접속되어 있다. 게이트 신호선(17a)(Ga)에 온 전압이 인가됨으로써, 트랜지스터(11e)가 온하고, 리셋 전압(Va)이 콘덴서(13a)에 인가된다.

[0021] 여기서, 트랜지스터(11c, 11e)는 P채널로 하고, LDD 구조를 채용한다. 즉, 복수의 트랜지스터의 게이트가 직렬로 접속한 구조를 채용함으로써, 트랜지스터(11c, 11e)의 오프 특성을 양호하게 할 수 있다. 트랜지스터(11c, 11e) 이외의 트랜지스터도 P채널을 채용하고, LDD 구조를 채용하는 것이 바람직하며, 필요에 따라, 멀티 게이트 구조로 함으로써, 오프 리크를 억제할 수 있어, 양호한 콘트라스트, 오프셋 캔슬 동작을 실현할 수 있다.

[0022] 또한, 콘덴서(13a)에 대해, 애노드 전압(Vdd)을 인가하는 구성으로 하고 있는데, 이에 한정하는 것이 아니라, 다른 임의의 직류 전압과 접속해도 된다. 트랜지스터(11a)에 대해서도 마찬가지로 애노드 전압(Vdd) 이외의 임의의 직류 전압을 인가하는 구성으로 해도 된다. 즉, 콘덴서(13a)와, 트랜지스터(11a)의 소스 단자에는, 동일한 전압을 인가하는 것이 아니라, 상이한 전압을 인가하도록 해도 된다. 예를 들어, 트랜지스터(11a)의 소스 단자는, 애노드 전압(Vdd)을 인가하고, 콘덴서(13a)에는, 직류 전압(Vb)(5V)의 전압을 인가하는 접속 구성으로 해도 된다.

[0023] 또, PWM 구동 방식과 같이, 화소(10)를 점멸 혹은 디지털 방식으로 점등시켜 표시하는 디지털 구동 방식의 경우는, 소정의 전압값을 트랜지스터(11b)를 통해 화소(10)에 인가하고, 영상 신호의 계조에 대응하는 비트 수에 따라, 트랜지스터(11d)를 온 오프시키며, 계조 표시함으로써 발광 구동 제어를 행한다. 또, 트랜지스터(11d)를 온 오프 제어하여, 표시 영역에 락업의 흑 표시(비표시)를 발생시키며, 표시 영역에 흐르는 전류량을 제어한다.

[0024] 다음에, 도 1에 있어서, 점선으로 도시되어 있는 콘덴서(13c, 13d)의 작용에 대해 설명한다. 콘덴서(13c)는, 게이트 신호선(17b)과 트랜지스터(11a) 사이에 형성되고, 콘덴서(13d)는, 게이트 신호선(17d)과 트랜지스터(11a)의 게이트 단자 사이에 형성된다. 이 콘덴서(13c, 13d) 등을 관통 콘덴서라고 부르고, 또, 변화시키는 전

압 혹은 변화된 전압을, 관통 전압이라고 부른다.

- [0025] 도 1에 있어서, 게이트 신호선(17b)에 온 전압(VGL1)이 인가되어 있을 때에는, 트랜지스터(11b)가 온 상태이며, 소스 신호선(18)에 인가되어 있는 영상 신호가 화소(10)에 인가된다. 다음에, 게이트 신호선(17b)에 인가되는 전압이, 온 전압(VGL1)으로부터 오프 전압(VGH1)으로 변화하면, 트랜지스터(11b)는 오프한다. 그때, 콘덴서(13c)의 일단의 전압도 VGL1로부터 VGH1로 변화하고, 변화에 의거한 전압이 트랜지스터(11a)의 게이트 단자에 전달된다. 전달된 전압은, 트랜지스터(11a)의 게이트 단자 전압을 상승시키는 방향이며, 또 트랜지스터(11a)가 P채널 트랜지스터이기 때문에, 전압 변화는, 트랜지스터(11a)가 EL 소자(12)에 흐르게 하는 전류를 감소시키는 방향이 되며, 양호한 흑 표시를 실현할 수 있다.
- [0026] 이와 같이, 콘덴서(13c)의 용량을 개재하여 구동용의 트랜지스터(11a)의 게이트 단자 전압(콘덴서(13e)의 전위)을 변화시킴으로써, 양호한 흑 표시를 행할 수 있다.
- [0027] 또, 트랜지스터(11d)가 온일 때는, 게이트 신호선(17d)에는, VGL2 전압이 인가되고, 트랜지스터(11d)가 오프일 때는, 게이트 신호선(17d)에는, VGH2 전압이 인가된다. 트랜지스터(11d)는, 오프셋 캔슬 동작시에는, 오프 상태이며, EL 소자(12)를 발광시킬 때는, 온 상태이다. 따라서, 표시 개시시에, 게이트 신호선(17d)은, VGH2 전압→VGL2 전압으로 변화한다. 그로 인해, 트랜지스터(11a)의 게이트 단자의 전압은, 관통 콘덴서(13d)의 작용에 의해 저하한다. 트랜지스터(11a)의 게이트 단자의 전압이 저하하면, 트랜지스터(11a)는, EL 소자(12)에 큰 전류를 흐르게 할 수 있고, 고휘도 표시가 가능하다.
- [0028] 이와 같이, 콘덴서(13d)의 용량을 개재하여 구동용의 트랜지스터(11a)의 게이트 단자 전압을 변화시킴으로써, EL 소자(12)에 흐르게 하는 전류의 진폭을 크게 하고, 고휘도 표시가 가능해진다.
- [0029] 콘덴서(13c)의 용량은, 콘덴서(13a) 또는 콘덴서(13b)의 용량의 1/12 이상이며 1/3 이하로 하는 것이 바람직하다. 콘덴서(13c)의 용량비가 너무 작으면, 트랜지스터(11a)의 게이트 단자 전압의 변화 비율이 너무 커져, 오프셋 캔슬한 상태의 이상값으로부터의 차이가 너무 커진다. 또, 용량비가 너무 크면, 트랜지스터(11a)의 게이트 단자 전압의 변화는 작아져, 효과가 얻어지기 어렵다.
- [0030] 또, 관통 전압을 발생시키는 콘덴서(13c)는, 화소가 변조하는 R, G, B의 화소 사이즈 혹은 공급하는 전류의 크기 혹은 구동용 트랜지스터의 WL비에 의거하여 변화시키는 것이 바람직하다. R, G, B 화소의 각 EL 소자(12)의 구동 전류가 상이하여, 흑 레벨의 전류 혹은 전압값이 상이하기 때문이다. 예를 들어, R의 화소의 콘덴서(13c)를 0.02pF으로 한 경우, 다른 색(G, B의 화소)의 콘덴서(13c)를 0.025pF으로 한다. 또, R의 화소의 콘덴서(13c)를 0.02pF으로 한 경우, G의 화소의 콘덴서(13c)를 0.03pF으로 하고, B의 화소의 콘덴서(13c)를 0.025pF으로 한다.
- [0031] 이와 같이 R, G, B의 화소마다 콘덴서(13c)의 용량을 변화시킴으로써, 오프셋 캔슬 전압 혹은 흑 레벨의 구동 전류 혹은 흑 표시의 전압을 RGB마다 조정할 수 있다.
- [0032] 또한, 관통 전압은, 유지용의 콘덴서(13a, 13b)와, 관통 전압 발생용의 콘덴서(13c) 사이의 상대적인 용량의 차이에 의해 결정되기 때문에, 콘덴서(13c)를 R, G, B의 화소로 변화시키는 것에 한정되지 않고, 유지용의 콘덴서(13a)의 용량을 변화시켜도 된다. 예를 들어, R의 화소의 콘덴서(13a)를 1.0pF으로 한 경우, G의 화소의 콘덴서(13a)를 1.2pF으로 하고, B의 화소의 콘덴서(13a)를 0.9pF으로 해도 된다.
- [0033] 또, 표시 영역의 좌우에 있어서, 관통 전압용의 콘덴서(13c)의 용량을 변화시켜도 된다. 게이트 드라이버 IC(15) 혹은 게이트 드라이버 회로(16)에 가까운 위치에 있는 화소(10)는 신호 공급측에 배치되어 있다. 따라서, 게이트 신호의 상승이 빠르고, 혹은, 슬루 레이트가 높기 때문에, 관통 전압이 커진다. 표시 영역의 중앙부 혹은 게이트 드라이버 IC(15), 게이트 드라이버 회로(16)로부터 먼 위치에 형성되어 있는 화소는, 게이트 신호의 상승이 느리기 때문에, 관통 전압이 작아진다. 따라서, 게이트 드라이버 IC(15)와의 접속측에 가까운 화소(10)의 관통 전압용의 콘덴서(13c)의 용량을 작게 하고, 게이트 드라이버 IC(15)로부터 먼 위치의 화소(10)의 콘덴서(13c)의 용량이 커지도록 구성하면 된다.
- [0034] 도 2a~도 2d는, EL 표시 장치의 화소의 동작을 설명하기 위한 동작 설명도이다. 도 2a~도 2d를 이용하여, 화소(10)의 점등 동작에 대해 더 자세하게 설명한다. 화소에 영상 신호를 기록하는 동작, EL 소자(12)의 발광 동작은, 도 2a→도 2b→도 2c→도 2d로 진행한다.
- [0035] 도 2a는 초기 동작의 설명도이다. 수평 동기 신호(HD) 후, 초기화 동작이 실시된다. 도 1에 있어서, 게이트 신호선(17a, 17d, 17e)에 온 전압이 인가되어, 트랜지스터(11d, 11e, 11f)가 온한다. 게이트 신호선(17b,

17c)에는 오프 전압이 인가되어, 트랜지스터(11b, 11c)가 오프한다. 리셋 전압(Va)이 인가된 신호선으로부터, 리셋 전압(Va)이, 콘덴서(13a)의 한쪽 단자에 공급된다.

- [0036] 트랜지스터(11a)에는, 소스 단자의 전위(Vdd)로부터, 트랜지스터(11a, 11c, 11f)의 채널을 개재하여, 트랜지스터(11f)의 드레인 단자의 전극에 인가된 직류 전압(Vb)을 향해 오프셋 캔슬 전류(I_f)가 흐른다. 또한, 전압의 크기는, 애노드 전압(Vdd) > 직류 전압(Vb), 리셋 전압(Va) > 직류 전압(Vb)이 되는 관계로 되어 있다.
- [0037] 오프셋 캔슬 전류(I_f)가 흐름으로써, 트랜지스터(11a)의 드레인 단자 전위가 저하한다. 또, 리셋 전압(Va)에 의해 리셋 전류(I_r)가 흘러, 콘덴서(13b)의 단자에 Va 전압이 인가된다.
- [0038] 트랜지스터(11a)는 온하고, 얼마 안 되는 기간 동안, 오프셋 캔슬 전류(I_f)를 흐르게 한다. 오프셋 캔슬 전류(I_f)에 의해, 적어도 트랜지스터(11a)의 드레인 단자 전압은 애노드 전압(Vdd)보다 강하하여, 동작 가능 상태가 된다.
- [0039] 도 2b는, 리셋 동작이다. 도 1에 있어서, 게이트 신호선(17c)에 온 전압이 인가되고, 게이트 신호선(17d)에 오프 전압이 인가된다. 트랜지스터(11d)가 오프하고, 트랜지스터(11c)가 온한다.
- [0040] 트랜지스터(11d)가 오프하고, 트랜지스터(11c)가 온함으로써, 오프셋 캔슬 전류(I_f)가, 트랜지스터(11a)의 게이트 단자를 향해 흐른다. 오프셋 캔슬 전류(I_f)는, 처음은 비교적 큰 전류가 흐른다. 트랜지스터(11a)의 게이트 단자의 전위가 상승하여, 오프 상태에 가까워짐에 따라, 흐르는 전류는 감소한다. 최종적으로는, 0 μ A 혹은 0 μ A 근방의 전류값이 된다.
- [0041] 이상의 동작에 의해, 트랜지스터(11a)는, 오프셋 캔슬 상태가 된다. 오프셋 캔슬 전압은, 콘덴서(13b)에 유지된다. 콘덴서(13b)는, 한쪽 단자가 리셋 전압(Va)에 유지되어 있다. 다른 단자(트랜지스터(11a)의 게이트 단자에 접속되어 있는 단자)에, 오프셋 캔슬 전압이 유지된다.
- [0042] 도 2c는, 프로그램 동작이다. 프로그램 동작에서는, 도 1에 있어서, 게이트 신호선(17a, 17c, 17d)에 오프 전압이 인가되어, 트랜지스터(11e, 11c, 11d)가 오프한다. 게이트 신호선(17b)에 온 전압이 인가되어, 트랜지스터(11b)가 온한다.
- [0043] 한편, 소스 신호선(18)에는, 영상 신호 전압(Vs)이 인가된다. 트랜지스터(11b)가 온함으로써, 영상 신호 전압(Vs)이 콘덴서(13b)에 인가된다. 콘덴서(13b)의 단자는, 리셋 전압(Va)으로부터 영상 신호 전압(Vs)으로 변화한다. 따라서, 콘덴서(13b)에는, 영상 신호 전압(Vs) + 오프셋 캔슬 전압에 의거한 전압이 유지되게 된다.
- [0044] 또한, 영상 신호 전압(Vs)은, 애노드 전압(Vdd)을 기준으로 한 전압이다. 애노드 전압(Vdd)은, 패널 내의 배선 전압 강하에 의해, 패널 내에서 상이하다. 따라서, 영상 신호 전압(Vs)도 화소에 인가되는 애노드 전압(Vdd)에 의거하여, 가변 혹은 변화시킨다.
- [0045] 도 2d는, EL 소자(12)의 발광 동작이다. 도 2c의 프로그램 동작 후, 도 1에 있어서, 게이트 신호선(17b)에는 오프 전압이 인가되어, 트랜지스터(11b)는 오프 상태가 된다. 화소(10)는 소스 신호선(18)으로부터 분리된다. 게이트 신호선(17d)에는, 온 전압이 인가되어, 트랜지스터(11d)가 온하고, 트랜지스터(11a)로부터의 발광 전류(I_e)가, EL 소자(12)에 공급된다. EL 소자(12)는, 공급되는 발광 전류(I_e)에 의거하여 발광한다.
- [0046] 또한, 도 1, 도 2a~도 2d에 있어서, 트랜지스터(11f)를 삭제해도 된다. 트랜지스터(11f)가 없는 화소 구성에서는, 도 2a에 있어서, 트랜지스터(11d)가 온했을 때, 오프셋 캔슬 전류(I_f)는, EL 소자(12)에 흐른다. 오프셋 캔슬 전류(I_f)가 EL 소자(12)에 흐름으로써, EL 소자(12)가 발광하는데, 오프셋 캔슬 전류(I_f)가 흐르는 시간은, 1 μ sec 이하이므로, EL 소자(12)가 발광하는 시간은 매우 적다. 따라서, EL 표시 장치(EL 표시 패널)의 콘트라스트 저하는, 거의 발생하지 않는다.
- [0047] 소스 드라이버 회로로서의 소스 드라이버 IC(14)는, 단순한 드라이버 기능뿐만이 아니라, 전원 회로, 버퍼 회로(시프트 레지스터 등의 회로를 포함한다), 데이터 변환 회로, 래치 회로, 커맨드 디코더, 시프트 회로, 어드레스 변환 회로, 화상 메모리 등을 내장시켜도 된다.
- [0048] 게이트 드라이버 회로(16)는, P채널 트랜지스터와, 콘덴서를 이용하여 시프트 레지스터, 출력 버퍼 회로를 구성해도 된다. P채널 트랜지스터만 구성함으로써, 프로세스에서 사용하는 마스크 수가 적어져, 패널의 저비용화를 실현할 수 있다.
- [0049] 또, 트랜지스터(11a~11f)는, 고온 폴리 실리콘, 저온 폴리 실리콘, 연속 입계 실리콘, 투명 아몰퍼스 산화물 반도체, 아몰퍼스 실리콘, 적외선 RTA에 의해 형성하는 등, 어느 방법으로 구성한 것이어도 된다. 이들 트랜지스

터는, 톱 게이트 구조로 함으로써, 기생 용량이 저감하고, 톱 게이트의 게이트 전극 패턴이 차광층이 되어, EL 소자(12)로부터 출사된 광을 차광층에서 차단하며, 트랜지스터의 오동작, 오프 리크 전류를 저감시킬 수 있다.

[0050] 게이트 신호선(17) 또는 소스 신호선(18), 혹은 게이트 신호선(17)과 소스 신호선(18)의 양쪽의 배선 재료로서는, 배선 저항을 저감시킬 수 있고, 보다 대형의 EL 표시 패널을 실현할 수 있기 때문에, 구리 배선 또는 구리 합금 배선을 채용할 수 있는 프로세스를 실시하는 것이 바람직하다.

[0051] 이와 같이 본 개시에 있어서는, EL 표시 패널(1)에 내장한 게이트 드라이버 회로(16)와, EL 표시 패널(1)에 내장하지 않은 게이트 드라이버 IC(15)를 사용하고, 게이트 드라이버 회로(16)는 EL 소자(12)로의 공급 전류를 제어하는데 이용하며, 게이트 드라이버 IC(15)는, 화소(10)에 영상 신호를 인가하는 트랜지스터(11b)의 제어에 이용하는 것이다. 상세한 설명은 후술한다.

[0052] 여기서, EL 표시 패널의 구성에 대해 설명한다.

[0053] 도 3은, EL 표시 패널의 일례를 도시하는 단면도이다. 도 3에 도시하는 바와 같이, EL 표시 패널의 배면측에는 실링판(30)이 배치되고 더불어, 표시면측에는 어레이 기판(31)이 배치되며, 그리고 어레이 기판(31)의 표시면에는 편광판(32)이 배치되어 있다. 이 어레이 기판(31)의 구성 재료로서는, 광투과성을 가지는 유리 기판, 실리콘 웨이퍼, 금속 기판, 세라믹 기판, 플라스틱 시트 등이나 방열성을 양호하게 하기 위해 사파이어 유리 등이 이용된다. 실링판(30)의 구성 재료로서는, 어레이 기판(31)과 같은 재료가 이용된다. 또한, 실링판(30)과 어레이 기판(31)의 공간에는, 습도에 약한 EL 재료의 열화를 방지하기 위해 건조제(도시하지 않음)가 배치되어 있다. 실링판(30)과 어레이 기판(31)은, 주변부를 실링 수지(도시하지 않음)에 의해 실링되어 있다.

[0054] 또, 실링판(30)과 어레이 기판(31) 사이의 공간, 혹은 실링판(30)의 표면 등에는, 온도 센서(도시하지 않음)가 배치되어 있으며, 이 온도 센서의 출력 결과에 의해, EL 표시 패널의 듀티비 제어나 점등률 제어 등을 실시한다. 또한, 패널 검사시, 온도 센서의 검출 출력에 의거하여, 게이트 드라이버 회로의 동작 속도를 조정하도록 하고 있다.

[0055] 우선, 박막 트랜지스터 어레이 기판측에 대해 설명하면, 도 3에 있어서, 어레이 기판(31) 내면에는, 적(R), 녹(G), 청(B)으로 이루어지는 컬러 필터(33)(33R, 33G, 33B)가 형성되어 있다. 또한, 컬러 필터는, RGB에 한정되는 것이 아니며, 시안(C), 마젠타(M), 옐로우(Y)색 화소를 형성해도 된다. 또, 흰색(W) 화소를 형성해도 된다. 컬러 표시를 행하기 위한 1개의 화소는, RGB의 3화소로 정방형의 형상이 되도록 제작되어 있다. 또한, R, G, B의 화소 개구율은, 상이하게 해도 된다. 개구율을 상이하게 함으로써, 각 화소의 RGB의 EL 소자(12)에 흐르는 전류 밀도를 상이하게 할 수 있고, 이에 의해, RGB의 EL 소자(12)의 열화 속도를 동일하게 할 수 있다.

[0056] EL 표시 패널에 있어서, 컬러 표시를 행하는 방법으로서, 상기와 같이 컬러 필터(33)를 이용하는 것 외에, 청색 발광의 EL층을 형성하고, 발광하는 청색광을, R, G, B의 색변환층에서 R, G, B광으로 변환해도 된다.

[0057] 또, 어레이 기판(31)상에 형성되는 각 화소는, 도 1에 도시하는 바와 같이, 복수 개의 트랜지스터(11)를 가지고 있고, 그리고 화소 사이에는 게이트 신호선(17)이 배치되어 있다. 그리고, 컬러 필터(33)상에는, 트랜지스터(11)나 게이트 신호선(17) 및 소스 신호선(도시하지 않음)을 덮도록 층간 절연막으로서의 절연막(34)이 형성되고, 또한 컬러 필터(33) 사이에는 블랙 매트릭스(35)가 형성됨과 더불어, 트랜지스터(11)를 형성하고 있는 부분에는 차광막(36)이 형성되어 있다. 또, 절연막(34) 내에는, 어레이 기판(31)측의 트랜지스터(11)와 발광부측의 화소 전극을 접속하기 위한 접속부(37)가 배치되어 있다. 또한, 절연막(34)상에는, 광산란층(38)이 형성되어 있다. 이 광산란층(38)은, 수지 재료에, 산화 티탄, 산화 알루미늄, 산화 마그네슘 등을 확산시킨 것이나, 오팔 유리 등의 광확산물로 구성하면 된다. 광산란층(38)은, 패널 내로부터 방사되는 광을 증가시키는 것에 기여한다.

[0058] 다음에, 발광부측에 대해 설명하면, 도 3에 있어서, 절연막(34)상에는, 각 화소 사이를 나누도록 리브(39)가 형성되고, 그 리브(39) 내에, ITO, IGZO, IZO 등의 투명 전극으로 이루어지는 애노드 전극(40)과, 적(R), 녹(G), 청(B)의 EL층(41R, 41G, 41B)이 형성되어 있다. 그리고, EL층(41R, 41G, 41B)상에는, 애노드 전극(40)과 EL층(41R, 41G, 41B)을 사이에 끼우도록 캐소드 전극(42)이 형성되어 있다.

[0059] 이 캐소드 전극(43)으로서, 은(Ag), 알루미늄(Al), 마그네슘(Mg), 칼슘(Ca) 혹은 이들의 합금이나, ITO, IGZO, IZO 등의 투명 전극을 이용할 수 있다.

[0060] 여기서, 도 3에 도시하는 예는, 어레이 기판(31)측으로부터 광을 취출하는 구성의 예이지만, 도 4에 도시하는 바와 같이, 발광부측으로부터 광을 취출하는 구성의 EL 표시 패널을 이용해도 된다.

- [0061] 도 4에 도시하는 예의 패널에 있어서는, 캐소드 전극(42)의 상층 혹은 하층에, 크롬(Cr), 알루미늄(Al), 티탄(Ti), 구리(Cu) 중에서 선택되는 금속의 적층 구조나 복수의 금속 재료의 합금 금속 박막으로 이루어지는 저저항화 배선(43)을 형성하고 있다. 그리고, 이 저저항화 배선(43)을 포함해, 캐소드 전극(42)을 실링막(44)으로 덮은 후, 유리 기판이나 광투과성의 필름으로 이루어지는 실링 기관(45)을 접착층(46)에 의해 접착한 구성으로 되어 있다.
- [0062] 다음에, EL 표시 장치의 구성 및 제조시의 검사 방법에 대해 설명한다.
- [0063] 도 5는 EL 표시 장치에 있어서, 게이트 신호선의 접속 상태를 도시하는 구성도이다. 또한, 도 5에 있어서는, 2화소 분만 도시하고, 또한 도 1에 있어서 점선으로 도시한 콘덴서(13c~13e)는 생략하여 도시하고 있다.
- [0064] 도 5에 도시하는 바와 같이, 트랜지스터(11b)의 게이트 단자는, 게이트 신호선(17b)(Gb)에 접속되고, 게이트 신호선(17b)(Gb)은 게이트 드라이버 IC(15) 혹은, COF(19)의 단자 전극(19a)에 접속되어 있다. 트랜지스터(11e)의 게이트 단자는 게이트 신호선(17a)(Ga)에 접속되고, 트랜지스터(11f)의 게이트 단자는 게이트 신호선(17e)(Ge)에 접속되어 있다. 또, 트랜지스터(11c)의 게이트 단자는 게이트 신호선(17c)(Gc)에 접속되어 있다. 그리고, 게이트 신호선(17e)은 1개의 게이트 신호선(17a)(Ga)에 접속되며, 게이트 드라이버 IC(15)를 탑재한 COF(19)의 단자 전극(19a)에 접속되어 있다. 따라서, 게이트 신호선(17a)(Ga)에는, 2개의 트랜지스터(11e, 11f)가 접속되어 있다. 게이트 드라이버 IC(15)는, 게이트 신호선(17a)에 온 오프 전압을 출력하고, 트랜지스터(11e, 11f)를 온 오프 제어한다. 또, 게이트 드라이버 IC(15)는, 각 화소 행을 순차적으로, 또는 개별적으로 제어하여, 패널에 화상을 표시시킨다.
- [0065] 또한, 트랜지스터(11b)의 게이트 신호선(17b)과 같이, 화소(10)에 영상 신호를 인가하고, 고속 기록이 필요한 트랜지스터를 제어하는 게이트 신호선은, 외부착의 게이트 드라이버 IC(15)에 접속되어 있다. 또, 게이트 신호선(17a)과 같이, 1개의 게이트 신호선에 접속된 트랜지스터가 복수인 경우는, 외부착의 게이트 드라이버 IC(15)에 접속되어 있다.
- [0066] 한편, 트랜지스터(11b)의 게이트 신호선(17b)과 같이, 구동용의 트랜지스터(11a)로부터, EL 소자(12)에 공급하는 발광 전류를 제어하는 게이트 신호선은 패널 내장의 게이트 드라이버 회로(16)에 접속되어 있다.
- [0067] 도 5에 있어서, 게이트 드라이버 IC(15)에는, 3개의 시프트 레지스터 회로(15a, 15b, 15c)와, 출력 버퍼 회로(15d)가 설치되어 있다. 도 5에는 도시되어 있지 않지만, 시프트 레지스터 회로(15a, 15b, 15c)의 출력은, 외부로 인출되고, 클록 신호(CK)나 스타트 펄스 신호(ST)가 공급되는 제어 신호선에 접속되어 있다.
- [0068] 여기서, 게이트 드라이버 IC(15)로 구동(제어)되고, 고속의 응답성이 필요한 게이트 신호선(17)(게이트 신호선(17a, 17b, 17c, 17e))은, 저항값이 낮아지도록, 구리(Cu), 또는 티탄(Ti)-구리(Cu)-티탄(Ti)의 3층 혹은 구리(Cu) 합금에 의해 구성되어 있다. 한편, 게이트 드라이버 회로(16)로 구동되는 게이트 신호선(17)(게이트 신호선(17d))은, 비교적 고속의 응답성을 필요로 하지 않기 때문에, 비교적 임피던스가 높아도 되고, 알루미늄(Al), 몰리브덴(Mo), 텅스텐(W), 또는 이들 금속의 합금에 의해 구성되어 있다.
- [0069] 즉, 외부착의 게이트 드라이버 IC(15)로 제어되는 게이트 신호선(17)은, 내장의 게이트 드라이버 회로(16)로 제어되는 게이트 신호선(17)보다 배선 저항이 낮아지는 금속 재료에 의해 구성되어 있다. 또한, 배선 저항을 낮추는 방법으로서, 금속 재료 그 자체를 바꾸는 것이 아니라, 배선의 막두께나 폭을 변경함으로써 실현되어도 된다.
- [0070] 도 6은 EL 표시 장치에 있어서, 내장 게이트 드라이버 회로측의 구성 및 복수의 화소와의 접속 상태를 도시하는 구성도이다. 또한, 도 6에 있어서는, 도 5에 도시하는 바와 같이, 게이트 신호선(17e)은 게이트 신호선(17a)에 공통으로 접속된 것으로서 생략하고 있다. 또, 도 6에 있어서, 2는 EL 표시 패널(1)의 표시 영역을 나타내고 있다.
- [0071] 도 6에 도시하는 바와 같이, 게이트 드라이버 회로(16)는, 게이트 신호선(17d)에 온 오프 전압(VGH2, VGL2)을 출력하고, 게이트 드라이버 IC(15)는, 게이트 신호선(17a, 17b, 17c)에 온 오프 전압(VGH1, VGL1)을 출력한다. 이 게이트 드라이버 IC(15)와 게이트 드라이버 회로(16)의 출력 전압(VGH1, VGH2, VGL1, VGL2)은, 화소(10)의 각 트랜지스터에 적용한 전압값에 개별적으로 설정을 할 수 있도록 구성되어 있다. 또, 게이트 드라이버 회로(16)에는, 시프트 레지스터 회로(16b)와 적어도 2단의 인버터 회로(16c, 16d)가 설치되어 있고, 이 게이트 드라이버 회로(16)의 시프트 레지스터 회로(16a)와, 도 5에 도시하는 게이트 드라이버 IC(15)의 시프트 레지스터 회로(15a, 15b, 15c)와, 소스 드라이버 IC(14)에는, 클록 신호(CK)나 스타트 펄스 신호(ST)를 공급하는 제어 신호

선(21a, 21b)이 접속되어 있다.

- [0072] 여기서, 게이트 드라이버 회로(16)는, 시프트 레지스터 회로(16b)의 출력단의 게이트 구동 능력은 작으므로, 시프트 레지스터 회로(16b)를 구성하는 게이트 회로에서 직접, 게이트 신호선(17d)을 구동하는 것이 불가능하고, 그로 인해, 인버터 회로(16c, 16d)를 다단 접속할 필요가 있다. 인버터 회로(16c, 16d)의 접속단수가 많으면, 접속되어 있는 인버터 회로(16c, 16d)의 특성차가 겹쳐, 시프트 레지스터 회로(16b)로부터 단자 전극(16a)까지의 전달 시간에 차가 발생한다. 예를 들어, 극단적인 경우에는, 시프트 레지스터 회로(16b)로부터 출력 펄스가 출력되고 나서, 단자 전극(16a)에는 1.0 μ sec 후에 온 오프 신호가 출력된다.
- [0073] 구체적으로는, 도 6에 있어서, 인버터 회로(16c)의 N채널 트랜지스터의 채널폭을 W1, 채널 길이를 L1로 하고, 인버터 회로(16d)의 N채널 트랜지스터의 채널폭을 W2, 채널 길이를 L2로 하면, 인버터 회로(16d)의 W2/L2의 크기와, 인버터 회로(16c)의 W1/L1의 사이즈비가 크면 지연 시간이 길어지고, 또, 인버터의 특성의 편차도 커진다.
- [0074] 도 7은, 지연 시간 편차(점선)와 지연 시간비(실선)의 관계를 도시하는 도이다. 횡축은 $(W_n - 1/L_n - 1)/(W_n/L_n)$ 으로 표시한다. 예를 들어, 도 6에 있어서, 인버터 회로(16d)와 인버터 회로(16c)의 L(L1=L2)이 동일하고, 2 · W1=W2이면 $(W1/L1)/(W2/L2)=0.5$ 이다. 도 7의 그래프에 있어서, 지연 시간비는 $(W_n - 1/L_n - 1)/(W_n/L_n)=0.5$ 일 때를 1로 하고, 지연과 같이 시간 편차도 1로 하고 있다.
- [0075] 도 7에 도시하는 바와 같이, $(W_n - 1/L_n - 1)/(W_n/L_n)$ 이 커질수록, 인버터 회로부의 지연 시간 편차도 커진다. 또, $(W_n - 1/L_n - 1)/(W_n/L_n)$ 이 작아질수록, 인버터 회로(16c)로부터 다음 단으로의 인버터 회로(16d)에의 지연 시간이 길어진다. 이 도 7로부터 명백하듯이, 지연 시간비 및 지연 시간 편차를 2 이내로 하는 것이 설계상 유리한 것을 알 수 있다. 따라서, 다음 식의 조건을 만족할 수 있으면 된다.
- [0076] $0.25 \leq (W_n - 1/L_n - 1)/(W_n/L_n) \leq 0.75$
- [0077] 또, 각 인버터 회로(16c, 16d)의 P채널의 W/L비(Wp/Lp)와 n채널의 W/L비(Ws/Ls)는 이하의 관계를 만족할 필요가 있다.
- [0078] $0.4 \leq (W_s/L_s)/(W_p/L_p) \leq 0.8$
- [0079] 도 8은 EL 표시 장치에 있어서, 테스트 회로의 구성을 도시하는 구성도이다.
- [0080] 도 8에 도시하는 바와 같이, 테스트 회로(20)는, 각 소스 신호선(18)의 일단에 접속되어 있고, 테스트 회로(20) 내에는, RGB의 각 화소(10R, 10G, 10B)의 소스 신호선(18)의 일단에 접속되는 테스트용의 트랜지스터(T)(트랜지스터(TR1, TG1, TB1 · · · TRn, TGn, TBn)가 접속되어 있다.
- [0081] 테스트용의 트랜지스터(T)는, 적(R), 녹(G), 청(B) 전압의 인가용의 트랜지스터(스위치 회로)이며, RGB의 각 화소(10R, 10G, 10B)에 순차적으로 전압을 인가하기 위한 스위치용의 트랜지스터이다. 트랜지스터(T)의 게이트 단자는, 전극 단자(Y1~Y4)에 접속되고, 그 전극 단자(Y1~Y4)에는, 프로브(22a~22d)가 접속되며, 트랜지스터(T)의 온 오프 전압이 인가된다. 이 전극 단자(Y1~Y4)에 인가되는 전압에 의거하여, 트랜지스터(T)가 온 오프 제어된다. 이 전극 단자(Y1~Y4)에 인가되는 온 오프 전압이란, 영상 신호 전압과 등가적인 전압이며, 예를 들어 오프 전압(VGH), 온 전압(VGL)으로, 온 전압을 인가함으로써, 트랜지스터(T)가 온하고, 테스트 전압이 각 화소(10)에 인가된다. 즉, 테스트 전압의 크기를 가변함으로써, 화소(10)의 표시 휘도를 변화시킬 수 있다.
- [0082] EL 표시 패널(1)의 테스트시에는, 프로브(22a)에 온 전압이 인가되어, 트랜지스터(T)가 온하고, 테스트 전압이 각 소스 신호선(18)에 인가된다. 테스트시에는, 게이트 드라이버 회로(16)를 동작시켜, 선택하는 게이트 신호선 위치를 이동시키고 검사를 행한다. 또, 필요에 따라, 게이트 드라이버 IC(15)를 동작시켜, 검사를 행한다.
- [0083] 이와 같이 테스트시에는, 테스트 회로(20)와, 게이트 드라이버 회로(16)를 동시에 제어하여, 패널 검사를 행함으로써, 패널 검사를 용이하게 하고, 정밀도가 좋은 검사를 신속히 실시할 수 있는 효과가 얻어진다.
- [0084] 또한, 화소(10)를 흑 표시하기 위해서는, 화소의 구동용의 트랜지스터(11a)가 P채널일 때는, 일반적으로 테스트 전압을 애노드 전압(Vdd) 근방의 전압값으로 한다. 백 표시하기 위해서는, 일반적으로는, 테스트 전압을 그라운드 전압 혹은 캐소드 전압(Vss) 근방의 전압값으로 한다.
- [0085] 도 9는 EL 표시 장치의 제조 방법에 있어서, EL 표시 패널의 검사 방법을 설명하기 위한 설명도이다. 도 9에는 검사시의 배선 상태를 모식적으로 도시하고 있다.

- [0086] 도 9에 도시하는 바와 같이, 외부 접속되는 게이트 드라이버 IC(15)에 접속하는 게이트 신호선(17a, 17b, 17c)의 일단은, EL 표시 패널(1)의 단부에 형성된 배선(1a)을 개재하여 T1 단자, T2 단자, T3 단자에 접속되어 있다. 즉, T1 단자는, 복수의 화소(10)의 게이트 신호선(17b)(Gb)과 접속되고, T2 단자는, 복수의 화소(10)의 게이트 신호선(17a)과 접속되며, T3 단자는, 복수의 화소(10)의 게이트 신호선(17c)과 접속되어 있다. 또, 상기 서술한 바와 같이 게이트 신호선(17d)에는, EL 표시 패널(1)에 내장한 게이트 드라이버 회로(16)가 접속되고, 소스 신호선(18)에는, 도 8에 있어서 설명한 바와 같이, 일단이 테스트 회로(20)에 접속되어 있다.
- [0087] 도 9에 있어서, T1 단자에 온 전압(VGL1) 또는 오프 전압(VGH1)을 인가함으로써, 화소(10)의 트랜지스터(11b)를 온 오프 제어할 수 있으며, 소스 신호선(18)에 인가된 영상 신호를 화소(10)에 기록할 수 있다. 또, T2 단자에 온 전압(VGL1) 또는 오프 전압(VGH1)을 인가함으로써, 화소(10)의 트랜지스터(11e, 11f)를 온 오프 제어할 수 있으며, 화소(10)에 리셋 전압(Va)을 인가할 수 있다. 또한, T3 단자에 온 전압(VGL1) 또는 오프 전압(VGH1)을 인가함으로써, 화소(10)의 트랜지스터(11c)를 온 오프 제어할 수 있어, 화소(10)에 리셋 전압(Va)을 인가하고, 트랜지스터(11c)를 온 시킴으로써, 오프셋 캔슬 동작을 실현할 수 있다.
- [0088] 도 9에 도시하는 바와 같이, 게이트 신호선(17a, 17b, 17c)에는, T1 단자, T2 단자, T3 단자를 통해 소정의 테스트 신호를 공급함과 더불어, 게이트 신호선(17d)에는 내장의 게이트 드라이버 회로(16)로부터 소정의 테스트 신호를 공급하고, 또 소스 신호선(18)에는 테스트 회로(20)를 통해 소정의 테스트 신호를 공급한다. 게이트 드라이버 회로(16)에 의한 게이트 신호선(17d)의 선택은, 동시에 복수개의 게이트 신호선(17d)을 선택해도 된다. 게이트 신호선(17d)의 선택은, 게이트 드라이버 회로(16)에 인가하는 스타트 신호(ST)에 의해 설정하는 것이 가능하다.
- [0089] 이와 같이 하여 EL 표시 패널(1)의 검사를 행한 후, 도 9의 A-A선 및 B-B선에서 EL 표시 패널(1)의 기판을 절단하고, 배선(1a) 부분 및 테스트 회로(20) 부분을 분리함으로써, EL 표시 패널(1)의 검사를 간단한 구성으로 신속히 행할 수 있다.
- [0090] 또한, 테스트 회로(20) 부분에 대해서는, 검사 종료 후, 테스트 회로(20)의 트랜지스터를 오프시키는 전압을 상시 인가하도록 구성함으로써, EL 표시 패널(1)의 기판을 B-B선에서 절단하지 않아도 된다. 또, 게이트 신호선(17a, 17b, 17c)측에 대해서도, T1 단자, T2 단자, T3 단자를 설치하는 것이 아니라, 직접 게이트 신호선(17a, 17b, 17c)에 검사용 프로브를 전기적으로 접촉시켜 소정의 테스트 신호를 공급하도록 구성함으로써, 검사 종료 후의 기판의 절단 작업을 행할 필요는 없다.
- [0091] 도 10은 도 9의 주요부에 공급되는 전압 파형을 도시하는 도이다. 도 10에 있어서, B는 저휘도(흑 표시)를 나타내고, W는 고휘도(백 표시)를 나타내고 있다.
- [0092] 도 10에 도시하는 바와 같이, 도 9의 K1 단자에 애노드 전압(Vdd)이 인가되고, K2 단자에 캐소드 전압(Vss)이 인가되며, K3 단자에 리셋 전압(Va)이 인가되고, K4 단자에 전압(Vb)이 인가된다. 게이트 드라이버 회로(16)의 VGH2 전압이 VGH2 단자에 인가되고, VGL2 전압이 VGL2 단자에 인가된다. 또, 게이트 드라이버 회로(16)의 클록(CK)이 CK 단자에 인가되고, 스타트 신호(ST)가 ST 단자에 인가되며, 인에이블 신호(eN)가 EN 단자에 인가된다.
- [0093] T1 단자에 검사용 프로브를 접촉시켜, 게이트 신호선(17b)에 온 오프 전압(VGL, VGH)을 인가하여 트랜지스터(11b)를 온 오프 제어한다. 또, T2 단자로부터 게이트 신호선(17a)에 온 오프 전압(VGL, VGH)을 인가하여 트랜지스터(11e, 11f)를 온 오프 제어한다. 또, T3 단자로부터 게이트 신호선(17c)에 온 오프 전압(VGL, VGH)을 인가하여 트랜지스터(11c)를 온 오프 제어한다.
- [0094] Y2 단자에는, 테스트 회로(20)의 트랜지스터의 온 오프 신호 전압이 인가된다. 테스트 회로(20)의 트랜지스터는, P채널 트랜지스터로 형성되어 있고, Y2 단자에 VGL 전압을 인가함으로써, 트랜지스터가 온한다. Y1 단자에는, 영상 신호 전압(Vs)이 인가되고, 적(R)색 화소, 녹색(G)색 화소, 청(B)색 화소 각각에, 영상 신호에 따른 적정한 전압이 인가된다. 이 화소에 인가하는 전압을 간헐적으로 인가함으로써, EL 표시 패널(1)의 RGB의 화소를 간헐적으로 점등시킬 수 있다.
- [0095] 또한, 검사 방법에 대해, EL 소자(12)를 점등 혹은 비점등 상태로 하여 검사하는 예를 들어 설명했는데, 트랜지스터(11)의 단락 결함 등의 검사는, 단락 개소에 흐르는 전류를 검출함으로써 검사 등이 가능하다. 단락 개소에 흐르는 전류의 검출은, 소스 신호선(18) 등에 픽업용의 프로브를 접촉시켜 전류를 검출하면 된다.
- [0096] 또, 영상 신호 전압(Vs)을 가변함으로써, 화소의 발광 휘도를 변화시킬 수 있다. 화소(10)의 구동용의 트랜지스터(11a)는, P채널 트랜지스터이기 때문에, 영상 신호 전압(Vs)을 애노드 전압(Vdd)에 가깝게 함으로써, 화소

(10)의 발광 휘도는 낮아진다. 한편, 영상 신호 전압(V_s)을 그라운드 혹은 캐소드 전압(V_{ss})에 가까운 전압으로 함으로써, 화소(10)의 발광 휘도는 높아진다. 당연한 일이지만, 영상 신호 전압(V_s)을 조정 혹은 가변함으로써, 화소(10)의 EL 소자(12)의 발광 휘도를 조절할 수 있다.

[0097] 도 10에 도시하는 바와 같이, Y1 단자에는, t_1+t_2 기간을 1주기로 하고, 저휘도, 고휘도가 되는 전압을 인가하며, t_1 기간, t_2 기간을 독립적으로 가변함으로써, 혹은, t_1+t_2 기간에 대한 t_1 기간 혹은 t_2 기간을 가변함으로써, 화소(10)의 콘텐서(13)의 유지 특성 등도 검사할 수 있다. 또, EL 소자(12)의 발광 특성, 트랜지스터(11)의 특성을 검사할 수 있다.

[0098] 또, T2 단자에 t_4 기간 동안, VGL 전압을 인가함으로써, 게이트 신호선(17a)(Ga)에 접속된 트랜지스터(11e, 11f)가 온한다. 또, 게이트 신호선(17d)(Gd)에 온 전압(VGL)이 인가됨으로써, 트랜지스터(11d)가 온한다. 트랜지스터(11d) 및 트랜지스터(11f)가 온 함으로써, 애노드 전압(V_{dd})→트랜지스터(11a)→트랜지스터(11d)→트랜지스터(11f)→Vb 단자의 전류 경로가 발생하고, 구동용의 트랜지스터(11a)의 드레인 단자가 저하한다.

[0099] 다음에, T3 단자에 t_3 기간 동안, VGL 전압을 인가함으로써, 게이트 신호선(17c)(Gc)에 접속된 트랜지스터(11c)가 온하고, 트랜지스터(11a)가 오프셋 캔슬된다. 다음에, T2 단자, T3 단자에, VGH 전압이 인가되어, 트랜지스터(11e, 11f, 11c)가 오프 동작이 된다. T1 단자에는, t_5 기간 동안, 게이트 신호선(17c)에 VGL 전압을 인가함으로써, 트랜지스터(11b)가 온한다. 트랜지스터(11b)의 온에 의해, 영상 신호가 화소(10)에 인가된다.

[0100] 또한, t_3 , t_4 , t_5 기간을 가변 혹은 조정함으로써, 화소(10)의 오프셋 캔슬 동작을 행할 수 있고, 리셋 전압(V_a)의 인가 시간을 가변함으로써, 트랜지스터(11)의 동작 상태를 변경 혹은 조절할 수 있으며, 화소(10)의 동작 시험을 행할 수 있다.

[0101] 또, 화소(10)의 EL 소자(12)의 발광(온), 비발광(오프)의 제어는, 패널 내장의 게이트 드라이버 회로(16)의 인에이블 단자(EN 단자)에 공급하는 신호로 행한다. EN 단자를 로직 레벨에 있어서 H레벨로 하면, 게이트 신호선(17d)(Gd)에 VGL 전압이 출력되어, 트랜지스터(11d)가 온한다. 트랜지스터(11d)가 온함으로써, 구동용의 트랜지스터(11a)로부터의 발광 전류를 EL 소자(12)에 공급하는 전류 패스가 발생하여, 해당의 EL 소자(12)가 발광한다. EN 단자를 로직 레벨에 있어서 L레벨로 하면, 게이트 신호선(17d)(Gd)에 VGH 전압이 출력되어, 트랜지스터(11d)가 오프한다. 트랜지스터(11d)가 오프함으로써, 구동용의 트랜지스터(11a)로부터의 발광 전류를 EL 소자(12)에 공급하는 전류 패스가 없어져, 해당의 EL 소자(12)는 비점등이 된다.

[0102] 이 EL 소자(12)의 제어에 동기하여, Y2 단자에 영상 신호를 인가한다. Y1 단자에 온 전압(VGL)을 인가하여, 테스트 회로(20)의 트랜지스터를 온시키고, 소스 신호선(18)에 테스트용의 영상 신호 전압을 인가한다.

[0103] 테스트용의 영상 신호 전압은, 예를 들어 도 10에 있어서, t_2 기간 또는 t_1 기간에 인가한다.

[0104] 도 10에 도시하는 신호 파형은, 짝수, 홀수 등과 같이 2개의 화소에 대해, 흑과 백의 표시를 교호로 행하는 예인데, 도 11에 도시하는 신호 파형을 공급해도 된다. 도 11에 도시하는 예는, 1개의 화소에 대해, 흑으로부터 백으로 표시하고, 다음의 화소에 대해, 흑으로부터 백으로 표시한다, 즉 2개의 화소에 있어서, 교호로 흑 표시, 백 표시를 행하는 것이다.

[0105] 도 12는 EL 표시 장치의 전체 구성을 도시하는 구성도이다. 도 12에 있어서는, 도 9에 도시하는 바와 같이 검사를 행한 후, EL 표시 패널(1)의 기관을 A-A선, B-B선에서 절단하고, 그 후 외부 접속하는 드라이버 회로를 탑재한 상태를 도시하고 있다.

[0106] 도 12에 도시하는 바와 같이, EL 표시 패널(1)에는, 소스 드라이버 IC(14)를 탑재한 플렉시블 기관(COF)(23)이나 게이트 드라이버 IC(15)를 탑재한 플렉시블 기관(COF)(19)을 실장하고 있다. 또, 소스 드라이버 IC(14)를 탑재한 플렉시블 기관(COF)(23)에는, 제어용 IC(24)도 탑재되고, 게이트 드라이버 회로(16)에 대해 동작을 제어하기 위한 타이밍 신호를 공급하도록 접속되어 있다. 즉, 소스 드라이버 IC(14)는, 영상 신호에 동기한 타이밍 신호를 제어용 IC(24)에 공급하고, 제어용 IC(24)는 타이밍 신호의 전압을 레벨 시프트함으로써, 게이트 드라이버 회로(16)를 제어한다. 또한, 25는 전원 제어용 IC이며, 플렉시블 기관(COF)(26)에 탑재되어 있다.

[0107] 이상 설명한 바와 같이 본 개시에는, EL 소자(12)를 가지는 복수개의 화소(10)가 매트릭스형상으로 배치된 표시 영역을 구비한 EL 표시 패널(1)과, 화소(10)에 접속된 소스 신호선(18)을 통해 영상 신호를 공급하는 소스 드라이버 회로로서의 소스 드라이버 IC(14)와, 화소(10)에 접속된 게이트 신호선(17)을 통해 선택 전압 또는 비선택 전압을 공급하는 게이트 드라이버 회로를 구비한 EL 표시 장치에 관한 것이다. 화소(10)는, EL 소자(12)에 전류를 공급하는 구동용의 트랜지스터(11a)와, 구동용의 트랜지스터(11a)에 접속되어 EL 소자(12)에 공급하는 전

류를 제어하는 제1 스위치용의 트랜지스터(11d)와, 소스 신호선(18)에 접속되어 화소(10)에 영상 신호를 공급하는 제2 스위치용의 트랜지스터(11b, 11c, 11e)를 가진다. 또한 게이트 드라이버 회로는, EL 표시 패널(1)에 화소(10)와 더불어 형성되어 배치된 제1 게이트 드라이버 회로로서의 게이트 드라이버 회로(16)와, EL 표시 패널(1)의 게이트 신호선(17a, 17b, 17c)에 외부 접속된 제2 게이트 드라이버 회로로서의 게이트 드라이버 IC(15)를 구비하고 있다. 게이트 드라이버 회로(16)는, 화소(10)의 제1 스위치용의 트랜지스터(11d)의 게이트 단자에 게이트 신호선(17d)을 개재하여 접속하고, 게이트 드라이버 IC(15)는, 화소(10)의 제2 스위치용의 트랜지스터(11b, 11c, 11e)의 게이트 단자에 게이트 신호선(17a, 17b, 17c)을 개재하여 접속하고 있다.

[0108] 이러한 구성으로 함으로써, 부하가 작은 제1 스위치용의 트랜지스터(11d)는, EL 표시 패널(1)에 내장된 게이트 드라이버 회로(16)로 구동하고, 부하가 큰 제2 스위치용의 트랜지스터(11b, 11c, 11e)는, EL 표시 패널(1)에 외부 접속되는 게이트 드라이버 회로 IC로 구동한다. 화소(10)를 구성하는 복수의 트랜지스터에 대해, 각각 최적으로 온 오프 제어를 실현할 수 있고, 간단한 구성으로 검사가 용이한 EL 표시 장치를 실현할 수 있다. 또, 패널 검사시에는, 내장의 게이트 드라이버 회로(16)를 동작시켜, 검사에 필요한 단자에만 프로브를 압접하는 것만으로, 패널을 검사할 수 있기 때문에, 신속히 검사를 실시할 수 있다.

[0109] 또, EL 표시 장치는, 비디오 카메라, 디지털 카메라, 고글형 디스플레이, 네비게이션 시스템, 카오디오, 오디오 컴포넌트, 컴퓨터, 게임기기, 휴대 정보 단말(모바일 컴퓨터, 휴대 전화, 휴대형 게임기 또는 전자 서적 등), 기록 매체를 구비한 화상 재생 장치 등의 디스플레이로서 활용할 수 있다.

산업상 이용가능성

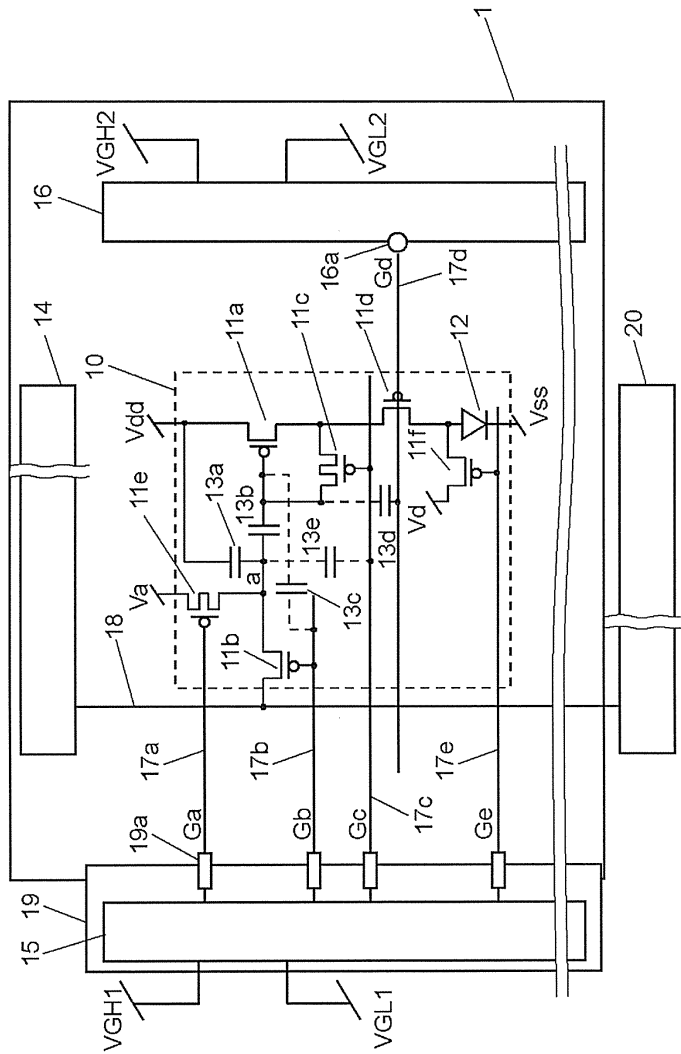
[0110] 이상과 같이 본 개시는, 신뢰성이 높은 EL 표시 장치를 실현하는데 있어서 유용하다.

부호의 설명

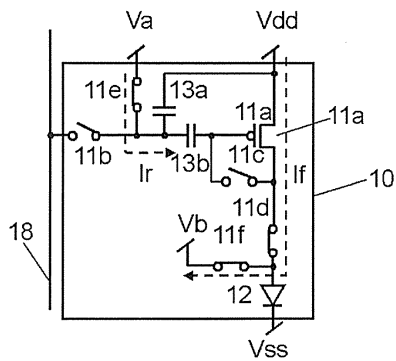
[0111] 1: EL 표시 패널 10: 화소
11, 11a, 11b, 11c, 11d, 11e, 11f: 트랜지스터 12: EL 소자
13, 13a, 13b, 13c, 13d, 13e: 콘텐서 14: 소스 드라이버 IC
15: 게이트 드라이버 IC
16: 게이트 드라이버 회로
17, 17a, 17b, 17c, 17d, 17e: 게이트 신호선 18: 소스 신호선
19: 플렉시블 기판(COF) 23: 플렉시블 기판(COF)
26: 플렉시블 기판(COF) 20: 테스트 회로

도면

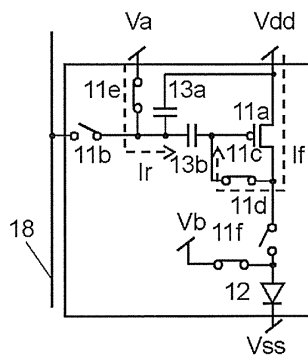
도면1



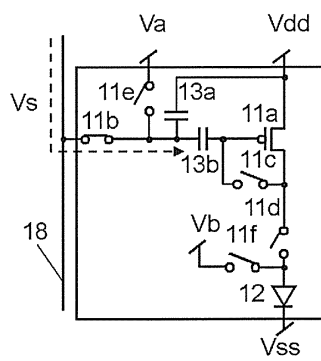
도면2a



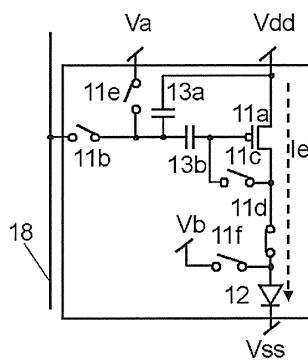
도면2b



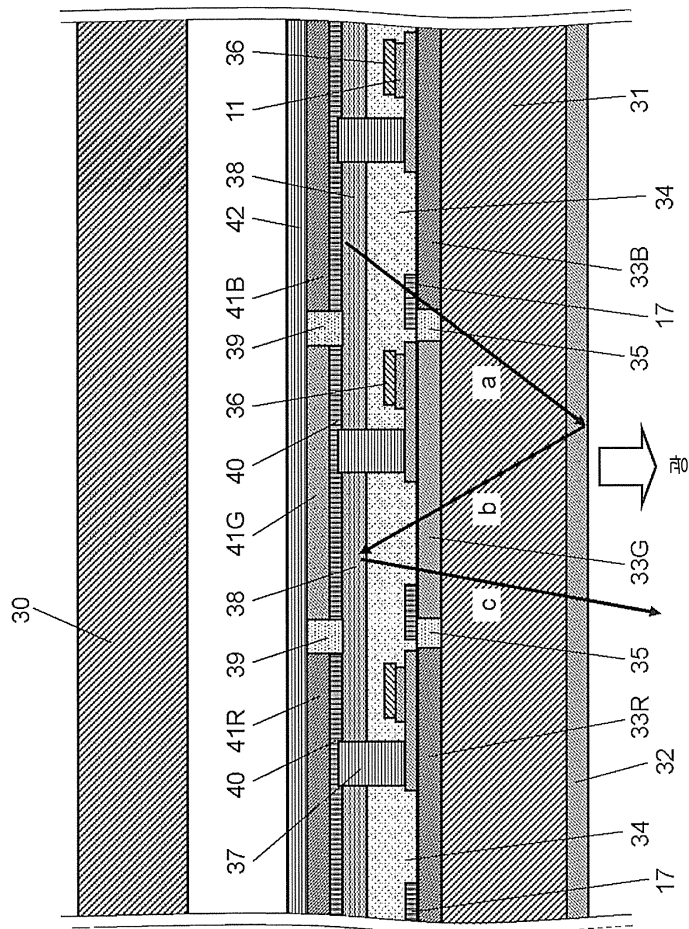
도면2c



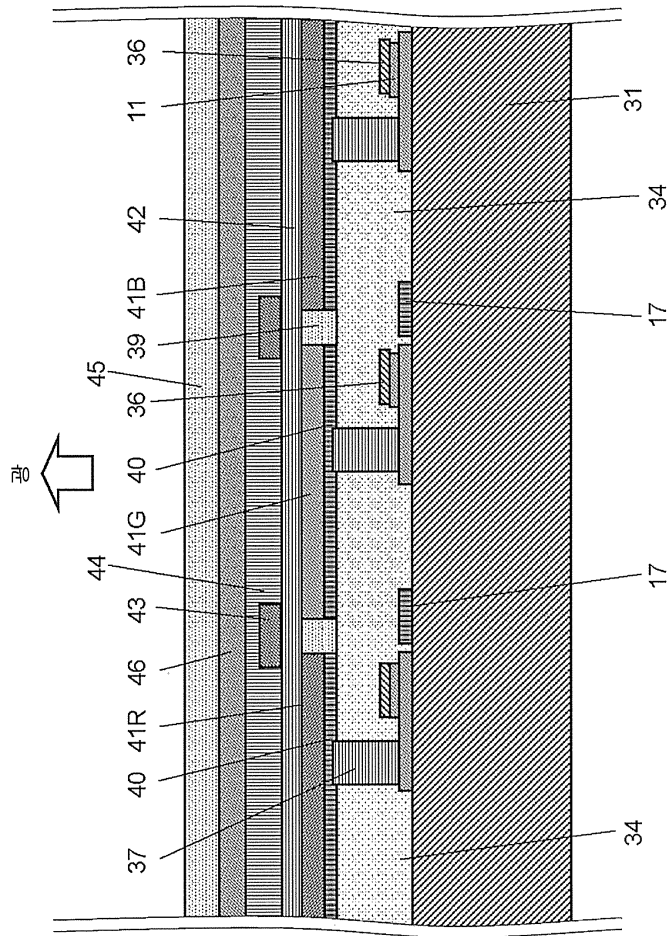
도면2d



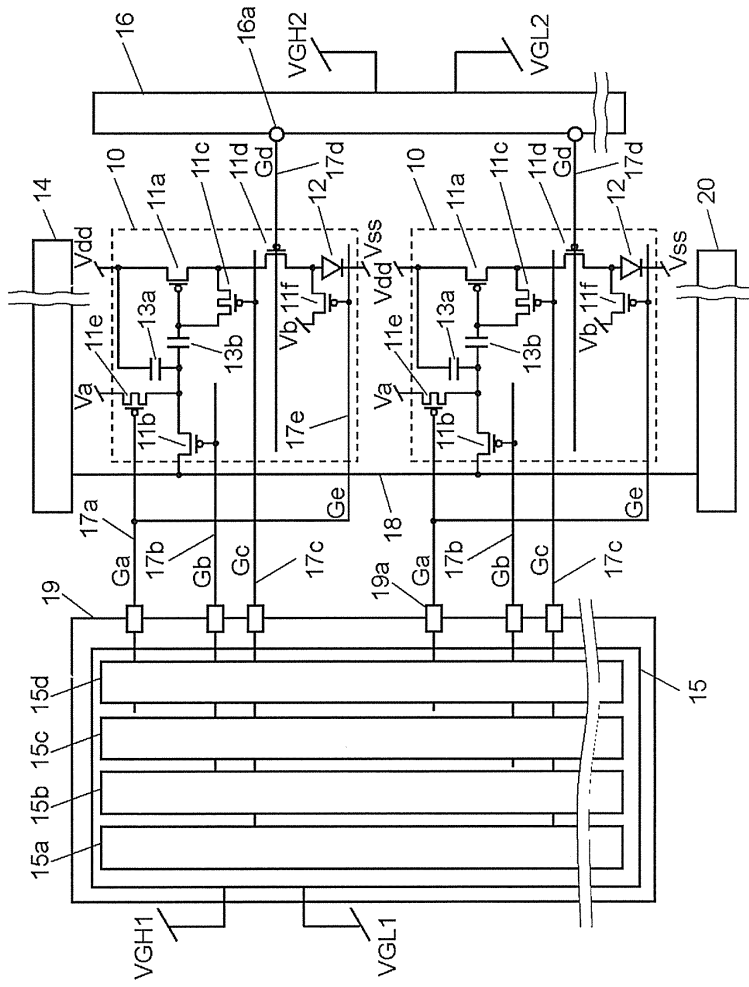
도면3



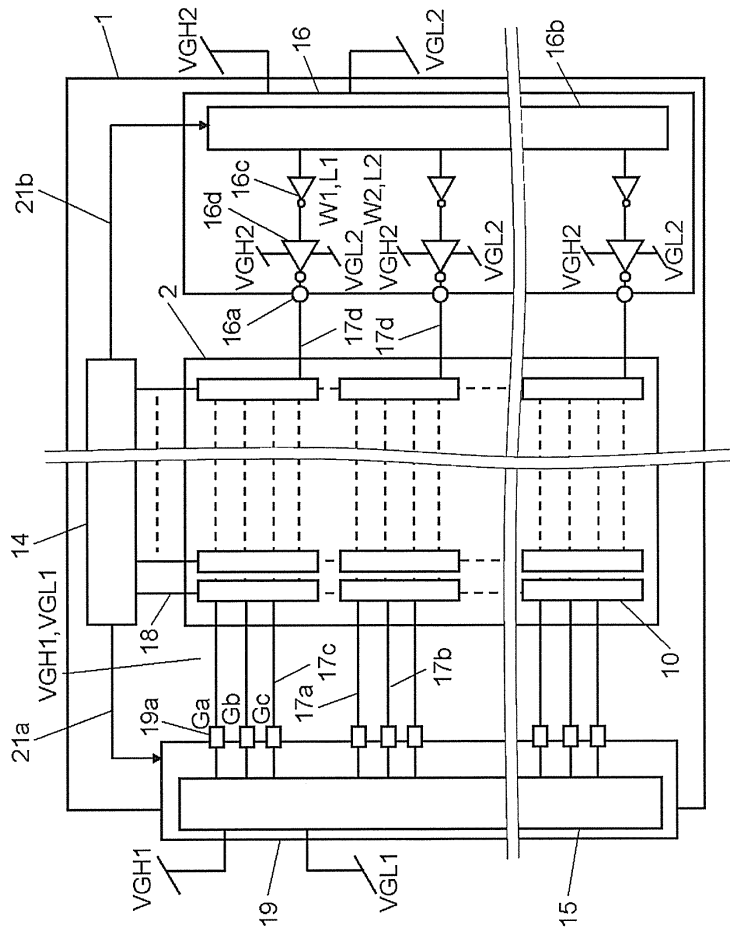
도면4



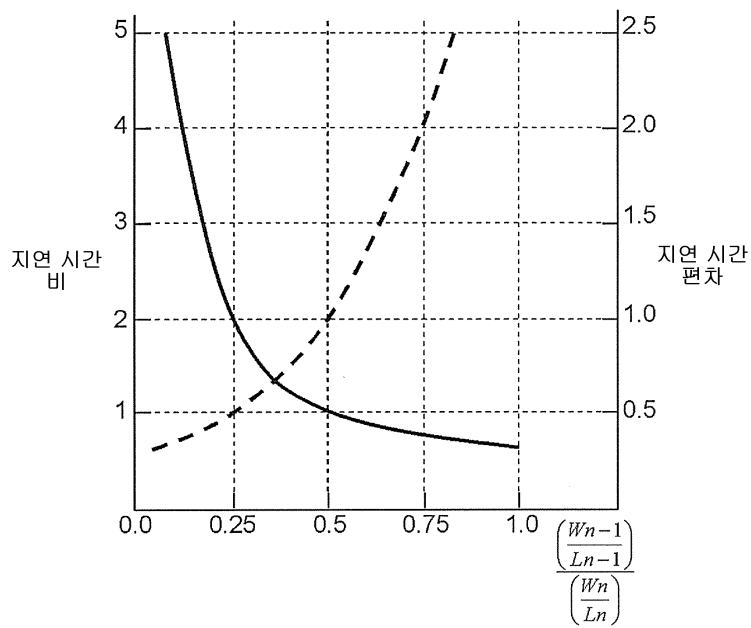
도면5



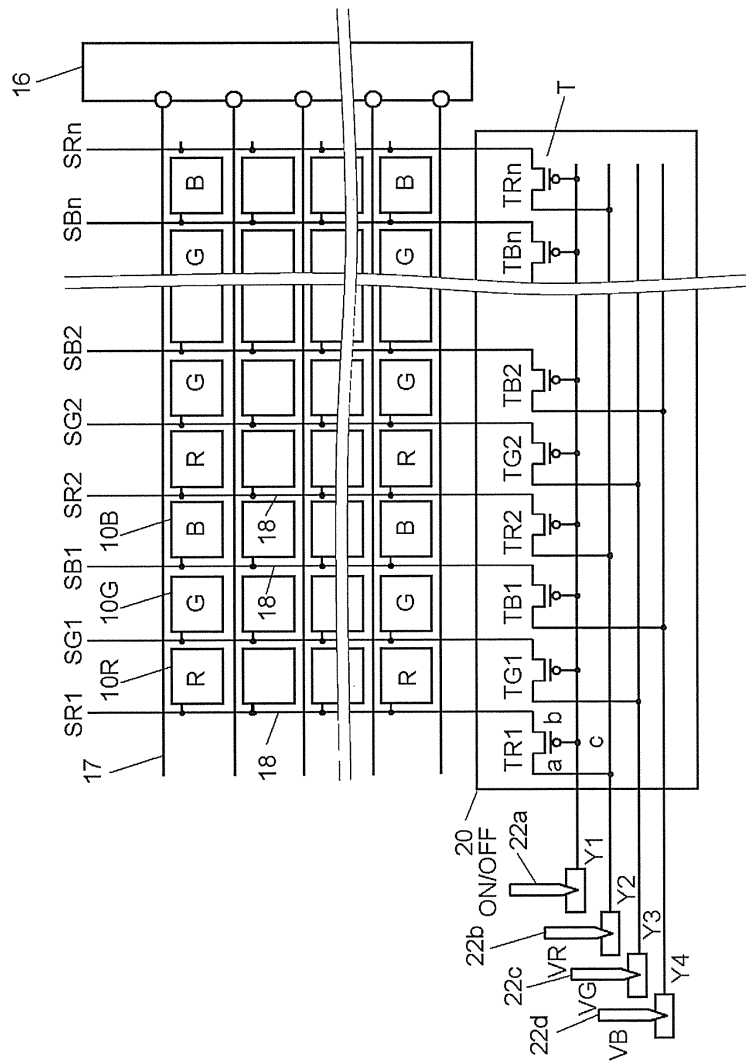
도면6



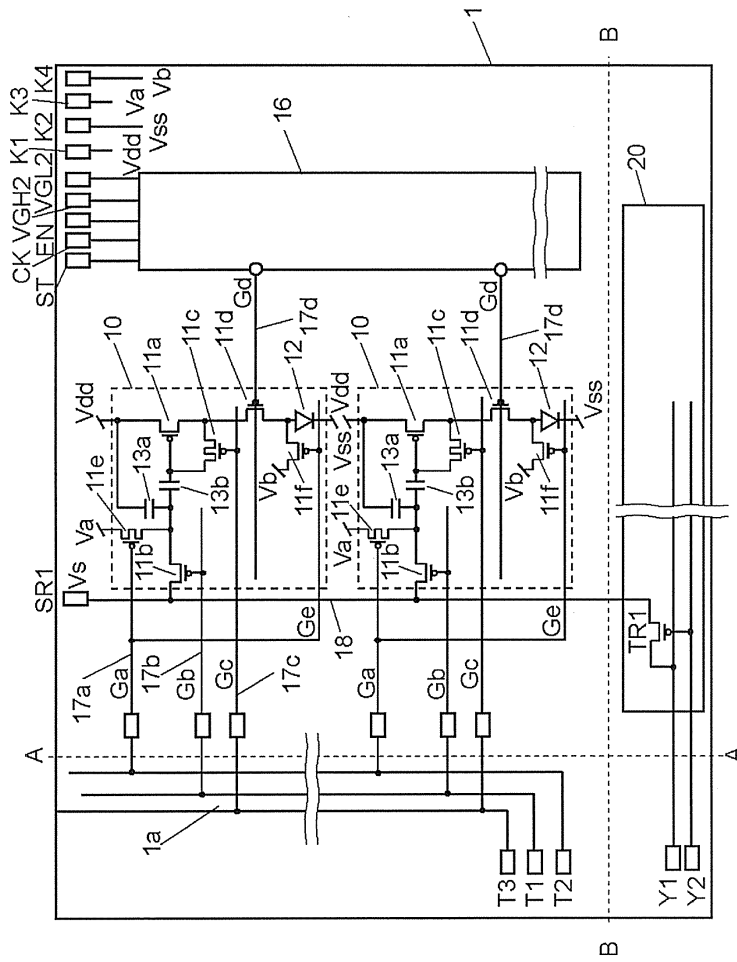
도면7



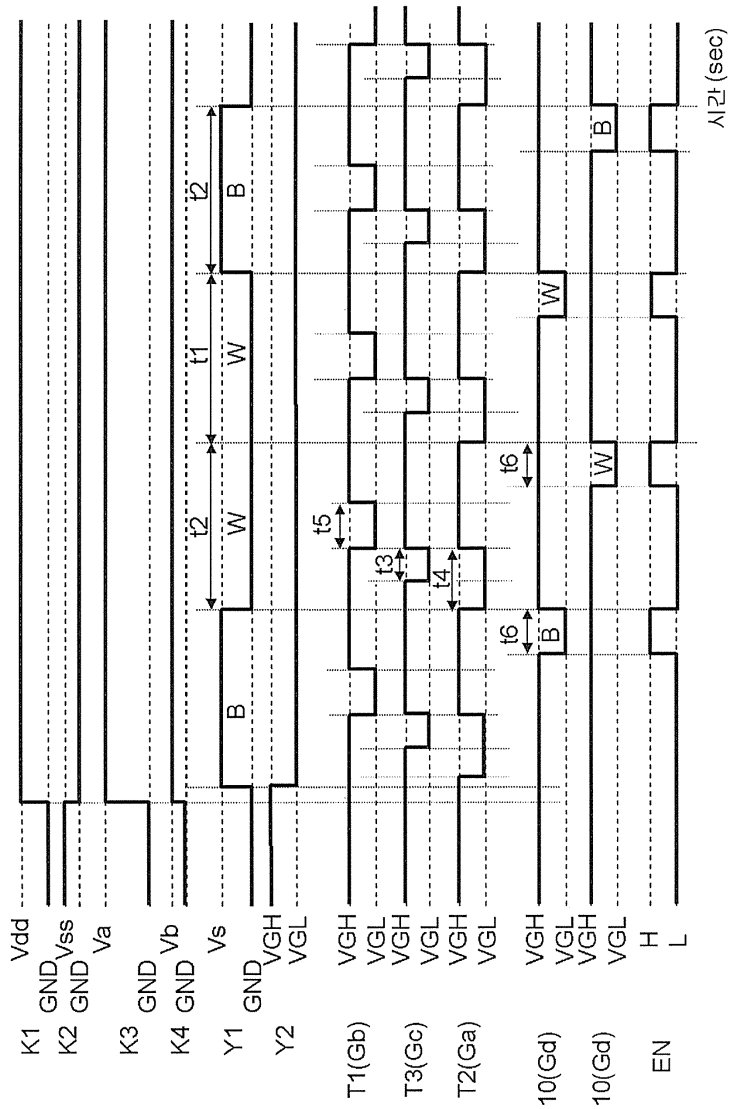
도면8



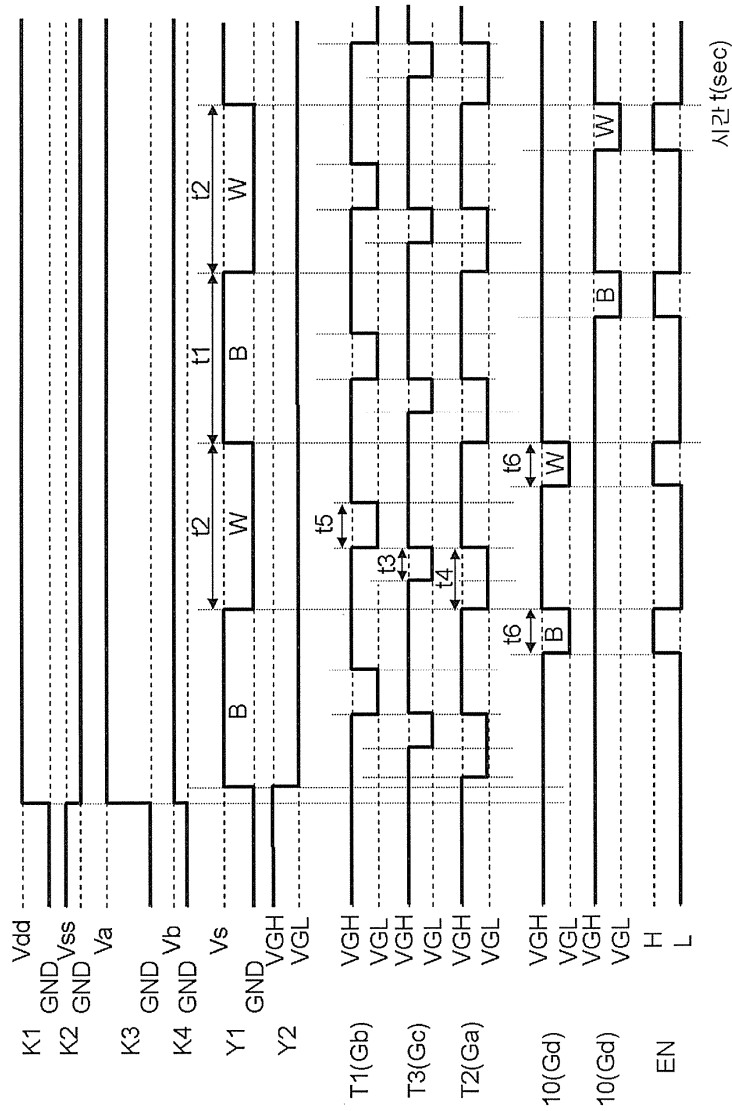
도면9



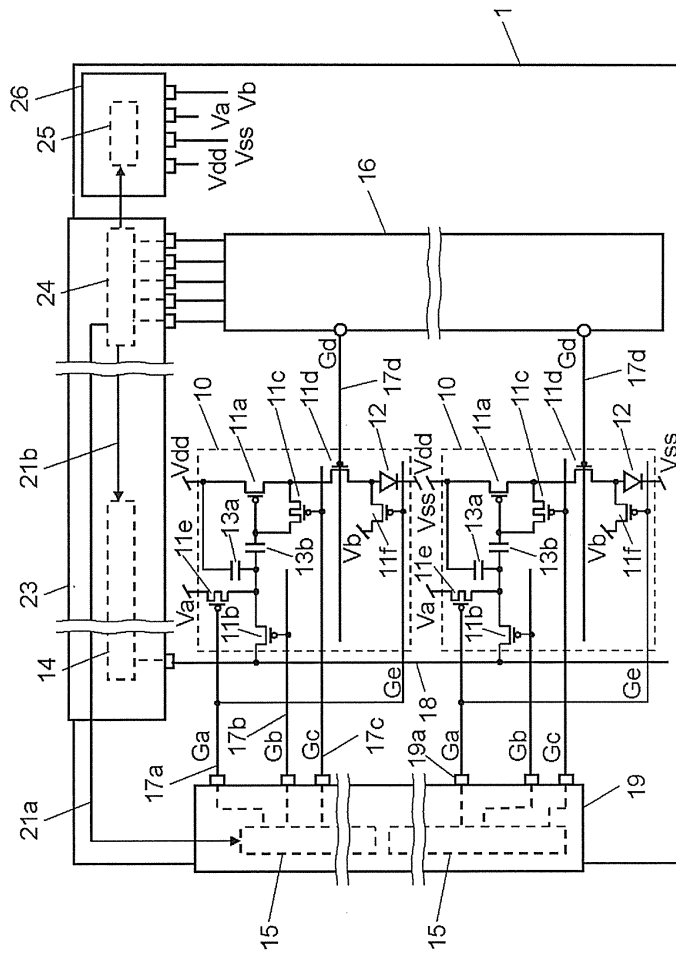
도면10



도면11



도면12



专利名称(译)	标题：EL显示装置及其制造方法		
公开(公告)号	KR1020140126703A	公开(公告)日	2014-10-31
申请号	KR1020147021562	申请日	2012-12-03
申请(专利权)人(译)	周杰伦红株式会社来		
当前申请(专利权)人(译)	周杰伦红株式会社来		
[标]发明人	TAKAHARA HIROSHI		
发明人	TAKAHARA, HIROSHI		
IPC分类号	G09G3/32 G09G3/30 G09G3/20		
CPC分类号	G09G3/006 G09G2380/02 G09G2310/0262 G09G3/325 G09G3/3291 G09G3/3233 G09G2300/0408 G09G2310/0286 G09G2330/12		
代理人(译)	汉阳专利事务所		
优先权	2012024699 2012-02-08 JP		
外部链接	Espacenet		

摘要(译)

EL显示装置包括EL显示板，EL显示板具有多个像素，每个像素具有EL元件。像素包括用于向EL元件12提供电流的驱动晶体管11a，用于向像素提供视频信号的第一开关晶体管11d，第二开关晶体管11b和11c，和11e。形成在EL显示板中的栅极驱动电路16与像素10和栅极驱动器IC 15一起外部连接到栅极信号线17a，17b和17c。栅极驱动电路16连接到第一开关晶体管11d的栅极端子，栅极驱动器IC 15连接到第二开关晶体管11b，11c的栅极端子，它是连接到。

