(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년08월28일
(11) 등록번호 10-1977233
(24) 등록일자 2019년05월03일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) *H01L 27/32* (2006.01)
H01L 51/56 (2006.01)
(52) CPC특허분류
H01L 51/5203 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2017-0128232
(22) 출원일자 2017년09월29일
심사청구일자 2017년09월29일
(65) 공개번호 10-2019-0038144
(43) 공개일자 2019년04월08일
(56) 선행기술조사문헌
JP2015090810 A*
KR1020090076792 A*
KR1020160090348 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
유동희
경기도 파주시 월롱면 엘지로 245
박태한
경기도 파주시 월롱면 엘지로 245
이경훈
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인로얄

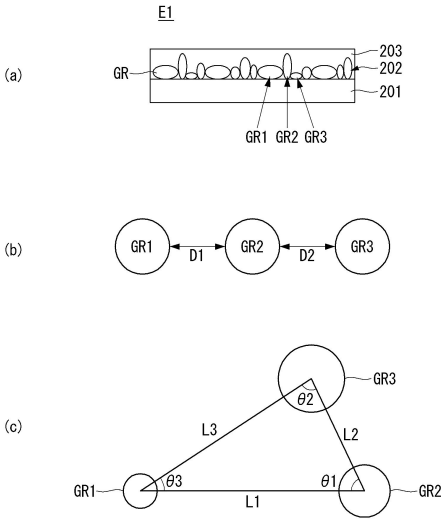
전체 청구항 수 : 총 7 항 심사관 : 이우리

(54) 발명의 명칭 **반사 전극, 그 제조 방법 및 반사 전극을 포함하는 유기발광 다이오드 표시장치**

(57) 요 약

본 발명에 따른 반사 전극은, 투명 도전 물질로 이루어진 제1 투명 도전층, 상기 투명 도전층 상에 배치되며 반사 물질로 이루어진 다수의 그레인들로 구성된 반사층, 및 상기 반사층 상에 배치되며, 투명 도전 물질로 이루어진 제2 투명 도전층을 포함한다.

대 표 도 - 도6



(52) CPC특허분류
H01L 51/56 (2013.01)

명 세 서

청구범위

청구항 1

투명 도전 물질로 이루어진 제1 투명 도전층;

상기 제1 투명 도전층 상에 배치되며, 반사 물질로 이루어진 다수의 그레인들로 구성된 반사층; 및

상기 반사층 상에 배치되며, 투명 도전 물질로 이루어진 제2 투명 도전층을 포함하고,

상기 그레인들은,

물리적으로 분리되도록 소정 간격 이격되어 하나의 층을 이루는, 반사 전극.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

이웃하는 상기 그레인들의 이격 간격은,

150Å 내지 600Å 범위 내로 설정되는, 반사 전극.

청구항 4

제 1 항에 있어서,

상기 그레인의 높이는,

50Å 내지 200Å 범위 내로 설정되는, 반사 전극.

청구항 5

복수의 픽셀들이 배열된 표시 패널을 갖는 유기발광 다이오드 표시장치에 있어서,

상기 픽셀은,

트랜지스터 및 상기 트랜지스터와 연결된 유기발광 다이오드를 포함하고,

상기 유기발광 다이오드는,

상기 픽셀에 각각 할당되며, 투명 도전 물질로 이루어진 제1 투명 도전층, 상기 제1 투명 도전층 상에 배치되며 반사 물질로 이루어진 다수의 그레인들로 구성된 반사층, 및 상기 반사층 상에 배치되며 투명 도전 물질로 이루어진 제2 투명 도전층을 갖는 반사 전극을 포함하고,

상기 그레인들은,

물리적으로 분리되도록 소정 간격 이격되어 하나의 층을 이루는, 유기발광 다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 픽셀은,

서로 다른 색의 광을 방출하는 제1 픽셀 및 제2 픽셀을 포함하고,

상기 제1 픽셀에 할당된 반사 전극의 그레인들 사이의 간격 범위와, 상기 제2 픽셀에 할당된 반사 전극의 그레인들 사이의 간격 범위는, 상이하게 설정되는, 유기발광 다이오드 표시장치.

청구항 7

제 5 항에 있어서,

상기 픽셀은,

적색 광을 방출하는 제1 픽셀, 녹색 광을 방출하는 제2 픽셀, 및 청색 광을 방출하는 제3 픽셀을 포함하고,

상기 제1 픽셀에 할당된 반사 전극의 그레인들 사이의 간격 값을 산출하였을 때, 그 평균 값의 범위는, 380Å 내지 450Å 범위로 설정되고,

상기 제2 픽셀에 할당된 반사 전극의 그레인들 사이의 간격 값을 산출하였을 때, 그 평균 값의 범위는, 280Å 내지 380Å 범위로 설정되며,

상기 제3 픽셀에 할당된 반사 전극의 그레인들 사이의 간격 값을 산출하였을 때, 그 평균 값의 범위는, 230Å 내지 280Å 범위로 설정되는, 유기발광 다이오드 표시장치.

청구항 8

투명 도전 물질로 이루어진 제1 투명 도전층을 형성하는 단계;

상기 제1 투명 도전층 상에 반사 도전 물질을 도포하고, 상기 반사 도전 물질을 열처리하여 다수의 그레인들로 구성된 반사층을 형성하는 단계; 및

상기 반사층 상에 투명 도전 물질로 이루어진 제2 투명 도전층을 형성하는 단계를 포함하고,

상기 그레인들은,

물리적으로 분리되도록 소정 간격 이격되어 하나의 층을 이루는, 반사 전극 제조방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 반사 전극, 그 제조 방법 및 이를 포함하는 유기발광 다이오드 표시장치에 관한 것이다.

배 경 기 술

[0002] 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 표시장치(display device)들이 개발되고 있다. 이러한 표시장치는 액정 표시장치(Liquid Crystal Display, LCD), 전계 방출 표시장치(Field Emission Display, FED), 플라즈마 디스플레이 패널(Plasma Display Panel, PDP) 및 유기발광 다이오드 표시장치(Organic Light Emitting Display device; OLED) 등으로 구현될 수 있다.

[0003] 이들 표시장치 중에서 유기발광 다이오드 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기 전계발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.

[0004] 유기발광 다이오드 표시장치는 전기 에너지를 빛 에너지로 전환하는 유기 발광 다이오드(Organic Light

Emitting Diode)를 포함한다. 유기발광 다이오드는 애노드, 캐소드, 및 이들 사이에 배치되는 유기 발광층을 포함한다. 유기발광 다이오드 표시장치는, 애노드 및 캐소드로부터 각각 주입된 정공 및 전자가 발광층 내부에서 결합하여 여기자인 액시톤(exciton)을 형성하고, 형성된 액시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광하여 화상을 표시하게 된다.

[0005] 최근에는, 이러한 유기발광 다이오드의 광학 설계에 있어서, 발광 효율을 향상시키기 위한 노력이 진행되고 있다. 예를 들어, 종래에는, 유기 발광층을 구성하는 유기물간의 굴절률을 적절히 매칭하거나, 유기막들 간의 막 두께를 조정하는 등 광학 간섭 거리를 조정함으로써, 발광 효율을 높이는 방안들이 제안된 바 있다. 다만, 재료 자체의 한계에 의해, 상기와 같은 광 추출(Out-Coupling) 기술을 적용하여 발광 효율을 개선하는 데에는, 실질적으로 어려움이 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은 광 추출 효율을 개선할 수 있는 반사 전극, 그 제조 방법 및 이를 포함하는 유기발광 다이오드 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0007] 본 발명에 따른 반사 전극은, 투명 도전 물질로 이루어진 제1 투명 도전층, 상기 투명 도전층 상에 배치되며 반사 물질로 이루어진 다수의 그레인들로 구성된 반사층, 및 상기 반사층 상에 배치되며, 투명 도전 물질로 이루어진 제2 투명 도전층을 포함한다.

[0008] 본 발명에 따른 유기발광 다이오드 표시장치는, 복수의 픽셀들이 배열된 표시 패널을 갖는다. 상기 픽셀은, 트랜지스터 및 상기 트랜지스터와 연결된 유기발광 다이오드를 포함한다. 상기 유기발광 다이오드는, 상기 픽셀에 각각 할당되며, 투명 도전 물질로 이루어진 제1 투명 도전층, 상기 투명 도전층 상에 배치되며 반사 물질로 이루어진 다수의 그레인들로 구성된 반사층, 및 상기 반사층 상에 배치되며 투명 도전 물질로 이루어진 제2 투명 도전층을 갖는 반사 전극을 포함한다.

[0009] 본 발명에 따른 반사 전극 제조 방법은, 투명 도전 물질로 이루어진 제1 투명 도전층을 형성하는 단계; 상기 제1 투명 도전층 상에 반사 도전 물질을 도포하고, 상기 반사 도전 물질을 열처리하여 다수의 그레인들로 구성된 반사층을 형성하는 단계; 및 상기 반사층 상에 투명 도전 물질로 이루어진 제2 투명 도전층을 형성하는 단계를 포함한다.

발명의 효과

[0010] 본 발명은 그레인들로 구성된 반사 전극을 이용함으로써, 유기 화합물층으로부터 제공된 광이 갇히지 않고 용이하게 취출되도록 유도할 수 있다. 이에 따라, 본 발명은 광 추출 효율이 현저히 향상된 반사 전극 및 이를 포함하는 유기발광 다이오드 표시장치를 제공할 수 있다.

[0011] 본 발명의 바람직한 실시예는, 열처리 만으로 광 취출을 위한 그레인들을 형성할 수 있기 때문에, 마스크 공정 등 다른 공정을 통해 형성할 수 없는 미세 패턴을 용이하게 형성할 수 있는 이점을 갖는다.

도면의 간단한 설명

[0012] 도 1은 본 발명에 따른 유기발광 다이오드 표시장치를 개략적으로 나타낸 블록도이다.

도 2는 도 1에 도시된 픽셀을 개략적으로 나타낸 구성도이다.

도 3은 도 2의 구체적인 예시를 나타내는 구성도들이다.

도 4는 본 발명에 따른 유기발광 표시장치의 픽셀을 나타낸 단면도이다.

도 5는 관련 기술의 문제점을 설명하기 위한 도면이다.

도 6은 본 발명의 바람직한 실시예에 따른 반사 전극의 구성을 설명하기 위한 도면이다.

도 7은 본 발명의 바람직한 실시예에 따른 효과를 설명하기 위한 실험 데이터이다.

도 8a 내지 도 8d는 본 발명의 바람직한 실시예에 따른 제1 전극의 제조 방법을 시계열적으로 나타낸 도면들이

다.

도 9 및 도 10은 본 발명의 효과를 설명하기 위한 도면들이다.

발명을 실시하기 위한 구체적인 내용

[0013] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시 예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 여러 실시예들을 설명함에 있어서, 동일한 구성요소에 대하여는 서두에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.

[0014] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

[0015] 도 1은 본 발명에 따른 유기발광 다이오드 표시장치를 개략적으로 나타낸 블록도이다. 도 2는 도 1에 도시된 픽셀을 개략적으로 나타낸 구성도이다. 도 3은 도 2의 구체적인 예시를 나타내는 구성도들이다. 도 4는 본 발명에 따른 유기발광 표시장치의 픽셀을 나타낸 단면도이다. 도 5는 관련 기술의 문제점을 설명하기 위한 도면이다. 도 6은 본 발명의 바람직한 실시예에 따른 반사 전극의 구성을 설명하기 위한 도면이다. 도 7은 본 발명의 바람직한 실시예에 따른 효과를 설명하기 위한 실험 데이터이다.

[0016] 도 1을 참조하면, 본 발명에 의한 유기발광 다이오드 표시장치(10)는 디스플레이 구동 회로, 표시 패널(DIS)을 포함한다.

[0017] 디스플레이 구동 회로는 데이터 구동회로(12), 게이트 구동회로(14) 및 타이밍 콘트롤러(16)를 포함하여 입력 영상의 비디오 데이터전압을 표시 패널(DIS)의 픽셀(PXL)들에 기입한다. 데이터 구동회로(12)는 타이밍 콘트롤러(16)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환하여 데이터전압을 발생한다. 데이터 구동회로(12)로부터 출력된 데이터전압은 데이터 배선들(D1~Dm)에 공급된다. 게이트 구동회로(14)는 데이터전압에 동기되는 게이트 신호를 게이트 배선들(G1~Gn)에 순차적으로 공급하여 데이터 전압이 기입되는 표시 패널(DIS)의 픽셀(PXL)들을 선택한다.

[0018] 타이밍 콘트롤러(16)는 호스트 시스템(19)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 메인 클럭(MCLK) 등의 타이밍신호를 입력받아 데이터 구동회로(12)와 게이트 구동회로(14)의 동작 타이밍을 동기시킨다. 데이터 구동회로(12)를 제어하기 위한 데이터 타이밍 제어신호는 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 게이트 구동회로(14)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다.

[0019] 호스트 시스템(19)은 텔레비젼 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템(19)은 스케일러(scaler)를 내장한 SoC(System on chip)을 포함하여 입력 영상의 디지털 비디오 데이터(RGB)를 표시 패널(DIS)에 표시하기에 적합한 포맷으로 변환한다. 호스트 시스템(19)은 디지털 비디오 데이터와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 콘트롤러(16)로 전송한다.

[0020] 표시 패널(DIS)은 다양한 평면 형상을 가질 수 있다. 즉, 표시 패널(DIS)은 장방형, 정방형의 형상을 가질 수 있음은 물론, 원형, 타원형, 다각형 등 다양한 이형(free form)의 평면 형상을 가질 수 있다.

[0021] 표시 패널(DIS)은 픽셀(PXL) 어레이를 포함한다. 픽셀(PXL) 어레이는 복수의 픽셀(PXL)들을 포함한다. 픽셀(PXL)들 각각은 데이터 배선들(D1~Dm, m은 양의 정수)과 게이트 배선들(G1~Gn, n은 양의 정수)의 교차 구조에 의해 정의될 수 있으나, 이에 한정되는 것은 아니다. 픽셀(PXL)들 각각은 자발광 소자인 유기발광 다이오드(Organic Light Emitting Diode)를 포함한다. 표시 패널(DIS)은 적색(R), 청색(B) 및 녹색(G)을 발광하는 적색(R), 청색(B) 및 녹색(G) 픽셀(PXL)을 포함한다.

[0022] 픽셀(PXL)은 다양한 형상을 가질 수 있다. 즉, 픽셀(PXL)은 원형, 타원형, 다각형 다양한 평면 형상을 가질 수 있다. 픽셀(PXL)들 중 어느 하나는 다른 하나와 상이한 크기 및/또는 평면 형상을 가질 수 있다.

[0023] 도 2를 더 참조하면, 표시 패널(DIS)에는 다수의 데이터 배선들(D)과, 다수의 게이트 배선들(G)이 교차되고, 이 교차영역마다 픽셀(PXL)들이 매트릭스 형태로 배치된다. 픽셀(PXL) 각각은 유기발광 다이오드(OLED), 유기발광 다이오드(OLED)에 흐르는 전류량을 제어하는 구동 박막 트랜지스터(Thin Film Transistor)(DT), 구동 박막 트랜지스터(DT)의 게이트-소스간 전압을 셋팅하기 위한 프로그래밍부(SC)를 포함한다.

[0024] 프로그래밍부(SC)는 적어도 하나 이상의 스위치 박막 트랜지스터와, 적어도 하나 이상의 스토리지 커패시터를 포함할 수 있다. 스위치 박막 트랜지스터는 게이트 배선(G)으로부터의 게이트 신호에 응답하여 턴 온 됨으로써, 데이터 배선(D)으로부터의 데이터전압을 스토리지 커패시터의 일측 전극에 인가한다. 구동 박막 트랜지스터(DT)는 스토리지 커패시터에 충전된 전압의 크기에 따라 유기발광 다이오드(OLED)로 공급되는 전류량을 제어하여 유기발광 다이오드(OLED)의 발광량을 조절한다. 유기발광 다이오드(OLED)의 발광량은 구동 박막 트랜지스터(DT)로부터 공급되는 전류량에 비례한다. 이러한 픽셀(PXL)은 고전위 전압원(Evdd)과 저전위 전압원(Evss)에 연결되어, 도시하지 않은 전원 발생부로부터 각각 고전위 전원 전압과 저전위 전원 전압을 공급받는다. 픽셀(PXL)을 구성하는 박막 트랜지스터들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 픽셀(PXL)을 구성하는 박막 트랜지스터들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다. 이하에서는 반도체층이 산화물을 포함하는 경우를 예로 들어 설명한다. 유기발광 다이오드(OLED)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)와 캐소드(CAT) 사이에 개재된 유기 발광층을 포함한다. 애노드(ANO)는 구동 박막 트랜지스터 (DT)와 접속된다.

[0025] 도 3의 (a)에 도시된 바와 같이, 서브 픽셀은 앞서 설명한 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터(Cst) 및 유기 발광다이오드(OLED) 뿐만 아니라 내부보상회로(CC)를 포함할 수 있다. 내부보상회로(CC)는 보상신호라인(INIT)에 연결된 하나 이상의 트랜지스터들을 포함할 수 있다. 내부보상회로(CC)는 구동 트랜지스터(DR)의 게이트-소스전압을 문턱전압이 반영된 전압으로 세팅하여, 유기발광 다이오드(OLED)가 발광할 때에 구동 트랜지스터(DR)의 문턱전압에 의한 휘도 변화를 배제시킨다. 이 경우, 스캔라인(GL1)은 스위칭 트랜지스터(SW)와 내부보상회로(CC)의 트랜지스터들을 제어하기 위해 적어도 2개의 스캔라인(GL1a, GL1b)을 포함하게 된다.

[0026] 도 3의 (b)에 도시된 바와 같이, 서브 픽셀은 스위칭 트랜지스터(SW1), 구동 트랜지스터(DR), 센싱 트랜지스터(SW2), 커패시터(Cst) 및 유기 발광다이오드(OLED)를 포함할 수 있다. 센싱 트랜지스터(SW2)는 내부보상회로(CC)에 포함될 수 있는 트랜지스터로서, 서브 픽셀의 보상 구동을 위해 센싱 동작을 수행한다.

[0027] 스위칭 트랜지스터(SW1)는 제1스캔라인(GL1a)을 통해 공급된 스캔신호에 응답하여, 데이터라인(DL1)을 통해 공급되는 데이터전압을 제1노드(N1)에 공급하는 역할을 한다. 그리고 센싱 트랜지스터(SW2)는 제2스캔라인(GL1b)을 통해 공급된 센싱신호에 응답하여, 구동 트랜지스터(DR)와 유기 발광다이오드(OLED) 사이에 위치하는 제2노드(N2)를 초기화하거나 센싱하는 역할을 한다.

[0028] 본 발명의 픽셀의 구조는 이에 한정되지 않고, 2T(Transistor)1C(Capacitor), 3T1C, 4T2C, 5T2C, 6T2C, 7T2C 등으로 다양하게 구성될 수 있다.

[0029] 도 4를 참조하면 본 발명의 바람직한 실시예에 따른 유기발광 표시장치는, 박막 트랜지스터(T) 및 유기발광 다이오드(OLE)가 구비된 기판(SUB)을 포함한다. 도시하지는 않았으나, 기판(SUB) 상에는, 박막 트랜지스터(T) 및 유기발광 다이오드(OLE)을 덮는 봉지(encapsulation)층이 더 구비될 수 있다. 봉지층은 외부로부터 유입될 수 있는 수분 및 산소로부터 내부 소자를 보호할 수 있다.

[0030] 기판(SUB)은 유리(glass) 또는 플라스틱(plastic) 재질로 이루어질 수 있다. 예를 들어, 기판(SUB)은 PI(Polyimide), PET(polyethylene terephthalate), PEN(polyethylene naphthalate), PC(polycarbonate) 등의 플라스틱 재질로 형성되어, 유연한(flexible) 특성을 가질 수 있다.

[0031] 기판(SUB) 상에는, 박막 트랜지스터(T) 및 박막 트랜지스터(T)와 연결된 유기발광 다이오드(OLE)가 형성된다. 기판(SUB)과 박막 트랜지스터(T) 사이에는, 광차단층(미도시) 및 버퍼층(미도시)이 형성될 수 있다. 광차단층은 박막 트랜지스터(T)의 반도체층 특히, 채널(channel)에 중첩되도록 배치되어, 외부광으로부터 반도체 소자를 보호하는 기능을 할 수 있다. 버퍼층은 기판(SUB)으로부터 확산되는 이온이나 불순물을 차단하고, 외부의 수분 침투를 차단하는 기능을 할 수 있다.

[0032] 박막 트랜지스터(T)는, 반도체층(A), 게이트 전극(G), 소스/드레인 전극(S, D)을 포함한다. 반도체층(A) 위에는 게이트 절연막(GI) 및 게이트 전극(G)이 배치된다. 게이트 절연막(GI)은 게이트 전극(G)을 절연시키는 것으로, 실리콘 산화막(SiOx) 또는 실리콘 질화막(SiNx)으로 이루어질 수 있으나, 이에 한정되는 것은 아니다. 게

이트 절연막(GI)은 기판(SUB) 전체 표면을 덮도록 형성될 수 있다. 도시하지는 않았으나, 게이트 절연막(GI)과 게이트 전극(G)은 동일 마스크를 이용하여 패턴될 수 있으며, 이 경우, 게이트 절연막(GI)과 게이트 전극(G)은 동일한 평면 형상을 가질 수 있다.

[0033] 게이트 전극(G)은 게이트 절연막(GI)을 사이에 두고, 반도체층(A)과 중첩하도록 배치된다. 게이트 전극(G)은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 탄탈륨(Ta) 및 텅스텐(W)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금의 단층이나 다층으로 이루어질 수 있다.

[0034] 게이트 전극(G) 위에는 층간 절연막(IN)이 배치된다. 층간 절연막(IN)은 게이트 전극(G)과 소스/드레인 전극(S, D)을 상호 절연시키는 것으로, 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 다층으로 이루어질 수 있으나, 이에 한정되는 것은 아니다.

[0035] 층간 절연막(IN) 위에는 소스/드레인 전극(S, D)이 배치된다. 소스 전극(S) 및 드레인 전극(D)은 소정 간격 이격되어 배치된다. 소스 전극(S)은 층간 절연막(IN)을 관통하는 소스 콘택홀을 통해 반도체층(A)의 일측에 접촉한다. 드레인 전극(D)은 층간 절연막(IN)을 관통하는 드레인 콘택홀을 통해 반도체층(A)의 타측에 접촉한다.

[0036] 소스 전극(S)과 드레인 전극(D)은 단일층 또는 다층으로 이루어질 수 있으며, 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소스 전극(S)과 드레인 전극(D)이 다층일 경우에는 몰리브덴/알루미늄-네오디뮴, 몰리브덴/알루미늄, 티타늄/알루미늄, 또는 구리/몰리티타늄의 2중층이거나 몰리브덴/알루미늄-네오디뮴/몰리브덴, 몰리브덴/알루미늄/몰리브덴, 티타늄/알루미늄/티타늄, 또는 몰리티타늄/구리/몰리티타늄의 3중층으로 이루어질 수 있다.

[0037] 박막 트랜지스터(T) 상에 패시베이션막(PAS)이 위치한다. 패시베이션막(PAS)은 박막 트랜지스터(T)를 보호하는 것으로 실리콘 산화물(SiOx), 실리콘 질화물(SiNx) 또는 이들의 다층으로 이루어질 수 있다.

[0038] 패시베이션막(PAS) 상에 평탄화막(OC)이 위치한다. 평탄화막(OC)은 하부의 단차를 평탄화하는 것으로, 포토아크릴(photo acryl), 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene resin), 아크릴레이트계 수지(acrylate) 등의 유기물로 이루어질 수 있다. 필요에 따라서, 패시베이션막(PAS)과 평탄화막(OC) 중 어느 하나는 생략될 수 있다.

[0039] 평탄화막(OC) 상에 유기발광 다이오드(OLE)가 위치한다. 유기발광 다이오드(OLE)는, 서로 대향하는 제1 전극(E1)과 제2 전극(E2), 및 제1 전극(E1)과 제2 전극(E2) 사이에 개재되는 유기 화합물층(OL)을 포함한다. 제1 전극(E1)은 애노드일 수 있고, 제2 전극(E2)은 캐소드일 수 있다.

[0040] 보다 자세하게, 평탄화막(OC) 상에는 제1 전극(E1)이 위치한다. 제1 전극(E1)은 패시베이션막(PAS)과 평탄화막(OC)를 관통하는 콘택홀을 통해 박막 트랜지스터(T)의 드레인 전극(D)에 접속된다. 제1 전극(E1)은 반사층을 포함하여 반사 전극으로 기능할 수 있다. 반사층은 알루미늄(Al), 구리(Cu), 은(Ag), 니켈(Ni) 또는 이들의 합금으로 이루어질 수 있으며, 바람직하게는 APC(은/팔라듐/구리 합금)으로 이루어질 수 있다. 제1 전극(E1)은 반사층을 포함한 다층으로 이루어질 수 있다. 일 예로, 제1 전극(E1)은 ITO(Indium Tin Oxide)/APC/ITO로 이루어진 삼중층으로 형성될 수 있다. 이 경우, 하부 ITO는, 오버 코트층(OC)과 APC와의 접착 특성을 개선하기 위한 목적으로 형성될 수 있다.

[0041] 제1 전극(E1)이 형성된 기판(SUB) 상에 이웃하는 픽셀을 구획하는 뱅크층(BN)이 위치한다. 뱅크층(BN)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물로 이루어질 수 있다. 뱅크층(BN)에 의해 노출된 제1 전극(E1)의 중심부는 발광 영역으로 정의될 수 있다. 뱅크층(BN)은 제1 전극(E1)의 중심부를 노출하되 제1 전극(E1)의 측단을 덮도록 배치될 수 있다.

[0042] 제1 전극(E1) 상에 유기 화합물층(OL)이 위치한다. 유기 화합물층(OL)은 대응되는 서브 픽셀마다 분할되어 배치될 수 있고, 일체로 기판(SUB) 전면에 넓게 형성될 수도 있다. 유기 화합물층(OL)은 전자와 정공이 결합하여 발광하는 층으로, 발광층(Emission layer, EML)을 포함하고, 정공주입층(Hole injection layer, HIL), 정공수송층(Hole transport layer, HTL), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL) 중 어느 하나 이상을 더 포함할 수 있다.

[0043] 유기 화합물층(OL) 상에는, 제2 전극(E2)이 위치한다. 제2 전극(E2)은 픽셀들을 덮도록 기판(SUB)의 전면에 넓게 형성될 수 있다. 제2 전극(E2)은, ITO(Indium Tin Oxide) IZO(Indium Zinc Oxide)와 같은 투명 도전물질로 형성될 수 있고, 광이 투과될 수 있을 정도로 얇은 두께를 갖는 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag)

또는 이들의 합금으로 형성될 수 있다. 제2 전극(E2)은, 투과 전극으로 기능할 수 있다.

[0044] 유기 화합물층(OL)의 내부에서 생성된 광은, 다 방향으로 방사된다. 유기발광 다이오드(OLE)의 발광 효율을 높이기 위해서는, 방사하는 광의 진행 방향을 기 설정된 일 방향(이하, 지향 방향이라 함)으로 제어할 필요가 있다. 즉, 방사하는 광의 진행 방향을 제어하기 위해 유기 화합물층(OL)을 사이에 두고 투과 전극과 반사 전극을 대향 배치할 수 있다. 본 발명에서, 제1 전극(E1)은 반사 전극으로 기능하고, 제2 전극(E2)은 투과 전극으로 기능할 수 있다. 생성된 광 중 지향 방향으로 진행하는 일부 광은 투과 전극을 통과하여 표시장치의 외부로 방출된다. 다른 일부 광은 반사 전극을 통해 지향 방향으로 방향이 전환된 후 투과 전극을 통과하여 표시장치의 외부로 방출된다. 이와 같이, 반사 전극을 더 포함하는 경우, 최초 지향 방향으로 진행하지 않는 광들의 진행 방향을 지향 방향으로 전환할 수 있기 때문에, 광 효율이 개선될 수 있다.

[0045] 다만, 반사 전극으로 입사되는 광 중 일부는 반사 전극에 의해 지향 방향으로 반사되지 못하고, 소자 내부에 갇혀 소실될 수 있다. 이와 같이 소자 내부에 갇힌 광은 발광에 기여하지 못하기 때문에, 발광 효율을 저감시키는 큰 요인이 된다.

[0046] 좀 더 구체적으로, 도 5를 참조하면, 반사 전극(RE)은 반사층(102), 및 반사층(102)을 사이에 두고 대향하는 제1 투명 도전층(101) 및 제2 투명 도전층(103)을 포함한다. 유기 화합물층으로부터 생성된 광 중 일부(IL)는 반사 전극(RE)을 향하여 진행한다. 반사 전극(RE)으로 입사된 광 중 일부(RL)는 반사층(102)에 의해 반사되어, 진행 방향이 지향 방향으로 전환될 수 있다. 반사 전극(RE)으로 입사된 광 중 다른 일부(TL)는, 반사층(102)에 표면 플라즈몬(Surface Plasmon)으로서 흡수되거나 그 표면에 속박된 채 평평(flat)한 표면을 따라 전파되다가 소실될 수 있다. 표면 플라즈몬은, 금속막과 비 금속막의 계면에서 발생하여 그 계면을 따라 진행하는 표면 전자기파로, 금속막에 입사된 광의 특정 파장과 금속막 내 자유전자의 파장의 위상이 서로 일치할 때 금속막의 표면에서 일어나는 전자들의 집단적인 진동(charge density oscillation)에 따른 것으로 알려져 있다. 이와 같은 표면 플라즈몬에 의해, 유기 화합물층으로부터 발생된 광 중 일부(TL)가 소자 내부에 갇힘으로써 발광 효율이 현저히 저하될 수 있는 바, 상기 광을 효과적으로 추출하기 위한 방안이 요구된다.

[0047] 도 6을 참조하면, 본 발명의 바람직한 실시예에 따른 유기발광 다이오드 표시장치는 제1 전극(E1), 제2 전극 및 제1 전극(E1)과 제2 전극 사이에 개재된 유기 화합물층을 포함한다. 제1 전극(E1)은 반사 전극이며, 제2 전극은 투과 전극이다. 제1 전극(E1)은 애노드이고, 제2 전극은 캐소드일 수 있으나, 이에 한정되는 것은 아니다.

[0048] 제1 전극(E1)은, 서로 대향하는 제1 투명 도전층(201)과 제2 투명 도전층(203), 및 제1 투명 도전층(201)과 제2 투명 도전층(203) 사이에 개재되는 반사층(202)을 포함한다. 반사층(202)은 다수의 그레인(GR)(grain)들로 구성될 수 있다. 제1 투명 도전층(201) 및 제2 투명 도전층(203)은 비금속 물질을 포함한다. 예를 들어, 제1 투명 도전층(201) 및 제2 투명 도전층(203)은 ITO(Indium Tin Oxide)와 같은 투명 도전 물질로 형성될 수 있다.

[0049] 그레인(GR)들은 금속 물질을 포함한다. 그레인(GR)들은 반사 물질을 포함하여 반사층(202)으로 기능한다. 반사 물질은 알루미늄(Al), 구리(Cu), 은(Ag), 니켈(Ni) 또는 이들의 합금일 수 있으며, 바람직하게는, 은 또는 APC(은/팔라듐/구리 합금)일 수 있다.

[0050] 그레인(GR)들은 제1 투명 도전층(201)과 제2 투명 도전층(203) 사이에서, 제1 투명 도전층(201) 및 제2 투명 도전층(203)과 대응되는 영역에 분산되어 위치할 수 있다. 그레인(GR)들 중 적어도 어느 하나와 다른 하나는 상이한 형상을 가질 수 있다. 그레인(GR)들 중 적어도 어느 하나와 다른 하나는 상이한 폭 및/또는 높이를 가질 수 있다. 또한, 이웃하는 그레인(GR)들은 적어도 일 영역에서 이격되어 배치될 수 있고, 그레인(GR) 사이의 이격 간격은 위치에 따라 상이할 수 있다.

[0051] 일 예로, 도 6의 (b)를 참조하면, 이웃하는 제1 그레인(GR1), 제2 그레인(GR2), 제3 그레인(GR3)은 서로 이격되어 위치할 수 있다. 이웃하는 제1 그레인(GR1)과 제2 그레인(GR2)사이의 이격 간격(D1)과, 이웃하는 제2 그레인(GR2)과 제2 그레인(GR3)사이의 이격 간격(D2)은, 상이할 수 있다. 다른 예로, 도 6의 (c)를 참조하면, 이웃하는 제1 그레인(GR1)과 제2 그레인(GR2)을 잇는 제1 선분(L1)과, 이웃하는 제2 그레인(GR2)과 제3 그레인(GR3)을 잇는 제2 선분(L2)과, 이웃하는 제3 그레인(GR3)과 제1 그레인(GR1)을 잇는 제3 선분(L3)을 가정할 때, 제1 선분(L1)과 제2 선분(L2)이 이루는 제1 각도(Θ1)와, 제2 선분(L2)과 제3 선분(L3)이 이루는 제2 각도(Θ2)와, 제3 선분(L3)과 제1 선분(L1)이 이루는 제3 각도(Θ3) 중 적어도 어느 하나와 다른 하나는 상이할 수 있다.

[0052] 본 발명에서는 반사층(202)이 반사 물질을 포함하는 그레인(GR)들로 구성되기 때문에, 제1 전극(E1)을 구성하는 반사층(202)은 종래와 달리 불규칙한 표면 상태를 가질 수 있다. 그레인(GR)들은 표면 플라즈몬에 의해 광 추출에 기여하지 못했던 광을 산란시켜 외부로 추출하는 기능을 할 수 있다. 즉, 본 발명의 바람직한 실시예는, 그레인(GR)들을 이용하여 반사층(202)을 구성함으로써, 유기 화합물층으로부터 제공된 광이 갇히지 않고 취출되도록 유도할 수 있다.

[0053] 또한, 반사층(202) 상에 배치되는 제2 투명 도전층(203)은, 그레인(GR)들의 계면을 따라 형성되어, 그 하부 표면이 굴곡을 갖는다. 제2 투명 도전층(203)의 하부 표면에 형성된 굴곡은 표면 플라즈몬에 의해 광 추출에 기여하지 못했던 광을 산란시켜 외부로 추출하는 기능을 할 수 있다. 즉, 본 발명의 바람직한 실시예는, 제2 투명 도전층(203)의 하부 표면에 형성된 굴곡을 이용하여 반사층(202)을 구성함으로써, 유기 화합물층으로부터 제공된 광이 갇히지 않고 취출되도록 유도할 수 있다. 본 발명의 바람직한 실시예에 따른 구조는 상부 발광(Top Emission) 방식의 유기발광 다이오드 표시장치에서 더 효과적일 수 있다.

[0054] 이하, 비교 실험을 통해, 본 발명에 의한 반사 전극의 광 추출 효과를 설명한다. 하기에 개시되는 실험은 본 발명의 일 예일 뿐 본 발명이 하기의 실험예에 한정되는 것은 아니다. 도 7은 비교예 및 실험예에 따른 결과값으로, 광 추출 효율의 개선 여부를 확인하기 위한 것이다.

[0055] 비교예에 따른 반사 전극은, 평평한 표면 상태를 갖는 반사층(APC)을 포함한다. 실험예에 따른 반사 전극은, 그레인 형태로 구비되어 불규칙한 표면 상태를 갖는 반사층(APC)을 포함한다. 비교예 및 실험예에 따른 반사 전극 모두 APC를 50Å의 두께로 도포하여 반사층을 구현하였으며, 실험예는 여기에 열처리를 더 하여 반사층을 그레인 형태로 형성하였다는 점에서 비교예와 차이를 갖는다. 즉, 실험예에서 열처리 공정이 추가되는 것 외에, 실험예 및 비교예에서 반사 전극을 형성하기 위한 공정 조건은 동일하다.

[0056] 실험을 통해, 실험예의 광 효율은, 비교예 대비 향상되었음을 알 수 있었고, 또한, 실험예의 색좌표는, 비교예 대비 크게 틀어지지 않아, 광 효율을 개선하면서도 타겟이 되는 색좌표를 만족시킬 수 있음을 알 수 있었다.

[0057] 도 7을 참조하면, 비교예 및 실험예에 따른 측정 결과를 나타낸 도 7을 참조하면, 가시광 파장 대에서의 광 추출 효율이 효과적으로 개선되었음을 알 수 있다(도 7의 (a)). 또한, 시야각 내 모든 범위에서 광 효율 개선되었음을 알 수 있다(도 7의 (b)).

[0058] 이하, 도 8a 내지 도 8d, 도 9 및 도 10을 참조하여, 본 발명의 바람직한 실시예에 따른 제1 전극(E1)을 형성하는 공정을 설명한다. 도 8a 내지 도 8d는 본 발명의 바람직한 실시예에 따른 제1 전극의 제조 방법을 시계열적으로 나타낸 도면들이다. 도 9 및 도 10은 본 발명의 효과를 설명하기 위한 도면들이다. 본 발명에 따른 제조 방법을 설명함에 있어서, 단계를 구분하고 있으나, 이는 설명의 편의를 위한 것으로, 각 단계들이 더 세분화될 수 있음에 주의하여야 한다.

[0059] 도 8a를 참조하면, 투명 도전 물질을 도포하여, 제1 투명 도전층(201)을 형성한다. 투명 도전 물질은 ITO(Indium Tin Oxide)일 수 있다. 제1 투명 도전층(201)은 박막 트랜지스터(T, 도 4)를 덮는 평탄화막(T, 도 4) 상에 배치될 수 있고, 평탄화막(T, 도 4)을 관통하는 콘택홀을 통해 박막 트랜지스터와 직접 접촉될 수 있다.

[0060] 도 8b 및 도 8c를 참조하면, 제1 투명 도전층(201) 상에 반사 도전 물질(RM)을 도포하고, 반사 도전 물질(RM)을 열처리하여 반사층(202)을 형성한다. 반사 도전 물질(RM)은 APC(은/팔라듐/구리 합금)일 수 있다. 반사 도전 물질(RM)은 열처리되어 제1 투명 도전층(201) 상에서 그레인(GR) 형태로 잔류한다. 제1 투명 도전층(201) 상에서 복수의 그레인(GR)들이 나열된 형태로 구성되는 반사층(202)은, 그 상부 표면이 소정의 거칠기(roughness)를 갖는다. 본 발명의 바람직한 실시예는, 제1 투명 도전층(201) 상에 불규칙한 표면을 갖는 반사층(202)을 구비함으로써, 표면 플라즈몬에 의해 평평(flat)한 표면을 따라 전파되어 소실될 수 있는 광을 지향 방향으로 용이하게 취출할 수 있다.

[0061] 본 발명의 바람직한 실시예에서는, 광을 취출하기 위한 별도의 패턴을 형성하기 위해 마스크 공정 등의 추가 공정을 진행할 필요가 없다. 공정 단계가 복잡한 마스크 공정 등을 수행할 필요가 없기 때문에, 공정 불량을 현저히 줄일 수 있어 수율을 현저히 개선 시킬 수 있는 이점이 있다.

[0062] 또한, 높은 PPI(Pixel Per Inch)를 갖는 고 해상도 표시장치에서는 픽셀의 크기가 상대적으로 줄어들기 때문에, 픽셀들 내에 각각 할당되는 제1 전극(E1)의 크기 또한 작아질 수밖에 없다. 이 경우, 단순 패턴 공정을 이용하여 광 취출 패턴을 미세하게 형성하는 데에는 한계가 있다. 본 발명의 바람직한 실시예는, 열처리 만으로 광

취출을 위한 그레인(GR)들을 형성할 수 있기 때문에, 마스크 공정 등 다른 공정을 통해 형성할 수 없는 미세 패턴을 용이하게 형성할 수 있는 이점을 갖는다.

[0063] 반사층(202)을 구성하는 그레인(GR)들을 형성하기 위한 열처리 공정은 200℃ 이상의 온도에서 진행함이 바람직할 수 있으나, 이에 한정되는 것은 아니다. 반사 도전 물질(RM)을 열처리를 통해 성형 가공하여 그레인(GR)들을 형성하기 위해, 공정 시간 및 공정 물질 등의 공정 조건은 적절히 선택될 수 있다.

[0064] 도 9를 더 참조하면, 이웃하는 그레인(GR)들은 소정 간격(D) 이격되어 배치될 수 있다. 이는, 그레인(GR)들이 제1 투명 도전층(201) 상에서 미립자 형태로 분포됨에 따라, 반사층(202)의 일부 영역에서 공극이 형성될 수 있음을 의미한다. 이웃하는 그레인(GR)들이 상호 접촉되지 않고 소정 간격(D) 이격됨에 따라, 반사층(202)의 표면에서 반사되지 못하고 갇힌 광이 산란될 수 있는 계면의 표면적이 증가할 수 있다. 이에 따라, 본 발명의 바람직한 실시예는 광 취출 효율이 현저히 개선된 소자를 형성할 수 있는 이점을 갖는다.

[0065] 이웃하는 그레인(GR)들 사이의 간격(D)은 150Å 내지 600Å 인 것이 바람직하다. 도 10을 더 참조하면, 그레인(GR)의 최대 폭(W)이 150Å 내지 600Å 범위에 있을 때, 광 추출 효율이 개선됨을 알 수 있다.

[0066] 이웃하는 그레인(GR)들 사이의 간격(D)이 600Å를 초과하여 특정 위치에서 큰 공극이 형성되면, 이후 형성될 제2 투명 도전층(203)이 공극에 의해 균일하게 형성되지 않을 수 있다. 다시 말해, 제2 투명 도전층(203)이 반사층(202) 상에서 평평한 상부 표면 상태를 유지하지 못하고, 공극에 의해 단차를 가질 수 있다. 이 경우, 이후 형성될 유기 화합물층이 상기 특정 위치에서 제2 투명 도전층(203)의 단차에 의해 얇게 형성될 수 있고, 유기 화합물층이 얇게 형성된 부분에서 전류가 집중됨에 따라, 유기 화합물층을 사이에 두고 대향 배치되는 제1 전극(E1)과 제2 전극이 단락(short)되는 불량이 발생할 수 있다. 따라서, 이웃하는 그레인(GR)들 사이의 간격(D)은 600Å 이하로 설정되는 것이 바람직하다.

[0067] 본 발명의 실시예는 픽셀 별로 그레인(GR)들 사이의 간격(D) 범위를 달리 설정할 수 있다. 즉, 픽셀은 서로 다른 색의 광을 방출하는 제1 픽셀과 제2 픽셀을 포함할 수 있고, 제1 픽셀에 할당된 반사 전극의 그레인(GR)들 사이의 간격(D) 범위와, 제2 픽셀에 할당된 반사 전극의 그레인(GR)들 사이의 간격(D) 범위는, 상이하게 설정될 수 있다.

[0068] 예를 들어, 적색(R) 픽셀에 구비되는 그레인들(GR) 사이의 간격(D) 값을 산출하였을 때, 그 평균 값의 범위는, 350Å 내지 550Å 범위로 설정될 수 있고, 바람직하게는 380Å 내지 450Å 범위로 설정될 수 있다. 녹색(G) 픽셀에 구비되는 그레인(GR)들 사이의 간격(D) 값을 산출하였을 때, 그 평균 값의 범위는, 200Å 내지 400Å 범위로 설정될 수 있고, 바람직하게는 280Å 내지 380Å 범위로 설정될 수 있다. 청색(B) 픽셀에 구비되는 그레인(GR)들 사이의 간격(D) 값을 산출하였을 때, 그 평균 값의 범위는, 150Å 내지 350Å 범위로 설정될 수 있고, 바람직하게는 230Å 내지 280Å 범위로 설정될 수 있다.

[0069] 그레인(GR)들 사이의 간격(D)은 열처리 전 제1 투명 도전층(201) 상에 도포되는 반사 도전 물질(RM)의 두께에 의해 제어될 수 있다. 구체적으로, 반사 도전 물질(RM)이 소정 두께 이상으로 도포되는 경우, 응집(aggregation)이 발생하여 열처리 이후 반사층(202)에 큰 공극이 다수 형성될 수 있다. 전술한 바와 같이, 큰 공극은 제1 전극(E1)과 제2 전극(E2) 사이의 쇼트를 유발시킬 수 있는 바, 제1 투명 도전층(201) 상에 도포되는 반사 도전 물질(RM)의 두께는 50Å 내지 200Å 범위 내로 선택되는 것이 바람직하다. 열처리 전 반사 도전 물질(RM)의 두께는, 열처리 후 그레인(GR)들의 높이(H)를 결정한다. 따라서, 전술한 바와 같이 큰 공극이 형성되는 것을 방지하기 위해, 그레인(GR)의 높이(H)는 50Å 내지 200Å 범위 내로 선택되는 것이 바람직하다.

[0070] 도 8d를 참조하면, 반사층(202)이 형성된 기판 상에 투명 도전 물질을 도포하여, 제2 투명 도전층(203)을 형성한다. 투명 도전 물질은 ITO(Indium Tin Oxide)일 수 있다.

[0071] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양하게 변경 및 수정할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

부호의 설명

[0072] SUB : 기판 T : 트랜지스터

OLE : 유기발광 다이오드 E1 : 제1 전극

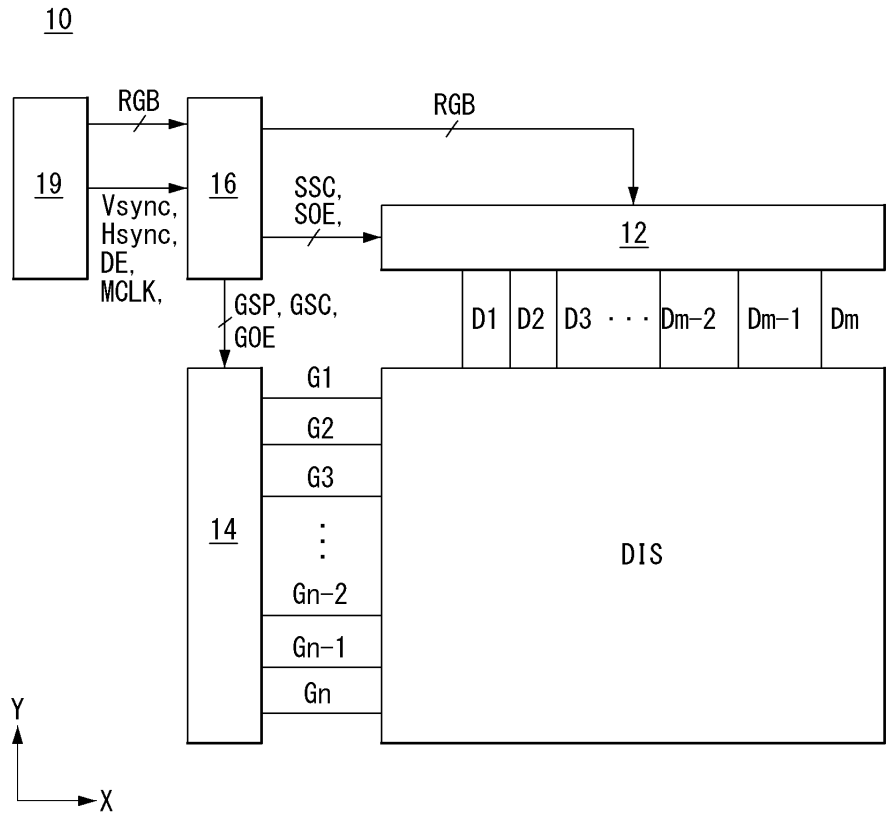
E2 : 제2 전극 OL : 유기 화합물층

201 : 제1 투명 도전층　　202 : 반사층

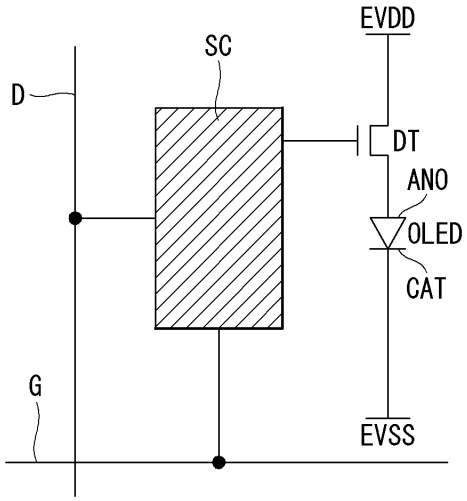
203 : 제2 투명 도전층　　GR : 그레인

도면

도면1

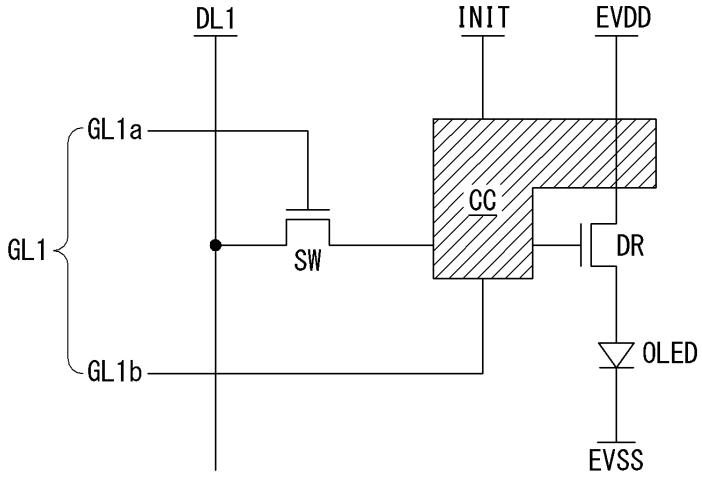


도면2

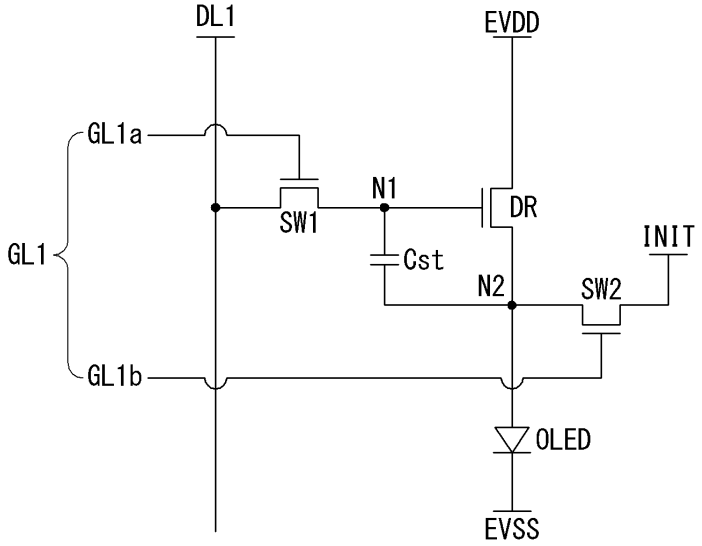


도면3

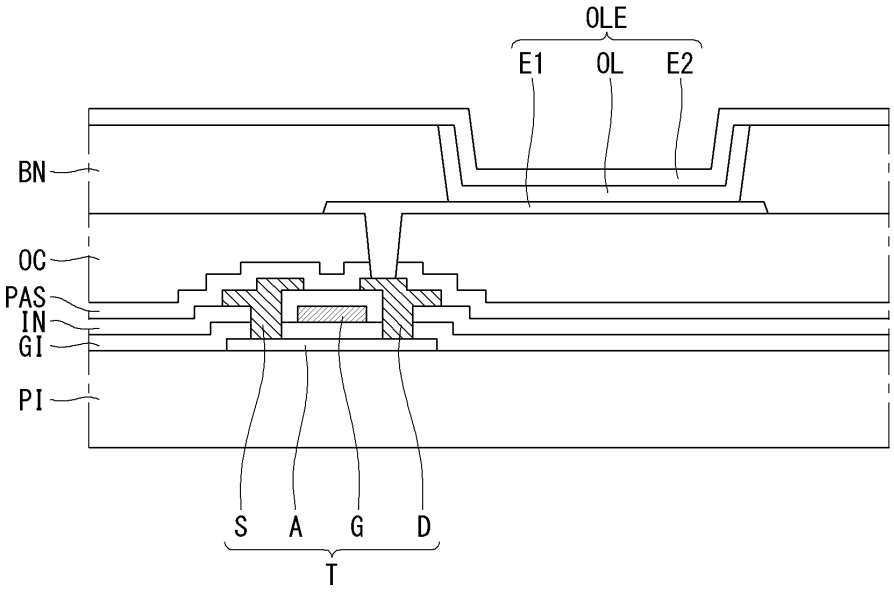
(a)


DL1
INIT
EVDD
GL1a
GL1
GL1b
SW
CC
DR
OLED
EVSS

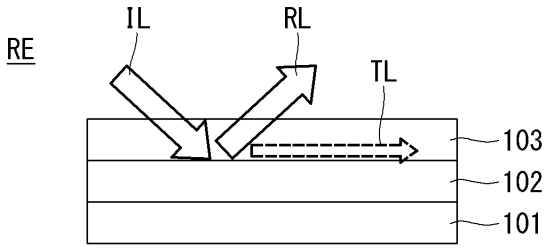
(b)


DL1
EVDD
GL1a
GL1
GL1b
SW1
N1
DR
Cst
N2
SW2
INIT
OLED
EVSS

도면4

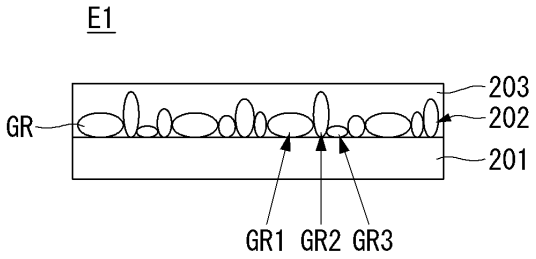


도면5

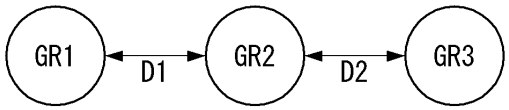


도면6

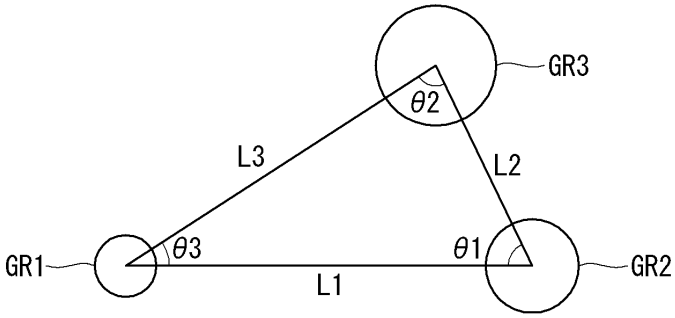
(a)


E1
GR
203
202
201
GR1
GR2
GR3

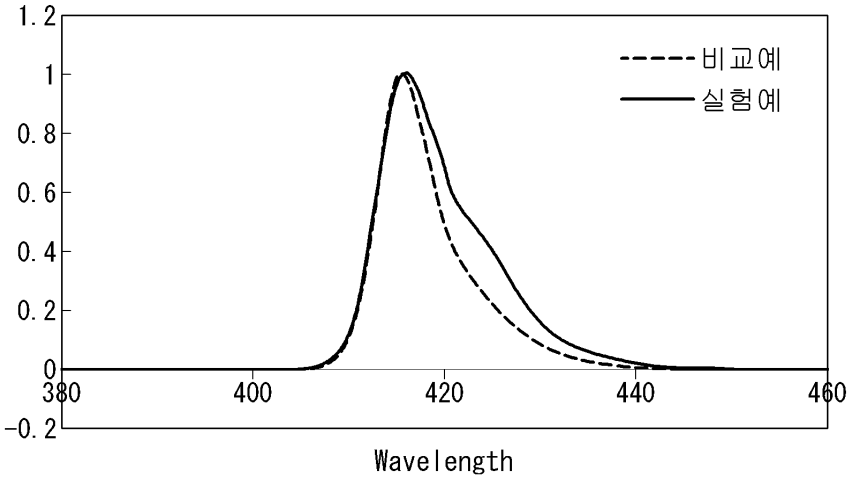
(b)


GR1
D1
GR2
D2
GR3

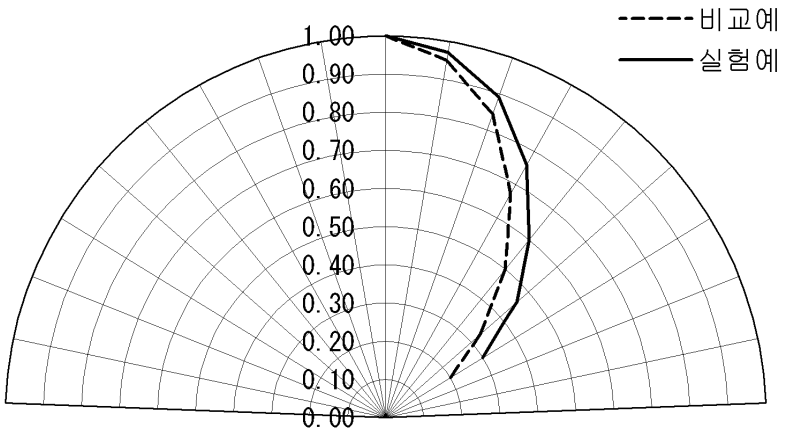
(c)


GR3
θ2
L3
L2
GR1
θ3
θ1
GR2
L1

도면7

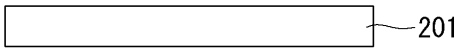


(a)

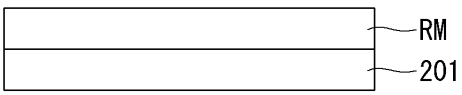


(b)

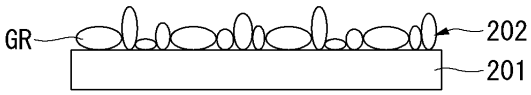
도면8a



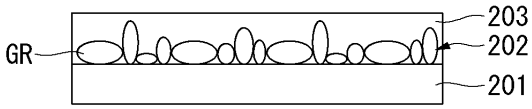
도면8b



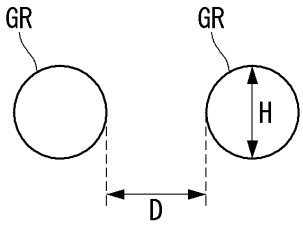
도면8c



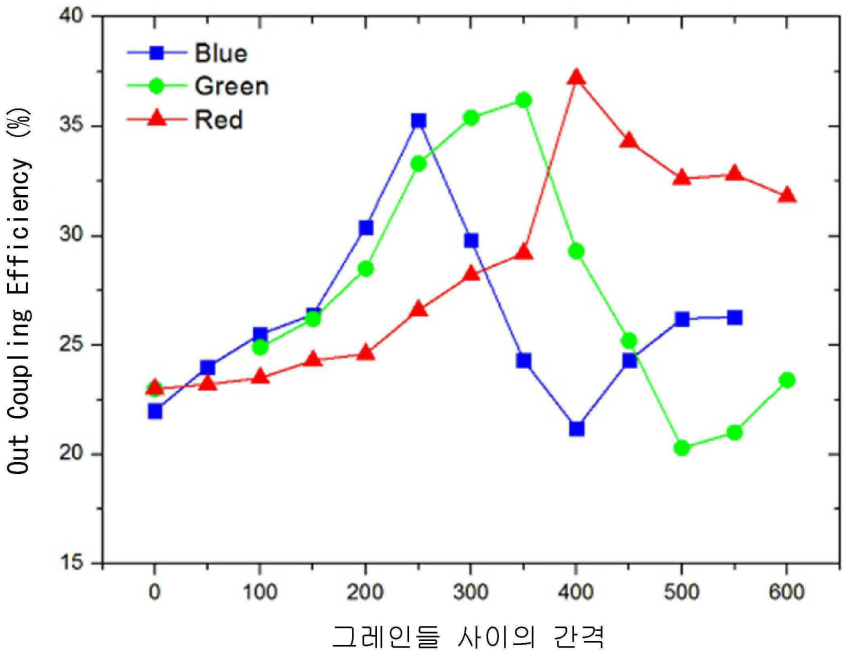
도면8d



도면9



도면10



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제3항

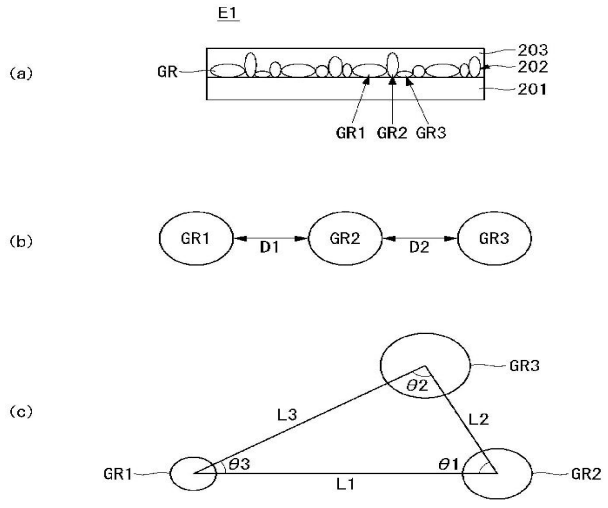
【변경전】

상기 이웃하는 그레인들의

【변경후】

이웃하는 상기 그레인들의

专利名称(译)	一种有机发光二极管显示装置，包括反射电极，制造该反射电极的方法和反射电极		
公开(公告)号	KR101977233B1	公开(公告)日	2019-08-28
申请号	KR1020170128232	申请日	2017-09-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	유동희 박태한 이경훈		
发明人	유동희 박태한 이경훈		
IPC分类号	H01L51/52 H01L27/32 H01L51/56		
CPC分类号	H01L51/5203 H01L27/3211 H01L51/56		
审查员(译)	Yiwoori		
其他公开文献	KR1020190038144A		
外部链接	Espacenet		

摘要(译)

公开了一种反射电极，制造该反射电极的方法以及包括该反射电极的有机发光二极管显示器。 反射电极包括由透明导电材料形成的第一透明导电层，设置在第一透明导电层上并包括由反射材料形成的多个晶粒的反射层，以及设置在反射层上的第二透明导电层和 由透明导电材料形成。相邻的晶粒彼此隔开。