



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년07월26일
(11) 등록번호 10-1881462
(24) 등록일자 2018년07월18일

(51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) H05B 33/06 (2006.01)
(21) 출원번호 10-2011-0011910
(22) 출원일자 2011년02월10일
심사청구일자 2016년02월11일
(65) 공개번호 10-2012-0091855
(43) 공개일자 2012년08월20일
(56) 선행기술조사문헌
KR1020060059067 A*
(뒷면에 계속)

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
박중현
경기도 용인시 기흥구 농서동 삼성 모바일 디스플레이
유춘기
경기도 용인시 기흥구 농서동 삼성 모바일 디스플레이
(뒷면에 계속)
(74) 대리인
특허법인가산

전체 청구항 수 : 총 24 항

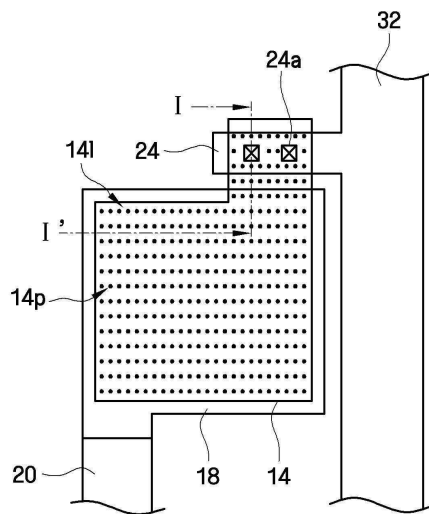
심사관 : 고연화

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

유기 발광 표시 장치가 제공된다. 본 발명에 따른 유기 발광 표시 장치는 기판, 기판 상에 형성된 반도체층, 반도체층 상부에 형성된 절연막, 절연막 상부에 형성된 도전층, 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하되, 도전층의 일 단부와 반도체층의 돌기 라인이 평행하게 형성된다.

대표도 - 도1



(72) 발명자

박선

경기도 용인시 기흥구 농서동 삼성 모바일 디스플레이

이율규

경기도 용인시 기흥구 농서동 삼성 모바일 디스플레이

김대우

경기도 용인시 기흥구 농서동 삼성 모바일 디스플레이

(56) 선행기술조사문헌

KR1020080048121 A*

KR1020100051485 A

KR1020100049384 A

US20060134822 A1

US20050247928 A1

US20110266542 A1

US20100060148 A1

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

기관;

상기 기관 상에 형성된 반도체층;

상기 반도체층 상부에 형성된 절연막;

상기 절연막 상부에 형성된 도전층;

상기 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하되, 상기 도전층의 일 단부와 상기 반도체층의 돌기 라인이 평행하게 형성되고,

상기 복수의 돌기 라인 중 상기 도전층과 오버랩되지 않는 적어도 하나의 돌기 라인을 포함하고,

상기 오버랩되지 않는 적어도 하나의 돌기 라인은 상기 도전층의 적어도 하나의 외곽 라인과 평행하게 연장되는 유기 전계 발광 장치.

청구항 2

제1 항에 있어서,

상기 반도체층과 전기적으로 연결되는 배선을 포함하는 유기 전계 발광 장치.

청구항 3

제1 항에 있어서,

제2 방향으로 연장되어 형성된 배선을 더 포함하며, 상기 배선은 상기 반도체층의 연장부와 콘택되어 전기적으로 연결되는 유기 전계 발광 장치.

청구항 4

제3 항에 있어서,

상기 배선은 상기 제1 방향으로 돌출된 확장부를 포함하고,

상기 반도체층의 연장부는 상기 배선의 확장부와 적어도 하나의 콘택을 통해 전기적으로 연결된 유기 전계 발광 장치.

청구항 5

제1 항에 있어서,

상기 기관은 캐패시터 영역을 포함하고, 상기 반도체층은 상기 캐패시터 영역 상에 위치하는 유기 전계 발광 장치.

청구항 6

제1 항에 있어서,

상기 도전층은 투명 전극인 유기 전계 발광 장치.

청구항 7

제1 항에 있어서,

상기 각 돌기 라인은 복수의 돌기를 포함하고,

상기 복수의 돌기는 상기 제1 방향을 따라 일렬로 배치된 유기 전계 발광 장치.

청구항 8

제2 항에 있어서,

상기 배선과 상기 도전층은 서로 이격되어 오버랩되지 않고,

상기 복수의 돌기 라인 중 적어도 하나는 서로 이격배치된 상기 배선과 상기 도전층 사이에 배치되는 유기 전계 발광 장치.

청구항 9

제4 항에 있어서,

상기 확장부가 돌출된 방향과 상기 복수의 돌기 라인이 연장된 방향은 서로 평행하는 유기 전계 발광 장치.

청구항 10

제2 항에 있어서,

상기 복수의 돌기 라인 중 적어도 하나의 돌기 라인은 상기 도전층 및 상기 배선과 오버랩되지 않고, 상기 배선에 인접하는 상기 도전층의 외곽 라인과 평행하여 연장되는 유기 전계 발광 장치.

청구항 11

제1 항에 있어서,

제2 방향으로 연장되고, 상기 반도체층과 전기적으로 연결된 배선을 더 포함하되,

상기 제1 방향은 상기 제2 방향을 기준으로 틸트(tilt)된 유기 전계 발광 장치.

청구항 12

제11 항에 있어서,

상기 배선은 상기 배선으로부터 수직으로 돌출되고, 상기 반도체층과 오버랩된 확장부를 포함하는 유기 전계 발광 장치.

청구항 13

제11 항에 있어서,

상기 도전층은 상기 복수의 돌기 라인 중 적어도 하나의 돌기 라인과 오버랩되지 않고, 상기 배선에 인접하는 상기 도전층의 외곽 라인의 일부는, 틸트된 상기 제1 방향과 평행하는 유기 전계 발광 장치.

청구항 14

삭제

청구항 15

캐패시터 영역을 포함하는 기관;

상기 캐패시터 영역의 상기 기관 상부에 위치하는 반도체층;

상기 반도체층 상부에 형성된 절연막;

상기 캐패시터 영역의 상기 절연막 상부에 형성되는 투명 전극; 및

상기 반도체층과 전기적으로 연결된 배선을 포함하되,

상기 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하고,

상기 반도체층의 일부는 상기 배선 상에 오버랩되어 배치되되, 상기 복수의 돌기 라인은 상기 투명 전극을 관통

하여 연장되지 않는 유기 전계 발광 장치.

청구항 16

삭제

청구항 17

제15 항에 있어서,

상기 각 돌기 라인은 복수의 돌기를 포함하고,

상기 복수의 돌기는 상기 제1 방향을 따라 일렬로 배치된 유기 전계 발광 장치.

청구항 18

제15 항에 있어서,

상기 배선은 상기 제1 방향과 다른 제2 방향으로 연장되고, 상기 배선으로부터 상기 제1 방향으로 돌출되어 상기 반도체층과 전기적으로 연결된 확장부를 포함하되,

상기 확장부와 상기 투명 전극은 서로 이격되어 오버랩되지 않고,

상기 복수의 돌기 라인 중 적어도 하나는 서로 이격배치된 상기 확장부와 상기 투명 전극 사이에 배치되는 유기 전계 발광 장치.

청구항 19

제15 항에 있어서,

상기 복수의 돌기 라인 중 적어도 하나의 돌기 라인은 상기 투명 전극 및 상기 배선과 오버랩되지 않는 유기 전계 발광 장치.

청구항 20

제19 항에 있어서,

상기 복수의 돌기 라인 중 상기 투명 전극 및 상기 배선과 오버랩되지 않는 적어도 하나의 돌기 라인은,

상기 투명 전극의 적어도 하나의 외곽 라인과 평행하게 연장되는 유기 전계 발광 장치.

청구항 21

캐패시터 영역을 포함하는 기판;

상기 캐패시터 영역의 상기 기판 상부에 위치하는 반도체층;

상기 반도체층 상부에 형성되는 절연막;

상기 캐패시터 영역의 상기 절연막 상부에 형성되는 투명 전극; 및

상기 반도체층과 전기적으로 연결된 배선을 포함하되,

상기 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하고,

상기 배선은 상기 제1 방향과 다른 제2 방향으로 연장되되, 상기 제1 방향은 상기 제2 방향을 기준으로 틸트된 유기 전계 발광 장치.

청구항 22

제17 항에 있어서,

상기 투명 전극의 일 단부와 상기 반도체층의 돌기 라인은 평행하게 형성된 유기 전계 발광 장치.

청구항 23

제21 항에 있어서,
상기 각 돌기 라인은 복수의 돌기를 포함하고,
상기 복수의 돌기는 상기 제1 방향을 따라 일렬로 배치된 유기 전계 발광 장치.

청구항 24

제21 항에 있어서,
상기 배선과 상기 투명 전극은 서로 이격되어 오버랩되지 않고,
상기 복수의 돌기 라인 중 적어도 하나는 서로 이격배치된 상기 배선과 상기 투명 전극 사이에 배치되는 유기 전계 발광 장치.

청구항 25

제21 항에 있어서,
상기 투명 전극은 상기 복수의 돌기 라인 중 적어도 하나의 돌기 라인과 오버랩되지 않는 유기 전계 발광 장치.

청구항 26

제25 항에 있어서,
상기 복수의 돌기 라인 중 상기 투명 전극과 오버랩되지 않는 적어도 하나의 돌기 라인은,
상기 투명 전극의 적어도 하나의 외곽 라인과 평행하게 연장되는 유기 전계 발광 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 더욱 상세하게는 반도체층에 복수의 돌기 라인이 형성된 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 정보통신 산업이 급격히 발달됨에 따라 표시 장치의 사용이 급증하고 있으며, 최근들어 저전력, 경량, 박형, 고 해상도의 조건을 만족할 수 있는 표시 장치가 요구되고 있다. 이러한 요구에 발맞추어 액정표시장치(Liquid Crystal Display)나 유기발광 특성을 이용하는 유기 발광 표시 장치(Organic Light Emitting Display)들이 개발되고 있다.

[0003] 유기 발광 표시 장치는 자체발광 특성을 갖는 차세대 표시 장치로서, 액정 표시 장치에 비해 시야각, 콘트라스트(contrast), 응답속도, 소비전력 등의 측면에서 우수한 특성을 가지며, 백라이트가 필요하지 않아 경량 및 박형으로 제작이 가능하다.

[0004] 유기 발광 표시 장치는 화소 영역과 비화소 영역을 제공하는 기판과, 밀봉(encapsulation)을 위해 기판과 대향되도록 배치되며 에폭시와 같은 밀봉제(sealant)에 의해 기판에 합착되는 용기 또는 기판으로 구성된다. 기판의 화소 영역에는 주사 라인(scan line) 및 데이터 라인(data line) 사이에 매트릭스 방식으로 연결되어 화소를 구성하는 다수의 발광 소자가 형성되고, 비화소 영역에는 화소 영역의 주사 라인 및 데이터 라인으로부터 연장된 주사 라인 및 데이터 라인, 유기발광 소자의 동작을 위한 전원전압 공급 라인 그리고 입력 패드를 통해 외부로부터 제공된 신호를 처리하여 주사 라인 및 데이터 라인으로 공급하는 주사 구동부 및 데이터 구동부가 형성된다.

발명의 내용

해결하려는 과제

[0005] 일반적으로, 결정화 공정을 이용하여 반도체층을 형성하는 경우, 캐패시터 상부 전극과 하부 전극의 쇼트 현상에 의해 암점 불량 현상이 발생하는 어려움이 있었다.

[0006] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0007] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판, 상기 기판 상에 형성된 반도체층, 상기 반도체층 상부에 형성된 절연막, 상기 절연막 상부에 형성된 도전층, 상기 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하되, 상기 도전층의 일 단부와 상기 반도체층의 돌기 라인이 평행하게 형성된다.

[0008] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 캐패시터 영역을 포함하는 기판, 상기 캐패시터 영역의 상기 기판 상부에 위치하는 반도체층, 상기 반도체층 상부에 형성된 절연막, 상기 캐패시터 영역의 상기 절연막 상부에 형성되는 투명 전극, 및 상기 반도체층과 전기적으로 연결된 배선을 포함하되, 상기 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하고, 상기 반도체층의 일부는 상기 배선 상에 오버랩되어 배치되되, 상기 복수의 돌기 라인은 상기 투명 전극을 관통하여 연장되지 않는다.

[0009] 상기 과제를 해결하기 위한 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치는 캐패시터 영역을 포함하는 기판, 상기 캐패시터 영역의 상기 기판 상부에 위치하는 반도체층, 상기 반도체층 상부에 형성되는 절연막, 상기 캐패시터 영역의 상기 절연막 상부에 형성되는 투명 전극, 및 상기 반도체층과 전기적으로 연결된 배선을 포함하되, 상기 반도체층은 제1 방향으로 연장된 복수의 돌기 라인을 포함하고, 상기 배선은 상기 제1 방향과 다른 제2 방향으로 연장되되, 상기 제1 방향은 상기 제2 방향을 기준으로 틸트된다.

[0010] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 평면도이다.

도 2는 도 1의 I-I' 선을 따라 절단한 단면도이다.

도 3은 본 발명의 다른 실시예에 따른 유기 전계 발광 장치를 설명하기 위한 평면도이다.

도 4는 본 발명의 일 실시예에 따른 유기 전계 발광 장치의 효과를 설명하기 위한 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0012] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 표시된 구성요소의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.

[0013] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭하며, "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.

[0014] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "이루어지다(made of)"는 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

[0015] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.

[0016] 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라

서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.

- [0017] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0018] 이하, 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대해 설명한다. 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 설명하기 위한 평면도이다. 도 2는 도 1의 I-I'선을 따라 절단한 단면도이다.
- [0019] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 기판(10)과, 기판(10) 상에 형성된 반도체층(14)과, 반도체층(14) 상부에 형성된 절연막(16)과, 절연막(16) 상부에 형성된 도전층(18)을 포함한다.
- [0020] 기판(10)은 SiO₂를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다. 기판(10)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재료 형성할 수도 있다. 기판(10)을 형성하는 플라스틱 재료는 절연성 유기물질일 수 있는데, 폴리에테르술폰(PES, polyethersulphone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르 이미드(PEI, polyetherimide), 폴리에틸렌 나프탈레이트(PEN, polyethylenen naphthalate), 폴리에틸렌 테레프탈레이트(PET, polyethyleneterephthalate), 폴리페닐렌 설파이드(polyphenylene sulfide: PPS), 폴리알릴레이트(polyallylate), 폴리이미드(polyimide), 폴리카보네이트(PC), 셀룰로오스 트리 아세테이트(TAC), 셀룰로오스 아세테이트 프로피오네이트(cellulose acetate propionate: CAP)로 이루어진 그룹으로부터 선택되는 유기물질일 수 있다.
- [0021] 또한, 도면으로 도시하지는 않았으나, 기판(10)은 유기발광층이 형성되어 실질적으로 발광하는 화소 영역, 박막 트랜지스터가 형성되는 트랜지스터 영역, 및 구동 전압을 일정하게 유지시키는 역할을 수행하는 캐패시터 영역을 포함할 수 있다. 도 1 및 도 2는 외부에서 인가된 구동 전압이 반도체층(14) 및 도전층(18)에 의해 일정하게 유지되는 캐패시터 영역을 도시하고 있다.
- [0022] 화상이 기판(10) 방향으로 구현되는 배면 발광형인 경우에 기판(10)은 투명한 재질로 형성될 수 있다. 또 다른 실시예에서, 화상이 기판(10)의 반대 방향으로 구현되는 전면 발광형인 경우에 기판(10)은 투명한 재질이 아닌 다른 물질로 형성될 수 있다. 이 경우 금속으로 기판(10)을 형성할 수 있다. 금속으로 기판(10)을 형성할 경우 기판(10)은 탄소, 철, 크롬, 망간, 니켈, 티타늄, 몰리브덴 및 스테인레스 스틸(SUS)로 이루어진 군으로부터 선택된 하나 이상을 포함할 수 있으나, 이에 한정되는 것은 아니다. 기판(10)은 금속 포일로 형성할 수 있다.
- [0023] 기판(10) 위에는 기판(10)의 평활성과 불순물의 침투를 차단하기 위한 버퍼층(12)이 더 형성될 수 있다. 상기 버퍼층(12)은 기판(10)의 전면(全面)에 제공되며, 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 실리콘 산질화막(SiO₂N_x)의 단일층 또는 이들의 복층일 수 있다.
- [0024] 버퍼층(12)이 형성된 기판(10) 상에는 반도체층(14)이 형성된다. 반도체층(14)은 실리콘(Si) 즉, 비정질 실리콘(a-Si)으로 구성될 수 있으며, 또는 폴리 실리콘(p-Si)으로도 구성될 수 있다. 그 외에도 게르마늄(Ge), 갈륨인(GaP), 갈륨비소(GaAs), 알루미늄비소(AlAs) 등으로 구성될 수 있으나, 이에 한정되는 것은 아니다.
- [0025] 또한, 반도체층(14)은 SOI(Silicon on Insulator)기판의 n형 불순물을 저농도로 확산시킨 실리콘 반도체층일 수 있으며, 그 외에도 반도체층(14)은 비정질 실리콘의 일부를 P형 또는 N형 불순물로 도핑한 형태일 수 있다. 도면에 도시된 바와 같이, 반도체층(14)은 기판(10)의 트랜지스터 영역과 캐패시터 영역 상에 형성될 수 있다. 상술한 바와 같이, 캐패시터 영역 상에 형성된 반도체층(14)은 상부의 도전층(18)과 함께 캐패시터를 구성할 수 있다. 도전층(18)은 예를 들어, 투명 전극일 수 있다. 이하에서는, 도전층(18)이 투명 전극인 경우를 예시적으로 설명하나, 투명 전극에 한정되지 않음은 물론이다.
- [0026] 도면에 도시된 바와 같이, 반도체층(14)은 제1 방향으로 연장된 복수의 돌기 라인(141)을 포함한다. 이 때, 도전층(18)의 일 단부와 반도체층(14)의 돌기 라인(141)은 평행하게 형성된다. 여기서, 도전층(18)의 일 단부와 반도체층(14)의 돌기 라인(141)이 평행하게 형성된다는 것은, 도 1의 평면도에 도시된 바와 같이, 반도체층(14)의 돌기 라인(141)이 도전층(18)의 어느 하나의 외곽 라인을 따라 형성되는 것을 의미할 수 있다. 또는, 도 2의 단면도에 도시된 바와 같이, 반도체층(14)의 돌기 라인(141)이 도전층(18)의 단차부에 의해 정의된 라인(L1)과 평행하게 연장되어 형성되는 것을 의미할 수 있다.

- [0027] 나아가, 각 돌기 라인(141)은 투명 전극(18)을 관통하여 연장되지 않는다. 여기서, 각 돌기 라인(141)이 투명 전극(18)을 관통하여 연장되지 않는다는 것은, 도 1에 도시된 바와 같이, 투명 전극(18) 하부에 배치된 반도체층(14)의 상부 표면에는 복수의 돌기(14p)가 일정한 방향을 따라 일렬로 배치되며, 각 열로 배치된 복수의 돌기(14p)는 각각의 돌기 라인(141)을 형성할 수 있다. 즉, 복수의 돌기 라인(141)은 제1 방향으로 연장되며 서로 평행하게 연장될 수 있다.
- [0028] 나아가, 평면도 상의 관점에서 일정한 방향으로 연장되는 각 돌기 라인(141)이 투명 전극(18)이 정의된 영역을 통과하지 않는다. 다시 말하면, 도 1에 도시된 바와 같이, 하나의 돌기 라인(141)에 포함된 복수의 돌기(14p) 중 일부는 투명 전극(18)과 오버랩되고, 나머지 일부는 투명 전극(18)과 오버랩되지 않는 것이 아니고, 하나의 돌기 라인(141)에 포함된 복수의 돌기(14p) 모두가 투명 전극(18)과 오버랩되어 형성되거나 오버랩되지 않는 것을 의미할 수 있다.
- [0029] 이 때, 캐패시터 영역에 형성된 반도체층(14)은 상부의 투명 전극(18)과 캐패시터를 구성하도록 전도체일 필요가 있으므로, 캐패시터 영역 상의 반도체층(14)의 전 영역이 불순물로 도핑되어 도체의 성질을 띠는 구성을 가질 수 있다.
- [0030] 반도체층(14)의 상부에는 상기 반도체층(14)을 커버하며, 상기 반도체층(14)과 상부의 투명 전극(18)을 절연시키는 절연막(16)이 형성될 수 있다. 이 때, 절연막(16)은 예를 들어, 게이트 절연막(16)일 수 있다.
- [0031] 게이트 절연막(16)은 상기 버퍼층(12)과 마찬가지로 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 실리콘 산질화막(SiO_2N_x) 또는 이들의 다중층일 수 있다. 게이트 절연막(16)은 상기 버퍼층(12)과 동일한 물질로 형성될 수 있으며, 서로 다른 물질로 형성될 수도 있다.
- [0032] 게이트 절연막(16) 상부에는 투명 전극(18)이 형성될 수 있다. 캐패시터 영역(C)의 투명 전극(18)은 상술한 바와 같이 하부의 반도체층(14)과 캐패시터를 구성할 수 있으며, 상기 캐패시터로 인해 본 실시예에 다른 유기 발광 표시 장치의 구동 전압이 일정하게 유지될 수 있다.
- [0033] 투명 전극(18)은 투명 도전성 물질로 형성될 수 있다. 예를 들어, 투명 도전성 물질은 ITO (Indium Tin Oxide), IZO(Indium Zinc Oxide), 탄소나노튜브(Carbon Nano Tube), 전도성 폴리머(Conductive Polymer) 및 나노와이어(Nanowire) 중에서 하나 이상을 포함할 수 있다. 즉, 상기 투명 전극(18)은 상기 투명 도전성 물질 중 하나 이상을 혼합한 물질로 형성될 수 있다.
- [0034] 캐패시터 영역(C)에서 투명 전극(18)은 하부의 도체의 성질을 가지도록 도핑된 반도체층(14)과 함께 캐패시터를 구성할 수 있다. 나아가, 트랜지스터 영역에서 투명 전극(18)은 상부의 게이트 전극(20)과 함께 게이트 구동전압을 전달하는 역할을 수행할 수 있다. 화소 영역에서 투명 전극(18)은 트랜지스터 영역의 소오스 및 드레인 전극과 연결되어 구동전압을 인가받아서 유기발광층이 발광하도록 하는 화소부를 구성할 수 있다.
- [0035] 도면으로 도시하지 않았으나, 트랜지스터 영역의 투명 전극 상부에는 게이트 전극이 형성될 수 있으며, 게이트 전극은 게이트 신호를 인가하여 각 화소 별로 발광을 제어할 수 있다. 또한, 게이트 전극의 상부에는 층간 절연막(22)이 형성될 수 있으며, 층간 절연막(22)은 게이트 전극과 소오스 및 드레인 전극을 전기적으로 절연시키는 역할을 수행할 수 있다. 층간 절연막(22)은, 예를 들어, 무기 물질로 형성될 수 있다. 예를 들어, 버퍼층(12)과 마찬가지로 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 실리콘 산질화막(SiO_2N_x) 또는 이들의 다중층일 수 있다.
- [0036] 나아가, 도 1에 도시된 바와 같이, 제2 방향으로 연장되고 반도체층(14)과 전기적으로 연결된 배선(32)을 포함할 수 있다. 몇몇 실시예에서, 도면에 도시된 바와 같이, 배선(32)은 제1 방향으로 돌출된 확장부(24)를 포함하고, 확장부(24)는 반도체층(14)과 일부 오버랩되며 적어도 하나의 콘택(24a)을 통해 반도체층(14)과 전기적으로 연결될 수 있다.
- [0037] 더욱 구체적으로, 배선(32)은 복수의 돌기 라인(141)과 서로 다른 방향으로 연장될 수 있다. 도면에 도시된 바와 같이, 복수의 돌기 라인(141)과 배선(32)은 서로 수직 방향으로 연장될 수 있다. 즉, 복수의 돌기 라인(141)은 가로 방향으로 연장되고, 배선(32)은 세로 방향으로 연장되도록 형성될 수 있다.
- [0038] 이 때, 배선(32)은 배선(32)으로부터 돌출된 영역인 확장부(24)를 포함할 수 있다. 확장부(24)는 콘택(24a)을 통해 반도체층(14)과 전기적으로 연결되며, 배선(32)을 통해 인가된 외부 전압을 반도체층(14)으로 전달할 수 있다.
- [0039] 또한, 확장부(24)와 투명 전극(18)은 서로 이격되어 오버랩되지 않고, 복수의 돌기 라인(141) 중 적어도 하나는

서로 이격 배치된 확장부(24)와 투명 전극(18) 사이에 배치될 수 있다. 다시 말하면, 확장부(24)와 투명 전극(18)의 이격 공간에 적어도 하나의 돌기 라인(141)이 배치될 수 있다.

[0040] 이 때, 상기 적어도 하나의 돌기 라인(141)은 확장부(24) 뿐만 아니라 투명 전극(18)과 오버랩되지 않을 수 있다. 즉, 상기 적어도 하나의 돌기 라인(141)을 구성하는 복수의 돌기(14p)는 확장부(24)와도 오버랩되지 않고, 투명 전극(18)과도 오버랩되지 않는 것을 의미할 수 있다. 요컨대, 복수의 돌기 라인(141) 중 적어도 하나의 돌기 라인(141)은 투명 전극(18) 및 배선(32)과 오버랩되지 않고, 확장부(24)에 인접하는 투명 전극(18)의 외곽 라인(L1)과 평행하여 연장될 수 있다. 즉, 복수의 돌기 라인(141) 중 투명 전극(18)과 오버랩되지 않는 적어도 하나의 돌기 라인은 투명 전극(18)의 적어도 하나의 외곽 라인과 평행하게 연장될 수 있다.

[0041] 또한, 도면에 도시된 바와 같이, 확장부(24)가 돌출된 방향은 복수의 돌기 라인(141)이 연장된 방향과 동일한 방향일 수 있다. 즉, 확장부(24)가 돌출된 방향과 복수의 돌기 라인(141)이 연장된 방향이 서로 평행할 수 있다.

[0042] 또 다른 관점에서, 본 발명의 일 실시예에 따른 유기 전계 발광 장치는, 캐패시터 영역을 포함하는 기관(10)과, 기관(10) 상에 형성된 버퍼층(12), 캐패시터 영역의 버퍼층(12) 상부에 위치하는 반도체층(14), 반도체층(14) 상부에 형성된 게이트 절연막(16), 캐패시터 영역의 게이트 절연막(16) 상부에 형성된 투명 전극(18), 및 반도체층(14)과 전기적으로 연결된 배선(32)을 포함하되, 반도체층(14)은 제1 방향으로 연장된 복수의 돌기 라인(141)을 포함하고, 배선(32)은 제1 방향과 다른 제2 방향으로 연장되며, 배선(32)으로부터 제1 방향으로 돌출되어 반도체층(14)과 전기적으로 연결된 확장부(24)를 포함할 수 있다. 이 때, 복수의 돌기 라인(141)과 배선(32)은 서로 수직할 수 있다.

[0043] 도면에서는, 적어도 하나의 돌기 라인(141)이 투명 전극(18)과 오버랩되지 않는 경우를 도시하였으나, 몇몇 다른 실시예에서는, 반도체층(14)에 형성된 복수의 돌기 라인(141) 모두가 투명 전극(18) 또는 배선(32, 24)과 오버랩되도록 배치될 수도 있다.

[0044] 요컨대, 본 발명의 일 실시예에 따른 유기 전계 발광 장치에 의하면, 반도체층의 상부 표면에 형성된 복수의 돌기 라인이 투명 전극을 관통하지 않도록 형성함으로써 돌기 라인과 투명 전극의 외곽 라인이 수직하게 위치하지 않도록 할 수 있다. 이에 따라, 캐패시터 영역에서 캐패시터를 형성하는 상부 전극과 하부 전극, 즉 투명 전극과 반도체층 사이의 쇼트(short) 현상을 방지할 수 있다.

[0045] 이하, 도 3을 참조하여 본 발명의 다른 실시예에 따른 유기 전계 발광 장치를 설명한다. 도 3은 본 발명의 다른 실시예에 따른 유기 전계 발광 장치를 설명하기 위한 평면도이다.

[0046] 본 발명의 다른 실시예에 따른 유기 전계 발광 장치는, 복수의 돌기 라인이 연장되는 방향이 배선으로부터 확장부가 돌출되는 방향을 기준으로 틸트(tilt)된다는 점에서 상술한 본 발명의 일 실시예에 따른 유기 전계 발광 장치와 구별된다. 설명의 편의를 위해, 상기의 차이점을 중심으로 설명하고 상술한 실시예와 실질적으로 동일한 구성 요소는 그 구체적인 설명을 생략하거나 간략화한다.

[0047] 도 3을 참조하면, 본 발명의 다른 실시예에 따른 유기 전계 발광 장치는 캐패시터 영역을 포함하는 기관(10), 기관(10) 상에 형성된 버퍼층(12), 캐패시터 영역의 버퍼층(12) 상부에 위치하는 반도체층(14), 반도체층(14) 상부에 형성된 게이트 절연막(16), 캐패시터 영역의 게이트 절연막(16) 상부에 형성된 투명 전극(18) 및 반도체층(14)과 전기적으로 연결된 배선(32)을 포함한다. 이 때, 반도체층(14)은 제1 방향으로 연장된 복수의 돌기 라인(141)을 포함하고, 배선(32)은 제1 방향과 다른 제2 방향으로 연장되며, 배선(32)으로부터 수직으로 돌출되어 반도체층(14)과 전기적으로 연결된 확장부(24)를 포함한다.

[0048] 도면에 도시된 바와 같이, 반도체층(14)의 복수의 돌기 라인(141)이 연장된 제1 방향은 확장부(24)가 배선(32)으로부터 돌출된 방향을 기준으로 틸트될 수 있다. 여기서, 틸트된다고 하는 것은 복수의 돌기 라인(141)이 연장되는 방향과 확장부(24)의 돌출된 방향이 서로 수직하거나 수평하지 않고 예각의 크기를 형성한다는 것을 의미할 수 있다. 또 다른 관점에서, 복수의 돌기 라인(141)은 배선(32)을 기준으로 틸트될 수도 있다. 즉, 복수의 돌기 라인(141)이 제1 방향으로 연장되고, 배선(32)이 제2 방향으로 연장된다고 할 때, 복수의 돌기 라인(141)의 제1 방향은 배선(32)의 제2 방향을 기준으로 틸트될 수 있다.

[0049] 복수의 돌기 라인(141)이 틸트되는 것은 반도체층(14)을 형성할 때에, 결정화 공정을 진행할 때 공정의 특성상 소정 방향으로 틸트하여 진행하는 경우가 있기 때문이다. 이 때, 도면에 도시된 바와 같이, 투명 전극(18)의 외곽 라인 중 적어도 일부, 특히 확장부(24)에 인접하는 부분의 외곽 라인도 틸트된 형상을 가질 수 있다. 다시 말하면, 투명 전극(18)은 복수의 돌기 라인(141) 중 적어도 하나의 돌기 라인(141)과 오버랩되지 않고, 확장부

(24)에 인접하는 투명 전극(18)의 외곽 라인의 일부는 틸트되어 형성될 수 있다.

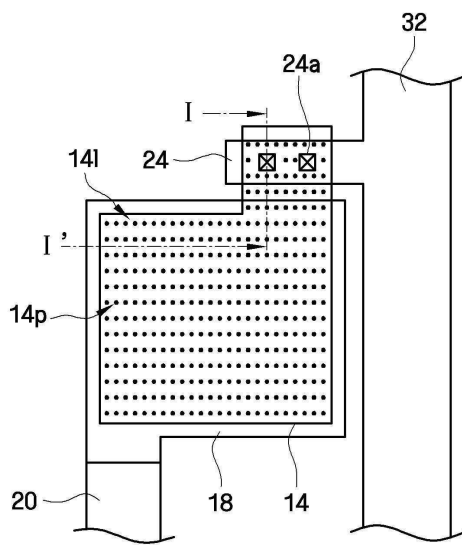
- [0050] 상술한 바와 같이, 각 돌기 라인(141)은 복수의 돌기(14p)를 포함하고, 복수의 돌기(14p)는 제1 방향을 따라 일렬로 배치될 수 있다. 또한, 확장부(24)는 반도체층(14)과 일부 오버랩되고 적어도 하나의 콘택(24a)을 통해 반도체층(14)과 전기적으로 연결될 수 있으며, 적어도 하나의 콘택(24a)은 확장부(24) 상에 배치될 수 있다.
- [0051] 또한, 확장부(24)와 투명 전극(18)은 서로 이격되며 서로 오버랩되지 않고, 복수의 돌기 라인(141) 중 적어도 하나는 서로 이격배치된 확장부(24)와 투명 전극(18) 사이에 배치될 수 있다. 나아가, 도면에 도시된 바와 같이, 투명 전극(18)은 복수의 돌기 라인(141) 중 적어도 하나의 돌기 라인(141)과는 오버랩되지 않고, 확장부(24)에 인접하는 투명 전극(18)의 외곽 라인의 일부는 틸트된 복수의 돌기 라인(141)의 연장 방향과 평행하게 형성될 수 있다.
- [0052] 이처럼, 본 발명의 다른 실시예에 따르면 복수의 돌기 라인 중 투명 전극과 오버랩되지 않는 적어도 하나의 돌기 라인을 형성하고, 투명 전극의 적어도 하나의 외곽 라인과 상기 적어도 하나의 돌기 라인을 서로 평행하게 연장함으로써 캐패시터 영역에서 캐패시터를 형성하는 전극들 사이의 쇼트 현상이 발생하는 것을 방지할 수 있는 장점이 있다.
- [0053] 도 4를 참조하여 본 발명의 일 실시예에 따른 유기 전계 발광 장치의 효과를 설명한다. 도 4는 종래 구조에 따른 유기 전계 발광 장치(X)와 본 발명의 일 실시예에 따른 유기 전계 발광 장치(Y)에 대한 캐패시터의 항복 전압 특성을 측정한 결과를 도시한 그래프이다.
- [0054] 도 4에 도시된 바와 같이, 가로축에는 게이트-소오스 간 전압의 크기(V_{gs})를 나타내고, 세로축에는 드레인 전류(I_d)의 크기를 나타내었다. 그래프에 나타난 바와 같이, 확장부를 포함하지 않고 복수의 돌기 라인이 투명 전극을 관통하여 연장되는 구조를 가지는 종래 구조에 따른 유기 전계 발광 장치(X)에 비하여 복수의 돌기 라인이 투명 전극을 관통하여 연장되지 않는 구조를 가지는 본 발명의 일 실시예에 따른 유기 전계 발광 장치(Y)의 항복 전압 특성이 개선된 것을 알 수 있었다.
- [0055] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였으나, 본 발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 제조될 수 있으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

부호의 설명

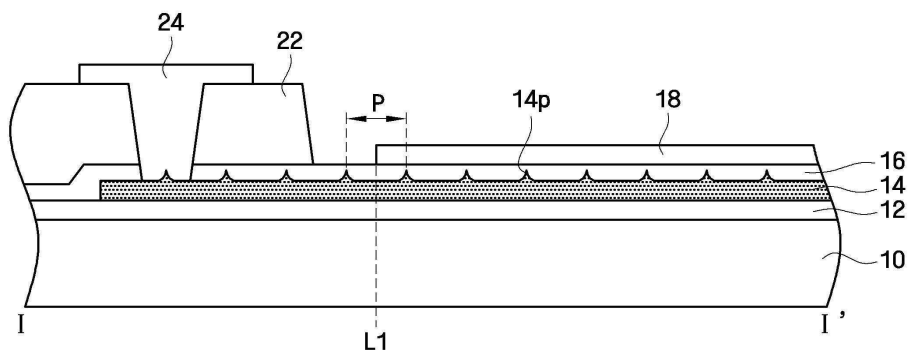
- [0056]
- | | |
|------------|-------------|
| 10: 기판 | 12: 버퍼층 |
| 14: 반도체층 | 16: 게이트 절연막 |
| 18: 투명 전극 | 20: 게이트 전극 |
| 22: 층간 절연막 | 24: 확장부 |
| 24a: 콘택 | |

도면

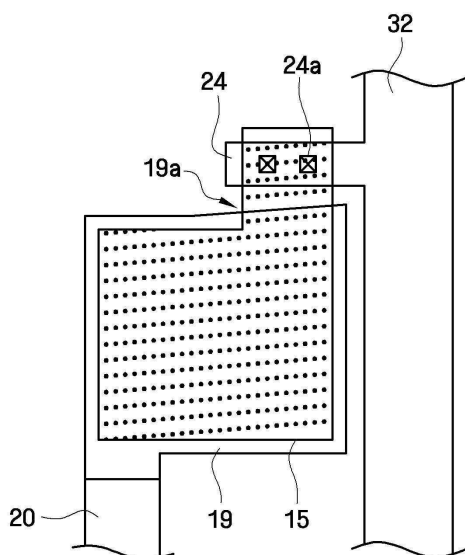
도면1



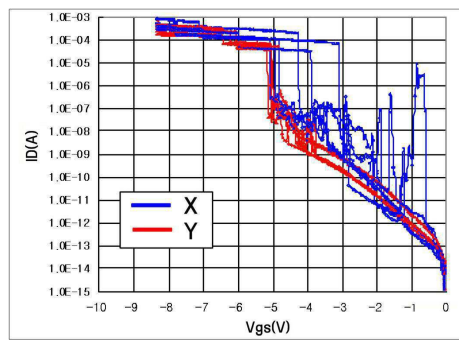
도면2



도면3



도면4



专利名称(译)	有机发光显示器		
公开(公告)号	KR101881462B1	公开(公告)日	2018-07-26
申请号	KR1020110011910	申请日	2011-02-10
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK JONG HYUN 박종현 YOO CHUN GI 유춘기 PARK SUN 박선 LEE YUL KYU 이율규 KIM DAE WOO 김대우		
发明人	박종현 유춘기 박선 이율규 김대우		
IPC分类号	H01L51/50 H05B33/06		
CPC分类号	H01L27/1255 H01L27/3265 H01L27/3276 H01L2251/5392 H01L2924/1015		
其他公开文献	KR1020120091855A		

摘要(译)

提供了一种有机发光显示装置。根据本发明的有机发光二极管显示器包括：基板；在基板上形成的半导体层；在半导体层上形成的绝缘膜；在绝缘膜上形成的导电层；以及包括沿第一方向延伸的多个投影线的半导体层，该层的一端与半导体层的投影线平行地形成。 Park Sun KR1020080048121 A *京畿道龙仁市基兴区农西洞三星移动显示屏 KR1020100051485 A射线KR1020100049384 A李裕圭 US20060134822 A1京畿道龙仁市吉恩区农兴洞三星移动显示屏200 US20110266542 A1 金大宇 US20100060148 A1 京畿道龙仁市基兴区农西洞三星移动显示器*的审查员引用的文献 雷

