



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년07월16일
(11) 등록번호 10-1878926
(24) 등록일자 2018년07월10일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) G02F 1/13 (2006.01)
(21) 출원번호 10-2012-0127619
(22) 출원일자 2012년11월12일
심사청구일자 2017년06월15일
(65) 공개번호 10-2013-0130610
(43) 공개일자 2013년12월02일
(30) 우선권주장
1020120054408 2012년05월22일 대한민국(KR)
(56) 선행기술조사문헌
KR1020080097648 A*
(뒷면에 계속)

(73) 특허권자
한국전자통신연구원
대전광역시 유성구 가정로 218 (가정동)
(72) 발명자
구재본
대전 서구 복수중로 30, 105동 401호 (복수동, 오량마을마루미)
류호준
서울 노원구 중계로8길 20, 101동 602호 (중계동, 현대6차아파트)
(뒷면에 계속)
(74) 대리인
특허법인 고려

전체 청구항 수 : 총 5 항

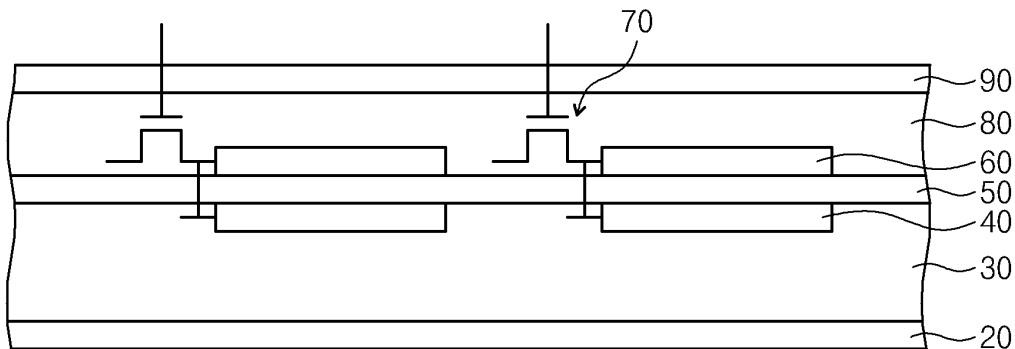
심사관 : 이옥우

(54) 발명의 명칭 듀얼 모드 디스플레이 장치 및 그의 제조방법

(57) 요약

본 발명은 듀얼 모드 디스플레이 장치 및 그의 제조방법을 개시한다. 그의 장치는, 하부 기판과, 상기 하부 기판 상의 제 1 하부 전극과, 상기 제 1 하부 전극 상의 광 스위칭 층과, 상기 광 스위칭 층 상의 제 1 상부 전극과, 상기 제 1 상부 전극 층 상의 보호 층과, 상기 제 1 상부 전극에 연결되고, 상기 보호 층을 관통하는 콘택 플러그와, 상기 콘택 플러그 및 상기 보호 층 상의 제 2 하부 전극과, 상기 제 2 하부 전극 상의 유기 발광 층과, 상기 유기 발광 층 상의 제 2 상부 전극과, 상기 제 2 상부 전극 상의 상부 기판을 포함한다.

대표도 - 도1



(72) 발명자

황치선

대전 유성구 전민로 71, 113동 1003호 (전민동, 삼성푸른아파트)

이정익

경기 군포시 수리산로 102, 852동 1202호 (산본동, 설악아파트)

추혜용

대전 유성구 엑스포로 501, 107동 801호 (전민동, 청구나래아파트)

(56) 선행기술조사문헌

JP2003228304 A*

KR100194679 B1*

KR1020100041964 A

KR1020100062536 A

*는 심사관에 의하여 인용된 문헌

이 발명을 지원한 국가연구개발사업

과제고유번호 10041416

부처명 지식경제부

연구관리전문기관 한국산업기술평가관리원

연구사업명 산업원천기술개발사업(ETRI지원사업)

연구과제명 에너지 절감을 위한 7인치기준 2W급 환경적응 디스플레이 신모드 핵심 원천 기술 개발

기 여 율 1/1

주관기관 한국전자통신연구원

연구기간 2012.03.01 ~ 2017.02.28

명세서

청구범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

더미 기관 상에 제 1 상부 전극을 형성하는 단계;

상기 제 1 상부 전극을 노출하는 보호막을 형성하는 단계;

상기 보호막 상에서 상기 제 1 상부 전극에 전기적으로 연결되는 제 2 하부 전극과 박막트랜지스터를 형성하는 단계;

상기 제 2 하부 전극 및 상기 박막트랜지스터 상에 유기 발광 층을 형성하는 단계;

상기 유기 발광 층 상에 제 2 상부 전극을 형성하는 단계;

상기 제 2 상부 전극을 덮는 상부 기관을 형성하는 단계;

상기 더미 기관을 제거하는 단계;

상기 상부 기관에 대항하는 하부 기관 상에 제 1 하부 전극을 형성하는 단계; 및

상기 제 1 하부 전극과 상기 제 1 상부 전극사이에 광 스위칭 층을 개재(insert)하여 상기 하부 기관과 상기 상부 기관을 접합하는 단계를 포함하는 듀얼 모드 디스플레이 장치의 제조방법.

청구항 11

제 10 항에 있어서,

상기 더미 기관과 상기 제 1 상부 전극 사이에 에치 스톱 층을 형성하는 단계를 더 포함하는 듀얼 모드 디스플레이 장치의 제조방법.

청구항 12

제 11 항에 있어서,

상기 상부 기관 및 상기 하부 기관의 접합 단계는,

상기 제 1 하부 전극 상에 광 스위칭 층을 형성하는 단계;

상기 광 스위칭 층에 접착 층을 형성하는 단계; 및

상기 접착 층과 상기 에치 스톱 층을 접합하는 단계를 포함하는 듀얼 모드 디스플레이 장치의 제조방법.

청구항 13

제 10 항에 있어서,

상기 더미 기관은 건식식각방법, 습식식각방법, 또는 화학적기계적연마방법에 의해 제거되는 듀얼 모드 디스플레이 장치의 제조방법.

청구항 14

제 10 항에 있어서,

상기 보호막 및 상기 제 2 하부 전극을 형성하는 단계는,

상기 제 1 상부 전극 상에 보호막을 형성하는 단계;

상기 보호막을 제거하여 상기 제 1 상부 전극을 노출하는 콘택 홀을 형성하는 단계;

상기 콘택 홀 내에 콘택 플러그를 형성하는 단계; 및

상기 콘택 플러그 및 상기 보호막 상에 제 2 하부 전극을 형성하는 단계를 포함하는 듀얼 모드 디스플레이 장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 디스플레이 장치 및 그의 제조방법에 관한 것으로서, 보다 구체적으로 반사형 및 자발광형의 듀얼 모드 디스플레이 장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002] 현대 사회가 고도의 정보화 시대로 발전함에 따라 평판디스플레이(FPD, flat panel display) 산업의 중요성이 증대되고 있다. 평판디스플레이는 영상 제어 신호에 따라 투과광 또는 자발광의 세기의 조절에 의해 화상을 표시할 수 있다. 평판 디스플레이는 대표적으로 액정디스플레이(LCD, liquid crystal display)와, 유기발광디스플레이(OLED, organic light-emitting display)를 포함할 수 있다.

[0003] 액정디스플레이는 투과형과 반사형으로 구분될 수 있다. 투과형 액정디스플레이는 백라이트에서 생성된 백색광을 2장의 편광판, 액정층에 투과시켜 변조할 수 있다. 백색광은 컬러필터 층을 통과하면서 색상을 구현할 수 있다. 투과형 액정디스플레이는 저 전압구동이 가능하기 때문에 모바일 휴대기기, 노트북, 컴퓨터 모니터, TV 등에 폭넓게 사용되고 있다. 투과형 액정디스플레이는 편광판과 컬러필터 층에 투과된 백색 광의 일부만 사용하기 때문에 낮은 광 효율을 가질 수 있다. 그러나, 백라이트는 투과형 액정디스플레이의 소비전력을 증가시키는 단점이 있었다. 때문에, 백라이트가 제거된 반사형 액정디스플레이의 연구개발이 활발히 이루어지고 있다. 반사형 액정디스플레이는 밝은 환경에서의 외부 광(external light)을 반사하여 이미지를 표현한다.

[0004] 유기발광디스플레이는 저전력 자발 광 디스플레이로 각광 받고 있다. 유기발광디스플레이는 서로 대향되는 복수개의 기관들과, 상기 기관들 사이의 복수개의 전극들과, 상기 전극들 사이의 유기발광물질을 포함한다. 기관들은 플라스틱과 같은 유연(flexible) 기관을 포함할 수 있다. 때문에, 유기발광디스플레이는 스트레처블 디스플레이 구현이 가능하다. 유기발광물질은 전극들을 통해 공급되는 전자와 전공의 쌍인 엑시톤을 형성한다. 엑시톤은 유기발광물질 내에서 빛으로 방출된다. 따라서, 유기발광디스플레이는 자발 광(self-light)으로 이미지를 나타낸다.

[0005] 최근 유기발광디스플레이와 반사형 액정디스플레이가 결합된 듀얼 모드 디스플레이 장치에 대한 요구가 높아지고 있는 실정이다. 듀얼 모드 디스플레이 장치는 외부의 환경에 적응하여 조절전을 실현할 수 있기 때문이다.

발명의 내용

해결하려는 과제

[0006] 본 발명이 이루고자 하는 기술적 과제는, 자발 광 모드 및 반사 모드를 갖는 듀얼모드 디스플레이 장치 및 그의 제조방법을 제공하는 데 있다.

[0007] 본 발명의 다른 과제는 생산성을 향상시킬 수 있는 듀얼모드 디스플레이 장치 및 그의 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0008] 본 발명의 실시 예에 따른 듀얼 모드 디스플레이 장치는, 하부 기관; 상기 하부 기관 상의 제 1 하부 전극; 상기 제 1 하부 전극 상의 광 스위칭 층; 상기 광 스위칭 층 상의 제 1 상부 전극; 상기 제 1 상부 전극 층 상의 보호 층; 상기 제 1 상부 전극에 연결되고, 상기 보호 층을 관통하는 콘택 플러그; 상기 콘택 플러그 및 상기 보호 층 상의 제 2 하부 전극; 상기 제 2 하부 전극 상의 유기 발광 층; 상기 유기 발광 층 상의 제 2 상부 전극; 및 상기 제 2 상부 전극 상의 상부 기관을 포함한다.

[0009] 본 발명의 일 실시 예에 따르면, 상기 제 1 상부 전극과 상기 광 스위칭 층 사이의 에치 스톱 층을 더 포함할 수 있다.

[0010] 본 발명의 다른 실시 예에 따르면, 상기 에치 스톱 층과 상기 광 스위칭 층 사이의 접착 층을 더 포함할 수 있다.

[0011] 본 발명의 일 실시 예에 따르면, 상기 접착 층은 고분자 필름을 포함할 수 있다.

[0012] 본 발명의 다른 실시 예에 따르면, 상기 광 스위칭 층은 광 결정 층을 포함할 수 있다.

[0013] 본 발명의 일 실시 예에 따르면, 상기 광 스위칭 층은 액정 층을 포함할 수 있다.

[0014] 본 발명의 다른 실시 예에 따르면, 상기 제 2 하부 전극과 인접하여 상기 보호 막과 상기 유기 발광 층 사이에 배치된 박막트랜지스터를 더 포함할 수 있다.

[0015] 본 발명의 일 실시 예에 따르면, 상기 제 1 하부 전극은 투명 전극이고, 상기 제 2 상부 전극은 반사 전극일 수 있다.

[0016] 본 발명의 다른 실시 예에 따르면, 상기 제 1 하부 전극은 반사 전극이고, 상기 제 2 상부 전극은 투명 전극일 수 있다.

[0017] 본 발명의 다른 실시 예에 따른 듀얼모드 디스플레이 제조방법은, 더미 기관 상에 제 1 상부 전극을 형성하는 단계; 상기 제 1 상부 전극을 노출하는 보호막을 형성하는 단계; 상기 보호막 상에서 상기 제 1 상부 전극에 전기적으로 연결되는 제 2 하부 전극과 박막트랜지스터를 형성하는 단계; 상기 제 2 하부 전극 및 상기 박막트랜지스터 상에 유기 발광 층을 형성하는 단계; 상기 유기 발광 층 상에 제 2 상부 전극을 형성하는 단계; 상기 제 2 상부 전극을 덮는 상부 기관을 형성하는 단계; 상기 더미 기관을 제거하는 단계; 상기 상부 기관에 대향하는 하부 기관 상에 제 1 하부 전극을 형성하는 단계; 및 상기 제 1 하부 전극과 상기 제 1 상부 전극사이에 광 스위칭 층을 개재(insert)하여 상기 하부 기관과 상기 상부 기관을 접합하는 단계를 포함한다.

[0018] 본 발명의 일 실시 예에 따르면, 상기 더미 기관과 상기 제 1 상부 전극 사이에 에치 스톱 층을 형성하는 단계를 더 포함할 수 있다.

[0019] 본 발명의 다른 실시 예에 따르면, 상기 상부 기관 및 상기 하부 기관의 접합 단계는, 상기 제 1 하부 전극 상에 광 스위칭 층을 형성하는 단계; 상기 광 스위칭 층에 접촉 층을 형성하는 단계; 및 상기 접촉 층과 상기 에치 스톱 층을 접합하는 단계를 포함할 수 있다.

[0020] 본 발명의 일 실시 예에 따르면, 상기 더미 기관은 건식식각방법, 습식식각방법, 또는 화학적기계적연마방법에 의해 제거될 수 있다.

[0021] 본 발명의 다른 실시 예에 따르면, 상기 보호막 및 상기 제 2 하부 전극을 형성하는 단계는, 상기 제 1 상부 전극 상에 보호막을 형성하는 단계; 상기 보호막을 제거하여 상기 제 1 상부 전극을 노출하는 콘택 홀을 형성하는 단계; 상기 콘택 홀 내에 콘택 플러그를 형성하는 단계; 및 상기 콘택 플러그 및 상기 보호막 상에 제 2 하부 전극을 형성하는 단계를 포함할 수 있다.

발명의 효과

[0022] 본 발명의 실시 예에 따른 듀얼모드 디스플레이 장치는 하부 기관과, 제 1 하부 전극과, 광 스위칭 층과, 제 1 상부 전극과, 보호막과, 콘택 플러그와, 제 2 하부 전극과, 유기 발광층과, 제 2 상부 전극과, 상부 기관을 포함한다. 유기 발광 층은 자발 광 모드로 이미지를 표현할 수 있다. 자발 광 모드 디스플레이 장치는 어두운 실 내에서 효과적으로 구동될 수 있다. 제 1 하부 전극과 제 2 상부 전극 중 어느 하나는 투명 전극이고, 나머지 하나는 반사 전극이다. 반사 전극과 광 스위칭 층은 반사 모드의 이미지를 표현할 수 있다. 반사 모드의 이미지는 외부 광에 의해 표현될 수 있다. 반사 모드 디스플레이 장치는 밝은 공간에서 구동될 수 있다. 자발 광 모드와 반사 모드의 듀얼 모드 디스플레이 장치는 에너지 소비를 최소화할 수 있다. 따라서, 본 발명의 실시 예에 따른 듀얼모드 디스플레이 장치는 생산성을 향상시킬 수 있다.

도면의 간단한 설명

[0023] 도 1은 본 발명의 디스플레이 장치를 개략적으로 나타내는 도면이다.
 도 2는 본 발명의 제 1 실시 예에 따른 듀얼 모드 디스플레이 장치를 나타내는 단면도이다.
 도 3은 본 발명의 제 2 실시 예에 따른 듀얼 모드 디스플레이 장치를 나타내는 단면도이다.
 도 4 내지 도 16은 본 발명의 제 1 및 제 2 실시 예에 따른 듀얼 모드 디스플레이 장치의 제조방법을 나타내는 공정 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0024] 앞의 일반적인 설명 및 다음의 상세한 설명들은 모두 청구된 발명의 부가적인 설명을 제공하기 위한 예시적인 것이다. 그러므로 본 발명은 여기서 설명되는 실시 예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 여기서 소개되는 실시 예는 개시된 내용이 철저하고 완전해 질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.

[0025] 본 명세서에서, 어떤 부분이 어떤 구성요소를 포함한다고 언급되는 경우에, 이는 그 외의 다른 구성요소를 더 포함할 수도 있다는 것을 의미한다. 또한, 여기에서 설명되고 예시되는 각 실시 예는 그것의 상보적인 실시 예도 포함한다. 이하, 본 발명의 실시 예를 첨부된 도면을 참조하여 상세하게 설명한다.

[0026] 도 1은 본 발명의 디스플레이 장치를 개략적으로 나타내는 도면이다.

[0027] 도 1을 참조하면, 본 발명의 디스플레이 장치는, 제 1 하부 전극(20)과, 광 스위칭 층(30)과, 제 1 상부 전극(40)과, 보호막(50)과, 제 2 하부 전극(60)과, 박막트랜지스터 부(70)와, 유기 발광 층(80)과, 제 2 상부 전극(90)을 포함한다.

[0028] 제 1 하부 전극(20) 및 제 2 상부 전극(90)은 광 스위칭 층(30)과 유기 발광 층(80)에 각각 음의 전압을 인가하는 캐소드들(cathodes)일 수 있다. 제 1 상부 전극(40)과 제 2 하부 전극(60)은 제 1 하부 전극(20) 및 제 2 상부 전극(90)에 양의 전압을 인가하는 애노드(anode)일 수 있다. 제 1 하부 전극(20)과 제 1 상부 전극(40) 사이에 광 스위칭 층(30)이 배치된다. 유기 발광 층(80)은 제 2 하부 전극(60)과 제 2 상부 전극(90) 사이에 배치될 수 있다. 제 1 상부 전극(40) 및 제 2 하부 전극(60)은 광 스위칭 층(30)과 유기 발광 층(80) 사이에 배치될 수 있다. 박막 트랜지스터 부(70)는 제 1 상부 전극(40) 및 제 2 하부 전극(60)에 연결될 수 있다.

[0029] 제 1 상부 전극(40), 박막트랜지스터 부(70) 및 제 2 하부 전극(60)은 보호막(50)에 고정된다. 보호막(50)은 박

막트랜지스터 부(70)를 고정하는 백 플레인(back plane)이 될 수 있다. 보호막(50)은 광 스위칭 층(30)과 유기 발광 층(80)을 분리시킬 수 있다. 유기 발광 층(80)은 제 2 상부 전극(90) 및 제 2 하부 전극(60) 사이의 바이어스 전류에 의해 자발 광을 방출할 수 있다. 유기 발광 층(80)은 디스플레이 장치의 자발광 모드를 구현(perform)할 수 있다. 디스플레이 장치는 어두운 실내에서 자발광 모드 이미지를 효과적으로 나타낼 있다. 도시되지는 않았지만, 유기 발광 층(80)은 정공 주입 층과, 정공 수송 층, 발광 층, 전자 수송 층 및 전자 주입 층을 포함할 수 있다.

[0030] 광 스위칭 층(30)은 외부 광을 흡수하거나 투과시킬 수 있다. 외부 광의 흡수 또는 투과는 광 스위칭 층(30) 내에서의 전기장에 의해 결정될 수 있다. 전기장은 제 1 하부 전극(20) 및 제 1 상부 전극(40) 사이에 유도된다. 광 스위칭 층(30)은 디스플레이 장치의 반사 모드에서 구동(drive)된다. 디스플레이 장치는 밝은 공간에서 반사 모드 이미지를 표현할 수 있다.

[0031] 따라서, 본 발명의 디스플레이 장치는 듀얼 모드를 구현(realize)할 수 있다. 듀얼 모드 디스플레이 장치는 에너지 소비를 최소화할 수 있다. 듀얼 모드 디스플레이 장치는 제 1 하부 전극(20) 또는 제 2 상부 전극(90)의 반사율 및/또는 투과율에 따라 후 방향 또는 전 방향으로 이미지를 나타낼 수 있다. 이에 대해 실시 예를 들어 설명한다.

[0032] 도 2를 참조하면, 본 발명의 제 1 실시 예에 따른 듀얼 모드 디스플레이 장치는 후 방향(backward)으로 이미지를 표시한다. 여기서, 후 방향은 상부 기관(100)에서 하부 기관(10)까지의 방향으로 정의된다. 제 1 하부 전극(20)은 자발 광과, 외부 광을 투과시키는 투명 전극이고, 제 2 상부 전극(90)은 자발 광 및 외부 광을 반사하는 반사 전극이다.

[0033] 제 1 하부 전극(20)은 하부 기관(10) 상에 배치될 수 있다. 제 1 하부 전극(20)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명 금속과, 실버나노와이어, 탄소나노튜브, 그래핀, PEDOT:PSS, 폴리아닐린, 폴리티오펜과 같은 투명 전도성 물질을 포함할 수 있다.

[0034] 제 2 상부 전극(90)은 상부 기관(100)의 아래(beneath)에 배치될 수 있다. 제 2 상부 전극(90)은 텅스텐(W), 알루미늄(Al), 또는 은(Ag)과 같은 검은(black) 색상의 금속을 포함할 수 있다. 제 1 하부 전극(20)과 제 2 상부 전극(90)은 하부 기관(10)과 상부 기관(100)에 각각 고정된다. 하부 기관(10)과 상부 기관(100)은 투명한 글래스 또는 플라스틱을 포함할 수 있다.

[0035] 제 1 상부 전극(40) 및 제 2 하부 전극(60)은 서브 화소(sub pixel)를 정의하는 화소 전극(pixel electrodes)이다. 제 1 상부 전극(40) 및 제 2 하부 전극(60)은 ITO 또는 IZO와 같은 투명 금속을 포함할 수 있다. 제 1 상부 전극(40) 및 제 2 하부 전극(60)은 콘택 플러그(54)에 의해 전기적으로 연결될 수 있다. 콘택 플러그(54)는 보호막(50)에 관통될 수 있다. 또한, 제 1 상부 전극(40) 및 제 2 하부 전극(60)은 박막트랜지스터 부(70)에 연결될 수 있다.

[0036] 박막트랜지스터 부(70)는 샘플링 박막트랜지스터(71), 구동 박막트랜지스터(72), 및 프로그래밍 박막트랜지스터(73)를 포함할 수 있다. 샘플링 박막트랜지스터(71), 구동 박막트랜지스터(72), 및 프로그래밍 박막트랜지스터(73)는 각각 활성 층(74)과, 상기 활성 층(74) 및 보호막(50) 상의 게이트 절연막(75)과, 상기 활성 층(74) 상부 상기 게이트 절연막(75) 상의 게이트 전극(76)과 상기 게이트 전극(76) 및 상기 게이트 절연막(75) 상의 게이트 상부 절연막(77)과, 상기 게이트 전극(76) 양측에 이격되고 상기 게이트 상부 절연막(77) 및 상기 게이트 절연막(75)을 관통하여 상기 활성 층(74)에 연결되는 소스/드레인 전극(78, 79)을 포함한다. 도 2의 박막트랜지스터 부(70)는 탑 게이트(top gate) 구조로 개시되어 있다. 그러나, 이는 예시적인 것으로서 박막트랜지스터 부(70)는 바텀 게이트 구조를 가질 수 있다.

[0037] 박막트랜지스터 부(70)는 제 2 하부 전극(60)에 인가되는 바이어스 전압과 바이어스 전류를 제어할 수 있다. 바이어스 전압은 게이트 신호에 응답하여 턴온되는 데이터 신호이다. 샘플링 박막트랜지스터(71)는 바이어스 전압을 단속할 수 있다. 데이터 신호와 게이트 신호는 각각 데이터 라인(미도시) 및 게이트 라인(미도시)을 통해 인가될 수 있다. 바이어스 전류는 전류 소스(current source, 미도시)으로부터 제 2 하부 전극(60)에 공급될 수 있다.

[0038] 구동 박막트랜지스터(72), 및 프로그래밍 박막트랜지스터(73)는 바이어스 전류를 단속할 수 있다. 제 1 상부 전극(40) 및 제 2 하부 전극(60)은 프로그래밍 박막트랜지스터(73)의 드레인 전극(79)에 연결되어 있다. 이는 예시적인 것으로 본 발명이 이에 한정되지 않음은 충분히 이해될 것이다. 예를 들어, 샘플링 박막트랜지스터(71)와 프로그래밍 박막트랜지스터(73)는 제 1 상부 전극(40) 및 제 2 하부 전극(60)에 공통으로 연결될 수 있다.

- [0039] 제 1 하부 전극(20)은 외부 광 및 반사 광을 투과시키고, 제 2 상부 전극(90)은 외부 광을 반사한다. 광 스위칭 층(30)은 제 1 하부 전극(20) 및 제 1 상부 전극(40) 사이에 전기장이 없을 때, 외부 광 및 반사 광을 투과시킬 수 있다. 바이어스 전압은 제 1 하부 전극(20) 및 제 1 상부 전극(40) 사이에 전기장을 유도할 수 있다. 광 스위칭 층(30)은 전기장이 있을 때, 외부 광 및 반사광을 투과시킨다. 이는 예시적인 것으로 본 발명이 이에 한정되지 않음은 충분히 이해될 것이다.
- [0040] 이때, 제 2 상부 전극(90)은 플로팅 된다. 구동 박막트랜지스터(72) 및 프로그래밍 박막트랜지스터(73)은 턴 오프(turn off)될 수 있다. 또한, 전류 소스는 바이어스 전류를 공급하지 않는다. 반사 모드 of 이미지는 유기 발광 층(80)이 투명할 때, 흑색으로 나타날 수 있다. 유기 발광 층(80)이 색상을 가질 때, 반사 모드 of 이미지는 컬러로 나타날 수 있다.
- [0041] 광 스위칭 층(30)은 전기 영동 잉크 마이크로 캡슐(Electronic-Ink microcapsules, 32) 또는 광 결정(photonic crystal, 32)을 포함할 수 있다. 광 결정(32)은 전기 영동 입자들(electrophoretic particle, 34)과 캡슐(36)을 포함한다. 전기 영동 입자들(34)은 캡슐(36) 내에 조밀하게 밀집될 수 있다. 이때, 광 스위칭 층(30)은 외부 광 또는 자발 광을 투과할 수 있다. 반면, 제 1 하부 전극(20)과 제 1 상부 전극(40) 사이에 전기장이 유도되면, 전기 영동 입자들(34)은 캡슐(36) 내에서 넓게 분산될 수 있다. 외부 광 또는 자발 광은 차단될 수 있다. 광 스위칭 층(30)은 액정 층을 포함할 수 있다. 액정 층은 네마틱 액정, 스멕틱 액정, 또는 콜레스테릭 액정 중 어느 하나를 포함할 수 있다.
- [0042] 광 스위칭 층(30)과 보호막(50) 사이에 에치 스톱 층(38)과 접착 층(37)이 배치된다. 에치 스톱 층(38)은 실리콘 산화막, 실리콘 질화막, 실리콘 산질화막을 포함할 수 있다. 접착 층(37)은 에치 스톱 층(38)과 광 스위칭 층(30)을 접합할 수 있다. 또한, 접착 층(37)은 캡슐(36)을 고정할 수 있다. 접착 층(37)은 고분자 필름을 포함할 수 있다. 보호막(50)은 실리콘 산화막 또는 실리콘 산질화막과 같은 투명한 유전체를 포함할 수 있다. 접착 층(40)은 박형화된(laminated) 액정 보호 필름일 수 있다.
- [0043] 유기 발광 층(80)은 투명 물질을 포함할 수 있다. 유기 발광 층(80) 백색의 외부 광 또는 반사 광을 투과한다. 유기 발광 층(80)은 삼원 색상 중 어느 하나를 가질 수 있다. 유기 발광 층(80)은 외부 광 또는 반사 광에 색상을 부여할 수 있다. 유기 발광 층(80)은 전자 수송 층, 정공 수송 층, 및 발광 층을 포함할 수 있다. 발광 층은 빨강(Red), 초록(Green), 및 파랑(Blue)의 색상의 자발 광을 방출할 수 있다. 자발 광은 바이어스 전류에 비례하여 증가된다. 이때, 제 1 하부 전극(20)은 플로팅 된다. 제 1 하부 전극(20) 및 광 스위칭 층(30)은 자발 광을 투과시킬 수 있다. 자발 광 모드 of 이미지는 광 스위칭 층(30)을 투과하여 나타날 수 있다.
- [0044] 따라서, 본 발명의 제 1 실시 예에 따른 듀얼 모드 디스플레이 장치는 반사 모드 또는 자발 광 모드 of 이미지를 후 방향으로 표시할 수 있다.
- [0045] 도 3은 본 발명의 제 2 실시 예에 따른 듀얼 모드 디스플레이 장치를 나타내는 단면도이다.
- [0046] 도 3을 참조하면, 본 발명의 제 2 실시 예에 따른 듀얼 모드 디스플레이 장치는 전 방향으로 이미지를 표시한다. 여기서, 전 방향은 하부 기판(10)에서부터 상부 기판(100)까지의 방향으로 정의된다. 제 1 하부 전극(20)은 반사 전극이고, 제 2 상부 전극(90)은 투명 전극이다. 제 1 하부 전극(20)은 불투명 금속을 포함할 수 있다. 불투명 금속은 텅스텐(W), 알루미늄(Al), 또는 은(Ag)을 포함할 수 있다. 불투명 금속은 블랙 색상일 수 있다. 제 2 상부 전극(90)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide), 실버나노와이어, 탄소나노튜브, 그래핀, PEDOT:PSS, 폴리아닐린 또는 폴리티오펜을 포함할 수 있다.
- [0047] 유기 발광 층(80)은 자발 광 모드 of 이미지를 전 방향으로 나타낼 수 있다. 유기 발광 층(80)은 투명 물질을 포함할 수 있다. 반사 모드는 흑색 이미지를 구현할 수 있다. 유기 발광 층(80)이 삼원 색 중 어느 하나의 색상을 가질 때, 반사 모드 of 컬러 이미지를 전 방향으로 표현할 수 있다.
- [0048] 본 발명의 제 2 실시예는 제 1 실시 예의 제 1 하부 전극(20)과 제 2 상부 전극(90)의 투과 및/또는 반사가 바뀐 것이다.
- [0049] 이와 같이 구성된 본 발명의 실시 예에 따른 듀얼 모드 디스플레이 장치의 제조방법을 설명하면 다음과 같다.
- [0050] 도 4 내지 도 16은 본 발명의 실시 예에 따른 듀얼 모드 디스플레이 장치의 제조방법을 나타내는 공정 단면도들이다.
- [0051] 도 4를 참조하면, 더미 기판(110) 상에 에치 스톱 층(38)을 형성한다. 에치 스톱 층(38)은 화학기상증착방법으로

로 형성된 실리콘 산화막, 또는 실리콘 산질화막을 포함할 수 있다.

- [0052] 도 5를 참조하면, 에치 스톱 층(38) 상에 제 1 상부 전극(40)을 형성한다. 제 1 상부 전극(40)은 투명 금속을 포함할 수 있다. 투명 금속은 ITO 또는 IZO를 포함할 수 있다. 제 1 상부 전극(40)은 투명 금속의 증착 공정, 포토리소그래피 공정, 및 식각 공정에 의해 패터닝될 수 있다. 증착 공정은 스퍼터링방법을 포함할 수 있다.
- [0053] 도 6을 참조하면, 더미 기판(110)의 전면에 보호막(50)을 형성한다. 보호막(50)은 화학기상증착방법 또는 금속 열처리공정으로 형성될 수 있다. 보호막(50)은 실리콘 산화막, 실리콘 질화막 또는 실리콘 산질화막을 포함할 수 있다. 더미 기판(110)은 글래스 기판 또는 플라스틱 기판을 포함할 수 있다.
- [0054] 도 7을 참조하면, 제 1 상부 전극(40) 상의 보호막(50) 일부를 제거하여 콘택 홀(52)을 형성한다. 콘택 홀(52)은 포토리소그래피 공정과, 식각 공정에 의해 형성될 수 있다.
- [0055] 도 8을 참조하면, 콘택 홀(52) 내에 콘택 플러그(54)를 형성한다. 콘택 플러그(54)는 닥터 블레이드 방법(doctor blade method), 잉크젯 인쇄(ink jet printing) 방법, 또는 전해 도금법(electroplating) 방법으로 형성될 수 있다. 닥터 블레이드 방법은 콘택 홀(52) 내에 충전되는 도전성 잉크를 평탄하게 제거하는 방법이다. 잉크젯 인쇄 방법은 도전성 잉크를 전사하는 방법이다. 전해 도금법은 전해액 내에 침전된 제 1 상부 전극(40)을 양극으로 사용하여 콘택 홀(52) 내에 콘택 플러그(54)를 석출하는 방법이다.
- [0056] 도 9를 참조하면, 보호막(50) 상에 박막트랜지스터 부(70)를 형성하고, 콘택 플러그(54) 상에 제 2 하부 전극(60)을 형성한다. 박막트랜지스터 부(70)는 복수의 단위 공정을 통해 형성될 수 있다. 단위 공정은 증착 공정, 포토리소그래피 공정, 및 식각 공정을 포함한다. 박막트랜지스터 부(70)는 활성 층(74), 소스/드레인 전극(78, 79)과, 게이트 절연막(75) 및 게이트 상부 절연막(77)과, 금속의 게이트 전극(76)을 포함할 수 있다. 활성 층(74)은 폴리실리콘을 포함할 수 있다. 게이트 절연막(75)은 실리콘 산화막의 유전체를 포함할 수 있다. 폴리 실리콘 및 유전체는 화학기상증착방법의 증착 공정을 통해 형성된다. 폴리 실리콘은 포토리소그래피 공정 및 식각 공정에 의해 패터닝된다. 소스/드레인 전극(78, 79) 및 게이트 전극(76)은 ITO와 같은 투명 금속을 포함할 수 있다. 금속은 스퍼터링 방법과 같은 증착 공정으로 형성될 수 있다. 또한, 금속은 포토리소그래피 공정 및 식각 공정에 의해 패터닝된다.
- [0057] 제 2 하부 전극(60)은 ITO 또는 IZO와 같은 투명 금속을 포함할 수 있다. 투명 금속은 스퍼터링 방법 또는 MBE(Molecular Beam Epitaxy)와 같은 물리기상증착방법으로 형성될 수 있다. 투명 금속은 포토리소그래피 공정 및 식각 공정에 의해 패터닝된다. 이때, 투명 금속은 박막트랜지스터 부(70)의 게이트 전극(76), 소스/드레인 전극(78, 79) 중 어느 하나와 동일한 증착 공정에 의해 형성될 수 있다. 제 2 하부 전극(60)은 실버나노와이어, 탄소나노튜브, 그래핀, PEDOT:PSS, 폴리아닐린, 폴리티오펜과 같은 투명 전도성 물질을 포함할 수 있다. 투명 전도성 물질은 화학기상증착 방법, 스핀 코팅 방법, 또는 임프린팅 방법에 의해 형성될 수 있다.
- [0058] 도 10을 참조하면, 박막트랜지스터 부(70)와 제 2 하부 전극(60) 상에 유기 발광 층(80)을 형성한다. 유기 발광 층은 스핀 코팅, 졸겔, 또는 화학기상증착방법으로 형성될 수 있다.
- [0059] 도 11을 참조하면, 유기 발광 층(80) 상에 제 2 상부 전극(90)을 형성한다. 제 2 상부 전극(90)은 물리기상증착 방법 또는 화학기상증착방법으로 형성된 투명 금속, 불투명 금속 또는 투명 전도성 물질을 포함할 수 있다. 제 1 실시 예에 따르면, 제 2 상부 전극(90)은 반사율이 높은 불투명 금속이다. 불투명 금속은 반사율이 높은 텅스텐(W), 알루미늄(Al), 또는 은(Ag)을 포함할 수 있다. 제 2 실시 예에 따르면, 제 2 상부 전극(90)은 투명 금속 또는 투명 전도성 물질이다. 투명 금속은 ITO, IZO, 또는 실버나노와이어를 포함할 수 있다. 전도성 물질은 탄소나노튜브, 그래핀, PEDOT:PSS, 폴리아닐린, 또는 폴리티오펜을 포함할 수 있다. 여기서, 그래핀은 테이프 박리방법으로 형성될 수 있다.
- [0060] 도 12를 참조하면, 제 2 상부 전극(90) 상에 상부 기판(100)을 제공한다. 상부 기판(100)은 글래스 또는 플라스틱을 포함할 수 있다. 플라스틱은 유연성을 갖는다. 도시되지는 않았지만, 제 2 상부 전극(90)은 상부 기판(100) 상에 먼저 형성된 후 유기 발광 층(80) 상에 접합될 수 있다.
- [0061] 도 13을 참조하면, 더미 기판(110)을 제거한다. 더미 기판(110)은 습식식각 방법, 건식식각방법, 또는 화학적기계적연마방법에 의해 제거될 수 있다. 에치 스톱 층(38)은 더미 기판(110)의 제거 시에 제 1 상부 전극(40) 및 보호막(50)을 보호할 수 있다.
- [0062] 도 14를 참조하면, 상부 기판(100)에 대항하는 하부 기판(10) 상에 제 1 하부 전극(20)을 형성한다. 제 1 하부 전극(20)은 물리기상증착방법 또는 화학기상증착방법으로 형성된 투명 금속, 투명 전도성 물질, 또는 불투명 금

속을 포함할 수 있다. 본 발명의 제 1 실시 예에 따르면, 제 1 하부 전극(20)은 투명 금속 또는 투명 전도성 물질을 포함한다. 제 2 실시 예에 따르면, 제 1 하부 전극(20)은 불투명 금속을 포함한다.

[0063] 도 15를 참조하면, 제 1 하부 전극(20) 상에 광 스위칭 층(30)을 형성한다. 광 스위칭 층(30)은 제 1 하부 전극(20) 상에 적하(dropping)될 수 있다.

[0064] 도 16을 참조하면, 광 스위칭 층(30) 상에 접착 층(37)을 형성한다. 접착 층(37)은 스핀 코팅, 물리기상증착방법, 또는 화학기상증착방법으로 형성된 전도성 고분자를 포함할 수 있다.

[0065] 마지막으로, 도 2 및 도 3을 재차 참조하면, 접착 층(37)과 에치 스톱 층(38)을 접합한다. 도시되지는 않았지만, 하부 기관(10)과 상부 기관(100)의 가장자리 둘레에 실런트(sealant)를 형성하여 하부 기관(10)과 상부 기관(100)을 고정한다. 유기 발광 층(80)과 광 스위칭 층(30)은 하부 기관(10)과 상부 기관(100)의 접합에 의해 고정될 수 있다.

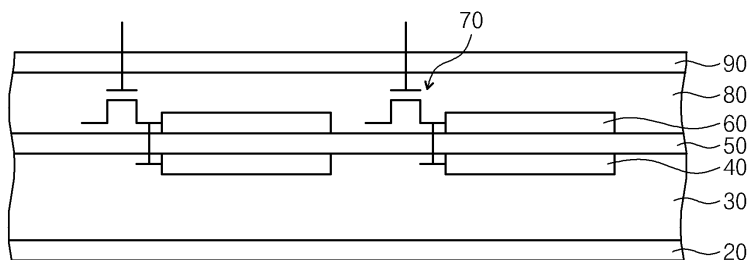
[0066] 이제까지 본 발명에 대하여 그 바람직한 실시 예들을 중심으로 살펴보았다. 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 본 발명이 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 변형된 형태로 구현될 수 있음을 이해할 수 있을 것이다. 그러므로 개시된 실시 예들은 한정적인 관점이 아니라 설명적인 관점에서 고려되어야 한다. 본 발명의 범위는 전술한 설명이 아니라 특허청구범위에 나타나 있으며, 그와 동등한 범위 내에 있는 모든 차이점은 본 발명에 포함된 것으로 해석되어야 할 것이다.

부호의 설명

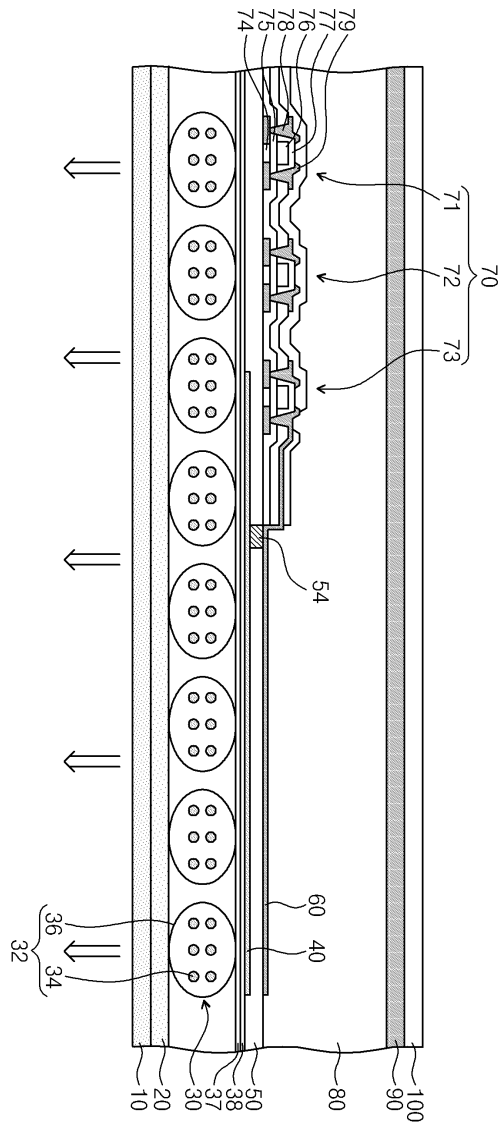
[0067]	10: 하부 기관	20: 제 1 하부 전극
	30: 광 스위칭 층	37: 접착 층
	38: 에치 스톱 층	40: 제 1 상부 전극
	50: 보호막	60: 제 2 하부 전극
	70: 박막트랜지스터 부	80: 유기 발광 층
	90: 제 2 상부 전극	100: 상부 기관
	110: 더미 기관	

도면

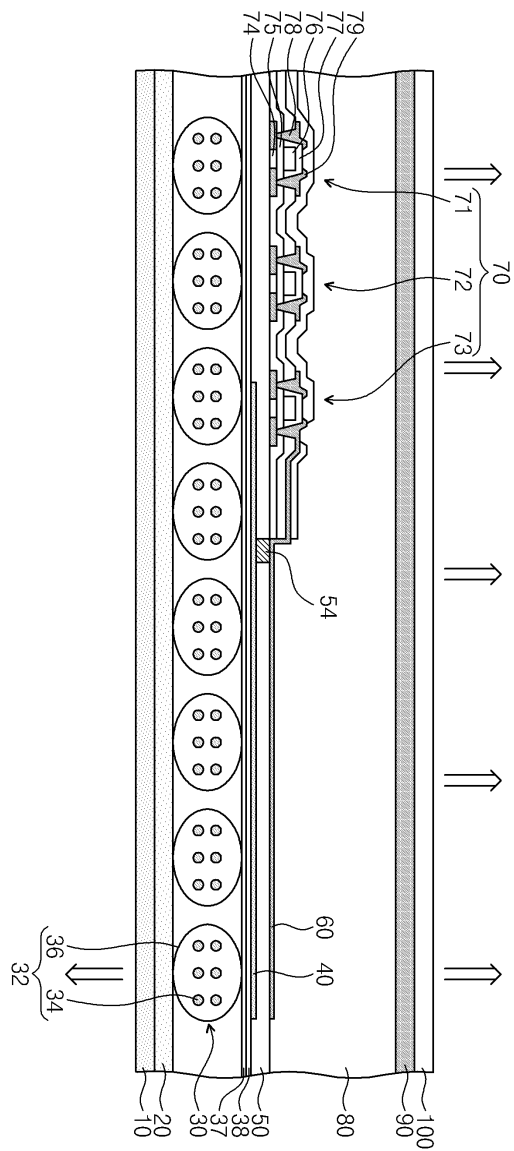
도면1



도면2



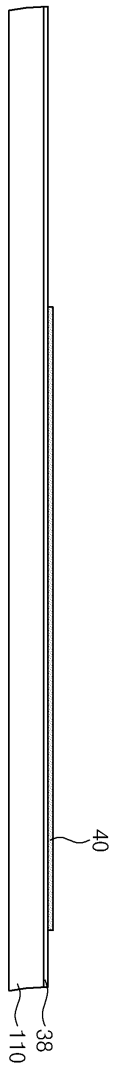
도면3



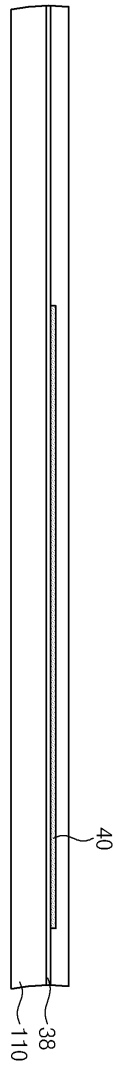
도면4



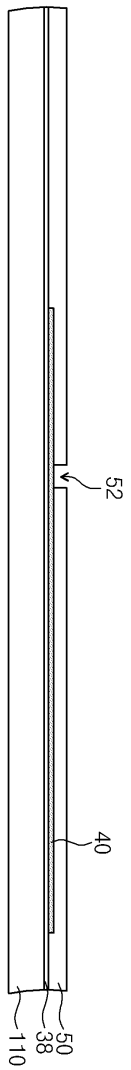
도면5



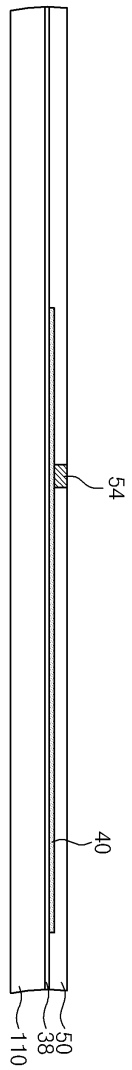
도면6



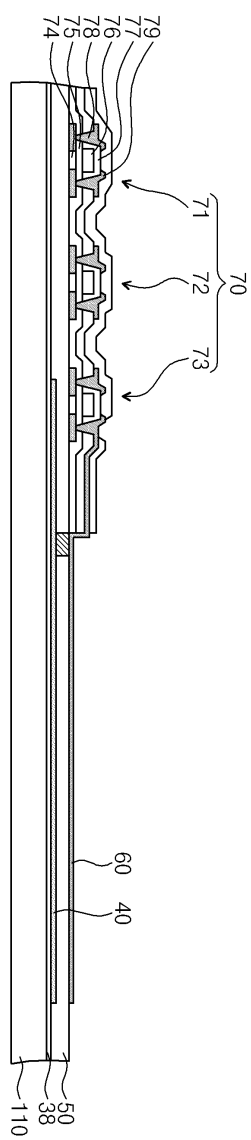
도면7



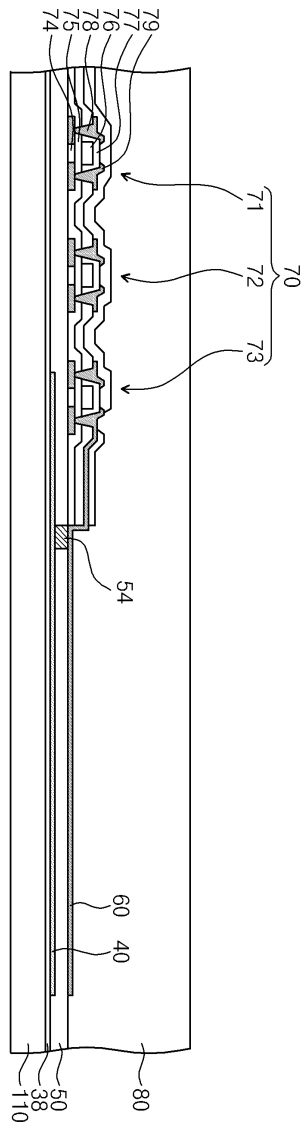
도면8



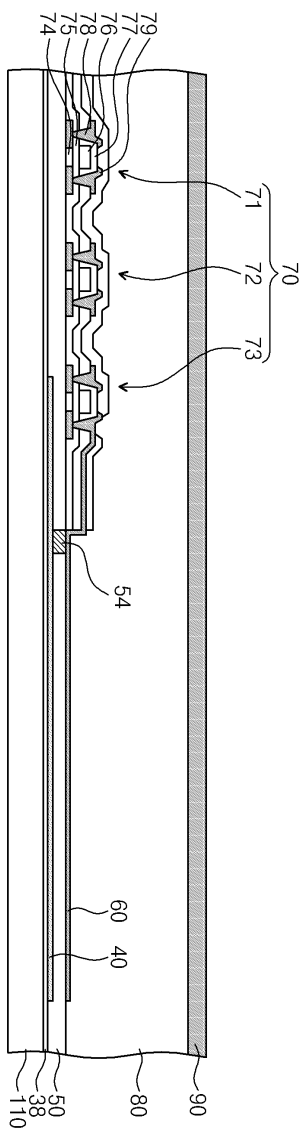
도면9



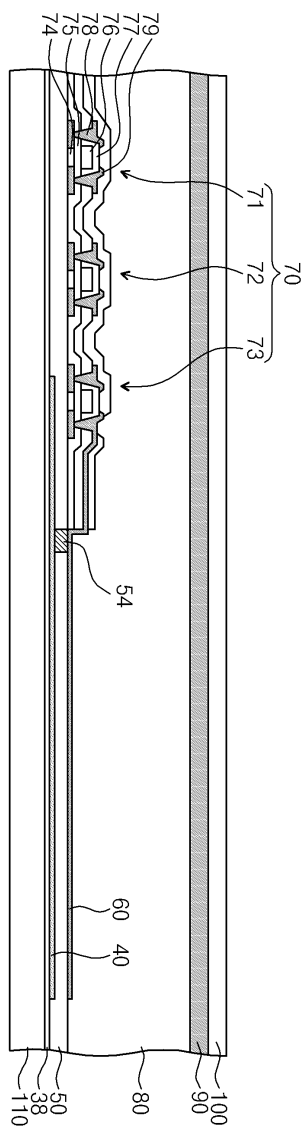
도면10



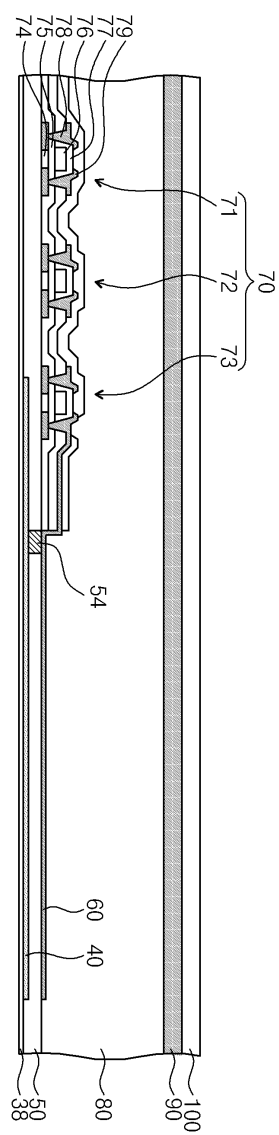
도면11



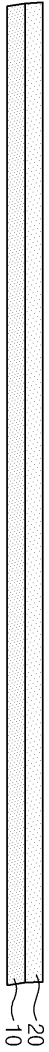
도면12



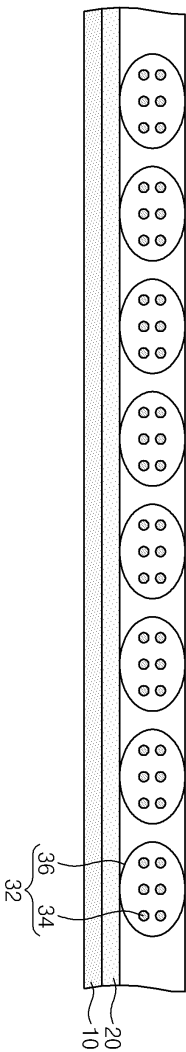
도면13



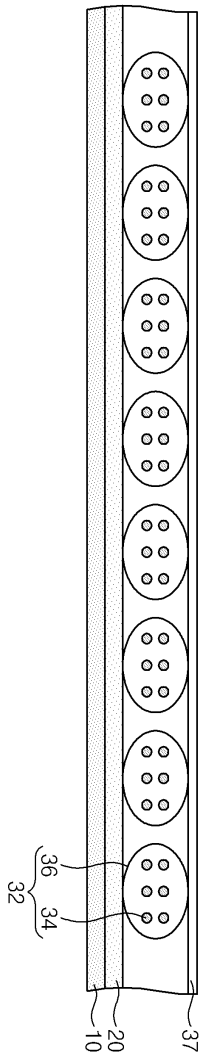
도면14



도면15



도면16



专利名称(译)	双模显示装置及其制造方法		
公开(公告)号	KR101878926B1	公开(公告)日	2018-07-16
申请号	KR1020120127619	申请日	2012-11-12
[标]申请(专利权)人(译)	韩国电子通信研究院		
申请(专利权)人(译)	韩国电子通信研究院		
当前申请(专利权)人(译)	韩国电子通信研究院		
[标]发明人	KOO JAE BON 구재본 RYU HOJUN 류호준 HWANG CHI SUN 황치선 LEE JEONG IK 이정익 CHU HYE YONG 추혜용		
发明人	구재본 류호준 황치선 이정익 추혜용		
IPC分类号	H01L51/52 G02F1/13		
CPC分类号	H01L27/3241 H01L51/5012 H01L51/5203 H01L27/3274 H01L51/56 G09G3/3208 G09F9/301 H01L2227/323 H01L2251/566		
优先权	1020120054408 2012-05-22 KR		
其他公开文献	KR1020130130610A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种双模显示装置及其制造方法。该装置包括下基板，下基板上的第一下电极，第一下电极上的光交换层，光交换层上的第一上电极，第一上电极层上的保护层，连接到第一上电极并穿过保护层的接触插塞，接触插塞和保护层上的第二下电极，第二下电极上的有机发光层，第二上电极和第二上电极上的上基板。

