

(72) 발명자

정관욱

경기도 용인시 기흥구 삼성2로 95 (농서동)

이준우

경기도 용인시 기흥구 삼성2로 95 (농서동)

명세서

청구범위

청구항 1

기관 상의 서로 다른 층에 각각 형성된 게이트전극 및 소스드레인전극과,
상기 게이트전극 및 상기 소스드레인전극에 각각 연결된 게이트배선 및 소스드레인배선,
상기 소스드레인배선과 전기적으로 연결된 제1시험패드 및,
상기 제1시험패드와 같은 층에 형성되어 상기 게이트배선과 전기적으로 연결된 제2시험패드를 포함하며,
상기 제1시험패드와 상기 제2시험패드 및 상기 소스드레인배선은 동일층에 동일 재질로 형성되는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,
상기 게이트배선 위에 상기 소스드레인배선이 형성된 유기 발광 표시 장치.

청구항 3

제 1 항에 있어서,
상기 제1시험패드와 상기 제2시험패드는 상기 기관 상의 서로 다른 측면에 분리 배치된 유기 발광 표시 장치.

청구항 4

삭제

청구항 5

제 1 항에 있어서,
상기 제2시험패드는 상기 게이트전극과 상기 소스드레인전극 사이의 절연층에 형성된 콘택홀을 통해 상기 게이트배선과 연결되는 유기 발광 표시 장치.

청구항 6

제 1 항에 있어서,
상기 소스드레인전극과 연결된 제 1 전극 및, 발광층을 사이에 두고 상기 제 1 전극과 대향된 제 2 전극이 더 구비되며,
상기 제1시험패드와 상기 제2시험패드 및 상기 제 1 전극이 동일층에 동일 재질로 형성되는 유기 발광 표시 장치.

청구항 7

제 6 항에 있어서,
상기 제1시험패드는 상기 소스드레인전극과 상기 제 1 전극 사이에 형성된 패시베이션막을 관통하는 콘택홀을 통해 상기 소스드레인배선과 연결되고,
상기 제2시험패드는 상기 게이트전극과 상기 제 1 전극 사이에 차례로 적층된 상기 패시베이션막 및 절연층을 관통하는 콘택홀을 통해 상기 게이트배선과 연결되는 유기 발광 표시 장치.

청구항 8

기관 상에 게이트전극 및 상기 게이트전극과 연결된 게이트배선을 형성하는 단계;

상기 게이트전극 및 게이트배선 위에 절연층을 형성하는 단계;

상기 절연층에 상기 게이트배선의 일부를 노출시키는 콘택홀을 형성하는 단계;

상기 절연층 위에 소스드레인전극 및 상기 소스드레인전극과 연결된 소스드레인배선을 형성하는 단계;

상기 소스드레인배선과 연결된 제1시험패드 및, 상기 콘택홀을 통해 상기 게이트배선과 연결된 제2시험패드를 같은 층에 형성하는 단계;를 포함하며,

상기 제1시험패드와 상기 제2시험패드 및 상기 소스드레인배선을 동일층에 동일 재질로 형성하는 유기 발광 표시 장치의 제조방법.

청구항 9

제 8 항에 있어서,

상기 제1시험패드와 상기 제2시험패드를 상기 기관 상의 서로 다른 측면에 분리 배치하는 유기 발광 표시 장치의 제조방법.

청구항 10

삭제

청구항 11

제 8 항에 있어서,

상기 소스드레인전극과 연결된 제 1 전극 및, 발광층을 사이에 두고 상기 제 1 전극과 대향된 제 2 전극을 형성하는 단계를 더 포함하며,

상기 제1시험패드와 상기 제2시험패드 및 상기 제 1 전극을 동일층에 동일 재질로 형성하는 유기 발광 표시 장치의 제조방법.

청구항 12

제 11 항에 있어서,

상기 소스드레인전극과 상기 제 1 전극 사이에 패시베이션막을 더 형성하고, 상기 콘택홀은 상기 패시베이션막도 관통하도록 형성하여,

상기 제1시험패드는 상기 패시베이션막을 관통하는 콘택홀을 통해 상기 소스드레인배선과 연결되게 하고,

상기 제2시험패드는 상기 패시베이션막 및 상기 절연층을 관통하는 콘택홀을 통해 상기 게이트배선과 연결되게 하는 유기 발광 표시 장치의 제조방법.

청구항 13

제 8 항에 있어서,

상기 제1시험패드와 상기 제2시험패드를 통해 각각 전기 신호를 인가하여 저항을 측정함으로써 상기 소스드레인배선 및 상기 게이트배선의 쇼트 발생 여부를 검사하는 단계를 더 포함하는 유기 발광 표시 장치의 제조방법.

청구항 14

제 13 항에 있어서,

상기 검사 결과 쇼트 발생 검출 시 해당 제품의 후속 제조공정 진행을 정지시키는 단계를 더 포함하는 유기 발광 표시 장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 배선의 오픈/쇼트 여부를 알아보는 시험(이하 OS test라 함)을 수행하기 위한 구조가 개선된 유기 발광 표시 장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 일반적으로 유기 발광 표시 장치는 박막트랜지스터(Thin Film Transistor:TFT)와, 그 박막트랜지스터에 의해 구동되며 화상을 구현하는 유기 전계 발광 소자(이하 EL소자) 등을 구비하고 있다.

[0003] 여기서, 상기 박막트랜지스터는 게이트전극과 활성층 및 소스드레인전극 등이 기판 상에 적층된 구조로 이루어진다. 따라서, 기판에 마련된 배선을 통해 게이트전극에 전류가 공급되면, 상기 활성층을 경유하여 소스드레인전극에 전류가 흐르게 되고, 동시에 이 소스드레인전극과 연결된 EL소자의 화소전극에 전류가 흐르게 된다.

[0004] 그리고, 상기 EL소자는 상기 화소전극 및 그와 대면하는 대향전극, 그리고 두 전극 사이에 개재된 발광층을 구비한다. 이와 같은 구조에서 상기한 대로 박막트랜지스터를 통해 화소전극에 전류가 흐르게 되면, 상기 화소전극과 대향전극 사이에 적정 전압이 형성되고, 이에 따라 상기 발광층에서 발광 동작이 일어나면서 화상이 구현된다.

[0005] 한편, 최근에는 이러한 유기 발광 표시 장치의 제조과정 중, 주요 배선에 하자가 있는지 여부를 확인해보는 OS test(open/short test) 수행의 필요성이 대두되고 있다. 이것은 해당 배선에 전기신호를 인가하여 저항이 정상적으로 나오는지 확인하는 시험으로, 이를 통해 배선이 정상적인 오픈 상태인지 아니면 쇼트가 발생된 불량 상태인지를 알 수 있게 된다. 과거 유기 발광 표시 장치가 대부분 소형으로 만들어지던 시절에는 제조과정 중간에 이러한 OS test 공정을 추가하여 불량을 가려내는 것보다, 나중에 최종 제품 단계에서 불량을 확인하는 것이 비용 상 더 저렴한 것으로 알려져 있었으나, 최근에는 제품이 대형화되면서 최종 제품에서 불량이 발생하는 것보다 중간 단계에서 미리 불량을 가려낼 수 있는 것이 비용 절감 측면에서 더 유리한 것으로 알려지고 있기 때문에, 제조과정 중 OS test의 수행이 필요해지고 있다.

[0006] 유기 발광 표시 장치에서 OS test를 수행할 필요가 있는 주요 배선으로는 상기 소스드레인전극과 연결된 소스드레인배선 및, 상기 게이트 전극과 연결된 게이트배선이 있다. 통상적인 적층 순서 상 게이트 배선이 먼저 형성되고 소스드레인배선은 나중에 형성되는데, 특히 먼저 형성되는 게이트배선의 경우는 자체 배선 형성 시 보다 이후 소스드레인배선을 형성하는 과정까지 진행되어 오는 도중에 쇼트가 발생할 가능성이 많은 것으로 알려져 있다. 따라서, 한 배선이 형성될 때마다 OS test를 수행하는 것보다는, 게이트배선과 소스드레인배선이 다 형성된 후에 한 공정에서 두 배선에 대한 OS test를 같이 수행하는 것이 공정의 편의성 뿐 아니라 test의 정확도 측면에서도 훨씬 효율적이다.

[0007] 그러므로, 이러한 사항들을 감안하여 게이트배선과 소스드레인배선의 OS test를 효율적으로 수행할 수 있도록 해주는 구조가 요구되고 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명의 실시예는 OS test를 효율적으로 수행할 수 있도록 개선된 유기 발광 표시 장치 및 그 제조방법을 제공한다.

과제의 해결 수단

[0009] 본 발명의 실시예에 따른 유기 발광 표시 장치는 기판 상의 서로 다른 층에 각각 형성된 게이트전극 및 소스드레인전극과, 상기 게이트전극 및 상기 소스드레인전극에 각각 연결된 게이트배선 및 소스드레인배선, 상기 소스드레인배선과 전기적으로 연결된 제1시험패드 및, 상기 제1시험패드와 같은 층에 형성되어 상기 게이트배선과 전기적으로 연결된 제2시험패드를 포함한다.

[0010] 상기 게이트배선 위에 상기 소스드레인배선이 형성될 수 있다.

[0011] 상기 제1시험패드와 상기 제2시험패드는 상기 기판 상의 서로 다른 측면에 분리 배치될 수 있다.

[0012] 상기 제1시험패드와 상기 제2시험패드 및 상기 소스드레인배선은 동일층에 동일 재질로 형성될 수 있다.

[0013] 상기 제2시험패드는 상기 게이트전극과 상기 소스드레인전극 사이의 절연층에 형성된 컨택홀을 통해 상기 게이트

트배선과 연결될 수 있다.

- [0014] 상기 소스트레인전극과 연결된 제 1 전극 및, 발광층을 사이에 두고 상기 제 1 전극과 대향된 제 2 전극이 더 구비될 수 있으며, 상기 제1시험패드와 상기 제2시험패드 및 상기 제 1 전극이 동일층에 동일 재질로 형성될 수 있다.
- [0015] 상기 제1시험패드는 상기 소스트레인전극과 상기 제 1 전극 사이에 형성된 패시베이션막을 관통하는 컨택홀을 통해 상기 소스트레인배선과 연결되고, 상기 제2시험패드는 상기 게이트전극과 상기 제 1 전극 사이에 차례로 적층된 상기 패시베이션막 및 절연층을 관통하는 컨택홀을 통해 상기 게이트배선과 연결될 수 있다.
- [0016] 또한, 본 발명의 실시예에 따른 유기 발광 표시 장치의 제조방법은, 기판 상에 게이트전극 및 상기 게이트전극과 연결된 게이트배선을 형성하는 단계; 상기 게이트전극 및 게이트배선 위에 절연층을 형성하는 단계; 상기 절연층에 상기 게이트배선의 일부를 노출시키는 컨택홀을 형성하는 단계; 상기 절연층 위에 소스트레인전극 및 상기 소스트레인전극과 연결된 소스트레인배선을 형성하는 단계; 상기 소스트레인배선과 연결된 제1시험패드 및, 상기 컨택홀을 통해 상기 게이트배선과 연결된 제2시험패드를 같은 층에 형성하는 단계;를 포함한다.
- [0017] 상기 제1시험패드와 상기 제2시험패드를 상기 기판 상의 서로 다른 측면에 분리 배치할 수 있다.
- [0018] 상기 제1시험패드와 상기 제2시험패드 및 상기 소스트레인배선을 동일층에 동일 재질로 형성할 수 있다.
- [0019] 상기 소스트레인전극과 연결된 제 1 전극 및, 발광층을 사이에 두고 상기 제 1 전극과 대향된 제 2 전극을 형성하는 단계를 더 포함할 수 있으며, 상기 제1시험패드와 상기 제2시험패드 및 상기 제 1 전극을 동일층에 동일 재질로 형성할 수 있다.
- [0020] 상기 소스트레인전극과 상기 제 1 전극 사이에 패시베이션막을 더 형성하고, 상기 컨택홀은 상기 패시베이션막도 관통하도록 형성하여, 상기 제1시험패드는 상기 패시베이션막을 관통하는 컨택홀을 통해 상기 소스트레인배선과 연결되게 하고, 상기 제2시험패드는 상기 패시베이션막 및 상기 절연층을 관통하는 컨택홀을 통해 상기 게이트배선과 연결되게 할 수 있다.
- [0021] 상기 제1시험패드와 상기 제2시험패드를 통해 각각 전기 신호를 인가하여 저항을 측정함으로써 상기 소스트레인배선 및 상기 게이트배선의 쇼트 발생 여부를 검사하는 단계를 더 포함할 수 있다.
- [0022] 상기 검사 결과 쇼트 발생 검출 시 해당 제품의 후속 제조공정 진행을 정지시키는 단계를 더 포함할 수 있다.

발명의 효과

- [0023] 상기한 바와 같은 본 발명의 유기 발광 표시 장치 및 그 제조방법에 의하면 제조공정 중 소스트레인배선과 게이트배선의 불량 여부를 효율적으로 파악하여 신속히 대처할 수 있게 되므로 최종 제품의 불량률을 낮출 수 있고, 또한 두 배선의 불량 검사를 위한 OS test도 한 공정에서 수행할 수 있으므로 매우 효율적인 제조공정을 구현할 수 있게 된다.

도면의 간단한 설명

- [0024] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 도시한 평면도이다.
- 도 2는 도 1에 도시된 유기 발광 표시 장치 중 한 화소의 등가회로도이다.
- 도 3은 도 1에 도시된 유기 발광 표시 장치 중 제1TFT와 캐패시터 영역을 도시한 단면도이다.
- 도 4는 도 1에 도시된 유기 발광 표시 장치 중 제2TFT와 EL소자 영역을 도시한 단면도이다.
- 도 5는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 제1TFT와 캐패시터 영역을 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 첨부된 도면들을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하면 다음과 같다.
- [0026] 도면상의 동일한 부호는 동일한 요소를 지칭한다. 하기에서 본 발명을 설명함에 있어, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략할 것이다.
- [0027] 본 발명의 실시예를 설명하는 도면에 있어서, 어떤 층이나 영역들은 명세서의 명확성을 위해 두께를 확대하여

나타내었다. 또한 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

- [0028] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 도시한 평면도이고, 도 2는 어느 한 화소의 등가회로도이다. 참고로, 도 1에서는 편의상 4개의 화소만을 도시하였으나, 실제 제품에는 행과 열 방향으로 훨씬 더 많은 화소들이 배열되어 있다고 보면 된다.
- [0029] 도 1 및 도 2에 도시된 바와 같이, 각 화소는 스위칭용 박막트랜지스터인 제 1 TFT(21)와, 구동용 박막트랜지스터인 제 2 TFT(23), 그리고 저장 요소인 캐패시터(22)와, 상기 제 1,2 TFT(21)(22)에 의해 구동되는 유기 전계 발광 소자(이하 EL소자:24) 등을 구비하고 있다. 여기서, 상기와 같은 박막트랜지스터(21)(23) 및 캐패시터(22)의 개수는 반드시 이에 한정되는 것은 아니며, 이보다 더 많은 수의 박막 트랜지스터(21)(23) 및 캐패시터(22)를 구비할 수 있음은 물론이다.
- [0030] 먼저, 상기 제 1 TFT(21)는 게이트배선(26)에 인가되는 스캔(Scan) 신호에 의해 구동되어 데이터배선(27)에 인가되는 데이터(data) 신호를 전달하는 역할을 한다. 상기 데이터배선(27)은 소스드레인전극(213,214;도 3 참조)과 같은 층에 같은 재질로 함께 형성되므로 소스드레인배선이라고도 불린다. 이하에는 데이터배선(27)을 소스드레인배선으로 칭하기로 한다.
- [0031] 다음으로, 상기 제 2 TFT(23)는 상기 제 1 TFT(21)를 통해 전달되는 데이터 신호에 따라서, 즉, 게이트와 소오스 간의 전압차(Vgs)에 의해서 EL소자(24)로 유입되는 전류량을 결정하는 역할을 하며, 상기 캐패시터(22)는 상기 제 1 TFT(21)를 통해 전달되는 데이터 신호를 한 프레임동안 저장하는 역할을 한다.
- [0032] 그리고, 상기 소스드레인배선(27)과 전기적으로 연결된 제1시험패드(201) 및, 상기 게이트배선(26)과 전기적으로 연결된 제2시험패드(202)가 구비되어 있는데, 이것은 유기 발광 표시 장치의 제조과정 중에 각 배선(26,27)의 쇼트 발생 여부를 알아보기 위한 OS test(open/short test)용으로 마련된 전기 접속 패드이다. 즉, 이 제 1,2시험패드(201)(202)에 시험기(미도시)의 프로브(probe)를 통해 전기 신호를 인가하여 저항이 정상적으로 측정되는지를 확인하는 것으로, 이때 측정결과 저항이 정상 범위를 벗어나서 쇼트가 발생된 것으로 판명되면 해당 제품은 더 이상의 후속 공정을 진행하지 않고 불량 처리하게 된다. 이 제1,2시험패드(201)(202)의 세부 구조 및 이를 이용한 OS test 과정에 대해서는 후술하기로 한다.
- [0033] 다음으로, 도 3 및 도 4는 상기한 유기 발광 표시 장치의 단면 구조를 도시한 것으로, 도 3은 상기 제1TFT(21)와 캐패시터(22) 및 상기한 제1,2시험패드(201)(202)의 적층 구조를 보인 것이고, 도 4는 EL소자(24)와 제2TFT(23)의 적층 구조를 보인 것이다.
- [0034] 도 3 및 도 4를 참조하면, 글라스재의 기판(110)상에 SiO₂ 등으로 버퍼층(111)이 형성되고, 이 버퍼층(111) 위에 제 1 TFT(21), 제 2 TFT(23), 캐패시터(22) 및 EL 소자(24) 등이 형성된다.
- [0035] 먼저 상기 제 1 TFT(21)는, 도 1 및 도 3에 도시된 바와 같이, 버퍼층(111) 상에 형성된 제 1 활성층(211)과, 이 제 1 활성층(211)의 상부에 형성된 게이트 절연층(112)과, 게이트 절연층(112) 상부의 게이트전극(212)을 갖는다.
- [0036] 상기 제 1 활성층(211)은 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 형성될 수 있다. 이 반도체 활성층은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 갖는다.
- [0037] 상기 제 1 활성층(211)의 상부에 SiO₂와 같은 재질의 상기 게이트 절연층(112)이 형성되고, 게이트 절연층(112) 상부에 MoW, Al/Cu 등의 도전막으로 상기 게이트전극(212)이 형성된다. 상기 게이트전극(212)은 도 1에서 알 수 있듯이 TFT 온/오프 신호를 인가하는 상기 게이트배선(26)과 연결되어 있다. 상기 게이트전극(212)과 게이트배선(26)은 같은 층에 같은 재질로 함께 형성된다.
- [0038] 상기 게이트전극(212)의 상부에 층간 절연층(113)이 형성되고, 콘택홀을 통해 소스전극(213)과 드레인전극(214)이 각각 제 1 활성층(211)의 소스영역 및 드레인영역에 접하도록 형성된다. 상기 소스전극(213)은 도 1의 소스드레인배선(27)과 연결되어 제 1 활성층(211)에 데이터 신호를 공급하고, 상기 드레인전극(214)은 캐패시터(22)의 제 1 충전전극(221)에 연결되어 캐패시터(22)에 전원을 공급한다. 이하에는 상기 소스전극(213)과 드레인전극(214)을 합쳐서 소스드레인전극(213)(214)으로 통칭하기로 한다.
- [0039] 이 소스드레인전극(213)(214) 상부에는 SiO₂, SiNx 등으로 이루어진 패시베이션막(114)이 형성되고, 이 패시베이션 막(114)의 상부에는 아크릴, 폴리이미드와 같은 재질의 평탄화막(115)이 형성된다.

- [0040] 상기 캐패시터(22)는 제 1 TFT(21)와 제 2 TFT(23) 사이에 위치되어 한 프레임 동안 제 2 TFT(23)를 구동시키는 데 필요한 구동전압을 저장하는 것으로, 도 1 및 도 3에서 볼 수 있듯이, 제 1 TFT(21)의 드레인 전극(214)과 접속되는 제1충전전극(221), 제 1 충전전극(221)의 상부에 오버랩되도록 형성되고, 구동전원을 인가하는 구동전원 라인(25)와 전기적으로 연결되는 제 2 충전전극(222) 및, 제 1 충전전극(221)과 제 2 충전전극(222)의 사이에 개재되어 유전체로서 사용되는 층간 절연층(113)이 구비되어 있다.
- [0041] 그리고, 상기 제1시험패드(201)와 제2시험패드(202)가 도 1과 같이 기판(110) 상의 좌우측면과 상하측면으로 서로 분리 배치되어 있는데, 이 제1,2시험패드(201)(202)는 상기 소스드레인전극(213)(214) 및 상기 소스드레인배선(27)과 같은 층에 같은 재료로 함께 형성된다. 즉, 상기 소스드레인전극(213)(214)과 소스드레인배선(27)을 패터닝할 때 상기 제1,2시험패드(201)(202)도 같은 층에 함께 패터닝하여 형성한다.
- [0042] 이렇게 형성된 제1,2시험패드(201)(202) 중 제1시험패드(201)는 도 1과 도 4에 도시된 바와 같이 상기 소스드레인배선(27)과 연결되고, 제2시험패드(202)는 상기 게이트배선(26)과 연결된다. 이때, 상기 게이트배선(26)은 소스드레인배선(27)의 아래에 있는 층간 절연층(113) 보다도 더 밑에 형성되어 있기 때문에, 그 소스드레인배선(27)과 같은 층에 형성된 제2시험패드(202)를 게이트배선(26)과 연결하기 위해서는 상기 층간 절연층(113)에 도 3과 같이 컨택홀(113a)을 형성한다. 이에 따라 소스드레인배선(27)과 같은 층에 형성된 제2시험패드(202)를 이 컨택홀(113a)을 통해 게이트배선(26)과 연결할 수 있게 된다.
- [0043] 이와 같이 소스드레인배선(27)과 연결된 제1시험패드(201) 및, 게이트배선(26)과 연결된 제2시험패드(202)를 형성해 놓으면, 제조공정 중 OS test를 통해 각 배선(26)(27)의 쇼트 발생 여부를 쉽게 확인할 수 있게 되며, 특히 게이트배선(26)도 소스드레인배선(27)까지 다 형성한 후에 쇼트 발생 검사를 할 수 있게 되므로 게이트배선(26) 형성과 소스드레인배선(27)의 형성 과정 사이에 생길 수 있는 쇼트 불량까지도 다 검출해낼 수 있게 된다. 이 제1,2시험패드(201)(202)를 이용한 OS test 과정은 나중에 다시 정리하기로 한다.
- [0044] 다음으로, 상기 제 2 TFT(23)는 도 1 및 도 4에서 볼 수 있듯이, 버퍼층(111) 상부에 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 제 2 활성층(231)이 형성되어 있고, 이 반도체 활성층은 N형 또는 P형 불순물이 고농도로 도핑된 소스 및 드레인 영역을 갖는다. 제 2 활성층(231)의 상부에는 상기 게이트 절연층(112)을 개재하여 캐패시터(22)의 제 1 충전전극(221)과 연결되어 TFT 온/오프 신호를 공급하는 게이트전극(232)이 형성되어 있다. 이 제 2 TFT(23)의 게이트전극(232)은 제 1 TFT(21)의 게이트전극(212)과 함께 패터닝된다. 그리고, 상기 게이트전극(232)의 상부에는 구동전원라인(25)과 접속되어 제 2 활성층(231)에 구동을 위한 기준전압(reference)를 공급하는 소스전극(233)과, 제 2 TFT(23)와 EL소자(24)를 연결시켜 EL소자(24)에 구동 전원을 인가하는 드레인전극(234)으로 구성된다. 이 제 2 TFT(23)의 소스드레인전극(233)(234)은 제 1 TFT(21)의 소스드레인전극(213)(214)과 함께 패터닝된다. 그리고, 게이트전극(232)과 소스드레인전극(233)(234)의 사이에는 상기 층간 절연층(113)이 형성되어 있고, 소스드레인전극(233)(234)과 EL소자(24)의 애노드 전극인 제 1 전극(241) 사이에는 상기 패시베이션막(114)이 개재되어 있다.
- [0045] 상기 제 1 전극(241)의 상부에는 상기 평탄화막(115)이 형성되어 있고, 이 평탄화막(115)에 소정의 개구부(244)를 형성한 후, EL소자(24)를 형성한다.
- [0046] 상기 EL 소자(24)는 전류의 흐름에 따라 적, 녹, 청색의 빛을 발광하여 소정의 화상 정보를 표시하는 것으로, 제 2 TFT(23)의 드레인전극(234)에 연결되어 이로부터 플러스 전원을 공급받는 애노드 전극인 제 1 전극(241)과, 전체 화소를 덮도록 구비되어 마이너스 전원을 공급하는 캐소드 전극인 제 2 전극(243), 및 이들 제1,2전극(241)(243)의 사이에 배치되어 발광하는 발광층(242)으로 구성된다.
- [0047] 애노드 전극인 제 1 전극(241)은 ITO 등의 투명 전극으로 형성될 수 있고, 캐소드 전극인 제 2 전극(243)은 기판(110)쪽으로 발광하는 배면발광형인 경우 Al/Ca 등으로 전면 증착하여 형성한다. 제 2 전극(243)은 상기 디스플레이가 기판(110)에 대향되는 봉지부재(12)의 방향으로 발광하는 전면발광형인 경우에는 Mg-Ag 등의 금속에 의해 얇은 반투과성 박막을 형성한 후, 그 위로 투명한 ITO를 증착하여 형성하는 등, 투명한 소재로 형성할 수 있다. 상기 제 2 전극(243)은 반드시 전면 증착될 필요는 없으며, 다양한 패턴으로 형성될 수 있음은 물론이고, 상기 제 1 전극(241)과 제 2 전극(243)은 서로 위치가 반대로 적층될 수 있음도 또한 물론이다.
- [0048] 발광층(242)은 저분자 또는 고분자 유기막이 사용될 수 있는 데, 저분자 유기막을 사용할 경우 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer), 유기 발광층(EML: Emission Layer), 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있으며, 사용 가능한 유기 재료도 구리 프탈로시아닌(CuPc: copper

phthalocyanine), N,N-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘 (N,N'-Di(naphthalene-1-yl)-N,N'-diphenylbenzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다. 이들 저분자 유기막은 진공증착의 방법으로 형성된다.

- [0049] 고분자 유기막의 경우에는 대개 홀 수송층(HTL) 및 유기 발광층(EML)으로 구비된 구조를 가질 수 있으며, 이때, 상기 홀 수송층으로 PEDOT를 사용하고, 유기 발광층으로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등 고분자 유기물질을 사용하며, 이를 스크린 인쇄나 잉크젯 인쇄방법 등으로 형성할 수 있다.
- [0050] 이제, 상기한 제1,2시험패드(201)(202)를 형성하고 OS test에 이용하는 과정을 포함한 유기 발광 표시 장치의 제조과정을 도 1 내지 도 4를 참조하면서 정리해보기로 한다.
- [0051] 먼저, 기판(110) 상에 버퍼층(111)과 상기 제1,2TFT(21)(23)의 활성층(211)(231) 및 게이트 절연층(112)을 차례로 형성하고, 다시 그 위에 상기 제1,2TFT(21)(23)의 게이트전극(212,232) 및 상기 제1TFT(21)의 게이트전극(212)과 연결된 게이트배선(26)을 함께 형성한다. 이때, 커패시터(22) 영역에는 제1충전전극(221)을 형성한다.
- [0052] 그리고, 이 게이트전극(212)(232) 및 게이트배선(26) 위에 상기 층간 절연층(113)을 형성한 다음, 그 중 일부에 콘택홀(113a)을 형성하여 상기 게이트배선(26)의 일부가 노출되게 한다.
- [0053] 그 다음에 상기 층간 절연층(113) 위에 상기 제1,2TFT(21)(23)의 소스드레인전극(213,214)(233,234) 및 상기 제1TFT(21)의 소스드레인전극(213,214)과 연결된 소스드레인배선(27)을 형성하며, 동시에 상기 소스드레인배선(27)과 연결된 제1시험패드(201) 및, 상기 콘택홀(113a)을 통해 상기 게이트배선(26)과 연결된 제2시험패드(202)를 같은 층에 함께 형성한다. 이때, 커패시터(22) 영역에는 제2충전전극(222)을 형성한다.
- [0054] 이렇게 되면, 상기 소스드레인배선(27)에 전기적으로 연결된 제1시험패드(201) 및 상기 게이트배선(26)에 전기적으로 연결된 제2시험패드(202)가 각각 준비되었으므로, 전술한 OS test를 수행할 수 있는 상태가 된다.
- [0055] 따라서, 이 상태에서 상기 제1시험패드(201)와 상기 제2시험패드(202)를 통해 각각 전기 신호를 인가하여 저항을 측정함으로써 상기 소스드레인배선(27) 및 상기 게이트배선(26)의 쇼트 발생 여부를 검사한다.
- [0056] 만일 상기 검사 결과 저항이 정상 범위를 벗어나서 쇼트가 발생된 것으로 검출되면, 해당 제품은 더 이상의 후속 제조공정 진행을 정지시키고 불량품으로 처리한다. 즉, 완제품으로 제조되기 전에 중간 단계에서 미리 쇼트 여부를 확인하여, 불량이 발생했다면 더 이상 불필요한 공정의 진행을 막는 것이다.
- [0057] 그러나, 저항이 정상 범위인 것으로 측정된다면 쇼트가 발생되지 않았다는 의미이므로, 이후 EL소자(24)를 형성하는 후속 공정을 계속 진행하여 유기 발광 표시 장치를 완성한다.
- [0058] 따라서, 이러한 유기 발광 표시 장치의 구조와 제조방법에 따르면, 제조공정 중 상기 제1,2시험패드(201)(202)를 이용한 OS test를 통해 각 배선(26)(27)의 쇼트 발생 여부를 쉽게 확인할 수 있게 되며, 특히 게이트배선(26)도 소스드레인배선(27)까지 다 형성한 후에 쇼트 발생 검사를 할 수 있게 되므로 게이트배선(26) 형성과 소스드레인배선(27)의 형성 과정 사이에 생길 수 있는 쇼트 불량까지도 다 검출해낼 수 있게 된다. 그리고, 제1,2시험패드(201)(202)가 같은 층에 함께 형성되기 때문에, 게이트배선(26)과 소스드레인배선(27)에 대한 OS test를 한 공정에서 수행할 수 있게 되어 공정 효율도 높일 수 있다.
- [0059] 한편, 본 실시예에서는 제1,2시험패드(201)(202)를 소스드레인배선(27)과 같은 층에 형성하는 경우를 예시하였는데, 다른 실시예로서 도 5에 도시된 바와 같이 제 1 전극(241)과 동일 재질로 같은 층에 형성할 수도 있다. 즉, 도면에 도시된 바와 같이 게이트배선(26) 위에 층간 절연층(113)과 소스드레인배선(27) 및 패시베이션막(114)을 차례로 적층한 다음, EL소자(24)의 제 1 전극(241)을 형성할 때 제1,2시험패드(201)(202)를 함께 형성하는 것이다. 물론, 이를 구현하기 위해서는 콘택홀(113b, 113c)을 상기 층간 절연층(113) 뿐 아니라 상기 패시베이션막(114)도 관통하도록 형성한다. 그러니까, 상기 제1시험패드(201)는 상기 패시베이션막(114)을 관통하는 콘택홀(113b)을 통해 상기 소스드레인배선(27)과 연결되고, 상기 제2시험패드(202)는 상기 패시베이션막(114) 및 층간 절연층(113)을 모두 관통하는 콘택홀(113c)을 통해 상기 게이트배선(26)과 연결된다.
- [0060] 이렇게 되면, 제1,2시험패드(201)(202)를 같은 층에 형성하고 OS test를 한 공정에서 수행할 수 있는 효과는 동일하게 유지할 수 있으며, 전술한 실시예의 경우보다 더 나중에 형성되는 EL소자(24)의 제 1 전극(241)이 형성된 후에 OS test를 수행하게 되므로, 제 1 전극(241) 형성 과정까지의 불량 요인도 검사할 수 있게 된다.
- [0061] 본 발명은 첨부된 도면에 도시된 일 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분

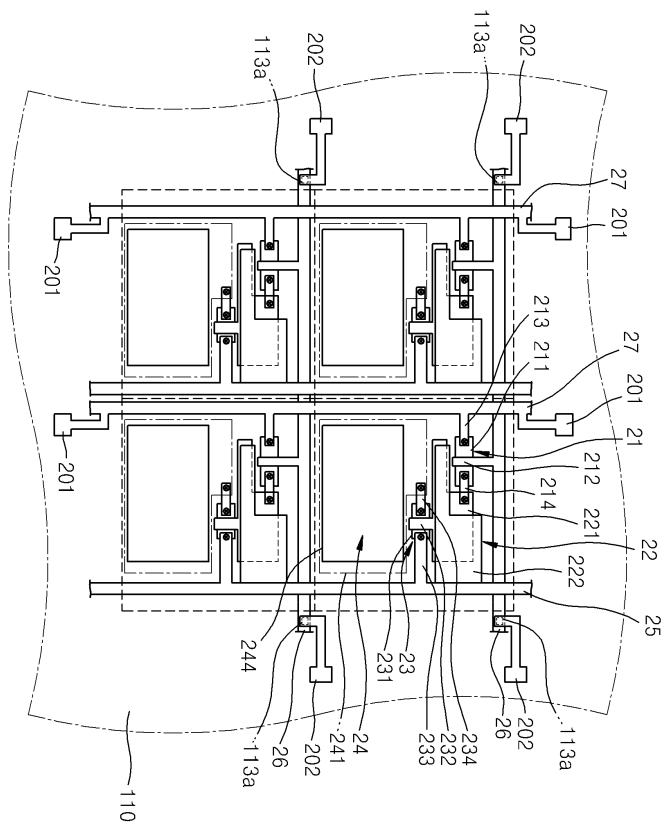
야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서 본 발명의 진정한 보호 범위는 첨부된 청구 범위에 의해서만 정해져야 할 것이다.

부호의 설명

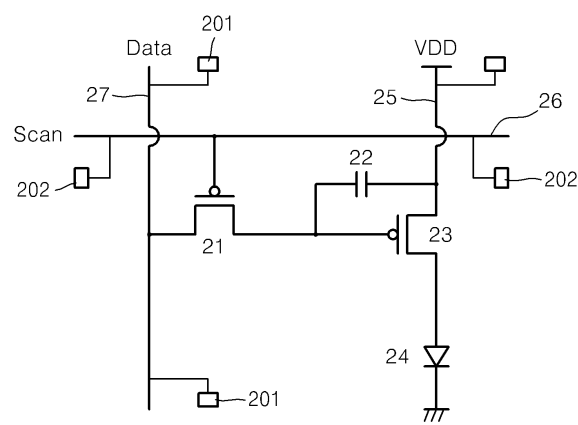
110...기판	111...버퍼층
112...게이트 절연층	113...층간 절연층
114...패시베이션막	115...평탄화막
21,23...제1,2TFT	24...EL소자
26...게이트배선	27...소스드레인배선
201...제1시험패드	202...제2시험패드
211,231...활성층	212,232...게이트전극
213,214,233,234...소스드레인전극	241...제 1 전극
242...발광층	243...제 2 전극

도면

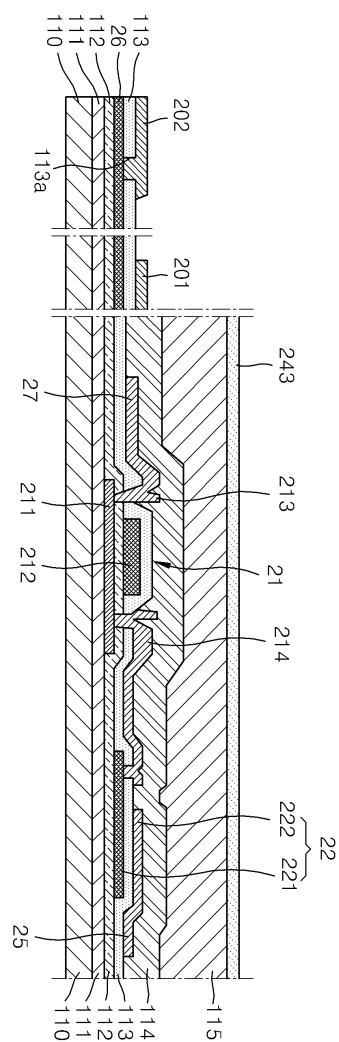
도면1



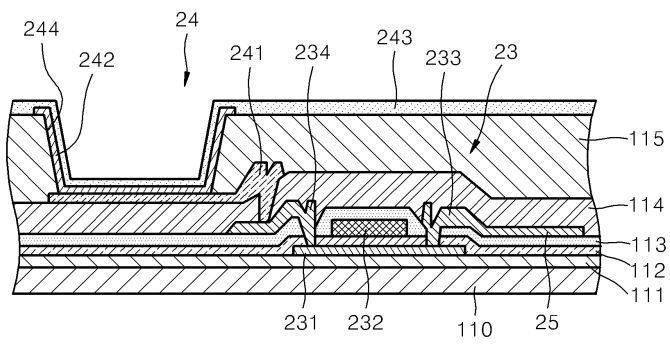
도면2



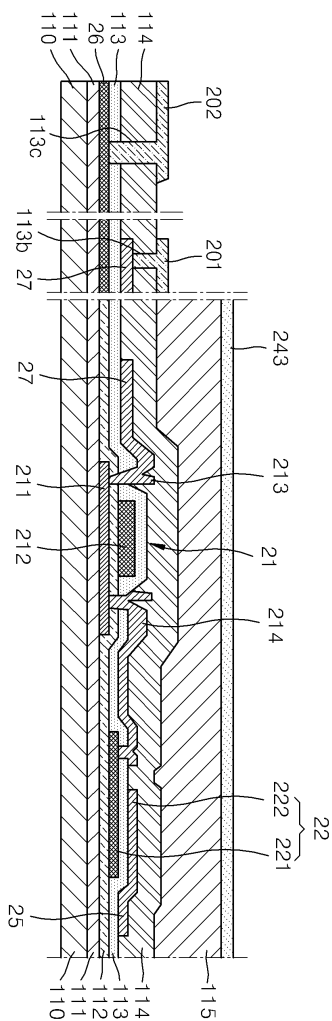
도면3



도면4



도면5



专利名称(译)	有机发光显示器及其制造方法		
公开(公告)号	KR101829312B1	公开(公告)日	2018-02-20
申请号	KR1020110085816	申请日	2011-08-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM KWANG HAE 김광해 CHOI JAE BEOM 최재범 JUNG KWAN WOOK 정관욱 LEE JUNE WOO 이준우		
发明人	김광해 최재범 정관욱 이준우		
IPC分类号	H01L51/50 G09G3/30		
CPC分类号	H01L27/124 H01L27/3262 H01L27/3276 H01L2924/0002 H01L2924/00		
其他公开文献	KR1020130022851A		
外部链接	Espacenet		

摘要(译)

目的：提供有机发光显示装置及其制造方法，以通过快速处理源极和干扰线以及栅极导线的缺陷来降低产品的故障率。组成：栅电极（212,232）和源极漏电极（213,214,233,234）分别形成在衬底（110）的不同层上。栅极线（26）和源极和漏极线（27）连接到栅极电极和源极和漏极。第一测试焊盘（201）电连接到源极和漏极导线。第二测试焊盘（202）形成在与第一测试焊盘相同的层上并电连接到栅极导线。第一测试点和第二测试点布置在衬底的不同表面上。

