(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0034265
(43) 공개일자 2017년03월28일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)
(21) 출원번호 10-2015-0132694
(22) 출원일자 2015년09월18일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김혁준
경기도 고양시 일산동구 무궁화로 7-45 (장항동, 양우로데오시티플러스) 429호
김태궁
경기도 파주시 교하로 70 (목동동, 산내마을3단지) 한빛마을2단지 휴먼빌레이크팰리스 201동 2304호
(74) 대리인
특허법인로얄

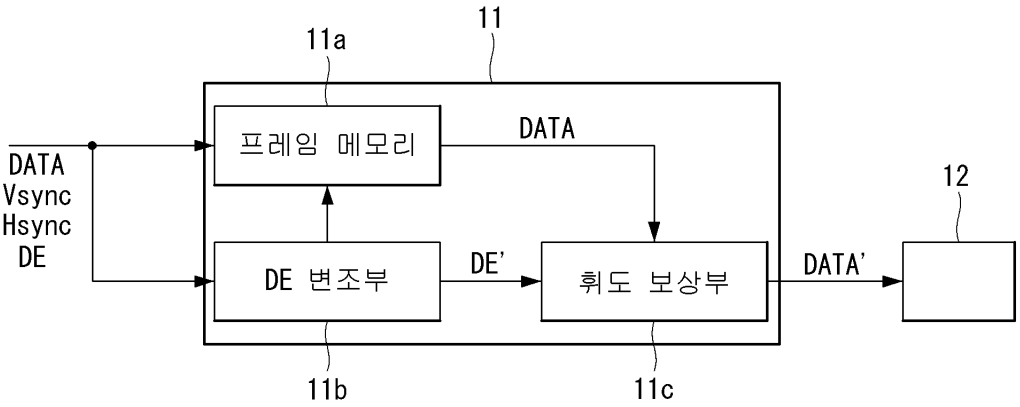
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 **유기발광 다이오드 표시장치**

(57) 요 약

본 발명의 유기발광 다이오드 표시장치는 다수의 픽셀들이 구비된 표시패널, 수직 블랭크 기간이 정의한 입력 타이밍 제어신호를 변조하여, 적어도 2개 이상의 수직 블랭크 기간들을 이웃하게 재배열하여 확장 수직 블랭크 기간을 설정하는 타이밍 콘트롤러 및 확장 수직 블랭크 기간 내에서 표시패널의 신호 라인들을 구동하여 픽셀들의 전기적 특성을 센싱하는 표시패널 구동회로를 포함한다.

대 표 도 - 도6



(52) CPC특허분류
G09G 2310/061 (2013.01)
G09G 2310/08 (2013.01)

명 세 서

청구범위

청구항 1

다수의 픽셀들이 구비된 표시패널;

수직 블랭크 기간이 정의된 입력 타이밍 제어신호를 변조하여, 적어도 2개 이상의 수직 블랭크 기간들을 이웃하게 재배열하여 확장 수직 블랭크 기간을 설정하는 타이밍 콘트롤러; 및

상기 확장 수직 블랭크 기간 내에서 상기 표시패널의 신호 라인들을 구동하여 상기 픽셀들의 전기적 특성을 센싱하는 표시패널 구동회로를 갖는 유기발광 다이오드 표시장치.

청구항 2

제1 항에 있어서,

상기 확장 수직 블랭크 기간은 N(N은 2이상의 양의 정수) 프레임마다 배치되는 유기발광 다이오드 표시장치.

청구항 3

제1 항에 있어서,

상기 입력 타이밍 제어신호는 데이터 인에이블 신호를 지시하며,

상기 타이밍 콘트롤러는 상기 데이터 인에이블 신호를 변조하여 상기 확장 수직 블랭크 기간과 변조 수직 액티브 기간을 정의하는 유기발광 다이오드 표시장치.

청구항 4

제3 항에 있어서,

상기 수직 액티브 기간이 N(N은 2이상의 양의 정수)개가 연속해서 순차적으로 배열된 이후에 상기 확장 수직 블랭크 기간도 N(N은 2이상의 양의 정수)개가 연속해서 순차적으로 배열되는 유기발광 다이오드 표시장치.

청구항 5

제1 항에 있어서,

상기 타이밍 콘트롤러는 화상 표시를 위한 입력 디지털 비디오 데이터를 저장한 후, 상기 변조 수직 액티브 기간 동안 상기 입력 디지털 비디오 데이터를 상기 표시패널 구동회로에 출력하는 프레임 메모리를 더 구비하는 유기발광 다이오드 표시장치.

청구항 6

제1 항에 있어서,

상기 픽셀의 전기적 특성은 상기 픽셀들에 포함된 유기발광 다이오드의 동작점 전압, 상기 픽셀들에 포함된 구동 TFT의 문턱전압, 상기 픽셀들에 포함된 구동 TFT의 전기적 이동도 중 적어도 어느 하나를 지시하는 유기발광 다이오드 표시장치.

청구항 7

제1 항에 있어서,

상기 타이밍 콘트롤러는 상기 확장 수직 블랭크 기간이 배열되는 프레임과 상기 확장 수직 블랭크 기간이 스킵되는 프레임 간에 게인을 달리하여 휘도를 보상하는 유기발광 다이오드 표시장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 유기발광 다이오드 표시장치에 관한 것이다.

배 경 기 술

[0002] 유기발광 다이오드 표시장치는 자발광소자이기 때문에 백라이트가 필요한 액정표시장치에 비하여 소비전력이 낮고, 더 얇게 제작될 수 있다. 또한, 유기발광 다이오드 표시장치는 시야각이 넓고 응답속도가 빠른 장점이 있다. 유기발광 다이오드 표시장치는 대화면 양산 기술 수준까지 공정 기술이 발전되어 액정표시장치와 경쟁하면서 시장을 확대하고 있다.

[0003] 유기발광 다이오드 표시장치의 픽셀들은 자발광 소자인 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함한다. OLED에는 도 1과 같이 애노드(Anode)와 캐소드(Cathode) 사이에 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL) 등의 유기 화합물층이 적층된다. 유기발광 다이오드 표시장치는 형광 또는 인광 유기물 박막에 전류를 흐르게 하여 픽셀의 OLED 내에서 전자와 정공이 유기물층에서 결합할 때 발광하는 현상을 이용하여 입력 영상을 재현한다.

[0004] 유기발광 다이오드 표시장치는 발광재료의 종류, 발광방식, 발광구조, 구동방식 등에 따라 다양하게 나뉘어질 수 있다. 유기발광 다이오드 표시장치는 발광방식에 따라 형광발광, 인광발광으로 나뉘어질 수 있고, 발광구조에 따라 전면발광(Top Emission)구조와 배면발광(Bottom Emission)구조로 나뉘어질 수 있다. 또한, 유기발광 다이오드 표시장치는 구동방식에 따라 PMOLED(Passive Matrix OLED)와 AMOLED(Active Matrix OLED)로 나뉘어질 수 있다.

[0005] 유기발광 다이오드 표시장치의 픽셀들은 입력 영상의 데이터에 따라 OLED에 흐르는 구동전류를 조절하는 구동 TFT(Thin Film Transistor)를 포함한다. 문턱 전압, 이동도 등과 같은 구동 TFT의 전기적 특성은 모든 픽셀들에서 동일하게 설계되어야 하지만, 공정 편차나 구동 시간, 구동 환경 등에 따라 구동 TFT의 특성이 불균일하다. 유사한 이유로 픽셀들 간의 OLED의 동작점 전압도 불균일하다. 따라서, 유기발광 다이오드 표시장치에는 픽셀들 간의 전기적 특성 차이를 센싱(sensing)하고, 센싱 결과에 따라 입력 디지털 비디오 데이터를 적절히 변경하여 보상하는 기술이 적용되고 있다.

[0006] 유기발광 다이오드 표시장치의 정상 구동 중에 픽셀들의 전기적 특성은 픽셀에 입력 영상의 데이터가 기입되지 않는 수직 블랭크 기간(Vertical blank period) 내에서 이루어질 수 있다. 수직 블랭크 기간은 데이터 인에이블 신호(Data Enable, DE)가 로우 논리 레벨로 유지되는 기간을 의미하며, 픽셀에 입력 영상의 데이터가 기입되는 수직 액티브 기간들(Vertical active period) 사이에 배치된다.

[0007] 수직 블랭크 기간은 수직 액티브 기간에 비해 현저히 짧다.

[0008] 픽셀들의 전기적 특성을 센싱하는데 필요한 시간이 길어 정상 구동 중에 센싱 시간을 확보하기가 어렵다. 특히, 유기발광 다이오드 표시장치가 대형화 또는 해상도가 증가함에 따라, 픽셀의 개수 및 패널 내에서 로드가 증가된다. 이에 따라, 픽셀들의 전기적 특성을 센싱할 수 있는 시간이 더욱 증가된다.

[0009] 이와 같이, 정상 구동 중인 수직 블랭크 기간에서 픽셀들의 전기적 의 특성을 센싱하는데 필요한 시간이 길어짐으로써, 픽셀들의 전기적 특성을 센싱하는 센싱 시간을 충분히 확보하는데 많은 어려움이 있다.

발명의 내용

해결하려는 과제

[0010] 본 발명은 센싱 시간을 충분히 확보할 수 있는 유기발광 다이오드 표시장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0011] 본 발명의 유기발광 다이오드 표시장치는 다수의 픽셀들이 구비된 표시패널, 수직 블랭크 기간을 정의한 타이밍 제어신호를 변조하여 적어도 2개 이상의 수직 블랭크 기간들을 이웃하게 재배열하여 확장 수직 블랭크 기간을 설정하는 타이밍 콘트롤러 및 확장 수직 블랭크 기간 내에서 표시패널의 신호 라인들을 구동하여 픽셀들의 전기적 특성을 센싱하는 표시패널 구동회로를 포함한다.

[0012] 확장 수직 블랭크 기간은 N(N은 2이상의 양의 정수) 프레임마다 배치된다.

[0013] 입력 타이밍 제어신호는 데이터 인에이블 신호이고, 타이밍 콘트롤러는 데이터 인에이블 신호를 변조하여 확장 수직 블랭크 기간과 변조 수직 액티브 기간을 정의한다.

[0014] 수직 액티브 기간이 N(N은 2이상의 양의 정수)개가 연속해서 순차적으로 배열된 이후에 확장 수직 블랭크 기간이 N(N은 2이상의 양의 정수)개가 연속해서 순차적으로 배열된다.

[0015] 타이밍 콘트롤러는 화상 표시를 위한 입력 디지털 비디오 데이터를 저장한 후, 변조 수직 액티브 기간 동안 입력 디지털 비디오 데이터를 표시패널 구동회로에 출력하는 프레임 메모리를 구비한다.

[0016] 픽셀의 전기적 특성은 픽셀들에 포함된 유기발광 다이오드의 동작점 전압, 픽셀들에 포함된 구동 TFT의 문턱전압, 픽셀들에 포함된 구동 TFT의 전기적 이동도 중 적어도 어느 하나를 나타낸다.

[0017] 타이밍 콘트롤러는 확장 수직 블랭크 기간이 포함되는 프레임과 확장 수직 블랭크 기간이 스킵되는 프레임 간에 게인을 달리하여 휘도를 보상한다.

발명의 효과

[0018] 본 발명은 수직 블랭크 기간을 정의한 입력 타이밍 제어신호를 변조하여 적어도 2개 이상의 수직 블랭크 기간들을 이웃하게 재배열한다. 그 결과, 본 발명은 수직 블랭크 기간들을 병합하여 실시간 센싱 시간을 충분히 확보할 수 있다. 이와 같이, 센싱 시간을 충분히 확보함으로써 보상 성능을 향상시키는 동시에 패널의 수명을 증가시킬 수 있다.

[0019] 나아가, 본 발명은 센싱 시간을 충분히 확보할 수 있기 때문에 픽셀의 전류가 낮은 저계조에서도 픽셀의 전기적 특성을 센싱할 수 있고, 요구되는 구동 전류가 낮은 고해상도, 고정세 픽셀에서도 픽셀의 전기적 특성을 안정하게 센싱할 수 있다. 그 결과, 본 발명은 고해상도, 고정세 유기 발광 표시장치에서 효과적으로 적용될 수 있다.

도면의 간단한 설명

[0020] 도 1은 OLED 구조와 그 발광 원리를 보여 주는 도면이다.

도 2는 본 발명의 실시 예에 따른 유기 발광 다이오드 표시장치를 보여 주는 블록도이다.

도 3은 픽셀의 등가 회로도이다.

도 4는 픽셀의 전기적 특성 변화를 센싱하기 위한 신호들을 보여 주는 파형도이다.

도 5는 입력 타이밍 신호에 따른 디스플레이 타이밍과 본 발명에 따라 재설정된 디스플레이 타이밍을 비교하여 보여 주는 파형도이다.

도 6은 본 발명의 실시 예에 따른 타이밍 콘트롤러를 보여 주는 블록도이고,

도 7 및 도 8은 본 발명의 실시 예에 따른 수직 블랭크 기간이 재배열되어 확장되는 것을 보여 주는 도면이다.

도 9는 본 발명의 다른 실시 예에 따른 수직 블랭크 기간이 재배열되어 확장되는 것을 보여 주는 도면이다.

도 10은 N프레임마다 확장 수직 블랭크 기간이 구현되는 동안 프레임간 에미션 기간이 달라지는 것을 보여 주는 도면이다.

도 11은 프레임간 에미션 기간 차이로 인해 발생하는 휘도 편차를 보상하는 순서도이다.

도 12는 프레임간 에미션 기간 차이로 인해 발생하는 휘도 편차를 보상하기 위한 게인을 생성하는 순서도이다.

도 13은 본 발명의 실시 예에 따른 수직 블랭크 기간이 재배열되어 확장되는 것을 시뮬레이션을 통해 보여 주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0022] 도 2 내지 도 4를 참조하면, 본 발명의 실시 예에 따른 유기발광 다이오드 표시장치는 표시패널(10)과, 타이밍 콘트롤러(11)와, 표시패널 구동회로를 포함한다.

[0023] 표시패널(10)의 픽셀 어레이에는 입력 영상의 데이터가 표시된다. 표시패널(10)의 픽셀 어레이는 다수의 데이터 라인들(14)과, 데이터 라인들(14)과 교차되는 다수의 스캔 라인들(15) 및 매트릭스 형태로 배치되는 픽셀들(P)을 포함한다. 픽셀들(P) 각각은 컬러 구현을 위하여 적색 서브 픽셀(R), 녹색 서브 픽셀(G), 청색 서브 픽셀(B)로 나뉘어질 수 있다.

[0024] 표시패널(10)에는 픽셀들(P)의 전기적 특성을 센싱하기 위한 레퍼런스 라인들(Reference line)(16)이 형성된다. 서브 픽셀들 각각에는 제1 및 제2 스캔 신호(Scan A, Scan B)가 인가될 수 있도록 한 쌍의 스캔 라인들이 연결될 수 있다.

[0025] 픽셀의 전기적 특성은 유기발광 다이오드의 동작점 전압, 구동 TFT의 문턱 전압, 구동 TFT의 이동도 등을 포함한다.

[0026] 픽셀들(P) 각각은 도 3과 같이, 3개의 TFT(T1, T2, T3), 하나의 스토리지 커패시터(Cst), 및 OLED를 포함할 수 있으나, 이에 한정되지 않는다. OLED는 도 1과 같이 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL) 등이 적층된 유기 화합물층들로 구성될 수 있다. 제1 TFT(T1)는 제1 스캔 펄스(Scan A)에 응답하여 데이터 라인(14)을 통해 입력되는 데이터 전압을 제1 노드(A)를 통해 제2 TFT(T2)의 게이트에 인가한다. 제1 TFT(T1)의 게이트는 제1 스캔 펄스(Scan A)가 인가되는 제1 스캔 라인(15)에 연결된다.

[0027] 제1 TFT(T1)의 드레인은 데이터 라인(14)에 연결되고, 제1 TFT(T1)의 소스는 제1 노드(A)를 경유하여 제2 TFT(T2)의 게이트에 연결된다. 제2 TFT(T2)는 구동 TFT로서 게이트 전압에 따라 OLED에 흐르는 전류를 조정한다. 제2 TFT(T2)의 드레인에는 고전위 픽셀 전원 전압(VDD)이 인가된다. 제2 TFT(T2)의 소스는 제2 노드(B)를 경유하여 OLED의 애노드에 연결된다. 제3 TFT(T3)는 제2 스캔 펄스(Scan B)에 응답하여 제2 노드(B)와 제3 노드(C)를 연결한다. 제3 노드(C)는 레퍼런스 라인(16)에 연결된다. 레퍼런스 라인(16)에는 센싱 유닛(17)이 연결될 수 있다. 센싱 유닛(17)은 정해진 초기화 기간 동안 제2 노드(B)에 기준전압을 공급한 후에, 정해진 센싱 시간 동안 제2 노드(B)의 전압을 센싱 전압으로서 샘플링할 수 있다.

[0028] 제3 TFT(T3)의 드레인은 제2 노드(B)에 연결되고, 그 소스는 제3 노드(C)에 연결된다. 제3 TFT(T3)의 게이트는 제2 스캔 펄스(Scan B)가 인가되는 제2 스캔 라인(15)에 연결된다. 스토리지 커패시터(Cst)는 제1 및 제2 노드(A, B)를 통해 제2 TFT(T2)의 게이트-소스 간에 연결된다. OLED의 애노드는 제2 TFT(T2)의 소스에 연결되고, OLED의 캐소드는 기저 전압원(GND)에 연결된다.

[0029] 표시패널 구동회로는 데이터 구동회로(12)와 스캔 구동회로(13)를 포함한다. 표시패널 구동회로는 입력 영상의 데이터를 표시패널(10)의 픽셀 어레이에 기입한다. 표시패널 구동회로는 확장 수직 블랭크 기간 내에서 표시패널의 신호 라인들(14,15)을 구동하여 픽셀들의 전기적 특성을 센싱한다.

[0030] 데이터 구동회로(12)는 하나 이상의 소스 드라이브 IC(integrated circuit)를 포함한다. 데이터 구동회로(12)는 디지털-아날로그 변환기(Digital-to-Analog Converter, 이하 "DAC"라 함)를 이용하여 타이밍 콘트롤러(11)로부터 입력된 입력 영상의 변조 픽셀 데이터(DATA')를 아날로그 감마보상전압으로 변환하여 데이터 전압을 발생하고 그 데이터 전압을 데이터 라인들(14)로 출력한다. 확장 수직 블랭크 기간을 감안하여 재 가공된 변조 픽셀 데이터(DATA') 각각은 적색 데이터, 녹색 데이터 및 청색 데이터를 포함한다.

[0031] 데이터 구동회로(12)는 레퍼런스 라인(16)에 연결된 센싱 유닛(17)과, 센싱 유닛(17)에 연결된 아날로그-디지털 변환기(Analog-to-Digital Converter, 이하 "ADC"라 함)를 더 포함한다. 센싱 유닛(17)은 레퍼런스 라인(16)을 통해 각 픽셀에 기준전압을 공급함과 아울러, 레퍼런스 라인(16)을 통해 각 픽셀의 전기적 특성을 센싱 전압으로서 샘플링한 후, 그 아날로그 센싱값을 ADC에 공급한다. ADC는 센싱 유닛(17)로부터 입력되는 아날로그 센싱값을 디지털 센싱값으로 변환하여 타이밍 콘트롤러(11)에 전송한다. 여기서 센싱 유닛(17)은 각 레퍼런스 라인(16)에 다수 개로 연결될 수 있다.

[0032] 스캔 구동회로(13)는 타이밍 콘트롤러(11)의 제어 하에 수직 액티브 기간 동안 데이터 구동회로(12)로부터 출력되는 데이터전압에 동기되는 스캔 펄스(또는 게이트 펄스)를 스캔 라인들(15)에 공급한다. 스캔 구동회로(13)는 확장 수직 블랭크 기간(VB) 동안 전기적 특성의 변화를 센싱하기 위한 스캔 펄스를 스캔 라인들(15)에 공급한다. 스캔 구동회로(13)는 수직 액티브 기간 동안 스캔 펄스를 순차적으로 시프트시켜 입력 영상의 데이터가 기입되는 픽셀들을 라인 단위로 순차적으로 선택한다. 또한, 스캔 구동회로(13)는 확장 수직 블랭크 기간 동

안 전기적 특성 변화가 센싱될 픽셀들에 스캔 펄스를 인가할 수 있다.

[0033] 타이밍 콘트롤러(11)는 도시하지 않은 호스트 시스템(host system)으로부터 입력 영상의 픽셀 데이터(DATA)와 입력 타이밍 신호들을 입력받는다. 입력 타이밍 신호들은 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(DE), 도트 클럭(DCLK) 등을 포함한다. 타이밍 콘트롤러(11)는 수직 블랭크 기간을 정의하는 입력 타이밍 제어신호 예컨대, 데이터 인에이블신호(DE)를 변조하여 적어도 2개 이상의 수직 블랭크 기간들을 이웃하게 재배열한다.

[0034] 그 결과, 본 발명은 수직 블랭크 기간들이 2 개 이상 연결된다. 타이밍 콘트롤러(11)는 입력 타이밍 제어신호들 중 하나인 데이터 인에이블 신호(DE)를 변조하여 확장 수직 블랭크 기간과 변조 수직 액티브 기간을 정의한다. 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간과 변조 수직 액티브 기간에 맞게 데이터 구동회로(12)와 스캔 구동회로(13)의 동작 타이밍을 제어하기 위한 타이밍 제어신호(DDC, GDC)를 생성한다.

[0035] 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다.

[0036] 본 발명은 타이밍 콘트롤러(11)와 표시패널 구동회로(12,13)를 이용하여 픽셀들의 전기적 특성을 보상하는 외부 보상 방법을 적용함으로써 유기발광 다이오드 표시장치의 수율과 수명을 증가시킨다. 또한, 본 발명은 외부 보상 방법을 적용하여 픽셀 내의 내부 보상 회로를 생략하거나 최소화함으로써 픽셀들을 도 3과 같이 단순화하여 픽셀의 개구율과 수율을 높일 수 있다.

[0037] 도 4는 픽셀의 전기적 특성 변화를 센싱하기 위한 신호들을 보여 주는 파형도이다.

[0038] 도 3 및 도 4를 참조하면, 게이트 구동회로(13)는 타이밍 콘트롤러(11)의 제어 하에 확장 수직 블랭크 기간 동안 스캔라인들(15)을 통해 제1 및 제2 스캔 펄스(Scan A, Scan B)를 센싱 대상의 픽셀들에 공급한다. 픽셀의 전기적 특성은 픽셀들에 포함된 유기발광 다이오드의 동작점 전압, 픽셀들에 포함된 구동 TFT의 문턱전압, 픽셀들에 포함된 구동 TFT의 전기적 이동도 중 적어도 어느 하나를 나타낸다.

[0039] 데이터 구동회로(12)는 확장 수직 블랭크 기간 동안 픽셀의 전기적 특성을 센싱하기 위해 미리 설정된 센싱용 데이터 전압을 데이터 라인들(14)에 공급한다. 센싱용 데이터 전압은 입력 영상의 데이터 전압과 무관하게 소정 전압으로 설정된 전압이다.

[0040] 제1 및 제2 스캔 펄스(Scan A, Scan B)가 온 레벨로 인가되는 초기화 기간 동안 제2 TFT(T2)의 게이트-소스 간 전압이 일정 레벨로 셋팅된다. 초기화 기간에 이은 센싱 시간에서 제3 TFT(T3)는 제2 스캔 펄스(Scan B)에 응답하여 턴-온되어 제2 및 제3 노드들(B, C)을 연결한다. 센싱 시간에서 제2 노드(B)의 전압은 제2 TFT(T2)에 흐르는 전류에 의해 변할 수 있다. 센싱 시간에서 제2 노드(B)의 전압은 제3 TFT(T3)와 레퍼런스 라인(16)을 통해 센싱 유닛에 인가된다. ADC는 센싱 시간동안 제2 노드(B)의 전압 변화를 디지털 값으로 변환한다. 이러한 픽셀의 전기적 특성은 타이밍 콘트롤러(11)에 전송된다.

[0041] 도 5는 입력 타이밍 신호에 따른 디스플레이 타이밍과 본 발명에 따라 재설정된 디스플레이 타이밍을 비교하여 보여 주는 파형도이다.

[0042] 도 5를 참조하면, 입력 타이밍 신호에 의해 정의되는 1 프레임 기간은 수직 액티브 기간(AA)과 수직 블랭크 기간(VB)으로 나뉘어진다.

[0043] 데이터 인에이블 신호(DE)는 입력 영상의 데이터와 동기된다. 데이터 인에이블 신호(DE)의 1 펄스 주기는 1 수평기간이고, 데이터 인에이블 신호(DE)의 하이 로직(high logic) 기간 즉, 펄스 폭은 1 라인 데이터 타이밍을 나타낸다. 1 수평 기간은 표시패널(10)에서 1 라인의 픽셀들에 데이터를 기입하는데 필요한 시간(horizontal address time)이다.

[0044] 입력 영상의 데이터는 수직 액티브 기간(AA)동안 입력되고, 수직 블랭크 기간(VB)에 입력되지 않는다. 데이터 인에이블 기간(AA)은 픽셀 어레이의 모든 픽셀들에 1 프레임 분량의 픽셀 데이터를 표시하는데 필요한 시간(Vertical address time)이다.

[0045] 수직 블랭크 기간(VB)은 수직 싱크 기간(Vertical sync time, VS), 수직 프론트 포치(Vertical Front Porch, FP) 및 수직 백 포치(Vertical Back Porch, BP)를 포함한다. 수직 싱크 기간(VS)은 Vsync의 폴링 에지부터 라이징 에지까지의 시간으로서, 한 화면의 시작(또는 끝) 타이밍을 나타낸다.

[0046] 수직 프론트 포치(FP)는 데이터 인에이블 신호(DE)의 마지막 펄스의 폴링 에지부터 Vsync의 폴링 에지까지의 시

간이다. 수직 백 포치(BP)는 Vsync의 라이징 에지부터 데이터 인에이블 신호(DE)의 제1 펄스의 라이징 에지까지의 시간이다.

[0047] 도 5에 도시된 바와 같이, 본 발명에서 변조된 입력 타이밍 신호에 의해 정의되는 1 프레임 기간은 변조 수직 액티브 기간(AA')을 포함하거나, 변조 수직 액티브 기간(AA')과 적어도 2개 이상이 연속적으로 재배열되는 수직 블랭크 기간(VB')을 포함한다.

[0048] 확장 수직 블랭크 기간은 적어도 2개 이상의 수직 블랭크 기간(VB')들이 이웃하게 연결된 기간이고, 변조된 데이터 인에이블 신호(DE')는 타이밍 콘트롤러(11)에 의해 재생성된 내부 데이터 인에이블 신호이다.

[0049] 도 6은 본 발명의 실시 예에 따른 타이밍 콘트롤러를 보여 주는 블록도이고, 도 7 및 도 8은 본 발명의 실시 예에 따른 수직 블랭크 기간이 재배열되어 확장되는 것을 보여 주는 도면이다.

[0050] 도 6 내지 도 8을 살펴보면, 본 발명의 타이밍 콘트롤러(11)는 프레임 메모리(Frame memory, 11a), DE변조부(11b) 및 휘도보상부(11c)를 포함한다. 타이밍 콘트롤러(11)는 수직 블랭크 기간을 연속적으로 재배열함으로써, 픽셀들의 전기적 특성을 센싱하는데 소요되는 센싱 타임을 충분하게 확보한다.

[0051] 프레임 메모리(Frame memory, 11a)는 호스트 시스템(host system, 미도시)으로부터 입력 영상의 픽셀 데이터(DATA)와 입력 타이밍 신호들을 입력 받는다. 프레임 메모리(Frame memory, 11a)는 입력되는 입력 타이밍 신호들에 맞게 입력 영상의 픽셀 데이터(DATA)를 라이팅(Writing)한다. 프레임 메모리(Frame memory, 11a)는 저장된 영상의 픽셀 데이터(DATA)를 변조된 데이터 인에이블 신호(DE')에 동기시켜 리드 아웃한다.

[0052] DE변조부(11b)는 호스트 시스템(host system, 미도시)으로부터 입력 타이밍 신호들을 입력 받는다. DE변조부(11b)는 입력 타이밍 신호들을 입력 받아 각 프레임에서 수직 블랭크 기간(VB')이 차지하는 위치를 체크한 후, 적어도 2개 이상의 수직 블랭크 기간(VB')들이 이웃하게 재배열되도록 데이터 인에이블 신호를 변조한다.

[0053] 휘도보상부(11c)는 프레임 메모리(Frame memory, 11a)로부터 영상의 픽셀 데이터(DATA)를 입력받고, DE변조부(11b)로부터 적어도 2개 이상의 수직 블랭크 기간(VB)들이 이웃하게 재배열되는 프레임(Frame)에 대한 정보를 입력받아 수직 블랭크 기간 유무에 따른 프레임(Frame)들 간의 에미션 기간 차이로 인해 발생되는 휘도 편차를 보상한다. 휘도보상부(11c)는 확장 수직 블랭크 기간(VB')이 포함되지 않은 제1 프레임(Frame1)의 에미션 기간과 확장 수직 블랭크 기간(VB')이 포함된 제2 프레임(Frame2) 간의 에미션 기간 차이로 인해 발생되는 휘도 편차를 보상하기 위해 제1 프레임(Frame1)과 제2 프레임(Frame2)에 대응하여 서로 다른 게인(gain)을 생성한다. 휘도보상부(11c)는 확장 수직 블랭크 기간(VB')이 포함되지 않은 제1 프레임(Frame1)의 에미션 기간과 확장 수직 블랭크 기간(VB')이 포함된 제2 프레임(Frame2) 간의 에미션 기간 차이로 생성된 게인(gain)을 해당 프레임에 표시될 변조 입력 영상의 픽셀 데이터(DATA')에 적용한다. 제1 프레임(Frame1)과 제2 프레임(Frame2)에 대응하여 서로 다른 게인을 생성하는 휘도보상부(11c)에 대한 자세한 설명은 도 11 및 도 12에서 후술하기로 한다.

[0054] 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간을 N(N은 2이상의 양의 정수) 프레임마다 배치한다. 예를 들어, 확장 수직 블랭크 기간이 2 프레임마다 배치될 경우, 제1 프레임은 제1 변조 수직 액티브 기간(AA'1)을 포함하고, 제2 프레임은 제2 변조 수직 액티브 기간(AA'2)과 확장 수직 블랭크 기간(VB'1+VB'2)을 포함하고, 제3 프레임은 제3 변조 수직 액티브 기간(AA'3)을 포함한다. 타이밍 콘트롤러(11)는 제1 변조 수직 액티브 기간(AA'1)과 제2 변조 수직 액티브 기간(AA'2) 사이에 배치되는 제1 수직 블랭크 기간(VB'1)을, 변조된 데이터 인에이블 신호(DE')에 맞게 제2 변조 수직 액티브 기간(AA'2)과 제3 변조 수직 액티브 기간(AA'3) 사이에 재배열할 수 있다. 제1 변조 수직 액티브 기간(AA'1)과 제2 변조 수직 액티브 기간(AA'2) 사이에는 제1 수직 블랭크 기간(VB'1)이 스킵된다. 이에 따라, 제1 변조 수직 액티브 기간(AA'1)과 제2 변조 수직 액티브 기간(AA'2)은 연속해서 배열된다. 제2 변조 수직 액티브 기간(AA'2)과 제3 변조 수직 액티브 기간(AA'3) 사이에는 제1 수직 블랭크 기간(VB'1)과 제2 수직 블랭크 기간(VB'2)들이 연속해서 배열된다. 즉, 제2 변조 수직 액티브 기간(AA'2)과 제3 변조 수직 액티브 기간(AA'3) 사이에는 제1 수직 블랭크 기간(VB'1)과 제2 수직 블랭크 기간(VB'2)이 이웃하게 재배열된 확장 수직 블랭크 기간(VB'1+VB'2)이 배열된다.

[0055] 타이밍 콘트롤러(11)는 프레임 메모리(11a)에 저장된 입력 영상의 픽셀 데이터(DATA)를 변조된 데이터 인에이블 신호(DE')에 동기시켜 리드 아웃한다. 타이밍 콘트롤러(11)는 변조된 데이터 인에이블 신호(DE')에 동기되어 변조된 입력 영상의 픽셀 데이터(DATA')를 데이터 구동회로(12)에 전송한다.

[0056] 이와 같이, 본 발명은 변조된 데이터 인에이블 신호(DE')를 기초로 확장 수직 블랭크 기간을 N 프레임마다 설정함으로써 기존에 부족한 센싱 시간을 충분하게 확보할 수 있다.

[0057] 도 9를 살펴보면, 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간을 3 프레임마다 배치한다. 제1 프레임(Frame 1)은 제1 변조 수직 액티브 기간(AA'1)을 포함하고, 제2 프레임(Frame2)은 제2 변조 수직 액티브 기간(AA'2)을 포함하고, 제3 프레임(Frame3)은 제3 변조 수직 액티브 기간(AA'3)과 확장 수직 블랭크 기간(VB'1+VB'2+VB'3)을 포함한다.

[0058] 본 발명은 제1 변조 수직 액티브 기간(AA'1) 내지 제3 변조 수직 액티브 기간(AA'3)에 배치되는 3개의 수직 블랭크 기간(VB'1 내지 VB'3)들을 변조된 데이터 인에이블 신호(DE')에 맞게 제3 변조 수직 액티브 기간(AA'3)과 제4 변조 수직 액티브 기간(미도시) 사이에 재배열할 수 있다. 이에 따라, 제1 변조 수직 액티브 기간(AA'1)과 제2 변조 수직 액티브 기간(AA'2) 사이 및, 제2 변조 수직 액티브 기간(AA'2)과 제3 변조 수직 액티브 기간(AA'3) 사이에서는 제1 및 제2 수직 블랭크 기간(VB'1, VB'2)이 스킵된다. 그 결과, 제1 변조 수직 액티브 기간(AA'1) 내지 제3 변조 수직 액티브 기간(AA'3)들이 연속해서 배열된다. 제3 변조 수직 액티브 기간(AA'3)과 제4 변조 수직 액티브 기간(미도시) 사이에는 제1 수직 블랭크 기간(VB'1) 내지 제3 수직 블랭크 기간(VB'3)들이 연속해서 배열된다. 즉, 제3 변조 수직 액티브 기간(AA'3)과 제4 변조 수직 액티브 기간(미도시) 사이에는 제1 수직 블랭크 기간(VB'1) 내지 제3 수직 블랭크 기간(VB'3)이 이웃하게 재배열된 확장 수직 블랭크 기간(VB'1+VB'2+VB'3)이 배열된다. 여기서 확장 수직 블랭크 기간(VB'1+VB'2+VB'3)은 제1 수직 블랭크 기간(VB'1), 제2 수직 블랭크 기간(VB'2) 및 제3 수직 블랭크 기간(VB'3)을 합한 기간과 실질적으로 동일한 기간이다.

[0059] 본 발명은 연속적으로 재배열되는 수직 블랭크 기간의 개수를 늘려 확장함으로써, 센싱 시간을 더욱 충분하게 확보할 수 있다.

[0060] 지금까지 설명한 바와 같이, 본 발명은 데이터 인에이블 신호를 변조하여 확장 수직 블랭크 기간과 변조 수직 액티브 기간이 정의되면, 적어도 2개 이상의 수직 블랭크 기간을 재배열한다. 이에 따라, N프레임마다 N개의 수직 블랭크 기간이 이웃하게 재배열되어 확장 수직 블랭크 기간이 구현된다.

[0061] 지금까지 설명한 타이밍 콘트롤러(11)는 하나의 프레임 메모리(11a)를 포함하는 것을 설명하였으나 이에 한정되는 것은 아니며, 타이밍 콘트롤러(11)는 복수의 프레임 메모리(11a)를 포함할 수 있다. 프레임 메모리(11a)는 화상 표시를 위한 입력 디지털 비디오 데이터를 입력 타이밍 신호에 동기하여 저장한 후, 변조 수직 액티브 기간 동안 입력 디지털 비디오 데이터를 변조 타이밍 신호(즉, 변조 데이터 인에이블 신호(DE'))에 맞게 데이터 구동회로(12)에 출력한다. 프레임 메모리(11a)는 DDR SDRAM(Double data rate synchronous dynamic random access memory)으로 구현될 수 있다. 프레임 메모리(11a)는 타이밍 콘트롤러(11)에 한 개 이상 구비될 수 있다. 예를 들어, 프레임 메모리(11a)가 한 개만 구비될 경우 연속적으로 재배열되는 수직 블랭크 기간의 최대 개수는 FHD(Full - High Definition) 기준 1079개가 될 수 있다. 이에 한정되는 것은 아니며, 프레임 메모리(11a)가 한 개 이상 구비될 경우 연속적으로 재배열되는 수직 블랭크 기간의 최대 개수는 1079개 이상이 될 수도 있다.

[0062] 도 10은 N프레임마다 확장 수직 블랭크 기간이 구현되는 동안 프레임간 에미션 기간이 달라지는 것을 보여 주는 도면이고, 도 11은 프레임간 에미션 기간 차이로 인해 발생하는 휘도 편차를 보상하는 것을 보여 주는 순서도이고, 도 12는 프레임간 에미션 기간 차이로 인해 발생하는 휘도 편차를 보상하기 위한 게인을 생성하는 순서도이다.

[0063] 도 10은 확장 수직 블랭크 기간이 포함된 A프레임 및 C프레임과 확장 수직 블랭크 기간이 포함되지 않은 B프레임을 나타내고 있다.

[0064] 도 10 내지 도 12를 살펴보면, 확장 수직 블랭크 기간(VB'a)이 포함된 A프레임과 확장 수직 블랭크 기간이 포함되지 않은 B프레임 및 확장 수직 블랭크 기간(VB'c)이 포함된 C프레임이 순서대로 배열되는 것을 나타낸다. 여기서 확장 수직 블랭크 기간(VB'a)은 B프레임과 C프레임 사이에 삽입되지 않고 스킵된다.

[0065] 에미션 기간(Emission Time)이란 입력 영상 표시를 위해 라인 별로 순차적으로 OLED가 발광하면서 입력 영상을 표시하는 기간을 나타낸다. 확장 수직 블랭크 기간(VB'a)을 포함하는 A프레임에서 제1 에미션 기간(1st Emission Time)은 확장 수직 블랭크 기간을 포함하지 않는 제2 에미션 기간(2nd Emission Time)보다 길게 구현된다.

[0066] 이와 같이, N(N은 자연수) 프레임마다 확장 수직 블랭크 기간이 구현되면 확장 수직 블랭크 기간이 포함된 프레임과 확장 수직 블랭크 기간이 포함되지 않은 프레임 간에 에미션 기간(Emission Time)이 달라진다. 에미션 기간(Emission Time)이 달라지면 화면 인지 시 플리커(깜빡임)가 발생한다.

[0067] 도 10에 도시된 바와 같이, 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간이 포함된 A프레임의 제1 에미션 기간

(1st Emission Time)과 확장 수직 블랭크 기간이 포함되지 않은 B프레임 간의 제2 에미션 기간(2nd Emission Time) 차이로 인해 발생되는 휘도 편차를 보상하기 위해 A프레임과 B프레임에 대응하여 서로 다른 게인을 생성한다. 타이밍 콘트롤러(11)의 휘도보상부(11c)는 제1 에미션 기간(1st Emission Time)과 제2 에미션 기간(2nd Emission Time) 간의 차이로 생성된 게인을 해당 프레임에 표시될 입력 디지털 비디오 데이터에 적용한다.

[0068] 도 11에 도시된 바와 같이, 타이밍 콘트롤러(11)는 변조 데이터 인에이블 신호를 기초로 확장 수직 블랭크 기간의 위치 및 시간적 길이를 체크할 수 있다(S110). 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간이 배열되는 프레임의 시간적 위치 및 시간적 길이를 체크함으로써, 해당 프레임의 에미션 기간을 알 수 있다. 이에 따라, 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간이 포함된 A프레임과 확장 수직 블랭크 기간이 포함되지 않은 B프레임에 해당하는 게인을 개별적으로 생성한다(S120). 타이밍 콘트롤러(11)는 확장 수직 블랭크 기간이 포함된 A프레임과 확장 수직 블랭크 기간이 포함되지 않은 B프레임 간의 에미션 기간 차이로 인해 발생하는 휘도 편차를 보상하기 위해 입력되는 입력 디지털 비디오 데이터마다 프레임 별로 생성된 게인을 개별적으로 적용한다(S130).

[0069] 확장 수직 블랭크 기간이 포함된 A프레임과 확장 수직 블랭크 기간이 포함되지 않은 B프레임에 해당하는 게인을 개별적으로 생성하는 방법은 다음 도 12와 같다.

[0070] 도 10 및 도 12을 참조하면, 제1 에미션 기간(1st Emission Time) 및 제2 에미션 기간(2nd Emission Time)은 라인 별로 순차적으로 발광하면서 입력 영상을 표시한다.

[0071] 도 10 및 도 12에 도시된 바와 같이, 제1 에미션 기간(1st Emission Time)은 A프레임에서 라인 별로 순차적으로 발광하기 때문에 확장 수직 블랭크 기간이 반드시 포함된다.

[0072] A프레임의 첫 번째 라인에서는 확장 수직 블랭크 기간이 제1 에미션 기간(1st Emission Time)의 끝 부분에 배열된다. A프레임의 n번째 라인에서는 확장 수직 블랭크 기간이 제1 에미션 기간(1st Emission Time)의 앞 부분에 배열된다. 반면에, 도 10에 도시된 바와 같이, 제2 에미션 기간(2nd Emission Time)은 B프레임에서 라인 별로 순차적으로 발광하기 때문에 확장 수직 블랭크 기간이 포함되지 않는다. 예를 들어, A프레임에 해당하는 제1 에미션 기간(1st Emission Time)은 확장 수직 블랭크 기간인 600us(하나의 수직 블랭크 기간은 300us)를 포함한다. 이에 따라, A프레임에 해당하는 제1 에미션 기간(1st Emission Time)의 총 기간은 8.9ms이 된다. 반면에 B프레임에 해당하는 제2 에미션 기간(2nd Emission Time)은 확장 수직 블랭크 기간인 600us(하나의 수직 블랭크 기간은 300us)를 포함하지 않는다. 이에 따라, B프레임에 해당하는 제2 에미션 기간(2nd Emission Time)의 총 기간은 8.3ms이 된다.

[0073] 이와 같이, 확장 수직 블랭크 기간이 포함된 기간만큼 에미션 기간이 길어지기 때문에 제2 에미션 기간(2nd Emission Time)은 제1 에미션 기간(1st Emission Time)보다 짧게 구현된다(S121).

[0074] 제1 에미션 기간(1st Emission Time)이 제2 에미션 기간(2nd Emission Time)보다 길어짐으로써, A프레임의 밝기가 B프레임의 밝기보다 더 밝아진다(S122).

[0075] 타이밍 콘트롤러(11)는 A프레임의 밝기와 B프레임의 밝기가 다르기 때문에 A프레임에 표시될 입력 영상의 픽셀 데이터에 대응되는 제1 게인과 B프레임에 표시될 입력 영상의 픽셀 데이터에 대응되는 제2 게인을 각각 다르게 생성한다. 타이밍 콘트롤러(11)는 휘도보상부(11c)를 이용하여 제1 게인과 제2 게인을 생성할 수 있다(S123).

[0076] A프레임(1st Frame)에 공급되는 입력 영상의 픽셀 데이터에는 기준 게인에 8.9ms의 에미션 기간에 해당하는 게인을 나누어 계산되는 제1 게인을 적용하는 반면, B프레임(2nd Frame)에 공급되는 입력 영상의 픽셀 데이터에는 기준 게인에 8.3ms의 에미션 기간에 해당하는 게인을 나누어 계산되는 제2 게인을 적용할 수 있다(S123). 여기서, 제2 게인은 제1 게인보다 클 수 있다.

[0077] 타이밍 콘트롤러는 생성된 제1 게인과 제2 게인을 A프레임에 표시될 디지털 비디오 데이터와 B 프레임에 표시될 디지털 비디오 데이터 각각에 차등적으로 적용한다. 이에 따라, A프레임의 제1 에미션 기간(1st Emission Time)과 B프레임의 제2 에미션 기간(2nd Emission Time) 간의 차이로 인한 밝기 편차를 완화시킬 수 있다(S124).

[0078] 본 발명은 생성된 게인(Gain)과 해당 프레임(Frame)의 디지털 비디오 데이터를 연산하여 에미션 기간 차이에 따른 휘도 편차를 보상함으로써, 제1 프레임의 밝기와 제2 프레임의 밝기를 실질적으로 동일하게 할 수 있다. 따라서 프레임(Frame)간 휘도 차이로 인한 플리커(깜빡임) 현상을 효율적으로 제거할 수 있다.

[0079] 또한, 본 발명은 특정 센싱 라인(Sensing Line)의 휘도 차이는 랜덤 센싱(Random Sensing)방식을 통해 인지성을 제거할 수 있다. 이러한 랜덤 센싱(Random Sensing) 방식은 본 출원인 2013년에 출원한 출원번호 제10-2013-

0166678호의 식별번호 [0034] 내지 [0040] 및 도 5를 통해 충분히 알 수 있으므로 이에 대한 자세한 설명은 생략하기로 한다.

[0080] 지금까지 설명한 본 발명은 수직 블랭크 기간을 정의한 입력 타이밍 제어신호를 변조하여 적어도 2개 이상의 수직 블랭크 기간들을 이웃하게 재배열하는 것으로 시뮬레이션 결과는 도 13과 같다.

[0081] 도 13을 살펴보면, 상단에는 종래에 따른 프레임을 나타낸 것이고, 하단에는 본 발명에 따른 프레임을 나타낸 것이다.

[0082] 종래에 따른 제1 프레임 내지 제5 프레임은 매 프레임마다 수직 블랭크 기간들이 포함된다. 이에 따라, 종래의 제1 프레임 내지 제5 프레임 각각은 에미션 기간이 실질적으로 동일하게 구현된다. 반면에, 본 발명에 따른 제1 프레임, 제3 프레임 및 제5 프레임에는 확장 수직 블랭크 기간이 배열되고, 제2 프레임 및 제4 프레임에는 확장 수직 블랭크 기간이 배열되지 않는다. 이에 따라, 본 발명의 제1 프레임, 제3 프레임 및 제5 프레임의 에미션 기간은 제2 프레임 및 제4 프레임의 에미션 기간보다 길게 구현된다.

[0083] 본 발명은 수직 블랭크 기간들이 확장되어 센싱 시간을 충분히 확보할 수 있기 때문에 실시간 센싱이 가능하다. 이와 같이, 센싱 시간을 충분히 확보함으로써 보상 성능을 향상시키는 동시에 패널의 수명을 증가시킬 수 있다.

[0084] 나아가, 본 발명은 센싱 시간을 충분히 확보할 수 있기 때문에 픽셀의 전류가 낮은 저계조에서도 픽셀의 전기적 특성을 센싱할 수 있고, 요구되는 구동 전류가 낮은 고해상도, 고정세 픽셀에서도 픽셀의 전기적 특성을 안정하게 센싱할 수 있다. 그 결과, 본 발명은 고해상도, 고정세 유기 발광 표시장치에서 효과적으로 적용될 수 있다.

[0085] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

[0086] 10 : 표시패널 11 : 타이밍 콘트롤러

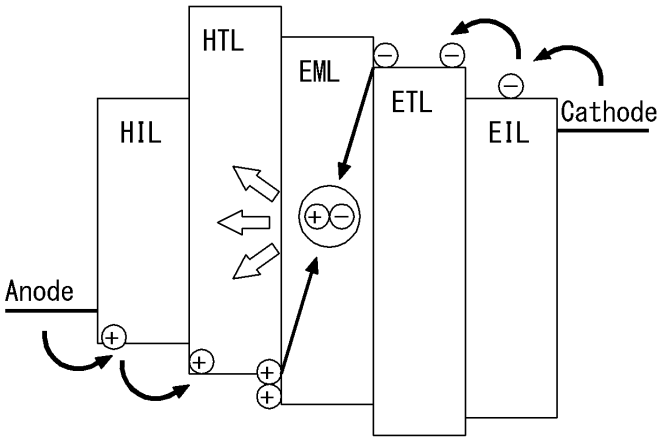
11a : 프레임 메모리 11b : DE변조부

11c : 휘도보상부 12 : 데이터 구동회로

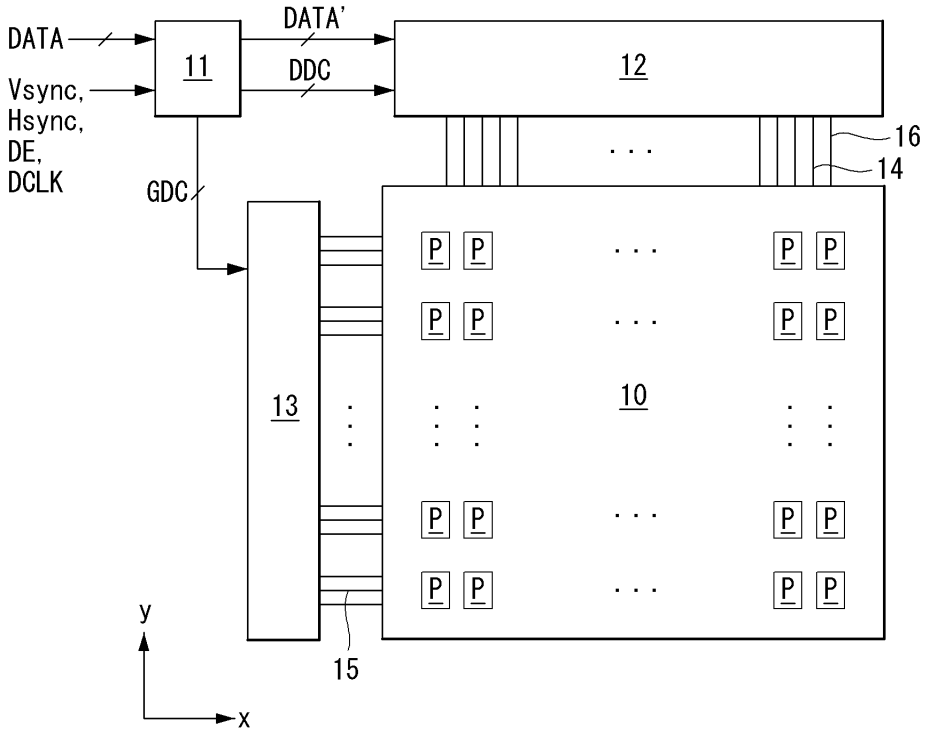
13 : 스캔 구동회로

도면

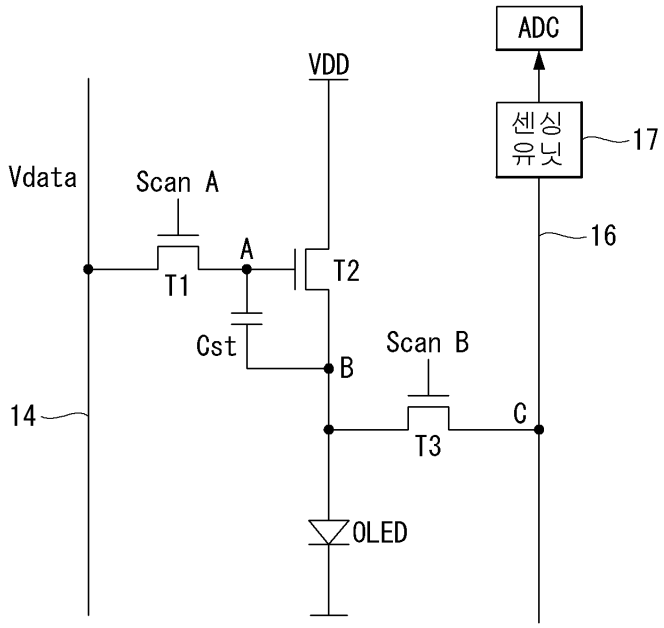
도면1



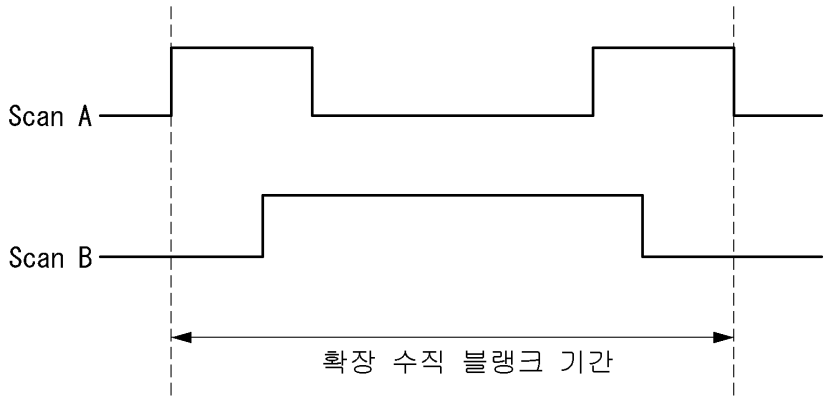
도면2


DATA
Vsync,
Hsync,
DE,
DCLK
11
DATA'
DDC
12
16
14
GDC
13
10
15
y
x

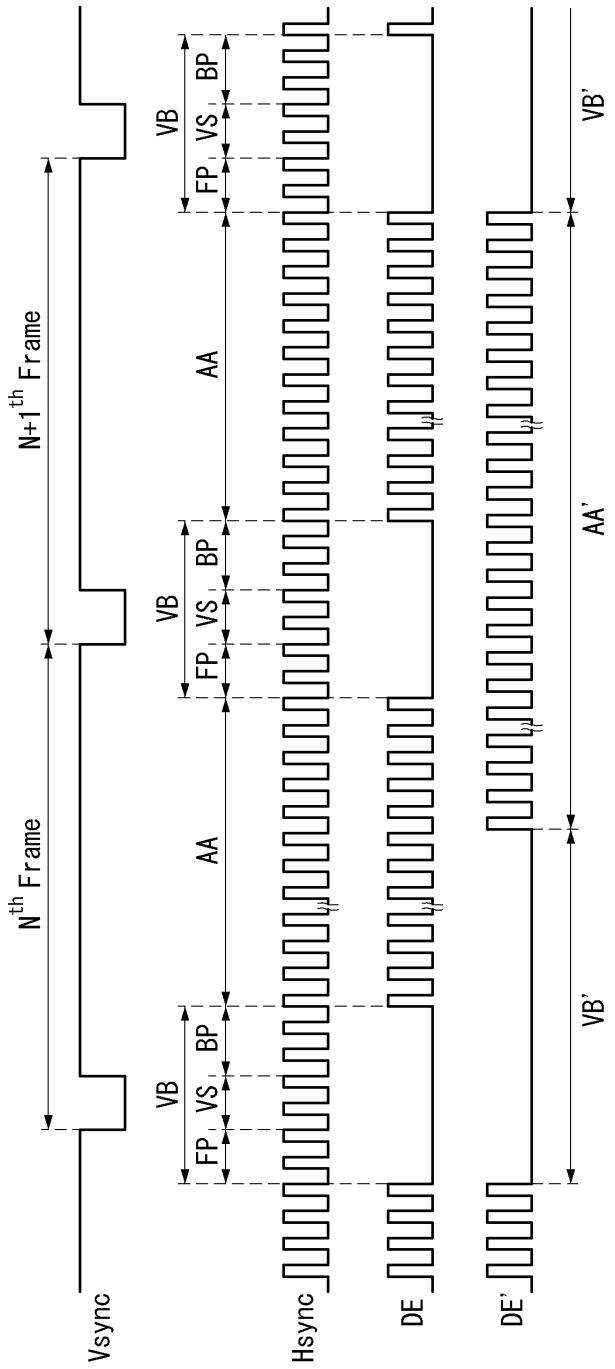
도면3


ADC
VDD
센싱
유닛
17
Vdata
Scan A
16
A
T1
T2
Cst
Scan B
B
14
C
T3
OLED

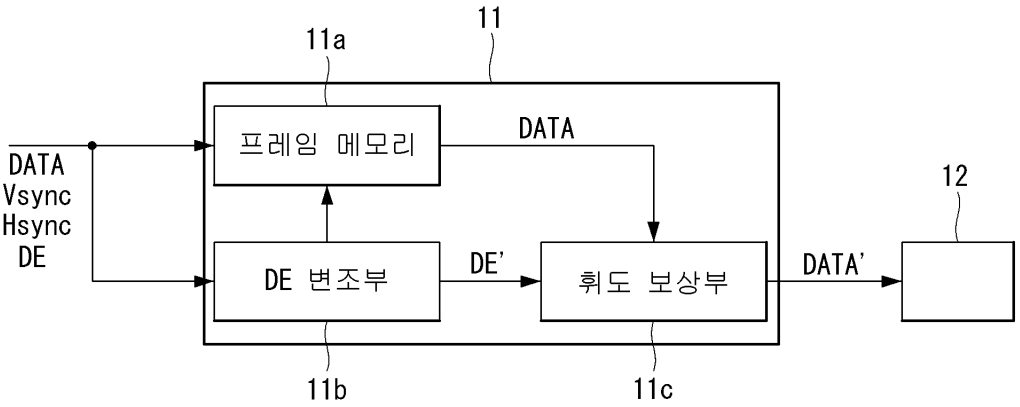
도면4



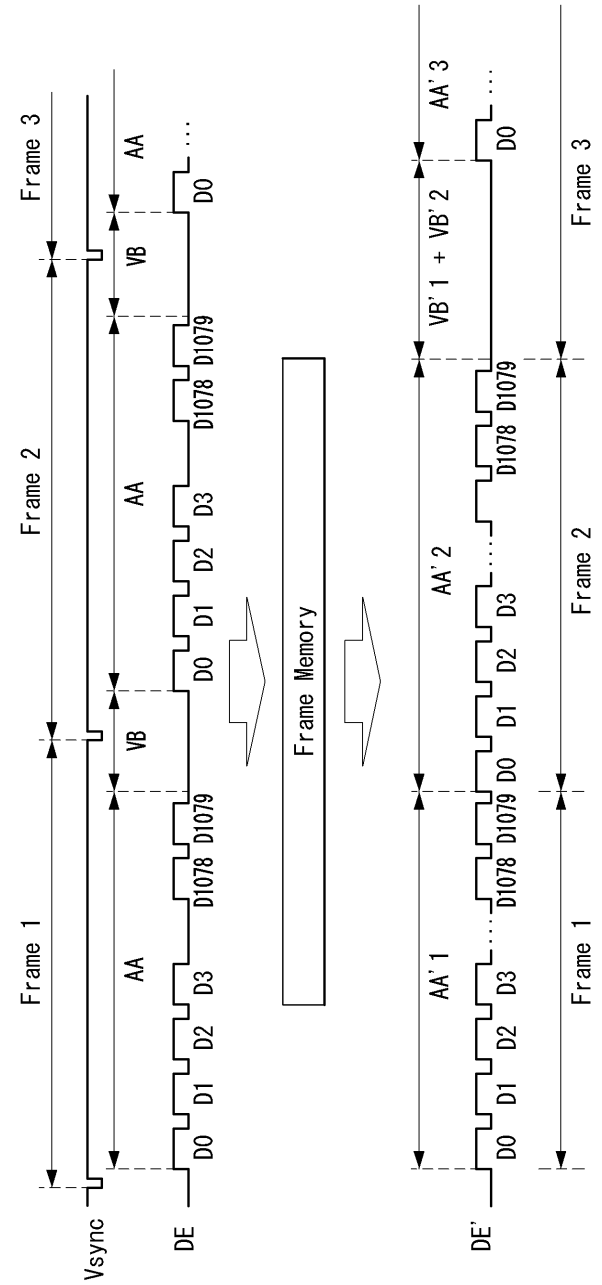
도면5



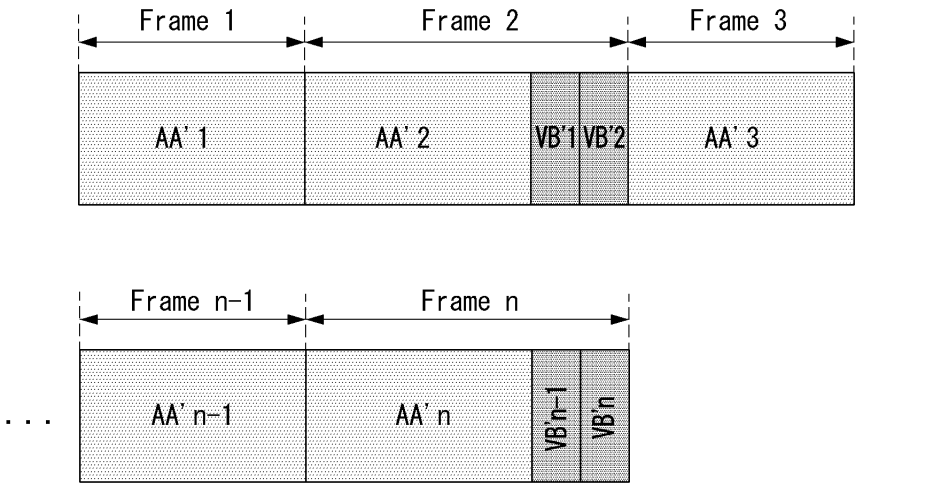
도면6


11a
11
프레임 메모리
DATA
DATA
Vsync
Hsync
DE
12
DE 변조부
DE'
휘도 보상부
DATA'
11b
11c

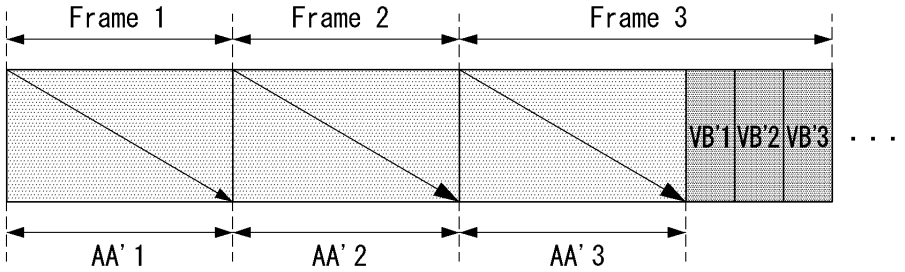
도면7


Frame 3
Frame 2
Frame 1
Vsync
DE
AA
VB
D0
D1
D2
D3
D1078
D1079
Frame Memory
AA'1
AA'2
AA'3
VB'1 + VB'2
DE'

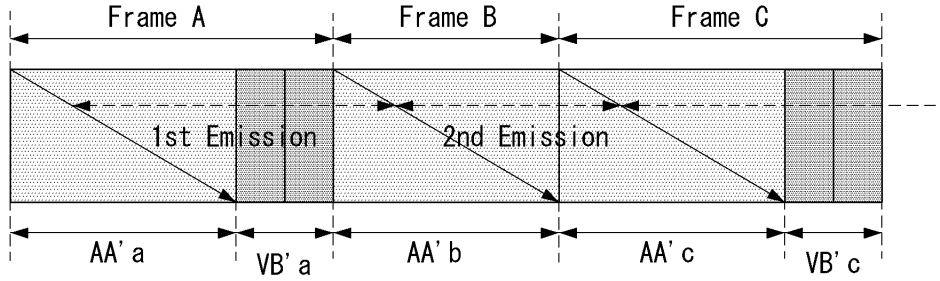
도면8


Frame 1
Frame 2
Frame 3
AA'1
AA'2
VB'1
VB'2
AA'3
Frame n-1
Frame n
AA'n-1
AA'n
VB'n-1
VB'n

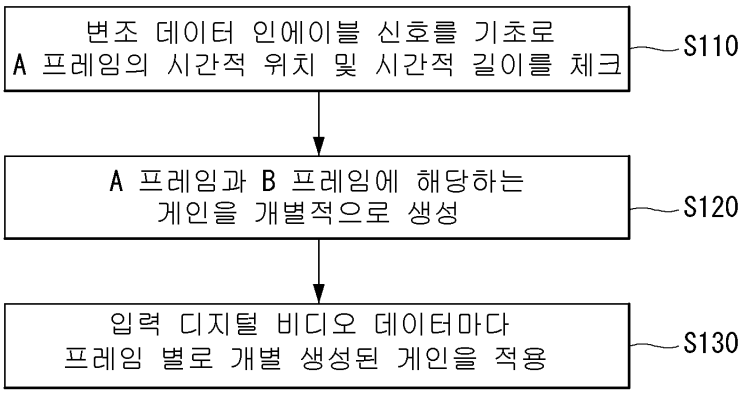
도면9


Frame 1
Frame 2
Frame 3
VB'1
VB'2
VB'3
AA'1
AA'2
AA'3

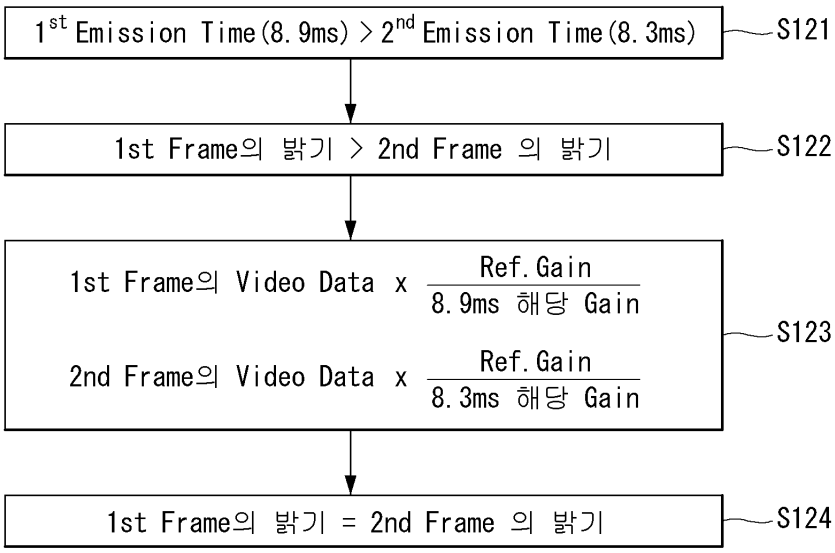
도면10


Frame A
Frame B
Frame C
1st Emission
2nd Emission
AA'a
VB'a
AA'b
AA'c
VB'c

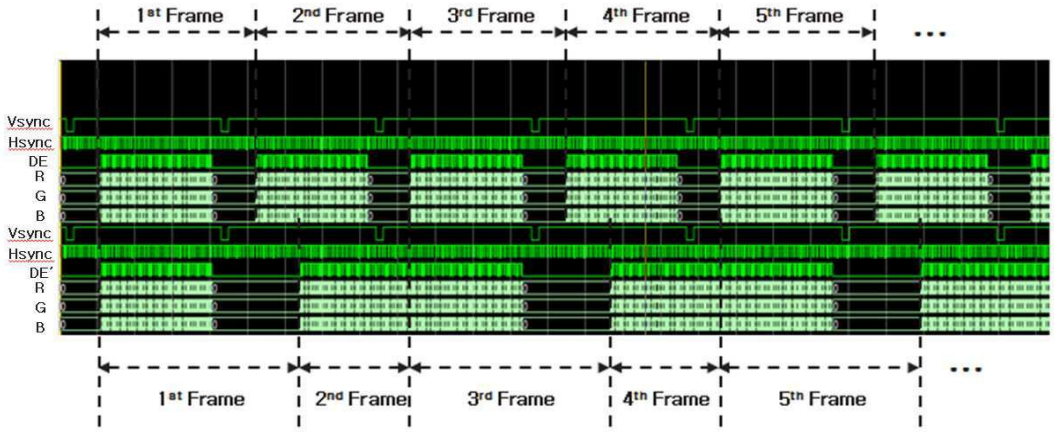
도면11



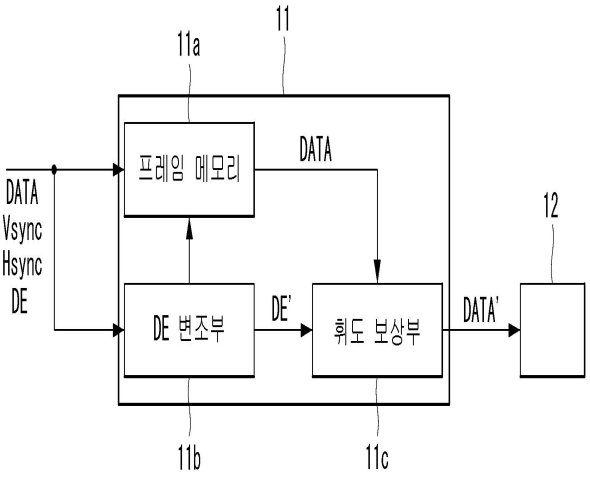
도면12



도면13



专利名称(译)	标题：OLED显示器件		
公开(公告)号	KR1020170034265A	公开(公告)日	2017-03-28
申请号	KR1020150132694	申请日	2015-09-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM HYUCK JUN 김혁준 KIM TAE GUNG 김태궁		
发明人	김혁준 김태궁		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2310/08 G09G2310/061		
外部链接	Espacenet		

摘要(译)

本发明的有机发光二极管显示装置包括其中配备有多个像素的显示面板，该定时控制器调制垂直消隐期限定的输入定时控制信号，并且重新排列2个或更多个垂直空白周期以使其相邻在扩展垂直消隐期设置扩展垂直消隐期和显示面板驱动电路，操作显示面板的信号线，并检测像素的电特性。