



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0050831
(43) 공개일자 2016년05월11일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01)
(21) 출원번호 10-2014-0149900
(22) 출원일자 2014년10월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최기민
대전광역시 중구 문화로78번길 29, 산성연립 305
호 (산성동)
(74) 대리인
박영복

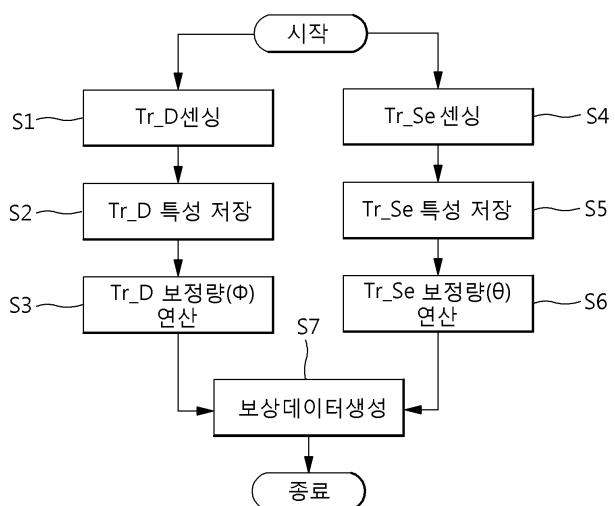
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요 약

본 발명은 바디 이펙트 성분을 제외하고 트랜지스터의 문턱 전압을 센싱할 수 있는 유기 발광 표시 장치에 관한 것으로, 본 발명에 따른 유기 발광 표시 장치는 구동 트랜지스터를 통해 흐르는 신호를 센싱하여 제1 센싱 데이터를 생성하고, 구동 트랜지스터의 소스 단자에 접속된 바디 단자를 포함하는 센싱 트랜지스터를 통해 흐르는 신호를 적어도 2회 센싱하여 제2 센싱 데이터를 생성하며, 제1 및 제2 센싱 데이터를 기초로 한 제1 및 제2 보상값이 적용된 화소 데이터를 생성한다.

대 표 도 - 도7



명세서

청구범위

청구항 1

발광 소자와, 상기 발광 소자에 접속된 구동 트랜지스터와, 상기 구동 트랜지스터의 소스 단자에 접속된 바디 단자를 포함하는 센싱 트랜지스터를 가지는 다수개의 화소를 포함하는 발광 표시 패널과;

상기 구동 트랜지스터를 통해 흐르는 신호를 센싱하여 제1 센싱 데이터를 생성하는 제1 센싱부와;

상기 센싱 트랜지스터를 통해 흐르는 신호를 적어도 2회 센싱하여 제2 센싱 데이터를 생성하는 제2 센싱부와;

상기 제1 및 제2 센싱 데이터를 기초로 한 제1 및 제2 보상값이 적용된 화소 데이터를 생성하는 보상부를 구비하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 센싱 트랜지스터의 센싱 모드시 상기 센싱 트랜지스터는 포화동작하고, 상기 구동 트랜지스터는 선형 동작하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 센싱 트랜지스터의 적어도 2회 센싱시 상기 구동 트랜지스터의 드레인 단자에 공급되는 고전위 전압을 가변하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 제2 센싱부는

상기 센싱 트랜지스터를 흐르는 신호를 적어도 2회 센싱하여 센싱된 제1 및 제2 센싱값의 차이를 통해 상기 센싱 트랜지스터의 바디 단자와 소스 단자 사이의 전압에 따른 센싱 트랜지스터의 문턱 전압의 변동 성분을 추출하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 구동 트랜지스터는 상기 구동 트랜지스터의 소스 단자에 접속된 바디 단자를 구비하며,

상기 센싱 트랜지스터 및 구동 트랜지스터 각각의 바디 단자는 상기 센싱 트랜지스터 및 구동 트랜지스터 각각의 액티브층과 베퍼막을 사이에 두고 중첩되며,

상기 센싱 트랜지스터 및 구동 트랜지스터 각각의 바디 단자는 일체화되어 있는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 특히 바디 이펙트 성분을 제외하고 트랜지스터의 문턱 전압을 센싱할 수 있는 유기 발광 표시 장치에 관한 것이다.

배경 기술

- [0002] 다양한 정보를 화면으로 구현해 주는 영상 표시 장치는 정보통신 시대의 핵심 기술로 더 얇고 더 가볍고 휴대가 가능하면서도 고성능의 방향으로 발전하고 있다. 이에 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시 장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기 발광 표시 장치 등이 각광받고 있다.
- [0003] 유기 발광 표시 장치는 다수의 화소들이 매트릭스 형태로 배열되어 화상을 표시하게 된다. 여기서, 각 화소는 발광 소자와, 그 발광 소자를 독립적으로 구동하는 다수의 트랜지스터로 이루어진 화소 구동 회로를 구비한다.
- [0004] 종래 트랜지스터는 일반적으로 소스, 게이트 및 드레인 단자를 구비하는 3단자로 구성되어 있으나, 최근에는 바디 단자를 더 구비하는 4단자로 구성된 트랜지스터가 제안되었다. 그러나, 바디 단자에 인가되는 전압에 따라 트랜지스터의 문턱 전압이 변동되는 바디 이펙트(Body effect) 현상이 발생된다. 또한, 트랜지스터의 바디 단자와, 액티브층 사이에 위치하는 버퍼층의 두께 편차에 의해서도 트랜지스터의 문턱 전압이 변동되는 바디 이펙트(Body effect) 현상이 발생된다. 이 경우, 트랜지스터의 문턱전압을 센싱하여 그 센싱값을 기초로 트랜지스터의 문턱전압을 보상하는 외부 보상 구조에서, 센싱값에 바디 이펙트 성분이 포함되어 있어 정확한 센싱이 어려운 문제점이 있다.

발명의 내용

해결하려는 과제

- [0005] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 바디 이펙트 성분을 제외하고 트랜지스터의 문턱 전압을 센싱할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

- [0006] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광 표시 장치는 구동 트랜지스터를 통해 흐르는 신호를 센싱하여 제1 센싱 데이터를 생성하고, 구동 트랜지스터의 소스 단자에 접속된 바디 단자를 포함하는 센싱 트랜지스터를 통해 흐르는 신호를 적어도 2회 센싱하여 제2 센싱 데이터를 생성하며, 제1 및 제2 센싱 데이터를 기초로 한 제1 및 제2 보상값이 적용된 화소 데이터를 생성한다.

발명의 효과

- [0007] 본 발명에 따른 유기 발광 표시 장치는 센싱 트랜지스터의 바디 단자가 구동 트랜지스터의 소스 단자에 접속된 구조에서, 고전위 전압(VDD)의 레벨을 달리하는 적어도 2번의 센싱모드를 통해 센싱 트랜지스터의 문턱 전압이 변동되는 바디 이펙트(Body Effect) 성분을 추출하여, 그 바디 이펙트 성분이 제거된 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압을 정확한 생성할 수 있다. 이에 따라, 본 발명에서는 바디 이펙트 성분에 의한 센싱 트랜지스터의 센싱값 오차를 개선할 수 있으며, 센싱 트랜지스터의 문턱 전압의 정확한 센싱을 통해 열화에 대한 보상 및 센싱 트랜지스터에 의해 발생되는 불량 검출이 가능해져 신뢰성이 향상된다.

도면의 간단한 설명

- [0008] 도 1은 본 발명에 따른 유기 발광 표시 장치를 나타내는 블럭도이다.
 도 2는 도 1에 도시된 발광 표시 패널의 화소 구동 회로를 설명하기 위한 도면이다.
 도 3은 도 2에 도시된 센싱 트랜지스터, 구동 트랜지스터 및 스위칭 트랜지스터 각각을 나타내는 단면도이다.
 도 4는 도 1에 도시된 데이터 구동부를 상세히 설명하기 위한 블럭도이다.
 도 5는 도 2에 도시된 센싱 트랜지스터의 바디-소스 단자 사이의 전압(Vbs)과 바디 이펙트 성분에 의한 문턱 전압의 변동분과의 관계를 나타내는 그래프이다.
 도 6은 도 1에 도시된 타이밍 제어부를 설명하기 위한 블럭도이다.
 도 7은 본 발명에 따른 유기 발광 표시 장치의 외부 보상 방법을 설명하기 위한 흐름도이다.
 도 8은 본 발명에 따른 유기 발광 표시 장치의 센싱 모드시 구동 파형도이다.
 도 9a 및 도 9b는 종래와 본 발명에 따른 센싱된 센싱 트랜지스터의 문턱 전압 맵(map) 및 문턱 전압 크기의 히스토그램을 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0009] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시 예를 상세하게 설명한다.
- [0010] 도 1은 본 발명에 따른 유기 발광 표시 장치를 나타내는 블럭도이다.
- [0011] 도 1에 도시된 유기 발광 표시 장치는 전원부(110), 데이터 구동부(104)와, 스캔 구동부(106) 및 타이밍 제어부(108)를 포함하는 패널 구동부와, 발광 표시 패널(102)을 구비한다.
- [0012] 발광 표시 패널(102)은 매트릭스 형태로 배치된 다수의 화소들(P)을 포함한다.
- [0013] 이러한 각 화소(P)는 도 2에 도시된 바와 같이 발광 소자(OLED)와, 그 발광 소자(OLED)를 구동하는 다수의 트랜지스터로 이루어진 화소 구동 회로를 구비한다. 화소 구동 회로는 구동 트랜지스터(Tr_D), 스위칭 트랜지스터(Tr_Sw), 센싱 트랜지스터(Tr_Se) 및 스토리지 커패시터(Cst)를 포함한다.
- [0014] 스위칭 트랜지스터(Tr_Sw)는 각 화소의 스캔 라인(SL)에 게이트 단자(G)가 접속되고, 데이터 라인(DL)에 소스 단자(S)가 접속되고, 스토리지 커패시터(Cst)의 제1 단자인 제1 노드(n1)에 드레인 단자(D)가 접속되고, 제2 노드(n2)에 바디 단자(B)가 접속된다. 이에 따라, 스위칭 트랜지스터(Tr_Sw)는 각 화소의 스캔 라인(SL)으로부터의 제1 게이트 전압에 응답하여 데이터 라인(DL)으로부터의 데이터 전압(Vdata)을 제1 노드(n1)에 공급한다.
- [0015] 센싱 트랜지스터(Tr_Se)는 각 화소의 센싱 제어 라인(SSL)에 게이트 단자(G)가 접속되고, 제2 노드(n2)에 드레인 단자(D)가 접속되고, 레퍼런스 라인(RL)에 소스 단자(S)가 접속되고, 제2 노드(n2)에 바디 단자(B)가 접속된다. 이에 따라, 센싱 트랜지스터(Tr_Se)는 센싱 제어 라인(SSL)으로부터의 제2 게이트 전압에 응답하여 초기화 기간동안 레퍼런스 라인(RL)으로부터의 프리차징 전압을 제2 노드(n2)에 공급하고, 센싱 기간 동안 포화동작하여 제2 노드(n2)의 전압을 레퍼런스 라인(RL)에 공급한다.
- [0016] 구동 트랜지스터(Tr_D)는 제1 노드(n1)에 게이트 단자(G)가 접속되고, 고전위 전압원(VDD)에 드레인 단자(D)가 접속되고, 발광 소자(OLED)의 애노드 전극에 소스 단자(S)가 접속되고, 제2 노드(n2)에 바디 단자(B)가 접속된다. 이에 따라, 구동 트랜지스터(Tr_D)는 자신의 드레인-게이트 간 전압 즉, 고전위 전압원(VDD)과 제1 노드(n1) 사이에 걸리는 전압에 따라 발광 소자(OLED)에 흐르는 전류량을 조절한다.
- [0017] 이러한 스위칭 트랜지스터(Tr_Sw), 센싱 트랜지스터(Tr_Se) 및 구동 트랜지스터(Tr_D) 각각은 제2 노드(n2)에 접속된 바디 단자(B)를 구비한다. 이 바디 단자(B)는 도 3에 도시된 바와 같이 기판(101) 상에 형성된 제1 버퍼막(BUF1) 상에 불투명 도전 재질로 형성된다. 또한, 바디 단자(B)는 제2 버퍼막(BUF2)을 사이에 두고 각 트랜지스터(Tr_Sw, Tr_Se, Tr_D)의 액티브층(ACT)과 중첩되도록 형성되어 액티브층(ACT)으로 외부광이 입사되는 것을 방지한다. 이러한 바디 단자(B)는 마스크 절감을 위해, 하프톤 마스크 또는 회절 마스크를 이용하여 액티브층(ACT) 및 제2 버퍼막(BUF2)과 동시에 형성된다. 이에 따라, 스위칭 트랜지스터(Tr_Sw), 센싱 트랜지스터(Tr_Se) 및 구동 트랜지스터(Tr_D) 각각의 바디 단자(B)는 제1 버퍼막(BUF1) 상에서 일체화되도록 형성된다.
- [0018] 스토리지 커패시터(Cst)는 제1 노드(n1)에 제1 단자가 접속되고, 제2 노드(n2)에 제2 단자가 접속된다. 스토리지 커패시터(Cst)는 제1 및 제2 노드(n1, n2) 각각에 공급되는 전압들 간의 차전압을 충전하여 구동 트랜지스터(Tr_D)의 구동 전압(Vgs)으로 공급한다.
- [0019] 발광 소자(OLED)는 구동 트랜지스터(Tr_D)를 통해 공급되는 구동 전류에 따라 발광한다. 이를 위해, 발광 소자(OLED)는 구동 트랜지스터(Tr_D)의 소스 단자인 제2 노드(n2)에 접속된 애노드 전극과, 고전위 전압원(VDD)보다 낮은 저전위 전압원(VSS)에 접속된 캐소드 전극과, 애노드 전극 및 캐소드 전극 사이에 형성되는 유기 발광층을 구비한다.
- [0020] 패널 구동부는 타이밍 제어부(108), 전원부(110), 데이터 구동부(104) 및 스캔 구동부(106)를 포함한다.
- [0021] 전원부(110)는 센싱 트랜지스터(Tr_Se)의 적어도 2번의 센싱 기간에 서로 다른 레벨의 고전위 전압(VDD1, VDD2)을 구동 트랜지스터(Tr_D)의 드레인 단자에 공급한다.
- [0022] 스캔 구동부(106)는 타이밍 제어부(108)로부터의 스캔 제어 신호에 응답하여 발광 표시 패널(102)에 형성된 스캔 라인(SL)에 하이 상태 또는 로우 상태의 제1 게이트 전압을, 센싱 제어 라인(SSL)에 하이 상태 또는 로우 상태의 제2 게이트 전압을 공급한다. 이 때, 스캔 구동부(106)는 센싱 트랜지스터(Tr_Se)의 센싱시 스위칭 트랜지스터가(Tr_Sw) 선형 동작할 수 있도록 하는 제1 게이트 전압을 스캔 라인(SL)에, 센싱 트랜지스터(Tr_Se)가 포화 동작할 수 있도록 하는 제2 게이트 전압을 센싱 제어 라인(SSL)에 공급한다.

- [0023] 데이터 구동부(104)는 표시 모드에서 타이밍 제어부(108)로부터의 제어 신호 및 감마 전압을 이용하여 디지털 보상 데이터(DATA')를 아날로그 형태의 데이터 전압으로 변환하고, 변화된 아날로그 형태의 데이터전압을 데이터 라인(DL)에 공급한다.
- [0024] 또한, 데이터 구동부(104)는 센싱 모드에서 레퍼런스 라인(RL)을 통해 센싱된 아날로그 형태의 센싱값을 디지털 형태의 센싱데이터(SData)로 변환하여 타이밍 제어부(108)로 공급한다. 이를 위해, 데이터 구동부(104)는 도 4에 도시된 바와 같이 제1 및 제2 센싱부(112, 114)를 구비한다.
- [0025] 제1 센싱부(112)는 구동 트랜지스터(Tr_D)의 센싱 모드에서, 레퍼런스 라인(RL)을 통해 공급되는 센싱값(Vsd)을 통해 구동 트랜지스터(Tr_D)의 문턱 전압을 센싱하고, 센싱된 구동 트랜지스터(Tr_D)의 문턱 전압을 디지털 신호인 제1 센싱 데이터(SData1)로 생성하여 타이밍 제어부(108)에 공급한다.
- [0026] 제2 센싱부(114)는 센싱 트랜지스터(Tr_Se)의 제1 및 제2 센싱 모드에서, 레퍼런스 라인(RL)을 통해 공급되는 제1 및 제2 센싱값(Vse1, Vse2)의 차이를 통해, 센싱 트랜지스터(Tr_Se)의 바디 단자와 소스 단자 사이의 전압에 따른 센싱 트랜지스터(Tr_Se)의 문턱 전압이 변동되는 바디 이펙트(Body Effect) 성분을 추출하고, 그 바디 이펙트 성분이 제거된 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압을 센싱하고, 센싱된 센싱 트랜지스터(Tr_Se)의 문턱 전압을 디지털 신호인 제2 센싱 데이터(SData2)로 생성하여 타이밍 제어부(108)에 공급한다.
- [0027] 구체적으로, 제2 센싱부(114)에는 레퍼런스 라인(RL)을 통해 센싱된 센싱 트랜지스터(Tr_Se)의 제1 및 제2 센싱값(Vse1, Vse2)이 공급된다.
- [0028] 이 때, 센싱 트랜지스터(Tr_Se)의 제1 센싱값(Vse1)은 제1 레벨의 고전위 전압(VDD1)이 구동 트랜지스터(Tr_D)의 드레인 단자(D)에 공급되어 구동 트랜지스터(Tr_D) 및 스위칭 트랜지스터(Tr_Sw)가 선형 동작하고, 센싱 트랜지스터(Tr_Se)가 포화동작함으로써 생성된다.
- [0029] 그리고, 센싱 트랜지스터(Tr_Se)의 제2 센싱값(Vse2)은 제1 레벨과 다른 제2 레벨의 고전위 전압(VDD2)이 구동 트랜지스터(Tr_D)의 드레인 단자(D)에 공급되어 구동 트랜지스터(Tr_D) 및 스위칭 트랜지스터(Tr_Sw)가 선형 동작하고, 센싱 트랜지스터(Tr_Se)가 포화동작함으로써 생성된다.
- [0030] 여기서, 센싱 트랜지스터(Tr_Se)의 제1 및 제2 센싱값(Vse1, Vse2)은 아래의 수학식 1과 같다. 수학식 1에서, Vgh는 센싱 트랜지스터(Tr_Se)의 게이트 단자(G)에 공급되는 하이 상태의 제2 게이트 전압을, Vth는 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압을, $\Delta Vth1@BE$ 은 센싱 트랜지스터(Tr_Se)의 제1 센싱 모드시, 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압의 변동분을, $\Delta Vth2@BE$ 는 센싱 트랜지스터(Tr_Se)의 제2 센싱 모드시, 바디이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압의 변동분을 의미한다.
- [0031] [수학식 1]
- $$Vse1 = Vgh - (Vth + \Delta Vth1 @ BE)$$
- [0032] [수학식 2]
- $$Vse2 = Vgh - (Vth + \Delta Vth2 @ BE)$$
- [0033] 이 때, 제1 및 제2 센싱 모드시, 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($\Delta Vth1@BE$, $\Delta Vth2@BE$)은 도 5 및 수학식 2와 같이 센싱 트랜지스터(Tr_Se)의 바디 단자(B) 및 소스 단자(S) 사이에 공급되는 바디-소스전압(Vbs)과 감소 함수 관계를 이룬다. 즉, 바디 단자(B)에 양의 전압을 인가하게 되면 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압은 음의 방향으로 쉬프트하게 된다.
- [0034] [수학식 3]
- $$Y = aX + b$$
- [0035] 도 5 및 수학식 2에서 Y는 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($\Delta Vth@BE$)을, a는 기울기를, X는 센싱 트랜지스터(Tr_Se)의 바디 및 소스 단자 사이의 바디-소스 전압(Vbs)을, b는 센싱 트랜지스터(Tr_Se)의 바디-소스 전압(Vbs)이 0V일 때, 센싱 트랜지스터(Tr_Se)의 초기 문턱 전압(Vth)을 나타낸다. 여기서, b는 계산상의 편의를 위해 0으로 정의하며, 기울기 a는 수학식 3과 같다.

[0038] [수학식 3]

$$a = \frac{\Delta V_{th2} @ BE - \Delta V_{th1} @ BE}{V_{bs2} - V_{bs1}}$$

[0039] [0040] 수학식 3을 통해 생성된 기울기 a 를 수학식 2에 대입하면, 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($\Delta V_{th} @ BE$)을 생성할 수 있으며, 센싱 트랜지스터의 바디-소스 전압에 대한 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($\Delta V_{th} @ BE$)의 추세선(예를 들어, 도 5의 감소함수)의 추출이 가능해진다. 이러한 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($\Delta V_{th} @ BE$)을 수학식 1에 대입하면, 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압을 생성할 수 있다.

[0041] [0042] [0043] [0044] 이와 같이, 상기 수학식 1 내지 3을 통해 바디 이펙트 성분이 필터링된 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압을 생성할 수 있다.

예를 들어, 제1 센싱 모드시, 스위칭 트랜지스터(Tr_Sw)의 게이트 단자(G)에 24V의 하이 상태의 제1 게이트 전압(V_{gh1})을, 데이터 라인(DL)에 16V의 데이터 전압을, 구동 트랜지스터(Tr_D)의 드레인 단자(D)에 12V의 고전위 전압을, 센싱 트랜지스터(Tr_Se)의 게이트 단자(G)에 6V의 하이 상태의 제2 게이트 전압(V_{gh2})을, 레퍼런스 라인(RL)에 0V의 레퍼런스 전압을 공급한다.

이 경우, 구동 트랜지스터(Tr_D) 및 스위칭 트랜지스터(Tr_Sw)가 선형 동작하고, 센싱 트랜지스터(Tr_Se)가 포화동작한다. 이에 따라, 제1 센싱 모드시 센싱 트랜지스터(Tr_Se)의 바디 단자(B)는 구동 트랜지스터(Tr_D)의 드레인 단자(D)와 등전위를 이루게 되어 제1 레벨의 고전위 전압(VDD1)인 12V가 공급되고, 센싱 트랜지스터(Tr_Se)의 소스 단자(S)는 레퍼런스 라인(RL)과 접속되므로 0V가 공급된다. 따라서, 제1 센싱 모드시 센싱 트랜지스터(Tr_Se)의 제1 바디-소스 전압(V_{bs1})은 12V이며, 센싱 트랜지스터(Tr_Se)의 제1 센싱값, 즉 제3 노드(n3)의 전압은 11.46V로 센싱된다.

그리고, 제2 센싱 모드시, 스위칭 트랜지스터(Tr_Sw)의 게이트 단자(G)에 24V의 하이 상태의 제1 게이트 전압(V_{gh1})을, 데이터 라인(DL)에 16V의 데이터 전압을, 구동 트랜지스터(Tr_D)의 드레인 단자(D)에 8V의 고전위 전압을, 센싱 트랜지스터(Tr_Se)의 게이트 전극에 6V의 하이 상태의 제2 게이트 전압(V_{gh2})을, 레퍼런스 라인(RL)에 0V의 레퍼런스 전압을 공급한다. 이 경우, 구동 트랜지스터(Tr_D) 및 스위칭 트랜지스터(Tr_Sw)가 선형 동작하고, 센싱 트랜지스터(Tr_Se)가 포화동작한다. 센싱 트랜지스터(Tr_Se)의 바디 단자는 구동 트랜지스터(Tr_D)의 드레인 단자(D)와 등전위를 이루게 되어 제2 레벨의 고전위 전압(VDD2)인 8V가 공급되고, 센싱 트랜지스터(Tr_Se)의 소스 단자(S)는 레퍼런스 라인(RL)과 접속되므로 0V가 공급된다. 따라서, 제2 센싱 모드시 센싱 트랜지스터(Tr_Se)의 제2 바디-소스 전압(V_{bs2})은 8V이며, 센싱 트랜지스터(Tr_Se)의 제1 센싱값, 즉 제3 노드(n3)의 전압은 9.74V로 센싱된다.

[0045] 이러한 값을 이용하여 수학식 3에 기재된 기울기 a 를 구하면 수학식 4와 같다.

[0046] [수학식 4]

$$a = \frac{\Delta V_{th2} @ BE - \Delta V_{th1} @ BE}{V_{bs2} - V_{bs1}} = \frac{-V_{se2} + V_{se1}}{VDD2 - VDD1} = \frac{-9.74 + 11.46}{8 - 12} = -0.43$$

[0047] [0048] 따라서, 기울기 a 를 수학식 2에 대입하면, 제1레벨의 고전위 전압(=제1 바디-소스 전압, V_{bs})이 12V인 제1 센싱 모드시, 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($Y = \Delta V_{th1} @ BE$)은 $-0.43 \times 12V$ 이고, 제2 레벨의 고전위 전압이 8V인 제2 센싱 모드시, 바디 이펙트에 의한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($Y = \Delta V_{th2} @ BE$)은 $-0.43 \times 8V$ 임을 알 수 있다.

[0049] 이러한 문턱 전압 변동분을 수학식 1에 대입하면, 수학식 5와 같은 제1 및 제2 센싱 기간 동안 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압(V_{th})을 얻을 수 있다.

[0050] [수학식 5]

$$V_{th} = V_{gh} - V_{se1} - (\Delta V_{th1} @ BE) = 6 - 11.46 - (-0.43 \times 12) = -0.3V$$

$$V_{th} = V_{gh} - V_{se2} - (\Delta V_{th2} @ BE) = 6 - 9.74 - (-0.43 \times 8) = -0.3V$$

- [0053] 이와 같이, 제2 센싱부(114)는 고전위 전압(VDD)의 레벨을 달리하는 적어도 2번의 센싱모드를 통해 생성된 제1 및 제2 센싱값(Vse1, Vse2)의 차이를 통해, 센싱 트랜지스터의 바디-소스 단자 사이의 전압에 대한 센싱 트랜지스터(Tr_Se)의 문턱 전압 변동분($\Delta Vth@BE$)의 추세선(예를 들어, 도 5의 감소함수)의 추출이 가능해진다. 이 추세선을 통해 제2 센싱부(114)는 바디 이펙트 성분이 제거된 센싱 트랜지스터(Tr_Se)의 순수 문턱 전압을 생성하고, 생성된 센싱 트랜지스터의 문턱 전압을 디지털 신호인 제2 센싱 데이터(SData2)로 생성하여 타이밍 제어부(108)에 공급한다.
- [0054] 타이밍 제어부(108)는 도 6에 도시된 바와 같이 제어 신호 생성부(126), 보상부(122) 및 메모리(124)를 구비한다.
- [0055] 제어 신호 생성부(126)는 외부로부터 입력되는 동기신호에 기초하여 게이트 구동부(106) 및 데이터 구동부(104) 각각의 구동 타이밍을 제어하는 게이트 제어 신호 및 데이터 제어 신호를 생성한다. 생성된 게이트 제어 신호는 게이트 구동부(106)에, 데이터 제어 신호는 데이터 구동부(104)에 공급된다.
- [0056] 메모리(124)는 데이터 구동부(104)로부터의 제1 및 제2 센싱 데이터(SData)를 기초로 구동 트랜지스터(Tr_D) 및 센싱 트랜지스터(Tr_Se)의 문턱 전압을 보상하기 위한 제1 및 제2 보상값(ϕ, θ)이 저장된다. 여기서, 제1 보상값(ϕ)은 구동 트랜지스터(Tr_D)의 문턱 전압을 센싱한 제1 센싱 데이터(SData1)의 변화에 대한 데이터 전압의 편차를 보상한 값이 사전 시뮬레이션 과정을 통해 설정되어 있다. 제2 보상값(θ)은 센싱 트랜지스터(Tr_Se)의 문턱 전압을 센싱한 제2 센싱 데이터(SData2)의 변화에 대한 데이터 전압의 편차를 보상한 값이 사전 시뮬레이션 과정을 통해 설정되어 있다.
- [0057] 이러한 메모리(124)에 저장된 제1 및 제2 보상값(ϕ, θ)은 제품 출하 이후, 원하는 구동시간마다 센싱 모드를 통해 각 서브 핵심의 특성이 다시 센싱되어 업데이트된다. 예를 들어, 파워-온시 부팅 시간, 파워-오프시 종료 시간, 각 프레임의 블랭킹 기간 등을 포함하는 적어도 하나의 원하는 구동 시간마다 센싱 모드가 실행되어 메모리에 저장된 제1 및 제2 보상값(ϕ, θ)을 업데이트할 수 있다.
- [0058] 보상부(122)는 메모리(124)에 저장된 제1 및 제2 보상값(ϕ, θ)을 이용하여 화소 데이터(DATA)를 보상하여 디지털 보상 데이터(DATA')를 생성한 후, 그 디지털 보상 데이터(DATA')를 데이터 구동부(104)로 공급한다.
- [0059] 도 7은 본 발명에 따른 유기 발광 표시 장치의 외부 보상 방법을 설명하기 위한 흐름도이다.
- [0060] 먼저, 화소들 각각의 구동 트랜지스터(Tr_D)의 문턱 전압을 센싱(S1단계)하여 제1 센싱 데이터(SData1)를 생성하고, 그 제1 센싱 데이터(SData1)에 해당하는 구동 트랜지스터(Tr_D)의 특성을 메모리에 저장(S2단계)하고, 메모리는 저장된 센싱 데이터를 기초로 구동 트랜지스터(Tr_D)의 제1 보상값(ϕ)을 연산(S3단계)하여 저장한다.
- [0061] 그리고, 화소들 각각의 센싱 트랜지스터(Tr_Se)에 흐르는 신호를 적어도 2회 센싱(S4단계)하여 제2 센싱 데이터(SData2)를 생성하고, 그 제2 센싱 데이터(SData2)에 해당하는 센싱 트랜지스터(Tr_Se)의 특성을 메모리에 저장(S5단계)하고, 메모리는 저장된 센싱 값을 기초로 그 센싱 값에 해당하는 센싱 트랜지스터(Tr_Se)의 제2 보상값(θ)을 연산(S6단계)하여 저장한다.
- [0062] 그런 다음, 보상부는 메모리에 저장된 구동 트랜지스터(Tr_D)의 제1 보상값(ϕ)과, 센싱 트랜지스터(Tr_Se)의 제2 보상값(θ)을 화소 데이터(DATA)에 가산하여 보상 데이터(DATA')를 생성한다(S7단계).
- [0063] 도 8은 본 발명에 따른 유기 발광 표시 장치의 센싱 모드시 구동 파형도이다.
- [0064] 도 8에 도시된 바와 같이 본 발명에 따른 유기 발광 표시 장치는 센싱 모드시 초기화 기간(T1), 구동 트랜지스터(Tr_D)의 센싱 기간(T2), 센싱 트랜지스터(Tr_Se)의 적어도 2회의 센싱 기간(T3, T4)의 순서로 구동된다. 여기서, 도 8에 도시된 초기화 기간(T1), 구동 트랜지스터(Tr_D)의 센싱 기간(T2) 및 센싱 트랜지스터(Tr_Se)의 제1 및 제2 센싱 기간(T3, T4)은 도 2에 도시된 화소 구동 회로를 결부하여 상세히 설명하기로 한다.
- [0065] 먼저, 초기화 기간(T1)에서는 하이 상태의 제1 게이트 전압(Vgh1)이 스캔 라인(SL)에 공급되고, 하이 상태의 제2 게이트 전압(Vgh2)이 센싱 제어 라인(SSL)에 공급되고, 데이터 라인(DL)에 구동 트랜지스터(Tr_D)의 문턱 전압을 센싱하기 위한 설정된 전압의 레벨에 해당하는 데이터 전압(Vdata)이 공급되고, 레퍼런스 라인(RL)에는 프리차징 전압(Vpre)이 공급된다.
- [0066] 하이 상태의 제1 게이트 전압(Vgh1)에 응답하여 턴온된 스위칭 트랜지스터(Tr_Sw)를 통해 데이터 라인(DL)으로 부터의 데이터 전압(Vdata)이 제1 노드(n1), 즉 구동 트랜지스터(Tr_D)의 게이트 단자(G)에 공급된다. 그리고, 하이 상태의 제2 게이트 전압(Vgh2)에 응답하여 턴온된 센싱 트랜지스터(Tr_Se)를 통해 레퍼런스 라인(RL)으로

부터의 프리차징 전압(Vpre)이 제2 노드(n2), 즉 구동 트랜지스터(Tr_D)의 소스 단자(S)에 공급된다.

[0067] 이에 따라, 초기화 기간 동안 구동 트랜지스터(Tr_D)의 소스 전극 및 레퍼런스 라인(RL)은 프리차징 전압으로 초기화된다. 이 때, 스토리지 커패시터(Cst)에는 데이터 전압(Vdata)과 프리차징 전압(Vpre)의 차전압이 저장된다.

[0068] 그런 다음, 구동 트랜지스터(Tr_D)의 센싱 기간(T2)의 제1 기간(t21)에서는 스캔 라인(SL)을 통해 스위칭 트랜지스터(Tr_Sw)에 공급되는 제1 게이트 전압이 하이 상태(Vgh1)를 유지하고, 센싱 제어 라인(SSL)을 통해 센싱 트랜지스터(Tr_Se)에 공급되는 제2 게이트 전압이 하이 상태(Vgh2)를 유지한다.

[0069] 하이 상태의 제1 게이트 전압(Vgh1)에 응답하여 턴온 상태를 유지하는 스위칭 트랜지스터(Tr_Sw)를 통해 제1 노드, 즉 구동 트랜지스터(Tr_D)의 게이트 전극(G)에는 데이터 전압(Vdata)이 공급된다. 이 때, 레퍼런스 라인(RL)은 플로팅 상태가 된다.

[0070] 이에 따라, 구동 트랜지스터(Tr_D)는 게이트 전극에 공급되는 데이터 전압에 의해 포화 동작($Vgs-Vth < Vds$)하게 되고, 센싱 트랜지스터(Tr_Se)는 선형 동작($Vgs-Vth > Vds$)하게 된다. 포화동작하는 구동 트랜지스터(Tr_D)에 의해 플로팅 상태의 레퍼런스 라인(RL)에는 구동 트랜지스터(Tr_D)의 게이트 전극에 공급되는 데이터 전압과 구동 트랜지스터(Tr_D)의 문턱 전압의 차전압($Vdata-Vth$)이 충전된다.

[0071] 그런 다음, 구동 트랜지스터(Tr_D)의 센싱 기간(T2)의 제2 기간(t22)에서는 스캔 라인(SL)을 통해 스위칭 트랜지스터(Tr_Sw)에 공급되는 제1 게이트 전압이 하이 상태(Vgh1)를 유지하고, 로우 상태의 제2 게이트 전압(Vg12)이 센싱 제어 라인(SSL)에 공급되고, 레퍼런스 라인(RL)은 제1 센싱부(112)와 연결된다. 이에 따라, 제1 센싱부(112)는 레퍼런스 라인(RL)의 전압($=Vdata-Vth$)을 센싱하여 구동 트랜지스터(Tr_D)의 문턱 전압을 추출하고, 추출된 구동 트랜지스터(Tr_D)의 문턱 전압을 아날로그 디지털로 변환하여 제1 센싱 데이터(SData1)를 생성한다.

[0072] 그런 다음, 센싱 트랜지스터(Tr_D)의 제1 센싱 기간(T3)의 제1 기간(t31)에서는 스캔 라인(SL)을 통해 스위칭 트랜지스터(Tr_Sw)에 공급되는 제1 게이트 전압이 하이 상태(Vgh1)를 유지하고, 센싱 제어 라인(SSL)을 통해 센싱 트랜지스터(Tr_Se)에 공급되는 제2 게이트 전압이 하이 상태(Vgh2)를 유지한다.

[0073] 하이 상태의 제1 게이트 전압(Vgh1)에 응답하여 턴온 상태를 유지하는 스위칭 트랜지스터(Tr_Sw)를 통해 제1 노드, 즉 구동 트랜지스터(Tr_D)의 게이트 전극에는 데이터 전압(Vdata)이 공급된다. 이 때, 구동 트랜지스터(Tr_D)의 드레인 단자에는 제1 레벨의 고전위 전압(VDD1)이 공급되고, 레퍼런스 라인(RL)에는 0V의 레퍼런스 전압이 공급된다.

[0074] 이에 따라, 구동 트랜지스터(Tr_D)는 게이트 단자에 공급되는 데이터 전압과 드레인 단자에 공급되는 제1 레벨의 고전위 전압에 의해 선형 동작($Vgs-Vth > Vds$)하게 되고, 센싱 트랜지스터(Tr_Se)는 게이트 단자에 공급되는 하이 상태의 제2 게이트 전압과, 드레인 단자에 공급되는 제1 레벨의 고전위 전압과, 레퍼런스 라인(RL)에 공급되는 0V의 레퍼런스 전압에 의해 포화동작($Vgs-Vth < Vds$)하게 된다. 포화동작하는 센싱 트랜지스터(Tr_D)와 접속된 레퍼런스 라인(RL)에는 센싱 트랜지스터(Tr_D)의 게이트 전극에 공급되는 하이 상태의 제2 게이트 전압(Vgh)과 센싱 트랜지스터의 문턱 전압의 차전압($Vgh-Vth$) 뿐만 아니라 바디 이펙트에 의한 문턱 전압 변동 성분($\triangle Vth@BE$)까지 충전($=Vgh-(Vth+\triangle Vth@BE)$)된다.

[0075] 그런 다음, 센싱 트랜지스터(Tr_Se)의 제1 센싱 기간(T3)의 제2 기간(t32)에서는 스캔 라인(SL)을 통해 스위칭 트랜지스터(Tr_Sw)에 공급되는 제1 게이트 전압이 하이 상태(Vgh1)를 유지하고, 로우 상태의 제2 게이트 전압(Vg12)이 센싱 제어 라인(SSL)에 공급되고, 레퍼런스 라인(RL)은 제1 센싱부(112)와 연결된다. 이에 따라, 제1 센싱부(112)는 레퍼런스 라인(RL)의 전압($=Vgh-(Vth+\triangle Vth@BE)$)인 제1 센싱값을 센싱하여 저장한다.

[0076] 그런 다음, 센싱 트랜지스터(Tr_D)의 제2 센싱 기간(T4)의 제1 및 제2 기간(t41, t42)에서는 센싱 트랜지스터(Tr_D)의 제1 센싱 기간(T3)의 제1 및 제2 기간(t31, t32)과 대비하여, 구동 트랜지스터(Tr_D)의 드레인 단자에 제2 레벨의 고전위 전압(VDD2)을 공급하는 것을 제외하고는 동일한 전압이 공급된다. 이에 따라, 제2 센싱부(114)는 레퍼런스 라인(RL)의 전압($=Vgh-(Vth+\triangle Vth@BE)$)인 제2 센싱값(Vse2)을 센싱한다. 그런 다음, 제2 센싱부(114)는 제1 및 제2 센싱값(Vse1, Vse2)의 차이를 통해 센싱 트랜지스터(Tr_D)의 문턱 전압을 추출하고, 추출된 센싱 트랜지스터(Tr_Se)의 문턱 전압을 아날로그 디지털로 변환하여 제2 센싱 데이터(SData2)를 생성한다.

[0077] 한편, 본 발명에서는 구동 트랜지스터의 센싱 및 센싱 트랜지스터의 센싱을 동일한 화소를 이용하는 경우를 도

8을 예로 들어 설명하였지만, 이외에도 구동 트랜지스터의 센싱 및 센싱 트랜지스터의 센싱을 서로 다른 화소를 이용하여 실행할 수도 있다. 또한, 본 발명에서는 센싱 트랜지스터를 2회 센싱하는 것을 도 8을 예로 들어 설명하였지만, 센싱 트랜지스터의 센싱 횟수를 3회 이상으로 증가시켜 정확도를 향상시킬 수도 있다.

[0078] 도 9a 및 도 9b는 종래와 본 발명에 따른 센싱된 센싱 트랜지스터의 문턱 전압 맵(map) 및 문턱 전압 크기의 히스토그램을 나타내는 도면이다.

[0079] 도 9a에 도시된 바와 같이 종래 고전위 전압의 레벨에 따라서 센싱 트랜지스터의 문턱 전압의 평균값이 서로 다르다. 즉, 센싱 트랜지스터(Tr_Se)에 공급되는 바디-소스전압(Vbs)에 따른 바디 이펙트 성분에 의해 문턱 전압이 변동되며, 벼파막의 두께 편차로 인해 화질이 균일하지 못하고 수준 차이가 발생됨을 알 수 있다.

[0080] 반면에, 본 발명에서는 도 9b에 도시된 바와 같이 고전위 전압을 가변(즉, 제1 센싱기간에서 고전위 전압(VDD)을 8V로 하고, 제2 센싱기간에서 고전위 전압(VDD)을 10V, 12V 및 14V 각각으로 하여 센싱함)하여 다수의 센싱 값을 생성한다. 그런 다음, 센싱값들을 비교하여 바디 이펙트 성분($\Delta V_{th@BE}$)을 검출하여, 바디 이펙트 성분을 제외함으로써 실제 센싱 트랜지스터의 순수 문턱 전압을 정확히 센싱할 수 있다. 이러한 정확한 센싱을 통해 열화에 대한 보상 및 센싱 트랜지스터에 의해 발생되는 불량 검출이 가능해져 신뢰성이 향상된다.

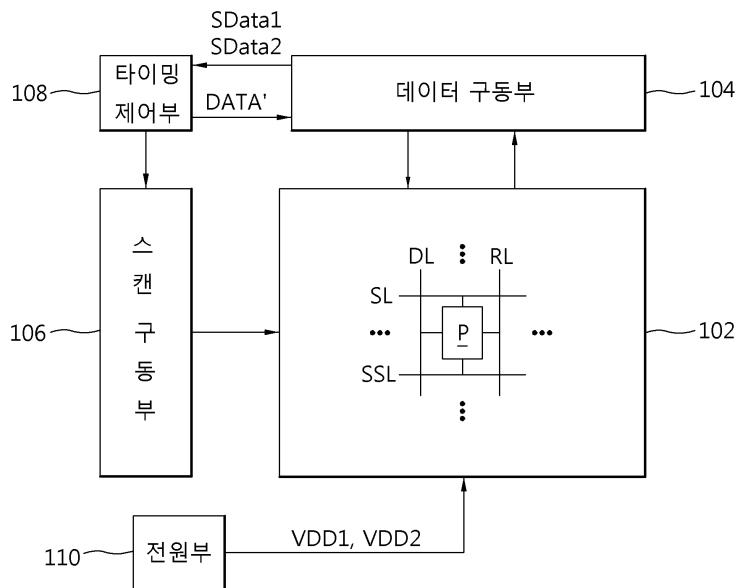
[0081] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

부호의 설명

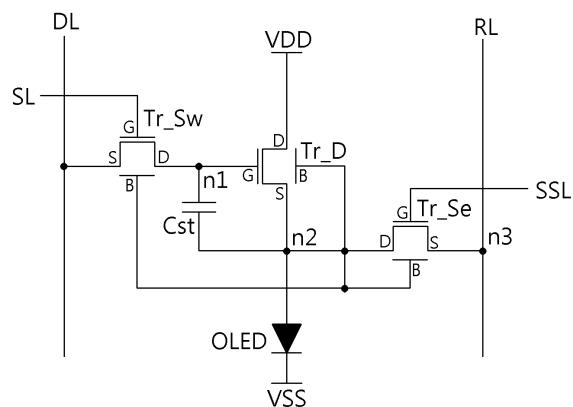
[0082]	102: 발광 표시 패널	104: 데이터 구동부
	106 : 스캔 구동부	108 : 타이밍 제어부

도면

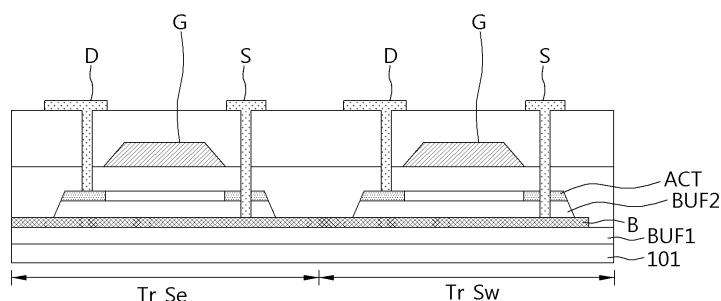
도면1



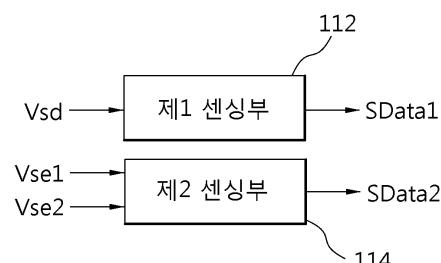
도면2



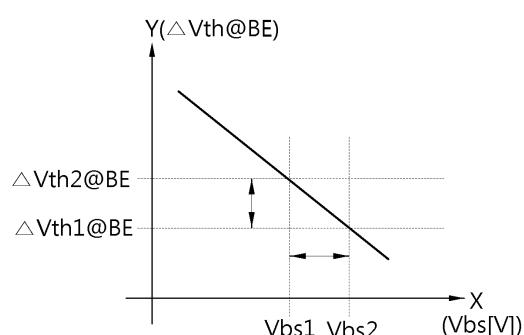
도면3



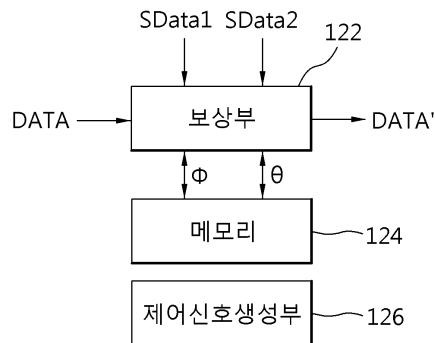
도면4



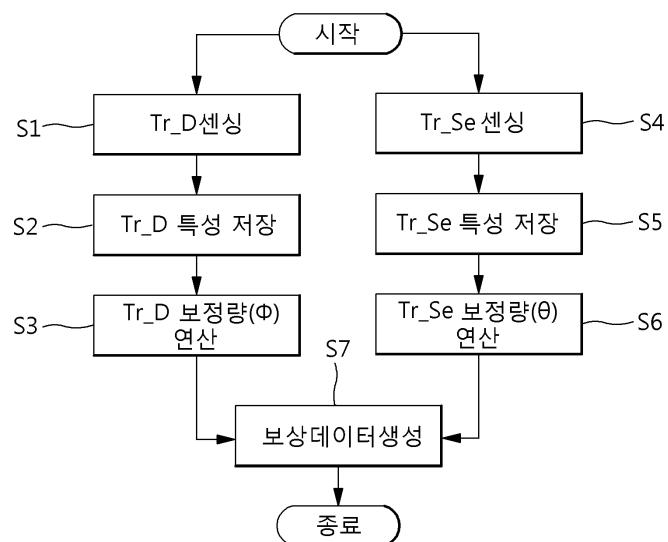
도면5



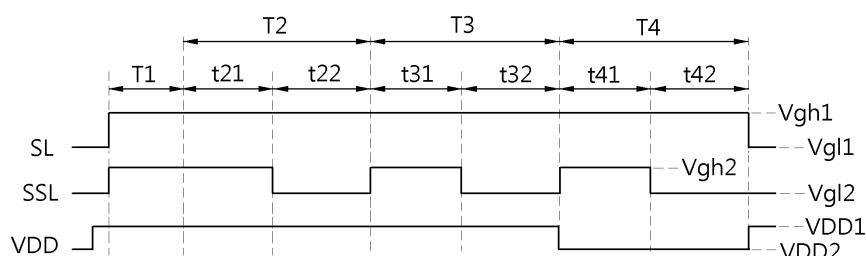
도면6



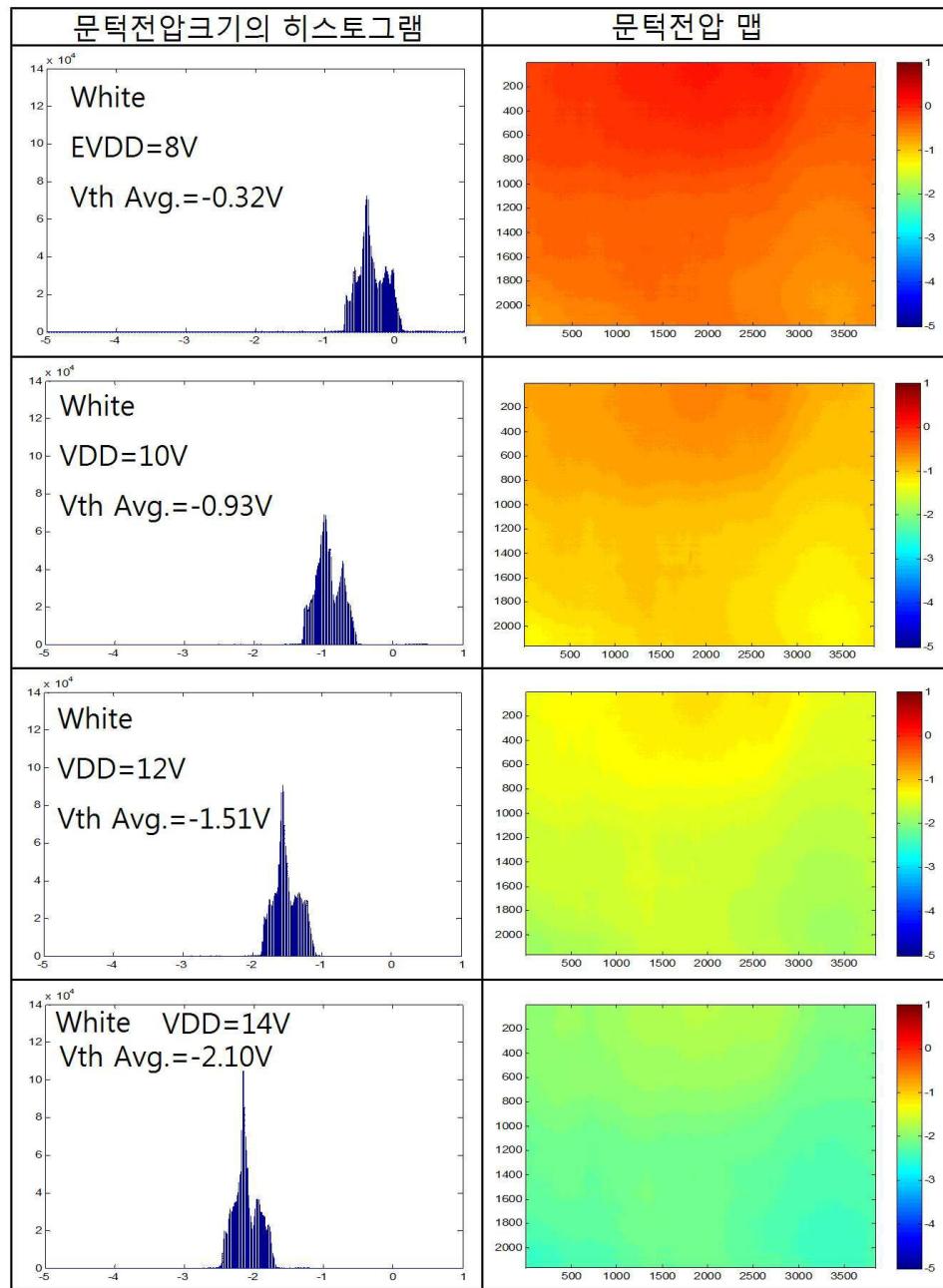
도면7



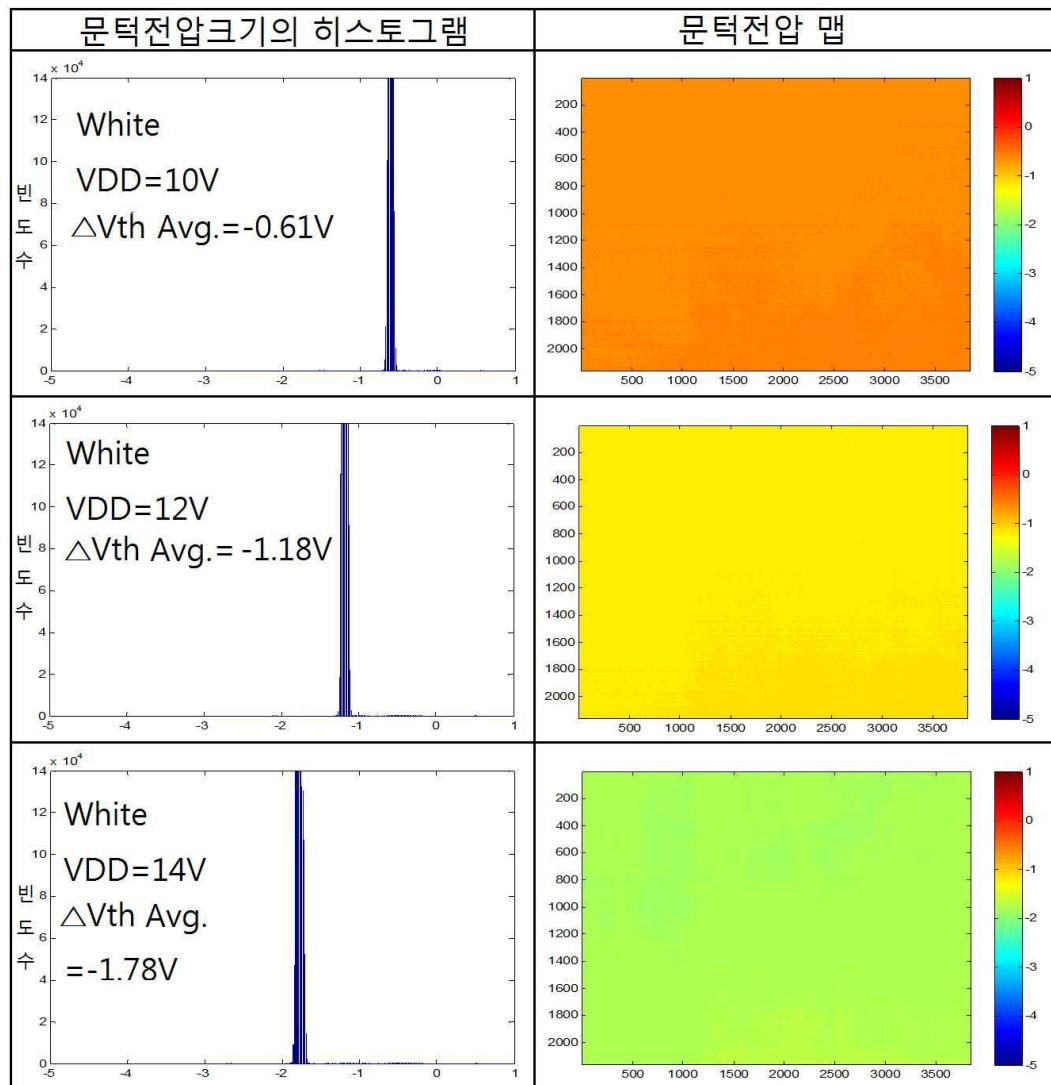
도면8



도면9a



도면9b



专利名称(译)	相关技术的描述		
公开(公告)号	KR1020160050831A	公开(公告)日	2016-05-11
申请号	KR1020140149900	申请日	2014-10-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI KI MIN 최기민		
发明人	최기민		
IPC分类号	H01L27/32		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0842 G09G2320/043		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

有机发光显示装置技术领域本发明涉及一种能够感测除体效应成分之外的晶体管的阈值电压的有机发光显示装置。根据本发明的有机发光显示装置通过感测流过驱动晶体管的信号产生第一感测数据，通过感测流过包括连接的主体端子的感测晶体管的信号的至少两倍来感测第二感测数据。驱动晶体管的源极端子，基于第一和第二传感数据产生应用了第一和第二校正值的像素数据.COPYRIGHT KIPO 2016

