



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0017191

(43) 공개일자 2016년02월16일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(21) 출원번호 10-2014-0098522

(22) 출원일자 2014년07월31일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

오충완

경기 오산시 은여울로17번길 8, 205호 (귤동, 신
홍연립)

정경준

경기 포천시 소흘읍 봉술로 9, 104동 1201호 (연
봉마을영화아이닉스아파트)

박영주

서울 성동구 성수일로8길 47, 102동 2201호 (성수
동2가, 성수롯데캐슬파크)

(74) 대리인

특허법인로알

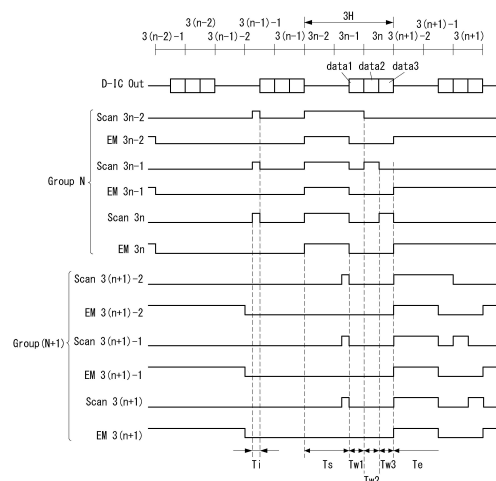
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기발광다이오드 표시장치의 구동방법

(57) 요약

본 발명에 의한 유기발광다이오드 표시장치의 구동방법은 복수의 수평라인을 하나의 그룹으로 선택하고 그룹에 속한 화소들에 형성되는 구동트랜지스터들의 게이트-소스 전위를 동시에 일정전압으로 초기화하는 제1 단계, 그룹에 속한 구동트랜지스터들의 게이트-소스 전위를 동작전압에 해당하도록 구동트랜지스터들의 소스 전극의 전위를 상승시키는 제2 단계 및 그룹에 속한 수평라인들에서 각각의 수평라인을 순차적으로 선택하고 선택된 수평라인에 속한 스토리지 커패시터에 데이터전압을 충전하는 제3 단계를 포함한다.

대표도 - 도3



명세서

청구범위

청구항 1

게이트에 인가되는 게이트전압에 따라서 유기발광다이오드에 흐르는 전류를 조절하는 구동트랜지스터를 포함하는 유기발광다이오드 표시장치의 구동방법에 있어서,

복수의 수평라인을 하나의 그룹으로 선택하고, 상기 그룹에 속한 화소들에 형성되는 상기 구동트랜지스터들의 게이트-소스 전위를 동시에 일정전압으로 초기화하는 초기화 단계;

상기 그룹에 속한 상기 구동트랜지스터들의 게이트-소스 전위를 동작전압에 해당하도록 상기 구동트랜지스터들의 소스 전극의 전위를 상승시키는 샘플링 단계; 및

상기 그룹에 속한 상기 수평라인들에서 각각의 수평라인을 순차적으로 선택하고, 상기 선택된 수평라인에 속한 스토리지 커패시터에 데이터전압을 충전하는 데이터기입 단계를 포함하는 유기발광다이오드 표시장치의 구동방법.

청구항 2

제 1 항에 있어서,

상기 그룹은 제1 내지 k (k 는 전체 수평라인의 수보다 작은 자연수) 수평라인을 포함하고, 샘플링 단계는 1수평주기 보다 길고 k 수평주기 보다 짧은 기간에 수행되는 유기발광다이오드 표시장치의 구동방법.

청구항 3

제 2 항에 있어서,

상기 샘플링 단계 및 상기 데이터기입 단계는 k 수평주기 동안에 행해지는 유기발광다이오드 표시장치의 구동방법.

청구항 4

제 1 항에 있어서,

제 n 그룹(n 은 1보다 크고 수평라인의 개수 보다 작은 자연수)의 초기화 단계는 ($n-1$)그룹의 샘플링 단계에 수행되는 유기발광다이오드 표시장치의 구동방법.

청구항 5

제 1 항에 있어서,

상기 샘플링 단계는

상기 소스 전극을 플로팅시킨 이후에, 상기 구동트랜지스터의 드레인-소스를 경유하는 전류를 제공하여 상기 구동트랜지스터의 소스 노드의 전위를 상승시키는 단계를 포함하는 유기발광다이오드 표시장치의 구동방법.

청구항 6

제 1 항에 있어서,

상기 그룹에 속한 상기 수평라인들에 데이터기입 단계를 완료한 이후에,

상기 그룹에 속한 상기 수평라인들을 동시에 발광하는 단계를 더 포함하는 유기발광다이오드 표시장치의 구동방법.

청구항 7

제 1 항에 있어서,

상기 그룹에 속한 상기 수평라인들 각각의 데이터기입 단계가 완료될 때,

데이터기입 단계가 완료된 상기 수평라인들을 순차적으로 발광하는 단계를 더 포함하는 유기발광다이오드 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치의 구동방법에 관한 것이다.

배경 기술

[0002] 평판 표시장치(FPD; Flat Panel Display)는 소형화 및 경량화에 유리한 장점으로 인해서 데스크탑 컴퓨터의 모니터 뿐만 아니라, 노트북컴퓨터, PDA 등의 휴대용 컴퓨터나 휴대 전화 단말기 등에 폭넓게 이용되고 있다. 이러한 평판 표시장치는 액정표시장치(Liquid Crystal Display; LCD), 플라즈마 표시장치(Plasma Display Panel; PDP), 전계 방출표시장치(Field Emission Display; FED) 및 유기발광다이오드 표시장치(Organic Light Emitting diode Display; 이하, OLED) 등이 있다.

[0003] 이 중에서 유기발광다이오드 표시장치는 응답속도가 빠르고, 발광효율이 높은 회도를 표현할 수 있으며 시야각이 큰 장점이 있다. 일반적으로 유기발광다이오드 표시장치는 스캔신호에 의해서 턴-온 되는 스위치 트랜지스터를 이용하여 데이터전압을 구동트랜지스터의 게이트 전극에 인가하고, 이처럼 구동트랜지스터에 공급되는 데이터전압을 이용하여 유기발광다이오드를 발광시킨다. 즉, 유기발광다이오드에 공급되는 전류는 구동트랜지스터의 게이트전극에 인가되는 데이터전압에 의해서 조절된다. 그런데, 제조공정의 특성상 화소들에 형성되는 각각의 구동트랜지스터는 문턱전압(V_{th})에 대한 편차가 발생한다. 구동트랜지스터의 문턱전압의 편차에 의해서 유기발광다이오드에 공급되는 전류는 설계된 값과 다른 값이 제공될 수 있고, 이에 따라서 발광하는 회도가 원하는 값과 달라질 수 있다.

[0004] 이를 보상하기 위해서 유기발광다이오드는 구동트랜지스터를 문턱전압을 검출하는 샘플링 기간을 거친 이후에 데이터전압을 인가하는 구동방법을 택하고 있다. 이러한 방법에서 샘플링 기간은 구동트랜지스터의 게이트-소스전극 간의 전압편차를 문턱전압에 가깝게 하기 위한 것으로, 충분한 시간을 가질수록 문턱전압의 편차를 효율적으로 할 수 있다. 하지만, 하나의 스캔라인에 인가되는 구동과형에서 1수평주기(Horizontal Time; 이하, H)는 한정되어 있기 때문에 샘플링 기간에 충분한 시간을 확보하기는 쉽지 않다. 특히 해상도를 높일수록 1H 기간은 짧아지기 때문에 더욱더 샘플링 기간을 확보하기에 난점이 있다.

발명의 내용

해결하려는 과제

[0005] 이에 따라서, 본 발명은 샘플링 기간과 데이터기입 기간을 충분히 확보하여 화질을 개선할 수 있는 유기발광다이오드 표시장치의 구동방법을 제공하기 위한 것이다.

과제의 해결 수단

[0006]

본 발명에 의한 유기발광다이오드 표시장치의 구동방법은 복수의 수평라인을 하나의 그룹으로 선택하고 그룹에 속한 화소들에 형성되는 구동트랜지스터들의 게이트-소스 전위를 동시에 일정전압으로 초기화하는 제1 단계, 그룹에 속한 구동트랜지스터들의 게이트-소스 전위를 동작전압에 해당하도록 구동트랜지스터들의 소스 전극의 전위를 상승시키는 제2 단계 및 그룹에 속한 수평라인들에서 각각의 수평라인을 순차적으로 선택하고 선택된 수평라인에 속한 스토리지 커패시터에 데이터전압을 충전하는 제3 단계를 포함한다.

발명의 효과

[0007]

본 발명에 의한 유기발광다이오드 표시장치의 구동방법은 복수 개의 수평라인에 대해서 샘플링을 동시에 수행하여, 샘플링 기간을 충분히 확보할 수 있다. 따라서 본 발명은 샘플링 기간이 부족하여 구동트랜지스터의 문턱전압의 보상 편차가 발생하는 것을 개선할 수 있고, 이에 따라서 문턱전압 편차 및 문턱전압 보상 편차에 의한 화질저하를 효과적으로 개선할 수 있다.

[0008]

또한 본 발명은 데이터 기입 기간을 충분히 확보하여 데이터 기입 기간 부족으로 인해서 휘도가 원하는 만큼 표현되지 못하는 현상을 개선할 수 있다.

도면의 간단한 설명

[0009]

도 1은 본 발명에 의한 유기발광다이오드 표시장치를 나타내는 도면.

도 2는 본 발명에 의한 유기발광다이오드 표시장치에 포함되는 화소의 실시 예를 나타내는 도면.

도 3은 본 발명에 의한 유기발광다이오드 표시장치를 구동하기 위한 타이밍도.

도 4a 내지 도 4f는 본 발명에 의한 유기발광다이오드 표시장치의 구동 방법을 나타내는 도면들.

발명을 실시하기 위한 구체적인 내용

[0010]

이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시 예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.

[0011]

도 1은 본 발명에 의한 유기발광다이오드 표시장치를 보여준다.

[0012]

도 1을 참조하면, 본 발명에 의한 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10), 데이터 구동회로(12), 게이트 구동회로(13) 및 타이밍 컨트롤러(11)를 구비한다.

[0013]

표시패널(10)은 복수 개의 화소(P)를 포함하고, 각각의 화소(P)들이 표시하는 계조를 기반으로 영상을 표시하기 위한 것이다. 화소(P)들은 제1 내지 제3m 수평라인(HL1 내지 HL(3m))들 각각에 복수 개가 일정한 간격으로 배열됨으로써 표시패널(10) 내에서 매트릭스 형태로 배치된다.

[0014]

각각의 화소(P)들은 서로 직교하는 데이터라인부(14)와 다수의 게이트라인부(15)가 교차되는 영역에 배치된다. 각 화소(P)에 접속하는 데이터라인부(14)는 초기화라인(14a) 및 데이터라인(14b)을 포함하고, 게이트라인부(15)는 이전단 스캔라인(15a), 현재단 스캔라인(15b) 및 에미션라인(15c)을 포함한다. 화소(P)들 각각은 유기발광다이오드(OLED), 구동트랜지스터(DT) 및 제1 내지 제3 트랜지스터(T1, T2, T3), 스토리지 커패시터(Cst) 및 보조커패시터(C1) 포함한다. 구동트랜지스터(DT) 및 제1 내지 제3 트랜지스터(T1, T2, T3)는 산화물 반도체층을 포함한 산화물 박막트랜지스터(Thin Film Transistor; 이하, TFT)로 구현될 수 있다. 산화물 TFT는 전자 이동도, 공정 편차 등을 모두 고려할 때 표시패널(10)의 대면적화에 유리하다. 다만, 본 발명은 이에 한정되지 않고 TFT의 반도체층을 아몰포스 실리콘 또는, 폴리 실리콘 등으로 형성할 수도 있다.

[0015]

타이밍 컨트롤러(11)는 데이터 구동회로(12) 및 게이트 구동회로(13)의 구동 타이밍을 제어하기 위한 것이다. 이를 위해서 타이밍 컨트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다. 또한, 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수

평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.

[0016] 데이터 구동회로(12)는 데이터 제어신호(DDC)를 기반으로 타이밍 컨트롤러(11)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 데이터전압으로 변환하여 데이터라인(14)들에 공급한다.

[0017] 게이트 구동회로(13)는 게이트 제어신호(GDC)를 기반으로 스캔신호, 발광제어신호, 및 초기화신호를 발생한다. 게이트 구동회로(13)는 이전단 스캔신호(scan(n-1))를 이전단 스캔라인(15a)에 공급하고, 현재단 스캔신호(scan(n))를 현재단 스캔라인(15b)에 공급하며, 발광제어신호(EM)를 에미션라인(15c)에 공급한다. 게이트 구동회로(13)는 복수의 게이트라인부(15)을 그룹으로 설정하고, 그룹(Group)에 속한 수평라인들(HL)에 대해서 동시에 초기화 동작 및 샘플링 동작을 수행한다. 이에 대한 자세한 설명은 후술하기로 한다.

[0018] 도 2는 도 1에 도시된 화소(P)의 일 예를 나타내는 도면이다.

[0019] 도 2를 참조하면, 본 발명의 일 실시 예에 따른 화소(P)는 유기발광다이오드(OLED), 구동트랜지스터(DT), 제1 내지 제3 트랜지스터(ST1~ST3), 스토리지 커패시터(Cst) 및 보조 커패시터(C1)를 구비한다.

[0020] 유기발광다이오드(OLED)는 구동트랜지스터(DT)로부터 공급되는 구동 전류에 의해 발광한다. 유기발광다이오드(OLED)의 애노드전극과 캐소드전극 사이에는 다층의 유기 화합물층이 형성된다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 유기발광다이오드(OLED)의 애노드전극은 구동트랜지스터(DT)의 소스전극에 접속되고, 캐소드전극은 접지단(VSS)에 연결된다.

[0021] 구동트랜지스터(DT)는 자신의 게이트-소스 간의 전압으로 유기발광다이오드(OLED)에 인가되는 구동전류를 제어한다. 이를 위해서 구동트랜지스터(DT)의 게이트전극은 데이터전압(Vdata)의 입력단에 연결되고, 드레인전극은 구동전압(VDD)의 입력단에 연결되며, 소스전극은 저전압구동전압(VSS)과 연결된다.

[0022] 제1 트랜지스터(ST1)는 발광제어신호(EM)에 응답하여, 구동전압(VDD) 입력단과 구동트랜지스터(DT) 간의 전류 경로를 제어한다. 이를 위해서 제1 트랜지스터(ST1)의 게이트 전극은 에미션라인(15c)에, 드레인전극은 구동전압(VDD) 입력단에, 소스전극은 구동트랜지스터(DT)에 연결된다.

[0023] 제2 트랜지스터(T2)는 이전단 스캔신호(Scan(n-1))에 응답하여, 초기화라인(14a)으로부터 제공받는 초기화전압(Vini)을 제2 노드(n2)로 제공한다. 이를 위해서 제2 트랜지스터(T2)의 게이트 전극은 이전단 스캔라인(15a)에, 드레인전극은 초기화라인(14a)에 소스전극은 제2 노드(n2)에 연결된다.

[0024] 제3 트랜지스터(ST3)는 현재단 스캔신호(Scan(n))에 응답하여, 데이터라인(14b)으로부터 제공받는 기준전압(Vref) 또는 데이터전압(Vdata)을 구동트랜지스터(DT)에 제공한다. 이를 위해서, 제3 트랜지스터(T3)의 게이트 전극은 현재단 스캔라인(15b)에, 드레인전극은 데이터라인(14b)에, 소스전극은 구동트랜지스터(DT)에 연결된다.

[0025] 스토리지 커패시터(Cst)는 데이터라인(14b)으로부터 제공받는 데이터전압(Vdata)을 한 프레임동안 유지하여 구동트랜지스터(DT)가 일정한 전압을 유지하도록 한다. 이를 위해서 스토리지 커패시터(Cst)는 구동트랜지스터(DT)의 게이트 전극과 소스 전극에 연결된다.

[0026] 보조커패시터(C1)는 제2 노드(n2)에서 스토리지 커패시터(Cst)와 직렬로 연결되어, 데이터전압(Vdata)의 효율을 높여준다.

[0027] 상술한 바와 같은 구조를 갖는 화소(P)의 동작을 살펴보면 다음과 같다. 도 3은 도 2의 화소(P)에 인가되는 신호들(EM, SCAN)을 나타내는 파형도이다.

[0028] 그리고, 도 4a 내지 도 4f는 각각 초기화 기간(Ti), 샘플링 기간(Ts), 제1 내지 제3 데이터기입 기간(Tw1~Tw3), 발광 기간(Te)에서의 제N 그룹(Group(n))에 속한 제(3n-2)화소, 제(3n-1) 화소 및 제3n 화소들의 등가회로를 나타낸다. 이하, 설명의 편의를 위해서 (3n-2)화소를 제1 화소(P1), 제(3n-1) 화소를 제2 화소(P2), 제3n 화소를 제3 화소(P3)라고 하기로 한다. 이때, 도 4a 내지 도 4f는 소자들이 활성화된 것을 실선으로, 반대로 소자들이 비활성화된 것을 점선으로 표시하고 있다.

[0029] 도 3를 참조하면, 본 발명에 따른 화소(P)의 동작은 노드 A,B,C를 특정 전압으로 초기화하는 초기화 기간(Ti), 구동트랜지스터(DT)의 문턱전압을 검출 및 저장하는 샘플링 기간(Ts), 데이터전압(Vdata)을 인가하는 제1 내지

제3 데이터기입 기간($T_{w1} \sim T_{w3}$), 문턱전압과 데이터전압(V_{data})을 이용하여 유기발광다이오드(OLED)에 인가되는 구동 전류를 문턱전압과 무관하게 보상하여 발광하는 발광 기간(T_e)을 포함한다.

[0030] 도 3 및 도 4a를 참조하면, 초기화 기간(T_i) 동안에 제 n 그룹(Group)에 속한 제1 내지 제3 화소(P_3)는 동시에 초기화된다. 제 n 그룹(Group(n))에 대한 초기화 기간(T_i)은 제($n-1$) 그룹(Group($n-1$))의 샘플링 기간(T_w) 동안에 수행된다. 이처럼 본 발명은 현재 그룹(Group(n))에 대한 초기화 동작을 이전 그룹(Group($n-1$))의 샘플링 기간에 수행하기 때문에 초기화 동작에 소요되는 시간을 줄일 수 있어서, 샘플링 시간을 넓게 확보할 수 있다.

[0031] 초기화 기간(T_i) 동안에, 제1 화소(P_1)의 제2 트랜지스터(T_{12})는 이전단 스캔신호(Scan($3n-3$))에 응답하여 초기화라인(14a)으로부터 제공받는 초기화전압(V_{ini})을 제2 노드(n_{12})에 공급한다. 따라서, 제2 노드(n_{12})의 전압인 구동트랜지스터(DT_1)의 소스전압(V_s)은 초기화전압(V_{ini})의 전위를 갖는다. 그리고 제1 화소(P_1)의 제3 트랜지스터(T_{13})는 현재단 스캔신호(Scan($3n-2$))에 응답하여 데이터라인(14b)으로부터 제공받는 기준전압(V_{ref})을 구동트랜지스터(DT_1)의 게이트전극의 제1 노드(n_{11})에 공급한다. 따라서, 제1 노드(n_{11})의 전압인 구동트랜지스터(DT_1)의 게이트전압(V_g)은 기준전압(V_{ref})의 전위를 갖는다.

[0032] 마찬가지로, 초기화 기간(T_i) 동안에, 제2 화소(P_2)는 제2 트랜지스터(T_{22})를 통해서 제공받은 초기화전압(V_{ini})으로 인해서 제2 노드(n_{22})는 초기화전압(V_{ini})의 전위를 갖고, 제3 트랜지스터(T_{23})를 통해서 제공받은 기준전압(V_{ref})으로 인해서 구동트랜지스터(DT_2)의 게이트전압(V_g)은 기준전압(V_{ref})의 전위를 갖는다. 또한, 초기화 기간(T_i) 동안에, 제3 화소(P_3)는 제2 트랜지스터(T_{32})를 통해서 제공받은 초기화전압(V_{ini})으로 인해서 제2 노드(n_{32})는 초기화전압(V_{ini})의 전위를 갖고, 제3 트랜지스터(T_{33})를 통해서 제공받은 기준전압(V_{ref})으로 인해서 구동트랜지스터(DT_1)의 게이트전압(V_g)은 기준전압(V_{ref})의 전위를 갖는다.

[0033] 초기화 기간(T_i)에서 초기화전압(V_{ini})은 화소(P)를 일정 수준으로 초기화하기 위한 전압레벨을 갖고, 유기발광다이오드(OLED)가 발광하지 않도록 유기발광다이오드(OLED)의 동작전압 보다 작은 전압값으로 설정된다. 예컨대, 초기화전압(V_{ini})은 -1 내지 $+1(V)$ 의 크기를 갖는 전압으로 설정할 수 있다.

[0034] 이어서 제1 과도기 기간 동안에, 제1 내지 제3 화소(P_3)들의 제1 노드(n_{11} , n_{21} , n_{31}) 전압은 기준전압(V_{ref})으로 유지되고, 제2 노드(n_{12} , n_{22} , n_{32}) 전압은 초기화전압(V_{ini})으로 유지된다.

[0035] 도 3 및 도 4b를 참조하면, 샘플링 기간(T_s) 동안에 제 n 그룹(Group(n))에 속한 제1 내지 제3 화소(P_1, P_2, P_3)는 동시에 샘플링된다. 제 n 그룹(Group(n))의 샘플링 기간(T_s)은 제($n-1$) 그룹(Group($n-1$))의 데이터기입 기간이 종료된 이후에 수행된다.

[0036] 샘플링 기간(T_s) 동안에, 제1 화소(P_1)의 제3 트랜지스터(T_{13})는 현재단 스캔신호(Scan($3n-2$))에 응답하여 데이터라인(14b)으로부터 제공받는 기준전압(V_{ref})을 제1 노드(n_{11})로 공급한다. 그리고 제1 트랜지스터(T_{11})는 발광제어신호(EM)에 응답하여 구동전압(V_{DD})을 구동트랜지스터(DT_1)로 공급한다. 이때, 구동트랜지스터 게이트전극전압(V_g)은 기준전압(V_{ref})을 유지한다. 그리고 제2 노드(n_{12})가 플로팅(floating) 상태임에 따라서, 제2 노드(n_{12})의 전압은 구동전압(V_{DD})에서 제1 트랜지스터(T_{11})와 구동트랜지스터(DT_1)를 통해 흐르는 전류가 축적되어서 초기화전압으로부터 기준전압(V_{ref})과 구동트랜지스터(DT)의 문턱전압(V_{th}) 간의 차이에 해당하는 크기를 갖는 전압으로 포화(saturation)된다. 즉, 샘플링 기간(T_s)을 통해서, 제1 화소(P_1)에 형성된 구동트랜지스터(DT_1)의 게이트-소스 간의 전위차이는 문턱전압(V_{th})의 크기가 된다.

[0037] 마찬가지로, 샘플링 기간(T_s) 동안에 제2 및 제3 화소(P_3)에 형성되는 구동트랜지스터(DT_2, DT_3)의 게이트-소스 간의 전위차이는 문턱전압(V_{th})의 크기가 된다.

[0038] 이와 같이, 본 발명은 그룹단위로 샘플링 동작이 수행된다. 즉, 그룹(group(n))에 포함된 복수의 수평라인을 동시에 샘플링하기 때문에, 종래에 개별적으로 샘플링 동작을 수행할 때에 비해서 샘플링 시간을 길게 확보할 수 있다. 따라서, 구동트랜지스터(DT)의 게이트-소스 간의 전위차이가 문턱전압(V_{th})에 포화되는 과정을 충분히 할 수 있기 때문에, 구동트랜지스터(DT)의 문턱전압(V_{th}) 보상을 원활히 할 수 있다.

[0039] 도 3 및 도 4c를 참조하면, 제1 데이터기입 기간(T_{w1}) 동안에, 제1 화소(P_1)의 스토리지 커패시터(C_{st1})는 제1 데이터전압(V_{data1})을 충전한다. 제1 데이터기입 기간(T_w)은 샘플링 기간(T_s)이 종료된 이후에 수행된다.

[0040] 제1 데이터기입 기간(T_{w1}) 동안, 제1 화소(P_1)의 제1 및 제2 트랜지스터(T_1, T_2)는 턴-오프 된다. 그리고 제3 트랜지스터(T_3)는 현재단 스캔신호(Scan($3n-2$))에 응답하여, 데이터라인(14b)으로부터 제공받는 제1 데이터전압(V_{data1})을 제1 노드(n_{11})로 공급한다. 이때, 플로팅(floating) 상태인 제2 노드(n_2) 전압은 스토리지 커패시터(C_{st1}) 및 보조커패시터(C_1)의 비율에 의해서 커플링(Coupling)되어서 상승하거나 하강한다.

- [0041] 제1 데이터기입 기간(T_{w1}) 동안, 제2 및 제3 화소($P3$)의 제3 트랜지스터($T23, T33$)는 턴-오프 상태를 유지한다. 즉, 제1 데이터기입 기간(T_{w1}) 동안, 제2 및 제3 화소($P3$)는 데이터전압을 제공받지 않으며, 제2 및 제3 화소($P3$)의 구동트랜지스터들($DT2, DT3$)의 게이트-소스 전위는 문턱전압(V_{th})을 유지한다.
- [0042] 도 3 및 도 4d를 참조하면, 제2 데이터기입 기간(T_{w2}) 동안에, 제2 화소($P2$)의 스토리지 커패시터($Cst2$)는 제2 데이터전압(V_{data2})을 충전한다.
- [0043] 제2 데이터기입 기간(T_{w2}) 동안, 제2 화소($P2$)의 제1 및 제2 트랜지스터($T21, T22$)는 턴-오프 된다. 그리고 제3 트랜지스터($T23$)는 현재단 스캔신호($Scan(3n-1)$)에 응답하여, 데이터라인($14b$)으로부터 제공받는 제2 데이터전압(V_{data2})을 제1 노드($n21$)로 공급한다. 이때, 플로팅(floating) 상태인 제2 노드($n22$) 전압은 스토리지 커패시터($Cst2$) 및 보조커패시터($C1$)의 비율에 의해서 커플링(Coupling)되어서 상승하거나 하강한다.
- [0044] 제2 데이터기입 기간(T_{w2}) 동안, 제3 화소($P3$)의 제3 트랜지스터($T33$)는 턴-오프 상태를 유지한다. 즉, 제2 데이터기입 기간(T_{w2}) 동안, 제3 화소($P3$)는 데이터전압을 제공받지 않으며, 제3 화소($P3$)의 구동트랜지스터($DT3$)의 게이트-소스 전위는 문턱전압(V_{th})을 유지한다.
- [0045] 그리고, 제2 데이터기입 기간(T_{w2}) 동안, 제1 화소($P1$)의 제3 트랜지스터($T13$)는 턴-오프되고, 제1 노드($n11$)는 제1 데이터기입 기간(T_{w1}) 동안 충전된 제1 데이터전압(V_{data1})을 유지한다.
- [0046] 도 3 및 도 4e를 참조하면, 제3 데이터기입 기간(T_{w3}) 동안에, 제3 화소($P3$)의 스토리지 커패시터($Cst3$)는 데이터전압을 충전한다.
- [0047] 제3 데이터기입 기간(T_{w3}) 동안, 제3 화소($P3$)의 제1 및 제2 트랜지스터($T31, T32$)는 턴-오프 된다. 그리고 제3 트랜지스터($T33$)는 턴-온 되면서 데이터라인($14b$)으로부터 제공받는 제3 데이터전압(V_{data3})을 제1 노드($n31$)로 공급한다. 이때, 플로팅(floating) 상태인 제2 노드($n32$) 전압은 스토리지 커패시터($Cst3$) 및 보조커패시터($C31$)의 비율에 의해서 커플링(Coupling)되어서 상승하거나 하강한다.
- [0048] 제3 데이터기입 기간(T_{w3}) 동안, 제1 화소($P1$)의 제3 트랜지스터($T13$)는 턴-오프 상태를 유지하고, 제2 화소($P2$)의 제3 트랜지스터($T23$)는 턴-오프된다. 이에 따라서, 제1 및 제2 화소($P2$)의 제1 노드($n11, n21$)들은 각각 제1 및 제2 데이터기입 기간(T_{w1}, T_{w2}) 동안 충전된 제1 및 제2 데이터전압(V_{data1}, V_{data2})을 유지한다.
- [0049] 도 3 및 도 4f를 참조하면, 발광 기간(T_e) 동안에 제 n 그룹(Group(n))에 속한 제1 내지 제3 화소($P1, P2, P3$)들은 동시에 발광한다. 제 n 그룹(Group(n))의 발광 동작은 제 n 그룹(Group(n))에 속한 제1 내지 제3 화소($P1, P2, P3$)들 각각의 데이터기입이 종료된 이후에 이루어진다.
- [0050] 발광 기간(T_e) 동안에, 제1 내지 제3 화소($P1, P2, P3$)들의 제2 및 제3 트랜지스터($T12, T22, T32, T13, T23, T33$)는 턴-오프되며, 제1 트랜지스터($T11, T21, T31$)는 턴-온된다. 그리고 제1 내지 제3 화소($P1, P2, P3$)의 제1 트랜지스터($T11, T21, T31$)는 발광 신호(EM)에 응답하여 구동전압(VDD)을 구동트랜지스터($DT1, DT2, DT3$)의 드레인 전극에 제공한다.
- [0051] 이에 따라서, 제1 화소($P1$)의 구동트랜지스터($DT1$)의 드레인-소스 간의 전류 경로가 연결되며, 스토리지 커패시터($Cst1$)에 저장된 제1 데이터전압(V_{data1})은 유기발광다이오드(OLED1)로 공급된다. 따라서, 유기발광다이오드(OLED1)는 제1 데이터전압(V_{data})에 비례하는 밝기로 발광한다.
- [0052] 마찬가지로, 발광 기간(T_e) 동안에, 제2 화소($P2$)의 유기발광다이오드(OLED2)는 제2 데이터전압(V_{data2})에 비례하는 밝기로 발광하고, 제3 화소($P3$)의 유기발광다이오드(OLED3)는 제3 데이터전압(V_{data3})에 비례하는 밝기로 발광한다.
- [0053] 살펴본 바와 같이, 본 발명은 복수 개의 수평라인을 포함하는 그룹에 대해서 초기화 동작 및 샘플링 동작을 수행한다. 그리고, 초기화 동작은 이전 그룹의 샘플링 기간에 수행하기 때문에, 초기화 기간에 소요되는 시간을 없앨 수 있어서 샘플링 기간 또는 데이터기입 기간을 늘릴 수 있다.
- [0054] 또한, 본 발명은 복수 개의 수평라인에 대해서 동시에 샘플링 동작을 수행하기 때문에 수평라인들을 개별적으로 샘플링하는 방법에 비해서 샘플링 기간을 충분히 확보할 수 있다. 예컨대, 수평라인들을 개별적으로 샘플링할 경우에, 하나의 수평라인을 구동하기 위해서 샘플링 동작 및 데이터 기입 동작은 1수평주기(1H) 내에 수행되어야 한다. 이에 비해서, 본 발명은 그룹에 속한 수평라인들을 동시에 샘플링하기 때문에, 샘플링 기간을 그룹에 속한 수평라인들의 개수를 곱한 만큼 확보할 수 있다. 예컨대 도면에서와 같이 하나의 그룹이 3개의 수평라인을 포함한다면, 샘플링 기간은 3배로 늘릴 수 있다.

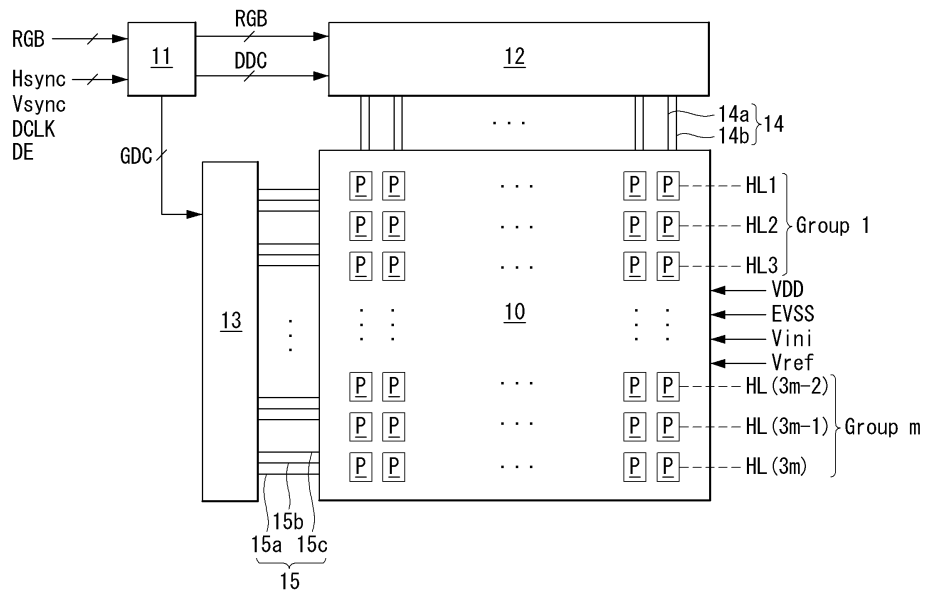
- [0055] 샘플링 기간은 충분히 확보될수록 구동트랜지스터의 문턱전압 편차를 보상할 수 있지만, 기대치 이상의 시간을 필요로 하지는 않는다.
- [0056] 따라서 본 발명은 그룹에 할당되는 샘플링 기간을 데이터기입 기간으로 분할하여, 데이터기입 기간을 늘릴 수 있다. 예컨대, 수평라인별로 샘플링을 수행할 때의 샘플링 기간이 TS1이라고 할 때, 본 발명의 샘플링 기간인 Ts는 TS1의 3배까지 늘릴 수 있다. 본 발명은 샘플링 동작을 3*TS1 보다 짧은 기간 동안 수행하고, 데이터기입 기간을 늘릴 수 있다. 이에 따라서, 본 발명은 데이터 충전 시간도 충분히 확보할 수 있어서, 데이터 충전이 미흡하여 원하는 휘도가 표현되지 못하는 문제점을 개선할 수 있다.
- [0057] 도 5는 다른 실시 예에 의한 유기발광다이오드 표시장치의 구동을 위한 신호들의 파형도를 나타내는 도면이다. 도 5에서 기술한 실시 예와 동일한 구성에 대해서는 자세한 설명을 생략하기로 한다.
- [0058] 도 5를 참조하면, 다른 실시 예에 의한 유기발광다이오드 표시장치의 구동방법은 제1 내지 제3 화소(P1~P3)들을 순차적으로 발광한다.
- [0059] 즉, 제1 데이터기입 기간(Tw1)이 종료될 때, 제1 화소(P1)는 발광제어신호(EM)에 의해서 구동트랜지스터(DT1)는 도통하고, 스토리지 커패시터(Cst1)에 충전된 제1 데이터전압(data1)은 유기발광다이오드(OLED1)로 제공된다. 이에 따라서, 유기발광다이오드(OLED1)는 제1 데이터전압(data1)에 비례하는 밝기로 발광한다.
- [0060] 제2 화소(P2)는 제2 데이터기입 기간(Tw2)이 종료될 때, 발광제어신호(EM)에 응답하여 유기발광다이오드(OLED 2)가 발광하고, 제3 화소(P3)는 제3 데이터기입 기간(Tw3)이 종료될 때, 발광제어신호(EM)에 응답하여 유기발광다이오드(OLED3)가 발광한다.
- [0061] 상술한 실시 예는 3개의 수평라인을 하나의 그룹으로 설정하여 초기화 동작 및 샘플링 동작을 수행하는 실시 예를 나타내고 있다. 이 외에도 본 발명의 실시 예는 두 개 이상인 임의의 개수에 대한 수평라인을 그룹으로 설정하여 초기화 동작 및 샘플링 동작을 수행할 수도 있음은 물론이다. 또한, 본 발명의 실시 예는 도 2에 도시된 화소 구조 이외에도, 구동트랜지스터의 문턱전압을 보상하는 다른 화소 구조에 적용될 수도 있다.
- [0062] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

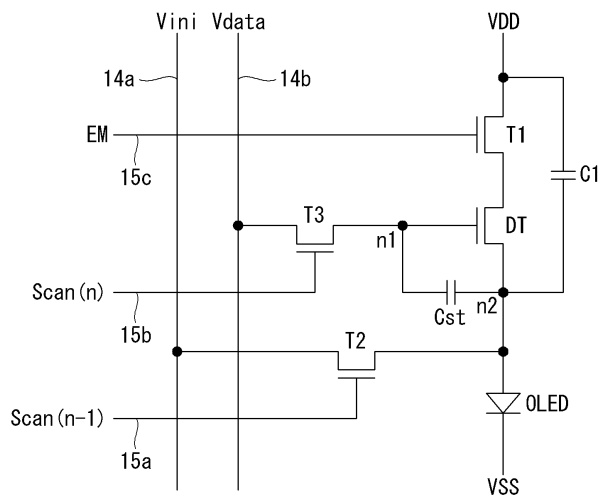
- [0063] 10 : 표시패널 11 : 타이밍 컨트롤러
- 12 : 데이터 구동회로 13 : 게이트 구동회로
- 14 : 데이터라인부 15 : 게이트라인부

도면

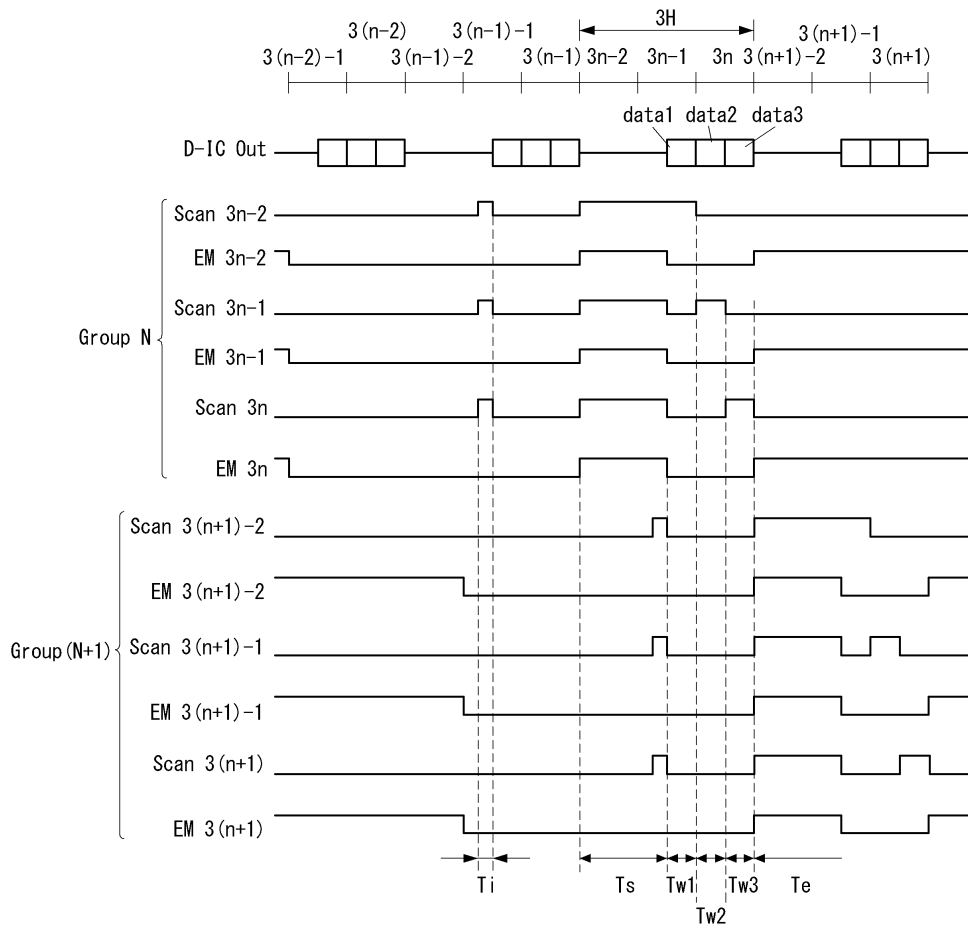
도면1



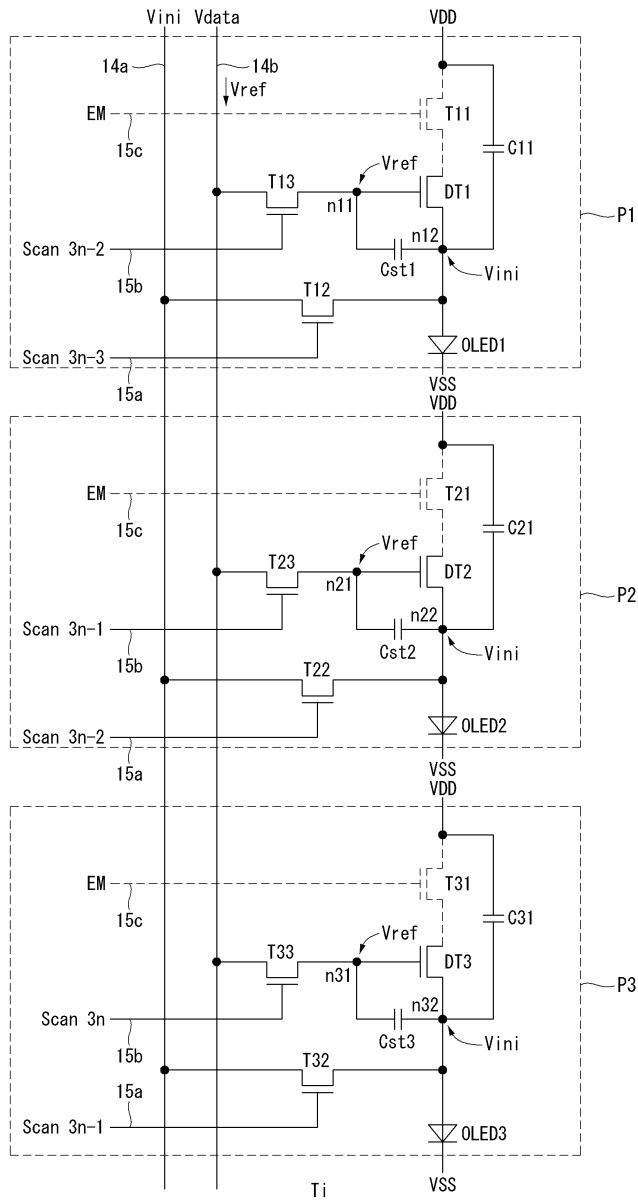
도면2



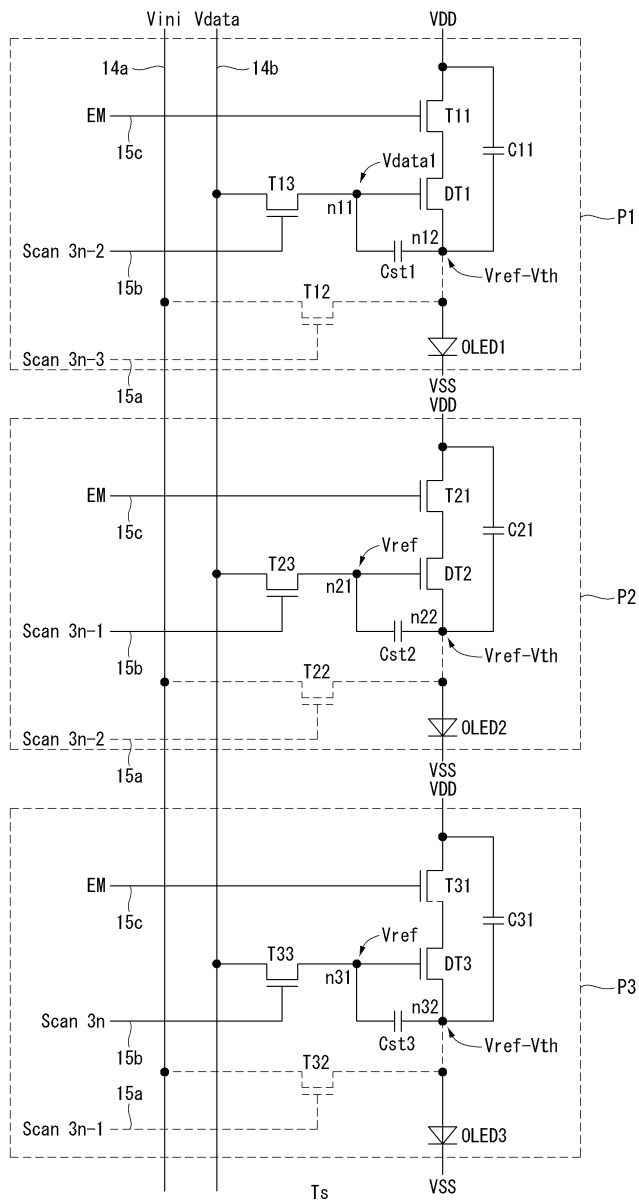
도면3



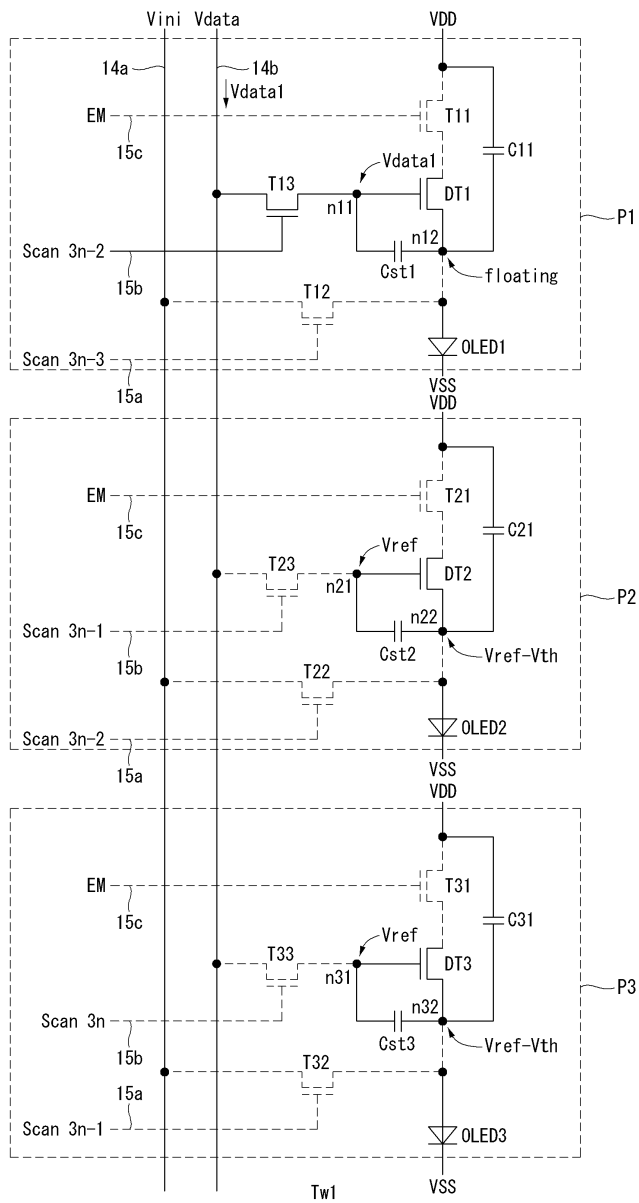
도면4a



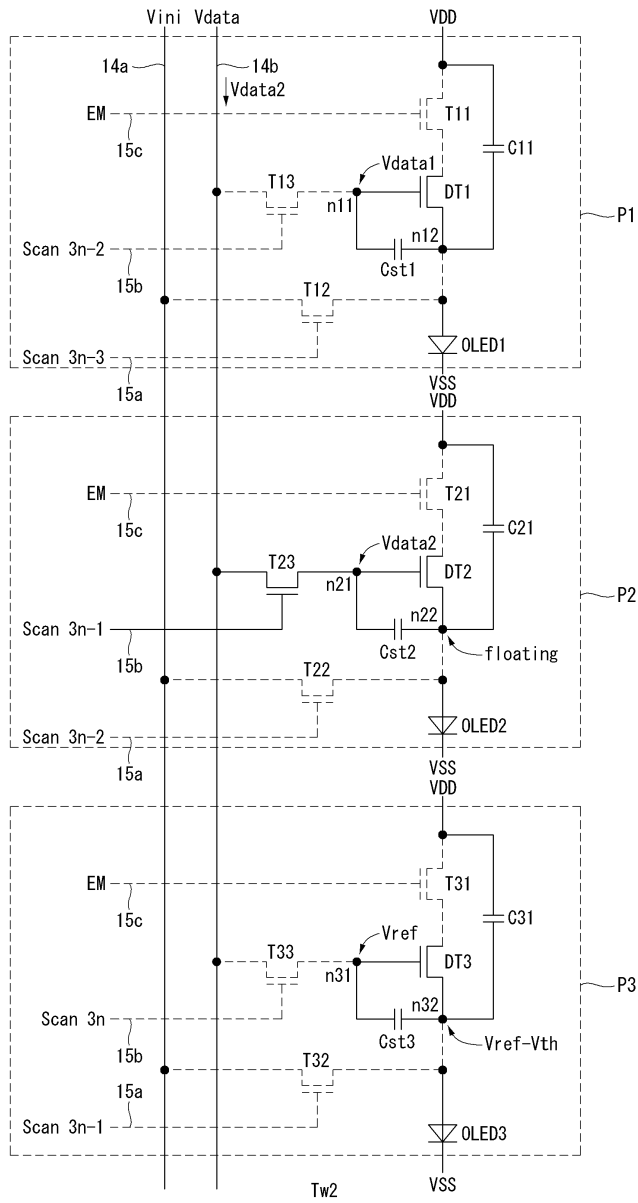
도면4b



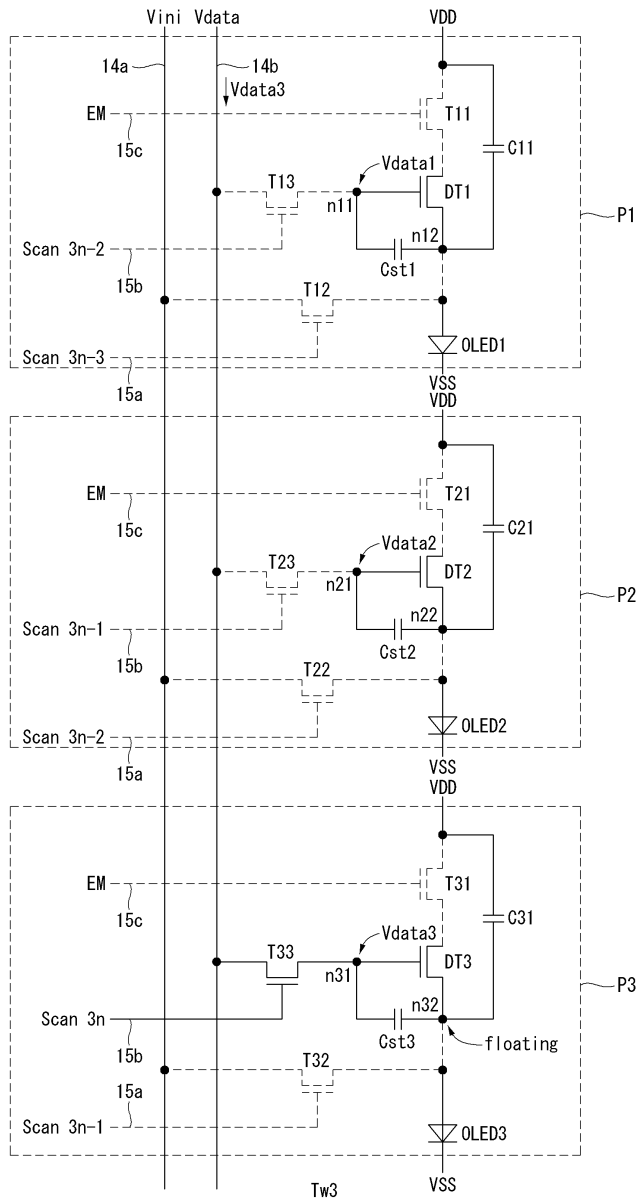
도면4c



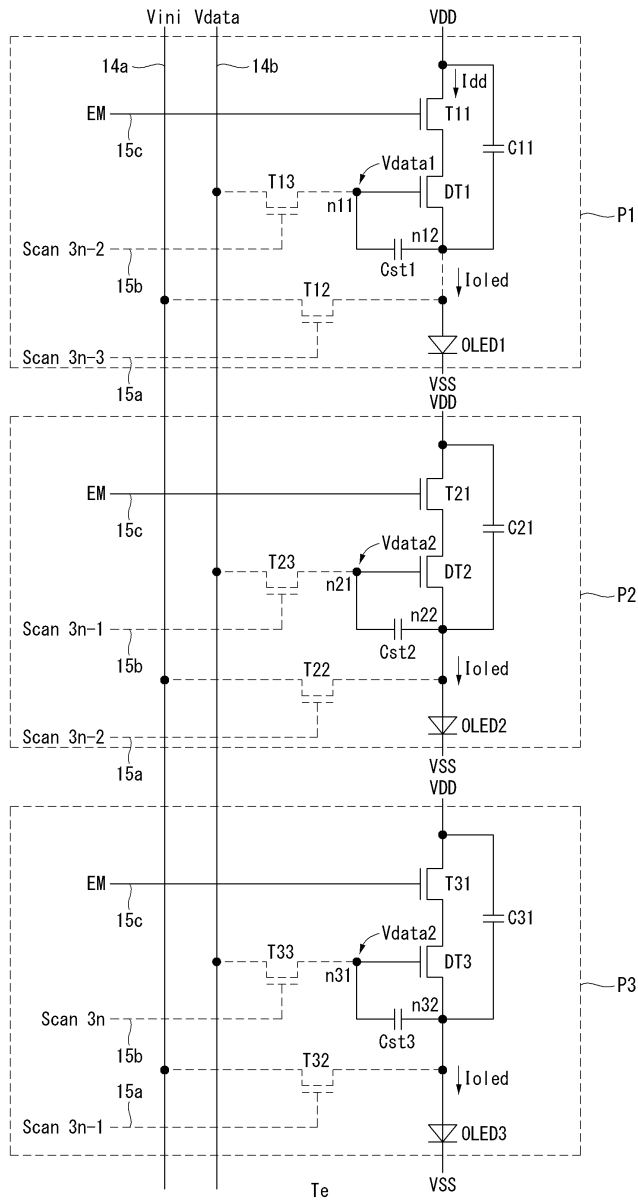
도면4d



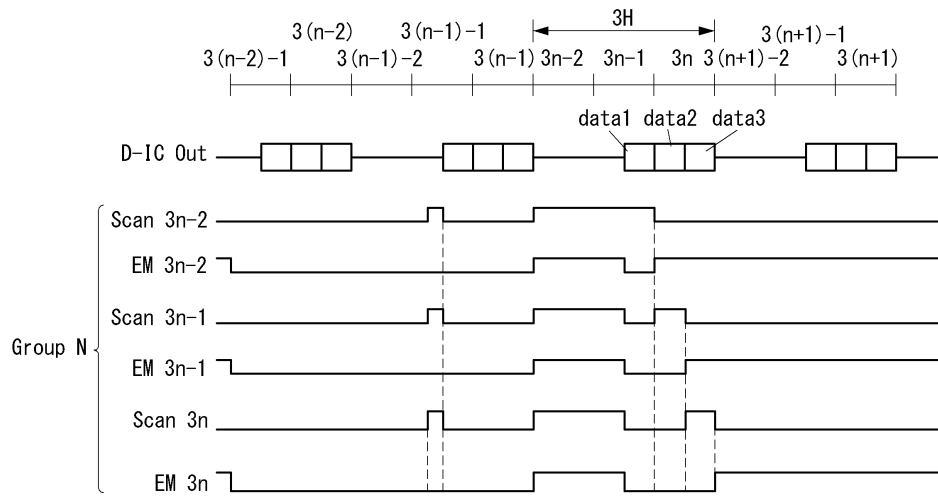
도면4e



도면4f



도면5



专利名称(译)	标题：有机发光二极管显示装置的驱动方法		
公开(公告)号	KR1020160017191A	公开(公告)日	2016-02-16
申请号	KR1020140098522	申请日	2014-07-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH CHUNG WAN 오충완 JUNG KYOUNG JUNE 정경준 PARK YOUNG JU 박영주		
发明人	오충완 정경준 박영주		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G3/3258 G09G2300/043 G09G2320/0233		
外部链接	Espacenet		

摘要(译)

根据本发明，一种用于驱动有机发光二极管显示装置的方法，包括：选择多个水平线作为一组的第一步骤，以及将包括在该组中的像素中形成的驱动晶体管的栅极 - 源极电位初始化为恒压同时;第二步，增加驱动晶体管的源极电位，使该组中包含的驱动晶体管的栅极 - 源极电位与工作电压相关;第三步，从包括在组中的水平线顺序选择每条水平线，并在包含在所选水平线中的存储电容器中充电数据电压.COPYRIGHT KIPO 2016

