

택(2, 3)은 선택적으로 에칭될 수 있는 투명한 전도성 산화물들인 제1 및 제2 재료들로 만들어진 제1 및 제2 층들(20, 21; 30, 31)을 연속으로 포함함 -;

c) 청색 서브픽셀(PB)을 수용하도록 의도된 존 및 녹색 서브픽셀(PV)을 수용하도록 의도된 존에서 제2 이중층 스택을 에칭하는 단계;

d) 청색 서브픽셀(PB)을 수용하도록 의도된 존에서 제1 이중층 스택을 에칭하는 단계;

e) 유기 발광 층들의 스택(5)을 형성하는 단계 - 상기 스택은 백색 광을 방출하도록 구성됨 -;

f) 제1 전극(E1)을 갖는 광학 공진기를 획득하기 위해 유기 발광 층들의 스택(5) 상에 제2 전극(E2)을 형성하는 단계.

(52) CPC특허분류

H01L 51/5203 (2013.01)

H01L 51/5265 (2013.01)

H01L 51/56 (2013.01)

명세서

청구범위

청구항 1

유기-발광-다이오드 마이크로-디스플레이의 픽셀을 제조하기 위한 프로세스로서,

다음 연속적인 단계들:

- a) 구조화된 제1 전극(E1)을 포함하는 기판(1)을 제공하는 단계;
- b) 상기 구조화된 제1 전극(E1) 상에 제1 및 제2 이중층 스택들(2, 3)을 연속으로 형성하는 단계 - 각각의 이중층 스택(2, 3)은 선택적으로 에칭될 수 있는 투명한 전도성 산화물들인 제1 및 제2 재료들로 각각 만들어진 제1 및 제2 층들(20, 21; 30, 31)을 연속으로 포함함 -;
- c) 청색 서브픽셀(PB)을 수용하도록 의도된 존(zone) 및 녹색 서브픽셀(PV)을 수용하도록 의도된 존에서 상기 제2 이중층 스택(3)을 에칭하는 단계 - 상기 제2 이중층 스택(3)은 적색 서브픽셀(PR)을 수용하도록 의도된 존 아래에서 그대로 남겨짐 -;
- d) 상기 청색 서브픽셀(PB)을 수용하도록 의도된 존에서 상기 제1 이중층 스택(2)을 에칭하는 단계 - 상기 제1 이중층 스택(2)은 상기 녹색 서브픽셀(PV)을 수용하도록 의도된 존 아래에서 그대로 남겨짐 -;
- e) 유기 발광 층들의 스택(5)을 형성하는 단계 - 상기 스택은 백색 광을 방출하도록 구성되고 상기 적색, 상기 녹색 및 상기 청색 서브픽셀들(PR, PV, PB)을 수용하도록 의도된 존들을 통해 연장됨 -;
- f) 상기 제1 전극(E1)을 갖는 광학 공진기를 획득하기 위해 상기 유기 발광 층들의 스택(5) 상에 제2 전극(E2)을 형성하는 단계를 포함하고;

상기 단계 b)는:

- 상기 제1 이중층 스택(2)이, 상기 광학 공진기가 녹색 광의 투과를 허용하도록 선정된 두께를 갖고,
- 상기 제1 및 제2 이중층 스택(2, 3)이, 상기 광학 공진기가 적색 광의 투과를 허용하도록 선정된 총 두께를 갖도록 실행되는,

프로세스.

청구항 2

제1항에 있어서, 단계 a)는 상기 제2 재료로 만들어진 중간 층(10)으로, 상기 구조화된 제1 전극(E1)을 코팅하는 단계를 포함하고, 상기 중간 층(10)은, 상기 광학 공진기가 청색 광의 투과를 허용하도록 선정된 두께를 갖고;

상기 단계 b)는:

- 상기 제1 이중층 스택(2) 및 상기 중간 층(10)이, 상기 광학 공진기가 녹색 광의 투과를 허용하도록 선정된 총 두께를 갖고,
- 상기 제1 및 제2 이중층 스택들(2, 3) 및 상기 중간 층(10)이, 상기 광학 공진기가 적색 광의 투과를 허용하도록 선정된 총 두께를 갖도록 실행되는, 프로세스.

청구항 3

제1항 또는 제2항에 있어서, 상기 제1 재료는 바람직하게 알루미늄으로 도핑된 아연 산화물(ZnO)이고, 상기 제2 재료는 주석 산화물(SnO₂)인, 프로세스.

청구항 4

제3항에 있어서, 상기 단계 c)는:

다음 연속적인 단계들:

c₁) 건식 또는 습식 에칭으로 상기 제2 이중층 스택(3)의 상기 주석 산화물(SnO₂)을 에칭하는 단계,

c₂) 습식 에칭으로 상기 제2 이중층 스택(3)의 아연 산화물(ZnO)을 에칭하는 단계

를 포함하는, 프로세스.

청구항 5

제3항 또는 제4항에 있어서, 상기 단계 d)는:

다음 연속적인 단계들;

d₁) 건식 또는 습식 에칭으로 상기 제1 이중층 스택(2)의 상기 주석 산화물(SnO₂)을 에칭하는 단계,

d₂) 습식 에칭으로 제1 이중층 스택(2)의 상기 아연 산화물(ZnO)을 에칭하는 단계

를 포함하는, 프로세스.

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서, 상기 단계 c)는 상기 적색 서브픽셀(PR)을 수용하도록 의도된 존을 포토레지스트(6)로 마스크하는 단계 c₀)를 포함하는, 프로세스.

청구항 7

제1항 내지 제6항 중 어느 한 항에 있어서, 상기 단계 d)는 상기 녹색 서브픽셀(PV)을 수용하도록 의도된 존을 포토레지스트(6)로 마스크하는 단계 d₀)를 포함하는, 프로세스.

청구항 8

제1항 내지 제7항 중 어느 한 항에 있어서, 상기 적색, 상기 녹색 및 상기 청색 서브픽셀들(PR, PV, PB) 사이에 놓이도록 의도된 존들에서 상기 제1 및 제2 이중층 스택들(2, 3)을 에칭하는 단계 e₀) 다음에 단계 e)가 오는, 프로세스.

청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서, 상기 단계 b)는:

- 각각의 이중층 스택(2, 3)의 상기 제1 층(20, 30)이 10 nm 내지 100 nm의 두께를 가지며,
- 각각의 이중층 스택(2, 3)의 상기 제2 층(21, 31)이 10 nm 이하의 두께를 가지도록 실행되는, 프로세스.

청구항 10

제1항 내지 제9항 중 어느 한 항에 있어서, 상기 제1 및 제2 전극들(E1, E2)은 바람직하게 Al, Ag, Pt, Cr, Ni 및 W으로부터 선택된 금속, 및/또는 투명한 전도성 산화물로 만들어지는, 프로세스.

청구항 11

제1항 내지 제10항 중 어느 한 항에 있어서,

- 상기 단계 a)에서 제공된 상기 기관(1)은 가시 영역에서 투명하고,
- 상기 단계 a)에서 제공된 상기 구조화된 제1 전극(E1)은 상기 가시 영역에서 반-투명하고,
- 상기 단계 f)에서 형성된 상기 제2 전극(E2)은 상기 가시 영역에서 반사성인, 프로세스.

청구항 12

제1항 내지 제10항 중 어느 한 항에 있어서,

- 상기 단계 a)에서 제공된 상기 기관(1)은 반도체, 바람직하게 실리콘, 또는 유리로 만들어지고,
- 상기 단계 a)에서 제공된 상기 구조화된 제1 전극(E1)은 상기 가시 영역에서 반사성이고,
- 상기 단계 f)에서 형성된 상기 제2 전극(E2)은 상기 가시 영역에서 반-투명한, 프로세스.

발명의 설명

기술 분야

- [0001] 본 발명은 OLED 마이크로-디스플레이들(OLED는 organic light-emitting diode(유기 발광-다이오드)의 두문자어 임)의 기술 분야에 관한 것이다.
- [0002] 본 발명은 특히 증강 현실 또는 가상 현실 헤드셋들 및 안경, 카메라 뷰파인더(viewfinder)들, 헤드-업 디스플레이(head-up display)들, 피코-프로젝터(pico-projector)들 등의 제조에 적용가능하다.

배경 기술

- [0003] 종래 기술, 특히 문헌 EP 1 672 962 A1호에서 알려진 상단-방출 OLED 마이크로-디스플레이의 픽셀은 연속적으로 다음을 포함한다:
- [0004] - 기관;
- [0005] - 가시 영역에서 반사성이고 기관 상에 형성된 제1 전극;
- [0006] - 제1 전극 상에 형성된 스페이서 층;
- [0007] - 유기 발광 층들의 스택(stack) - 상기 스택은 백색 광을 방출하고 스페이서 층 상에 형성되도록 구성됨 -,
- [0008] - 가시 영역에서 반-투명하고 스택 상에 형성된 제2 전극; 제1 및 제2 전극들은 광학 공진기를 형성한다.
- [0009] 스페이서 층은, 정의된 적색, 녹색 및 청색 서브픽셀들을 각각 정의하기 위해 광학 공진기가 (스택에 의해 방출된 백색 광으로부터 획득된) 적색, 녹색 및 청색 광의 투과를 각각 허용하도록 선정된 두께들을 갖는 제1, 제2 및 제3 세그먼트들을 갖는다.
- [0010] 간섭 필터를 형성하는 페브리-페롯(Fabry-Perot) 광학 공진기로 인해 그런 종래-기술 픽셀은 컬러 필터들을 사용하지 않는 것을 구상하게 한다. 필터링된 파장들의 범위는 스페이서 층의 제1, 제2 및 제3 세그먼트들의 두께에 의해 정의되고, 이는 광학 공진기가 (유기 발광 층들의 스택에 의해 방출된 백색 광으로부터 획득된) 적색, 녹색 및 청색 광의 투과를 각각 허용하도록 (제1 및 제2 전극들에 의해 구속되는) 광학 공동의 두께가 조정되게 한다.
- [0011] 이런 타입의 필터링은 하단-방출 마이크로-디스플레이에서 유사한 방식으로 획득될 수 있다. 용어를 단순화하기 위해, 하단 방출의 경우 간섭 효과들이 훨씬 더 작더라도, 여전히 공진기로 참조가 이루어질 것이다.
- [0012] 그러나, 그런 종래-기술 픽셀은, 스페이서 층의 제1, 제2 및 제3 세그먼트들이 연속적인 퇴적들에 의해 제1 전극 상에 형성되는 한 완전히 만족스럽지 않고, 이것은 가능하게, 세그먼트들의 두께들이 제어될 수 있는 정밀도에 문제를 유도한다.
- [0013] 또한, 문헌 US 2005/0142976 A1호로부터 다음을 사용하는 것이 알려졌다:
- [0014] - 스페이서 층의 제3 세그먼트(청색 서브픽셀)에 대해 다결정질 ITO 층,
- [0015] - 스페이서 층의 제2 세그먼트(녹색 서브픽셀)에 대해 2 개의 다결정질 ITO 층의 스택,
- [0016] - 스페이서 층의 제1 세그먼트(적색 서브픽셀)에 대해 3 개의 다결정질 ITO 층의 스택.
- [0017] 제조 프로세스에서, 제1 다결정질 ITO 층은 제1 전극 상에 형성되고, 이어서 제1 비정질 ITO 층은 제1 다결정질 ITO 층 상에 퇴적(웨이퍼-스케일 퇴적)된다. 이어서, 제1 비정질 ITO 층은 청색 서브픽셀을 수용하도록 의도된 존(zone)에서 - 적합한 에천트(etchant)로 - 선택적으로 에칭되고, 제1 다결정질 ITO 층은 정지 층을 형성한다. 다음으로, 제2 다결정질 ITO 층을 형성하기 위해 열적 어닐링이 제1 비정질 ITO 층에 적용된다.
- [0018] 유사하게, 제2 비정질 ITO 층은 퇴적(웨이퍼-스케일 퇴적)되고, 이어서:

- [0019] - 청색 서브픽셀을 수용하도록 의도된 존에서 - 제1 다결정질 ITO 층은 정지 층을 형성함 -, 및
- [0020] - 녹색 서브픽셀을 수용하도록 의도된 존에서 - 제2 다결정질 ITO 층은 정지 층을 형성함 - 선택적으로 예칭된다.
- [0021] 마지막으로, 제3 다결정질 ITO 층을 형성하기 위해 열적 어닐링이 제2 비정질 ITO 층에 적용된다.
- [0022] 그런 종래-기술 프로세스는 적색, 녹색 및 청색 서브픽셀들에 대한 스페이서 층의 두께가 매우 만족스럽게 제어되게 한다. 그러나, 그런 종래-기술 기법은 제조 시간 및 구현 용이성 측면에서 완전히 만족스럽지 않다. 구체적으로, 퇴적 및 예칭 단계들은, 비정질 ITO에 적용되어야 하는 열적 어닐링으로 인해 차례로 신속하게 수행될 수 없다.

발명의 내용

- [0023] 본 발명은 전술된 단점들 모두 또는 일부를 처리하는 것을 목표로 한다. 이 목적을 위해, 본 발명의 주제는 다음 연속적인 단계들을 포함하는, 유기-발광-다이오드 마이크로-디스플레이의 픽셀을 제조하기 위한 프로세스이다:
- [0024] a) 구조화된 제1 전극을 포함하는 기판을 제공하는 단계;
- [0025] b) 구조화된 제1 전극 상에 제1 및 제2 이중층 스택들을 연속으로 형성하는 단계 - 각각의 이중층 스택은 선택적으로 예칭될 수 있는 투명한 전도성 산화물들인 제1 및 제2 재료들로 각각 만들어진 제1 및 제2 층들을 연속으로 포함함 -;
- [0026] c) 청색 서브픽셀을 수용하도록 의도된 존 및 녹색 서브픽셀을 수용하도록 의도된 존에서 제2 이중층 스택을 예칭하는 단계 - 제2 이중층 스택은 적색 서브픽셀을 수용하도록 의도된 존 아래에서 그대로 남겨짐 -;
- [0027] d) 청색 서브픽셀을 수용하도록 의도된 존에서 제1 이중층 스택을 예칭하는 단계 - 제1 이중층 스택은 녹색 서브픽셀을 수용하도록 의도된 존 아래에서 그대로 남겨짐 -;
- [0028] e) 유기 발광 층들의 스택을 형성하는 단계 - 상기 스택은 백색 광을 방출하도록 구성되고 적색, 녹색 및 청색 서브픽셀들을 수용하도록 의도된 존들을 통해 연장됨 -;
- [0029] f) 제1 전극을 갖는 광학 공진기를 획득하기 위해 유기 발광 층들의 스택 상에 제2 전극을 형성하는 단계;
- [0030] 단계 b)는:
- [0031] - 제1 이중층 스택이, 광학 공진기가 녹색 광의 투과를 허용하도록 선정된 두께를 갖고,
- [0032] - 제1 및 제2 이중층 스택들이, 광학 공진기가 적색 광의 투과를 허용하도록 선정된 총 두께를 갖도록 실행된다.
- [0033] 따라서, 본 발명에 따른 그런 프로세스는 웨이퍼-스케일 퇴적들이 수행되게 허용하는 단계 b), 및 예칭 단계들 c) 및 d)에 의해 이중층 스택들의 두께들이 만족스럽게 제어되게 한다. 또한, 본 발명에 따른 그런 프로세스는 퇴적 단계 - 단계 b - 및 예칭 단계들 - 단계들 c) 및 d) - 이중층 스택들이 차례로 수행되게 하고(종래 기술의 열적 어닐링을 위해 요구된 중단들이 필요하지 않음), 이는 두께들의 제어에 관하여 부가적인 위도를 생성한다. 그러므로, 본 발명에 따른 그런 프로세스는 제조 시간을 감소시키고 구현 용이성을 증가시킨다.
- [0034] 정의들
- [0035] - "마이크로-디스플레이"가 의미하는 바는 각각의 픽셀이 30 μm x 30 μm 이하인 영역을 갖는 디스플레이이다.
- [0036] - "기판"이 의미하는 바는 바람직하게 전자 디바이스 또는 전자 컴포넌트가 통합되게 하는 기본 재료로 만들어진 자체-지지 물리적 캐리어이다. 예컨대, 기판은 통상적으로 단결정 반도체 잉곳(ingot)으로부터 절단된 웨이퍼이다.
- [0037] - "이중층 스택"이 의미하는 바는 연속적으로 제1 및 제2 층들을 포함하는 단일 이중층 구조이거나, 제1 및 제2 층들을 각각 연속으로 포함하는 (예컨대, 2 개 내지 4 개의) 스택된 이중층 구조들의 세트이다.
- [0038] - "구조화된 전극"이 의미하는 바는 패턴들의 세트를 설명하는 불연속 표면을 갖는 전극이다.
- [0039] - "투명한 전도성 산화물"이 의미하는 바는: 가시 영역에 걸쳐 평균 70% 이상, 바람직하게 80% 이상, 더 바람직

하계 85% 이상 및 심지어 더 바람직하게 90% 이상의 강도 투과 계수, 및 10^2 S/cm 이상의 300 K에서의 전기 전도도를 갖는 산화물이다.

- [0040] - "가시 영역"이 의미하는 바는 380 nm 내지 780 nm에 포함된 전자기 스펙트럼이다.
- [0041] - "선택적으로 에칭"이 의미하는 바는, 제2 재료가 제1 재료를 에칭하지 않고 에칭될 수 있고, 그 반대도 가능하다는 것이다. 실제로, 에천트는, 제2 재료(각각 제1 재료)의 에칭 속도가 제1 재료(각각, 제2 재료)의 에칭 속도보다 적어도 10 배 더 높도록 선정된다.
- [0042] - "두께"가 의미하는 바는 픽셀 또는 서브픽셀의 표면에 수직을 따른 치수이다.
- [0043] 본 발명에 따른 방법은 다음 특징들 중 하나 이상을 포함할 수 있다.
- [0044] 본 발명의 하나의 특징에 따라, 단계 a)는 제2 재료로 만들어진 중간 층으로 구조화된 제1 전극을 코팅하는 단계를 포함하고, 중간 층은, 광학 공진기가 청색 광의 투과를 허용하도록 선정된 두께를 갖고;
- [0045] 단계 b)는:
 - [0046] - 제1 이중층 스택 및 중간 층이, 광학 공진기가 녹색 광의 투과를 허용하도록 선정된 총 두께를 갖고,
 - [0047] - 제1 및 제2 이중층 스택들 및 중간 층이, 광학 공진기가 적색 광의 투과를 허용하도록 선정된 총 두께를 갖도록 실행된다.
- [0048] 따라서, 그런 중간 층의 하나의 장점은, 단계 b) 전에 구조화된 제1 전극을 보호하는 것, 즉 캡슐화부 역할을 하는 것이다. 이 목적을 위해, 공기 및 습기로부터 구조화된 제1 전극을 보호하는 제2 재료가 바람직하게 선정될 것이다.
- [0049] 본 발명의 하나의 특징에 따라, 제1 재료는 바람직하게 알루미늄으로 도핑된 아연 산화물(ZnO)이고, 제2 재료는 주석 산화물(SnO₂)이다.
- [0050] 따라서, 그런 제1 및 제2 재료들은, 적합한 에천트가 선정되면 선택적으로 에칭될 수 있고, 적합한 에천트는 예컨대 염산 0.1%이고, 이는 ZnO가 SnO₂에 관하여 선택적으로 에칭되게 한다. 또한, 그런 제1 및 제2 재료들은 매우 유사한 굴절률들을 가지며, 이는 이중층 스택들의 제1 층과 제2 층 사이의 인터페이스에서의 반사들이 회피되게 한다.
- [0051] 본 발명의 하나의 특징에 따라, 단계 c)는 다음 연속적인 단계들을 포함한다:
 - [0052] c₁) 건식 또는 습식 에칭으로 제2 이중층 스택의 주석 산화물(SnO₂)을 에칭하는 단계,
 - [0053] c₂) 습식 에칭으로 제2 이중층 스택의 아연 산화물(ZnO)을 에칭하는 단계.
- [0054] 본 발명의 하나의 특징에 따라, 단계 d)는 다음 연속적인 단계들을 포함한다:
 - [0055] d₁) 건식 또는 습식 에칭으로 제1 이중층 스택의 주석 산화물(SnO₂)을 에칭하는 단계,
 - [0056] d₂) 습식 에칭으로 제1 이중층 스택의 아연 산화물(ZnO)을 에칭하는 단계.
- [0057] 본 발명의 하나의 특징에 따라, 단계 c)는 적색 서브픽셀을 수용하도록 의도된 존을 포토레지스트로 마스크하는 단계 c₀)를 포함한다.
- [0058] 따라서, 하나의 획득된 장점은, 적색 서브픽셀을 수용하도록 의도된 존 아래의 제2 이중층 스택을 그대로 남기는 것이 가능하다는 것이다.
- [0059] 본 발명의 하나의 특징에 따라, 단계 d)는 녹색 서브픽셀을 수용하도록 의도된 존을 포토레지스트로 마스크하는 단계 d₀)를 포함한다.
- [0060] 따라서, 하나의 획득된 장점은, 녹색 서브픽셀을 수용하도록 의도된 존 아래의 제1 이중층 스택을 그대로 남기는 것이 가능하다는 것이다.
- [0061] 본 발명의 하나의 특징에 따라, 적색, 녹색 및 청색 서브픽셀들 사이에 놓이도록 의도된 존들에서 제1 및 제2

이중층 스택들을 에칭하는 단계 e₀) 다음에 단계 e)가 온다.

- [0062] 따라서, 하나의 획득된 장점은, 적색, 녹색 및 청색 서브픽셀들을 서로 전기적으로 절연할 수 있다는 것이다.
- [0063] 본 발명의 하나의 특징에 따라, 단계 b)는:
- [0064] - 각각의 이중층 스택의 제1 층이 10 nm 내지 100 nm의 두께를 가지며,
- [0065] - 각각의 이중층 스택의 제2 층이 10 nm 이하의 두께를 가지도록 실행된다.
- [0066] 본 발명의 하나의 특징에 따라, 제1 및 제2 전극들은 바람직하게 Al, Ag, Pt, Cr, Ni 및 W으로부터 선택된 금속, 및/또는 투명한 전도성 산화물로 만들어진다.
- [0067] 그런 금속들은 가시 영역에서 높은 강도 반사 계수, 및 높은 전기 전도도 둘 모두를 갖는다. 가시 영역에서 전기적으로 전도성이고 투명한 산화물은, 전극이 투명하거나 반-투명하여야 할 때 바람직할 것이다.
- [0068] 본 발명의 하나의 특징에 따라, 단계 a)에서 제공된 기관은 가시 영역에서 투명하고, 단계 a)에서 제공된 구조화된 제1 전극은 가시 영역에서 반-투명하고, 단계 f)에서 형성된 제2 전극은 가시 영역에서 반사성이다.
- [0069] "투명한"이 의미하는 바는, 기관이 가시 영역에 걸쳐 평균 70% 이상, 바람직하게 80% 이상, 더 바람직하게 85% 이상 및 심지어 더 바람직하게 90% 이상의 강도 투과 계수를 갖는다는 것이다.
- [0070] "반-투명한"이 의미하는 바는, 구조화된 제1 전극이 가시 영역에 걸쳐 평균 30% 내지 70%의 강도 투과 계수를 갖는다는 것이다.
- [0071] "반사성"이 의미하는 바는, 제2 전극이 가시 영역에 걸쳐 평균 70% 이상, 바람직하게 80% 이상, 더 바람직하게 85% 이상 및 심지어 더 바람직하게 90% 이상의 강도 반사 계수를 갖는다는 것이다.
- [0072] 따라서, 하나의 획득된 장점은, 소위 하단-방출 구조, 즉 기관을 향해 방출하는 구조가 획득되는 것이다.
- [0073] 본 발명의 하나의 특징에 따라, 단계 a)에서 제공된 기관은 반도체, 바람직하게 실리콘, 또는 유리로 만들어지고, 단계 a)에서 제공된 구조화된 제1 전극은 가시 영역에서 반사성이고, 단계 f)에서 형성된 제2 전극은 가시 영역에서 반-투명하다.
- [0074] "반도체"가 의미하는 바는 $10^{-8} \text{ S.cm}^{-1}$ 내지 10^2 S.cm^{-1} 의 300 켈빈(Kelvin)의 전기 전도도를 갖는 재료이다.
- [0075] "반사성"이 의미하는 바는, 구조화된 제1 전극이 가시 영역에 걸쳐 평균 70% 이상, 바람직하게 80% 이상, 더 바람직하게 85% 이상 및 심지어 더 바람직하게 90% 이상의 강도 반사 계수를 갖는다는 것이다.
- [0076] "반-투명한"이 의미하는 바는, 제2 전극이 가시 영역에 걸쳐 평균 30% 내지 70%의 강도 투과 계수를 갖는다는 것이다.
- [0077] 따라서, 하나의 획득된 장점은, 소위 상단-방출 구조, 즉 제2 전극을 통해 방출하는 구조가 획득되는 것이다. 이어서, 기관은 마이크로-디스플레이의 발광 효율에 악영향을 주지 않고 적색, 녹색 및 청색 서브픽셀들을 제어하기 위한 회로를 포함할 수 있다. TFT(thin-film transistor(박막 트랜지스터)의 두문자어) 회로는, 기관이 유리로 만들어질 때 선정될 것이고, CMOS(complementary metal-oxide-semiconductor(상보 금속-산화물-반도체)의 두문자어) 회로는, 기관이 반도체, 특히 Si로 만들어질 때 선정될 것이다.

도면의 간단한 설명

[0078] 다른 특징들 및 장점들은 본 발명의 다양한 실시예들의 상세한 설명으로부터 명백하게 될 것이고, 상세한 설명은 첨부된 도면들에 대한 예들 및 참조들을 동반한다.

도 1 내지 도 15는 본 발명에 따른 프로세스의 단계들을 예시하는, 기관에 대해 수직으로 절단된 개략 단면도들이다.

도 1은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.

도 2는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.

도 3은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.

도 4는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.

도 5는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 6은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 7은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 8은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 9는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 10은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 11은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 12는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 13은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 14는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 15는 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 16은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 도 17은 본 발명에 따른 프로세스의 하나의 단계를 예시하는, 기관에 대해 수직으로 절단된 개략 단면도이다.
 위에서 설명된 도면들이 개략적이고 관독성을 위해 그리고 이의 이해를 단순화하기 위해 실척은 아니라는 것이 주목될 것이다.

발명을 실시하기 위한 구체적인 내용

- [0079] 간략화를 위해, 다양한 실시예들에서, 동일하거나 동일한 기능을 형성하는 엘리먼트들은 동일한 지칭들로 지칭되었다.
- [0080] 도 1 내지 도 15에 예시된 바와 같이, 본 발명의 주제는 다음 연속적인 단계들을 포함하는, 유기 발광-다이오드 마이크로-디스플레이의 픽셀을 제조하기 위한 프로세스이다:
- [0081] a) 구조화된 제1 전극(E1)을 포함하는 기관(1)을 제공하는 단계;
- [0082] b) 구조화된 제1 전극(E1) 상에 제1 및 제2 이중층 스택들(2, 3)을 연속으로 형성하는 단계 - 각각의 이중층 스택(2, 3)은 선택적으로 에칭될 수 있는 투명한 전도성 산화물들인 제1 및 제2 재료들로 각각 만들어진 제1 및 제2 층들(20, 21; 30, 31)을 연속으로 포함함 -;
- [0083] c) 청색 서브픽셀(PB)을 수용하도록 의도된 존 및 녹색 서브픽셀(PV)을 수용하도록 의도된 존에서 제2 이중층 스택(3)을 에칭하는 단계 - 제2 이중층 스택(3)은 적색 서브픽셀(PR)을 수용하도록 의도된 존 아래에서 그대로 남겨짐 -;
- [0084] d) 청색 서브픽셀(PB)을 수용하도록 의도된 존에서 제1 이중층 스택(2)을 에칭하는 단계 - 제1 이중층 스택(2)은 녹색 서브픽셀(PV)을 수용하도록 의도된 존 아래에서 그대로 남겨짐 -;
- [0085] e) 유기 발광 층들의 스택(5)을 형성하는 단계 - 상기 스택은 백색 광을 방출하도록 구성되고 적색, 녹색 및 청색 서브픽셀들(PR, PV, PB)을 수용하도록 의도된 존들을 통해 연장됨 -;
- [0086] f) 제1 전극(E1)을 갖는 광학 공진기를 획득하기 위해 유기 발광 층들의 스택(5) 상에 제2 전극(E2)을 형성하는 단계;
- [0087] 단계 b)는:
- [0088] - 제1 이중층 스택(2)이, 광학 공진기가 녹색 광의 투과를 허용하도록 선정된 두께를 갖고,
- [0089] - 제1 및 제2 이중층 스택들(2, 3)이, 광학 공진기가 적색 광의 투과를 허용하도록 선정된 총 두께를 갖도록 실행된다.
- [0090] 단계 a)는 도 1에 예시된다. 단계 b)는 도 3에 예시된다. 단계 c)는 도 4 내지 도 6에 예시된다. 단계 d)는 도 7 내지 도 9에 예시된다. 단계 e)는 도 14에 예시된다. 단계 f)는 도 15에 예시된다.

- [0091] 기관 및 아키텍처들의 타입들
- [0092] 소위 하단-방출 제1 아키텍처에서:
- [0093] - 단계 a)에서 제공된 기관(1)은 가시 영역에서 투명하고, 유리로 만들어질 수 있고,
- [0094] - 단계 a)에서 제공된 구조화된 제1 전극(E1)은 가시 영역에서 반-투명하고, 예컨대 투명한 전도성 산화물로 만들어질 수 있고,
- [0095] - 단계 f)에서 형성된 제2 전극(E2)은 가시 영역에서 반사성이고, 예컨대 금속으로 만들어질 수 있다.
- [0096] 소위 상단-방출 제2 아키텍처에서:
- [0097] - 단계 a)에서 제공된 기관(1)은 반도체, 바람직하게 실리콘, 또는 유리로 만들어지고,
- [0098] - 단계 a)에서 제공된 구조화된 제1 전극(E1)은 가시 영역에서 반사성이고, 예컨대 금속으로 만들어질 수 있고,
- [0099] - 단계 f)에서 형성된 제2 전극(E2)은 가시 영역에서 반-투명하고, 예컨대 투명한 전도성 산화물로 만들어질 수 있다.
- [0100] 구조화된 제1 전극
- [0101] 구조화된 제1 전극(E1)은 유리하게, 바람직하게 Al, Ag, Pt, Cr, Ni, W, Mo, Ti, Ru 및 Pd으로부터 선택된 금속으로 만들어지거나, 투명한 전도성 산화물로 만들어진다. 금속은, 예컨대 알루미늄일 때 구리로 도핑될 수 있다. 구조화된 제1 전극(E1)은 100 nm 내지 300 nm의 두께를 가질 수 있다. 구조화된 제1 전극(E1)은 패시베이션 층으로 커버될 수 있다. 비제한적 예로써, 패시베이션 층은 TiN으로 만들어질 수 있고, 바람직하게 10 nm 미만의 두께를 갖는다.
- [0102] 구조화된 제1 전극(E1)은 바람직하게 애노드이다. 그러나, 제1 전극(E1)은, 유기 발광 층들의 스택(5) 구조가 반전되면 캐소드일 수 있다.
- [0103] 단계 a)는 다음 단계들을 포함할 수 있다:
- [0104] a₁) 기관(1)을 제공하는 단계;
- [0105] a₂) 통상의 기술자들에게 알려진 퇴적 기법을 사용하여 웨이퍼-스케일 퇴적에 의해 기관(1) 상에 제1 전극(E1)을 퇴적하는 단계;
- [0106] a₃) 마스트 전사에 의해 제1 전극(E1)을 구조화하는 단계.
- [0107] 구조화된 제1 전극(E1)의 패턴들은 바람직하게 0.6 μm 내지 1 μm의 폭만큼 분리된다. 이 폭은 마이크로-디스플레이의 서브픽셀들의 매트릭스 어레이에 대해 획득될, 바람직하게 4 μm 내지 5 μm인 피치(pitch)를 허용한다.
- [0108] 아키텍처가 하단-방출 아키텍처일 때, 구조화된 제1 전극(E1)은, 가시 영역에서 반-투명이도록 선정된 두께를 갖는다. 이어서, 제1 전극(E1)은 예컨대 투명한 전도성 산화물(예컨대, ITO)로 만들어질 수 있다. 아키텍처가 상단-방출 아키텍처일 때, 구조화된 제1 전극(E1)은, 가시 영역에서 반사성이도록 선정된 두께를 갖는다. 이어서, 제1 전극(E1)은 예컨대 금속으로 만들어질 수 있다.
- [0109] 이중층 스택들 형성
- [0110] 제1 재료는 바람직하게 알루미늄이 도핑된 유리하게 아연 산화물(ZnO)이다. 제2 재료는 유리하게 주석 산화물(SnO₂)이다. 이중층 스택들(2, 3)의 제1 층과 제2 층(20, 21; 30, 31) 사이의 인터페이스에서 반사들을 방지하기 위해 충분히 가까운 굴절률들을 갖는 제1 및 제2 재료들이 유리하게 선정될 것이다. 예로써, 유리하게 제1 및 제2 재료들은 25%만큼 상이하고, 바람직하게 20% 이하만큼 상이한 굴절률들을 갖는다.
- [0111] 단계 b)는 통상의 기술자들에게 알려진 퇴적 기법들, 예컨대 ALD(atomic layer deposition(원자 층 퇴적)의 두 문자어)를 사용하여 실행된다.
- [0112] 단계 b)는 유리하게:
- [0113] - 각각의 이중층 스택(2, 3)의 제1 층(20, 30)이 10 nm 내지 100 nm의 두께를 가지며,

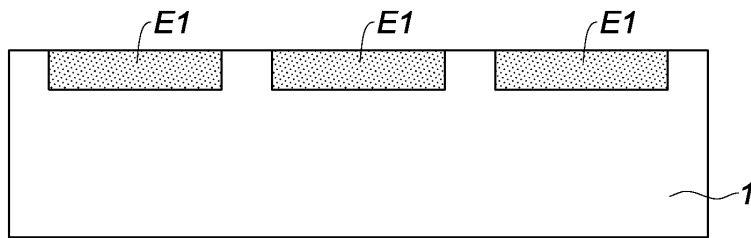
- [0114] - 각각의 이중층 스택(2, 3)의 제2 층(21, 31)이 10 nm 이하의 두께를 가지도록 실행된다.
- [0115] 이중층 스택들 에칭
- [0116] 단계 c)는 유리하게 다음 단계들을 포함한다:
- [0117] c₁) 건식 또는 습식 에칭으로 제2 이중층 스택(3)의 주석 산화물(SnO₂)을 에칭하는 단계,
- [0118] c₂) 습식 에칭으로 제2 이중층 스택(3)의 아연 산화물(ZnO)을 에칭하는 단계.
- [0119] 단계 c₁)은 도 5에 예시된다. 단계 c₂)는 도 6에 예시된다.
- [0120] 단계 c)는 유리하게 적색 서브픽셀(PR)을 수용하도록 의도된 존을 포토레지스트(6)로 마스크하는 단계 c₀)를 포함한다. 단계 c₀)은 도 4에 예시된다. 도 10에 예시된 바와 같이, 포토레지스트(6)는 통상의 기술자들에게 알려진 스트리핑(striping) 기법을 사용하여 단계 e) 전에 제거된다.
- [0121] 단계 c₁)는 주석 산화물(SnO₂)이 아연 산화물(ZnO)에 관하여 선택적으로 에칭되게 하는 에천트로 실행된다. 단계 c₁)에서, 제2 이중층 스택(3)의 제1 층(30)은 제2 이중층 스택(3)의 제2 층(31)의 에칭에 대한 정지 층으로서 작용한다. 대안적으로, SnO₂(즉, 제2 이중층 스택(3)의 제2 층(31))의 임의의 오버 에칭을 보상하기 위해 충분히 큰 ZnO(즉, 제2 이중층 스택(3)의 제1 층(30))의 두께를 제공하는 것이 가능하다.
- [0122] 단계 c₂)는 아연 산화물(ZnO)이 주석 산화물(SnO₂)에 관하여 선택적으로 에칭되게 하는 에천트(예컨대 불산(HF) 0.1%)로 실행된다. 단계 c₂)에서, 제1 이중층 스택(2)의 제2 층(21)은 제2 이중층 스택(3)의 제1 층(30)의 에칭에 대한 정지 층으로서 작용한다.
- [0123] 단계 d)는 유리하게 다음 연속적인 단계들을 포함한다:
- [0124] d₁) 건식 또는 습식 에칭으로 제1 이중층 스택(2)의 주석 산화물(SnO₂)을 에칭하는 단계,
- [0125] d₂) 습식 에칭으로 제1 이중층 스택(2)의 아연 산화물(ZnO)을 에칭하는 단계.
- [0126] 단계 d₁)은 도 8에 예시된다. 단계 c₂)는 도 9에 예시된다.
- [0127] 단계 d)는 유리하게 녹색 서브픽셀(PV)을 수용하도록 의도된 존을 포토레지스트(6)로 마스크하는 단계 d₀)를 포함한다. 단계 d₀)은 도 7에 예시된다. 도 10에 예시된 바와 같이, 포토레지스트(6)는 통상의 기술자들에게 알려진 스트리핑 기법을 사용하여 단계 e) 전에 제거된다.
- [0128] 단계 d₁)은 주석 산화물(SnO₂)이 아연 산화물(ZnO)에 관하여 선택적으로 에칭되게 하는 에천트로 실행된다. 단계 d₁)에서, 제1 이중층 스택(2)의 제1 층(20)은 제1 이중층 스택(2)의 제2 층(21)의 에칭에 대한 정지 층으로서 작용한다.
- [0129] 단계 d₂)는 아연 산화물(ZnO)이 주석 산화물(SnO₂)에 관하여 선택적으로 에칭되게 하는 에천트로 실행된다. 단계 d₂)에서, 중간 층(10)은 제1 이중층 스택(2)의 제1 층(20)의 에칭에 대한 정지 층으로서 작용한다.
- [0130] 중간 층
- [0131] 도 2에 예시된 바와 같이, 단계 a)는 유리하게 제2 재료로 만들어진 중간 층(10)으로 구조화된 제1 전극(E1)을 코팅하는 단계 a₄)를 포함한다. 단계 a₄)는 통상의 기술자들에게 알려진 퇴적 기법, 예컨대 ALD를 사용하여 수행된다. 따라서, 중간 층(10)은 구조화된 제1 전극(E1)과 제1 이중층 스택(2) 사이의 중간이다. 중간 층(10)은, 광학 공진기가 청색 광의 투과를 허용하도록 선정된 두께를 갖는다.
- [0132] 이어서, 단계 b)는:
- [0133] - 제1 이중층 스택(2) 및 중간 층(10)이, 광학 공진기가 녹색 광의 투과를 허용하도록 선정된 층 두께를 갖고,
- [0134] - 제1 및 제2 이중층 스택들(2, 3) 및 중간 층(10)이, 광학 공진기가 적색 광의 투과를 허용하도록 선정된 층 두께를 갖도록 실행된다.

- [0135] 주석 산화물(SnO₂)로 만들어진 그런 중간 층(10)은 구조화된 제1 전극(E1)이 공기 및 습기로부터 보호되게 한다. 또한, 그런 중간 층(10)은 광학 공진기의 스페이서 층을 형성하는 데 부분적으로 기여한다.
- [0136] 서브픽셀들의 전기 절연
- [0137] 도 11 및 도 12에 예시된 바와 같이, 적색, 녹색 및 청색 서브픽셀들(PR, PV, PB) 사이에 놓이도록 의도된 존들에서 제1 및 제2 이중층 스택들(2, 3)을 에칭하는 단계 e₀ 다음에 유리하게 단계 e)가 온다. 단계 e₀는 바람직하게 건식 에칭 단계이다. 단계 e₀는 도 12에 예시된다.
- [0138] 프로세스의 길이를 감소시키기 위해, 적색, 녹색 및 청색 서브픽셀들(PR, PV, PB) 사이에 놓이도록 의도된 존들에서 제1 및 제2 이중층 스택들(2, 3)이 동시에(그리고 비-선택적으로) 에칭되게 하는 에천트가 바람직하게 선정될 것이다. 비제한적 예로써, 에천트는 요오드화수소산일 수 있다. 하나의 대안에 따라, 단계 e₀는 바람직하게 염소-기반 화학물(예컨대, Cl₂/Ar)을 사용하여 반응 이온 에칭(RIE)하는 단계일 수 있다.
- [0139] 도 11에 예시된 바와 같이, 단계 e₀는 미리 포토레지스트(6)로 적색, 녹색 및 청색 서브픽셀들(PR, PV, PB) 사이에 놓이도록 의도된 존들을 마스킹하는 단계를 포함한다. 도 13에 예시된 바와 같이, 포토레지스트(6)는 통상의 기술자들에게 알려진 스트리핑 기법을 사용하여 단계 e) 전에 제거된다.
- [0140] 단계 e₀ 다음에 예컨대 레지스트 형태를 취하는 유전체(7)로 적색, 녹색 및 청색 서브픽셀들(PR, PV, PB) 사이에 놓이도록 의도된 존들을 채우는 단계(도 16 및 도 17에 예시됨)가 뒤따를 수 있다. 비제한적 예로써, 유전체(7)는 스핀 코터(spin coater)에 의해 퇴적되고 2 개의 인접한 서브픽셀 사이에만 레지스트 패드들을 남기기 위해 포토리소그래피를 겪을 수 있는 절연 레지스트이다. 적색, 녹색 및 청색 서브픽셀들(PR, PV, PB) 사이의 우수한 전기 절연은 이에 의해 달성된다.
- [0141] 유기 발광 층들의 스택
- [0142] 단계 c)에서 형성된 유기 발광 층들의 스택(5)은 각각의 적색, 녹색 및 청색 서브픽셀(PR, PV, PB)에서 일정한 두께를 갖는다.
- [0143] 비제한적 예로써, 유기 발광 층들의 스택(5)은 텐덤 아키텍처(tandem architecture)의 3 개의 방출 층을 포함할 수 있다. 더 정확하게, 구조화된 제1 전극(E1)이 애노드이고 제2 전극(E2)이 캐소드일 때, 스택(4)은:
- [0144] - 구조화된 제1 전극(E1) 상에 형성된 제1 정공-전달 층;
 - [0145] - 청색 광을 방출하고 제1 정공-전달 층 상에 형성된 제1 방출 층;
 - [0146] - 제1 방출 층 상에 형성된 제1 전자-전달 층;
 - [0147] - 제1 전자-전달 층 상에 형성된 전하-생성 층(또한 상호연결 층으로 칭해짐);
 - [0148] - 전하-생성 층 상에 형성된 제2 정공-전달 층;
 - [0149] - 녹색 광을 방출하고 제2 정공-전달 층 상에 형성된 제2 방출 층;
 - [0150] - 적색 광을 방출하고 제2 방출 층 상에 형성된 제3 방출 층;
 - [0151] - 제3 방출 층 상에 형성되고 제2 전극(E2)으로 코팅되도록 의도된 제2 전자-전달 층을 포함할 수 있다.
- [0152] 변형들에 의해, 유기 발광 층들의 스택(5)은:
- [0153] - 텐덤 아키텍처(종래의 구조)로 배열되지 않고 각각 청색, 녹색 및 적색 광을 방출하는 3 개의 방출 층;
 - [0154] - 각각 황색 및 청색 광을 방출하고 종래의 구조로 배열된 2 개의 방출 층;
 - [0155] - 각각 황색 및 청색 광을 방출하고 텐덤 구조로 배열된 2 개의 방출 층을 포함할 수 있다.
- [0156] 단계 e)는 통상의 기술자들에게 알려진 퇴적 기법들을 사용하여 실행된다.
- [0157] 제2 전극
- [0158] 제2 전극(E2)은 유리하게 금속, 및 바람직하게 Al, Ag, Pt, Cr, Ni 및 W으로부터 선택된 금속으로 만들어지거나, 투명한 전도성 산화물로 만들어진다.

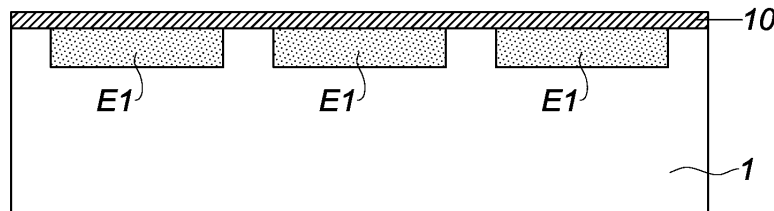
- [0159] 제2 전극(E2)은 바람직하게 캐소드이다. 그러나, 제2 전극(E2)은, 유기 발광 층들의 스택(5) 구조가 반전되면 애노드일 수 있다.
- [0160] 단계 f)는 통상의 기술자들에게 알려진 퇴적 기법을 사용하여 실행된다.
- [0161] 제2 전극(E2)은 유리하게 제2 전극(E2) 및 유기 발광 층들의 스택(5)을 공기 및 습기로부터 보호하기에 적합한 캡슐화 층(예시되지 않음)으로 코팅된다.
- [0162] 아키텍처가 하단-방출 아키텍처일 때, 제2 전극(E2)은, 가시 영역에서 반사성이도록 선정된 두께를 갖는다. 이어서 제2 전극(E2)은 예컨대 금속으로 만들어질 수 있다. 아키텍처가 상단-방출 아키텍처일 때, 제2 전극(E2)은, 가시 영역에서 반-투명이도록 선정된 두께를 갖는다. 이어서, 제2 전극(E2)은 예컨대 투명한 전도성 산화물(예컨대, ITO)로 만들어질 수 있다.
- [0163] 본 발명은 설명된 실시예들로 제한되지 않는다. 통상의 기술자는 기술적으로 작업가능한 조합들을 구상하고, 이의 등가물들을 대체할 수 있을 것이다.

도면

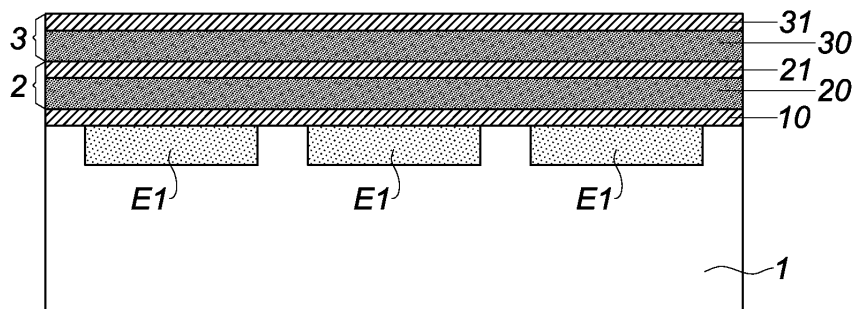
도면1



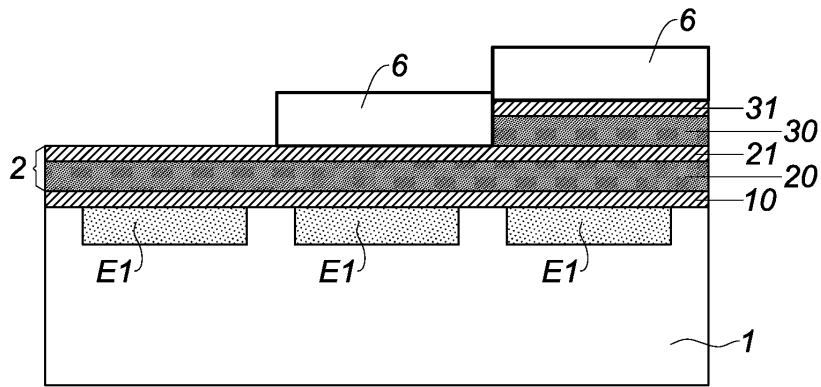
도면2



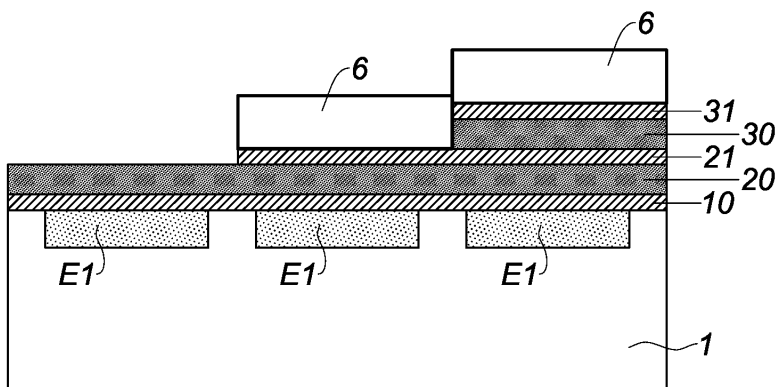
도면3



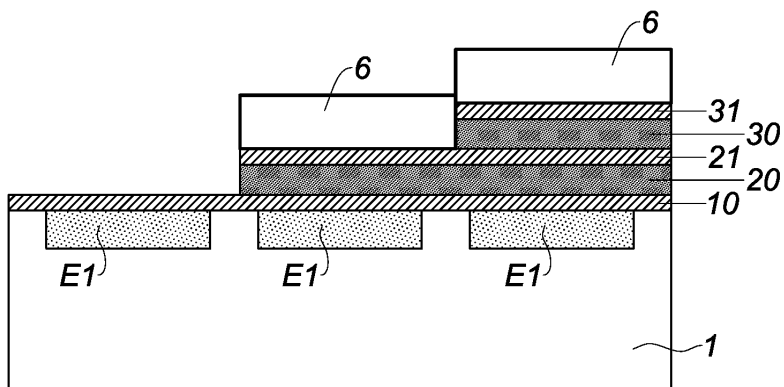
도면7



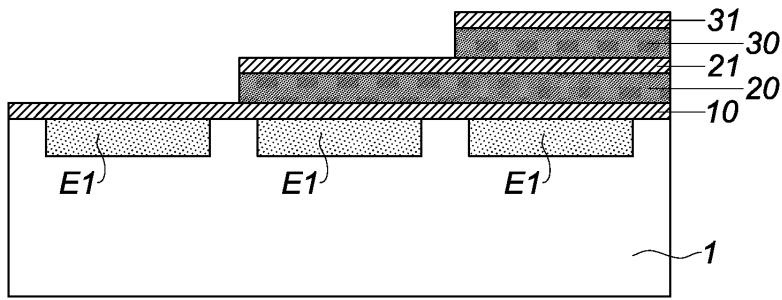
도면8



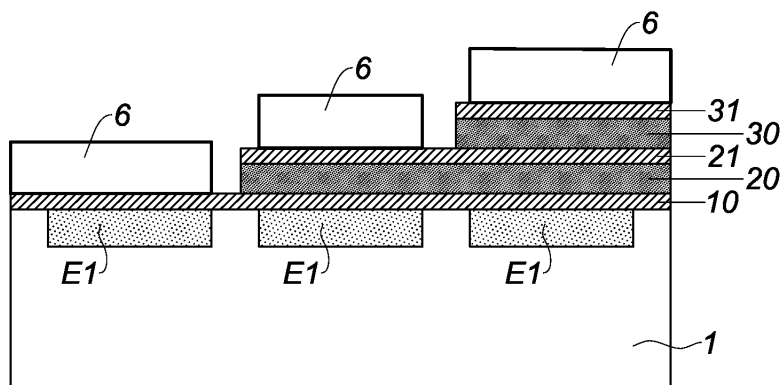
도면9



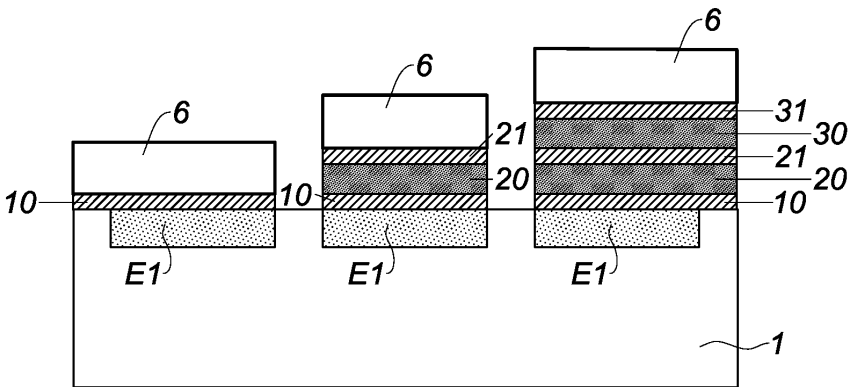
도면10



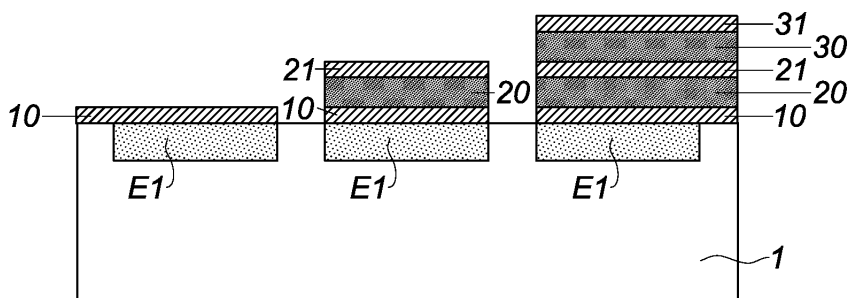
도면11



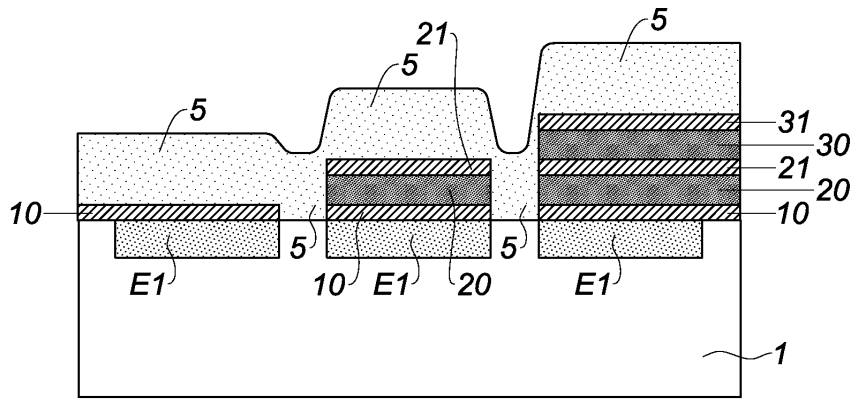
도면12



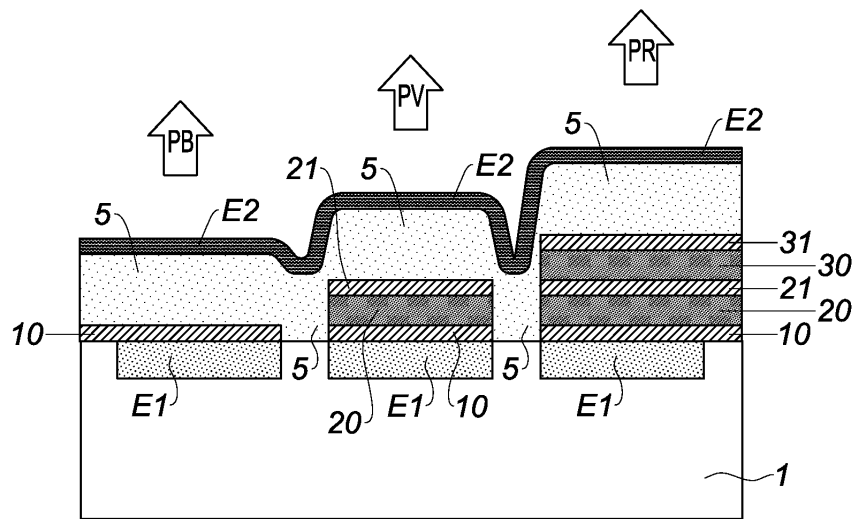
도면13



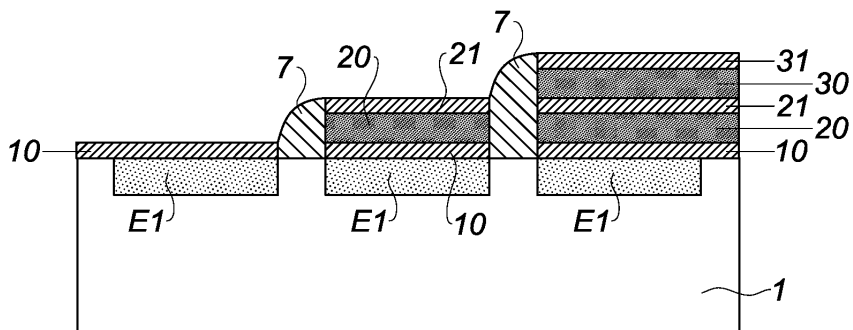
도면14



도면15



도면16



도면17

