



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0053785
(43) 공개일자 2020년05월19일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2310/061 (2013.01)

(21) 출원번호 10-2018-0137091

(22) 출원일자 2018년11월09일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

강해윤

경기도 파주시 월롱면 엘지로 245

(74) 대리인

특허법인(유한)유일하이스트

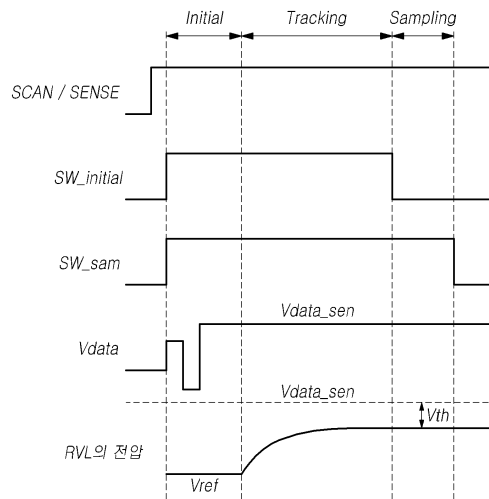
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 회로 소자의 특성 값 센싱 방법 및 이를 이용한 디스플레이 장치

(57) 요약

본 발명의 실시예는 디스플레이 패널의 서브픽셀에 배치된 구동 트랜지스터의 특성 값을 센싱하고, 열화에 따른 보상을 수행할 수 있는 디스플레이 장치를 제공한다. 또한, 본 발명의 실시예는 구동 트랜지스터의 특성 값을 센싱하기 이전에, 디스플레이 패널에 남아있는 잔상을 제거함으로써, 구동 트랜지스터의 특성 값을 정확하게 센싱하고 보상할 수 있는 회로 소자의 특성 값 센싱 방법 및 이를 이용한 디스플레이 장치를 제공한다. 본 발명의 실시예에 의하면, 구동 트랜지스터의 특성 값을 센싱하기 이전에 디스플레이 패널에 남아있는 잔상의 영향을 제거함으로써, 구동 트랜지스터의 특성 값을 정확하게 센싱하고 보상할 수 있도록 한다.

대표도 - 도11



(52) CPC특허분류

G09G 2320/0257 (2013.01)

G09G 2320/0295 (2013.01)

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

다수의 게이트 라인, 다수의 데이터 라인 및 다수의 서브픽셀이 배치된 디스플레이 패널;

상기 다수의 게이트 라인을 구동하는 게이트 구동 회로;

상기 다수의 데이터 라인을 구동하는 데이터 구동 회로; 및

상기 게이트 구동 회로 및 상기 데이터 구동 회로에 인가되는 구동 전압을 제어하되, 상기 서브 픽셀을 구성하는 구동 트랜지스터의 특성 값 센싱 구간에서, 상기 데이터 구동 회로로부터 상기 디스플레이 패널로 인가되는 데이터 전압을 제어함으로써 상기 구동 트랜지스터의 동작을 초기화하는 컨트롤러를 포함하는 유기 발광 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 서브픽셀은

유기 발광 다이오드;

상기 유기 발광 다이오드를 구동하는 구동 트랜지스터;

상기 구동 트랜지스터의 게이트 노드와 상기 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터;

상기 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터; 및

상기 스위칭 트랜지스터의 게이트 노드, 및 소스 노드 또는 드레인 노드 사이에 전기적으로 연결되는 스토리지 커패시터를 포함하는 유기 발광 디스플레이 장치.

청구항 3

제1항에 있어서,

상기 구동 트랜지스터의 특성 값 센싱 구간은

상기 데이터 라인을 통해 센싱 대상이 되는 서브픽셀로 센싱용 데이터 전압을 공급하고, 기준전압 라인을 통해 상기 센싱 대상이 되는 서브픽셀로 센싱용 기준전압을 공급하는 초기화 단계;

상기 센싱용 기준전압을 차단함으로써, 기준전압 라인의 전압이 상승하는 트래킹 단계; 및

상기 기준전압 라인을 통해 흐르는 전류를 센싱하는 샘플링 단계를 포함하는 유기 발광 디스플레이 장치.

청구항 4

제3항에 있어서,

상기 컨트롤러는

상기 초기화 단계 내에서 상기 디스플레이 패널로 인가되는 데이터 전압을 제 1 초기화 전압과 제 2 초기화 전압으로 천이함으로써, 상기 구동 트랜지스터의 게이트 노드-소스 노드 전압이 양의 값과 음의 값으로 스윙하도록 제어하는 유기 발광 디스플레이 장치.

청구항 5

제3항에 있어서,

상기 구동 트랜지스터의 특성 값 센싱 구간에서 상기 센싱용 기준전압은 양의 값을 가지는 유기 발광 디스플레이 장치.

청구항 6

제3항에 있어서,

상기 구동 트랜지스터의 특성 값을 센싱하기 위한 열화 센싱부를 더 포함하는 유기 발광 디스플레이 장치.

청구항 7

제6항에 있어서,

상기 열화 센싱부는

상기 센싱 트랜지스터의 소스 노드 또는 드레인 노드에 연결되는 기준 전압 라인이 반전 입력 단자에 인가되고, 비반전 입력 단자에 비교 기준 전압이 인가되는 증폭기;

상기 증폭기의 반전 입력 단자와 출력 단자 사이에 전기적으로 연결되는 피드백 커패시터;

상기 피드백 커패시터와 병렬로 연결되는 초기화 스위치; 및

상기 증폭기의 출력 단자에 위치하는 샘플링 스위치를 포함하는 유기 발광 디스플레이 장치.

청구항 8

제7항에 있어서,

상기 초기화 스위치는 상기 샘플링 단계에서 턴-오프 상태를 유지하고,

상기 샘플링 스위치는 상기 샘플링 단계에서 턴-온 상태를 유지하는 유기 발광 디스플레이 장치.

청구항 9

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 상기 다수의 데이터 라인 및 상기 게이트 라인이 교차되는 영역에 배열되어 구동 트랜지스터를 통해 유기 발광 다이오드를 발광시키는 다수의 서브픽셀과, 다수의 기준전압 라인이 배치되는 디스플레이 패널과, 상기 다수의 데이터 라인을 구동하는 데이터 구동회로와, 상기 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하는 유기 발광 디스플레이 장치에서, 회로 소자의 특성 값을 센싱하는 방법에 있어서,

상기 데이터 라인을 통해 센싱 대상이 되는 서브픽셀로 센싱용 데이터 전압을 공급하고, 기준전압 라인을 통해 상기 센싱 대상이 되는 서브픽셀로 센싱용 기준전압을 공급하는 초기화 단계;

상기 센싱용 기준전압을 차단함으로써, 기준전압 라인의 전압이 상승하는 트래킹 단계; 및

상기 기준전압 라인을 통해 흐르는 전류를 센싱하는 샘플링 단계를 포함하고,

상기 초기화 단계 내에서 상기 디스플레이 패널로 인가되는 데이터 전압을 제 1 초기화 전압과 제 2 초기화 전압으로 천이함으로써, 상기 구동 트랜지스터의 게이트 노드-소스 노드 전압이 양의 값과 음의 값으로 스윙하도록 제어하는 회로 소자의 특성 값 센싱 방법.

청구항 10

제9항에 있어서,
 상기 초기화 단계에서 상기 센싱용 기준전압은 양의 값을 가지는 회로 소자의 특성 값 센싱 방법.

청구항 11

제9항에 있어서,
 상기 서브픽셀은
 유기 발광 다이오드;
 상기 유기 발광 다이오드를 구동하는 구동 트랜지스터;
 상기 구동 트랜지스터의 게이트 노드와 상기 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터;
 상기 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터; 및
 상기 스위칭 트랜지스터의 게이트 노드, 및 소스 노드 또는 드레인 노드 사이에 전기적으로 연결되는 스토리지 커패시터를 포함하는 회로 소자의 특성 값 센싱 방법.

청구항 12

제10항에 있어서,
 상기 구동 트랜지스터의 특성 값을 센싱하기 위하여,
 상기 센싱 트랜지스터의 소스 노드 또는 드레인 노드에 연결되는 기준 전압 라인이 반전 입력 단자에 인가되고, 비반전 입력 단자에 비교 기준 전압이 인가되는 증폭기;
 상기 증폭기의 반전 입력 단자와 출력 단자 사이에 전기적으로 연결되는 피드백 커패시터;
 상기 피드백 커패시터와 병렬로 연결되는 초기화 스위치; 및
 상기 증폭기의 출력 단자에 위치하는 샘플링 스위치를 포함하되,
 상기 초기화 스위치는 상기 샘플링 단계에서 턴-오프 상태를 유지하고,
 상기 샘플링 스위치는 상기 샘플링 단계에서 턴-온 상태를 유지하는 회로 소자의 특성 값 센싱 방법.

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 회로 소자의 특성 값 센싱 방법 및 이를 이용한 디스플레이 장치에 관한 것이다.

배경 기술

[0003] 정보화 사회가 발전함에 따라 화상을 표시하는 디스플레이 장치에 대한 다양한 요구가 증가하고 있으며, 액정 디스플레이 장치 (Liquid Crystal Display; LCD), 유기 발광 디스플레이 장치 (Organic Light Emitting Diode Display; OLED Display) 등과 같은 다양한 유형의 디스플레이 장치가 활용되고 있다.

[0004] 이러한 디스플레이 장치 중 유기 발광 디스플레이 장치는, 스스로 발광하는 유기 발광 다이오드를 이용함으로써, 응답 속도가 빠르고 명암비, 발광 효율, 휘도 및 시야각 등에서 장점이 존재한다.

- [0005] 이러한 유기 발광 디스플레이 장치는, 디스플레이 패널에 배열된 다수의 서브픽셀(Sub-pixel, SP) 각각에 배치된 유기 발광 다이오드를 포함하고, 유기 발광 다이오드에 흐르는 전류 제어를 통해 유기 발광 다이오드를 발광 시킴으로써 각각의 서브픽셀이 나타내는 휘도를 제어하며 이미지를 표시할 수 있다.
- [0006] 이러한 유기 발광 디스플레이 장치의 경우, 디스플레이 패널에 정의된 각 서브픽셀(SP)에는 유기 발광 다이오드와 이를 구동하기 위한 구동 트랜지스터가 배치되는데, 각 서브픽셀 내 구동 트랜지스터의 특성 값 (예: 문턱전압, 이동도)이 구동 시간에 따라 변화되거나, 각 서브픽셀(SP)의 구동시간 차이로 인해 각 트랜지스터의 특성 값에 편차가 발생할 수 있다. 이로 인해, 서브픽셀 간의 휘도 편차 (휘도 불균일)를 발생하여 화상 품질이 저하될 수 있다.
- [0007] 종래의 유기 발광 디스플레이 장치의 경우, 서브픽셀(SP) 간 휘도 편차를 해결하기 위해, 구동 트랜지스터의 특성 값 편차를 센싱하여 이를 보상해주기 위한 센싱 및 보상 기술이 제안되었다. 하지만, 센싱 및 보상 기술에도 불구하고, 예기치 않은 이유로 센싱 오류가 발생하여 디스플레이 영상에 이상 현상이 초래되는 문제점이 발생하고 있다.
- [0008] 특히, 구동 트랜지스터의 특성 값을 센싱해서 이를 보상하는 경우에, 센싱 시점 바로 이전에 디스플레이 패널이 나타내고 있는 계조(Gradation)에 따라 센싱 전압이 영향을 받을 수 있다. 그 결과, 구동 트랜지스터의 특성 값을 센싱해서 보상하더라도 잔상 형태의 불량 발생되는 문제점이 존재한다.

발명의 내용

해결하려는 과제

- [0010] 본 발명의 실시예의 목적은 디스플레이 패널의 서브픽셀에 배치된 구동 트랜지스터의 특성 값을 센싱하고, 열화에 따른 보상을 수행할 수 있는 디스플레이 장치를 제공하는 데 있다.
- [0011] 본 발명의 실시예의 목적은 구동 트랜지스터의 특성 값을 센싱하기 이전에, 디스플레이 패널에 남아있는 잔상을 제거함으로써, 구동 트랜지스터의 특성 값을 정확하게 센싱하고 보상할 수 있는 회로 소자의 특성 값 센싱 방법 및 이를 이용한 디스플레이 장치를 제공하는데 있다.

과제의 해결 수단

- [0013] 일 측면에서, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치는 다수의 게이트 라인, 다수의 데이터 라인 및 다수의 서브픽셀이 배치된 디스플레이 패널과, 다수의 게이트 라인을 구동하는 게이트 구동 회로와, 다수의 데이터 라인을 구동하는 데이터 구동 회로와, 게이트 구동 회로 및 데이터 구동 회로에 인가되는 구동 전압을 제어하되, 서브 픽셀을 구성하는 구동 트랜지스터의 특성 값 센싱 구간에서, 데이터 구동 회로로부터 디스플레이 패널로 인가되는 데이터 전압을 제어함으로써 구동 트랜지스터의 동작을 초기화하는 컨트롤러를 포함할 수 있다.
- [0014] 서브픽셀은 유기 발광 다이오드와, 유기 발광 다이오드를 구동하는 구동 트랜지스터와, 구동 트랜지스터의 게이트 노드와 데이터 라인 사이에 전기적으로 연결된 스위칭 트랜지스터와, 구동 트랜지스터의 소스 노드 또는 드레인 노드와 기준 전압 라인 사이에 전기적으로 연결된 센싱 트랜지스터와, 스위칭 트랜지스터의 게이트 노드, 및 소스 노드 또는 드레인 노드 사이에 전기적으로 연결되는 스토리지 커패시터를 포함할 수 있다.
- [0015] 구동 트랜지스터의 특성 값 센싱 구간은 데이터 라인을 통해 센싱 대상이 되는 서브픽셀로 센싱용 데이터 전압을 공급하고, 기준전압 라인을 통해 센싱 대상이 되는 서브픽셀로 센싱용 기준전압을 공급하는 초기화 단계와, 센싱용 기준전압을 차단함으로써, 기준전압 라인의 전압이 상승하는 트래킹 단계와, 기준전압 라인을 통해 흐르는 전류를 센싱하는 샘플링 단계를 포함할 수 있다.
- [0016] 컨트롤러는 초기화 단계 내에서 디스플레이 패널로 인가되는 데이터 전압을 제 1 초기화 전압과 제 2 초기화 전압으로 천이함으로써, 구동 트랜지스터의 게이트 노드-소스 노드 전압이 양의 값과 음의 값으로 스윙하도록 제어할 수 있다.
- [0017] 구동 트랜지스터의 특성 값 센싱 구간에서 센싱용 기준전압은 양의 값을 가질 수 있다.

- [0018] 유기 발광 디스플레이 장치는 구동 트랜지스터의 특성 값을 센싱하기 위한 열화 센싱부를 더 포함할 수 있다.
- [0019] 열화 센싱부는 센싱 트랜지스터의 소스 노드 또는 드레인 노드에 연결되는 기준 전압 라인이 반전 입력 단자에 인가되고, 비반전 입력 단자에 비교 기준 전압이 인가되는 증폭기와, 증폭기의 반전 입력 단자와 출력 단자 사이에 전기적으로 연결되는 피드백 커패시터와, 상기 피드백 커패시터와 병렬로 연결되는 초기화 스위치와, 증폭기의 출력 단자에 위치하는 샘플링 스위치를 포함할 수 있다.
- [0020] 초기화 스위치는 샘플링 단계에서 턴-오프 상태를 유지하고, 샘플링 스위치는 샘플링 단계에서 턴-온 상태를 유지할 수 있다.
- [0021] 다른 일측면에서, 본 발명의 실시예에 따른 회로 소자의 특성 값 센싱 방법은 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고, 다수의 데이터 라인 및 상기 게이트 라인이 교차되는 영역에 배열되어 구동 트랜지스터를 통해 유기 발광 다이오드를 발광시키는 다수의 서브픽셀과, 다수의 기준전압 라인이 배치되는 디스플레이 패널과, 다수의 데이터 라인을 구동하는 데이터 구동회로와, 다수의 게이트 라인을 구동하는 게이트 구동회로를 포함하는 유기 발광 디스플레이 장치에서, 데이터 라인을 통해 센싱 대상이 되는 서브픽셀로 센싱용 데이터 전압을 공급하고, 기준전압 라인을 통해 센싱 대상이 되는 서브픽셀로 센싱용 기준전압을 공급하는 초기화 단계와, 센싱용 기준전압을 차단함으로써, 기준전압 라인의 전압이 상승하는 트래킹 단계와, 기준전압 라인을 통해 흐르는 전류를 센싱하는 샘플링 단계를 포함하고, 초기화 단계 내에서 디스플레이 패널로 인가되는 데이터 전압을 제 1 초기화 전압과 제 2 초기화 전압으로 천이함으로써, 구동 트랜지스터의 게이트 노드-소스 노드 전압이 양의 값과 음의 값으로 스윙하도록 제어할 수 있다.
- [0022] 초기화 단계에서 상기 센싱용 기준전압은 양의 값을 가질 수 있다.
- [0023] 구동 트랜지스터의 특성 값을 센싱하기 위하여, 센싱 트랜지스터의 소스 노드 또는 드레인 노드에 연결되는 기준 전압 라인이 반전 입력 단자에 인가되고, 비반전 입력 단자에 비교 기준 전압이 인가되는 증폭기와, 증폭기의 반전 입력 단자와 출력 단자 사이에 전기적으로 연결되는 피드백 커패시터와, 피드백 커패시터와 병렬로 연결되는 초기화 스위치와, 증폭기의 출력 단자에 위치하는 샘플링 스위치를 포함하되, 초기화 스위치는 샘플링 단계에서 턴-오프 상태를 유지하고, 샘플링 스위치는 샘플링 단계에서 턴-온 상태를 유지할 수 있다.

발명의 효과

- [0025] 본 발명의 실시예에 의하면, 각각의 서브픽셀에 배치된 구동 트랜지스터의 스토리지 커패시터에 흐르는 전류에 따라 충전되는 전하량의 변화를 센싱함으로써, 구동 트랜지스터의 특성 값을 정확하게 센싱하고 효과적으로 보상을 할 수 있다.
- [0026] 본 발명의 실시예에 의하면, 구동 트랜지스터의 특성 값을 센싱하기 이전에 디스플레이 패널에 남아있는 잔상의 영향을 제거함으로써, 구동 트랜지스터의 특성 값을 정확하게 센싱하고 보상할 수 있도록 한다.
- [0027] 본 발명의 실시예에 의하면, 구동 트랜지스터의 특성 값을 센싱하기 이전에, 데이터 전압을 변동시키는 간단한 신호 처리 과정을 수행함으로써, 추가적인 회로 구성이나 제조 공정의 변경이 없이도 효율적으로 구동 트랜지스터의 특성 값을 센싱하고 이를 보상할 수 있도록 한다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 개략적인 구성을 나타낸 도면이다.
- 도 2는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 시스템 예시도이다.
- 도 3은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에 배열된 서브픽셀(SP)의 회로 구조도이다.
- 도 4는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 특성 값을 센싱하기 위한 열화 센싱부의 회로도 예시를 나타낸 것이다.
- 도 5는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에 있어서, 구동 트랜지스터의 문턱 전압 센싱을 위한 신호 타이밍 다이어그램이다.

도 6은 본 발명의 실시예에 따른 디스플레이 장치에서, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)의 게이트 노드를 서로 다른 신호 라인에 연결된 경우를 나타낸 서브픽셀(SP)의 회로 구조도이다.

도 7은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서 구동 트랜지스터의 이동도 센싱을 위한 신호 타이밍 다이어그램을 나타낸 것이다.

도 8은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 히스테리시스에 의한 전류 변동 그래프를 나타낸 도면이다.

도 9는 구동 트랜지스터의 히스테리시스에 의한 전류 변동 비율을 실험적으로 측정된 예시 결과이다.

도 10은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 히스테리시스에 의해 디스플레이 패널에 발생하는 잔상을 나타낸 예시 도면이다.

도 11은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 특성 값을 센싱하기 위해 인가되는 신호 타이밍 다이어그램을 나타낸 것이다.

도 12는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서 구동 트랜지스터를 초기화 시키기 위해 인가되는 데이터 전압의 예시를 나타낸 도면이다.

도 13은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에 있어서, 데이터 전압의 변화에 따라 구동 트랜지스터의 게이트 노드-소스 노드 전압의 변화를 나타낸 예시 도면이다.

발명을 실시하기 위한 구체적인 내용

[0030] 이하, 본 발명의 일부 실시예를 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0031] 또한, 본 발명의 구성요소를 설명하는 데 있어서, 제1, 제2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성요소를 다른 구성요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성요소 사이에 다른 구성요소가 "개재"되거나, 각 구성요소가 다른 구성요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0033] 도 1은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 개략적인 구성을 나타낸 도면이다.

[0034] 도 1을 참조하면, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치(100)는, 다수의 서브픽셀(SP)이 횡렬로 배열된 디스플레이 패널(110), 디스플레이 패널(110)을 구동하기 위한 게이트 구동 회로(120)와 데이터 구동 회로(130), 및 게이트 구동 회로(120)와 데이터 구동 회로(130)를 제어하기 위한 컨트롤러(140)를 포함할 수 있다.

[0035] 디스플레이 패널(110)에는, 다수의 게이트 라인(GL)과 다수의 데이터 라인(DL)이 배치되고, 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 영역에 서브픽셀(SP)이 배치된다. 예를 들어, 2,160 X 3,840 의 해상도를 가지는 유기 발광 디스플레이 장치의 경우에는, 2,160 개의 게이트 라인(GL)과 3,840 개의 데이터 라인(DL)이 구비될 수 있으며, 이들 게이트 라인(GL)과 데이터 라인(DL)이 교차되는 지점에 각각 서브픽셀(SP)이 배치될 것이다.

[0036] 게이트 구동 회로(120)는 컨트롤러(140)에 의해 제어되는데, 디스플레이 패널(110)에 배치된 다수의 게이트 라인(GL)으로 스캔 신호를 순차적으로 출력함으로써 다수의 서브픽셀(SP)에 대한 구동 타이밍을 제어한다. 2,160 X 3,840 의 해상도를 가지는 유기 발광 디스플레이 장치(100)에서, 2,160 개의 게이트 라인(GL)에 대하여 제 1 게이트 라인(GL1)으로부터 제 2,160 게이트 라인(GL2,160)까지 순차적으로 스캔 신호를 출력하는 경우를 2,160 상(2,160 phase) 구동이라 할 수 있다. 또는, 제 1 게이트 라인(GL1)으로부터 제 4 게이트 라인(GL4)까지 순차적으로 스캔 신호를 출력한 다음, 제 5 게이트 라인(GL5)으로부터 제 8 게이트 라인(GL8)까지 스캔 신호를 순차적으로 출력하는 경우와 같이, 4개의 게이트 라인을 단위로 순차적으로 스캔 신호를 출력하는 경우를 4상 구동이라고 한다. 즉, N개의 게이트 라인 마다 순차적으로 스캔 신호를 출력하는 경우를 N상 구동이라고 할 수

있다.

- [0037] 이 때, 게이트 구동 회로(120)는 하나 이상의 게이트 드라이버 집적 회로(Gate Driver Integrated Circuit; GDIC)를 포함할 수 있는데, 구동 방식에 따라 디스플레이 패널(110)의 일 측에만 위치할 수도 있고 양 측에 위치할 수도 있다. 또는, 게이트 구동 회로(120)가 디스플레이 패널(110)의 베젤(Bezel) 영역에 내장되어 GIP(Gate In Panel) 형태로 구현될 수도 있다.
- [0038] 한편, 데이터 구동 회로(130)는 컨트롤러(140)로부터 영상 데이터를 수신하고, 수신된 영상 데이터를 아날로그 형태의 데이터 전압(Vdata)으로 변환한다. 그런 다음, 게이트 라인(GL)을 통해 스캔 신호가 인가되는 타이밍에 맞춰 데이터 전압(Vdata)을 각각의 데이터 라인(DL)으로 출력함으로써, 데이터 라인(DL)에 연결된 각각의 서브픽셀(SP)은 데이터 전압(Vdata)에 따라 해당하는 밝기의 발광 신호를 디스플레이 한다.
- [0039] 마찬가지로, 데이터 구동 회로(130)는 하나 이상의 소스 드라이버 집적 회로(Source Driver Integrated Circuit; SDIC)를 포함할 수 있는데, 소스 드라이버 집적 회로(SDIC)는, TAB (Tape Automated Bonding) 방식 또는 COG (Chip On Glass) 방식으로 디스플레이 패널(110)의 본딩 패드(Bonding Pad)에 연결되거나 디스플레이 패널(110) 상에 직접 배치될 수도 있다. 경우에 따라서, 각 소스 드라이버 집적 회로(SDIC)는 디스플레이 패널(110)에 집적화되어 배치될 수도 있다. 또한, 각 소스 드라이버 집적 회로(SDIC)는 COF (Chip On Film) 방식으로 구현될 수 있는데, 이 경우에, 각 소스 드라이버 집적 회로(SDIC)는 회로 필름 상에 실장 되어, 회로 필름을 통해 디스플레이 패널(110)의 데이터 라인(DL)과 전기적으로 연결될 수 있다.
- [0040] 컨트롤러(140)는, 게이트 구동 회로(120)와 데이터 구동 회로(130)에 여러 가지 제어 신호를 공급하며, 게이트 구동 회로(120)와 데이터 구동 회로(130)의 동작을 제어한다. 즉, 컨트롤러(140)는 각 프레임에서 구현하는 타이밍에 따라 게이트 구동 회로(120)가 스캔 신호(SCAN)를 출력하도록 제어하고, 다른 한편으로는 외부에서 수신한 영상 데이터를 데이터 구동 회로(130)에서 사용하는 데이터 신호 형식에 맞게 변환하여 변환된 영상 데이터를 데이터 구동 회로(130)로 전달한다.
- [0041] 이 때, 컨트롤러(140)는 영상 데이터와 함께 수직 동기 신호(VSYNC), 수평 동기 신호(HSYNC), 입력 데이터 인에이블 신호(Data Enable; DE), 클럭 신호(CLK) 등을 포함하는 여러 가지 타이밍 신호를 외부(예, 호스트 시스템)로부터 수신한다. 이에 따라, 컨트롤러(140)는 외부로부터 수신한 여러 가지 타이밍 신호를 이용하여 제어 신호를 생성하고, 이를 게이트 구동 회로(120) 및 데이터 구동 회로(130)로 전달한다.
- [0042] 예를 들어, 컨트롤러(140)는 게이트 구동 회로(120)를 제어하기 위하여, 게이트 스타트 펄스(Gate Start Pulse; GSP), 게이트 시프트 클럭(Gate Shift Clock; GSC), 게이트 출력 인에이블 신호(Gate Output Enable; GOE) 등을 포함하는 여러 가지 게이트 제어 신호를 출력한다. 여기에서, 게이트 스타트 펄스(GSP)는 게이트 구동 회로(120)를 구성하는 하나 이상의 게이트 드라이버 집적 회로(GDIC)가 동작을 시작하는 타이밍을 제어한다. 또한, 게이트 시프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적 회로(GDIC)에 공통으로 입력되는 클럭 신호로서, 스캔 신호(SCAN)의 시프트 타이밍을 제어한다. 또한, 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적 회로(GDIC)의 타이밍 정보를 지정하고 있다.
- [0043] 또한, 컨트롤러(140)는 데이터 구동 회로(130)를 제어하기 위하여, 소스 스타트 펄스(Source Start Pulse; SSP), 소스 샘플링 클럭(Source Sampling Clock; SSC), 소스 출력 인에이블 신호(Source Output Enable; SOE) 등을 포함하는 각종 데이터 제어 신호를 출력한다. 여기에서, 소스 스타트 펄스(SSP)는 데이터 구동 회로(130)를 구성하는 하나 이상의 소스 드라이버 집적 회로(SDIC)가 데이터 샘플링을 시작하는 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적 회로(SDIC)에서 데이터를 샘플링하는 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동 회로(130)의 출력 타이밍을 제어한다.
- [0044] 이러한 유기 발광 디스플레이 장치(100)는 디스플레이 패널(110), 게이트 구동 회로(120), 데이터 구동 회로(130) 등으로 각종 전압 또는 전류를 공급해주거나, 공급할 각종 전압 또는 전류를 제어하는 전원 관리 집적 회로를 더 포함할 수 있다.
- [0045] 한편, 서브픽셀(SP)은 게이트 라인(GL)과 데이터 라인(DL)이 교차되는 지점에 위치하며, 각각의 서브픽셀(SP)에는 발광 소자가 배치될 수 있다. 예를 들어, 유기 발광 디스플레이 장치(100)는 각각의 서브픽셀(SP)에 발광 다이오드(LED) 또는 유기 발광 다이오드(OLED)와 같은 발광 소자를 포함하며, 데이터 전압(Vdata)에 따라 발광 소자에 흐르는 전류를 제어함으로써 이미지를 표시할 수 있다.

- [0047] 도 2는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 시스템 예시도이다.
- [0048] 도 2의 유기 발광 디스플레이 장치(100)는 데이터 구동 회로(130)에 포함된 소스 드라이버 집적 회로(SDIC)가 다양한 방식들(TAB, COG, COF 등) 중에서 COF (Chip On Film) 방식으로 구현되고, 게이트 구동 회로(120)가 다양한 방식들(TAB, COG, COF, GIP 등) 중에서 GIP (Gate In Panel) 형태로 구현된 경우를 나타낸 것이다.
- [0049] 데이터 구동 회로(130)에 포함된 다수의 소스 드라이버 집적 회로(SDIC)는 각각 소스 측 회로 필름(SF) 상에 실장될 수 있으며, 소스 측 회로 필름(SF)의 일측은 디스플레이 패널(110)과 전기적으로 연결될 수 있다. 또한, 소스 측 회로 필름(SF)의 상부에는 소스 드라이버 집적 회로(SDIC)와 디스플레이 패널(110)을 전기적으로 연결하기 위한 배선들이 배치될 수 있다.
- [0050] 이러한 유기 발광 디스플레이 장치(100)는 다수의 소스 드라이버 집적 회로(SDIC)와 다른 장치들 간의 회로적인 연결을 위해서, 적어도 하나의 소스 인쇄 회로 기판(Source Printed Circuit Board; SPCB)과, 제어 부품들 및 각종 전기 장치들을 실장하기 위한 컨트롤 인쇄 회로 기판(Control Printed Circuit Board; CPCB)을 포함할 수 있다.
- [0051] 이 때, 적어도 하나의 소스 인쇄 회로 기판(SPCB)에는 소스 드라이버 집적 회로(SDIC)가 실장된 소스 측 회로 필름(SF)의 타측이 연결될 수 있다. 즉, 소스 드라이버 집적 회로(SDIC)가 실장된 소스 측 회로 필름(SF)은 일측이 디스플레이 패널(110)과 전기적으로 연결되고, 타측이 소스 인쇄 회로 기판(SPCB)과 전기적으로 연결될 수 있다.
- [0052] 컨트롤 인쇄 회로 기판(CPCB)에는 컨트롤러(140)와 파워 관리 집적 회로(Power Management IC; PMIC, 210)가 실장될 수 있다. 컨트롤러(140)는 데이터 구동 회로(130)와 게이트 구동 회로(120)의 동작을 제어할 수 있다. 파워 관리 집적 회로(210)는 디스플레이 패널(110), 데이터 구동 회로(130) 및 게이트 구동 회로(120) 등으로 구동 전압을 포함하여, 각종 전압이나 전류를 공급하거나 공급되는 전압이나 전류를 제어할 수 있다.
- [0053] 적어도 하나의 소스 인쇄 회로 기판(SPCB)과 컨트롤 인쇄 회로 기판(CPCB)은 적어도 하나의 연결 부재를 통해 회로적으로 연결될 수 있으며, 연결 부재는 예를 들어, 플렉서블 인쇄 회로(Flexible Printed Circuit; FPC), 플렉서블 플랫 케이블(Flexible Flat Cable; FFC) 등으로 이루어질 수 있다. 또한, 적어도 하나의 소스 인쇄 회로 기판(SPCB)과 컨트롤 인쇄 회로 기판(CPCB)은 하나의 인쇄 회로 기판으로 통합되어 구현될 수도 있다.
- [0054] 유기 발광 디스플레이 장치(100)는 컨트롤 인쇄 회로 기판(CPCB)과 전기적으로 연결된 세트 보드(Set Board, 230)를 더 포함할 수 있다. 이 때, 세트 보드(230)는 파워 보드(Power Board)라고 할 수도 있다. 이러한 세트 보드(230)에는 유기 발광 디스플레이 장치(100)의 전체 파워를 관리하는 메인 파워 관리 회로(Main Power Management Circuit; M-PMC, 220)가 존재할 수 있다. 메인 파워 관리 회로(220)는 파워 관리 집적 회로(210)와 연동될 수 있다.
- [0055] 위와 같은 구성으로 이루어진 유기 발광 디스플레이 장치(100)의 경우, 구동 전압(EVDD)은 세트 보드(230)에서 발생되어 컨트롤 인쇄 회로 기판(CPCB) 내의 파워 관리 집적 회로(210)로 전달된다. 파워 관리 집적 회로(210)는 영상 구동 기간 또는 열화 센싱 기간에 필요한 구동 전압(EVDD)을 플렉서블 인쇄 회로(FPC), 또는 플렉서블 플랫 케이블(FFC)을 통해 소스 인쇄 회로 기판(SPCB)으로 전달한다. 소스 인쇄 회로 기판(SPCB)으로 전달된 구동 전압(EVDD)은 소스 드라이버 집적 회로(SDIC)를 통해 디스플레이 패널(110) 내의 특정 서브픽셀(SP)을 발광하거나 센싱하기 위해 공급된다.
- [0056] 이 때, 유기 발광 디스플레이 장치(100) 내의 디스플레이 패널(110)에 배열된 각 서브픽셀(SP)은 발광 소자인 유기 발광 다이오드(Organic Light Emitting Diode; OLED)와, 이를 구동하기 위한 구동 트랜지스터(Driving Transistor) 등의 회로 소자로 구성될 수 있다.
- [0057] 각 서브픽셀(SP)을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0059] 도 3은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에 배열된 서브픽셀(SP)의 회로 구조도이다.
- [0060] 도 3을 참조하면, 본 발명의 유기 발광 디스플레이 장치(100)에 배치된 서브픽셀(SP)은 하나 이상의 트랜지스터와 커패시터를 포함할 수 있으며, 발광 소자로서 유기 발광 다이오드(OLED)가 배치될 수 있다.
- [0061] 예를 들어, 서브픽셀(SP)은 구동 트랜지스터(DRT), 스위칭 트랜지스터(SWT), 센싱 트랜지스터(SENT), 스토리지

커패시터(Cst), 및 유기 발광 다이오드(OLED)를 포함할 수 있다.

- [0062] 구동 트랜지스터(DRT)는 제 1 노드(N1), 제 2 노드(N2), 및 제 3 노드(N3)를 가진다. 구동 트랜지스터(DRT)의 제 1 노드(N1)는 스위칭 트랜지스터(SWT)가 턴-온 되면 데이터 라인(DL)을 통해 데이터 전압(Vdata)이 인가되는 게이트 노드일 수 있다. 구동 트랜지스터(DRT)의 제 2 노드(N2)는 유기 발광 다이오드(OLED)의 애노드(Anode) 전극과 전기적으로 연결될 수 있으며, 소스 노드 또는 드레인 노드일 수 있다. 구동 트랜지스터(DRT)의 제 3 노드(N3)는 구동 전압(EVDD)이 인가되는 구동 전압 라인(DVL)과 전기적으로 연결되며, 드레인 노드 또는 소스 노드일 수 있다.
- [0063] 여기에서, 영상 구동 기간에는 구동 전압 라인(DVL)으로 영상 구동에 필요한 구동 전압(EVDD)이 공급될 수 있는데, 예를 들어, 영상 구동에 필요한 구동 전압(EVDD)은 27V일 수 있다.
- [0064] 스위칭 트랜지스터(SWT)는 구동 트랜지스터(DRT)의 제 1 노드(N1)와 데이터 라인(DL) 사이에 전기적으로 연결되며, 게이트 라인(GL)이 게이트 노드에 연결되어 게이트 라인(GL)을 통해 공급되는 스캔 신호(SCAN)에 따라 동작한다. 또한, 스위칭 트랜지스터(SWT)가 턴-온되는 경우에는 데이터 라인(DL)을 통해 공급되는 데이터 전압(Vdata)을 구동 트랜지스터(DRT)의 게이트 노드에 전달함으로써, 구동 트랜지스터(DRT)의 동작을 제어하게 된다.
- [0065] 센싱 트랜지스터(SENT)는 구동 트랜지스터(DRT)의 제 2 노드(N2)와 기준 전압 라인(RVL) 사이에 전기적으로 연결되며, 게이트 라인(GL)이 게이트 노드에 연결되어 게이트 라인(GL)을 통해 공급되는 스캔 신호(SCAN)에 따라 동작한다. 센싱 트랜지스터(SENT)가 턴-온되는 경우에는 기준 전압 라인(RVL)을 통해 공급되는 센싱용 기준 전압(Vref)이 구동 트랜지스터(DRT)의 제 2 노드(N2)에 전달된다.
- [0066] 즉, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 제어함으로써, 구동 트랜지스터(DRT)의 제 1 노드(N1)의 전압과 제 2 노드(N2)의 전압을 제어하게 되고, 이로 인해 유기 발광 다이오드(OLED)를 구동하기 위한 전류가 공급될 수 있도록 한다.
- [0067] 이러한 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)는 동일한 하나의 게이트 라인(GL)에 연결될 수도 있고, 서로 다른 신호 라인에 연결될 수도 있다. 여기에서는 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 동일한 하나의 게이트 라인(GL)에 연결된 구조를 예시로 나타낸 것이며, 이 경우에는 하나의 게이트 라인(GL)을 통해 전달되는 스캔 신호(SCAN)에 의해 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 동시에 제어할 수 있으며 서브픽셀(SP)의 개구율(aperture ratio)을 향상시킬 수 있다.
- [0068] 한편, 서브픽셀(SP)에 배치된 트랜지스터는 n-타입 트랜지스터뿐만 아니라 p-타입 트랜지스터로 이루어질 수 있는데, 여기에서는 n-타입 트랜지스터로 구성된 경우를 예시로 나타내고 있다.
- [0069] 스토리지 커패시터(Cst)는 구동 트랜지스터(DRT)의 제 1 노드(N1)와 제2 노드(N2) 사이에 전기적으로 연결되며, 한 프레임 동안 데이터 전압(Vdata)을 유지시켜준다.
- [0070] 이러한 스토리지 커패시터(Cst)는, 구동 트랜지스터(DRT)의 유형에 따라 구동 트랜지스터(DRT)의 제 1 노드(N1)와 제 3 노드(N3) 사이에 연결될 수도 있다. 유기 발광 다이오드(OLED)의 애노드 전극은 구동 트랜지스터(DRT)의 제 2 노드(N2)와 전기적으로 연결될 수 있으며, 유기 발광 다이오드(OLED)의 캐소드(Cathode) 전극으로 기저 전압(EVSS)이 인가될 수 있다. 여기에서, 기저 전압(EVSS)은 그라운드 전압이거나 그라운드 전압보다 높거나 낮은 전압일 수 있다. 또한, 기저 전압(EVSS)은 구동 상태에 따라 가변될 수 있다. 예를 들어, 영상 구동 시점의 기저 전압(EVSS)과 센싱 구동 시점의 기저 전압(EVSS)은 서로 다르게 설정될 수 있다.
- [0071] 위에서 예를 들어 설명한 서브픽셀(SP)의 구조는 3T(Transistor) 1C(Capacitor) 구조로서, 설명을 위한 예시일 뿐, 1개 이상의 트랜지스터를 더 포함하거나, 경우에 따라서는, 1개 이상의 커패시터를 더 포함할 수도 있다. 또는, 다수의 서브픽셀(SP) 각각이 동일한 구조로 되어 있을 수도 있고, 다수의 서브픽셀(SP) 중 일부는 다른 구조로 되어 있을 수도 있다.
- [0073] 본 발명의 실시예에 따른 유기 발광 디스플레이 장치(100)는 구동 트랜지스터(DRT)의 특성 값, 예를 들어, 문턱 전압이나 이동도를 효과적으로 센싱하기 위해서, 구동 트랜지스터(DRT)의 센싱 기간에 스토리지 커패시터(Cst)에 충전되는 전압에 의해 흐르는 전류를 측정하는 방법을 사용할 수 있는데, 이를 전류 센싱이라고 한다.
- [0074] 즉, 구동 트랜지스터(DRT)의 센싱 기간에 스토리지 커패시터(Cst)에 충전된 전압에 의해 흐르는 전류를 측정함

으로써, 서브픽셀(SP) 내 구동 트랜지스터(DRT)의 특성 값이나 특성 값의 변화를 알아낼 수 있다. 이 때, 기준 전압 라인(RVL)은 기준전압(Vref)을 전달해주는 역할 뿐만 아니라, 서브픽셀 내 구동 트랜지스터(DRT)의 특성 값을 센싱하기 위한 센싱 라인의 역할도 하기 때문에, 기준전압 라인(RVL)을 센싱 라인이라고 할 수 있다.

- [0075] 보다 구체적으로, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치(100)에서, 구동 트랜지스터(DRT)의 특성 값 또는 특성 값의 변화는 구동 트랜지스터(DRT)의 제 1 노드(N1)의 전압과 제 2 노드(N2)의 전압의 차이(예: $V_{data} - V_{ref}$)에 대응될 수 있다.
- [0077] 이러한 구동 트랜지스터(DRT)의 특성 값 센싱은 예컨대, 데이터 구동 회로(130)에 포함된 열화 센싱부에 의해 수행될 수 있다.
- [0078] 도 4는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 특성 값을 센싱하기 위한 열화 센싱부의 회로도들 예시로 나타낸 것이다.
- [0079] 도 4를 참조하면, 데이터 구동 회로(130)는 구동 트랜지스터(DRT)의 특성 값을 센싱하기 위한 구간에 데이터 라인(DL)을 통해 데이터 전압(V_{data})을 센싱용 데이터 전압(V_{data_sen})의 레벨로 공급하고, 기준전압 라인(RVL)을 통해 센싱용 기준전압(V_{ref})이 공급되도록 할 수 있다. 이 때, 데이터 라인(DL)을 통해 공급되는 센싱용 데이터 전압(V_{data_sen})은 14V일 수 있으며, 기준전압 라인(RVL)을 통해 공급되는 센싱용 기준전압(V_{ref})은 4V일 수 있다.
- [0080] 이로 인해 구동 트랜지스터(DRT)의 제 1 노드(N1)와 제 2 노드(N2) 사이에 전압 차이가 형성되므로, 스토리지 커패시터(C_{st})에 전하가 충전될 수 있다. 이 때, 구동 트랜지스터(DRT)의 특성 값 센싱 기간 동안 구동 전압 라인(DVL)을 통해 공급되는 구동 전압(E_{VDD})은 디스플레이 패널의 영상을 구동하는 기간 동안 공급되는 구동 전압과 같을 수도 있고, 이보다 낮을 수도 있다.
- [0081] 열화 센싱부(131)는 구동 트랜지스터(DRT)의 스토리지 커패시터(C_{st})에 충전된 전하량을 센싱하고, 센싱된 전하량에 따른 센싱 전압(V_{sen})을 출력한다. 출력된 센싱 전압(V_{sen})은 컨트롤러(140)로 전달될 수 있으며, 컨트롤러(140)는 센싱 전압(V_{sen})으로부터 구동 트랜지스터(DRT)의 특성 값 또는 특성 값의 변화를 판단한다. 구동 트랜지스터(DRT)의 특성 값에 변화가 있는 경우에, 컨트롤러(140)는 변화 정도에 따라 보상된 데이터 전압(V_{data})이 해당 서브픽셀(SP)로 공급되도록 함으로써, 해당 서브픽셀(SP)이 데이터 전압(V_{data})에 대응하는 휘도를 나타낼 수 있도록 하며, 이로써 휘도 불균일을 방지할 수 있도록 한다.
- [0082] 이러한 열화 센싱부(131)는 다양한 구조로 구성될 수 있으나, 예를 들어, 피드백 캐패시터(C_{fb})와 증폭기로 구성될 수 있다. 이 때, 피드백 캐패시터(C_{fb})의 초기화를 위한 초기화 스위치($SW_{initial}$)와, 센싱 전압(V_{sen})의 샘플링을 위한 샘플링 스위치(SW_{sam})를 포함할 수 있다.
- [0083] 증폭기는 비반전 입력 단자(+)에 비교 기준 전압(V_{pre})이 인가되고, 반전 입력 단자(-)가 기준 전압 라인(RVL)과 연결될 수 있다. 그리고, 증폭기의 반전 입력 단자(-)와 출력 단자 사이에 피드백 캐패시터(C_{fb})가 전기적으로 연결될 수 있다.
- [0084] 따라서, 구동 트랜지스터(DRT)의 스토리지 커패시터(C_{st})에 충전된 전하가 피드백 캐패시터(C_{fb})에 충전되도록 함으로써, 구동 트랜지스터(DRT)의 특성 값 변화에 따라 스토리지 커패시터(C_{st})에 충전되는 전하량의 변화를 센싱할 수 있다. 이 때, 증폭기는 피드백 캐패시터(C_{fb})에 충전되는 전하량이 클 수록 (-) 방향의 값을 출력하므로, 구동 트랜지스터(DRT)의 특성 값 변화로 인해 스토리지 커패시터(C_{st})에 충전되는 전하량이 감소하면, 그에 따라 센싱 전압(V_{sen})이 증가할 수 있다.
- [0085] 한편, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치(100)에서는 기준이 되는 센싱 전압을 미리 저장하고 있는 메모리(MEM)와, 메모리(MEM)에 저장된 기준 센싱 전압과 열화 센싱부(131)에서 측정된 센싱 전압을 비교함으로써, 특성 값의 편차를 보상해주는 보상기를 포함할 수 있다. 보상기에 의해 산출된 보상값은 메모리(MEM)에 저장될 수 있으며, 컨트롤러(140)는 보상기에 의해 산출된 보상값을 이용하여 데이터 구동 회로(130)에 공급할 영상 데이터를 변경하고, 변경된 영상 데이터를 데이터 구동 회로(130)로 출력할 수 있을 것이다.
- [0086] 이에 따라, 데이터 구동 회로(130)는 변경된 영상 데이터를 해당하는 데이터 라인(DL)으로 출력함으로써, 해당 서브픽셀(SP) 내 구동 트랜지스터(DRT)에 대한 특성 값 편차(문턱전압 편차, 이동도 편차)를 보상하게 될 것이다.

- [0088] 도 5는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에 있어서, 구동 트랜지스터의 문턱 전압 센싱을 위한 신호 타이밍 다이어그램이다.
- [0089] 도 5를 참조하면, 구동 트랜지스터(DRT)의 문턱 전압 센싱은 초기화 단계(Initial), 트래킹 단계(Tracking), 및 샘플링 단계(Sampling)로 진행될 수 있다. 구동 트랜지스터(DRT)의 문턱 전압 센싱을 위해서 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 동시에 턴-온 및 턴-오프시키기 때문에, 하나의 게이트 라인(GL)을 통해서 스캔 신호(SCAN)과 센스 신호(SENSE)가 함께 인가될 수 있다.
- [0090] 초기화 단계(Initial)은 구동 트랜지스터(DRT)의 특성 값 센싱을 위해서, 구동 트랜지스터(DRT)의 제 2 노드(N2)를 센싱용 기준 전압(Vref)으로 충전하는 구간으로서, 게이트 라인(GL)을 통해 하이 레벨의 스캔 신호(SCAN)/센스 신호(SENSE)가 인가될 수 있다.
- [0091] 트래킹 단계(Tracking)은 구동 트랜지스터(DRT)의 제 2 노드(N2)에 대한 충전이 완료된 후에, 스토리지 커패시터(Cst)에 전하가 충전되도록 하는 구간이다.
- [0092] 샘플링 단계(Sampling)은 구동 트랜지스터(DRT)의 스토리지 커패시터(Cst)가 충전된 이후에, 열화 센싱부(131)를 통해 스토리지 커패시터(CST)에 충전된 전하에 의해 흐르는 전류를 검출하는 구간이다.
- [0093] 초기화 단계(Initial)에서 턴-온 레벨의 스캔 신호(SCAN)/센스 신호(SENSE)가 인가되면, 스위칭 트랜지스터(SWT)가 턴-온 상태가 된다. 이에 따라, 구동 트랜지스터(DRT)의 제 1 노드(N1)는 문턱 전압 센싱을 위한 센싱용 데이터 전압의 레벨(Vdata_sen)으로 초기화 된다. 또한, 턴-온 레벨의 스캔 신호(SCAN)/센스 신호(SENSE)에 의해, 센싱 트랜지스터(SENT)도 턴-온 상태가 되고, 기준 전압 라인(RVL)을 통해 센싱용 기준 전압(Vref)이 인가되어, 구동 트랜지스터(DRT)의 제 2 노드(N2)는 센싱용 기준 전압(Vref)으로 초기화 된다.
- [0094] 트래킹 단계(Tracking)는 구동 트랜지스터(DRT)의 문턱 전압(Vth)을 트래킹하는 단계이다. 즉, 트래킹 단계(S520)에서는 구동 트랜지스터(DRT)의 문턱전압(Vth)을 반영하는 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압을 트래킹 한다. 이를 위해서, 트래킹 단계(Tracking)에서는 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 턴-온 상태로 유지하고, 기준 전압 라인(RVL)을 통해 인가되는 센싱용 기준 전압(Vref)를 차단한다. 이에 따라, 구동 트랜지스터(DRT)의 제 2 노드(N2)는 플로팅 되고, 구동 트랜지스터(DRT)의 제 2 노드(N2) 전압은 센싱용 기준 전압(Vref)에서부터 상승하기 시작한다. 이 때, 센싱 트랜지스터(SENT)가 턴-온 되어 있기 때문에, 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압 상승은 기준 전압 라인(RVL)의 전압 상승으로 이어진다.
- [0095] 이 때, 열화 센싱부(131)의 초기화 스위치(SW_initial)가 턴-온된 상태에서는 피드백 커패시터(Cfb)에 전하가 충전되지 않는다.
- [0096] 이 과정에서 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압은 상승하다가 포화상태(Saturation)가 된다. 구동 트랜지스터(DRT)의 제 2 노드(N2)의 포화 전압은 문턱 전압을 센싱하기 위한 센싱용 데이터 전압(Vdata_sen)과 구동 트랜지스터(DRT)의 문턱 전압(Vth)의 차이(Vdata_sen - Vth)에 대응될 것이다.
- [0097] 샘플링 단계(Sampling)에서 게이트 라인(GL)에는 하이 레벨의 스캔 신호(SCAN)/센스 신호(SENSE)가 인가되고, 열화 센싱부(131)의 초기화 스위치(SW_initial)는 턴-오프되고, 샘플링 스위치(SW_sam)는 턴-온 상태를 유지한다. 이 때, 열화 센싱부(131)의 초기화 스위치(SW_initial)가 턴-오프 상태이기 때문에, 구동 트랜지스터(DRT)의 스토리지 커패시터(Cst)에 충전된 전하는 열화 센싱부(131)의 피드백 커패시터(Cfb)가 충전되게 된다.
- [0098] 열화 센싱부(131)의 OP 앰프는 피드백 커패시터(Cfb)에 충전된 전하량에 따라 센싱 전압(Vsen)을 출력하는데, 피드백 커패시터(Cfb)에 충전된 전하량이 클수록 (-) 방향의 값을 출력하게 된다. 따라서, 구동 트랜지스터(DRT)의 열화로 인해 스토리지 커패시터(Cst)에 충전되는 전하량이 감소하면, 피드백 커패시터(Cfb)에 충전되는 전하량이 감소하고, 그 결과 OP 앰프는 열화 전보다 증가된 센싱 전압(Vsen)을 출력하게 된다. 이렇게 출력된 센싱 전압(Vsen)의 값을 이용하여 구동 트랜지스터(DRT)의 열화를 센싱할 수 있다.
- [0100] 도 6은 본 발명의 실시예에 따른 디스플레이 장치에서, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)의 게이트 노드를 서로 다른 신호 라인에 연결된 경우를 나타낸 서브픽셀(SP)의 회로 구조도이다.
- [0101] 도 6을 참조하면, 스위칭 트랜지스터(SWT)는 해당 게이트 라인을 통해 스캔 신호(SCAN)를 게이트 노드로 인가받아 온-오프가 제어되며, 센싱 트랜지스터(SENT)는 해당 게이트 라인을 통해 스캔 신호(SCAN)와 다른 센스 신호

호(SENSE)를 게이트 노드로 인가 받아 온-오프가 제어될 수 있다.

- [0102] 이와 같이, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 제어하는 신호를 스캔 신호(SCAN)와 센스 신호(SENSE)로 달리하는 경우에는, 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)를 서로 독립적으로 제어할 수 있는데, 이를 통해 구동 트랜지스터(DRT)의 전류 구동 능력(이동도)을 센싱할 수 있다.
- [0104] 도 7은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서 구동 트랜지스터의 이동도 센싱을 위한 신호 타이밍 다이어그램을 나타낸 것이다.
- [0105] 도 7을 참조하면, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서 구동 트랜지스터(DRT)의 이동도 센싱은 문턱 전압 센싱과 마찬가지로, 초기화 단계(Initial), 트래킹 단계(Tracking), 및 샘플링 단계(Sampling)로 진행될 수 있다.
- [0106] 초기화 단계(Initial)에서는 턴-온 레벨의 스캔 신호(SCAN)에 의해 스위칭 트랜지스터(SWT)가 턴-온 상태가 되며, 이에 따라, 구동 트랜지스터(DRT)의 제 1 노드(N1)는 이동도 센싱을 위한 데이터 전압(Vdata)으로 초기화된다. 또한, 턴-온 레벨의 센스 신호(SENSE)에 의해, 센싱 트랜지스터(SENT)가 턴-온 상태가 되고, 센싱용 기준 스위치(SP)가 턴-온 된다. 이 상태에서, 구동 트랜지스터(DRT)의 제 2 노드(N2)는 센싱용 기준 전압(Vref)으로 초기화 된다.
- [0107] 트래킹 단계(Tracking)는 구동 트랜지스터(DRT)의 이동도를 트래킹하는 단계이다. 구동 트랜지스터(DRT)의 이동도는 구동 트랜지스터(DRT)의 전류 구동 능력을 나타낼 수 있는데, 트래킹 단계(Tracking)를 통해 구동 트랜지스터(DRT)의 이동도를 산출할 수 있는 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압을 트래킹 한다.
- [0108] 트래킹 단계(Tracking)에서는 턴-오프 레벨의 스캔 신호(SCAN)에 의해 스위칭 트랜지스터(SWT)가 턴-오프 되고, 센싱용 기준 전압(Vref)이 인가되는 스위치를 차단한다. 이로써, 구동 트랜지스터(DRT)의 제 1 노드(N1) 및 제 2 노드(N2)가 모두 플로팅 되어, 구동 트랜지스터(DRT)의 제 1 노드(N1) 및 제 2 노드(N2)의 전압이 모두 상승하게 된다. 특히, 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압은 센싱용 기준 전압(Vref)으로 초기화되었기 때문에, 센싱용 기준 전압(Vref)에서부터 상승하기 시작한다. 이 때, 센싱 트랜지스터(SENT)가 턴-온 되어 있기 때문에, 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압 상승은 기준 전압 라인(RVL)의 전압 상승으로 이어진다.
- [0109] 샘플링 단계(Sampling)에서 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압이 상승하기 시작한 시점으로부터 미리 정해져 있는 일정 시간(Δt)이 경과한 시점에, 열화 센싱부(131)의 초기화 스위치(SW_initial)가 턴-오프 된다. 이 때, 열화 센싱부(131)의 초기화 스위치(SW_initial)가 턴-오프되기 이전 상태에서는 피드백 커패시터(Cfb)에 전하가 충전되지 않지만, 열화 센싱부(131)의 초기화 스위치(SW_initial)가 턴-오프 되고, 샘플링 스위치(SW_sam)가 턴-온된 상태에서는 구동 트랜지스터(DRT)의 스토리지 커패시터(Cst)에 충전된 전하가 열화 센싱부(131)의 피드백 커패시터(Cfb)를 충전하게 된다.
- [0110] 이 때, 열화 센싱부(131)의 OP 앰프는 피드백 커패시터(Cfb)에 충전된 전하량에 따라 센싱 전압(Vsen)을 출력하게 되는데, 센싱 전압(Vsen)은 센싱용 기준 전압(Vref)에서 일정 전압(ΔV)만큼 상승된 전압($Vref + \Delta V$)에 해당하게 될 것이다. 이렇게 측정된 센싱 전압($Vref + \Delta V$)과, 이미 알고 있는 센싱용 기준 전압(Vref), 그리고 경과 시간(Δt)을 이용하여 구동 트랜지스터(DRT)의 이동도를 파악할 수 있다.
- [0111] 즉, 구동 트랜지스터(DRT)의 이동도는 트래킹 단계(Tracking)와 샘플링 단계(Sampling)를 통해 기준 전압 라인(RVL)의 단위 시간 당 전압 변동량($\Delta V / \Delta t$)과 비례한다. 따라서, 구동 트랜지스터(DRT)의 이동도는 기준전압 라인(RVL)의 전압 파형에서 기울기(Slope)와 비례하게 될 것이다.
- [0112] 열화 센싱부(131)와 연결된 보상 회로는 구동 트랜지스터(DRT)에 대하여 파악된 이동도를 기준 이동도 또는 다른 구동 트랜지스터(DRT)의 이동도와 비교하여, 구동 트랜지스터(DRT) 간의 이동도 편차를 보상해줄 수 있다. 여기서, 이동도 편차 보상은 영상 데이터에 보상값을 곱하는 연산처리 등을 통해 이루어질 수 있을 것이다.
- [0113] 여기에서, 각 서브픽셀(SP) 구조는 3T(Transistor) 1C(Capacitor)의 구조를 예로 들어 설명하였지만, 이는 설명을 위한 예시일 뿐 1개 이상의 트랜지스터를 더 포함하거나, 경우에 따라서는 1개 이상의 커패시터를 더 포함할 수도 있다. 또는, 다수의 서브픽셀들 각각이 동일한 구조로 되어 있을 수도 있고, 다수의 서브픽셀들 중 일부는 다른 구조로 되어 있을 수도 있다.

- [0115] 한편, 유기 발광 디스플레이 장치(100)의 서브 픽셀을 구성하는 구동 트랜지스터(DRT)의 열화를 센싱하는 과정에서, 구동 트랜지스터(DRT)의 게이트 노드(N1)는 데이터 전압(Vdata) 또는 스토리지 커패시터(Cst)에 의해서 전압의 상승과 하강이 지속적으로 발생하게 된다. 이 때, 다른 트랜지스터와 마찬가지로 구동 트랜지스터(DRT)는 게이트 노드에 인가되는 전압이 상승하는 경우와 하강하는 경우에 있어서, 히스테리시스(Hysteresis)에 의해 구동 트랜지스터(DRT)에 흐르는 전류가 달라지는 현상이 나타난다.
- [0116] 도 8은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 히스테리시스에 의한 전류 변동 그래프를 나타낸 도면이다.
- [0117] 도 8을 참조하면, 구동 트랜지스터(DRT)의 게이트 노드에 인가되는 전압(Vg)은 디스플레이 패널의 구동 또는 센싱 구간에서 상승하거나 하강할 수 있다. 이 때, 구동 트랜지스터(DRT)의 게이트 노드에 인가되는 전압(Vg)이 상승하는 과정과 하강하는 과정에서 구동 트랜지스터(DRT)가 턴-온되는 시점에 차이가 있을 수 있다. 예를 들어, 턴-오프 상태에 있는 구동 트랜지스터(DRT)의 게이트 전압(Vg)이 상승하는 경우에는 게이트 전압(Vg)이 Vg1의 레벨을 가지는 시점부터 구동 트랜지스터(DRT)에 전류가 흐르기 시작해서, Vg2의 레벨을 가지는 시점에 턴-온 전류(Id2)가 흐를 수 있다.
- [0118] 반면에, 턴-온 상태에 있는 구동 트랜지스터(DRT)의 게이트 전압(Vg)이 하강하는 경우에는 Vg2의 레벨을 가지는 시점부터 전류가 감소하기 시작해서, 게이트 전압(Vg)이 Vg3의 레벨에 도달하는 경우에 완전히 턴-오프되어 전류가 차단될 수 있다.
- [0119] 이에 따라, 턴-오프 상태에 있는 구동 트랜지스터(DRT)의 게이트 노드에 인가되는 전압(Vg)이 증가되면서 턴-온 상태로 전환되는 과정에서 게이트 노드의 전압이 Vg3의 값을 가지는 시점에, 구동 트랜지스터(DRT)에 흐르는 전류는 Id3의 레벨이 될 수 있다. 반면, 턴-온 상태에 있는 구동 트랜지스터(DRT)의 게이트 노드에 인가되는 전압(Vg)이 감소되면서 턴-오프 상태로 전환되는 과정에서, 게이트 노드의 전압이 Vg3의 값을 가지는 시점에는 Id1의 전류가 구동 트랜지스터(DRT)에 흐르게 될 수 있다.
- [0120] 구동 트랜지스터(DRT)의 이러한 히스테리시스 현상은 특정 시점에 구동 트랜지스터(DRT)에 흐르는 전류의 크기에 변동을 가져오고, 그 결과 스토리지 커패시터(Cst)로부터 열화 센싱부(131)에 흐르는 전류의 크기를 변동시키게 되어, 전류 센싱에 의한 잔상 보상에 오류를 발생시킬 수 있게 된다.
- [0122] 도 9는 구동 트랜지스터의 히스테리시스에 의한 전류 변동 비율을 실험적으로 측정한 예시 결과이다.
- [0123] 도 9를 참조하면, 구동 트랜지스터(DRT)의 게이트 전압(Vg)이 동일한 레벨인 경우라도, 게이트 전압(Vg)이 상승하는 과정과 게이트 전압(Vg)이 하강하는 과정에서 측정되는 전류(Id)가 12.3 nA의 차이를 나타낼 수 있다. 또한, 구동 트랜지스터(DRT)에 흐르는 전류가 약 900 nA의 값을 가지는 경우라도, 게이트 전압(Vg)이 상승하는 과정에서의 레벨과 게이트 전압(Vg)이 하강하는 과정에서의 레벨이 약 17 mV의 차이를 나타내는 것을 확인할 수 있다.
- [0124] 따라서, 구동 트랜지스터(DRT)의 특성 값을 센싱하는 과정에서 구동 트랜지스터(DRT)의 게이트 노드(N1)의 전압(Vg)이 상승하는 경우와 하강하는 경우에 따라 열화 센싱부(131)에서 측정하는 전류 값이 달라지게 되어, 구동 트랜지스터(DRT)의 열화 정도에 대한 정확한 센싱이 어려워지는 문제가 야기된다.
- [0126] 도 10은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 히스테리시스에 의해 디스플레이 패널에 발생하는 잔상을 나타낸 예시 도면이다.
- [0127] 도 10에 도시된 바와 같이, 구동 트랜지스터(DRT)의 히스테리시스는 구동 트랜지스터(DRT)의 특성 값을 센싱하는 시점 이전에, 디스플레이 패널(110)의 서브픽셀(SP)에 남아있는 계조(gradation)에 의해 영향을 받기 때문에 잔상 형태로 나타나게 된다.
- [0128] 그 결과, 구동 트랜지스터(DRT)의 특성 값 센싱에 의한 보상이 정확히 이루어지지 않고, 디스플레이 패널(110)의 계조가 흐려지는 문제를 야기하게 된다.
- [0130] 본 발명의 실시예에 따른 유기 발광 디스플레이 장치(100)는 구동 트랜지스터(DRT)의 특성 값을 센싱하기 전에,

서브픽셀(SP)에 남아있는 계조의 영향을 최소화하기 위하여, 구동 트랜지스터(DRT)의 특성 값을 센싱하기 위한 조건을 동일하게 설정하도록 한다.

- [0131] 이를 위해서, 본 발명의 유기 발광 디스플레이 장치(100)에서 구동 트랜지스터(DRT)의 특성 값을 센싱하기 이전에, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭함으로써 구동 트랜지스터(DRT)의 동작 상태를 동일 조건으로 초기화 하고, 이전 프레임의 서브픽셀(SP) 상태에 의한 영향을 최소화하도록 한다.
- [0133] 도 11은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서, 구동 트랜지스터의 특성 값을 센싱하기 위해 인가되는 신호 타이밍 다이어그램을 나타낸 것이다.
- [0134] 도 11을 참조하면, 본 발명의 유기 발광 디스플레이 장치(100)에서 구동 트랜지스터(DRT)의 특성 값을 센싱하기 이전에, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭함으로써 구동 트랜지스터(DRT)의 동작 상태를 동일 조건으로 초기화 시킨다.
- [0135] 이를 위해서, 본 발명의 유기 발광 디스플레이 장치(100)는 영상 구동과 비교하여, 구동 트랜지스터(DRT)의 특성 값을 센싱하기 위한 센싱 구간(문턱 전압 센싱, 이동도 센싱)의 시작 단계에 데이터 전압(Vdata)을 스위칭시켜서 인가하는 것이 바람직하다.
- [0136] 이 때, 구동 트랜지스터(DRT)의 특성 값을 센싱하는 구간은 파워 온 신호의 발생 이후 영상 구동이 시작되기 전에 진행될 수 있다. 이러한 센싱 및 센싱 프로세스를 온-센싱(On-Sensing) 및 온-센싱 프로세스(On-Sensing Process)라고 한다. 또는, 구동 트랜지스터(DRT)의 특성 값을 센싱하는 구간은 파워 오프 신호의 발생 이후 진행될 수 있다. 이러한 센싱 및 센싱 프로세스를 오프-센싱(Off-Sensing) 및 오프-센싱 프로세스(Off-Sensing Process)라고 한다.
- [0137] 또는, 구동 트랜지스터의 센싱 구간이 영상 구동 중에서 실시간으로 진행될 수도 있다. 이러한 센싱 프로세스를 실시간(RT: Real-Time, 이하, RT라고 함) 센싱 프로세스라고 한다. RT 센싱 프로세스의 경우에는, 영상 구동 구간 중에서 블랭크 시간마다 하나 이상의 서브픽셀(SP) 라인에서 하나 이상의 서브픽셀(SP)에 대하여 센싱 프로세스가 진행될 수 있다.
- [0138] 블랭크 시간에 센싱 프로세스가 수행되는 경우, 센싱 프로세스가 수행되는 서브픽셀(SP) 라인은 랜덤하게 선택될 수 있다. 이에 따라, 블랭크 시간에서의 센싱 프로세스가 진행된 후에는 영상 구동 구간에 나타날 수 있는 화상 이상 현상이 완화될 수 있다. 또한, 블랭크 시간 동안 센싱 프로세스가 진행된 후에, 영상 구동 구간에 센싱 프로세스가 진행된 서브픽셀에 회복 데이터 전압을 공급해줄 수 있다. 이에 따라, 블랭크 시간에서의 센싱 프로세스 이후 영상 구동 구간에 센싱 프로세스가 완료된 서브픽셀 라인에서의 화상 이상 현상이 더욱더 완화될 수 있다.
- [0139] 한편, 구동 트랜지스터(DRT)의 문턱전압 센싱 프로세스의 경우, 구동 트랜지스터(DRT)의 제 2 노드(N2)의 전압을 포화하는데 많은 시간이 걸릴 수 있기 때문에, 다소 긴 시간 동안 진행될 수 있는 오프-센싱 프로세스로 진행될 수 있다. 반면, 구동 트랜지스터(DRT)의 이동도 센싱 프로세스의 경우에는 문턱전압 센싱 프로세스에 비해 상대적으로 짧은 시간이 요구될 수 있기 때문에, 짧은 시간 동안 진행되는 온-센싱 프로세스 및/또는 RT 센싱 프로세스로 진행될 수 있다.
- [0140] 본 발명의 유기 발광 디스플레이 장치(100)는 구동 트랜지스터(DRT)의 특성 값을 센싱하기 이전에, 이전 프레임에서 서브픽셀(SP)에 남아있는 데이터에 의한 영향을 최소화하기 위하여, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭함으로써 구동 트랜지스터(DRT)의 동작 상태를 동일 조건으로 초기화 시키도록 한다.
- [0141] 이를 위하여, 구동 트랜지스터(DRT)의 특성 값을 센싱하는 센싱 구간에서 열화 센싱부(131)에 스토리지 커패시터(Cst)의 전하가 전달되기 이전에, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 천이시키는 것이 바람직하다. 이 때, 구동 트랜지스터(DRT)의 스토리지 커패시터(Cst)에 충전된 전하가 열화 센싱부(131)에 전달되는 시점은 구동 트랜지스터(DRT)의 특성 값을 센싱하는 센싱 구간 중에서 트래킹 단계(Tracking), 및 샘플링 단계(Sampling)에 해당하기 때문에, 초기화 단계(Initial)에서 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭하는 것이 바람직하다.
- [0142] 이 때, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vg)은 구동 트랜지스터(DRT)의 게이트 노드에 인가

되는 데이터 전압(Vdata)을 제어함으로써 조절이 가능하다.

- [0143] 특히, 데이터 전압(Vdata)은 컨트롤러(140)에서 전달된 영상 데이터를 데이터 구동 회로(130)에서 아날로그 형태로 변환한 값에 해당하기 때문에, 구동 트랜지스터(DTR)의 특성 값 센싱 구간 중에서 초기화 단계(Initial)에서 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)이 양의 값과 음의 값으로 스위칭될 수 있도록 컨트롤러(140)에서 데이터 구동 회로(130)를 제어하는 것이 효과적이다. 물론, 데이터 구동 회로(130)의 내부에 모듈 형태로 데이터 전압(Vdata)을 조절할 수 있는 회로를 추가로 구성하는 것도 가능할 것이다.
- [0145] 이 때, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭시키기 위해서는 데이터 전압(Vdata)을 상하로 스위칭시키도록 전압의 레벨을 설정할 필요가 있다.
- [0146] 도 12는 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에서 구동 트랜지스터를 초기화시키기 위해 인가되는 데이터 전압의 예시를 나타낸 도면이다.
- [0147] 도 12를 참조하면, 본 발명의 실시예에 따른 유기 발광 디스플레이 장치의 경우, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭시키기 위해서, 구동 트랜지스터(DRT)의 특성 값 센싱 구간 중 초기화 단계(Initial)에서 데이터 전압(Vdata)을 제 1 초기화 전압(Vdata_init1)으로 인가하고, 일정 시간이 경과한 후에 제 2 초기화 전압(Vdata_init2)으로 천이시킬 수 있다.
- [0148] 여기에서, 제 1 초기화 전압(Vdata_init1)은 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값으로 조정하기 위한 레벨이고, 제 2 초기화 전압(Vdata_init2)은 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 음의 값으로 조정하기 위한 레벨이다.
- [0149] 제 1 초기화 전압(Vdata_init1) 및 제 2 초기화 전압(Vdata_init2)이 인가된 이후에는 구동 트랜지스터(DRT)의 특성 값 센싱을 위해서 사용되는 센싱용 데이터 전압(Vdata_sen)의 레벨로 데이터 전압(Vdata)이 공급될 것이다. 이 때, 센싱용 데이터 전압(Vdata_sen)은 제 1 초기화 전압(Vdata_init1) 보다 높은 값을 가질 수도 있고, 낮은 값을 가질 수도 있다.
- [0151] 도 13은 본 발명의 실시예에 따른 유기 발광 디스플레이 장치에 있어서, 데이터 전압의 변화에 따라 구동 트랜지스터의 게이트 노드-소스 노드 전압의 변화를 나타낸 예시 도면이다.
- [0152] 도 13을 참조하면, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)은 게이트 노드의 전압(Vg)과 소스 노드의 전압(Vs)의 차이에 해당하며, 이는 하이 레벨의 게이트 라인(GL) 신호에 의해 스위칭 트랜지스터(SWT) 및 센싱 트랜지스터(SENT)가 턴-온된 상태에서 데이터 전압(Vdata)과 센싱용 기준전압(Vref)의 차이에 해당한다. 즉, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압 $Vgs(DRT) = Vg(DRT) - Vs(DRT) = Vdata - Vref$ 가 된다.
- [0153] 따라서, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)의 스위칭 레벨을 결정하기 위해서는 데이터 라인(DL)을 통해 인가되는 데이터 전압(Vdata)과 센싱용 기준전압(Vref)을 적절하게 설정하는 것으로 가능하게 된다. 이 때, 데이터 전압(Vdata)은 일반적으로 양의 값을 가지기 때문에, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭시키기 위해서는 센싱용 기준전압(Vref)을 양의 값으로 설정하는 것이 바람직하다. 즉, 데이터 전압(Vdata)의 하한값이 0V 에 해당하기 때문에, 센싱용 기준전압(Vref)을 양의 값으로 설정함으로써, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 음의 값으로 스위칭시킬 수 있게 된다.
- [0154] 예를 들어, 센싱용 기준전압(Vref)이 4V 인 경우, 데이터 전압(Vdata)의 제 1 초기화 전압(Vdata_init1)을 10V 로 설정하고, 제 2 초기화 전압(Vdata_init2)을 0V로 설정함으로써, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)은 6V의 1차 전압(Vgs1)과 -4V의 2차 전압(Vgs2)으로 스위칭하게 된다.
- [0155] 그 결과, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)은 6V 및 -4V로 스위칭함으로써 동작 조건이 초기화 되어, 이전 프레임의 서브픽셀(SP)에 남아있는 잔상 데이터의 영향을 최소화시킬 수 있게 된다.
- [0156] 이 때, 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)은 구동 트랜지스터(DRT)의 특성 값 센싱 구간 중에서 초기화 단계(Initial)에서 이루어지는 것이 바람직하므로, 데이터 전압(Vdata)의 제 1 초기화 전압(Vdata_init1)의 인가 시간(Tsw1) 및 제 2 초기화 전압(Vdata_init2)의 인가 시간(Tsw2)은 구동 트랜지스터

(DRT)의 특성 값 센싱 구간 중에서 초기화 단계(Initial)의 구간 내로 설정하는 것이 바람직할 것이다.

[0157] 한편, 여기에서는 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 하나의 게이트 라인(GL)에 연결됨으로써, 이를 통해 전달되는 스캔 신호(SCAN)에 의해 스위칭 트랜지스터(SWT)와 센싱 트랜지스터(SENT)가 동시에 턴-온 또는 턴-오프 되는 경우를 도시하였지만, 앞에서 설명한 바와 같이 스위칭 트랜지스터(SWT)의 게이트 노드에 스캔 신호(SCAN)가 인가되고, 센싱 트랜지스터(SENT)의 게이트 노드에 센스 신호(SENSE)가 인가되는 분리 구조의 경우에도 동일하게 적용하는 것이 가능할 것이다.

[0159] 위에서 설명한 같이, 본 발명의 유기 발광 디스플레이 장치(100)는 구동 트랜지스터(DRT)의 특성 값을 센싱하는 구간에서 구동 트랜지스터(DRT)의 게이트 노드-소스 노드 전압(Vgs)을 양의 값과 음의 값으로 스위칭시켜서 동작 조건을 초기화시키고, 그 결과로 이전 프레임에서 서브픽셀(SP)에 남아있는 잔상 데이터의 영향을 최소화하여 구동 트랜지스터(DRT)의 특성 값을 정확하게 센싱할 수 있게 된다.

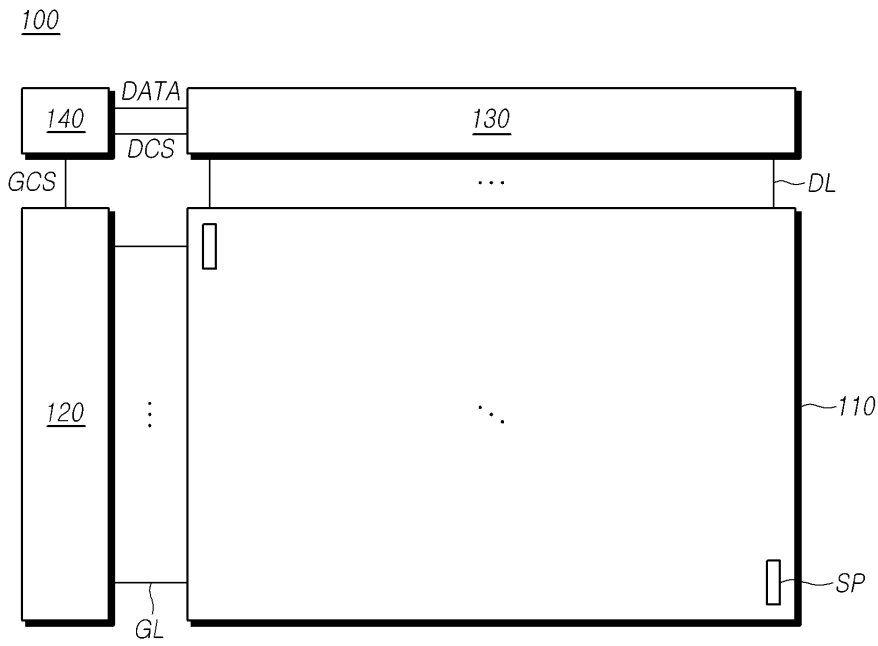
[0161] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 다양한 수정 및 변형이 가능할 것이다. 또한, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이므로 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

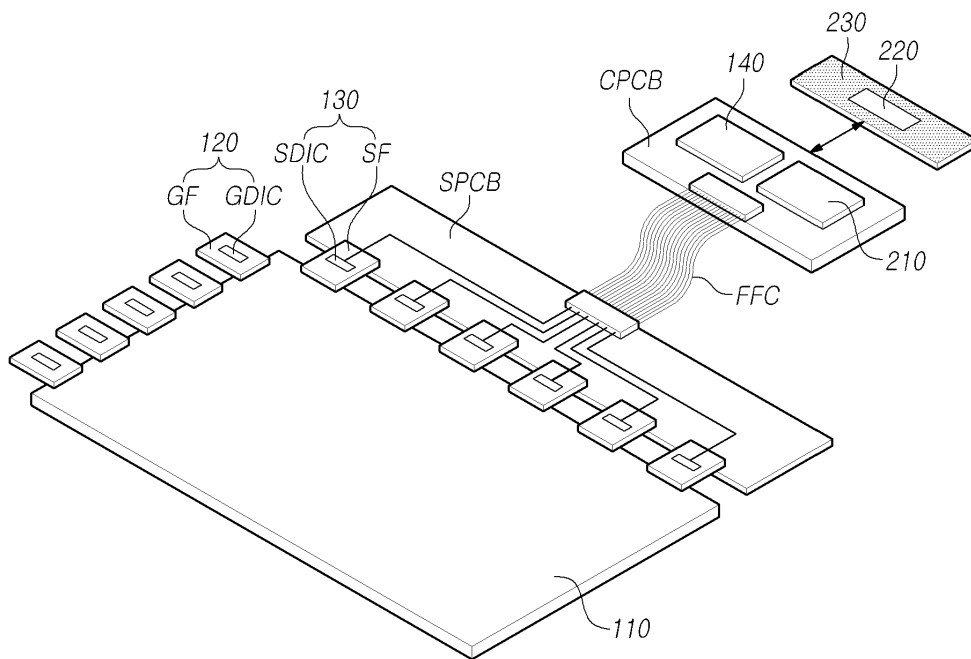
- [0163] 100: 유기 발광 디스플레이 장치 110: 디스플레이 패널
 120: 게이트 구동 회로 130: 데이터 구동 회로
 131: 열화 센싱부 140: 컨트롤러
 210: 파워 관리 집적 회로 220: 메인 파워 관리 회로
 230: 세트 보드 300: 구동 전압 센싱 회로

도면

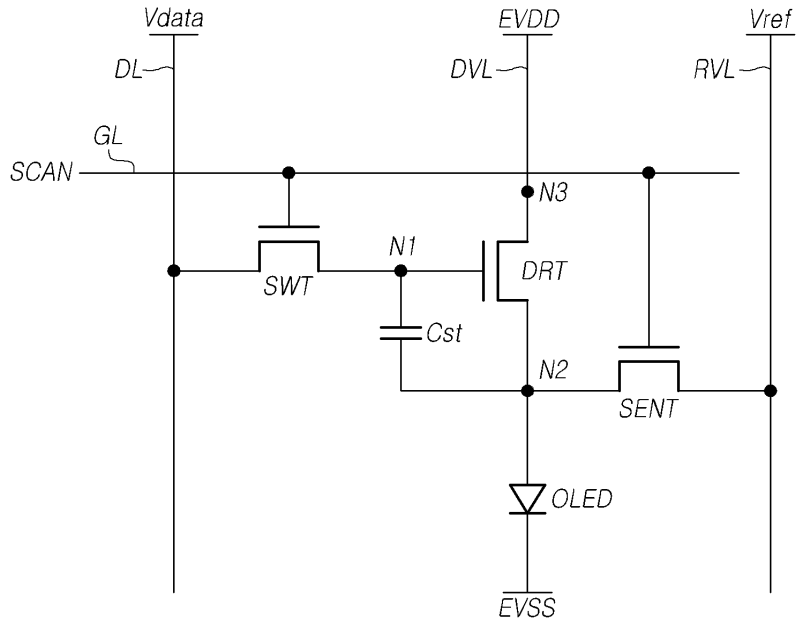
도면1



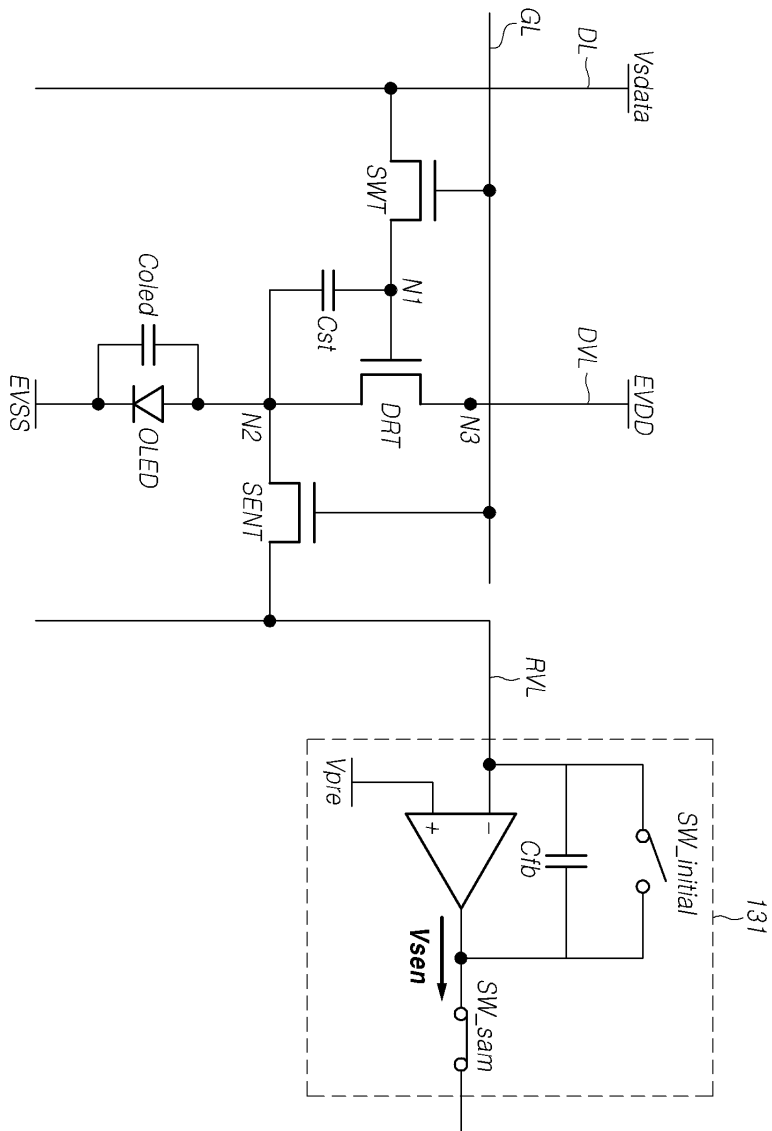
도면2



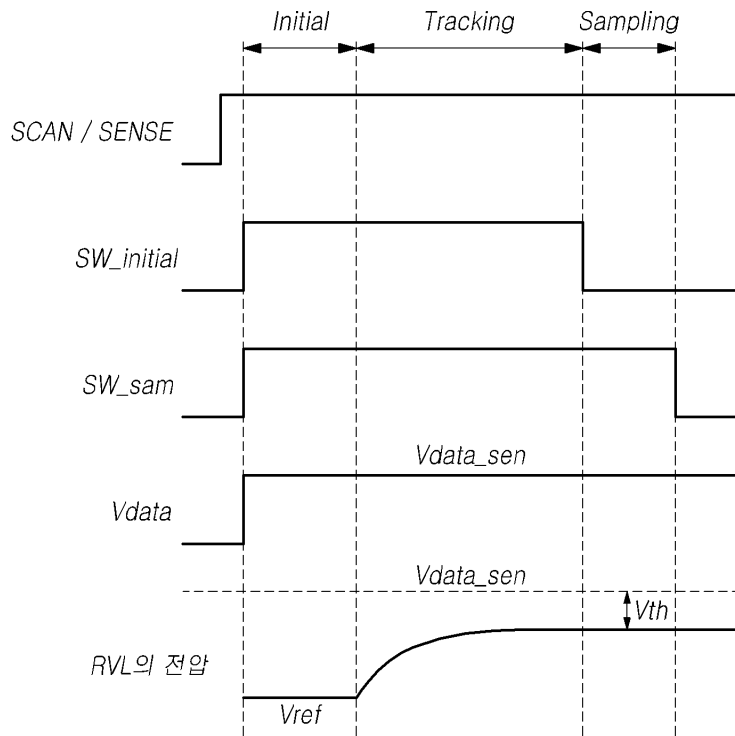
도면3



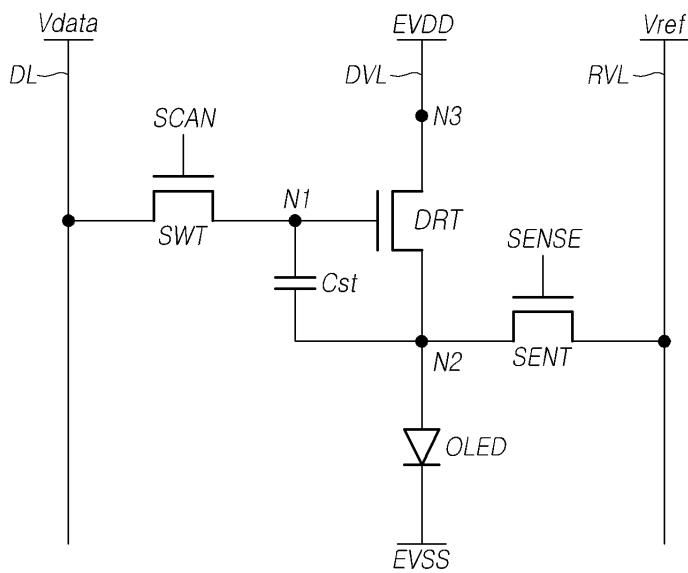
도면4



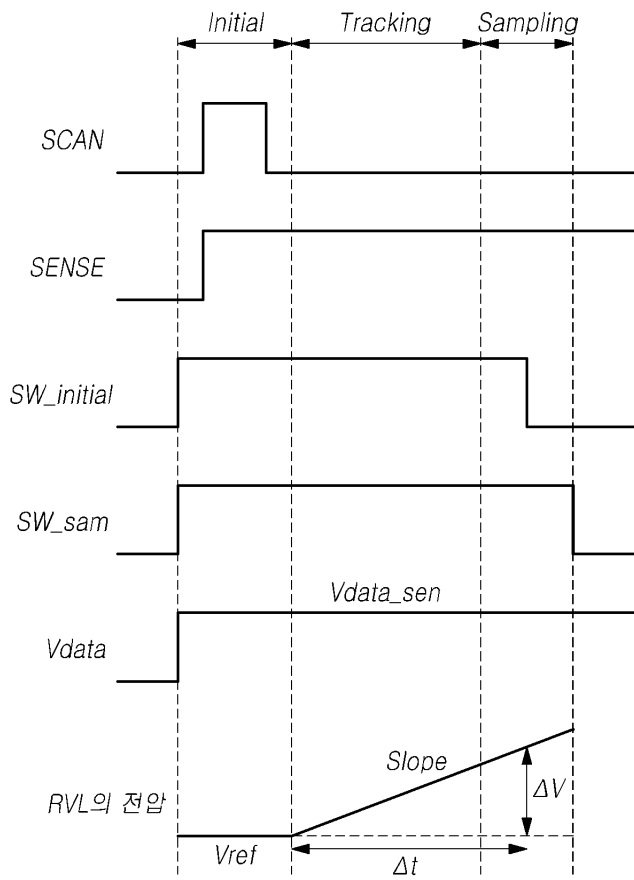
도면5



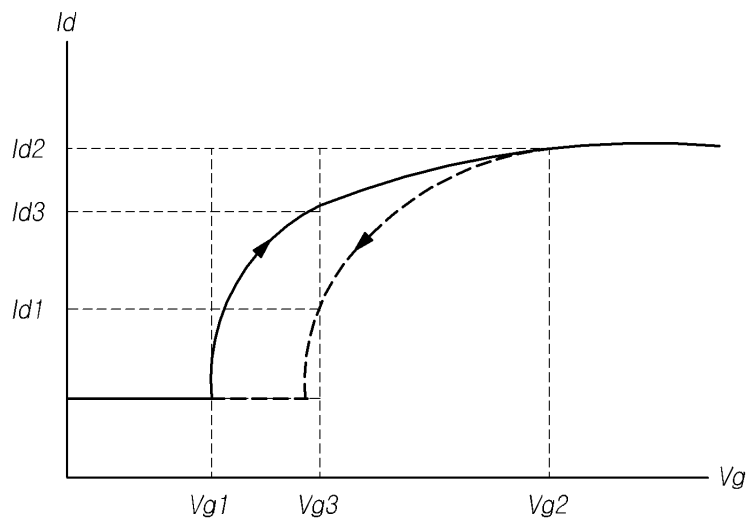
도면6



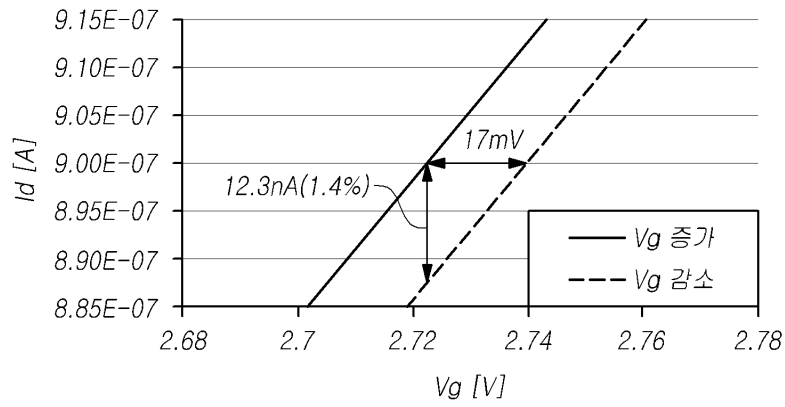
도면7



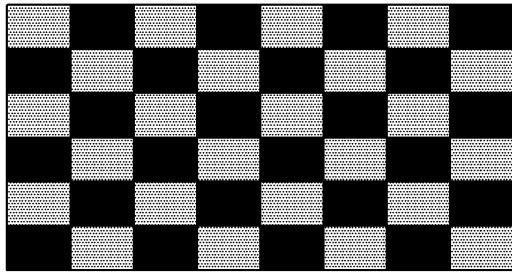
도면8



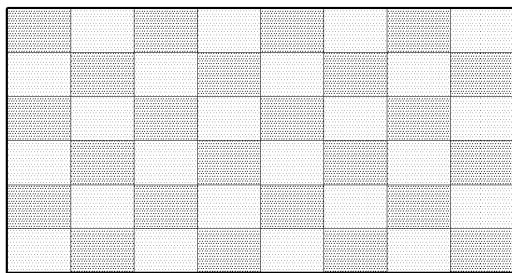
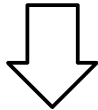
도면9



도면10

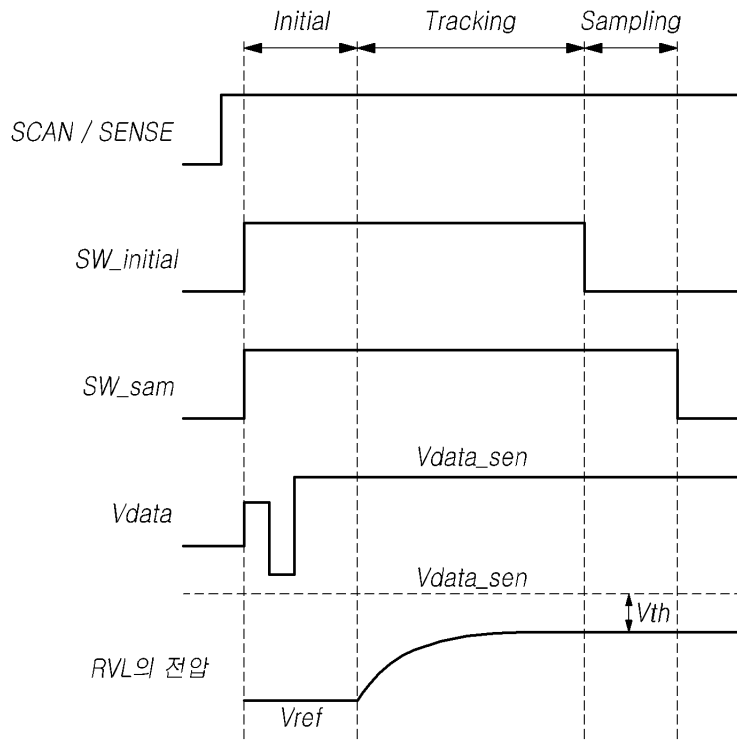


센싱 이전 디스플레이

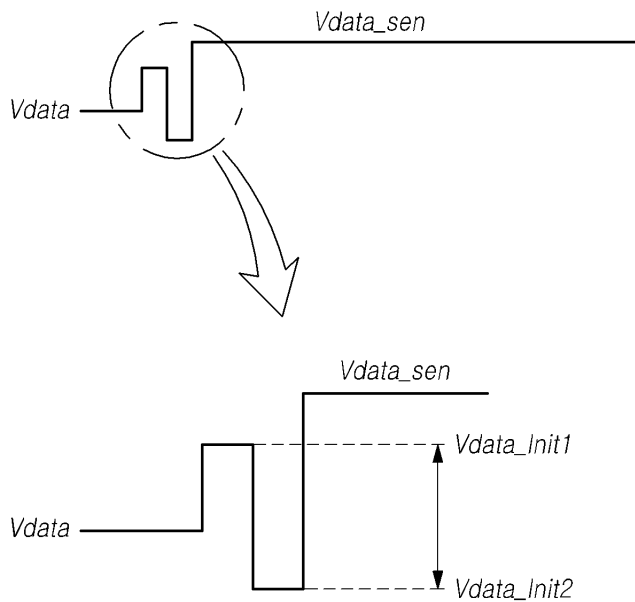


센싱 이후 디스플레이

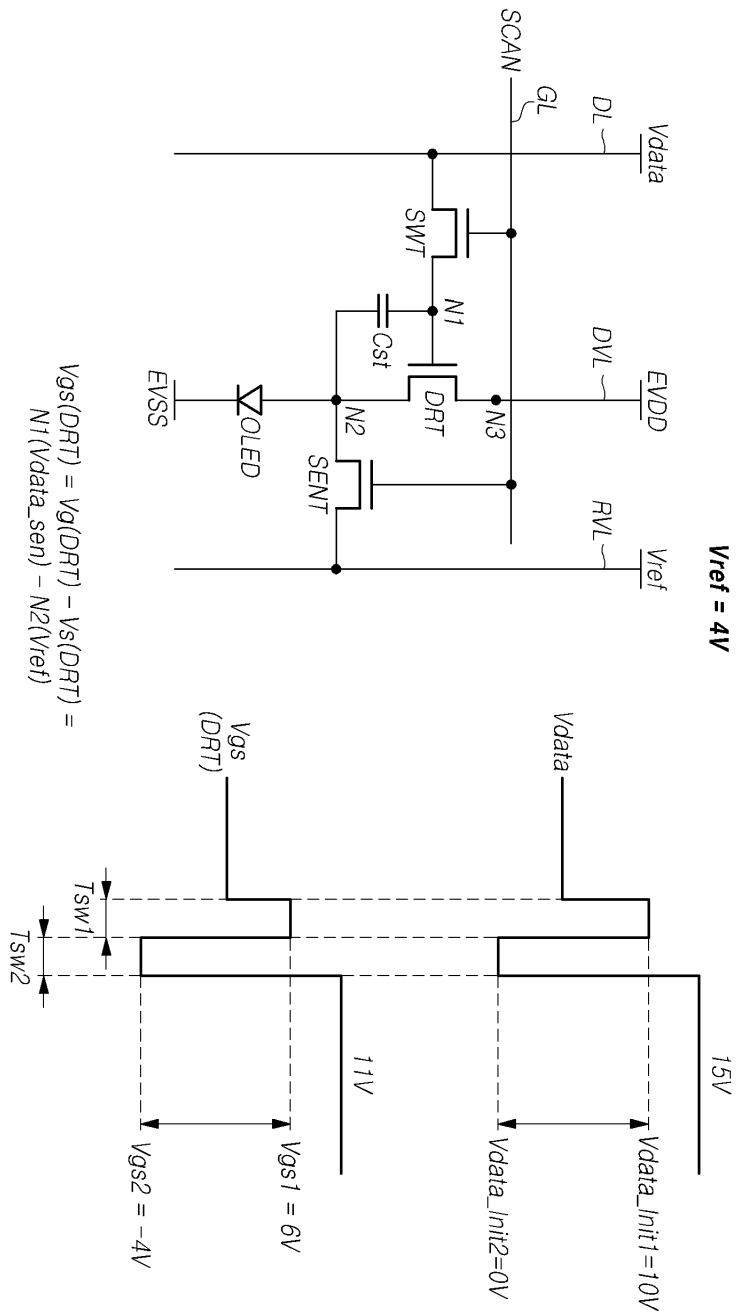
도면11



도면12



도면13



专利名称(译)	感测电路元件特征值的方法及使用该方法的显示装置		
公开(公告)号	KR1020200053785A	公开(公告)日	2020-05-19
申请号	KR1020180137091	申请日	2018-11-09
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	강해운		
发明人	강해운		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2310/061 G09G2320/0257 G09G2320/0295 G09G2320/043 G09G3/3291 G09G2310/0251 G09G2310/066 G09G2320/0285 G09G2320/045 G09G3/3266 G09G2300/0842 G09G2310/0291 G09G2320/0233		
外部链接	Espacenet		

摘要(译)

显示装置及其驱动方法。感测并补偿布置在显示面板的子像素中的驱动晶体管的特性，从而改善有机发光显示装置的图像质量。减小或最小化了在消隐周期开始的时间点与驱动晶体管的感测开始的时间段之间的数据电压的变化，从而减小了对驱动晶体管的特性的感测的偏差。

