



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0073732
(43) 공개일자 2019년06월27일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01)

(52) CPC특허분류
H01L 51/5271 (2013.01)
H01L 51/5203 (2013.01)

(21) 출원번호 10-2017-0174848
(22) 출원일자 2017년12월19일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
이재성
경기도 파주시 월롱면 엘지로 245
임중혁
경기도 파주시 월롱면 엘지로 245
(뒷면에 계속)

(74) 대리인
특허법인로알

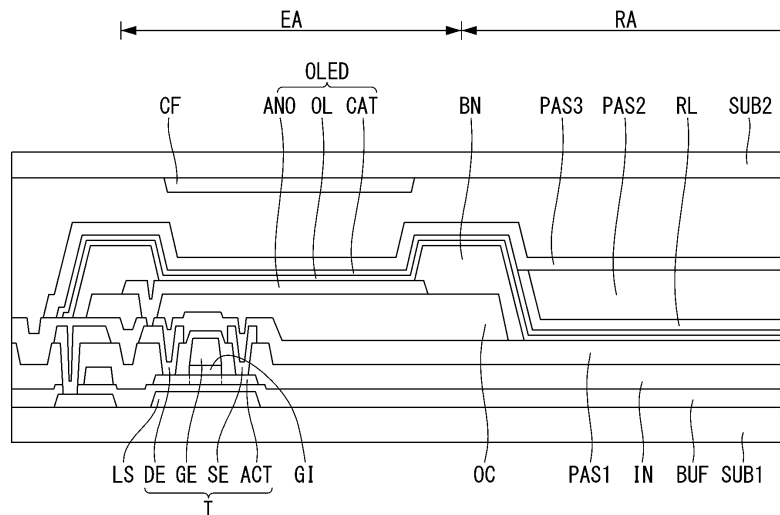
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명에 의한 유기발광 표시장치는 기판 상에서 제1 영역에 배치된 유기발광 다이오드 및 제1 영역과 인접된 제2 영역에 배치된 반사막을 포함한다. 반사막은 유기발광 다이오드의 캐소드와 전기적으로 접촉한다.

대표도 - 도4



(52) CPC특허분류
H01L 51/5237 (2013.01)
(72) 발명자
김도형
경기도 과주시 월롱면 엘지로 245

유승원
경기도 과주시 월롱면 엘지로 245

명세서

청구범위

청구항 1

기관 상에서 제1 영역에 배치된 유기발광 다이오드; 및
상기 기관 상에서 상기 제1 영역과 인접된 제2 영역에 배치된 반사막을 포함하고,
상기 반사막은 상기 유기발광 다이오드의 캐소드와 전기적으로 접촉하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 유기발광 다이오드는
상기 제1 영역에 배치된 애노드;
상기 애노드 상에 배치된 유기 발광층; 및
상기 유기 발광층 상에 배치되고, 상기 제1 영역 및 상기 제2 영역에 위치한 상기 캐소드를 포함하고,
상기 반사막은 상기 캐소드 상에 배치된 유기발광 표시장치.

청구항 3

제 2 항에 있어서,
상기 캐소드는 상기 제1 영역과 상기 제2 영역을 커버하도록 일체형으로 이루어지는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,
상기 기관 상에서 상기 제1 영역 및 상기 제2 영역을 구획하는 बैं크층을 더 포함하고,
상기 반사막은 상기 बैं크층 측면에 대면하도록 굴곡진 형태를 갖는 유기발광 표시장치.

청구항 5

제 1 항에 있어서,
상기 बैं크층은 상기 유기발광 다이오드의 애노드 일부와 접촉하는 유기발광 표시장치.

청구항 6

제 1 항에 있어서,
상기 유기발광 다이오드를 덮도록 유기물 패시베이션 및 무기물 패시베이션 중에서 적어도 어느 하나가 배치되는 유기발광 표시장치.

청구항 7

제 1 항에 있어서,
상기 반사막 상에는 유기물 패시베이션 및 무기물 패시베이션 중에서 적어도 어느 하나가 배치되는 유기발광 표시장치.

발명의 설명

기술분야

[0001] 본 발명은 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 평판 표시장치 중에서 유기발광 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기 전계발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐만 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.

[0003] 표시장치의 용도는 더욱더 다양해지고 있고, 그에 따라 표시장치에 요구되는 기술도 다양해지고 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명은 미러 기능을 수행하면서 동시에 영상을 표시할 수 있는 미러 기능을 갖는 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0005] 본 발명에 의한 유기발광 표시장치는 기관 상에서 제1 영역에 배치된 유기발광 다이오드 및 제1 영역과 인접된 제2 영역에 배치된 반사막을 포함한다. 반사막은 유기발광 다이오드의 캐소드와 전기적으로 접촉한다.

발명의 효과

[0006] 본 발명은 표시패널 영역을 발광부와 미러부로 구분하여 미러 기능을 수행하면서 동시에 영상을 표시할 수 있다.

[0007] 본 발명은 발광부의 유기발광 다이오드에 인가되는 정전압의 편차를 개선하여 영상 품질을 높일 수 있다. 특히, 본 발명은 정전압의 편차를 개선하기 위한 보조 배선을 형성하기 위해서 발광부 영역에 별도의 추가 구성을 요구하지 않기 때문에, 공정을 간소화하면서 발광부의 개구부를 높일 수 있다.

도면의 간단한 설명

- [0008] 도 1은 유기발광 표시장치를 개략적으로 나타낸 블록도이다.
- 도 2는 표시패널의 평면 어레이를 개략적으로 나타내는 도면이다.
- 도 3은 도 1에 도시된 픽셀의 회로 구성을 개략적으로 나타내는 도면이다.
- 도 4는 제1 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- 도 5 내지 도 7은 제1 실시 예에 의한 유기발광 표시장치를 형성하는 방법을 나타내는 도면들.
- 도 8은 제1 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- 도 9 내지 도 12는 제1 실시 예에 의한 유기발광 표시장치를 형성하는 방법을 나타내는 도면들.

발명을 실시하기 위한 구체적인 내용

[0009] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시 예들을 설명한다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 실질적으로 동일한 구성 요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기술 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 여러 실시예들을 설명함에 있어서, 동일한 구성요소에 대하여는 서두에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.

[0010] 제1, 제2 등과 같이 서수를 포함하는 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되지는 않는다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다.

- [0011] 도 1은 유기발광 표시장치를 개략적으로 나타낸 블록도이다. 도 2는 도 1에 도시된 픽셀을 개략적으로 나타낸 구성도이다.
- [0012] 도 1을 참조하면, 본 발명에 의한 유기발광 표시장치(10)는 구동회로부 및 표시패널(DIS)을 포함한다. 구동회로부는 데이터 구동부(12), 게이트 구동부(14), 타이밍 콘트롤러(16)를 포함한다.
- [0013] 데이터 구동부(12)는 타이밍 콘트롤러(16)로부터 입력되는 디지털 비디오 데이터(RGB)를 바탕으로 아날로그 형태의 데이터전압을 발생한다. 데이터 구동부(12)로부터 출력된 데이터전압은 데이터라인들(D1~Dm)에 공급된다.
- [0014] 게이트 구동부(14)는 데이터전압에 동기되는 게이트 신호를 게이트라인들(G1~Gn)에 순차적으로 공급하여 데이터전압이 기입되는 표시패널(DIS)의 픽셀들을 선택한다.
- [0015] 타이밍 콘트롤러(16)는 호스트 시스템(19)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 메인 클럭(MCLK) 등의 타이밍신호를 입력받아 데이터 구동부(12)와 게이트 구동부(14)의 동작 타이밍을 동기시킨다. 데이터 구동부(12)를 제어하기 위한 데이터 타이밍 제어신호는 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 게이트 구동부(14)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다.
- [0016] 호스트 시스템(19)은 텔레비전 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나로 구현될 수 있다. 호스트 시스템(19)은 스케일러 scaler)를 내장한 SoC(System on chip)을 포함하여 입력 영상의 디지털 비디오 데이터(RGB)를 표시패널(DIS)에 표시하기에 적합한 포맷으로 변환한다. 호스트 시스템(19)은 디지털 비디오 데이터와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 콘트롤러(16)로 전송한다.
- [0017] 또한, 타이밍 콘트롤러(16)를 표시장치의 모드 설정을 제어하는 모드 제어부(100)를 포함한다. 전원부(200)는 표시패널(DIS)에 인가되는 전압을 생성한다. 전원부(200)는 픽셀들을 구동하기 위한 고전위구동전압(EVDD), 저전위전압(EVSS)을 생성한다. 또한 전원부(200)는 광 반사부(RA)의 제2 전극(E2)에 인가되는 제2 전압(VLC2)을 생성한다.
- [0018] 표시패널(DIS)은 픽셀 어레이를 포함한다. 픽셀 어레이는 데이터라인들(D1~Dm, m은 양의 정수)과 게이트라인들(G1~Gn, n은 양의 정수)에 의해 정의된 픽셀들을 포함한다. 픽셀들 각각은 자발광 소자인 유기발광 다이오드(Organic Light Emitting Diode)를 포함한다.
- [0019] 도 2는 표시패널의 평면 어레이를 나타내는 도면이다.
- [0020] 도 1 및 도 2를 참조하면, 표시패널(DIS)은 광을 반사시키는 반사부(RA) 및 영상을 표시하는 발광부(EA)를 포함한다.
- [0021] 반사부(RA)는 외부 광을 반사시켜서 표시패널(DIS)이 미러(mirror)의 기능을 수행할 수 있게 한다. 발광부(EA)는 백층(BN)으로 구획될 수 있고, 각각의 발광부(EA)에는 하나 이상의 픽셀(P)을 포함한다. 예컨대, 발광부(EA)에는 R,G,B 삼원색의 픽셀들이 배치되거나 R,G,B,W 의 픽셀(P)들이 배치될 수 있다.
- [0022] 도 3은 발광부에 배치된 픽셀의 일례를 나타내는 도면이다.
- [0023] 도 3을 참조하면, 픽셀(P)은 데이터라인(D) 및 게이트라인(G)과 연결된다. 픽셀(P)은 유기발광 다이오드(OLED), 유기발광 다이오드(OLED)에 흐르는 전류량을 제어하는 구동 트랜지스터(DT), 구동 트랜지스터(DT)의 동작을 제어하는 프로그래밍부(SC)를 포함한다. 프로그래밍부(SC)는 하나 이상의 트랜지스터와 하나 이상의 커패시터의 조합으로 이루어져서, 주요 노드 예컨대, 구동 트랜지스터(DT)의 게이트전극, 및 소스전극의 전압을 제어한다. 일례로, 프로그래밍부(SC)는 게이트라인(G)으로부터 인가받는 게이트펄스에 응답하여, 데이터라인(D)으로부터 제공받는 데이터전압을 프로그래밍부(SC)에 기입한다. 구동 트랜지스터(DT)는 프로그래밍부(SC)에 기입된 데이터전압의 크기에 비례하는 구동전류를 유기발광 다이오드(OLED)로 공급한다. 유기발광 다이오드(OLED)는 구동 트랜지스터(DT)로부터 공급되는 구동전류의 크기에 비례하여 발광한다. 유기발광 다이오드(OLED)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)과 캐소드(CAT) 사이에 개재된 유기 화합물층을 포함한다. 애노드(ANO)은 구동 트랜지스터(DT)와 접속된다.

- [0024] 도 4는 제1 실시 예에 의한 유기발광 표시장치를 나타낸 단면도이다.
- [0025] 도 4를 참조하면, 제1 실시 예에 따른 유기발광 표시장치는 트랜지스터(T)들 및 유기발광 다이오드(OLED)가 형성되는 제1 기판(SUB1) 및 컬러필터(CF)가 형성된 제2 기판(SUB2)을 포함한다. 트랜지스터(T)들 및 유기발광 다이오드(OLED)는 발광부(EA)에 배치되어 영상을 표시한다.
- [0026] 제1 기판(SUB1)은 유리(glass) 또는 플라스틱(plastic) 재질로 이루어질 수 있다. 제1 기판(SUB1)은 플렉서블(flexible)한 특성을 갖기 위해서 PI(Polyimide), PET(polyethylene terephthalate), PEN(polyethylene naphthalate), PC(polycarbonate) 등을 이7용할 수 있다.
- [0027] 제1 기판(SUB1) 상에는 광차단층(LS) 및 저전위전압라인(VSSL)이 배치된다. 광차단층(LS)은 트랜지스터(T)의 반도체층 특히, 채널(channel)과 평면상에서 중첩되도록 배치되어, 외부광으로부터 산화물 반도체 소자를 보호하는 역할을 한다.
- [0028] 제1 기판(SUB1) 상에는 광차단층(LS) 및 저전위전압라인(VSSL)을 덮도록 버퍼층(BUF)이 배치된다. 버퍼층(BUF)은 제1 기판(SUB1)으로부터 확산되는 이온이나 불순물을 차단하고, 외부의 수분 침투를 차단하는 역할을 한다.
- [0029] 버퍼층(BUF) 상에는 반도체층(ACT)이 배치된다. 버퍼층(BUF) 상에는 반도체층(ACT)을 덮도록 형성된 절연막을 패터닝하여, 게이트전극(GE)이 형성될 위치에 게이트 절연막(GI)이 배치된다.
- [0030] 게이트 절연막(GI)은 게이트 전극(GE)을 절연시키는 것으로, 실리콘 산화막(SiO_x)으로 이루어질 수 있다.
- [0031] 게이트 절연막(GI) 상에는 게이트 전극(GE)이 배치된다. 게이트 전극(GE)은 게이트 절연막(GI)을 사이에 두고, 반도체층(ACT)과 대면하도록 배치된다. 게이트 전극(GE)은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 탄탈륨(Ta) 및 텅스텐(W)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금의 단층이나 다층으로 이루어질 수 있다.
- [0032] 버퍼층(BUF) 상에는 게이트 전극(GE)을 덮도록 층간 절연막(IN)이 배치된다. 층간 절연막(IN)은 게이트 전극(GE)과 소스/드레인 전극(SE, DE)을 상호 절연시키는 것으로, 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 이들의 다층으로 이루어질 수 있다.
- [0033] 층간 절연막(IN) 위에는 소스/드레인 전극(SE, DE)이 배치된다.
- [0034] 소스 전극(SE) 및 드레인 전극(DE)은 소정 간격 이격되어 배치된다. 소스 전극(SE)은 층간 절연막(IN)을 관통하는 소스 콘택홀을 통해 반도체층(ACT)의 일측에 접촉한다. 드레인 전극(DE)은 층간 절연막(IN)을 관통하는 드레인 콘택홀을 통해 반도체층(ACT)의 타측에 접촉한다. 소스 전극(SE)과 드레인 전극(DE)은 단일층 또는 다층으로 이루어질 수 있으며, 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소스 전극(SE)과 드레인 전극(DE)이 다층일 경우에는 몰리브덴/알루미늄-네오디뮴, 몰리브덴/알루미늄, 티타늄/알루미늄, 또는 구리/몰리타늄의 2중층이거나 몰리브덴/알루미늄-네오디뮴/몰리브덴, 몰리브덴/알루미늄/몰리브덴, 티타늄/알루미늄/티타늄, 또는 몰리타늄/구리/몰리타늄의 3중층으로 이루어질 수 있다.
- [0035] 반도체층(ACT), 게이트 전극(GE), 소스/드레인 전극(SE, DE)은 트랜지스터(T)를 구성한다.
- [0036] 트랜지스터(T) 상에 제1 패시베이션막(PAS1)이 위치한다. 제1 패시베이션막(PAS1)은 트랜지스터(T)를 보호하는 것으로 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x) 또는 이들의 다층으로 이루어질 수 있다.
- [0037] 제1 패시베이션막(PAS1) 상에 평탄화막(OC)이 위치한다. 평탄화막(OC)은 하부의 단차를 평탄화하는 것으로, 포토아크릴(photo acryl), 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene resin), 아크릴레이트계 수지(acrylate) 등의 유기물로 이루어질 수 있다. 필요에 따라서, 제1 패시베이션막(PAS1)과 평탄화막(OC) 중 어느 하나는 생략될 수 있다.
- [0038] 평탄화막(OC) 상에는 애노드(ANO)가 배치된다.
- [0039] 애노드(ANO)는 제1 패시베이션막(PAS1)과 평탄화막(OC)을 관통하는 콘택홀을 통해 트랜지스터(T)의 드레인 전극(DE)에 접속된다. 애노드(ANO)는 투명전극들 사이에 반사층이 개재된 3중막의 구조로 이루어질 수 있다. 투명전극은 인듐-틴-옥사이드(Indium Tin Oxide: 이하 ITO) 등의 투명금속으로 이루어질 수 있고, 반사층은 알루미늄(Al), 구리(Cu), 은(Ag), 니켈(Ni), 몰리(Mo), 몰리 티타늄(MoTi) 등으로 이루어질 수 있다.

- [0040] 애노드(ANO)가 형성된 제1 기판(SUB1) 상에 픽셀(P)의 발광부(EA)를 구획하는 बैं크층(BN)이 위치한다. बैं크층(BN)은 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물로 이루어질 수 있다.
- [0041] बैं크층(BN)은 애노드(ANO)를 노출하되 애노드(ANO)의 측단을 덮도록 배치될 수 있다. 노출된 애노드(ANO)의 면적은, 충분한 개구율을 확보할 수 있도록, 가능한 최대치로 설계되는 것이 바람직하다.
- [0042] 평탄화막(OC) 및 बैं크층(BN)은 반사부(RA) 영역에서 옐로위시(Yellowish) 현상이 발생하는 것을 방지하기 위해서 반사부(RA) 상에는 배치되지 않을 수 있다. 옐로위시 현상은 평탄화막(OC) 및 बैं크층(BN)의 물질 특성으로 인해서 누렇게 빛바랜 색상이 표시되는 현상을 일컫는다.
- [0043] 유기 발광층(OL)은 제1 기판(SUB1)의 전면에 넓게 형성될 수 있다.
- [0044] 유기 발광층(OL) 상에 캐소드(CAT)가 위치한다. 캐소드(CAT)는, ITO(Indium Tin Oxide) IZO(Indium Zinc Oxide)와 같은 투명 도전물질로 형성될 수 있고, 광이 투과될 수 있을 정도로 얇은 두께를 갖는 마그네슘(Mg), 칼슘(Ca), 알루미늄(Al), 은(Ag) 또는 이들의 합금으로 이루어질 수 있다. 캐소드(CAT)는 발광부(EA)의 유기 발광층(OL)에 적층되고, 도면에서와 같이 반사부(RA) 영역에까지 배치되어도 무방하다. 즉, 캐소드(CAT)를 형성한 이후에 공정의 간소화를 위해서 패터닝하지 않고 도면에서와 같이 남겨둘 수도 있다.
- [0045] 반사부(RA)에서 캐소드(CAT) 상에는 반사막(RL)이 배치된다. 반사막(RL)은 반사부(RA) 영역 내에 배치될 수 있다. 반사막(RL)은 बैं크층(BN)의 측벽과 대향되도록 굴곡진 형태로 이루어져서 반사율을 더욱 높일 수 있다.
- [0046] 도면에 도시된 실시 예와는 다르게 반사막(RL)은 발광부(EA)의 일부 영역까지 확장되어, 휘도를 낮추더라도 반사율을 높게 할 수도 있다. 반사막(RL)은 알루미늄(Al), 구리(Cu), 은(Ag), 니켈(Ni), 몰리(Mo), 몰리 티타늄(MoTi) 등을 이용하여 형성할 수 있다. 반사막(RL)은 캐소드(CAT)와 전기적으로 접촉된다.
- [0047] 반사막(RL) 상에는 유기 패시베이션막(PAS2)(이하, 제2 패시베이션막)이 배치된다. 제2 패시베이션막(PAS2)은 발광부(EA)에 대비하여 오목한 반사부(RA)를 매립하는 형태로 이루어질 수 있다. 제2 패시베이션막(PAS2)은 유기 중합체를 이용할 수 있다. 제2 패시베이션막(PAS2)은 투습된 수분 등이 퍼지는 것을 지연시킨다.
- [0048] 제2 패시베이션막(PAS2) 상에는 무기 패시베이션막(PAS3)(이하, 제3 패시베이션막)이 배치된다. 제3 패시베이션막(PAS3)은 제1 기판(SUB1)의 전면에 걸쳐서 형성될 수 있다. 제3 패시베이션막(PAS3)은 실리콘 질화막(SiNx) 등의 무기막을 이용하여, 외부로부터 수분이 투습되는 것을 방지할 수 있다.
- [0049] 제1 실시 예에 의한 유기발광 표시장치는 반사막(RL)이 캐소드(CAT)와 전기적으로 접촉된다. 반사막(RL)은 저전위전압(EVSS)을 인가받을 수 있고, 그에 따라 반사막(RL)은 캐소드(CAT)의 보조 배선의 기능을 수행할 수 있다. 캐소드(CAT)에 인가되는 저전위전압(EVSS)은 유기발광 다이오드(OLED)가 발광하는 휘도에 영향을 끼친다. 모든 픽셀(P)들의 캐소드(CAT)에 동일한 저전위전압(EVSS)을 인가할지라도, 픽셀(P)들의 위치에 따라서 캐소드(CAT)에 인가되는 전압레벨은 달라질 수 있다.
- [0050] 이미 공지된 기술로, 캐소드(CAT)의 전압 편차를 개선하기 위해서, 제1 기판(SUB1)에 보조배선을 형성하고, 평탄화막(OC)에 격벽을 형성하고, 컨택홀을 통해서 보조배선과 캐소드를 접촉시키는 기술이 있다. 이러한 방법을 이용하기 위해서는, 격벽을 형성하는 과정이 추가되어야 한다.
- [0051] 이에 반해서, 본 발명은 반사부(RA) 기능을 위한 반사막(RL)을 캐소드(CAT) 전극과 접촉시켜서, 추가적으로 격벽을 형성하지 않으면서 유기발광 다이오드(OLED)의 캐소드(CAT) 전압 편차를 개선할 수 있다. 또한, 본 발명은 격벽을 형성하지 않기 때문에 격벽으로 인해서 발광부(EA)의 면적이 줄어드는 것을 개선할 수 있기 때문에, 휘도를 높일 수 있다.
- [0052] 제2 기판(SUB2)에서, 발광부(EA) 영역에는 컬러필터(CF)가 배치된다. 제1 기판(SUB1)과 제2 기판(SUB2)은 공간 확보를 위한 스페이서(미도시)가 개재된 상태에서 합착될 수 있다. 제1 기판(SUB1)과 제2 기판(SUB2) 사이에 발광부(EA) 영역에는 필(Fill)재가 형성될 수 있다.
- [0053] 도 5 내지 도 7은 도 4에 도시된 제1 실시 예에 따른 표시장치의 형성과정을 나타내는 도면들이다.
- [0054] 도 5를 참조하면, 제1 기판(SUB1)에서 बैं크층(BN)이 형성된 제1 패시베이션막(PAS1) 상에 유기 발광층(OL)과 캐소드(CAT)를 순차적으로 형성한다. 이어서 반사막(RL)을 제1 기판(SUB1)의 전면에 걸쳐서 형성한다. 그리고 반사막(RL)을 덮도록 제2 패시베이션막(PAS2)을 전면에 형성한다. 제2 패시베이션막(PAS2)은 폴리머를 코팅하

거나, 잉크젯 인쇄법(Inkjet Printing)을 이용하여 형성할 수 있다.

- [0055] 도 6을 참조하면, 발광부(EA) 영역에 위치한 반사막(RL)을 제거할 수 있을 정도로 제2 패시베이션막(PAS2)과 반사막(RL)의 일부 영역을 식각한다. 제2 패시베이션막(PAS2)과 반사막(RL)을 제거하는 방법은 드라이 에칭(Dry Etching) 공정을 이용할 수 있다.
- [0056] 도 7을 참조하면, 제1 기판(SUB1) 상에 전면에 걸쳐서 제3 패시베이션막(PAS3)을 형성한다.
- [0057] 도 8은 제2 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다. 제2 실시 예에서 전술한 실시 예와 실질적으로 동일한 구성에 대해서는 동일한 자세한 설명을 생략하기로 한다.
- [0058] 도 8을 참조하면, 제1 기판(SUB1)에서 제1 패시베이션막(PAS1) 상에는 평탄화막(OC)이 형성되고, 평탄화막(OC) 상에는 애노드(ANO)가 배치된다. 애노드(ANO)가 형성된 제1 기판(SUB1) 상에 픽셀(P)의 발광부(EA)를 구획하는 बैं크층(BN)이 위치한다. बैं크층(BN)을 덮도록 제1 기판(SUB1)의 전면에 유기 발광층(OL)이 위치하고, 유기 발광층(OL) 상에 캐소드(CAT)가 위치한다.
- [0059] 발광부(EA)에서는 캐소드(CAT) 상에 제3 패시베이션막(PAS3)이 배치된다. 그리고, 제3 패시베이션막(PAS3) 상에는 제2 패시베이션막(PAS2)이 배치된다.
- [0060] 반사부(RA)에서는, 캐소드(CAT) 상에 반사막(RL)이 배치된다. 반사막(RL)은 캐소드(CAT)와 전기적으로 접촉된다. 반사막(RL) 상에는 제2 패시베이션막(PAS2)이 배치된다. 제2 패시베이션막(PAS2)은 발광부(EA)에 대비하여 오목한 반사부(RA)를 매립하는 형태로 이루어질 수 있다.
- [0061] 제2 실시 예에 의한 유기발광 표시장치는 반사막(RL)을 이용하여 반사기능을 수행하면서, 반사막(RL)으로 캐소드(CAT)의 보조 전극 역할을 수행할 수 있다. 따라서, 공정을 간소화하면서 발광부(EA)의 휘도 편차를 개선함과 동시에 반사 기능을 가질 수 있다.
- [0062] 도 9 내지 도 12는 제2 실시 예에 의한 유기발광 표시장치를 형성하는 방법을 나타내는 도면들이다.
- [0063] 도 9를 참조하면, 제1 기판(SUB1)에서 बैं크층(BN)이 형성된 제1 패시베이션막(PAS1) 상에 유기 발광층(OL)과 캐소드(CAT)를 순차적으로 형성한다. 이어서 제3 패시베이션막(PAS3)을 제1 기판(SUB1)의 전면에 걸쳐서 형성한다. 그리고 발광부(EA) 영역에 한해서, 제3 패시베이션막(PAS3) 상에 제2 패시베이션막(PAS2)을 형성한다. 도 9에 도시된 제2 패시베이션막(PAS2)은 제1 기판(SUB1)의 전면에 걸쳐서 제2 패시베이션막을 형성한 다음에, 반사부(RA) 영역에 제2 패시베이션막을 제거하는 방법으로 형성될 수 있다. 제2 패시베이션막(PAS2)은 폴리머를 코팅하거나, 잉크젯 인쇄법(Inkjet Printing)을 이용하여 형성할 수 있다.
- [0064] 도 10을 참조하면, 발광부(EA) 영역에 위치한 제2 패시베이션막(PAS2)을 제거한다. 제2 패시베이션막(PAS2)을 제거하는 공정은 드라이 에칭 공정을 이용할 수 있다.
- [0065] 도 11을 참조하면, 제1 기판(SUB1) 상에 전면에 걸쳐서 반사막(RL)을 형성한다. 그리고, 반사부(RA) 영역에 제2 패시베이션막(PAS2)을 형성한다. 이를 위해서 제1 기판(SUB1)의 전면에 걸쳐서 제2 패시베이션막(PAS2)을 형성하고, 반사부(RA) 영역을 노출시키도록 제2 패시베이션막(PAS2)을 제거할 수 있다.
- [0066] 도 12를 참조하면, 발광부(EA) 영역을 노출시키도록 반사막(RL)을 드라이 에칭 등으로 식각할 수 있다.
- [0067] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양하게 변경 및 수정할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

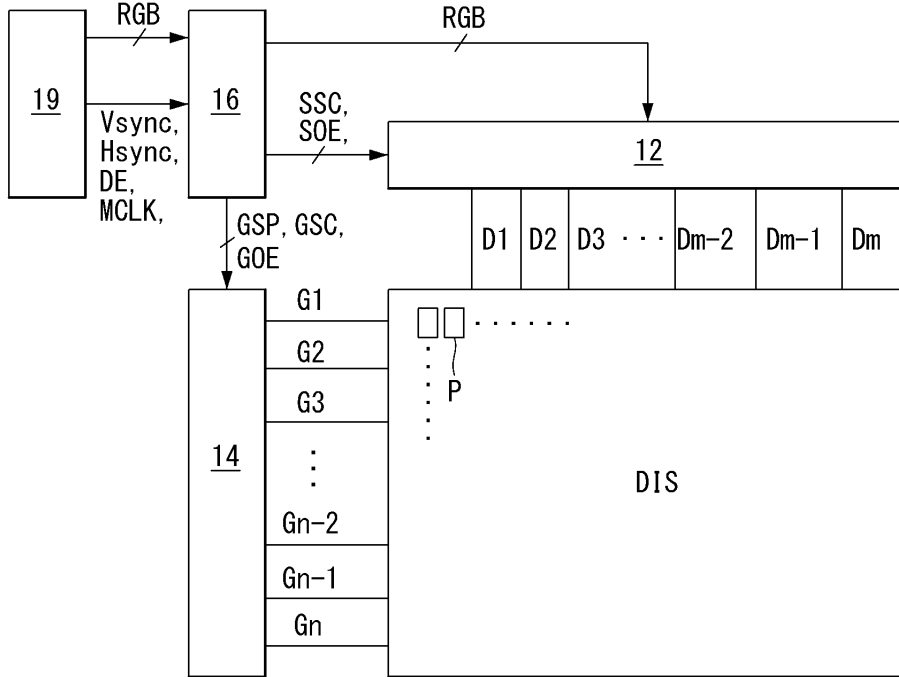
부호의 설명

- [0068] SUB1: 제1 기판 SUB2: 제2 기판
- T: 트랜지스터 OLED: 유기발광 다이오드
- CAT: 캐소드 RL: 반사막

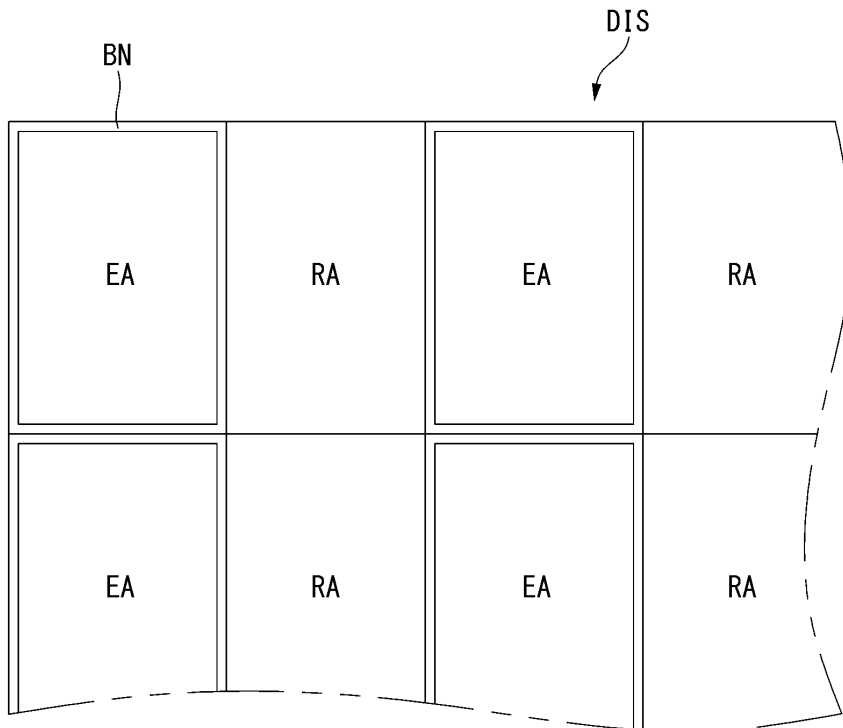
도면

도면1

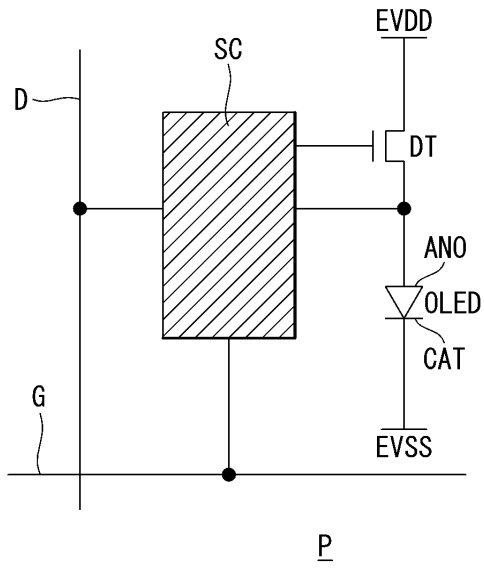
10



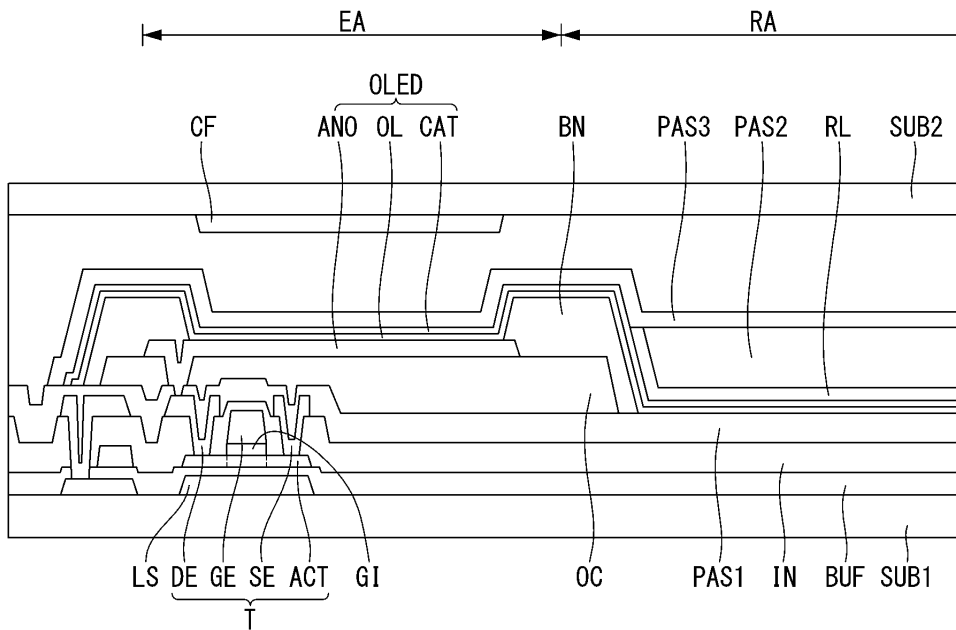
도면2



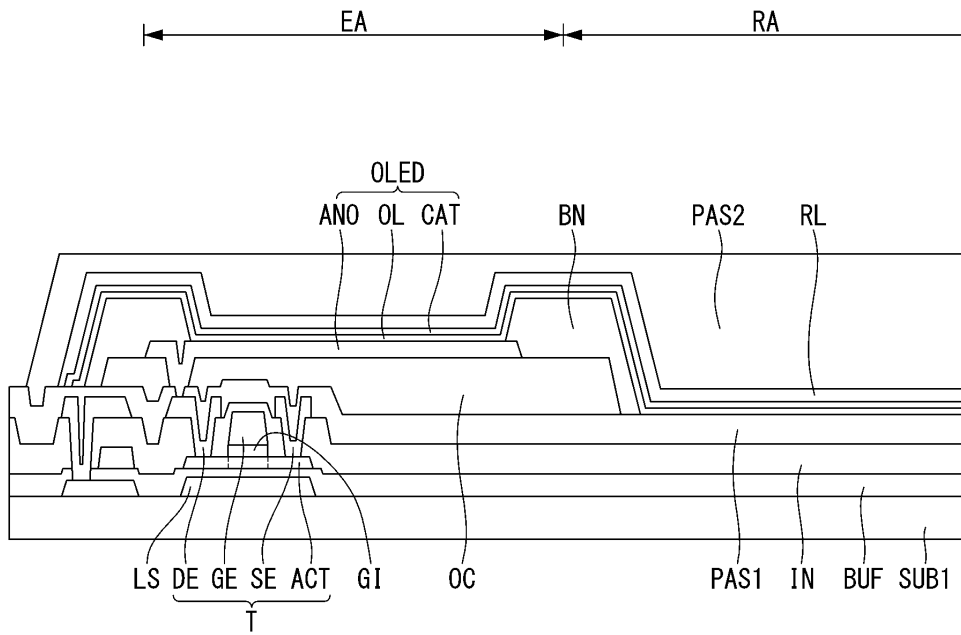
도면3



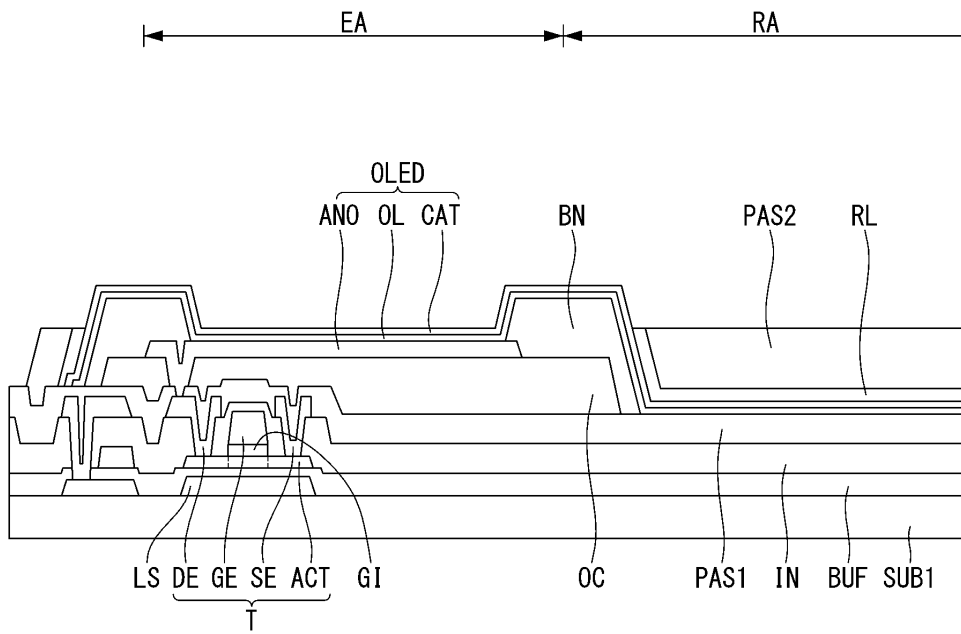
도면4



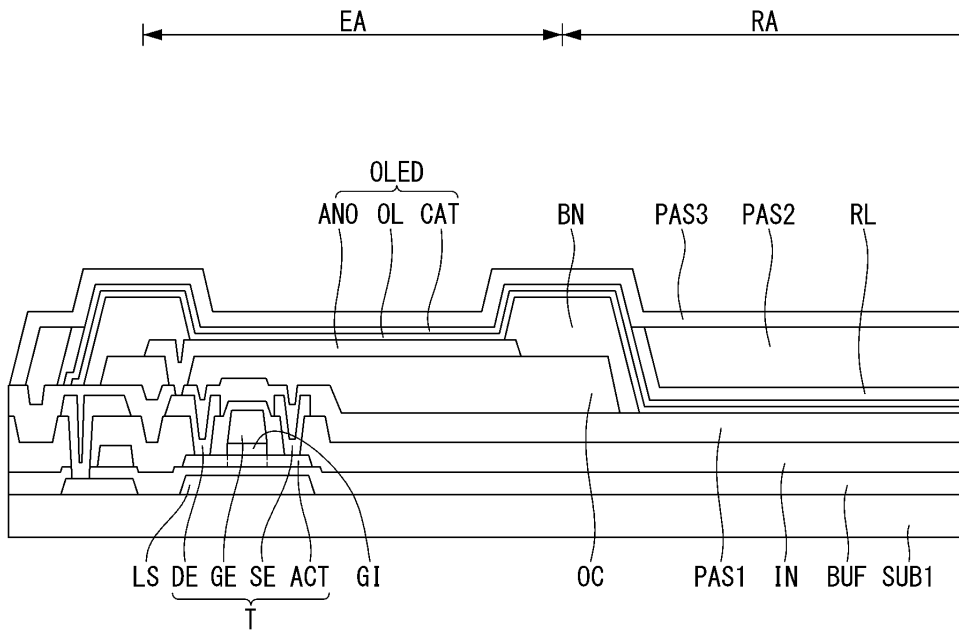
도면5



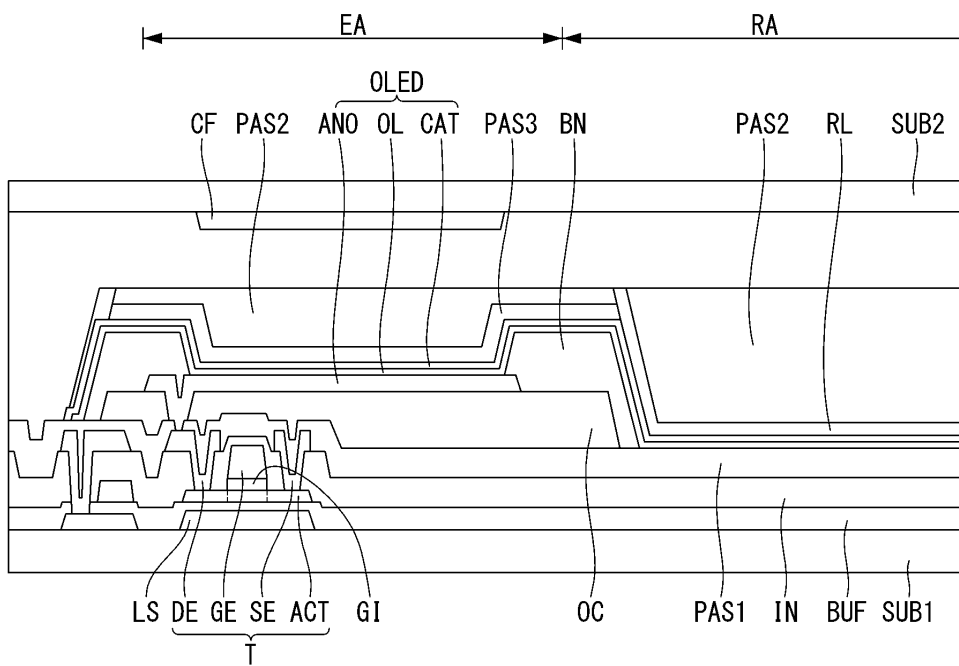
도면6



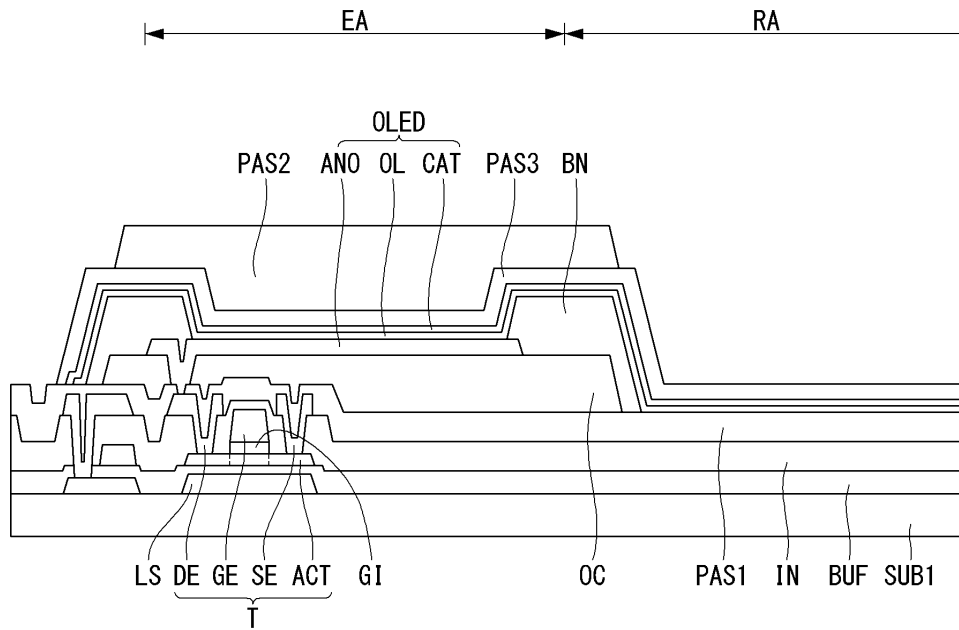
도면7



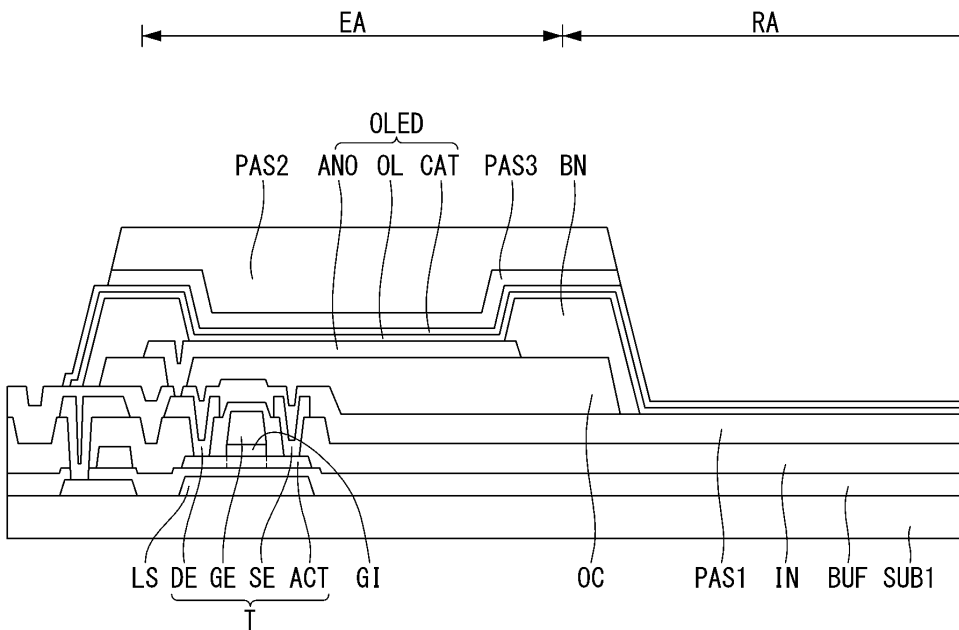
도면8



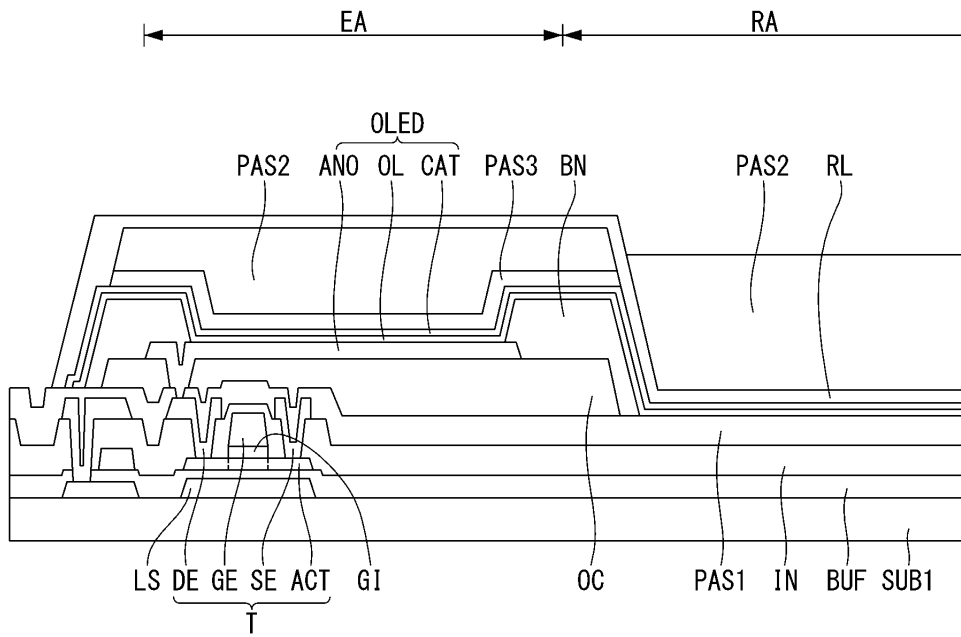
도면9



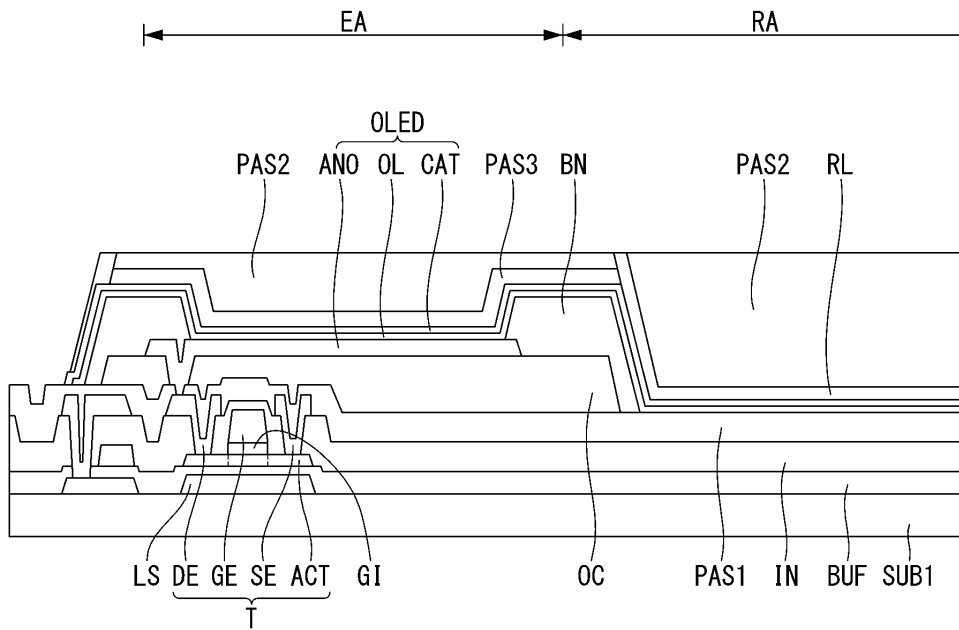
도면10



도면11



도면12



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020190073732A	公开(公告)日	2019-06-27
申请号	KR1020170174848	申请日	2017-12-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	이재성 임종혁 김도형 유승원		
发明人	이재성 임종혁 김도형 유승원		
IPC分类号	H01L51/52		
CPC分类号	H01L51/5271 H01L51/5203 H01L51/5237		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光二极管显示器包括设置在基板上的第一区域中的有机发光二极管和设置在与第一区域相邻的第二区域中的反射膜。反射膜与有机发光二极管的阴极电接触。

