



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년08월26일
(11) 등록번호 10-2013701
(24) 등록일자 2019년08월19일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2013-0069549
(22) 출원일자 2013년06월18일
심사청구일자 2018년05월10일
(65) 공개번호 10-2014-0076468
(43) 공개일자 2014년06월20일
(30) 우선권주장
1020120143178 2012년12월11일 대한민국(KR)
(56) 선행기술조사문헌
KR1020080048876 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최성민
광주광역시 광산구 수등로76번길 40 110동 1301호 (신가동, 대방노블랜드아파트)
김일호
경기 파주시 탄현면 사슴벌레로 45, 204동 101호 (유송양브와즈2단지)
박효정
경기도 파주시 월롱면 덕은리 엘씨디로 201, LG디스플레이 정다운마을 A동 1211호
(74) 대리인
특허법인천문

전체 청구항 수 : 총 10 항

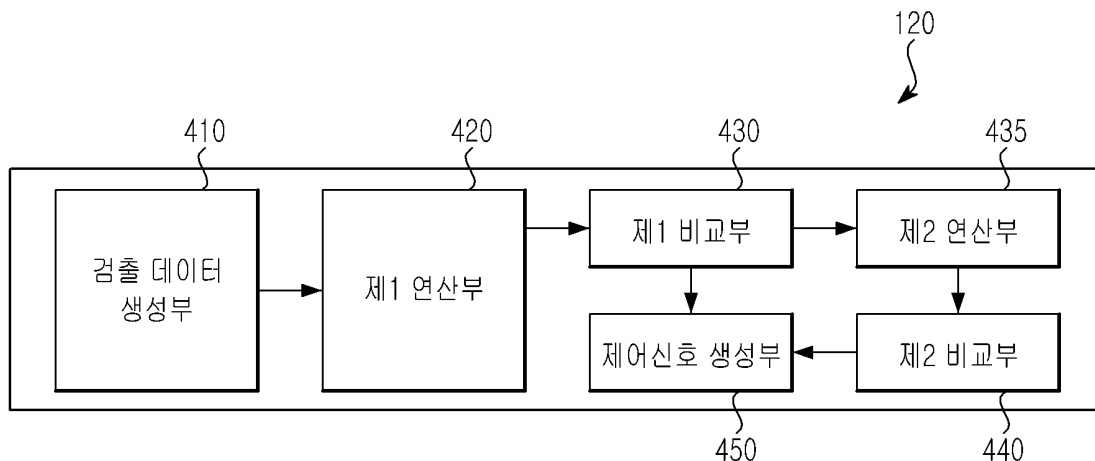
심사관 : 하정균

(54) 발명의 명칭 유기 발광 표시 장치 및 그 구동방법

(57) 요약

회로구성의 변경이나 별도의 추가 구성 없이도 화소의 연소를 방지할 수 있는 본 발명의 일 측면에 따른 유기 발광 표시 장치는, 제1 시점에서 표시패널의 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 검출 데이터를 생성하는 검출 데이터 생성부; 상기 검출 데이터를 이용하여 상기 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출하고, 상기 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 산출된 제2 전류값을 이용하여 상기 제1 시점보다 이후시점인 제3 시점에서의 제3 전류값을 예측하는 연산부; 및 상기 제1 전류값 및 제3 전류값 중 적어도 하나와 미리 정해진 임계치간의 비교결과에 따라 상기 각 화소에 대한 입력 데이터 또는 상기 표시패널로 공급되는 전력을 조절하기 위한 제어신호를 생성하는 제어신호 생성부를 포함하는 것을 특징으로 한다.

대표도 - 도4



명세서

청구범위

청구항 1

제1 시점에서 표시패널의 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 검출 데이터를 생성하는 검출 데이터 생성부;

상기 검출 데이터를 이용하여 상기 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출하고, 상기 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 산출된 제2 전류값을 이용하여 상기 제1 시점보다 이후시점인 제3 시점에서의 제3 전류값을 예측하는 연산부; 및

상기 제1 전류값 및 제3 전류값 중 적어도 하나와 미리 정해진 임계치간의 비교결과에 따라 상기 각 화소에 대한 입력 데이터 또는 상기 표시패널로 공급되는 전력을 조절하기 위한 제어신호를 생성하는 제어신호 생성부를 포함하고,

상기 제1 전류값, 제2 전류값, 및 제3 전류값은 상기 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 이용하여 각 화소 별로 산출되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 제어신호 생성부는, 상기 제1 전류값이 제1 임계치를 초과하고 상기 제3 전류값이 상기 제1 임계치보다 큰 제2 임계치 이하이면, 해당 화소에 흐르는 전류값이 상기 제1 임계치 이하가 되도록 해당 화소의 입력 데이터 계조를 조절하기 위한 제1 제어신호를 생성하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 3

제1항에 있어서,

상기 제어신호 생성부는, 상기 제1 전류값이 제1 임계치를 초과하고 상기 제3 전류값이 상기 제1 임계치보다 크면, 상기 표시패널의 동작이 정지하도록 상기 표시패널로 공급되는 전력을 차단하기 위한 제2 제어신호를 생성하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 4

제1항에 있어서,

상기 제어신호 생성부는, 상기 제1 전류값 또는 제3 전류값이 제1 임계치 이하이면, 상기 검출 데이터를 이용하여 해당 화소의 입력 데이터를 보정하기 위한 제3 제어신호를 생성하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 5

제1항에 있어서,

상기 연산부는, 수학적식

$$y_{k+1} = y_{k-1} + \frac{x_{k+1} - x_{k-1}}{x_k - x_{k-1}} (y_k - y_{k-1})$$

를 이용하여 상기 제3 전류값을 예측하고,

상기 수학적식에서 x_k 는 상기 제1 시점을 나타내고, x_{k-1} 은 상기 제2 시점을 나타내며,

x_{k+1} 은 상기 제3 시점을 나타내고, y_k 는 상기 제1 전류값을 나타내고, y_{k-1} 은 상기 제2 전류값을 나타내며, y_{k+1} 은 상기 제3 전류값을 나타내는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 6

제1 시점에서 표시패널의 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 검출 데이터를 생성하는 단계;

상기 검출 데이터를 이용하여 상기 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출하는 단계;

상기 제1 전류값이 제1 임계치를 초과하면 상기 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 산출된 제2 전류값을 이용하여 상기 제1 시점보다 이후시점인 제3 시점에서의 제3 전류값을 예측하는 단계; 및

상기 제3 전류값과 상기 제1 임계치보다 큰 제2 임계치와의 비교결과에 따라 각 화소의 동작을 제어하기 위한 제어신호를 생성하는 단계를 포함하고,

상기 제1 전류값, 제2 전류값, 및 제3 전류값은 상기 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 이용하여 각 화소 별로 산출되는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 7

제6항에 있어서,

상기 제어신호를 생성하는 단계에서,

상기 제3 전류값이 상기 제2 임계치 이하이면, 해당 화소에 흐르는 전류값이 상기 제1 임계치 이하가 되도록 해당 화소의 입력 데이터 계조를 조절하기 위한 제1 제어신호를 생성하는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 8

제6항에 있어서,

상기 제어신호를 생성하는 단계에서,

상기 제3 전류값이 상기 제2 임계치를 초과하면, 상기 표시패널의 동작이 정지되도록 상기 표시패널에 공급되는 전력을 차단하기 위한 제2 제어신호를 생성하는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 9

제6항에 있어서,

상기 제1 전류값이 상기 제1 임계치 이하이면, 해당 화소의 입력 데이터를 상기 검출 데이터를 이용하여 보정하기 위한 제어신호를 생성하는 단계를 더 포함하는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 10

제6항에 있어서,

상기 예측하는 단계에서,

수학식
$$y_{k+1} = y_{k-1} + \frac{x_{k+1} - x_{k-1}}{x_k - x_{k-1}}(y_k - y_{k-1})$$
 를 이용하여 상기 제3 전류값을 예측하고,

상기 수학식에서 x_k 는 상기 제1 시점을 나타내고, x_{k-1} 은 상기 제2 시점을 나타내며,

x_{k+1} 은 상기 제3 시점을 나타내고, y_k 는 상기 제1 전류값을 나타내고, y_{k-1} 은 상기 제2 전류값을 나타내며, y_{k+1} 은 상기 제3 전류값을 나타내는 것을 특징으로 하는 유기 발광 표시 장치의 구동 방법.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 구동 방법에 관한 것이다.

배경 기술

- [0002] 최근, 멀티미디어의 발달과 함께 평판 표시 장치의 중요성이 증대되고 있다. 이에 부응하여 액정 표시 장치, 플라즈마 표시 장치, 유기 발광 표시 장치 등의 평판 표시 장치가 상용화되고 있다. 이러한, 평판 표시 장치 중에서 유기 발광 표시 장치는 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어 차세대 평판 표시 장치로 주목받고 있다.
- [0003] 일반적인 유기 발광 표시 장치는 복수개의 화소를 포함하는 표시 패널과 각 화소를 발광시키는 패널 구동부를 포함한다. 여기서, 각 화소는 복수개의 데이터 라인과 복수개의 게이트 라인의 교차에 의해 정의되는 화소 영역에 형성된다.
- [0004] 이러한 각 화소는, 도 1에 도시된 바와 같이, 스위칭 트랜지스터(ST), 구동 트랜지스터(DT), 커패시터(Cst), 및

유기 발광 다이오드(OLED)를 포함한다.

- [0005] 스위칭 트랜지스터(ST)는 게이트 라인(G)에 공급되는 게이트 신호(GS)에 따라 스위칭되어 데이터 라인(D)에 공급되는 데이터 전압(Vdata)을 구동 트랜지스터(DT)에 공급한다.
- [0006] 구동 트랜지스터(DT)는 스위칭 트랜지스터(ST)로부터 공급되는 데이터 전압(Vdata)에 따라 스위칭되어 구동 전원(VDD)으로부터 유기 발광 다이오드(OLED)로 흐르는 데이터 전류(Ioled)를 제어한다.
- [0007] 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 단자와 소스 단자 사이에 접속되어 구동 트랜지스터(DT)의 게이트 단자에 공급되는 데이터 전압(Vdata)에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스터(DT)를 턴-온시킨다.
- [0008] 유기 발광 다이오드(OLED)는 구동 트랜지스터(DT)의 소스 단자와 캐소드 전원(VSS) 사이에 전기적으로 접속되어 구동 트랜지스터(DT)로부터 공급되는 데이터 전류(Ioled)에 의해 발광한다.
- [0009] 이러한 일반적인 유기 발광 표시 장치의 각 화소는 데이터 전압(Vdata)에 따른 구동 트랜지스터(DT)의 스위칭을 이용하여 구동 전원(VDD)으로부터 유기 발광 다이오드(OLED)로 흐르는 데이터 전류(Ioled)의 크기를 제어하여 유기 발광 다이오드(OLED)를 발광시킴으로써 소정의 영상을 표시하게 된다.
- [0010] 상술한 바와 같은 일반적인 유기 발광 표시 장치의 경우, 도 2a에 도시된 바와 같이 시간의 경과에 따라 구동 트랜지스터(DT)의 문턱전압이 이동(Shift)하는 현상이 발생하게 되는데, 특히 구동 트랜지스터의 문턱전압이 네거티브(Negative) 방향으로 이동하게 되면 도 2b에 도시된 바와 같이 해당 구동 트랜지스터(DT)가 포함된 화소에 과전류가 흐르게 되어 해당 화소 및 주변 화소의 연소로 인해 화재가 발생할 수 있다는 문제점이 있다.
- [0011] 이러한 문제점 이외에도, 일반적인 유기 발광 표시 장치의 경우, 화소의 연소뿐만 아니라, 화소에 구동전압을 공급하기 위한 전원 라인(VDD, VSS)간의 단락이나 표시패널 베젤부의 전극 배선 구조 및 공정 불량에 의한 배선들 간의 단락으로 인해 과전류가 흐르게 된다는 문제점도 발생할 수 있다.

발명의 내용

해결하려는 과제

- [0012] 본 발명은 전술한 문제점을 해결하고자 안출된 것으로, 회로구성의 변경이나 별도의 추가 구성 없이도 화소 또는 표시패널의 연소를 방지할 수 있는 유기 발광 표시 장치 및 그 구동 방법 제공하는 것을 그 기술적 과제로 한다.
- [0013] 또한, 본 발명은 화소 뿐만 아니라 유기 발광 표시 장치를 구성하는 라인들의 결함 여부 및 이로 인한 표시패널의 연소 여부를 판단할 수 있는 유기 발광 표시 장치 및 그 구동 방법을 제공하는 것을 다른 기술적 과제로 한다.

과제의 해결 수단

- [0014] 상술한 기술적 과제를 달성하기 위한 본 발명의 일 측면에 따른 유기 발광 표시 장치는, 제1 시점에서 표시패널의 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 검출 데이터를 생성하는 검출 데이터 생성부; 상기 검출 데이터를 이용하여 상기 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출하고, 상기 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 산출된 제2 전류값을 이용하여 상기 제1 시점보다 이후시점인 제3 시점에서의 제3 전류값을 예측하는 연산부; 및 상기 제1 전류값 및 제3 전류값 중 적어도 하나와 미리 정해진 임계치간의 비교결과에 따라 상기 각 화소에 대한 입력 데이터 또는 상기 표시패널로 공급되는 전력을 조절하기 위한 제어신호를 생성하는 제어신호 생성부를 포함하는 것을 특징으로 한다.
- [0015] 상술한 기술적 과제를 달성하기 위한 본 발명의 다른 측면에 따른 유기 발광 표시 장치의 구동 방법은, 제1 시점에서 표시패널의 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 검출 데이터를 생성하는 단계; 상기 검출 데이터를 이용하여 상기 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출하는 단계; 상기 제1 전류값 제1 임계치를 초과하면 상기 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 산출된 제2 전류값을 이용하여 상기 제1 시점보다 이후시점인 제3 시점에서의 제3 전류값을 예측하는 단계; 및 상기 제3 전류값과 상기 제1 임계치보다 큰 제2 임계치와의 비교결과에 따라 각 화소의 동작을 제어하기 위한 제어신호를 생성하는 단계를 포함하는 것을 특징으로 한다.

[0016] 상술한 기술적 과제를 달성하기 위한 본 발명의 또 다른 측면에 따른 유기 발광 표시 장치는, 표시패널에 포함된 복수개의 수평라인들 중 미리 정해진 개수의 수평라인에 포함된 화소의 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 화소 별 검출 데이터를 생성하는 검출 데이터 생성부; 상기 화소 별 검출 데이터를 해당 화소를 포함하는 라인 별로 누적한 결과값이 미리 정해진 범위를 벗어나는지 여부를 판단하여 상기 표시패널의 라인결함(Line Defect)을 검출하는 판단부; 및 라인결함이 검출되면, 결함이 발생된 라인에 포함된 화소의 입력 데이터 또는 상기 표시패널로 공급되는 전력을 조절하기 위한 제어신호를 생성하는 제어신호 생성부를 포함하는 것을 특징으로 한다.

[0017] 상술한 기술적 과제를 달성하기 위한 본 발명의 또 다른 측면에 따른 유기 발광 표시 장치는, 표시패널에 포함된 각 화소의 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 매 프레임 별로 화소 별 검출 데이터를 생성하는 검출 데이터 생성부; 각 프레임 상에서 미리 정해진 크기를 갖는 마스크를 이동시키고, 상기 마스크의 이동에 따라 상기 마스크 내에 포함되는 화소들의 검출 데이터를 비교하여 비정상 화소의 위치를 검출하며, 각 프레임의 상기 검출된 위치에서의 비정상 화소 출현 횟수가 임계치 이상인지 여부를 판단하는 판단부; 및 각 프레임의 상기 검출된 위치에서의 비정상 화소 출현 횟수가 임계치 이상이면, 상기 비정상 화소의 입력 데이터 또는 상기 표시패널로 공급되는 전력을 조절하기 위한 제어신호를 생성하는 제어신호 생성부를 포함하는 것을 특징으로 한다.

발명의 효과

[0018] 본 발명에 따르면, 회로구성의 변경이나 별도의 추가 구성 없이도 화소 또는 표시패널의 연소를 방지할 수 있어 유기 발광 표시 장치의 제조비용 상승을 억제할 수 있다는 효과가 있다.

[0019] 또한, 본 발명에 따르면 개별 화소 별로 화소의 연소 가능성을 예측할 수 있어 유기 발광 표시 장치의 신뢰성을 높일 수 있다는 효과가 있다.

[0020] 또한, 본 발명에 따르면 각 화소 또는 표시패널의 연소 가능성을 판단하기 위해, 표시패널 외부에서 개별 화소의 문턱전압 및 이동도를 포함하는 센싱 데이터에 기초하여 각 화소 또는 표시패널에 흐르는 전류를 산출하게 되므로 각 화소에 흐르는 전류를 직접 센싱하는 방식에 비해 화소의 구성이 간단할 뿐만 아니라 각 화소의 연소 가능성 판단의 정확도를 향상시킬 수 있다는 효과가 있다.

[0021] 또한, 본 발명에 따르면 화소의 연소 가능성 판단 뿐만 아니라 화소에 구동전압을 공급하기 위한 전원 라인간의 단락, 게이트 라인간의 단락, 데이터 라인간의 단락, 표시패널 베젤부의 전극 배선 구조 및 공정 불량에 의한 라인들 간의 단락 등을 검출함으로써 입력 데이터나 전원공급을 조절하여 과전류 발생을 방지할 수 있고, 이로 인해 표시패널의 연소를 사전에 방지할 수 있다는 효과가 있다.

도면의 간단한 설명

[0022] 도 1은 일반적인 유기 발광 표시 장치의 화소 구조를 보여주는 회로도.

도 2는 시간의 경과에 따라 변화하는 구동 트랜지스터의 문턱전압 및 전류와의 관계를 보여주는 그래프.

도 3은 본 발명의 일 실시 예에 따른 유기 발광 표시 장치를 개략적으로 설명하기 위한 도면.

도 4는 본 발명의 제1 실시예에 따른 패널 구동부의 구성을 개략적으로 보여주는 도면.

도 5는 본 발명에 따른 유기 발광 표시 장치의 구성을 예시적으로 보여주는 도면.

도 6은 도 5에 도시된 화소 구조를 설명하기 위한 회로도.

도 7은 도 5에 도시된 컬럼(column) 구동부를 설명하기 위한 도면.

도 8은 도 5에 도시된 타이밍 제어부를 설명하기 위한 도면.

도 9는 본 발명에 따른 유기 발광 표시 장치의 표시 모드시 구동 파형을 예시적으로 나타내는 파형도.

도 10은 본 발명에 따른 유기 발광 표시 장치의 검출 모드시 구동 파형을 예시적으로 나타내는 파형도.

도 11은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구동 방법을 보여주는 플로우차트.

도 12는 표시패널에서 각 라인들 간의 단락으로 인해 과전류가 발생할 수 있는 단락지점을 예시적으로 보여주는 도면.

도 13은 본 발명의 제2 실시예에 따른 패널 구동부의 구성을 개략적으로 보여주는 도면.

도 14a는 아날로그-디지털 컨버터들간의 편차 발생을 보여주는 그래프.

도 14b는 아날로그-디지털 컨버터들간의 편차 보상을 보여주는 그래프.

도 15는 제2 실시예에 따라 라인결함을 검출하는 방법을 개략적으로 보여주는 그래프.

도 16은 제3 실시예에 따른 마스크의 이동을 보여주는 도면.

도 17은 제3 실시예에 따라 비정상 화소를 검출하는 방법을 개략적으로 보여주는 그래프

도 18a 내지 18d는 검출된 비정상 화소에 따른 결함 패턴을 보여주는 도면.

도 19a 내지 19c는 제3 실시예에 따라 비정상 화소를 판단하는 방법을 예시적으로 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

- [0023] 본 명세서에서 각 도면의 구성요소들에 참조번호를 부가함에 있어서 동일한 구성 요소들에 한해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 번호를 가지도록 하고 있음에 유의하여야 한다.
- [0024] 한편, 본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다.
- [0025] 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제 1", "제 2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이들 용어들에 의해 권리범위가 한정되어서는 아니 된다.
- [0026] "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.
- [0027] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미한다.
- [0028] 이하, 첨부되는 도면을 참고하여 본 발명의 실시예들에 대해 상세히 설명한다.
- [0029] 도 3은 본 발명의 일 실시 예에 따른 유기 발광 표시 장치를 개략적으로 설명하기 위한 도면이다.
- [0030] 도 3을 참조하면, 본 발명의 일 실시 예에 따른 유기 발광 표시 장치는 표시 패널(110), 패널 구동부(120), 및 구동전압 공급부(130)를 포함한다.
- [0031] 먼저, 표시패널(110)은 복수개의 화소(P)를 포함하는 것으로서, 패널 구동부(120)로부터 공급되는 데이터 전압(Vdata)에 따라 각 화소(P)의 유기 발광 다이오드(OLED)가 발광함으로써 각 화소(P)로부터 방출되는 광을 통해 소정의 컬러 영상을 표시한다. 이때, 복수개의 화소(P) 각각에 포함된 유기 발광 다이오드는 각 화소(P)에 포함된 구동 트랜지스터(미도시)로부터 출력되는 데이터 전류에 의해 발광하게 된다.
- [0032] 다음으로, 패널 구동부(120)는, 표시패널(110)을 표시모드로 구동하거나 검출모드로 구동한다. 여기서, 표시모드란 입력 데이터에 따라 각 화소(P)에 포함된 유기 발광 다이오드를 발광시킴으로써 소정의 영상이 표시되게 하는 모드를 의미하고, 검출모드란 각 화소(P)에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하는 모드를 의미한다.
- [0033] 즉, 패널 구동부(120)는 검출모드를 통해 구동 트랜지스터의 문턱전압 및 이동도를 검출하고, 이후의 표시모드에서는 검출된 문턱전압 및 이동도를 입력 데이터에 반영함으로써 구동 트랜지스터의 특성 변화가 보상된 입력 데이터에 따라 각 화소(P)에 포함된 유기 발광 다이오드가 발광되도록 한다.
- [0034] 특히, 본 발명의 제1 실시예에 따른 패널 구동부(120)는, 각 화소(P)에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 이용하여 각 화소(P)에 흐르는 전류값을 산출하고, 산출된 전류값을 이용하여 각 화소(P), 더욱 구체적으로 각 화소(P)에 포함된 유기 발광 다이오드의 연소 가능성을 판단한다.
- [0035] 패널 구동부(120)는 유기 발광 다이오드의 연소 가능성 판단 결과에 따라, 각 화소의 동작을 제어하기 위한 제

어신호를 생성하고, 생성된 제어신호에 따라 각 화소의 동작을 제어한다.

[0036] 이하, 도 4를 참조하여 본 발명의 제1 실시예에 따른 패널 구동부의 구성에 대해 보다 구체적으로 설명한다.

[0037] 도 4는 본 발명의 제1 실시예에 따른 패널 구동부의 구성을 개략적으로 보여주는 블록도이다. 도 4에서는 설명의 편의를 위해, 화소의 연소 가능성을 판단하고 그에 따라 각 화소의 동작을 제어하기 위해 필요한 구성만을 도시하였을 뿐, 패널 구동부는 도 4에 도시된 구성 이외에도 데이터 처리부나 로우 구동부와 같은 다른 일반적인 구성을 추가로 포함할 수 있을 것이다.

[0038] 도 4에 도시된 바와 같이, 본 발명의 제1 실시예에 따른 패널 구동부(120)는 검출 데이터 생성부(410), 제1 연산부(420), 제1 비교부(430), 제2 연산부(435), 제2 비교부(440), 및 제어신호 생성부(450)를 포함한다.

[0039] 먼저, 검출 데이터 생성부(410)는 표시패널(110)의 각 화소(P)에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하고, 검출된 문턱전압 및 이동도를 이용하여 검출 데이터를 생성한다.

[0040] 구체적으로, 검출 데이터 생성부(410)는, 제1 시점에서 표시패널(110)에 포함된 수평라인 별로 각 수평라인에 포함된 화소(P)의 구동 트랜지스터(DT)의 문턱전압 및 이동도를 검출한다. 일 실시예에 있어서, 제1 시점은 표시패널(110)의 초기 구동시점, 표시패널(110)의 종료시점, 또는 표시패널(110)의 구동 중 블랭크 기간을 의미할 수 있다.

[0041] 검출 데이터 생성부(410)가 구동 트랜지스터의 문턱전압 및 이동도를 검출하는 방법은 널리 알려진 기술이고, 본 발명의 핵심적인 특징은 아니므로 구체적인 설명은 생략하기로 한다.

[0042] 다음으로, 제1 연산부(420)는 검출 데이터 생성부(410)에 의해 생성된 검출 데이터를 이용하여 제1 시점에서 각 화소(P)에 흐르는 제1 전류값을 계산한다.

[0043] 일 실시예에 있어서, 제1 연산부(420)는 아래의 수학적 식 1을 이용하여 제1 시점에서 각 화소(P)에 흐르는 제1 전류값을 산출할 수 있다.

수학적 식 1

$$I = \frac{1}{2}k(V_{gs} - V_{th})^2$$

[0044]

[0045] 수학적 식 1에서, I는 각 화소(P)에 흐르는 전류, 즉 각 화소(P)에 포함된 유기 발광 다이오드에 흐르는 전류를 나타내고, k는 비례상수를 나타내며, V_{gs} 는 구동 트랜지스터의 게이트 전극과 소스전극간의 전압차를 나타내는 것으로서 구동 트랜지스터의 게이트 전극에 인가되는 데이터 전압을 의미하고, V_{th} 는 검출 데이터 생성부(410)에 의해 검출된 구동 트랜지스터의 문턱전압을 나타낸다.

[0046] 수학적 식 1에서 비례상수 k는 검출 데이터 생성부(410)에 의해 검출된 구동 트랜지스터의 이동도(Mobility), 구동 트랜지스터의 채널 폭(W)과 채널 길이(L)의 비인 " W/L ", 및 구동 트랜지스터를 구성하는 절연막의 커패시턴스(C_{ox})에 의해서 결정될 수 있다.

[0047] 이와 같이, 본 발명은 각 화소(P)에 흐르는 전류를 직접 검출하는 것이 아니라, 각 화소(P)에 포함된 구동 트랜지스터의 문턱전압과 이동도를 검출하고, 검출된 문턱전압과 이동도를 이용하여 각 화소(P)에 흐르는 전류를 연산을 통해 산출하기 때문에 전류검출 방식에 비해 회로구성이 간단할 뿐만 아니라 각 화소(P)에 흐르는 전류값의 정확도 또한 향상된다.

[0048] 다음으로, 제1 비교부(430)는 제1 전류값과 미리 정해진 제1 임계치를 비교하여 그 결과를 제2 연산부(425) 및 제어신호 생성부(450)로 제공한다.

[0049] 상술한 실시예에 있어서 제1 비교부(430)는 제1 전류값을 제1 임계치와 비교하는 것으로 설명하였지만, 변형된 실시예에 있어서 제1 비교부(430)는 제1 전류값이 제1 하한치와 제1 상한치로 구성된 제1 임계치구간 내에 포함되는지 여부를 판단할 수 있다.

[0050] 다음으로, 제2 연산부(435)는 제1 비교부(430)의 비교결과, 제1 전류값이 제1 임계치를 초과하는 것으로 판단되면, 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 각 화소(P)에 흐르는 전류값인 제2 전류값을 이

용하여 상기 제1 시점보다 이후시점인 제3 시점에서 각 화소(P)에 흐르는 전류값인 제3 전류값을 예측한다.

[0051] 일 실시예에 있어서, 제2 연산부(435)는 선형 외삽법(Linear Extrapolation)에 기초하여 제1 전류값 및 제2 전류값을 이용하여 제3 전류값을 산출할 수 있다.

[0052] 구체적으로, 제2 연산부(435)는 아래의 수학식 2를 이용하여 제3 전류값을 산출할 수 있다.

수학식 2

$$y_{k+1} = y_{k-1} + \frac{x_{k+1} - x_{k-1}}{x_k - x_{k-1}} (y_k - y_{k-1})$$

[0053]

[0054] 수학식 2에서, x_k 는 제1 시점을 나타내고, x_{k-1} 은 제2 시점을 나타내며, x_{k+1} 은 제3 시점을 나타내고, y_k 는 제1 전류값을 나타내고, y_{k-1} 은 제2 전류값을 나타내며, y_{k+1} 은 제3 전류값을 나타낸다.

[0055] 상술한 실시예에 있어서는 제1 연산부(420) 및 제2 연산부(435)가 별개의 구성인 것으로 설명하였지만, 변형된 실시예에 있어서는 제1 연산부(420) 및 제2 연산부(435)는 하나의 구성으로 구현될 수 있을 것이다.

[0056] 제2 비교부(440)는 제2 연산부(435)에 의해 산출된 제3 전류값과 미리 정해진 제2 임계치를 비교하여 그 결과를 제어신호 생성부(450)로 제공한다.

[0057] 일 실시예에 있어서, 제2 임계치는 각 화소(P)에 포함된 유기 발광 다이오드가 연소되게 하는 전류값으로 설정될 수 있고, 제1 임계치는 제2 임계치보다 작은 값으로 설정될 수 있다.

[0058] 상술한 실시예에 있어서 제2 비교부(440)는 제3 전류값을 제2 임계치와 비교하는 것으로 설명하였지만, 제2 비교부(440)는 제3 전류값이 제2 하한치와 제2 상한치로 구성된 제2 임계구간 내에 포함되는지 여부를 판단할 수 있다.

[0059] 또한, 상술한 실시예에 있어서는 제1 비교부(430) 및 제2 비교부(440)가 별개의 구성인 것으로 설명하였지만, 변형된 실시예에 있어서는 제1 비교부(430) 및 제2 비교부(440)는 하나의 구성으로 구현될 수 있을 것이다.

[0060] 다음으로, 제어신호 생성부(450)는, 제1 및 제2 비교부(430, 440)로부터 전달되는 비교결과에 따라 각 화소를 동작시키기 위한 제어신호를 생성한다.

[0061] 먼저, 제어신호 생성부(450)는 제1 비교부(430)에 의해 제1 전류값이 제1 임계치를 초과한 것으로 판단되고, 제2 비교부(440)에 의해 제3 전류값이 제2 임계치 이하인 것으로 판단되는 경우, 해당 화소에 흐르는 전류값이 제1 임계치 이하가 될 수 있도록 해당 화소의 입력 데이터 계조를 조절하기 위한 제1 제어신호를 생성한다.

[0062] 여기서, 제1 전류값이 제1 임계치를 초과하고 제3 전류값이 제2 임계치 이하라는 것은 현재시점에 측정된 전류값은 허용치를 초과하였지만 현재시점에 예측된 미래의 전류값은 허용치를 초과하지 않기 때문에, 해당 화소(P)가 연소될 가능성은 있지만 전류값을 조절함으로써 해당 화소(P)의 연소를 방지할 수 있는 것으로 예측할 수 있다.

[0063] 이러한 경우, 제어신호 생성부(450)는 생성된 제1 제어신호를 후술할 데이터처리부로 공급함으로써, 데이터 처리부가 입력 데이터의 계조를 감소시켜 해당 화소(P)에 흐르는 전류값이 제1 임계치 이하가 되도록 조절하게 한다.

[0064] 다음으로, 제어신호 생성부(450)는, 제1 비교부(430)에 의해 제1 전류값이 제1 임계치를 초과한 것으로 판단되고, 제2 비교부(440)에 의해 제3 전류값이 제2 임계치를 초과하는 것으로 판단된 경우, 표시패널(110)에 포함된 모든 화소의 동작이 정지하도록 표시패널(100)에 공급되는 전력을 차단하기 위한 제2 제어신호를 생성한다.

[0065] 여기서, 제1 전류값이 제1 임계치를 초과하고 제3 전류값이 제2 임계치를 초과한다는 것은 현재시점에 측정된

전류값 뿐만아니라 현재시점에 예측된 미래의 전류값 모두 허용치를 초과하는 것으로서, 화소(P)의 연소 가능성이 높은 것으로 예측할 수 있다.

[0066] 이러한 경우, 제어신호 생성부(450)는 생성된 제2 제어신호를 구동전압 공급부(130)로 공급하여 표시패널(110)로 구동전압 공급이 차단되게 함으로써 표시패널(110)로 공급되는 전력을 차단하거나, 외부로부터 구동전압 공급부(130)로 공급되는 전력을 원천적으로 차단하여 표시패널(110)로의 전력공급이 차단되도록 할 수 있다.

[0067] 다음으로, 제어신호 생성부(450)는, 제1 비교부(430)에 의해 제1 전류값이 제1 임계치 이하인 것으로 판단되는 경우, 검출 데이터 생성부(410)에 의해 생성된 검출 데이터를 이용하여 해당 화소의 입력 데이터를 보정하기 위한 제3 제어신호를 생성한다.

[0068] 여기서, 제1 전류값이 제1 임계치 이하라는 것은 현재시점에 측정된 전류값이 허용치를 초과하지 않는 것으로서 해당 화소(P)가 연소될 가능성이 낮은 것으로 예측할 수 있다.

[0069] 이러한 경우, 제어신호 생성부(450)는 생성된 제3 제어신호를 후술할 데이터처리부로 공급함으로써, 데이터 처리부가 검출 데이터를 이용하여 입력 데이터를 보정할 수 있도록 한다.

[0070] 이와 같이, 본 발명에 따르면, 각 화소(P)의 구동 트랜지스터의 문턱전압 및 이동도를 이용하여 산출된 각 화소(P)의 전류값을 기초로 해당 화소(P)에서 변화되는 전류값을 예측하고, 예측된 전류값에 따라 각 화소(P)의 동작을 제어함으로써 연소 가능성이 있는 화소(P)의 경우 전류값을 감소시키거나 표시패널(110)의 동작을 정지시켜 화소(P)의 연소를 미연에 방지할 수 있게 된다.

[0071] 다음으로, 구동전압 공급부(130)는 전원 라인을 통해 표시패널(110)의 각 화소(P)에 구동전압을 공급한다. 구체적으로, 구동전압 공급부(130)는 제1 전원라인을 통해 제1 전압 레벨을 갖는 구동전압을 공급하고, 제2 전원라인을 통해 제1 전압 레벨보다 낮은 제2 전압 레벨을 갖는 구동전압 또는 접지레벨을 갖는 구동전압을 공급한다.

[0072] 일 실시예에 있어서, 구동전압 공급부(130)는 상술한 패널 구동부(120)로부터 제2 제어신호가 수신되면, 표시패널(110)로 전력 공급이 차단되도록 하여 표시패널(110)의 동작이 정지되도록 함으로써, 화소(P)의 연소가 방지될 수 있도록 한다.

[0073] 이하, 도 5 내지 10을 참조하여 상술한 특징이 적용된 유기 발광 표시 장치의 구성을 예를 들어 설명하기로 한다.

[0074] 도 5는 본 발명의 일 예에 따른 유기 발광 표시 장치의 구성을 설명하기 위한 도면이고, 도 6은 도 5에 도시된 화소 구조를 설명하기 위한 회로도이다.

[0075] 표시 패널(110)은 복수개의 화소(P)를 포함한다. 복수개의 화소(P)는 서로 교차하는 복수개의 게이트 라인 그룹(G1 내지 Gm), 복수개의 데이터 라인(D1 내지 Di), 및 복수개의 데이터 라인(D1 내지 Di)에 나란한 복수개의 검출 라인(M1 내지 Mm)에 의해 정의되는 화소 영역에 형성된다.

[0076] 먼저, 복수개의 화소(P) 각각은 화소 회로(PC) 및 유기 발광 다이오드(OLED)를 포함한다. 이때 복수개의 화소(P) 각각은 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소 중 어느 하나일 수 있다. 하나의 영상을 표시하는 하나의 단위 화소는 인접한 적색 화소, 녹색 화소, 및 청색 화소를 포함하거나, 인접한 적색 화소, 녹색 화소, 청색 화소, 및 백색 화소를 포함할 수 있다.

[0077] 일 실시예에 있어서, 화소 회로(PC)는 제1 스위칭 트랜지스터(ST1), 제2 스위칭 트랜지스터(ST2), 구동 트랜지스터(DT), 및 커패시터(Cst)를 포함할 수 있다. 여기서, 트랜지스터(ST1, ST2, DT)는 N형 박막 트랜지스터(TFT)로서 a-Si TFT, poly-Si TFT, Oxide TFT, Organic TFT 등이 될 수 있다.

[0078] 제1 스위칭 트랜지스터(ST1)는 제1 게이트 라인(Ga)에 접속된 게이트 전극, 인접한 데이터 라인(Di)에 접속된 제1 전극, 및 구동 트랜지스터(DT)의 게이트 전극인 제1 노드(n1)에 접속된 제 2 전극을 포함한다. 이러한 상기 제1 스위칭 트랜지스터(ST1)는 제1 게이트 라인(Ga)에 공급되는 게이트 온 전압 레벨에 따라 데이터 라인(Di)에 공급되는 데이터 전압(Vdata)을 제1 노드(n1), 즉 구동 트랜지스터(DT)의 게이트 전극에 공급한다.

[0079] 제2 스위칭 트랜지스터(ST2)는 제2 게이트 라인(Gb)에 접속된 게이트 전극, 인접한 검출 라인(Mi)에 접속된 제1 전극, 및 구동 트랜지스터(DT)의 드레인 전극인 제2 노드(n2)에 접속된 제2 전극을 포함한다. 이러한 제2 스위

칭 트랜지스터(ST2)는 제2 게이트 라인(Gb)에 공급되는 게이트 온 전압 레벨에 따라 검출 라인(Mi)에 공급되는 기준 전압(Vref)(또는 프리차징 전압(Vpre))을 제2 노드(n2), 즉 구동 트랜지스터(DT)의 드레인 전극에 공급한다.

- [0080] 커패시터(Cst)는 구동 트랜지스터(DT)의 게이트 전극과 소스 전극, 즉 제1 및 제2 노드(n1, n2) 간에 접속되는 제1 및 제2 전극을 포함한다. 이러한 커패시터(Cst)는 제1 및 제2 노드(n1, n2) 각각에 공급되는 전압의 차 전압을 충전한 후, 충전된 전압에 따라 구동 트랜지스터(DT)를 스위칭시킨다.
- [0081] 구동 트랜지스터(DT)는 제1 스위칭 트랜지스터(ST1)의 제2 전극과 커패시터(Cst)의 제1 전극에 공통적으로 접속된 게이트 전극, 제2 스위칭 트랜지스터(ST2)의 제1 전극과 커패시터(Cst)의 제2 전극 및 유기 발광 다이오드(OLED)에 공통적으로 접속된 소스 전극, 및 제1 전원 라인(VDD)에 접속된 드레인 전극을 포함한다. 이러한 구동 트랜지스터(DT)는 커패시터(Cst)의 전압에 의해 턴-온됨으로써 제1 전원 라인(VDD)으로부터 유기 발광 다이오드(OLED)로 흐르는 전류량을 제어한다.
- [0082] 상술한 실시예에 있어서는 화소회로(PC)가 3개의 트랜지스터와 하나의 커패시터로 구성되는 것으로 설명하였지만, 화소회로(PC)를 구성하는 트랜지스터 및 커패시터의 개수는 다양하게 변형 가능할 것이다.
- [0083] 유기 발광 다이오드(OLED)는 화소 회로(PC), 즉 구동 트랜지스터(DT)로부터 공급되는 데이터 전류(Ioled)에 의해 발광하여 데이터 전류(Ioled)에 대응되는 휘도를 가지는 단색 광을 방출한다. 이를 위해, 유기 발광 다이오드(OLED)는 화소 회로(PC)의 제2 노드(n2)에 접속된 애노드 전극(미도시), 애노드 전극 상에 형성된 유기층(미도시), 및 유기층 상에 형성되어 캐소드 전원(VSS)이 공급되는 캐소드 전극(미도시)을 포함한다.
- [0084] 이때, 유기층은 정공 수송층/유기 발광층/전자 수송층의 구조 또는 정공 주입층/정공 수송층/유기 발광층/전자 수송층/전자 주입층의 구조를 가지도록 형성될 수 있다. 나아가, 상기 유기층은 유기 발광층의 발광 효율 및/또는 수명 등을 향상시키기 위한 기능층을 더 포함하여 이루어질 수 있다. 그리고, 캐소드 전극은 복수의 화소(P) 각각에 개별적으로 형성되거나, 복수의 화소(P)에 공통적으로 접속되도록 형성될 수 있다.
- [0085] 복수개의 게이트 라인 그룹(G1 내지 Gm) 각각은 표시 패널(110)의 제1 방향, 예컨대 가로 방향을 따라 나란하게 형성된다. 이때, 복수개의 게이트 라인 그룹(G1 내지 Gm) 각각은 서로 인접한 제1 및 제2 게이트 라인(Ga, Gb)으로 이루어진다. 이러한, 각 게이트 라인 그룹(G1 내지 Gm)의 제1 및 제2 게이트 라인(Ga, Gb)에는 패널 구동부(120)로부터 서로 다른 제1 및 제2 게이트 신호가 개별적으로 공급된다.
- [0086] 복수개의 데이터 라인(D1 내지 Dn) 각각은 복수의 게이트 라인 그룹(G1 내지 Gm) 각각과 교차하도록 표시 패널(110)의 제2 방향, 예컨대 세로 방향을 따라 나란하게 형성된다. 이러한 각 데이터 라인(D1 내지 Dn)에는 패널 구동부(120)로부터 데이터 전압(Vdata)이 개별적으로 공급된다.
- [0087] 일 실시예에 있어서, 복수개의 데이터 라인(D1 내지 Dn)을 통해 각 화소(P)로 공급되는 데이터 전압(Vdata)은 해당 화소(P)에 포함된 구동 트랜지스터(DT)의 특성 변화가 보상된 데이터 전압일 수 있다. 이때, 구동 트랜지스터(DT)의 특성은 구동 트랜지스터의 문턱 전압 및 구동 트랜지스터의 이동도를 포함한다.
- [0088] 복수개의 검출 라인(M1 내지 Mn) 각각은 복수개의 데이터 라인(D1 내지 Dn) 각각과 나란하게 형성된다. 이러한 각 검출 라인(M1 내지 Mn)에는 패널 구동부(120)로부터 기준 전압(Vref) 또는 프리차징 전압(Vpre)이 선택적으로 공급된다. 이때, 기준 전압(Vref)은 각 화소(P)의 데이터 충전 기간 동안 각 검출 라인(D1 내지 Dn)에 공급되며, 프리차징 전압(Vpre)은 각 화소(P)의 구동 트랜지스터(DT)의 문턱전압/이동도를 검출하는 검출 기간 중 일부 기간 동안 검출 라인(M1 내지 Mn)에 공급된다.
- [0089] 제1 전원라인(VDD)에는 구동전압 공급부(130)로부터 제1 전압 레벨을 가지는 구동 전원이 공급되고, 제2 전원라인(VSS)에는 구동전압 공급부(130)로부터 제1 전압레벨보다 낮은 제2 전압레벨을 갖는 구동전원이 공급된다.
- [0090] 다음으로, 패널 구동부(120)는 도 5에 도시된 바와 같이, 컬럼(column) 구동부(122), 로우(row) 구동부(124), 및 타이밍 제어부(126)를 포함한다.
- [0091] 컬럼(column) 구동부(122)는 복수개의 데이터 라인(D1 내지 Dn)에 연결되어 타이밍 제어부(126)의 모드 제어에 따라 표시 모드와 검출 모드로 동작한다. 이때, 표시 모드는 각 화소(P)를 데이터 충전 기간 및 발광 기간으로 구동할 수 있다. 그리고, 검출 모드는 각 화소(P)를 초기화 기간, 검출 전압 충전 기간, 및 전압 검출 기간으로 구동할 수 있다.
- [0092] 표시 모드시, 컬럼(column) 구동부(122)는 각 화소(P)의 데이터 충전 기간마다 기준 전압(Vref)을 검출 라인(M1

내지 Mn)에 공급함과 동시에 타이밍 제어부(126)로부터 공급되는 화소 데이터(DATA)를 데이터 전압(Vdata)으로 변환하여 해당 데이터 라인(D1 내지 Dn)에 공급한다.

[0093] 검출 모드시, 컬럼(column) 구동부(122)는 별도의 검출 기간마다 프리차징 전압(Vpre)을 검출 라인(M1 내지 Mn)에 공급함과 동시에 타이밍 제어부(126)로부터 공급되는 검출용 화소 데이터(DATA)를 검출용 데이터 전압(Vdata)으로 변환하여 해당 데이터 라인(D1 내지 Dn)에 공급한다. 이후, 컬럼(column) 구동부(122)는 프리차징 전압(Vpre)과 검출용 데이터 전압(Vdata)에 의해 각 화소(P)의 구동 트랜지스터(DT)에 흐르는 전류에 대응되는 전압이 각 검출 라인(M1 내지 Mn)에 충전되도록 각 검출 라인(M1 내지 Mn)을 플로팅(floating)시킨다. 이후, 컬럼(column) 구동부(122)는 각 검출 라인(M1 내지 Mn)에 충전된 전압을 검출하고, 검출된 전압을 각 화소(P)의 구동 트랜지스터(DT)의 문턱전압 및 이동도에 대응되는 검출 데이터(Dsen)로 변환하여 타이밍 제어부(126)에 제공한다.

[0094] 이러한 컬럼(column) 구동부의 구성을 도 6 및 도 7을 참조하여 구체적으로 설명한다. 도 7에 도시된 바와 같이, 컬럼(column) 구동부(122)는 데이터 전압 생성부(122a), 스위칭부(122b), 및 검출 데이터 생성부(410)를 포함한다.

[0095] 먼저, 데이터 전압 생성부(122a)는 표시 모드에 따른 데이터 제어 신호(DCS)가 입력되면 타이밍 제어부(126)로부터 공급되는 보정 데이터(DATA)를 데이터 전압(Vdata)으로 변환하여 데이터 라인(Di)에 공급한다. 또한, 데이터 전압 생성부(122a)는 검출 모드에 따른 데이터 제어 신호(DCS)가 입력되면 타이밍 제어부(126)로부터 공급되는 검출용 화소 데이터(DATA)를 검출용 데이터 전압(Vdata)으로 변환하여 데이터 라인(Di)에 공급한다.

[0096] 이를 위해, 데이터 전압 생성부(122a)는 샘플링 신호를 생성하는 쉬프트 레지스터, 샘플링 신호에 따라 입력되는 데이터(DATA)를 래치하는 래치부, 복수개의 기준 감마 전압을 이용하여 복수개의 계조 전압을 생성하는 계조 전압 생성부, 복수개의 계조 전압 중에서 래치된 데이터(DATA)에 대응되는 계조 전압을 데이터 전압(Vdata)으로 선택하여 출력하는 디지털-아날로그 변환부, 및 데이터 전압(Vdata)을 출력하는 출력부를 포함할 수 있다.

[0097] 스위칭부(122b)는 표시 모드에 따른 타이밍 제어부(126)의 제어에 따라 기준 전압(Vref)을 검출 라인(Mi)에 공급한다. 또한, 스위칭부(122b)는 검출 모드에 따른 타이밍 제어부(126)의 제어에 따라 프리차징 전압(Vpre)을 검출 라인(Mi)에 공급한 다음, 검출 라인(Mi)을 플로팅시킨 후, 검출 라인(Mi)을 검출 데이터 생성부(410)에 접속시킨다. 예를 들어, 스위칭부(122b)는 디멀티플렉서로 이루어질 수 있다.

[0098] 검출 데이터 생성부(410)는 검출 모드시 스위칭부(122b)의 스위칭에 의해 검출 라인(Mi)에 접속되면, 검출 라인(Mi)에 충전된 전압을 검출하고, 검출된 전압(Vsen)에 대응되는 디지털 형태의 검출 데이터(Dsen)를 생성하여 타이밍 제어부(126)에 제공한다.

[0099] 다시 도 5를 참조하면, 로우(row) 구동부(124)는 복수개의 게이트 라인 그룹(G1 내지 Gm)에 연결되어 타이밍 제어부(126)의 모드 제어에 따라 표시 모드와 검출 모드로 동작한다.

[0100] 표시 모드시, 로우(row) 구동부(124)는 타이밍 제어부(126)로부터 공급되는 게이트 제어 신호(GCS)에 따라 1 수평 기간마다 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)를 생성하여 게이트 라인 그룹(G1 내지 Gm)에 순차적으로 공급한다. 이때, 제1 및 제2 게이트 신호(GSa, GSb) 각각은 각 화소(P)의 데이터 충전 기간 동안 게이트 온 전압 레벨을 가지고, 각 화소(P)의 발광 기간 동안 게이트 오프 전압 레벨을 갖는다. 이러한 로우 구동부(124a)는 게이트 제어 신호(GCS)에 따라 게이트 라인 그룹(G1 내지 Gm) 각각에 공급될 제1 및 제2 게이트 신호(GSa, GSb)를 순차적으로 출력하는 쉬프트 레지스터일 수 있다.

[0101] 검출 모드시, 로우(row) 구동부(124)는 각 화소(P)의 초기화 기간 및 검출 전압 충전 기간 각각마다 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)를 생성하여 복수개의 게이트 라인 그룹(G1 내지 Gm) 각각에 공급하고, 각 화소(P)의 전압 검출 기간마다 게이트 오프 전압 레벨의 제1 게이트 신호(GSa)와 게이트 온 전압 레벨의 제2 게이트 신호(GSb)를 생성하여 복수개의 게이트 라인 그룹(G1 내지 Gm) 각각에 공급한다.

[0102] 타이밍 제어부(126)는 컬럼(column) 구동부(122)와 로우(row) 구동부(124) 각각을 표시 모드 또는 검출 모드로 동작시킨다.

[0103] 표시 모드시, 타이밍 제어부(126)는 외부로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 1 수평 기간 단위로 각 게이트 라인 그룹(G1 내지 Gm)에 접속된 각 화소(P)를 데이터 충전 기간 및 상기 발광 기간으로 구동시키기 위한 데이터 제어 신호(DCS) 및 게이트 제어 신호(GCS)를 생성하고, 이를 이용해 컬럼(column) 구동부(122)와 로우(row) 구동부(124) 각각의 구동을 표시 모드로 제어한다.

- [0104] 또한, 표시 모드시, 타이밍 제어부(126)는 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)에 기초하여 상기 입력 데이터(Idata)를 보정하여 화소 데이터(DATA)를 생성하고, 생성된 화소 데이터(DATA)를 컬럼 구동부(122)에 공급한다. 이에 따라, 각 화소(P)에 공급될 화소 데이터(DATA)는 각 화소(P)의 구동 트랜지스터(DT)의 문턱전압/이동도가 반영된 게조 값을 갖는다.
- [0105] 또한, 검출모드시, 타이밍 제어부(126)는 타이밍 동기 신호(TSS)에 기초하여, 각 화소(P)의 구동 트랜지스터(DT)의 문턱전압/이동도를 검출하기 위한 데이터 제어 신호(DCS) 및 게이트 제어 신호(GCS)를 생성하고, 이를 이용해 컬럼(column) 구동부(122)와 로우(row) 구동부(124) 각각의 구동을 검출 모드로 제어한다. 또한, 검출 모드시, 타이밍 제어부(126)는 설정된 검출용 데이터를 생성하여 컬럼(column) 구동부(122)에 공급한다.
- [0106] 타이밍 동기 신호(TSS)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 데이터 인에이블(DE), 클럭(DCLK) 등이 될 수 있다. 게이트 제어 신호(GCS)는 게이트 스타트 신호, 및 복수의 클럭 신호 등으로 이루어질 수 있으며, 데이터 제어 신호(DCS)는 데이터 스타트 신호, 데이터 쉬프트 신호, 및 데이터 출력 신호 등으로 이루어질 수 있다.
- [0107] 특히, 본 발명에 따른 타이밍 제어부(126)는 컬럼(column) 구동부(122)로부터 전달되는 검출 데이터에 기초하여 각 화소(P)에 흐르는 전류값을 산출하고, 산출된 전류값을 이용하여 각 화소(P)의 연소 가능성을 판단한다. 또한, 타이밍 제어부(126)는 각 화소(P)의 연소 가능성에 따라 각 화소(P)의 동작을 제어하기 위한 제어신호를 생성함으로써 각 화소(P)가 생성된 제어신호에 따라 동작하도록 한다.
- [0108] 이하, 도 5 및 도 8을 참조하여 본 발명에 따른 타이밍 제어부의 구성을 보다 구체적으로 설명한다. 도 8에 도시된 바와 같이, 타이밍 제어부(126)는 제1 연산부(420), 제1 비교부(430), 제2 연산부(435), 제2 비교부(440), 제어 신호 생성부(450), 제1 및 제2 저장부(M1, M2), 및 데이터 처리부(460)를 포함한다.
- [0109] 먼저, 제1 연산부(420), 제1 비교부(430), 제2 연산부(435), 및 제2 비교부(440)의 기능은 도 4에 도시된 것과 동일하므로 상세한 설명은 생략한다.
- [0110] 제어 신호 생성부(450)는 외부로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 표시 모드 또는 검출 모드에 대응되는 데이터 제어 신호(DCS)와 게이트 제어 신호(GCS)를 생성하고, 데이터 제어 신호(DCS)를 컬럼(column) 구동부(122)에 공급함과 동시에 게이트 제어 신호(GCS)를 로우(row) 구동부(124)에 공급한다.
- [0111] 특히, 본 발명에 따른 제어 신호 생성부(450)는 상술한 바와 같이, 제1 및 제2 비교부(430, 440)로부터 전달되는 비교결과에 따라 상술한 제1 내지 제3 제어신호를 추가로 생성한다.
- [0112] 먼저, 제어신호 생성부(450)는 제1 비교부(430)에 의해 제1 전류값이 제1 임계치를 초과한 것으로 판단되고, 제2 비교부(440)에 의해 제3 전류값이 제2 임계치 이하인 것으로 판단되는 경우, 해당 화소에 흐르는 전류값이 제1 임계치 이하가 될 수 있도록 해당 화소의 입력 데이터 게조를 조절하기 위한 제1 제어신호를 생성한다.
- [0113] 여기서, 제1 전류값이 제1 임계치를 초과하고 제3 전류값이 제2 임계치이하라는 것은 현재시점에 측정된 전류값은 허용치를 초과하였지만 현재시점에 예측된 미래의 전류값은 허용치를 초과하지 않기 때문에, 해당 화소(P)가 연소될 가능성은 있지만 전류값을 조절함으로써 해당 화소(P)의 연소를 방지할 수 있는 것으로 예측할 수 있다.
- [0114] 이러한 경우, 제어신호 생성부(450)는 생성된 제1 제어신호를 데이터 처리부(460)로 공급함으로써, 데이터 처리부(460)가 입력 데이터의 게조를 감소시켜 해당 화소(P)에 흐르는 전류값이 제1 임계치 이하가 되도록 조절하게 한다.
- [0115] 다음으로, 제어신호 생성부(450)는, 제1 비교부(430)에 의해 제1 전류값이 제1 임계치를 초과한 것으로 판단되고, 제2 비교부(440)에 의해 제3 전류값이 제2 임계치를 초과하는 것으로 판단된 경우, 표시패널(110)에 포함된 모든 화소의 동작이 정지하도록 표시패널(100)에 공급되는 전력을 차단하기 위한 제2 제어신호를 생성한다.
- [0116] 여기서, 제1 전류값이 제1 임계치를 초과하고 제3 전류값이 제2 임계치를 초과한다는 것은 현재시점에 측정된 전류값 뿐만아니라 현재시점에 예측된 미래의 전류값 모두 허용치를 초과하는 것으로서, 화소(P)의 연소 가능성이 높은 것으로 예측할 수 있다.
- [0117] 이러한 경우, 제어신호 생성부(450)는 생성된 제2 제어신호를 구동전압 공급부(130)로 공급하여 표시패널(110)로 구동전압 공급이 차단되게 함으로써 표시패널(110)로 공급되는 전력을 차단하거나, 외부로부터 구동전압 공급부(130)로 공급되는 전력을 원천적으로 차단하여 표시패널(110)로의 전력공급이 차단되도록 할 수 있다.
- [0118] 다음으로, 제어신호 생성부(450)는, 제1 비교부(430)에 의해 제1 전류값이 제1 임계치 이하인 것으로 판단되는

경우, 검출 데이터 생성부(410)에 의해 생성된 검출 데이터를 이용하여 해당 화소의 입력 데이터를 보정하기 위한 제3 제어신호를 생성한다.

- [0119] 여기서, 제1 전류값이 제1 임계치 이하라는 것은 현재시점에 측정된 전류값이 허용치를 초과하지 않는 것으로서 해당 화소(P)가 연소될 가능성이 낮은 것으로 예측할 수 있다.
- [0120] 이러한 경우, 제어신호 생성부(450)는 생성된 제3 제어신호를 데이터 처리부(460)로 공급함으로써, 데이터 처리부(460)가 검출 데이터를 이용하여 입력 데이터를 보정할 수 있도록 한다.
- [0121] 제1 저장부(M1)에는 표시 패널(110)의 화소(P) 각각에 대한 보상 데이터(Cdata)가 화소 배치 구조에 대응되도록 맵핑되어 있다. 이러한 보상 데이터(Cdata)는 광학 휘도 측정 장치에 의한 광학 휘도 측정 방법에 의해 생성되는 것으로, 본 발명에 따른 표시 패널(110)의 각 화소(P)에 동일한 테스트 패턴을 표시하여 각 화소(P)의 휘도를 측정하고, 측정된 각 화소(P)의 휘도 값과 테스트 패턴에 따른 기준 휘도 값의 편차를 보상하기 위해 설정된 화소별 보상 값이 될 수 있다. 이때, 제1 저장부(M1)에 저장된 보상 데이터(Cdata)는 갱신되지 않는 것이 바람직하다.
- [0122] 제2 저장부(M2)에는 본 발명의 검출 모드에 따라 컬럼(column) 구동부(122)에 의해 검출된 화소(P) 각각에 대한 초기 검출 데이터(Dsen')가 화소 배치 구조에 대응되도록 맵핑되어 있다. 초기 검출 데이터(Dsen')는 표시 패널(110)의 출하 시점(또는 초기 구동시점)에 전술한 검출 모드의 수행을 통해 검출된 표시 패널(110)의 모든 화소(P)에 대한 구동 트랜지스터(DT)의 특성에 대응되는 전압 값이 될 수 있다.
- [0123] 데이터 처리부(460)는 제어신호 생성부(450)로부터 제1 제어신호가 수신되면, 해당 화소에 대한 입력 데이터(Idata)의 계조를 감소시킴으로써 입력 데이터를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 컬럼(column) 구동부(122)에 공급한다. 이때, 데이터 처리부(460)는 해당 화소(P)에 흐르는 전류값이 제1 임계치 이하가 될 수 있도록 해당 화소(P)에 흐르는 입력 데이터의 계조를 감소시킬 수 있다.
- [0124] 또한, 데이터 처리부(460)는 제어신호 생성부(450)로부터 제3 제어신호가 수신되면, 일반적인 표시모드에서의 동작과 동일하게 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)를 이용하여 외부로부터 입력되는 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 컬럼(column) 구동부(122)에 공급한다.
- [0125] 일 실시예에 있어서, 데이터 처리부(460)는, 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)와 제2 저장부(M2)에 저장된 각 화소(P)의 초기 검출 데이터(Dsen')를 비교하여 그 편차가 기준 편차 범위 이내일 경우, 제1 저장부(M1)에 저장된 각 화소의 보상 데이터(Cdata)에 기초하여 외부로부터 입력되는 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 컬럼(column) 구동부(122)에 공급한다.
- [0126] 반면에, 데이터 처리부(460)는 각 화소(P)의 검출 데이터(Dsen)와 초기 검출 데이터(Dsen')의 편차가 기준 편차 범위를 초과할 경우, 각 화소(P)의 검출 데이터(Dsen)와 초기 검출 데이터(Dsen')의 편차와 각 화소의 보상 데이터(Cdata)에 기초하여 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성하고, 생성된 보정 데이터(DATA)를 컬럼(column) 구동부(122)에 공급한다.
- [0127] 이와 같은, 데이터 처리부(460)는 검출 데이터(Dsen)에 기초하여 각 화소(P)의 구동 트랜지스터(DT)의 문턱전압/이동도 변화에 따른 전류 변화량을 추측하여 보상 값을 결정하고, 보상 값에 따라 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성한다. 따라서, 각 화소(P)의 유기 발광 다이오드(OLED)는 보정 데이터(DATA)에 따라 구동 트랜지스터(DT)의 문턱전압/이동도 변화가 보상된 데이터 전압(Vdata)에 의해 최초 입력 데이터(Idata)에 대응되는 휘도로 발광하게 된다.
- [0128] 다시 도 5를 참조하면, 구동전압 공급부(130)는 제1 전원라인(VDD)을 통해 제1 전압 레벨을 갖는 구동전압을 공급하고, 제2 전원라인(VSS)을 통해 제1 전압 레벨보다 낮은 제2 전압 레벨을 갖는 구동전압 또는 접지레벨을 갖는 구동전압을 공급한다.
- [0129] 일 실시예에 있어서, 구동전압 공급부(130)는 상술한 제어신호 생성부(450)으로부터 제2 제어신호가 수신되면, 표시패널(110)로 전력 공급이 차단되도록 하여 표시패널(110)의 동작이 정지되도록 함으로써, 화소(P)의 연소가 방지될 수 있도록 한다.

- [0130] 이하, 도 9 및 도 10을 참조하여 표시모드에 따른 유기발광장치의 동작과 검출모드에 따른 유기발광장치의 동작에 대해 간략히 설명한다.
- [0131] 도 9는 상술한 유기 발광 표시 장치의 표시 모드시 구동 파형의 일 예를 나타내는 파형도이다. 도 9를 도 5 및 도 6과 결부하여 도 6에 도시된 한 화소(P)에 대한 표시 모드의 동작을 설명하면 다음과 같다.
- [0132] 먼저, 전술한 타이밍 제어부(126)는 컬럼(column) 구동부(122)로부터 제공된 각 화소(P)의 검출 데이터(Dsen)에 기초하여 입력 데이터(Idata)를 보정하여 보정 데이터(DATA)를 생성한다. 그리고, 타이밍 제어부(126)는 컬럼(column) 구동부(122)와 로우(row) 구동부(124) 각각의 구동 타이밍을 제어하여 화소(P)를 데이터 충전 기간(t1) 및 발광 기간(t2)으로 구동한다.
- [0133] 데이터 충전 기간(t1)에서는, 전술한 로우(row) 구동부(124)에 의해 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)가 제1 및 제2 게이트 라인(Ga, Gb) 각각에 공급되고, 전술한 컬럼(column) 구동부(122)에 의해 보정 데이터(DATA)로부터 변환된 데이터 전압(Vdata)이 데이터 라인(Di)에 공급됨과 동시에 기준 전압(Vref)이 검출 라인(Mi)에 공급된다.
- [0134] 이에 따라, 각 화소(P)의 제1 및 제2 스위칭 트랜지스터(ST1, ST2) 각각이 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)에 의해 턴-온됨으로써 제1 노드(n1)에는 데이터 전압(Vdata)이 공급되고, 제2 노드(n2)의 전압은 기준 전압(Vref)으로 초기화된다. 따라서, 제1 노드(n1)와 제2 노드(n2)에 접속된 커패시터(Cst)는 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)으로 충전된다.
- [0135] 이어서, 발광 기간(t2)에서는, 로우(row) 구동부(124)에 의해 게이트 오프 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)가 제1 및 제2 게이트 라인(Ga, Gb) 각각에 공급된다. 이에 따라, 발광 기간(t2)에서는 각 화소(P)의 제1 및 제2 스위칭 트랜지스터(ST1, ST2) 각각이 게이트 오프 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)에 의해 턴-오프됨으로써 구동 트랜지스터(DT)가 커패시터(Cst)에 저장된 전압에 의해 턴-온된다.
- [0136] 따라서, 턴-온된 구동 트랜지스터(DT)는, 데이터 전압(Vdata)과 기준 전압(Vref)의 차 전압(Vdata-Vref)에 의해 결정되는 데이터 전류(Ioled)를 유기 발광 다이오드(OLED)에 공급함으로써 유기 발광 다이오드(OLED)가 구동 전원 라인(PL)으로부터 캐소드 전극으로 흐르는 데이터 전류(Ioled)에 비례하여 발광되도록 한다. 즉, 발광 기간(t2)에서, 제1 및 제2 스위칭 트랜지스터(ST1, ST2)가 턴-오프되면, 구동 트랜지스터(DT)에 전류가 흐르고, 이 전류에 비례하여 유기 발광 다이오드(OLED)가 발광을 시작하면서 제2 노드(n2)의 전압 상승하게 되며, 커패시터(Cst)에 의해 제2 노드(n2)의 전압 상승만큼 제1 노드(n1)의 전압이 상승함으로써 커패시터(Cst)의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압(Vgs)이 지속적으로 유지되어 유기 발광 다이오드(OLED)가 다음 데이터 충전 기간(t1)까지 발광을 지속하게 된다.
- [0137] 따라서, 본 발명의 일 예에 따른 유기 발광 표시 장치는 표시 모드시 화소(P)의 구동 트랜지스터(DT)의 특성에 대응되는 검출 데이터(Dsen)가 반영된 보정 데이터(DATA)에 따라 화소(P)를 구동함으로써 화소(P)의 구동 트랜지스터(DT)의 특성 변화의 편차를 주기적 또는 실시간으로 보상할 수 있다.
- [0138] 도 10은 상술한 유기 발광 표시 장치의 검출 모드시 구동 파형의 일 예를 나타내는 파형도이다. 도 10을 도 5 및 도 6과 결부하여 도 6에 도시된 한 화소(P)에 대한 검출 모드의 동작을 설명하면 다음과 같다.
- [0139] 먼저, 타이밍 제어부(126)는 전술한 컬럼(column) 구동부(122)와 로우(row) 구동부(124) 각각의 구동 타이밍을 제어하여 화소(P)를 초기화 기간(t1), 검출 전압 충전 기간(t2), 및 전압 검출 기간(t3)으로 구동한다.
- [0140] 초기화 기간(t1)에서는, 로우(row) 구동부(124)에 의해 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)가 제1 및 제2 게이트 라인(Ga, Gb)에 공급되고, 컬럼(column) 구동부(122)에 의해 검출용 화소 데이터(DATA)로부터 변환된 검출용 데이터 전압(Vdata)이 데이터 라인(Di)에 공급됨과 동시에 프리차징 전압(Vpre)이 검출 라인(Mi)에 공급된다.
- [0141] 이에 따라, 각 화소(P)의 제1 및 제2 스위칭 트랜지스터(ST1, ST2) 각각이 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)에 의해 턴-온됨으로써 제1 노드(n1)에는 데이터 전압(Vdata)이 공급되고, 제2 노드(n2)의 전압은 프리차징 전압(Vpre)으로 초기화됨으로써 커패시터(Cst)에는 데이터 전압(Vdata)과 프리차징 전압(Vpre)의 차 전압(Vdata-Vpre)이 충전된다.
- [0142] 이어서, 검출 전압 충전 기간(t2)에서는, 로우(row) 구동부(124)에 따라 게이트 온 전압 레벨의 제1 및 제2 게이트 신호(GSa, GSb)가 제1 및 제2 게이트 라인(Ga, Gb)에 공급되고, 컬럼(column) 구동부(122)의 구동에 의해 검출용 데이터 전압(Vdata)이 데이터 라인(Di)에 계속 공급됨과 동시에 검출 라인(Mi)이 플로팅된다. 이에 따

라, 검출 전압 충전 기간(t_2)에서는, 검출용 데이터 전압(V_{data})에 의해 구동 트랜지스터(DT)가 턴-온되고, 턴-온된 구동 트랜지스터(DT)에 흐르는 전류에 대응되는 전압이 플로팅 상태의 검출 라인(M_i)에 충전된다. 이때, 검출 라인(M_i)에는 구동 트랜지스터(DT)의 특성 중 하나인 문턱 전압에 대응되는 전압이 충전된다.

[0143] 이어서, 전압 검출 기간(t_3)에서는, 로우(row) 구동부(124)에 의해 게이트 오프 전압 레벨의 제1 게이트 신호(GS_a)가 제1 게이트 라인(G_a)에 공급됨과 동시에 게이트 온 전압 레벨의 제2 게이트 신호(GS_b)가 제2 게이트 라인(G_b)에 공급되고, 플로팅된 검출 라인(M_i)이 컬럼(column) 구동부(122)에 다시 접속된다. 이에 따라, 전압 검출 기간(t_3) 동안, 컬럼(column) 구동부(122)는 접속된 검출 라인(M_i)에 충전된 전압을 검출하고, 검출된 전압, 즉 구동 트랜지스터(DT)의 문턱 전압에 대응되는 전압을 검출 데이터(D_{sen})로 변환하여 타이밍 제어부(126)에 제공한다.

[0144] 한편, 타이밍 제어부(126)는 검출 모드를 통해 각 화소(P)의 구동 트랜지스터(DT)의 문턱 전압을 검출한 후, 각 화소(P)의 구동 트랜지스터(DT)의 이동도를 검출하기 위해 검출 모드를 재수행할 수 있다. 이 경우, 타이밍 제어부(126)는 전술한 검출 모드를 동일하게 수행하되, 각 화소(P)의 제1 스위칭 트랜지스터(ST1)가 초기화 기간(t_1) 동안에만 턴-온되고 검출용 데이터 전압(V_{data})이 초기화 기간(t_1) 동안에만 공급되도록 컬럼(column) 구동부(122)와 로우(row) 구동부(124) 각각을 제어한다.

[0145] 이에 따라, 검출 모드의 재수행시, 검출 전압 충전 기간(t_2)에서는 제1 스위칭 트랜지스터(ST1)의 턴-오프로 인해 구동 트랜지스터(DT)의 게이트-소스 전압이 모두 상승됨에 따라 커패시터(C_{st})의 전압에 의해 구동 트랜지스터(DT)의 게이트-소스 전압이 유지되어 구동 트랜지스터(DT)의 흐르는 전류에 대응되는 전압, 즉 구동 트랜지스터(DT)의 이동도에 대응되는 전압이 플로팅된 검출 라인(M_i)에 충전된다. 그리고, 검출 모드의 재수행시, 컬럼(column) 구동부(122)는 검출 라인(M_i)에 충전된 전압, 즉 구동 트랜지스터(DT)의 이동도에 대응되는 전압을 검출하고, 검출된 전압을 검출 데이터(D_{sen})로 변환하여 타이밍 제어부(126)에 제공한다.

[0146] 이하, 도 11을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 동작방법을 설명한다.

[0147] 도 11은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 동작 방법을 보여주는 플로우차트이다. 도 11에 도시된 유기 발광 표시 장치의 동작방법은 상술한 패널 구동부에 의해 수행될 수 있다.

[0148] 먼저, 패널 구동부는, 제1 시점에서 표시패널의 각 화소에 포함된 구동 트랜지스터의 문턱전압 및 이동도를 검출하여 검출 데이터를 생성한다(S1100).

[0149] 이후, 패널 구동부는, S1100에서 생성된 검출 데이터를 이용하여 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출한다(S1110).

[0150] 일 실시예에 있어서, 패널 구동부는 상술한 수학적 식 1을 이용하여 제1 시점에서 각 화소에 흐르는 제1 전류값을 산출할 수 있다.

[0151] 다음으로, 패널 구동부는, 제1 전류값과 제1 임계치를 비교한다(S1120). 비교결과, 제1 전류값이 제1 임계치를 초과하면 패널 구동부는 상기 제1 전류값 및 상기 제1 시점보다 이전시점인 제2 시점에서 산출된 제2 전류값을 이용하여 상기 제1 시점보다 이후시점인 제3 시점에서의 제3 전류값을 예측한다(S1130).

[0152] 일 실시예에 있어서, 패널 구동부는 선형 외삽법에 기초하여 제1 및 제2 전류값을 이용하여 제3 전류값을 산출할 수 있다. 구체적으로 패널 구동부는 상술한 수학적 식 2를 이용하여 제3 전류값을 산출할 수 있다.

[0153] 이후, 패널 구동부는, 제3 전류값과 제2 임계치를 비교한다(S1140). 여기서, 제2 임계치는 제1 임계치보다 큰 값으로서 화소가 연소되게 하는 전류값일 수 있다.

[0154] S1140의 비교결과, 제3 전류값이 제2 임계치 이하이면 화소의 연소 가능성은 있지만 각 화소의 전류값을 조절함으로써 화소의 연소를 방지할 수 있는 상태인 것으로 판단하여, 해당 화소의 입력 데이터 계조를 조절하기 위한 제1 제어신호를 생성한다(S1150). 일 실시예에 있어서, 패널 구동부는 해당 화소에 흐르는 전류값이 제1 임계치 이하가 되도록 해당 화소의 입력 데이터 계조를 조절하기 위한 제1 제어신호를 생성할 수 있다.

[0155] 이후, 생성된 제1 제어신호에 따라 해당 화소의 입력 데이터 계조를 조절하여 출력한다(S1160).

[0156] 한편, S1140의 비교결과, 제3 전류값이 제2 임계치를 초과하면 화소의 연소 가능성이 높은 것으로 판단하여 표시패널의 동작이 정지되도록 표시패널에 공급되는 전력을 차단하기 위한 제2 제어신호를 생성한다(S1170). 이

후, 생성된 제2 제어신호를 구동전압 공급부로 제공함으로써(S1180), 구동전압 공급부는 표시패널로 공급되는 전력을 차단하여 표시패널의 동작을 정지시킨다(S1190).

[0157] 한편, S1120의 비교결과, 제1 전류값이 제1 임계치 이하이면, 화소의 연소 가능성이 낮은 것으로 판단하여 일반적인 표시모드에 따라 해당 화소의 입력 데이터를 검출 데이터를 이용하여 보정하기 위한 제3 제어신호를 생성하고(S1200), 생성된 제3 제어신호에 따라 해당 화소의 입력 데이터를 검출 데이터를 이용하여 보정하여 출력한다(S1210).

[0158] 상술한 실시예에 있어서는, 구동 트랜지스터의 문턱전압 및 이동도를 기초로 산출되는 전류값에 기초하여 각 화소의 연소 가능성을 판단하여 화소에 과전류가 흐르게 되는 것을 방지하는 것으로 설명하였다. 하지만, 변형된 실시예에 있어서는 화소 뿐만 아니라 표시패널의 연소 가능성을 판단하여 표시패널에 과전류가 흐르게 되는 것을 방지할 수도 있다.

[0159] 구체적으로, 유기 발광 표시 장치의 경우, 전류 구동 방식을 이용하기 때문에 공정 및 구조상의 문제로 인해 도 12에 도시된 바와 같이 표시패널(1200)의 발광영역 내에서 화소에 구동전압을 공급하는 전원 라인(VDD, VSS)들 간의 단락(1210), 표시패널(1200)의 하단 베젤부에서 데이터 라인(또는 기준 전압(Vref) 공급 라인)과 전원 라인(VDD, VSS)간의 단락(1220), 표시패널(1200)의 측면 베젤부에서 컬럼 구동부에 전원을 공급하기 위한 전원 라인(VGH, VGL)과 게이트 라인간의 단락(1230), 및 표시패널(1200)의 상단 베젤부에서 발광영역(1210)과 전원 라인(VDD, VSS)간의 단락(1240)이 발생할 수 있는데, 본 발명의 경우 상술한 각 화소의 연소 가능성 판단방법과 동일한 방법을 이용하여 상술한 각 단락 지점(1210~1250)에서의 단락으로 인한 과전류 발생 여부를 판단할 수도 있을 것이다.

[0160] 한편, 상술한 제1 실시예에 있어서는 패널 구동부(120)가 각 화소(P)에 포함된 구동 트랜지스터의 문턱전압 및 이동도(이하, '구동 트랜지스터의 특성'이라 함)를 이용하여 각 화소(P)에 흐르는 전류값을 산출하고, 산출된 전류값을 이용하여 각 화소(P), 더욱 구체적으로 각 화소(P)에 포함된 유기 발광 다이오드의 연소 가능성을 판단하는 것으로 설명하였다.

[0161] 하지만, 제2 실시예에 있어서 패널 구동부(120)는 각 화소 별 검출 데이터를 이용하여 표시패널에 라인 결함이 존재하는지 여부를 검출하고, 라인 결함이 검출되면 입력 데이터 또는 전원 공급의 제어를 통해 과전류 발생을 억제함으로써 표시패널의 연소를 방지할 수도 있다.

[0162] 이하, 이러한 제2 실시예에 따른 패널 구동부(120)의 구성을 도 13을 참조하여 보다 구체적으로 설명한다. 이하의 설명에서는 제1 실시예와 중복되는 구성요소에 대한 설명이나 각 구성요소의 기능들 중 동일한 기능에 대한 설명은 생략하기로 한다.

[0163] 도 13은 본 발명의 제2 실시예에 따른 패널 구동부의 구성을 개략적으로 보여주는 블록도이다. 도 13에서는 설명의 편의를 위해, 라인결함의 검출을 판단하고 그에 따라 각 화소의 동작을 제어하기 위해 필요한 구성만을 도시하였을 뿐, 패널 구동부는 도 13에 도시된 구성 이외에도 데이터 처리부나 로우 구동부와 같은 다른 일반적인 구성을 추가로 포함할 수 있을 것이다.

[0164] 도 13에 도시된 바와 같이, 본 발명의 제2 실시예에 따른 패널 구동부(1300)는 검출 데이터 생성부(1310), 판단부(1320), 및 제어신호 생성부(1330)를 포함하고, 편차 보상부(1340)를 더 포함할 수 있다.

[0165] 먼저, 검출 데이터 생성부(1310)는 표시패널(110)에 포함된 복수개의 수평라인들 중 미리 정해진 개수의 수평라인에 포함된 화소(P)의 구동 트랜지스터(DT)의 특성을 검출하여 각 화소 별 검출 데이터를 생성한다.

[0166] 검출 데이터 생성부(1310)가 표시패널(110)에 포함된 모든 수평라인이 아니라 일부 수평라인에 포함된 화소의 구동 트랜지스터의 특성을 검출하는 것은 모든 수평라인에 포함된 화소의 구동 트랜지스터의 특성을 검출하기 위해서는 상당히 많은 시간이 소요될 수 있기 때문이다. 하지만, 구동 트랜지스터의 특성 검출속도가 빨라진다면 검출 데이터 생성부(1310)는 모든 수평라인에 포함된 화소의 구동 트랜지스터의 특성을 검출할 수도 있을 것이다.

[0167] 일 실시예에 있어서, 이러한 검출 데이터 생성부(1310)는 구동 트랜지스터의 특성을 검출하기 위한 검출라인에 충전된 전압을 센싱하고, 센싱된 전압을 디지털로 변환함으로써 검출 데이터를 생성하는 아날로그-디지털 컨버터(Analog-Digital Converter: ADC)를 포함할 수 있다. 보다 구체적으로, 아날로그-디지털 컨버터는 미리 정해진 검출 모드시 도 7에 도시된 바와 같은 스위칭부(122b)의 스위칭에 의해 검출라인(Mi)에 접속되어 검출 라인

(Mi)에 충전된 전압을 검출하고, 검출된 전압(Vsen)을 디지털로 변환하여 출력함으로써 디지털 형태의 검출 데이터(Dsen)를 생성하게 된다.

[0168] 이때, 검출 데이터 생성부(1310)는 도 13에 도시된 바와 같이, 복수개의 아날로그-디지털 컨버터를 포함할 수 있는데, 이러한 경우 아날로그-디지털 컨버터는 컬럼 구동 집적 회로의 제조 공정에 의해 데이터 구동 집적 회로 간의 공정 편차에 따라 아날로그-디지털 컨버터에서 출력되는 출력 데이터의 편차는 물론, 도 14a에 도시된 바와 같이 컬럼 구동 집적 회로 내의 아날로그-디지털 컨버터 간에서도 편차가 발생할 수 있다.

[0169] 따라서, 본 발명의 제2 실시예에 따른 패널 구동부(120)는 이러한 아날로그-디지털 컨버터간의 편차를 보상하기 위한 편차 보상부(1340)를 더 포함할 수 있다.

[0170] 일 실시예에 있어서, 편차 보상부(1340)는 복수개의 아날로그-디지털 컨버터 각각으로부터 공급되는 검출 데이터(Dsen)에 동일한 계인 오차 및 오프셋 오차를 적용함으로써 아날로그-디지털 컨버터들간의 편차를 보상할 수 있다. 이때, 편차 보상부(1340)는, 미리 정해진 테스트 전압의 인가에 따라 검출되는 측정 데이터에 기초한 최소 자승법을 이용하여 측정 데이터의 산포도에 따라 X와 Y 사이에 존재하는 표본 회귀선에서 계인 오차 및 오프셋 오차를 산출할 수 있다.

[0171] 구체적으로, 상기 테스트 전압의 전압 레벨에 따른 측정 데이터에 따른 표본 회귀선이 "y=ax+b"라면, 오차의 제곱의 합은, 아래의 수학식 3과 같다.

수학식 3

$$f = \sum_{i=1}^n (ax + b - yi)^2$$

[0172]

[0173] 이때, 편차 보상부(1340)는, 하기의 수학식 4와 같이, 상기 수학식 3의 함수의 a, b에 대한 편미분값이 0인 a, b를 구함으로써 계인 오차 및 오프셋 오차를 산출한다.

수학식 4

$$f_a = \sum_{i=1}^n (2ax_i^2 + 2bx_i - 2x_i y_i), f_b = \sum_{i=1}^n (2ax_i + 2b - 2y_i)$$

$$f_a = f_b = 0$$

$$\left(\sum_{i=1}^n x_i^2 \right) a + \left(\sum_{i=1}^n x_i \right) b = \sum_{i=1}^n x_i y_i$$

$$\left(\sum_{i=1}^n x_i \right) a + \sum_{i=1}^n b = \sum_{i=1}^n y_i$$

$$\begin{pmatrix} \sum_{i=1}^n x_i^2 & \sum_{i=1}^n x_i \\ \sum_{i=1}^n x_i & n \end{pmatrix} \begin{pmatrix} a \\ b \end{pmatrix} = \begin{pmatrix} \sum_{i=1}^n x_i y_i \\ \sum_{i=1}^n y_i \end{pmatrix}$$

[0174]

[0175] 이때, 편차 보상부(1340)는 상기 테스트 전압의 전압 레벨에 따라 반복적으로 측정된 측정 데이터를 평균화하여, 상기 수학식 3의 함수의 종속 변수 yi에 대입함으로써 상기 테스트 전압의 전압 레벨에 따라 간헐적으로 발생하는 측정 데이터의 오류 값을 보정하게 된다. 즉, 상기 편차 보상부(1340)는 가산되는 측정 데이터와 이전 측정 데이터를 비교하여 정상 범위를 넘어서면 해당 측정 데이터 값에 평균 측정 데이터 값을 가산하고, 정상 범위일 때는 가산되는 측정 데이터와 이전 측정 데이터를 가산하게 된다.

- [0176] 한편, 아날로그-디지털 컨버터 자체의 게인 오차 및 오프셋 오차로 인한 선형성 문제로 단일 게인 오차 및 오프셋 오차의 보정 값은 이상적으로 보정되어야 할 측정 데이터 값에 왜곡을 줄 수 있다. 이러한 왜곡을 방지하기 위해, 상기 편차 보상부(1340)는, 테스트 전압의 전압 레벨에 따른 측정 데이터의 선형성이 유지되는 구간으로 분할하여 구간별로 게인 오차 및 오프셋 오차를 연산하여 보정한다. 이와 같이, 상기 구간별로 게인 오차 및 오프셋 오차를 연산하여 보정하게 되면, 보정된 측정 데이터 값은 오차가 감소되어 이상적인 그래프로 근사화되게 된다.
- [0177] 상술한 바와 같은 방법을 통해 편차 보상부(1340)는 도 14b에 도시된 바와 같이 아날로그-디지털 컨버터의 출력 편차가 보상된다.
- [0178] 다시 도 13을 참조하면, 판단부(1320)는 각 화소 별 검출 데이터가 해당 화소를 포함하는 라인 별로 누적되어 저장되어 있는 메모리(미도시)로부터 각 라인 별로 누적되어 저장된 결과값을 독출하고, 독출된 결과값이 미리 정해진 범위를 벗어나는지 여부를 판단함으로써 표시패널의 라인결함(Line Defect)을 검출한다.
- [0179] 일 실시예에 있어서, 각 화소 별 검출 데이터는 각 화소가 포함되어 있는 수직라인 별로 누적되어 저장되어 있을 수 있다. 이러한 실시예에 따르는 경우 판단부(1320)는 각 화소 별 검출 데이터가 수직라인 별로 누적되어 저장되어 있는 결과값을 이용하여 표시패널에서 수직라인의 결함이 있는지 여부를 검출하게 된다.
- [0180] 다른 실시예에 있어서, 각 화소 별 검출 데이터는 각 화소가 포함되어 있는 수평라인 별로 누적되어 저장되어 있을 수 있다. 이러한 실시예에 따르는 경우 판단부(1320)는 각 화소 별 검출 데이터가 수평라인 별로 누적되어 저장되어 있는 결과값을 이용하여 표시패널에서 수평라인의 결함이 있는지 여부를 검출하게 된다.
- [0181] 이하에서는 설명의 편의를 위해, 판단부(1320)가 수직라인의 결함여부를 판단하는 것을 기준으로 판단부(1320)의 기능을 설명하기로 한다.
- [0182] 판단부(1320)는 메모리로부터 각 수직라인 별로 화소 별 검출 데이터를 누적한 결과값을 독출하고, 독출된 결과값이 미리 정해진 범위 내에 포함되는지 여부를 판단한다.
- [0183] 판단결과, 독출된 결과값이 미리 정해진 범위의 상한값을 초과하는 수직라인이 존재하면, 판단부(1320)는 해당 수직라인이 단락(Short)된 것으로 판단한다. 또한, 판단결과 독출된 결과값이 미리 정해진 범위의 하한값 미만인 수직라인이 존재하면, 판단부(1320)는 해당 수직라인이 개방(Open)된 것으로 판단한다. 이는 수직라인이 단락된 경우 검출 데이터가 포화되어 높게 나타날 것이고 수직라인이 개방된 경우 검출 데이터가 0에 가까운 값으로 나타날 것이기 때문이다.
- [0184] 즉, 판단부(1320)는 도 15에 도시된 바와 같이, 독출된 결과값이 미리 정해진 범위(R)의 상한치(Max)를 초과하는 수직라인(L1)이 존재하면, 해당 수직라인(L1)은 단락된 것으로 판단한다. 또한, 판단부(1320)는 도 15에 도시된 바와 같이, 독출된 결과값이 미리 정해진 범위(R)의 하한치(Min) 미만인 수직라인(L2)이 존재하면, 해당 수직라인(L2)은 개방된 것으로 판단한다.
- [0185] 일 실시예에 있어서, 판단부(1320)는 미리 정해진 범위를 설정함에 있어서, 독출된 각 라인 별 결과값들의 평균값을 중심값으로 설정한 후, 상기 중심값에 아날로그-디지털 컨버터의 해상도와 검출대상이 된 수평라인의 개수를 이용하여 산출된 산출값을 가산한 값을 상한치로 하며, 상기 중심값에서 상기 산출값을 감산한 값을 하한치로 설정할 수 있다.
- [0186] 이때, 판단부(1320)는 중심값에 가감될 산출값을 산출함에 있어서, 아날로그-디지털 컨버터의 해상도에 미리 정해진 비례상수(예컨대, 0.25)와 검출대상이 된 수평라인의 개수를 승산함으로써 산출값을 산출할 수 있다.
- [0187] 다시 도 13을 참조하면, 제어신호 생성부(1330)는 판단부(1320)에 의해 결함이 있는 라인이 검출되면, 결함이 있는 라인에 포함된 화소의 입력 데이터 또는 표시패널(110)로 공급되는 전력을 조절하기 위한 제어신호를 생성한다.
- [0188] 구체적으로, 제어신호 생성부(1330)는 판단부(1320)에 의해 결함이 있는 라인이 검출되면, 결함이 있는 라인에 포함된 각 화소의 입력 데이터 계조가 0이 되도록 하기 위한 제1 제어신호를 생성함으로써, 결함이 발생된 라인을 통해 영상이 출력되지 않도록 한다.
- [0189] 다른 실시예에 있어서, 제어신호 생성부(1330)는, 판단부(1320)에 의해 결함이 있는 라인이 검출되면, 표시패널(110)에 포함된 모든 화소의 동작이 정지하도록 표시패널(100)에 공급되는 전력을 차단하기 위한 제2 제어신호를 생성한다.

- [0190] 이러한 경우, 제어신호 생성부(1330)는 생성된 제2 제어신호를 구동전압 공급부(130)로 공급하여 표시패널(110)로 구동전압 공급이 차단되게 함으로써 표시패널(110)로 공급되는 전력을 차단하거나, 외부로부터 구동전압 공급부(130)로 공급되는 전력을 원천적으로 차단하여 표시패널(110)로의 전력공급이 차단되도록 할 수 있다.
- [0191] 이와 같이, 본 발명에 따르면, 각 화소(P)의 구동 트랜지스터의 문턱전압 및이동도를 이용하여 표시패널(110)에 포함된 라인들의 결함여부를 판단하고, 결함이 발생된 라인이 존재하는 경우 해당 라인에 포함된 화소의 입력 데이터를 조절하거나 표시패널(110)로의 전원공급을 차단함으로써 라인결함으로 인한 과전류 발생을 미연에 차단하고, 이로 인해 표시패널(110)의 연소를 방지할 수 있게 된다.
- [0192] 상술한 제2 실시예에 있어서는 패널 구동부(1300)가 각 화소 별 검출 데이터를 라인 별로 누적한 결과값을 이용하여 표시패널에 라인 결함이 존재하는지 여부를 검출하고, 라인 결함이 검출되면 입력 데이터 또는 전원 공급의 제어를 통해 과전류 발생을 억제함으로써 표시패널의 연소를 방지하는 것으로 설명하였다.
- [0193] 하지만, 제3 실시예에 있어서, 패널 구동부(1300)는 제2 실시예와는 다른 방법을 이용하여 표시패널에서 발생할 수 있는 다양한 형태의 결함을 검출하고, 결함이 검출되면 입력 데이터 또는 전원 공급의 제어를 통해 과전류 발생을 억제함으로써 표시패널의 연소를 방지할 수도 있다.
- [0194] 이하, 이러한 제3 실시예에 따른 패널 구동부(1300)의 구성에 대해 보다 구체적으로 설명한다. 제3 실시예에 따른 패널 구동부(1300)는 제2 실시예에 따른 패널 구동부(120)와 동일한 구성요소들로 구성되고 그 기능만이 상이하기 때문에 이하에서는 도 12를 참조하여 제3 실시예에 따른 패널 구동부(1300)의 구성을 설명하기로 한다.
- [0195] 도 12에 도시된 바와 같이, 본 발명의 제3 실시예에 따른 패널 구동부(1300)또한 검출 데이터 생성부(1310), 판단부(1320), 및 제어신호 생성부(1330)를 포함하고, 편차 보상부(1340)를 더 포함할 수 있다.
- [0196] 먼저, 검출 데이터 생성부(1310)는 표시패널(110)에 포함된 각 화소(P)의 구동 트랜지스터(DT)의 특성을 검출하여 각 화소 별 검출 데이터를 생성한다. 이러한 검출 데이터 생성부(1310)가 아날로그-디지털 컨버터(Analog-Digital Converter: ADC)를 포함할 수 있다는 것과, 검출 데이터 생성부(1310)가 복수개의 아날로그-디지털 컨버터를 포함하는 경우 패널 구동부(1300)는 아날로그-디지털 컨버터 간의 편차를 보상하기 위한 편차 보상부(1340)를 더 포함할 수 있다는 것은 제2 실시예와 동일하므로 이에 대한 구체적인 설명은 생략하기로 한다.
- [0197] 다음으로, 판단부(1320)는 각 프레임 상에서 미리 정해진 크기를 갖는 마스크를 이동시켜가면서, 마스크의 이동에 따라 상기 마스크 내에 포함되는 화소들 간의 검출 데이터를 비교하여 비정상 화소(Abnormal Pixel)의 위치를 검출하고, 각 프레임의 동일한 위치에서 비정상 화소의 출현 횟수가 임계치 이상인지 여부를 판단하여 연소 가능성이 있는 화소를 검출한다.
- [0198] 일 실시예에 있어서, 판단부(1320)는 마스크를 이동시킴에 있어서 매 클럭(Clock)마다 타이밍 동기 신호(TSS)에 맞추어서 마스크를 이동시킬 수 있다. 이때, 타이밍 동기 신호(TSS)는 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 또는 데이터 인에이블(DE)신호 등이 될 수 있다.
- [0199] 구체적으로, 판단부(1320)는, 미리 정해진 크기를 갖는 마스크를 생성하고, 도 16에 도시된 바와 같이 매 프레임 별로 프레임 상에서 마스크를 이동시켜 가면서, 마스크에 의해 구획되는 영역 내에 포함된 화소들 중 타겟 화소의 검출 데이터와 타겟 화소를 제외한 나머지 화소의 검출 데이터의 차이값들을 평균한 결과값을 산출한다.
- [0200] 일 실시예에 있어서, 판단부(1320)는 마스크를 생성함에 있어서 수평방향 및 수직방향으로 5개의 화소를 갖는 정사각형 형태, 즉 5x5 크기로 마스크를 생성할 수 있다. 다른 예로, 판단부(1320)는 수직방향으로 1개의 화소와 수평방향으로 5개의 화소를 갖는 직사각형 형태, 즉 1x5 크기로 마스크를 생성할 수 있다. 또 다른 예로, 판단부(1320)는 수직방향으로 1개의 화소와 수평방향으로 7개의 화소를 갖는 직사각형 형태, 즉 1x7 크기로 마스크를 생성할 수도 있다.
- [0201] 한편, 판단부(1320)는 도 16에 도시된 바와 같이 마스크에 의해 구획되는 영역 내에서 중심에 위치하는 화소를 타겟 화소로 결정할 수 있다. 따라서, 이러한 실시예에 따르는 경우 판단부(1320)는 마스크에 의해 구획되는 영역 내에서 중심에 위치하는 화소의 검출 데이터와 중심에 위치하는 화소를 제외한 나머지 화소들의 검출 데이터의 차이값을 산출하고, 각 차이값들의 평균값을 산출하는 것이다.
- [0202] 이후, 판단부(1320)는 산출된 결과값이 미리 정해진 임계값 이상이면 상기 타겟 화소를 비정상 화소로 결정하고

타겟 화소의 위치를 기록한다. 일 실시예에 있어서, 미리 정해진 임계값은 모든 타겟 화소들에 대해 산출된 평균값들을 다시 평균한 값에 미리 정해진 가중치를 가산한 값으로 결정할 수 있다. 이때 미리 정해진 가중치는, 아날로그-디지털 컨버터의 해상도에 미리 정해진 비례상수(예컨대, 0.25)와 표시패널을 구성하는 화소 개수를 승산함으로써 산출할 수 있다.

[0203] 이러한 실시예에 따르는 경우, 판단부(1320)는 도 17에 도시된 바와 같이 타겟 화소들 중 타겟 화소의 검출 데이터와 타겟 화소를 제외한 나머지 화소의 검출 데이터의 차이값들을 평균한 결과값이 임계값 이상인 타겟 화소(P1)를 비정상 화소로 판단하고, 그 위치를 메모리에 기록한다.

[0204] 이때 판단부(1320)는 비정상 화소로 판단된 화소들의 위치에 따라 결함패턴을 판단할 수 있다. 예컨대, 도 18a에 도시된 바와 같이 비정상 화소가 하나인 경우 해당 화소가 휘점 또는 암점인 것으로 판단하고, 도 18b에 도시된 바와 같이 하나의 수직라인에 포함된 화소들 중 미리 정해진 개수 이상의 화소가 비정상 화소로 판단되거나 도 18c에 도시된 바와 같이 하나의 수평라인에 포함된 화소들 중 미리 정해진 개수 이상의 화소가 비정상 화소로 판단되면 라인 결함이 존재하는 것으로 판단한다. 이외에, 도 18d에 도시된 바와 같이, 비정상 화소가 표시패널 상에서 불규칙적으로 대량으로 분포되어 있는 경우 Mass Dimming으로 판단할 수 있다.

[0205] 이후, 판단부(1320)는 매 프레임마다 위의 과정을 반복하여, 각 프레임마다 동일한 위치에서의 비정상 화소 출현 횟수를 카운팅하여 출현 횟수가 임계치 이상인 화소를 연소 가능성이 있는 화소로 검출한다.

[0206] 상술한 실시예에 있어서는, 판단부(1320)가 각 프레임마다 동일한 위치에서의 비정상 화소 출현 횟수를 카운팅하는 것으로 설명하였지만, 변형된 실시예에 있어서 비정상 화소가 상술한 바와 같이 수평라인 또는 수직라인의 패턴으로 존재하는 경우 판단부(1320)는 각 프레임마다 동일한 위치에서의 결함이 있는 수평라인 또는 수직라인 출현 횟수를 카운팅할 수도 있을 것이다.

[0207] 예컨대, 도 19a에 도시된 바와 같이 제1 프레임의 제1 위치(1800)에서 결함이 있는 수직라인이 검출되고, 제2 위치(1810)에 하나의 비정상 화소가 검출된 경우 판단부(1320)는 메모리에 제1 위치(1800)에서 결함이 있는 수직라인의 출현 횟수로 1을 업카운팅하고, 제2 위치(1810)에서 비정상 화소의 출현 횟수로 1을 업카운팅한다. 또한, 도 19b에 도시된 바와 같이 제2 프레임의 제1 위치(1800)에서 결함이 있는 수직라인이 검출되고 제2 위치(1810)에서 비정상 화소가 검출되지 않은 경우, 판단부(1320)는 메모리에 제1 위치(1800)에서 결함이 있는 수직라인의 출현 횟수로 다시 1을 업카운팅하게 되는 것이다.

[0208] 이와 같이, 판단부(1320)는 하나의 프레임 내에서 비정상 화소의 검출 위치를 공간적으로 확인하여 결함 패턴을 판단하고, 복수개의 프레임들 사이에서 비정상 화소의 변화를 시간적으로 확인하여 연소 가능성이 있는 화소를 최종적으로 검출하게 된다.

[0209] 다음으로, 제어신호 생성부(1330)는 판단부(1320)에 의해 각 프레임의 동일한 위치에서 비정상 화소의 출현 횟수가 임계치 이상인 것으로 판단되면, 비정상 화소의 입력 데이터 또는 표시패널(110)로 공급되는 전력을 조절하기 위한 제어신호를 생성한다.

[0210] 구체적으로, 제어신호 생성부(1330)는 판단부(1320)에 의해 각 프레임의 동일한 위치에서 비정상 화소의 출현 횟수가 임계치 이상인 것으로 판단되면, 비정상 화소 또는 결함이 있는 라인에 포함된 비정상 화소의 입력 데이터 계조가 0이 되도록 하기 위한 제1 제어신호를 생성함으로써, 비정상 화소를 통해 영상이 출력되지 않도록 한다.

[0211] 다른 실시예에 있어서, 제어신호 생성부(1330)는, 판단부(1320)에 의해 각 프레임의 동일한 위치에서 비정상 화소의 출현 횟수가 임계치 이상인 것으로 판단되면, 도 19c에 도시된 바와 같이 표시패널(110)에 포함된 모든 화소의 동작이 정지하도록 표시패널(100)에 공급되는 전력을 차단하기 위한 제2 제어신호를 생성한다.

[0212] 이러한 경우, 제어신호 생성부(1330)는 생성된 제2 제어신호를 구동전압 공급부(130)로 공급하여 표시패널(110)로 구동전압 공급이 차단되게 함으로써 표시패널(110)로 공급되는 전력을 차단하거나, 외부로부터 구동전압 공급부(130)로 공급되는 전력을 원천적으로 차단하여 표시패널(110)로의 전력공급이 차단되도록 할 수 있다.

[0213] 이와 같이, 본 발명에 따르면, 각 화소(P)의 구동 트랜지스터의 특성에 대한 검출 데이터를 이용하여 표시패널(110)에서 연소 가능성이 있는 비정상 화소 또는 라인결함을 검출하고, 비정상 화소 또는 라인 결함이 검출된 경우 비정상 화소 또는 결함이 있는 라인에 포함된 비정상 화소의 입력 데이터를 조절하거나 표시패널(110)로의 전원공급을 차단함으로써 과전류 발생을 미연에 차단하고, 이로 인해 표시패널(110)의 연소를 방지할 수 있게 된다.

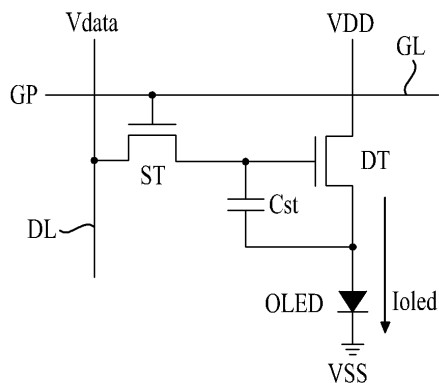
- [0214] 상술한 유기 발광 표시 장치의 구동 방법은 다양한 컴퓨터 수단을 이용하여 수행될 수 있는 프로그램 형태로도 구현될 수 있는데, 이때 유기 발광 표시 장치의 구동 방법을 수행하기 위한 프로그램은 하드 디스크, CD-ROM, DVD, 롬(ROM), 램, 또는 플래시 메모리와 같은 컴퓨터로 판독할 수 있는 기록 매체에 저장된다.
- [0215] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.
- [0216] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

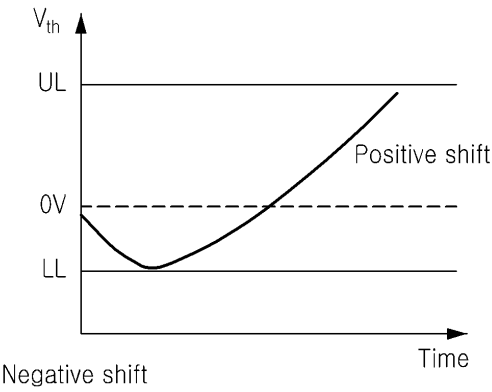
- [0217]
- | | |
|---------------------|------------------|
| 110: 표시 패널 | 120: 패널 구동부 |
| 122: 컬럼(column) 구동부 | 124: 로우(row) 구동부 |
| 126: 타이밍 제어부 | 130: 구동전압 공급부 |
| 410: 검출데이터 생성부 | 420: 제1 연산부 |
| 430: 제1 비교부 | 435: 제2 연산부 |
| 440: 제2 비교부 | 450: 제어신호 생성부 |
| 460: 데이터 처리부 | 1300: 패널 구동부 |
| 1310: 검출 데이터 생성부 | 1320: 판단부 |
| 1330: 제어신호 생성부 | 1340: 편차 보상부 |

도면

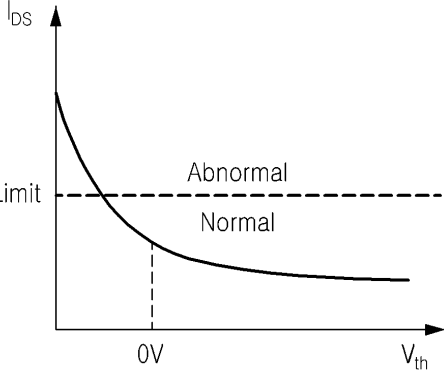
도면1



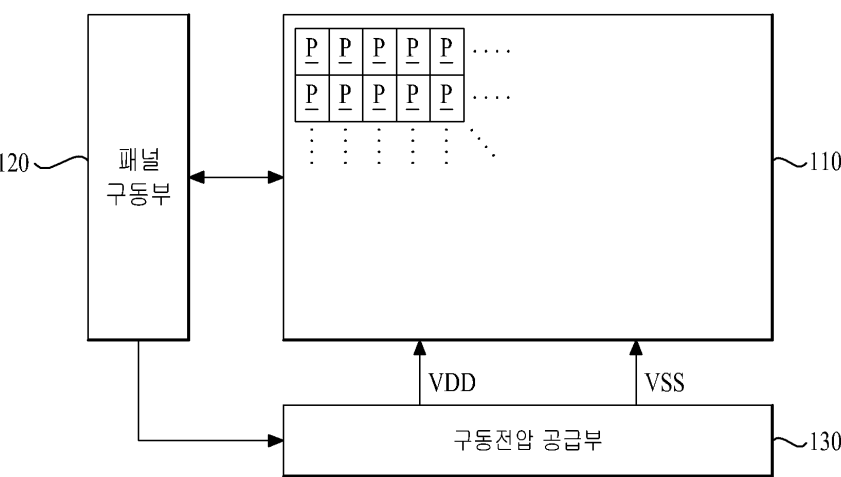
도면2a



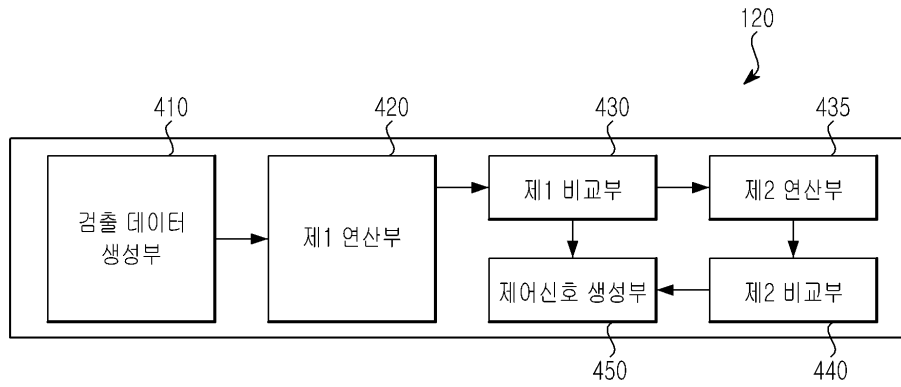
도면2b



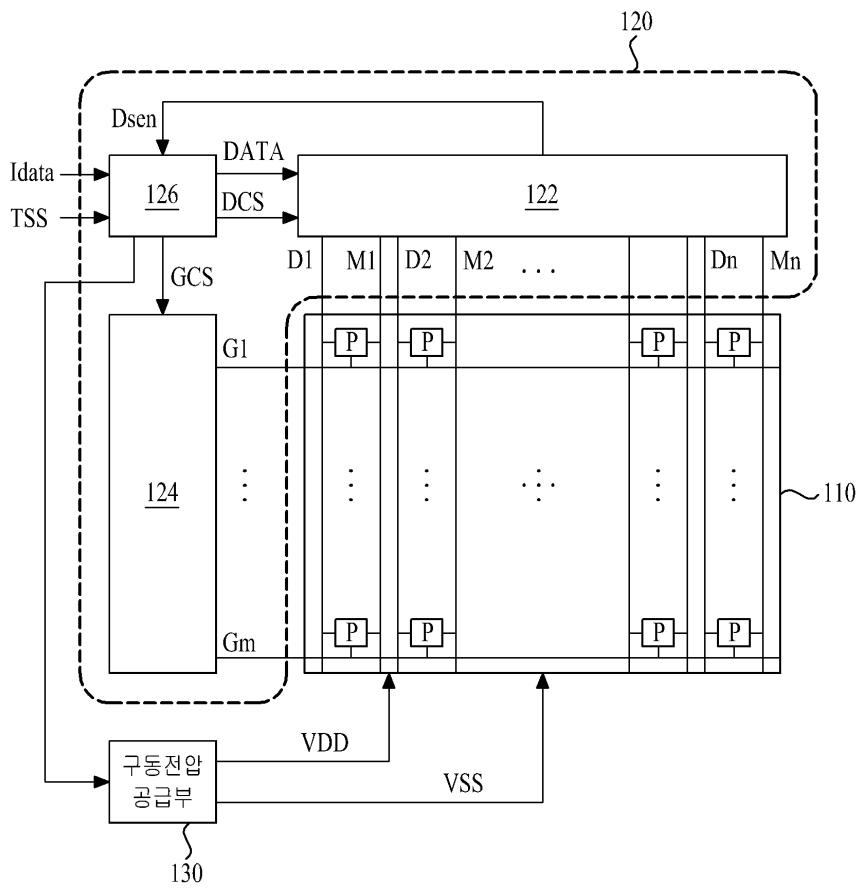
도면3



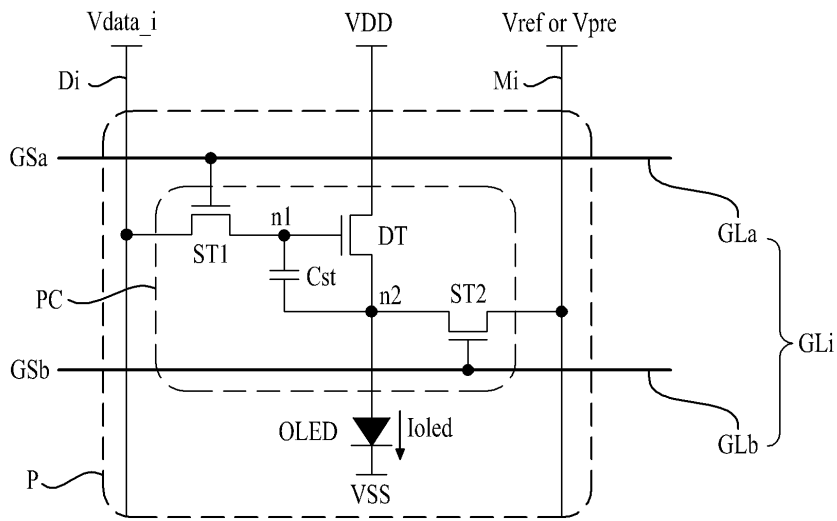
도면4



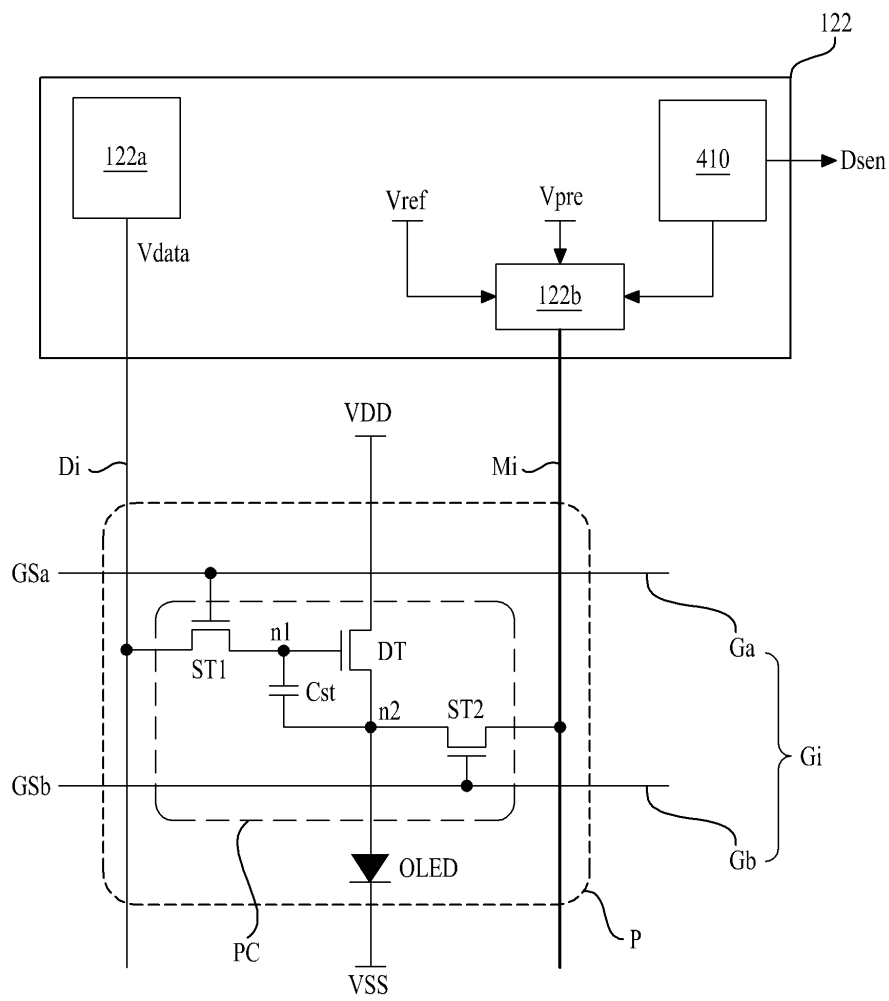
도면5



도면6

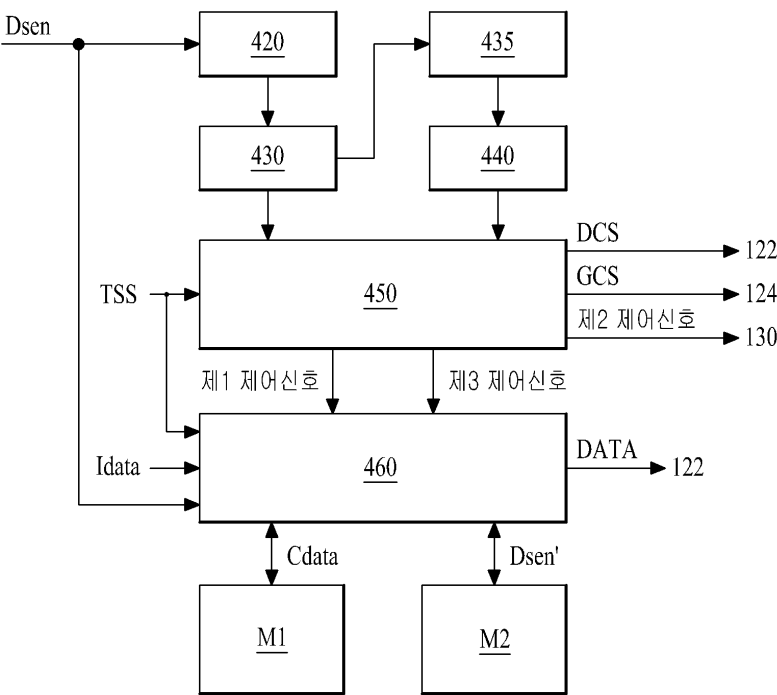


도면7

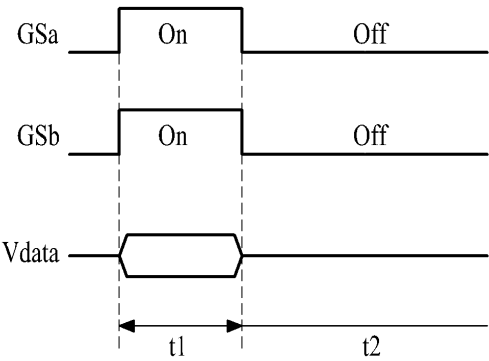


도면8

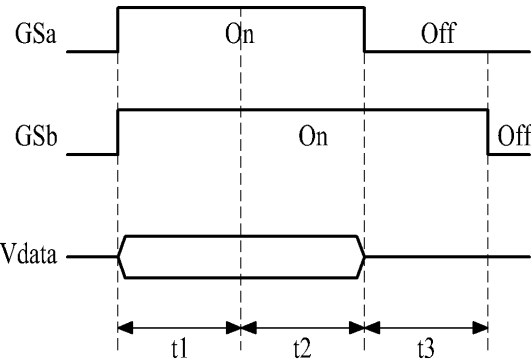
126



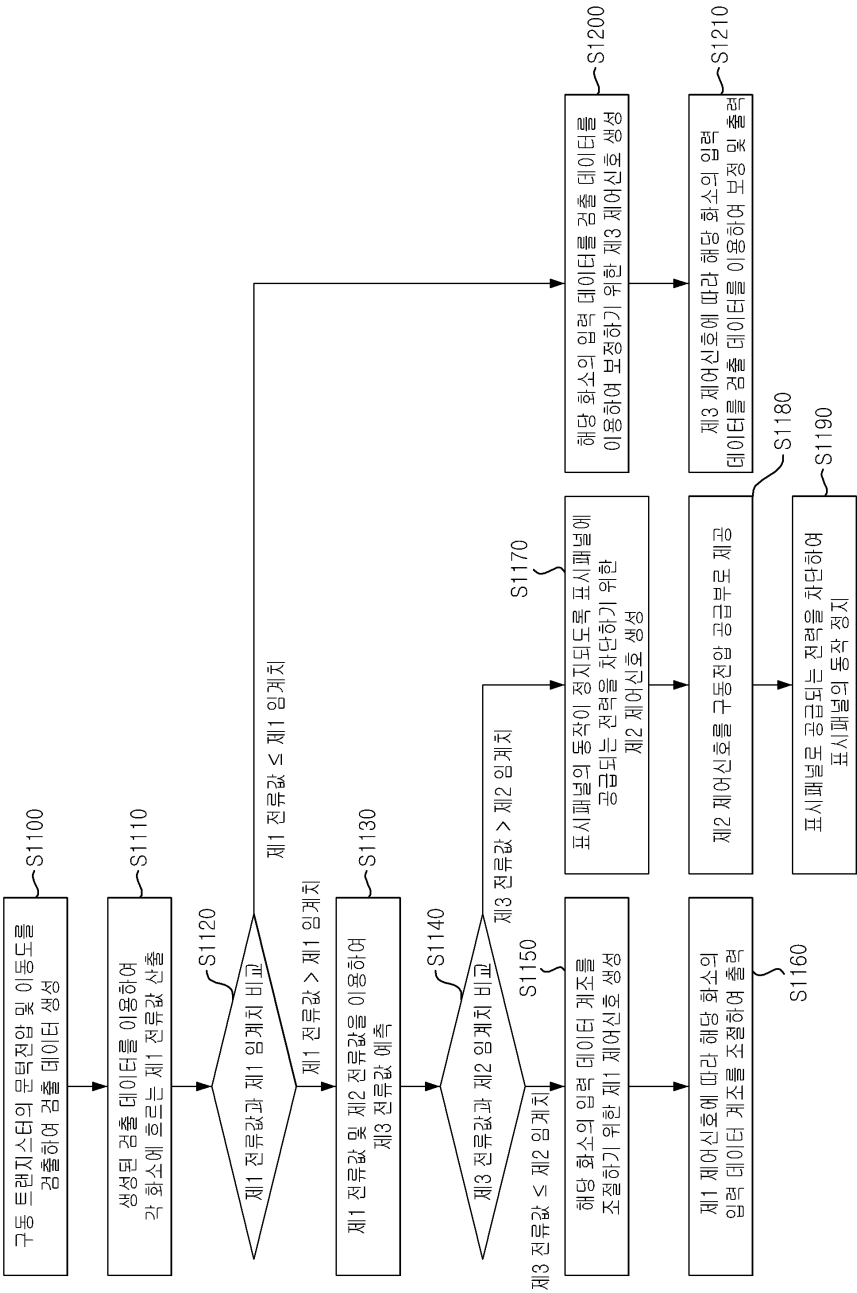
도면9



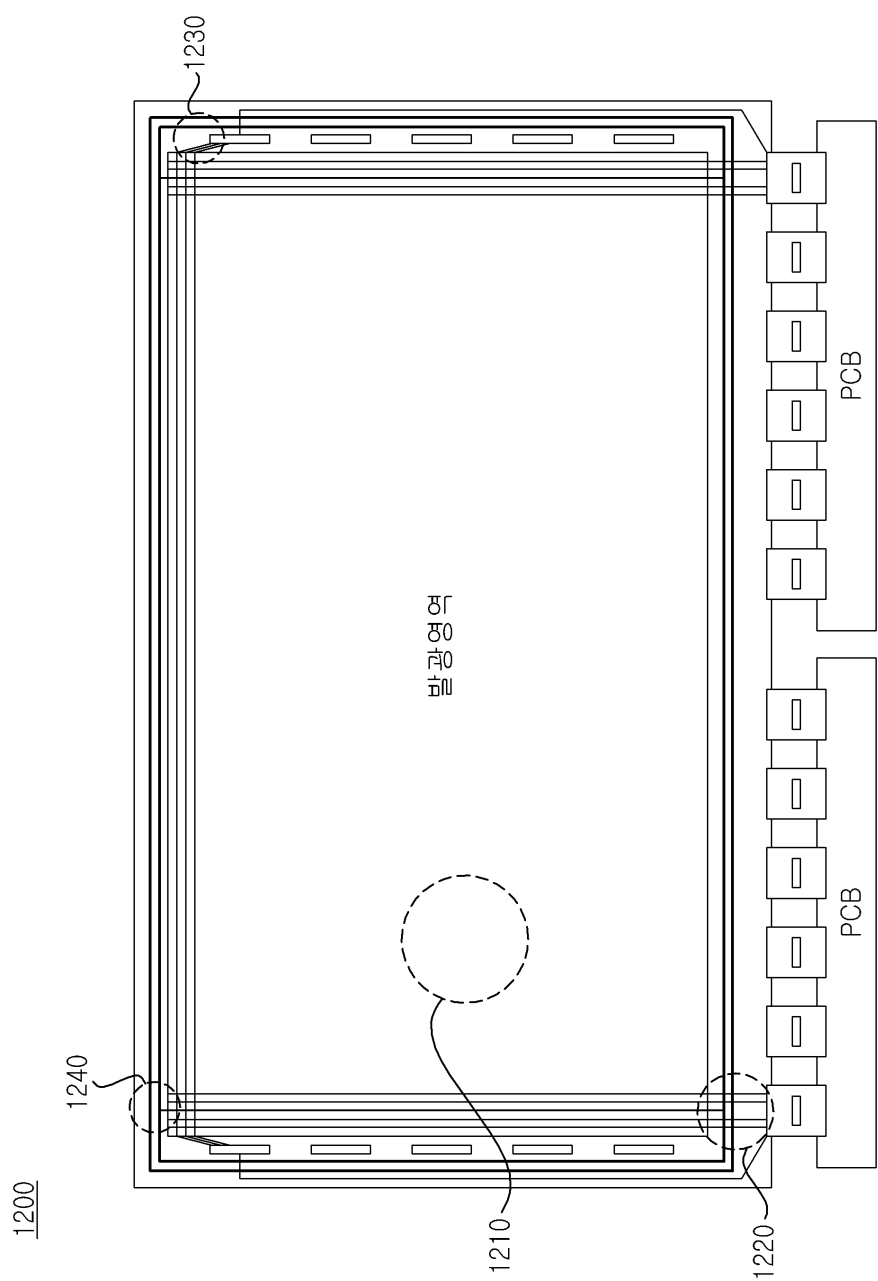
도면10



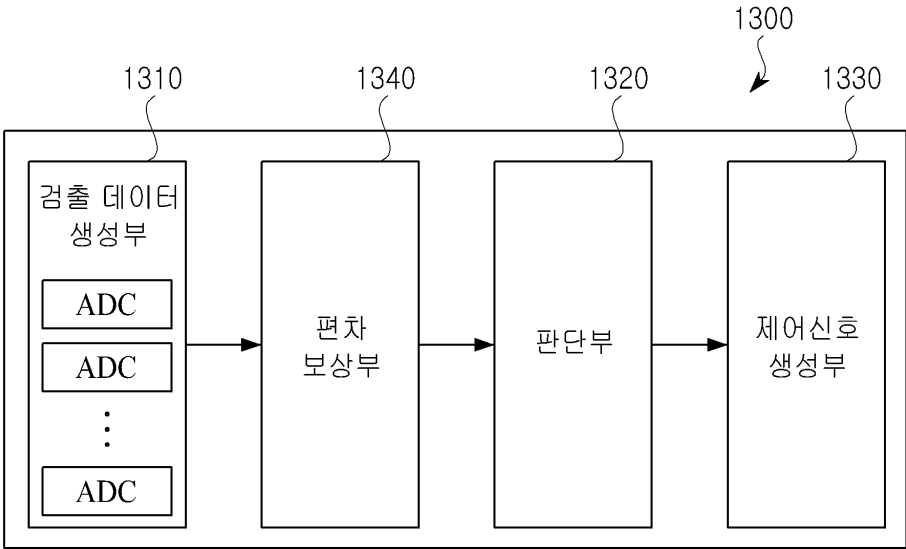
도면11



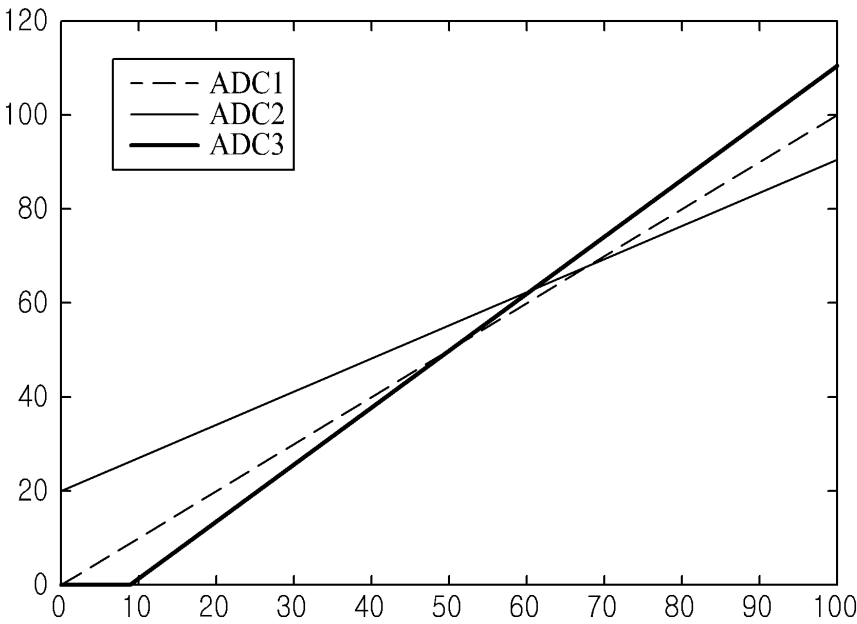
도면12



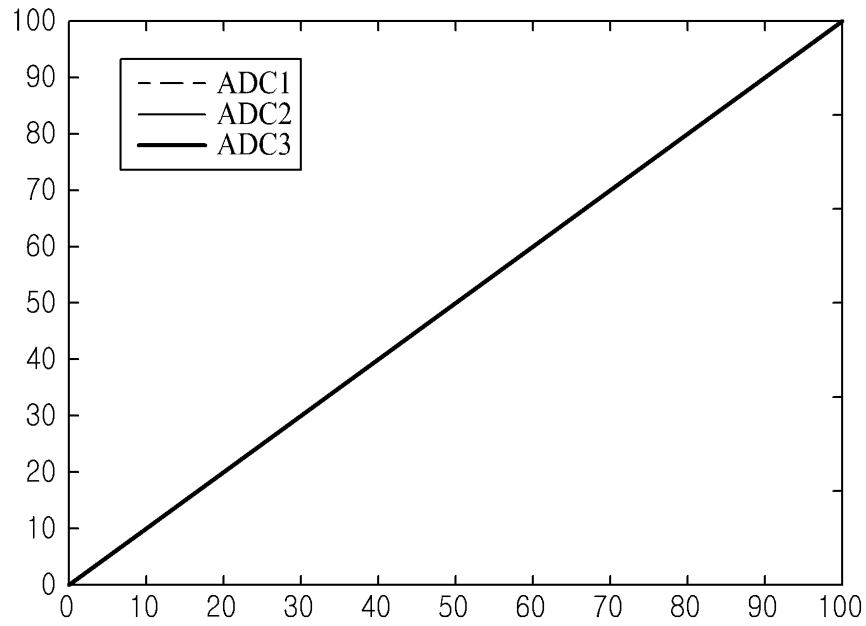
도면13



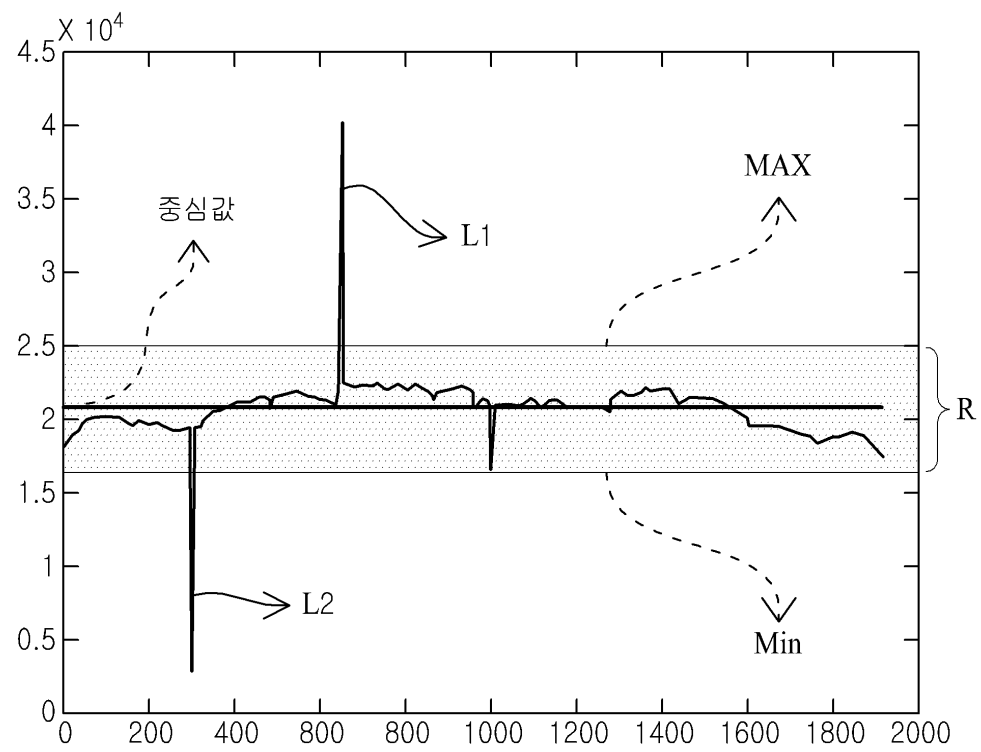
도면14a



도면14b



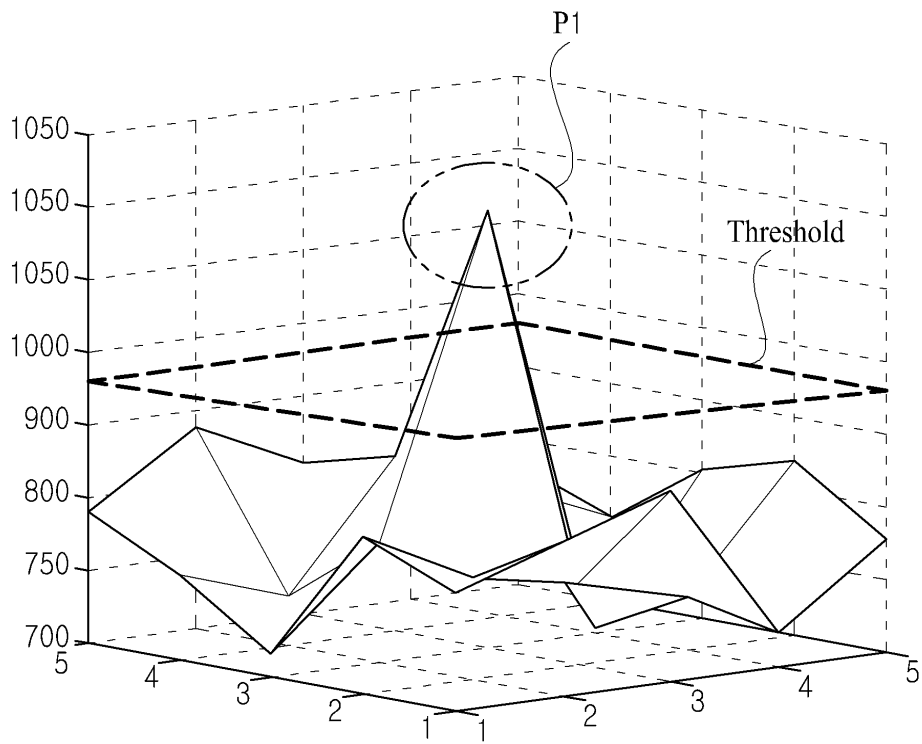
도면15



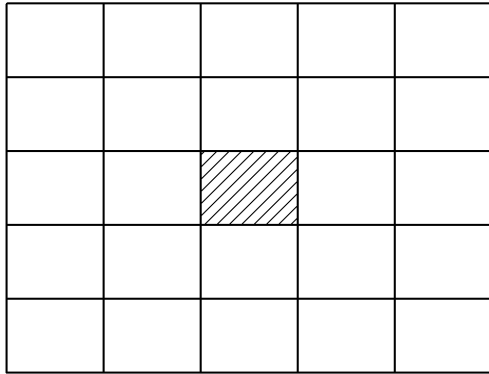
도면16

25	27	8	51	45	83	37	42	
36	33	74	26	29	23	28	41	
38	97	16	45	63	43	23	76	...
26	54	73	37	72	77	3	28	
85	78	88	12	13	58	0	32	

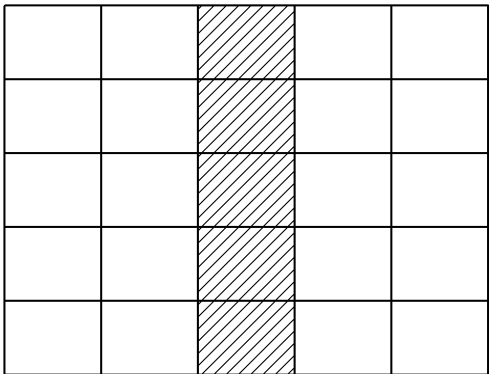
도면17



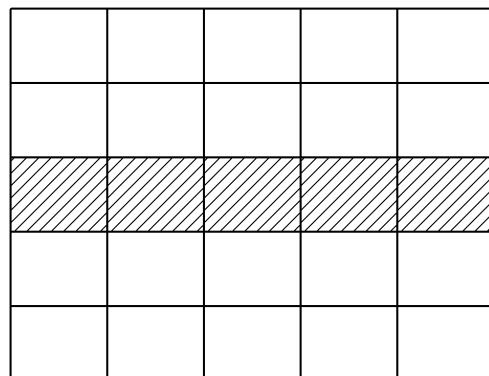
도면18a



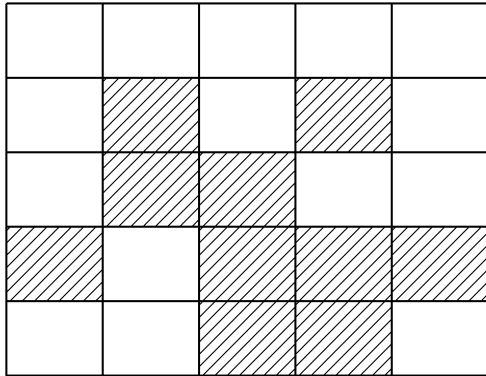
도면18b



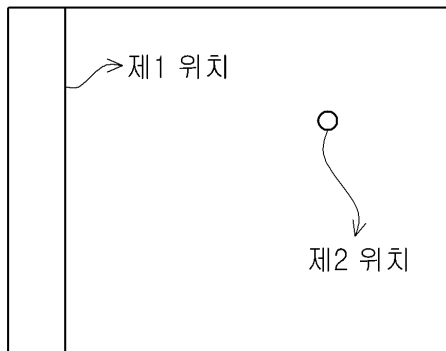
도면18c



도면18d

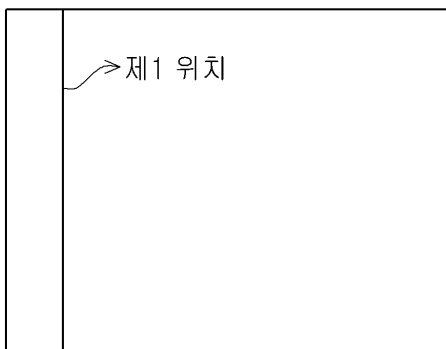


도면19a



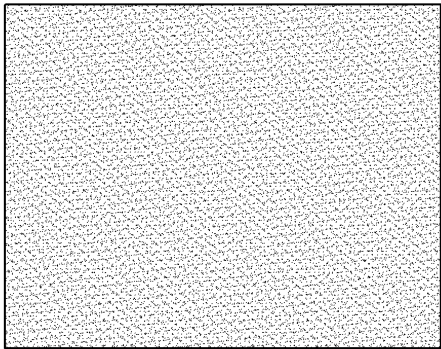
제1 위치	1
제2 위치	1
-	-
-	-

도면19b



제1 위치	2
제2 위치	1
-	-
-	-

도면19c



제1 위치	-
제2 위치	-
-	-
-	-

专利名称(译)	OLED显示器及其驱动方法		
公开(公告)号	KR102013701B1	公开(公告)日	2019-08-26
申请号	KR1020130069549	申请日	2013-06-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	최성민 김일호 박효정		
发明人	최성민 김일호 박효정		
IPC分类号	G09G3/30 H01L51/50		
审查员(译)	贞茵		
优先权	1020120143178 2012-12-11 KR		
其他公开文献	KR1020140076468A		
外部链接	Espacenet		

摘要(译)

根据本发明一方面的有机发光二极管显示器可以在第一时间点具有阈值电压和包括在显示面板的每个像素中的驱动晶体管的移位，该有机发光二极管显示器可以在不改变电路配置或附加配置的情况下防止像素的燃烧。检测数据生成器，用于检测人物并生成检测数据；使用检测数据计算在第一时间点流到每个像素的第一电流值，并且计算在早于第一时间点的第二时间点计算的第一电流值和第二电流值。用于在比第一时间点晚的第三时间点预测第三当前值的计算器；并且生成控制信号，该控制信号用于生成控制信号，该控制信号用于根据第一电流值和第三电流值中的至少一个与预定阈值之间的比较结果来调整每个像素或提供给显示面板的电力的输入数据。它的特点是包括财富。

도 - 54

