



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0079267
(43) 공개일자 2016년07월06일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) *H01L 51/56* (2006.01)
(21) 출원번호 10-2014-0190391
(22) 출원일자 2014년12월26일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
미와 쿄이치
경기도 파주시 월롱면 덕은리 1281-2
(74) 대리인
김은구, 송해모

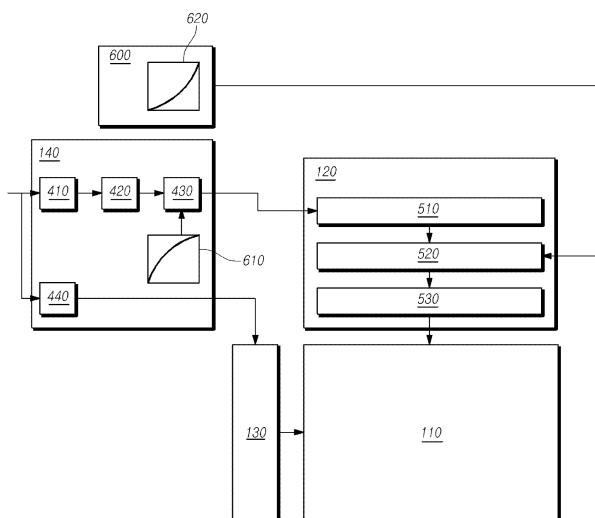
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러

(57) 요 약

본 실시예들은, 또한, 본 실시예들은, 소스 드라이버의 출력 전압에 대한 전압 해상도를 향상시켜 영상 표현력을 개선함으로써, 화상 품질을 높여줄 수 있는 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러에 관한 것이다.

대 표 도



명세서

청구범위

청구항 1

다수의 데이터 라인 및 다수의 게이트 라인이 배치되고 다수의 화소가 배치된 표시패널;

상기 데이터 라인을 구동하는 소스 드라이버;

상기 데이터 라인을 구동하는 스캔 드라이버; 및

상기 소스 드라이버 및 상기 스캔 드라이버를 제어하는 타이밍 컨트롤러를 포함하고,

상기 소스 드라이버는,

입출력 특성에 따라 입력 신호를 아날로그 형태의 출력 신호로 변환하는 디지털 아날로그 컨버터(DAC: Digital Analog Converter)와, 상기 출력 신호를 토대로 데이터 전압을 출력하는 출력 버퍼를 포함하고,

상기 디지털 아날로그 컨버터의 상기 입출력 특성은,

영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서 기울기가 다른 구간이 존재하는 상기 입력 신호 및 상기 출력 신호 간의 관계 그래프로 정의되는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 타이밍 컨트롤러는,

화소 입출력 특성의 역 특성에 따라, 입력 영상 데이터를 전압 신호로 변환하고, 상기 전압 신호를 각 화소 특성 편차에 따라 보정 전압 신호로 변환하여 출력하고,

상기 디지털 아날로그 컨버터는,

상기 입력 신호를 상기 입출력 특성에 따라 상기 출력 신호로 변환하여 출력하는 유기발광표시장치.

청구항 3

제2항에 있어서,

상기 보정 전압 신호를 상기 입출력 특성에 대한 역 특성에 따라 변환 보정 전압 신호로 변환하고, 상기 변환 보정 전압 신호를 상기 디지털 아날로그 컨버터의 상기 입력 신호로서 출력하는 역 디지털 아날로그 컨버터를 더 포함하는 유기발광표시장치.

청구항 4

제3항에 있어서,

상기 역 디지털 아날로그 컨버터는,

상기 타이밍 컨트롤러 또는 상기 소스 드라이버에 포함되거나,

상기 타이밍 컨트롤러와 상기 소스 드라이버의 외부에 포함되는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 디지털 아날로그 컨버터의 상기 입출력 특성은,

영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 증가하는 제1입출력 특성과,

영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 감소하다가 증가하는 제2입출력 특성

중 적어도 하나를 포함하는 유기발광표시장치.

청구항 6

제5항에 있어서,

상기 제1입출력 특성은, 디스플레이 구동 시 사용되고,

상기 제2입출력 특성은, 센싱 구동 시 사용되는 유기발광표시장치.

청구항 7

제1항에 있어서,

상기 디지털 아날로그 컨버터의 상기 입출력 특성은,

영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 감소하는 제3입출력 특성과,

영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 증가하다가 감소하는 제4입출력 특성

중 적어도 하나를 포함하는 유기발광표시장치.

청구항 8

제7항에 있어서,

상기 제3입출력 특성은, 디스플레이 구동 시 사용되고,

상기 제4입출력 특성은, 센싱 구동 시 사용되는 유기발광표시장치.

청구항 9

제1항에 있어서,

상기 디지털 아날로그 컨버터의 상기 입출력 특성은, 최대 표시 흑도에 따라 변경되는 유기발광표시장치.

청구항 10

제1항에 있어서,

상기 다수의 화소 각각은,

유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 상기 구동 트랜지스터의 게이트 노드와 데이터 라인 사이에 연결되고 상기 구동 트랜지스터의 게이트 노드로 데이터 전압을 전달하는 스위칭 트랜지스터를 포함하고,

상기 다수의 화소 각각에서의 상기 구동 트랜지스터 또는 상기 유기발광다이오드의 특성치를 측정하기 위한 아날로그 디지털 컨버터를 더 포함하는 유기발광표시장치.

청구항 11

입력 신호를 샘플링하고 저장하는 래치 회로;

입출력 특성에 따라 상기 입력 신호를 아날로그 형태의 출력 신호로 변환하는 디지털 아날로그 컨버터(DAC: Digital Analog Converter); 및

상기 출력 신호를 토대로 데이터 전압을 출력하는 출력 베틀을 포함하고,

상기 입출력 특성은, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서 기울기가 다른 구간이 존재하는 상기 입력 신호 및 상기 출력 신호 간의 관계 그래프로 정의되는 소스 드라이버.

청구항 12

디지털 아날로그 컨버터(DAC: Digital Analog Converter)가 포함된 소스 드라이버를 제어하는 타이밍 컨트롤러에 있어서,

화소 입출력 특성의 역 특성에 따라, 입력 영상 데이터를 전압 신호로 변환하는 전압 신호 변환기; 및 상기 전압 신호를 각 화소 특성 편차에 따라 보정 전압 신호로 변환하는 전압 신호 보정기를 포함하되, 상기 디지털 아날로그 컨버터의 입출력 특성이 비선형적인 경우, 상기 보정 전압 신호를 상기 입출력 특성에 대한 역 특성에 따라 변환 보정 전압 신호로 변환하여 상기 소스 드라이버로 출력하는 역 디지털 아날로그 컨버터를 더 포함하는 타이밍 컨트롤러.

발명의 설명

기술 분야

[0001]

본 실시예들은 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러에 관한 것이다.

배경 기술

[0002]

최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 명암비(Contrast Ration), 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003]

이러한 유기발광표시장치의 표시패널에는 배치되는 각 화소는, 기본적으로, 유기발광다이오드를 구동하는 구동 트랜지스터, 구동 트랜지스터의 게이트 노드에 데이터 전압을 전달해주는 스위칭 트랜지스터, 한 프레임 시간 동안 일정 전압을 유지해주는 역할을 하는 캐패시터를 포함하여 구성될 수 있다.

[0004]

한편, 각 화소 내 구동 트랜지스터는 문턱전압, 이동도 등의 특성치를 갖는데, 이러한 특성치는 각 구동 트랜지스터마다 다를 수 있다.

[0005]

또한, 구동 트랜지스터는 구동 시간이 길어짐에 따라 열화(Degradation)되어 특성치가 변할 수 있는데, 이러한 열화 정도의 차이에 따라, 구동 트랜지스터 간의 특성치 편차가 발생할 수 있다.

[0006]

이러한 각 구동 트랜지스터 간의 특성치 편차는 휘도 편차를 발생시켜 표시패널의 휘도 불균일을 야기할 수 있다. 또한 각 화소 내 유기발광다이오드의 특성치 편차 또한, 휘도 편차를 발생시켜 표시패널의 휘도 불균일을 초래할 수 있다.

[0007]

이에, 화소 특성 편차(구동 트랜지스터의 특성 편차, 유기발광다이오드의 특성 편차)를 보상해주는 기술이 개발되었다. 하지만, 화소 특성치 편차 보상에도, 화소의 휘도가 원하는 수준보다 떨어져, 얼룩 현상 등의 화질 불량이 여전히 발생하고 있는 실정이다.

발명의 내용

해결하려는 과제

[0008]

본 실시예들의 목적은, 휘도 및 색 균일성이 우수한 유기발광표시장치를 제공하는 데 있다.

[0009]

본 실시예들의 목적은, 화소 특성 편차 보상에도 불구하고, 여전히 발생하고 있는 얼룩 등의 화질 불량 현상을 방지해줄 수 있는 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러를 제공하는 데 있다.

과제의 해결 수단

[0010]

일 실시예는, 다수의 데이터 라인 및 다수의 게이트 라인이 배치되고 다수의 화소가 배치된 표시패널과, 다수의 데이터 라인을 구동하는 소스 드라이버와, 다수의 게이트 라인을 구동하는 스캔 드라이버와, 소스 드라이버 및 스캔 드라이버를 제어하는 타이밍 컨트롤러를 포함하는 유기발광표시장치를 제공할 수 있다.

[0011]

이러한 유기발광표시장치에서, 소스 드라이버는, 입출력 특성에 따라 입력 신호를 아날로그 형태의 출력 신호로 변환하는 디지털 아날로그 컨버터(DAC: Digital Analog Converter)와, 출력 신호를 토대로 데이터 전압을 출력하는 출력 베퍼를 포함할 수 있다.

[0012]

이러한 소스 드라이버에 포함된 디지털 아날로그 컨버터의 입출력 특성은, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서 기울기가 다른 구간이 존재하는 입력 신호 및 출력 신호 간의 관계 그래프로 정의될 수 있다.

[0013]

다른 실시예는, 입력 신호를 샘플링하고 저장하는 래치 회로와, 입출력 특성에 따라 입력 신호를 아날로그 형태

의 출력 신호로 변환하는 디지털 아날로그 컨버터(DAC: Digital Analog Converter)와, 헤드 신호를 토대로 데이터 전압을 출력하는 출력 버퍼를 포함하는 소스 드라이버를 제공할 수 있다.

[0014] 이러한 소스 드라이버에 포함된 디지털 아날로그 컨버터의 입출력 특성은, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서 기울기가 다른 구간이 존재하는 입력 신호 및 출력 신호 간의 관계 그래프로 정의될 수 있다.

[0015] 또 다른 실시예는, 화소 입출력 특성의 역 특성에 따라, 입력 영상 데이터를 전압 신호로 변환하는 전압 신호 변환기와, 전압 신호를 각 화소 특성 편차에 따라 보정 전압 신호로 변환하는 전압 신호 보정기를 포함하는 타이밍 컨트롤러를 제공할 수 있다.

[0016] 이러한 타이밍 컨트롤러는, 소스 드라이버에 포함된 디지털 아날로그 컨버터의 입출력 특성이 비선형적인 경우, 전압 신호 보정기에서 변환된 보정 전압 신호를 디지털 아날로그 컨버터의 입출력 특성에 대한 역 특성에 따라 변환 보정 전압 신호로 변환하여 소스 드라이버로 출력하는 역 디지털 아날로그 컨버터를 더 포함하는 타이밍 컨트롤러를 제공할 수 있다.

발명의 효과

[0017] 본 실시예들은, 휘도 및 색 균일성이 우수한 유기발광표시장치를 제공할 수 있다.

[0018] 또한, 본 실시예들은, 화소 특성 편차 보상에도 불구하고, 여전히 발생하고 있는 얼룩 등의 화질 불량 현상을 방지해줄 수 있는 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러를 제공할 수 있다.

[0019] 또한, 본 실시예들은, 소스 드라이버의 출력 전압에 대한 전압 해상도를 향상시켜 영상 표현력을 개선함으로써, 화상 품질을 높여줄 수 있는 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러를 제공할 수 있다.

[0020] 특히, 본 실시예들은, 소스 드라이버의 저계조 출력 전압에 대한 전압 해상도를 향상시켜 저계조 영상 표현력을 개선함으로써, 얼룩 등의 화질 불량 현상을 방지하여 화상 품질을 높여줄 수 있는 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러를 제공할 수 있다.

[0021] 또한, 본 실시예들은, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버의 출력 전압에 대한 전압 해상도를 높여줌으로써, 화상 품질을 높여줄 수 있는 유기발광표시장치, 소스 드라이버 및 타이밍 컨트롤러를 제공할 수 있다.

도면의 간단한 설명

[0022] 도 1은 본 실시예들에 따른 유기발광표시장치의 개략적인 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 화소 회로의 예시도이다.

도 3은 본 실시예들에 따른 유기발광표시장치의 화소 보상 회로의 예시도이다.

도 4는 본 실시예들에 따른 유기발광표시장치의 타이밍 컨트롤러에 대한 블록도이다.

도 5는 본 실시예들에 따른 유기발광표시장치의 소스 드라이버에 대한 블록도이다.

도 6은 본 실시예들에 따른 유기발광표시장치의 시스템 구성도이다.

도 7은 본 실시예들에 따른 유기발광표시장치의 영상 신호 흐름도이다.

도 8 및 도 9는 본 실시예들에 따른 유기발광표시장치에서 이용되는 DAC의 입출력 특성의 예시도이다.

도 10은 본 실시예들에 따른 유기발광표시장치에서 이용되는 DAC의 입출력 특성에 대한 역 특성 정보의 예시도이다.

도 11은 본 실시예들에 따른 유기발광표시장치에서, 구동 모드에 따른 DAC의 입출력 특성의 예시도이다.

도 12는 본 실시예들에 따른 유기발광표시장치에서, 최대 표시 휘도에 따라 가변 가능한 DAC의 입출력 특성의 예시도이다.

도 13은 본 실시예들에 따른 유기발광표시장치에서 이용되는 DAC의 입출력 특성을 정리한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조

부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0024] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0025] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.

[0026] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 다수의 데이터 라인(DL) 및 다수의 게이트 라인(GL)이 배치되고 다수의 화소(P)가 매트릭스 타입으로 배치된 표시패널(110)과, 다수의 데이터 라인(DL)을 구동하는 소스 드라이버(120)와, 다수의 게이트 라인을 구동하는 스캔 드라이버(130)와, 소스 드라이버(120) 및 스캔 드라이버(130)를 제어하는 타이밍 컨트롤러(140) 등을 포함한다.

[0027] 소스 드라이버(120)는, 다수의 데이터 라인으로 데이터 전압을 공급함으로써, 다수의 데이터 라인을 구동한다.

[0028] 스캔 드라이버(130)는, 다수의 게이트 라인으로 스캔 신호를 순차적으로 공급함으로써, 다수의 게이트 라인을 순차적으로 구동한다.

[0029] 타이밍 컨트롤러(140)는, 소스 드라이버(120) 및 스캔 드라이버(130)로 각종 제어신호를 공급하여, 소스 드라이버(120) 및 스캔 드라이버(130)를 제어한다.

[0030] 이러한 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 외부에서 입력되는 입력 영상 데이터를 소스 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.

[0031] 스캔 드라이버(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 다수의 게이트 라인으로 순차적으로 공급하여 다수의 게이트 라인을 순차적으로 구동한다.

[0032] 스캔 드라이버(130)는, 구동 방식에 따라서, 도 1에서와 같이, 표시패널(110)의 일 측에만 위치할 수도 있고, 경우에 따라서는, 양측에 위치할 수도 있다.

[0033] 또한, 스캔 드라이버(130)는, 하나 이상의 게이트 드라이버 집적회로(GDIC: Gate Driver Integrated Circuit)를 포함할 수 있다.

[0034] 또한, 스캔 드라이버(130)에 포함된 하나 이상의 게이트 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 배치될 수도 있다.

[0035] 스캔 드라이버(130)에 포함된 하나 이상의 게이트 드라이버 집적회로 각각은 쉬프트 레지스터, 레벨 쉬프터 등을 포함할 수 있다.

[0036] 소스 드라이버(120)는, 특정 게이트 라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 영상 데이터를 아날로그 형태의 데이터 전압으로 변환하여 데이터 라인들로 공급함으로써, 다수의 데이터 라인을 구동한다.

[0037] 소스 드라이버(120)는 하나 이상의 소스 드라이버 집적회로(SDIC: Source Driver Integrated Circuit)를 포함할 수 있다.

[0038] 소스 드라이버(120)에 포함된 하나 이상의 소스 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 배치될 수도 있다.

[0039] 소스 드라이버(120)에 포함된 하나 이상의 소스 드라이버 집적회로 각각은, 쉬프트 레지스터, 래치 회로, 디지털 아날로그 컨버터(DAC: Digital Analog Converter, 이하, "DAC"라 함), 출력 버터 등을 포함할 수 있으며,

경우에 따라서, 화소 보상을 위해 아날로그 전압 값을 센싱하여 디지털 값으로 변환하고 센싱 데이터를 생성하여 출력하는 아날로그 디지털 컨버터(ADC: Analog Digital Converter, 이하, "ADC"라 함)를 더 포함할 수 있다.

- [0040] 또한, 소스 드라이버(120)에 포함된 하나 이상의 소스 드라이버 집적회로 각각은, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 하나 이상의 소스 드라이버 집적회로 각각에서, 일 단은 적어도 하나의 소스 인쇄회로기판(Source Printed Circuit Board)에 본딩되고, 타 단은 표시패널(110)에 본딩된다.
- [0041] 한편, 타이밍 컨트롤러(140)는, 외부로부터 입력 영상 데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 수신한다.
- [0042] 타이밍 컨트롤러(140)는, 외부로부터 입력된 입력 영상 데이터를 소스 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터를 출력하는 것 이외에, 소스 드라이버(120) 및 스캔 드라이버(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 소스 드라이버(120) 및 스캔 드라이버(130)로 출력한다.
- [0043] 예를 들어, 타이밍 컨트롤러(140)는, 스캔 드라이버(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 각종 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다. 게이트 스타트 펄스(GSP)는 스캔 드라이버(130)를 구성하는 하나 이상의 게이트 드라이버 집적회로의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 하나 이상의 게이트 드라이버 집적회로에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 하나 이상의 게이트 드라이버 집적회로의 타이밍 정보를 지정하고 있다.
- [0044] 타이밍 컨트롤러(140)는, 소스 드라이버(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 각종 데이터 제어 신호(DCS: Data Control Signal)를 출력한다. 소스 스타트 펄스(SSP)는 소스 드라이버(120)를 구성하는 하나 이상의 소스 드라이버 집적회로의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 소스 드라이버(120)의 출력 타이밍을 제어한다.
- [0045] 도 1을 참조하면, 타이밍 컨트롤러(140)는, 소스 드라이버 집적회로가 본딩된 소스 인쇄회로기판과 연성 플랫 케이블(FFC: Flexible Flat Cable) 또는 연성 인쇄 회로(FPC: Flexible Printed Circuit) 등의 연결 매체를 통해 연결된 컨트롤 인쇄회로기판(Control Printed Circuit Board)에 배치될 수 있다.
- [0046] 이러한 컨트롤 인쇄회로기판(180)에는, 표시패널(110), 소스 드라이버(120) 및 스캔 드라이버(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러(미도시)가 더 배치될 수 있다. 이러한 전원 컨트롤러는 전원 관리 집적회로(PMIC: Power Management IC)라고도 한다.
- [0047] 본 명세서에서 기재된 화소(P)는, 서브픽셀(Subpixel)과 동일한 개념일 수 있다.
- [0048] 이러한 각 화소(P)는, 유기발광다이오드, 트랜지스터, 캐패시터 등의 회로 소자로 이루어진 화소 회로로 표현될 수 있다.
- [0049] 예를 들어, 표시패널(110) 상의 각 화소는 유기발광다이오드(OLED: Organic Light Emitting Diode), 둘 이상의 트랜지스터(Transistor) 및 하나 이상의 캐패시터(Capacitor) 등을 포함하는 화소 회로로 이루어질 수 있다.
- [0050] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 화소 회로의 예시도이다. 도 3은 본 실시예들에 따른 유기발광표시장치(100)의 화소 보상 회로의 예시도이다.
- [0051] 도 2에 도시된 바와 같이, 유기발광표시장치(100)에서의 각 화소는, 기본적으로, 유기발광다이오드(OLED)와, 유기발광다이오드(OLED)를 구동하는 구동 트랜지스터(DRT: Driving Transistor)와, 구동 트랜지스터(DRT)의 게이트 노드(N2 노드)와 데이터 라인(DL) 사이에 연결되고 구동 트랜지스터(DRT)의 게이트 노드(N2 노드)로 데이터 전압(Vdata)을 전달하는 스위칭 트랜지스터(SWT: Switching Transistor)와, 한 프레임 시간 동안 일정 전압을 유지해주는 역할을 하는 스토리지 캐패시터(Cstg: Storage Capacitor)와, 구동 트랜지스터(DRT)의 N1 노드와 기준전압(Vref)을 공급하는 기준전압 라인(RVL: Reference Voltage Line) 사이에 전기적으로 연결된 센싱 트랜지

스터(SENT: Sensing Transistor)를 포함할 수 있다.

[0052] 도 2를 참조하면, 유기발광다이오드(OLED)는 제1전극(예: 애노드 전극 또는 캐소드 전극), 유기층 및 제2전극(예: 캐소드 전극 또는 애노드 전극)으로 이루어진다.

[0053] 일 예로, 유기발광다이오드(OLED)에서, 제1전극에는 구동 트랜지스터(DRT)의 소스 노드 또는 드레인 노드가 연결되고, 제2전극에는 기저전압(EVSS)이 인가될 수 있다.

[0054] 도 2를 참조하면, 구동 트랜지스터(DRT)는, 유기발광다이오드(OLED)로 구동 전류를 공급해주어, 유기발광다이오드(OLED)를 구동하는 트랜지스터로서, 소스 노드 또는 드레인 노드에 해당하는 N1 노드, 게이트 노드에 해당하는 N2 노드와, 드레인 노드 또는 소스 노드에 해당하는 N3 노드를 갖는다.

[0055] 일 예로, 이러한 구동 트랜지스터(DRT)에서, N1 노드는 유기발광다이오드(OLED)의 제1전극 또는 제2전극과 전기적으로 연결될 수 있고, N3 노드는 구동전압(EVDD)을 공급하는 구동전압 라인(DVL)과 전기적으로 연결될 수 있다.

[0056] 도 2를 참조하면, 스위칭 트랜지스터(SWT)는, 구동 트랜지스터(DRT)의 게이트 노드에 해당하는 N2 노드로 데이터 전압(Vdata)을 전달해주는 트랜지스터로서, 게이트 노드에 인가되는 스캔 신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 N2 노드와 데이터 라인(DL) 사이에 전기적으로 연결된다.

[0057] 도 2를 참조하면, 스토리지 캐패시터(Cstg)는, 구동 트랜지스터(DRT)의 N1 노드와 N2 노드 사이에, 전기적으로 연결될 수 있다.

[0058] 도 2를 참조하면, 센싱 트랜지스터(SENT)는, 게이트 노드에 인가되는 스캔 신호의 일종인 센스 신호(SENSE)에 의해 제어된다.

[0059] 이러한 센싱 트랜지스터(SENT)는, 턴 온 되어, 기준전압 라인(RVL)을 통해 공급된 기준전압(Vref)을 구동 트랜지스터(DRT)의 N1 노드(예: 소스 노드 또는 드레인 노드)에 인가해줄 수 있다.

[0060] 도 2를 참조하면, 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드는 동일한 게이트 라인에 전기적으로 연결될 수 있다. 다시 말해, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드에는, 동일한 게이트 라인(GL)을 통해, 게이트 신호(SCAN, SENSE)를 공통으로 인가받는다. 이때, 스캔 신호(SCAN) 및 센스 신호(SENSE)는 동일한 게이트 신호이다.

[0061] 도 2를 참조하면, 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드는 서로 다른 게이트 라인에 전기적으로 연결될 수도 있다. 이 경우, 스캔 신호(SCAN) 및 센스 신호(SENSE) 각각이 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드로 별도로 인가될 수 있다.

[0062] 한편, 유기발광표시장치(100)의 각 화소에서, 구동 트랜지스터(DRT)는, 문턱전압(Vth: Threshold Voltage), 이동도(Mobility) 등의 특성치를 갖는다.

[0063] 이러한 구동 트랜지스터(DRT)는, 구동 시간에 따라 열화(Degradation)가 진행되어 특성치가 변할 수 있다.

[0064] 각 화소 내 구동 트랜지스터(DRT) 간에는 열화 정도의 차이가 존재할 수 있고, 이로 인해, 각 화소 내 구동 트랜지스터(DRT) 간의 특성치 편차가 발생할 있다.

[0065] 각 화소 내 구동 트랜지스터(DRT) 간의 특성치 편차는, 각 화소 간 휘도 불균일을 야기하여 화질 저하를 초래할 수 있다.

[0066] 이러한 구동 트랜지스터(DRT) 간의 특성치 편차(문턱전압 편차, 이동도 편차) 뿐만 아니라, 유기발광다이오드(OLED) 간의 특성치 편차(문턱전압 편차 등)도 존재할 수 있다.

[0067] 본 명세서에서는, 구동 트랜지스터(DRT) 간의 특성치 편차와 유기발광다이오드(OLED) 간의 특성치 편차를 "화소 특성 편차"라고도 기재한다.

[0068] 본 실시예들에 따른 유기발광표시장치(100)는, 이러한 화소 특성 편차를 보상해주는 화소 구조와 관련 구성을 포함할 수 있다.

[0069] 본 실시예들에 따른 유기발광표시장치(100)는, 화소 특성 편차 보상을 위해서, 화소 특성 센싱 동작(문턱전압 센싱, 이동도 센싱)을 수행할 수 있다.

[0070] 구동 트랜지스터(DRT)에 대한 문턱전압 센싱 원리를 간단하게 설명하면, 구동 트랜지스터(DRT)의 N1 노드의 전

압이 N2 노드의 전압을 팔로잉(Following) 하도록 해주고, 구동 트랜지스터(DRT)의 N1 노드의 전압이 포화한 이후, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱 전압으로서 센싱한다. 이때 센싱된 센싱 전압을 토대로 구동 트랜지스터(DRT)의 문턱전압과, 구동 트랜지스터(DRT) 간의 문턱전압 편차를 파악할 수 있다.

[0071] 다음으로, 구동 트랜지스터(DRT)에 대한 이동도 센싱 원리를 간단하게 설명하면, 구동 트랜지스터(DRT)의 문턱 전압(V_{th})를 제외한 전류능력 특성을 규정하기 위해서, 구동 트랜지스터(DRT)의 게이트 노드(N2 노드)에 일정 전압을 인가해준다.

[0072] 이렇게 해서 일정 시간 동안 충전된 전압의 양을 통해서, 구동 트랜지스터(DRT)의 전류능력(즉, 이동도)을 상대적으로 파악할 수 있고, 이를 통해 보상을 위한 보정 계인(Gain)을 구해낸다.

[0073] 전술한 이동도 센싱을 통한 이동도 보상은, 화면 구동 시 일정 시간을 할애하여 진행될 수 있다. 이렇게 함으로써 실시간으로 변동되는 구동 트랜지스터(DRT)의 파라미터를 센싱하고 보상할 수 있다.

[0074] 전술한 화소 특성 센싱 동작(문턱전압 센싱, 이동도 센싱)을 위해, 도 3에 도시된 바와 같이, 본 실시예들에 따른 유기발광표시장치(100)는, 각 화소 내 센싱 트랜지스터(SENT) 이외에, 각 화소에서의 구동 트랜지스터(DRT)의 특성치(문턱전압, 이동도) 또는 유기발광다이오드(OLED)의 특성치(문턱전압)를 측정하는 ADC를 더 포함할 수 있다.

[0075] 이러한 ADC는, 기준전압 라인(RVL)의 전압을 센싱하고, 센싱된 전압을 디지털 값으로 변환하여 센싱 데이터를 생성하고, 생성된 센싱 데이터를 타이밍 컨트롤러(140)로 전송해준다.

[0076] 이러한 ADC를 이용하면, 각 화소 내 화소 특성 편차(예: 구동 트랜지스터의 문턱전압, 이동도 등의 특성치 편차, 또는 유기발광다이오드의 특성치 편차)를 효과적으로 센싱할 수 있다.

[0077] 타이밍 컨트롤러(140)는, 센싱 데이터를 수신하여 이를 토대로 구동 트랜지스터(DRT)의 특성치와 그 편차를 파악할 수 있고, 특성치 편차를 보상해주기 위한 데이터 보상 처리를 해줄 수 있다.

[0078] 또한, 화소 특성 센싱 동작을 효과적으로 제공하기 위하여, 도 3에 도시된 바와 같이, 본 실시예들에 따른 유기발광표시장치(100)는, 제1스위치(SW1) 및 제2스위치(SW2) 등의 스위치 구성을 포함할 수 있다.

[0079] 제1스위치(SW1)는, 제1스위치 신호에 따라, 기준전압 라인(RVL) 및 기준전압(Vref)의 공급 노드(Nref) 간을 연결해줄 수 있다.

[0080] 제1스위치(SW1)가 온이 되면, 기준전압 라인(RVL)으로 기준전압(Vref)이 공급되고, 제1스위치(SW1)가 오프되면, 기준전압 라인(RVL)으로 기준전압(Vref)이 공급되지 않는다.

[0081] 제2스위치(SW2)는, 제2스위치 신호(샘플링 신호)에 따라, 기준전압 라인(RVL) 및 아날로그 디지털 컨버터(ADC) 간을 연결해줄 수 있다.

[0082] 제2스위치(SW2)가 온이 되면, 기준전압 라인(RVL)과 아날로그 디지털 컨버터(ADC)가 연결되어, 아날로그 디지털 컨버터(ADC)가 기준전압 라인(RVL)의 전압, 즉, 구동 트랜지스터(DRT)의 N1 노드의 전압을 센싱할 수 있다.

[0083] 전술한 아날로그 디지털 컨버터(ADC)를 이용하면, 타이밍 컨트롤러(140)가 디지털 기반에서 보상값을 연산하고 데이터 보상을 할 수 있도록 해줄 수 있다.

[0084] 이러한 아날로그 디지털 컨버터(ADC)는, 영상 데이터를 데이터 전압(Vdata)으로 변환하는 디지털 아날로그 컨버터(DAC)와 함께, 각 소스 드라이버 접점회로(SDIC)에 포함될 수 있다.

[0085] 한편, 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드는 동일한 게이트 라인에 전기적으로 연결될 수 있다.

[0086] 다시 말해, 스위칭 트랜지스터(SWT)의 게이트 노드 및 센싱 트랜지스터(SENT)의 게이트 노드에는, 동일한 게이트 라인(GL)을 통해, 게이트 신호(SCAN, SENSE)를 공통으로 인가받는다. 이때, 스캔 신호(SCAN) 및 센스 신호(SENSE)는 동일한 게이트 신호이다.

[0087] 스위칭 트랜지스터(SWT)의 게이트 노드와 센싱 트랜지스터(SENT)의 게이트 노드는 서로 다른 게이트 라인에 전기적으로 연결되어, 스캔 신호(SCAN) 및 센스 신호(SENSE) 각각이 별도로 인가될 수 있다.

[0088] 이상에서 설명한 바와 같이, 본 실시예들에 따른 유기발광표시장치(100)는, 각 화소의 휘도 편차, 즉, 화소 특성 편차를 보상해줌에도 불구하고, 저계조 영역에서 등고선 형태의 얼룩이 발생하는 등의 화질 저하 현상이 발

생활 수 있다.

[0089] 이와 관련하여, 소스 드라이버(120)의 입출력 특성이 선형적일 경우, 소스 드라이버(120)에서 출력되는 출력 전압(데이터 전압(Vdata))에 대한 전압 해상도(ΔV)는, 아래 수학식 1과 같이 표현될 수 있으며, 출력 전압 범위(R)와 비트 수(b)에 따라 제한적이다.

수학식 1

$$\Delta V = \frac{VDD}{2^b}$$

[0090]

[0091] 이와 같이, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도가 제한적인 경우, 화소 특성 편차를 보상한 이후, 출력 전압에 해당하는 데이터 전압은 $\pm \Delta V/2$ 의 오차를 포함할 수 있다.

[0092] 이러한 오차는, 센싱 구동 및 디스플레이 구동 시, 소스 드라이버(120)에서 출력되는 출력 전압(데이터 전압)에 영향을 주게 되고, 각 화소 특성 편차(회도 편차 특성)가 연속적으로 변화할 경우, 화소 특성 편차 보상 오차가 주기적으로 증감한다.

[0093] 특히, 저계조로 갈수록, 데이터 전압의 절대값 자체가 작아지기 때문에, 화소 특성 편차 보상 오차가 커지고, 저계조에서 등고선 형태의 얼룩을 발생시키는 등의 화질 저하 현상을 유발시킬 수 있다.

[0094] 따라서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 충분히 크게 설계하는 것이 바람직하나, 비트 수, 다이(Die) 사이즈, 배선 수 등의 문제로 인해, 전압 해상도를 높여주는 것이 어려운 실정이다. 이로 인해, 등고선 형태의 얼룩이 발생하는 등의 각종 화질 저하 현상을 방지하기가 어려운 실정이다.

[0095] 이에, 본 실시예들에 따른 유기발광표시장치(100)는, 소스 드라이버(120)의 출력전압에 대한 전압 해상도가 낮아서 야기되는 화소 특성 편차 보상 오차로 인한 화질 저하 현상을 방지해줄 수 있는 방안을 제공할 수 있다.

[0096] 도 4는 본 실시예들에 따른 유기발광표시장치(100)의 타이밍 컨트롤러(140)에 대한 블록도이다.

[0097] 도 4를 참조하면, 타이밍 컨트롤러(140)는, 입력 영상 데이터(RGB Data)를 입력받아, 소스 드라이버(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터와 데이터 구동 제어 신호 등을 출력하여 소스 드라이버(120)를 제어하고, 게이트 구동 제어 신호를 출력하여 스캔 드라이버(130)를 제어한다.

[0098] 도 4를 참조하면, 타이밍 컨트롤러(140)는, 데이터 구동 제어를 위하여, 전압 신호 변환기(410) 및 전압 신호 보정기(420) 등을 포함하고, 게이트 구동 제어를 위하여, 게이트 구동 제어 신호를 출력하는 게이트 제어부(440) 등을 포함할 수 있다.

[0099] 전압 신호 변환기(410)는, 화소 입출력 특성("패널 입력전압 대비 회도 특성" 또는 "패널 I-V 특성"라고도 함)을 고려하여, 화소 입출력 특성의 역 특성(패널 역 특성)에 따라, 입력 영상 데이터(RGB Data)를 전압 신호로 변환할 수 있다.

[0100] 이러한 전압 신호 변환기(410)를 "D2V(Data to Voltage) 변환기"라고도 한다.

[0101] 전압 신호 변환기(410)에서 출력되는 전압 신호는, 디지털 값으로서, "VDATA"로 표현되고, 소스 드라이버(120)에서 출력된 데이터 전압을 표현하는 "Vdata"와 구별된다.

[0102] 전압 신호 보정기(420)는, 각 화소 특성 편차를 보상하기 위한 데이터 보상 처리 구성으로서, 전압 신호 변환기(410)에서 출력된 전압 신호(VDATA)를 각 화소 특성 편차("구동 트랜지스터의 특성치 편차" 또는 "유기발광다이오드 특성치 편차"라고도 함)에 따라 보정 전압 신호(VDATA')로 변환하여 출력한다.

[0103] 이러한 전압 신호 보정기(420)에서 출력되는 보정 전압 신호(VDATA')는, 다음의 하기 수학식 2로 표현될 수 있다.

수학식 2

$$VDATA' = \alpha * VDATA + \phi$$

[0104]

[0105] 상기 수학식 2에서, $VDATA'$ 는, 전압 신호 보정기(420)에서 출력되는 보정 전압 신호($VDATA'$)로서, 화소 특성 편차 보상이 이루어진 보상 데이터에 해당하고, $VDATA$ 는 전압 신호 보정기(420)에 입력되는 전압 신호($VDATA$)로서, 화소 특성 편차 보상이 이루어지기 이전의 데이터에 해당한다. 그리고, α 는 게인(Gain)으로서 구동 트랜지스터(DRT)의 이동도(Mobility)에 대한 보상과 관련된 값이고, ϕ 는 오프셋(Offset)으로서, 구동 트랜지스터(DRT)의 문턱전압(V_{th})에 대한 보상과 관련된 값이다.

[0106]

[0106] 전압 신호 보정기(420)는, α 와 ϕ 를 결정함으로써, 각 화소 특성 편차를 보상하여 보상 데이터로서의 보정 전압 신호($VDATA'$)를 출력하게 된다.

[0107]

[0107] 한편, 후술하겠지만, 본 실시예들에 따른 소스 드라이버(120)에 포함된 DAC는, 통상적인 바와 같이, 선형적인 입출력 특성("SDIC(Source Driver IC) 감마(Gamma) 특성"라고도 함)을 가질 수도 있지만, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높이기 위하여, 비선형적인 입출력 특성을 가질 수도 있다.

[0108]

[0108] 이와 같이, DAC의 입출력 특성(SDIC 감마 특성)이 비선형적인 경우, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 선형적으로 유지될 수 있도록, 본 실시예들에 따른 유기발광표시장치(100)는, 타이밍 컨트롤러(140)의 전압 신호 보정기(420)에서 출력되는 보정 전압 신호($VDATA'$)가 소스 드라이버(120)의 DAC로 바로 입력되게 하지 않고, DAC의 입출력 특성(SDIC 감마 특성)에 대한 역 특성(SDIC 역 감마 특성)에 따라, 전압 신호 보정기(420)에서 출력되는 보정 전압 신호($VDATA'$)를 변환 보정 전압 신호로 변환하여 소스 드라이버(120)의 DAC로 입력해주는 역 DAC 기능을 제공할 수 있다.

[0109]

[0109] 이러한 역 DAC 기능을 타이밍 컨트롤러(140)가 제공해줄 수도 있고, 소스 드라이버(120)가 제공할 수도 있으며, 타이밍 컨트롤러(140) 및 소스 드라이버(120)의 외부에 있는 별도의 구성으로 제공해줄 수도 있다.

[0110]

[0110] 만약, 역 DAC 기능을 타이밍 컨트롤러(140)가 제공하는 경우, 타이밍 컨트롤러(140)는, 도 4에 도시된 바와 같이, DAC(520)의 입출력 특성(SDIC 감마 특성)이 비선형적인 경우, 보정 전압 신호($VDATA'$)를 입출력 특성에 대한 역 특성(SDIC 역 감마 특성)에 따라 변환 보정 전압 신호로 변환하여 소스 드라이버(120)로 출력하는 역 DAC(430)를 더 포함할 수 있다.

[0111]

[0111] 이러한 역 DAC(430)를 이용하면, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여줄 수 있다.

[0112]

[0112] 도 5는 본 실시예들에 따른 유기발광표시장치(100)의 소스 드라이버(120)에 대한 블록도이다.

[0113]

[0113] 도 5를 참조하면, 본 실시예들에 따른 유기발광표시장치(100)의 소스 드라이버(120)는, 입력 신호(V_{input})를 샘플링하고 저장하는 래치 회로(510)와, 출력 특성(SDIC 감마 특성)에 따라 입력 신호(V_{input})를 아날로그 형태의 출력 신호(V_{output})로 변환하는 DAC(520)와, 구동능력 향상을 위해 출력 신호(V_{output})를 토대로 데이터 전압(V_{data})을 출력하는 출력 버퍼(530) 등을 포함할 수 있다.

[0114]

[0114] DAC(520)의 입출력 특성(SDIC 감마 특성)은, 입력 신호(V_{input}) 및 출력 신호(V_{output}) 간의 관계가 비선형적인 입출력 특성이다.

[0115]

[0115] 즉, DAC(520)의 입출력 특성(SDIC 감마 특성)은, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서 기울기가 다른 구간이 존재하는 입력 신호(V_{input}) 및 출력 신호(V_{output}) 간의 관계 그래프로 정의될 수 있다.

[0116]

[0116] 이러한 DAC(520)의 비선형적인 입출력 특성에 따라, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여줄 수 있다.

[0117]

[0117] 한편, 위에서 언급한 입력 신호(V_{input})는, DAC(520)의 비선형적인 입출력 특성(SDIC 감마 특성)에 대한 역 특성(SDIC 역 감마 특성)에 따라 변환된 변환 보정 전압 신호일 수 있다.

[0118]

[0118] 도 6은 본 실시예들에 따른 유기발광표시장치(100)의 시스템 구성도이고, 도 7은 본 실시예들에 따른 유기발광표시장치(100)의 영상 신호 흐름도이다. 단, 아래에서는, 역 DAC 기능이 타이밍 컨트롤러(140)에서 제공되는 것

으로 가정한다.

[0119] 도 6을 참조하면, 타이밍 컨트롤러(140)는, 전압 신호 변환기(410), 전압 신호 보정기(420), 역 DAC(430), 게이트 제어부(440) 등을 포함하고, 소스 드라이버(120)는 래치 회로(510), DAC(520), 출력 버퍼(530) 등을 포함한다.

[0120] 도 6을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, DAC(520)의 입출력 특성(SDIC 감마 특성, 620)에 따라 기준감마전압(예: V0~V9)을 출력하는 기준감마전압 생성 회로(600)를 더 포함할 수 있다. 여기서, 본 명세서에 기재된 DAC(520)의 입출력 특성(620)은, DAC(520)의 입력신호와 출력신호 간의 관계의 특성을 의미하는 것으로서, 일종의 정보로 소스 드라이버(120) 또는 기준감마전압 생성회로(600)에 저장되어 있을 수 있다.

[0121] 도 6 및 도 7을 참조하면, 전압 신호 변환기(410)는, 화소 입출력 특성("패널 입력전압(Voutput) 대비 휘도(L) 특성" 또는 "패널 I-V 특성"라고도 함, 720)을 고려하여, 화소 입출력 특성(720)의 역 특성(패널 역 감마 특성, 710)에 따라, 입력 영상 데이터(RGB Data)를 전압 신호(VDATA)로 변환한다.

[0122] 전압 신호 보정기(420)는, 전압 신호(VDATA)를 각 화소 특성 편차에 따라 보정 전압 신호(VDATA')로 변환하여 출력한다.

[0123] 전술한 전압 신호 변환기(410) 및 전압 신호 보정기(420)를 통해, 영상 신호와 휘도 출력 간의 선형 관계가 되도록 해줄 수 있고, 각 화소 특성 편차(문턱전압 편차, 이동도 편차)를 보상해줄 수 있다.

[0124] 도 6 및 도 7을 참조하면, 역 DAC(430)는, 보정 전압 신호(VDATA')를 DAC(520)의 입출력 특성(620)에 대한 역 특성(SDIC 역 감마 특성, 610)에 따라 변환 보정 전압 신호로 변환하고, 변환 보정 전압 신호를 소스 드라이버(120)로 출력한다.

[0125] 전술한 역 DAC(430)를 통해, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여줄 수 있다.

[0126] 도 6 및 도 7을 참조하면, 역 DAC(430)에서 출력된 변환 보정 전압 신호는, 소스 드라이버(120)의 DAC(520)의 입력 신호(Vinput)로서 입력된다.

[0127] 도 6 및 도 7을 참조하면, DAC(520)는, 입력 신호(Vinput)를 입출력 특성(SDIC 감마 특성, 620)에 따라 출력 신호(Voutput)로 변환하여 출력한다.

[0128] 한편, 도 6에 도시된 바와 같이, 역 DAC(430)는, 타이밍 컨트롤러(140)의 내부에 포함될 수도 있지만, 경우에 따라서는, 소스 드라이버(120)의 내부에 포함되거나, 타이밍 컨트롤러(140)와 소스 드라이버(120)의 외부에 있는 별도의 구성으로 구현될 수도 있다.

[0129] 이와 같이, 시스템 환경 및 구조, 또는 타이밍 컨트롤러(140) 및 소스 드라이버(120)의 설계 기준 등에 따라, 역 DAC(430)의 구현 위치를 자유롭게 해줄 수 있는데, 역 DAC(430)를 타이밍 컨트롤러(140) 또는 소스 드라이버(120)의 내부에 구현하는 경우, 별도의 부품 수를 늘리지 않고 역 DAC 기능을 제공할 수 있고, 역 DAC(430)를 타이밍 컨트롤러(140)와 소스 드라이버(120)와는 다른 별도의 구성으로 구현하는 경우, 타이밍 컨트롤러(140)와 소스 드라이버(120)를 변경하지 않아도 된다는 장점이 있다.

[0130] 아래에서는, DAC(520)의 비선형적인 입출력 특성(620)에 대한 다양한 예들을 설명한다.

[0131] 도 8 및 도 9는 본 실시예들에 따른 유기발광표시장치(100)에서 이용되는 DAC(520)의 입출력 특성(620)의 예시 도이다.

[0132] 전술한 바와 같이, DAC(520)의 입출력 특성(SDIC 감마 특성, 620)은, 입력 신호(Vinput) 및 출력 신호(Voutput) 간의 관계를 의미하는 것으로서, 본 실시예들에서는, 입력 신호(Vinput)의 변화에 따라 출력 신호(Voutput)가 비선형적(Non-Linear)으로 변화는 비선형적인 관계를 갖는다.

[0133] 이러한 DAC(520)의 입출력 특성(SDIC 감마 특성, 620)은, 입력 신호(Vinput) 및 출력 신호(Voutput) 간의 관계 그래프(x축: Vinput, y축: Voutput)로 정의될 수 있다.

[0134] 이러한 DAC(520)의 입출력 특성(SDIC 감마 특성, 620)을 나타내는 관계 그래프에서, 기울기(Slope)는, 항상 일정한 값을 가지 않고, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서 기울기가 다른 구간이 존재할 수 있다.

[0135] 여기서, 기울기(Slope)는, 관계 그래프(Voutput=f(Vinput))의 함수 그래프)에서 어떠한 입력 신호(Vinput)에서의

접선 기울기로서, 미분 계수($f'(V_{input})$)일 수 있다.

[0136] 한편, DAC(520)의 입출력 특성(SDIC 감마 특성, 620)을 나타내는 관계 그래프의 기울기(Slope)는 양(+)일 수도 있고, 음(-)일 수도 있다.

[0137] DAC(520)의 입출력 특성(SDIC 감마 특성, 620)을 나타내는 관계 그래프의 기울기가 양(+)이면, 입력 신호(V_{input})가 커짐에 따라 출력 신호(V_{output})도 커지는 것을 의미하고, DAC(520)의 입출력 특성(SDIC 감마 특성, 620)을 나타내는 관계 그래프의 기울기가 음(-)이면, 입력 신호(V_{input})가 커짐에 따라 출력 신호(V_{output})도 작아지는 것을 의미한다.

[0138] 도 8은 기울기가 양(+)인 관계 그래프로 표현될 수 있는 DAC(520)의 입출력 특성(SDIC 감마 특성, 620)을 도시하고, 도 9는 기울기가 음(-)인 관계 그래프로 표현될 수 있는 DAC(520)의 입출력 특성(SDIC 감마 특성, 620)을 도시한 것이다.

[0139] 도 8을 참조하면, 기울기가 양(+)인 경우, DAC(520)의 입출력 특성(620)은, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 증가(단조 증가 포함)하는 제1입출력 특성(620a)과, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 감소(단조 감소 포함)하다가 증가(단조 증가 포함)하는 제2입출력 특성(620b) 중 적어도 하나를 포함할 수 있다.

[0140] 전술한 바와 같은 DAC 입출력 특성(620a, 620b)을 이용하는 경우, 입력 신호(V_{input})가 커짐에 따라 출력 신호(V_{output})가 커지는 경우(즉, 기울기 >0)에 대하여, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여줄 수 있다.

[0141] 도 9를 참조하면, 기울기가 음(-)인 경우, DAC(520)의 입출력 특성(620)은, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 감소(단조 감소 포함)하는 제3입출력 특성(620c)과, 영(Zero)이 아닌 최소 계조에서 최대 계조 사이에서, 기울기가 증가(단조 증가 포함)하다가 감소(단조 감소 포함)하는 제4입출력 특성(620d) 중 적어도 하나를 포함할 수 있다.

[0142] 전술한 바와 같은 DAC 입출력 특성(620c, 620d)을 이용하는 경우, 입력 신호(V_{input})가 커짐에 따라 출력 신호(V_{output})가 작아지는 경우(즉, 기울기 <0)에 대하여, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여줄 수 있다.

[0143] 도 10은 본 실시예들에 따른 유기발광표시장치(100)에서 이용되는 DAC(520)의 입출력 특성(620)에 대한 역 특성 정보의 예시도이다.

[0144] 전술한 바와 같이, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여주기 위하여, 역 DAC(430)은, DAC(520)의 입출력 특성(620)에 대한 역 특성(610)을 이용하여 신호 변환 처리를 한다.

[0145] 도 10에 도시된 바와 같이, 기울기가 양(+)인 경우에 해당하는 제1입출력 특성(620a) 및 제2입출력 특성(620b) 각각으로부터 그 역 특성(610a, 610b)을 얻을 수 있다.

[0146] 제1입출력 특성(620a)에 대한 역 특성(610a)은, 대각선 방향의 접선을 기준으로 제1입출력 특성(620a)과 대칭이 되도록 하여 얻을 수 있다.

[0147] 또한, 제2입출력 특성(620b)에 대한 역 특성(610b)은, 대각선 방향의 접선을 기준으로 제2입출력 특성(620b)과 대칭이 되도록 하여 얻을 수 있다.

[0148] 도 10에 도시된 바와 같이, 기울기가 음(-)인 경우에 해당하는 제3입출력 특성(620c) 및 제4입출력 특성(620d) 각각으로부터 그 역 특성(610c, 610d)을 얻을 수 있다.

[0149] 제3입출력 특성(620c)에 대한 역 특성(610c)은, 대각선 방향의 접선을 기준으로 제3입출력 특성(620c)과 대칭이 되도록 하여 얻을 수 있다.

[0150] 또한, 제4입출력 특성(620d)에 대한 역 특성(610d)은, 대각선 방향의 접선을 기준으로 제4입출력 특성(620d)과 대칭이 되도록 하여 얻을 수 있다.

[0151] 도 11은 본 실시예들에 따른 유기발광표시장치(100)에서, 구동 모드에 따른 DAC(520)의 입출력 특성(620)의 예시도이다.

[0152] 디스플레이 구동(일반 구동) 모드일 때 사용하는 DAC(520)의 입출력 특성(620)과 센싱 구동 모드일 때 사용하는

DAC(520)의 입출력 특성(620)은 서로 다를 수 있다.

[0153] 도 11을 참조하면, 입력 신호(Vinput)가 커짐에 따라 출력 신호(Voutput)가 커지는 경우(즉, 기울기>0 인 경우), 기울기가 증가(단조 증가 포함)하는 제1입출력 특성(620a)은, 디스플레이 구동 시 사용될 수 있고, 기울기가 감소(단조 감소 포함)하다가 증가(단조 증가 포함)하는 제2입출력 특성(620b)은 센싱 구동 시 사용될 수 있다.

[0154] 전술한 바와 같이, 디스플레이 구동 시, 기울기가 증가(단조 증가 포함)하는 형태의 제1입출력 특성(620a)을 사용하는 이유는, 저계조에 대응되는 데이터 전압 특성 편차 보정 범위를 고려하여, 저전압 영역(A1)에서 전압 해상도를 높이기 위함이다.

[0155] 센싱 구동 시, 기울기가 감소(단조 감소 포함)하다가 증가(단조 증가 포함)하는 형태의 제2입출력 특성(620b)을 사용하는 이유는, 센싱 구동 시 사용되는 전압에 화소 특성 편차 보상 범위를 고려한 해당 전압 영역(A2)에서 전압 해상도를 높이기 위함이다.

[0156] 전술한 바와 같이, 입력 신호(Vinput)가 커짐에 따라 출력 신호(Voutput)가 커지는 경우(즉, 기울기>0 인 경우), 구동 모드의 종류(디스플레이 구동 모드, 센싱 구동 모드)에 따라, DAC(520)의 입출력 특성(620a, 620b)을 차별화함으로써, 해당 구동 모드 별로 사용되는 전압 영역(A1, A2)에서의 데이터 전압(출력 신호)에 대한 전압 해상도를 효율적으로 높여줄 수 있다.

[0157] 도 11을 참조하면, 입력 신호(Vinput)가 커짐에 따라 출력 신호(Voutput)가 작아지는 경우(즉, 기울기<0 인 경우), 기울기가 감소(단조 감소 포함)하는 제3입출력 특성(620c)은, 디스플레이 구동 시 사용될 수 있고, 기울기가 증가(단조 증가 포함)하다가 감소(단조 감소 포함)하는 제4입출력 특성(620d)은, 센싱 구동 시 사용될 수 있다.

[0158] 전술한 바와 같이, 디스플레이 구동 시, 기울기가 감소(단조 감소 포함)하는 형태의 제3입출력 특성(620c)을 사용하는 이유는, 해당 계조에 대응되는 데이터 전압 특성 편차 보정 범위를 고려하여, 해당 전압 영역(A3)에서 전압 해상도를 높이기 위함이다.

[0159] 센싱 구동 시, 기울기가 증가(단조 증가 포함)하다가 감소(단조 감소 포함)하는 형태의 제4입출력 특성(620d)을 사용하는 이유는, 센싱 구동 시 사용되는 전압에 화소 특성 편차 보상 범위를 고려한 해당 전압 영역(A4)에서 전압 해상도를 높이기 위함이다.

[0160] 전술한 바와 같이, 입력 신호(Vinput)가 커짐에 따라 출력 신호(Voutput)가 작아지는 경우(즉, 기울기<0 인 경우), 구동 모드의 종류(디스플레이 구동 모드, 센싱 구동 모드)에 따라, DAC(520)의 입출력 특성(620c, 620d)을 차별화함으로써, 해당 구동 모드 별로 사용되는 전압 영역(A3, A4)에서의 데이터 전압(출력 신호)에 대한 전압 해상도를 효율적으로 높여줄 수 있다.

[0161] 디스플레이 구동 시와 센싱 구동 시에 사용할 전압 범위가 서로 일치하지 않을 경우, 디스플레이 구동 시와 센싱 구동 시 각각에 최적화된 DAC 입출력 특성(감마 특성, 620)을 별도로 적용할 수 있다.

[0162] 도 12는 본 실시예들에 따른 유기발광표시장치(100)에서, 최대 표시 휘도에 따라 가변 가능한 DAC(520)의 입출력 특성(620)의 예시도이다.

[0163] 도 12를 참조하면, 디스플레이 구동 시, DAC 입출력 특성(620)은, 즉, 제1입출력 특성(620a) 및 제3입출력 특성(620c)은, 주변 환경이나 영상 신호에 따른 최대 표시 휘도에 따라 변화될 수 있다.

[0164] 도 12를 참조하면, 기울기가 양(+)인 경우, 디스플레이 구동 시 사용될 수 있는 제1입출력 특성(620a)에서, 최대 표시 휘도가 높으면, a와 같은 입출력 특성이 되도록 변경할 수 있고, 최대 표시 휘도가 낮으면, b와 같은 입출력 특성이 되도록 변경할 수 있다. 단, a와 b는 최대 표시 휘도가 상대적으로 높은 경우와 낮은 경우 각각에 대응되어 가변될 수 있는 입출력 특성을 나타내기 위한 예시이다.

[0165] 도 12를 참조하면, 기울기가 음(-)인 경우, 디스플레이 구동 시 사용될 수 있는 제3입출력 특성(620c)에서, 최대 표시 휘도의 상대적인 높고 낮음에 따라, c와 같은 입출력 특성이 되도록 변경할 수 있고, d와 같은 입출력 특성이 되도록 변경할 수 있다. 단, c와 d는 최대 표시 휘도의 상대적인 높고 낮음에 따라 가변될 수 있는 입출력 특성을 나타내기 위한 예시이다.

[0166] 전술한 바와 같이, 주변 환경이나 영상 신호에 따라 효율적인 영상 표시를 위해 바뀌게 되는 최대 표시 휘도에 따라 DAC(520)의 입출력 특성(620a, 620c)을 가변함으로써, 화상 품질을 더욱 향상시킬 수 있다.

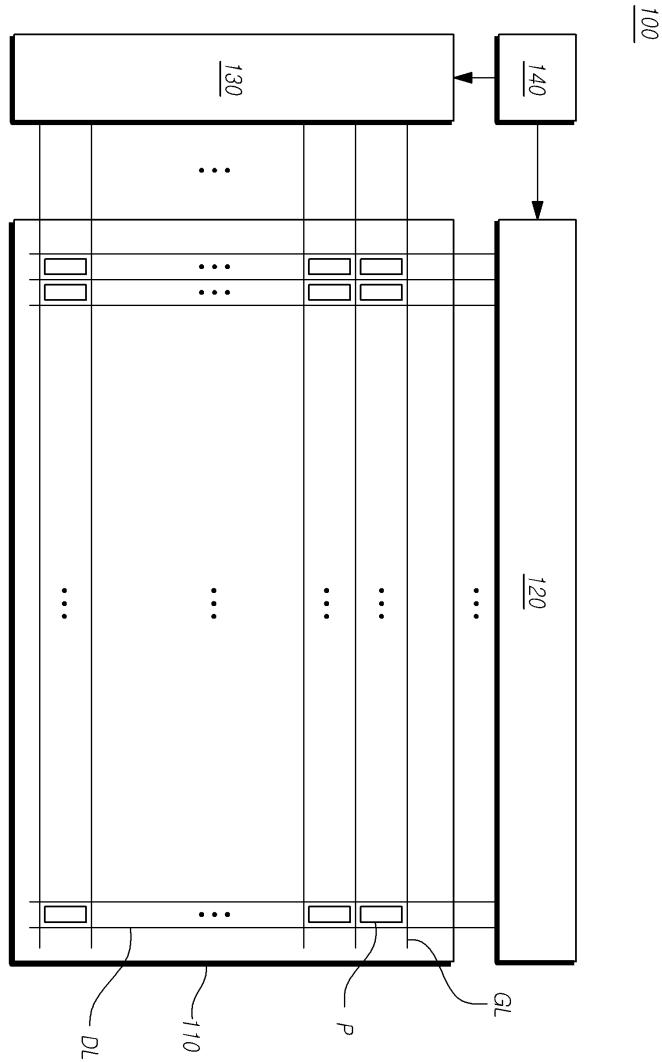
- [0167] 도 13은 도 8 내지 도 12를 참조하여 예시적으로 설명한 여러 가지 종류의 DAC(520)의 입출력 특성(620)을 정리한 도면이다.
- [0168] 이상에서 설명한 본 실시예들에 의하면, 휘도 및 색 균일성이 우수한 유기발광표시장치(100)를 제공할 수 있다.
- [0169] 또한, 본 실시예들은, 화소 특성 편차 보상에도 불구하고, 여전히 발생하고 있는 얼룩 등의 화질 불량 현상을 방지해줄 수 있는 유기발광표시장치(100), 소스 드라이버(120) 및 타이밍 컨트롤러(140)를 제공할 수 있다.
- [0170] 또한, 본 실시예들은, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 향상시켜 영상 표현력을 개선함으로써, 화상 품질을 높여줄 수 있는 유기발광표시장치(100), 소스 드라이버(120) 및 타이밍 컨트롤러(140)를 제공할 수 있다.
- [0171] 특히, 본 실시예들은, 소스 드라이버(120)의 저계조 출력 전압에 대한 전압 해상도를 향상시켜 저계조 영상 표현력을 개선함으로써, 얼룩 등의 화질 불량 현상을 방지하여 화상 품질을 높여줄 수 있는 유기발광표시장치(100), 소스 드라이버(120) 및 타이밍 컨트롤러(140)를 제공할 수 있다.
- [0172] 또한, 본 실시예들은, 화소 특성 편차 보상을 위한 데이터 전압 보상량이 올바른 값으로 유지되도록 하면서, 소스 드라이버(120)의 출력 전압에 대한 전압 해상도를 높여줌으로써, 화상 품질을 높여줄 수 있는 유기발광표시장치(100), 소스 드라이버(120) 및 타이밍 컨트롤러(140)를 제공할 수 있다.
- [0173] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

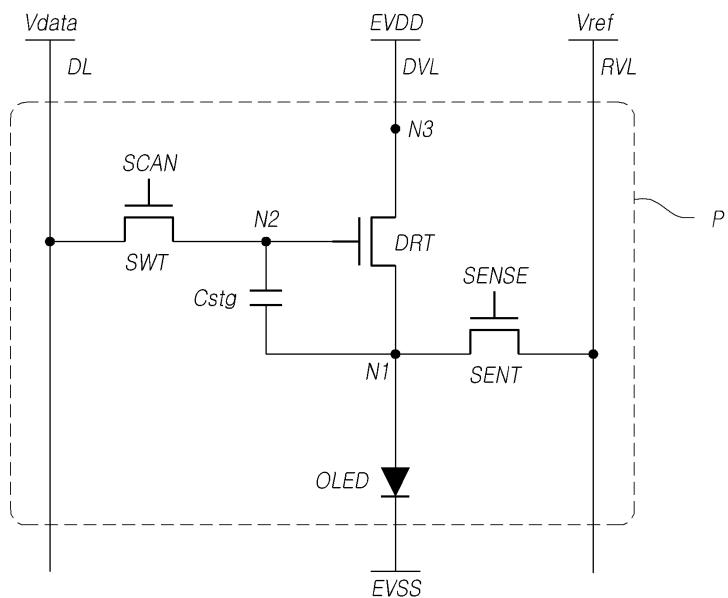
- [0174] 100: 유기발광표시장치
 110: 표시패널
 120: 소스 드라이버
 130: 스캔 드라이버
 140: 타이밍 컨트롤러

도면

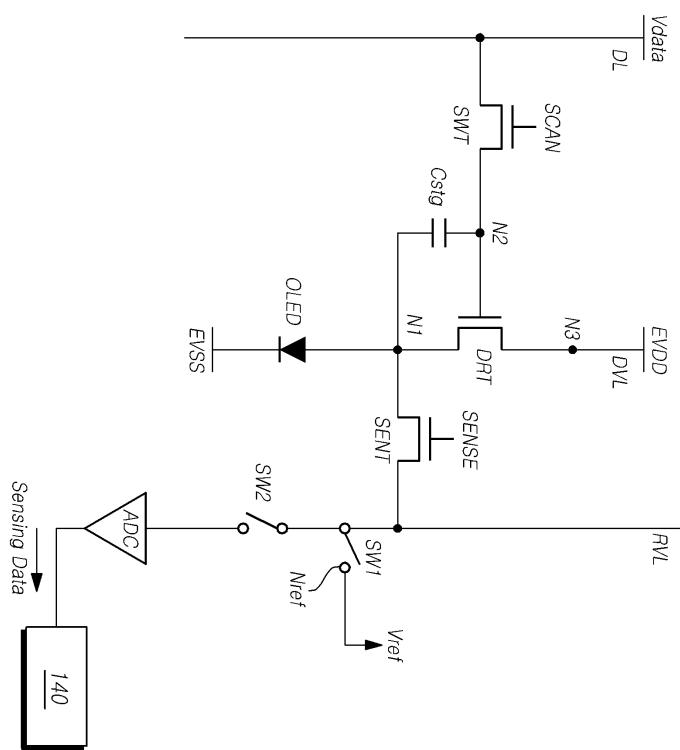
도면1



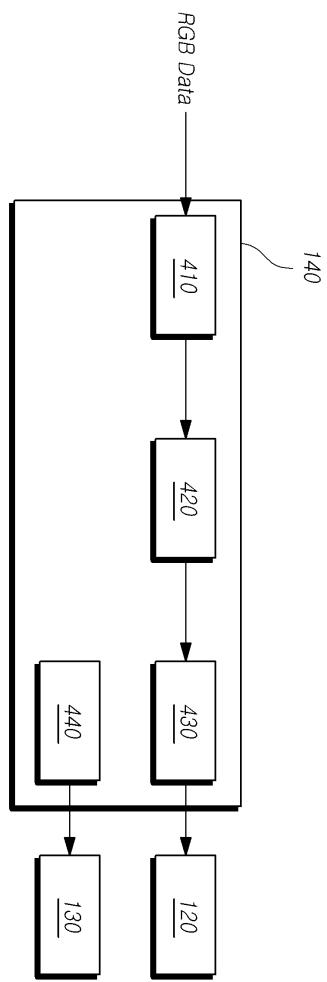
도면2



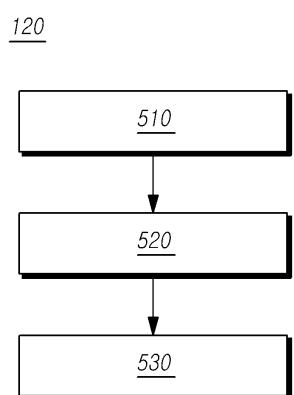
도면3



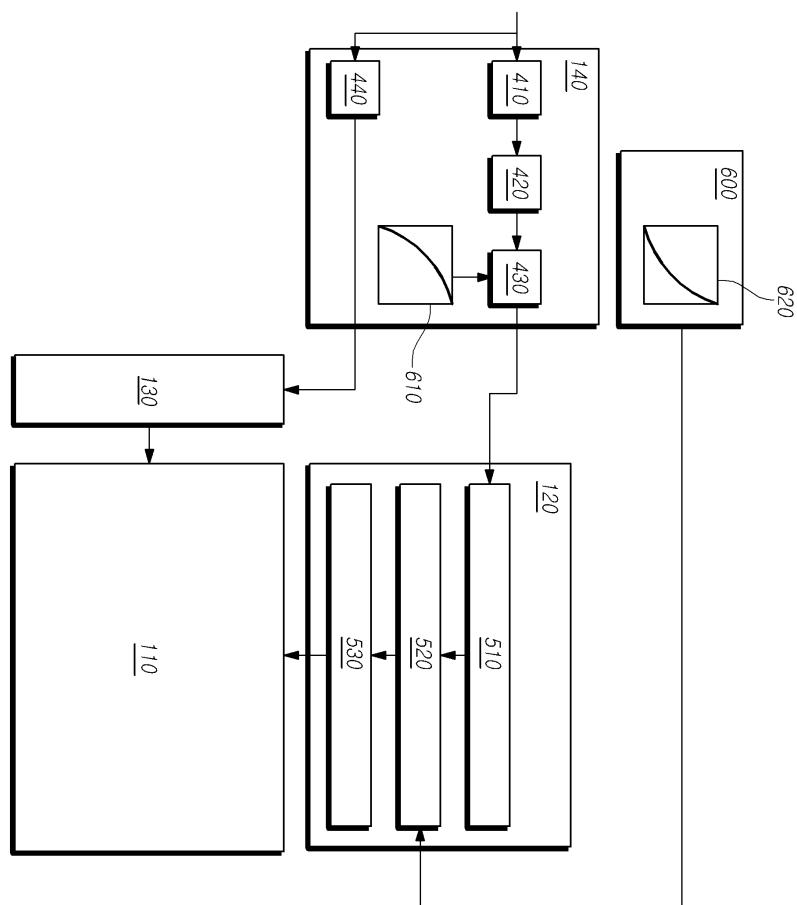
도면4



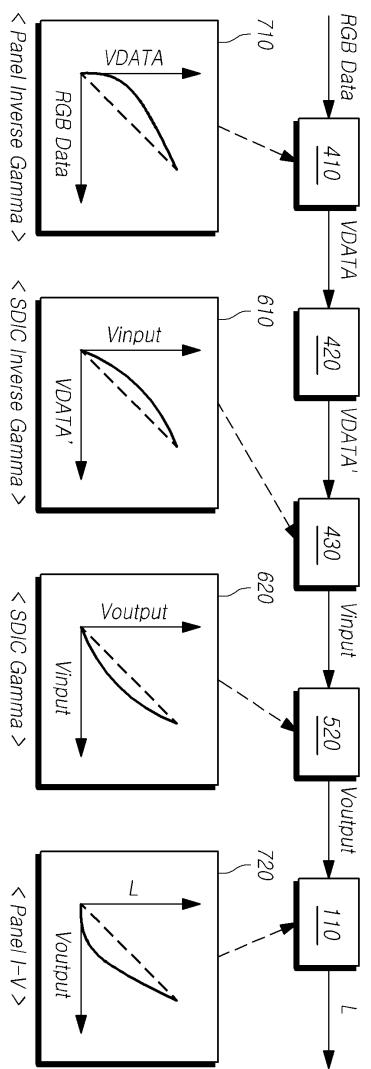
도면5



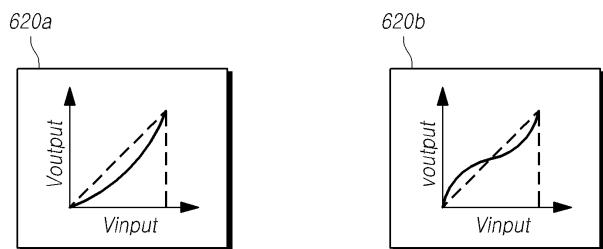
도면6



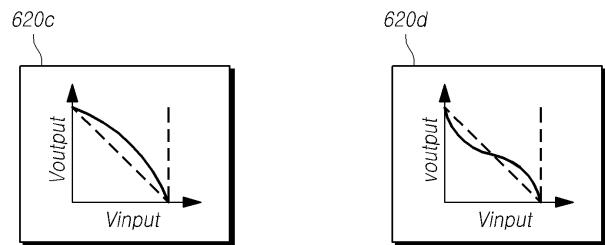
도면7



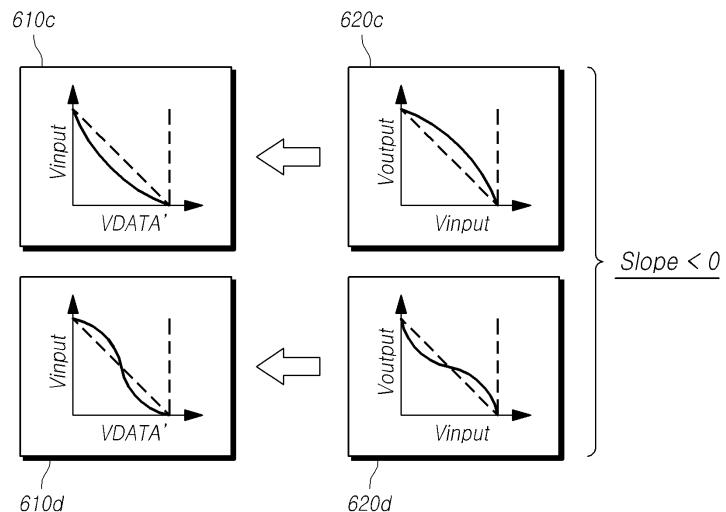
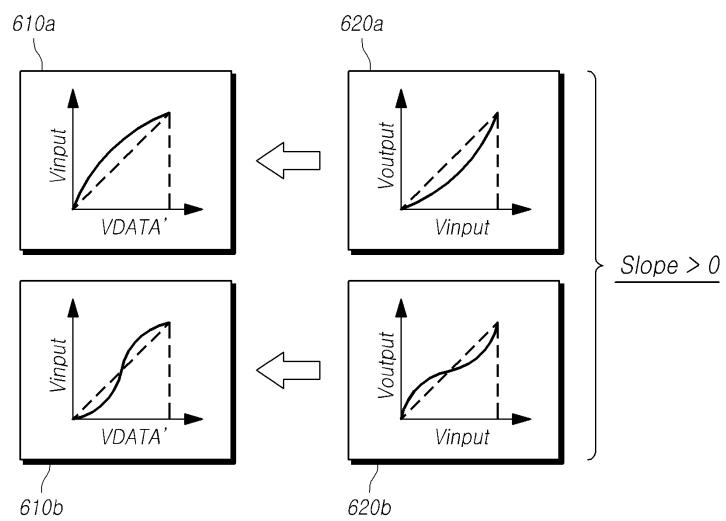
도면8

Slope > 0

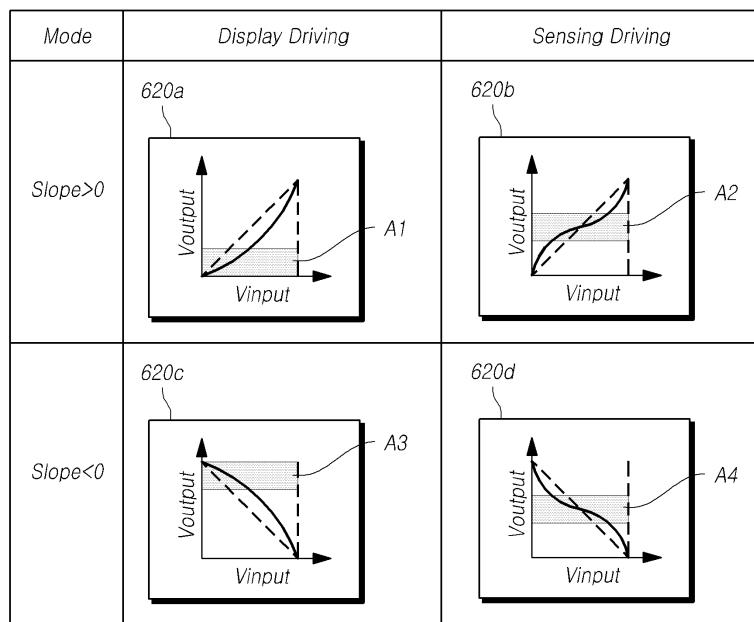
도면9

Slope < 0

도면10

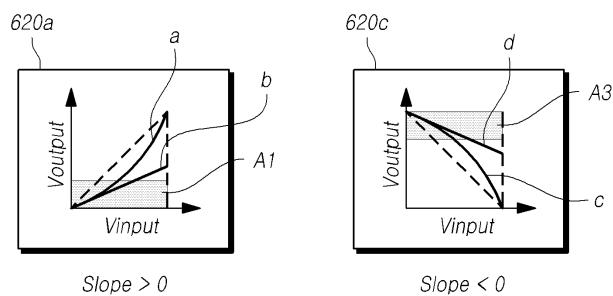


도면11

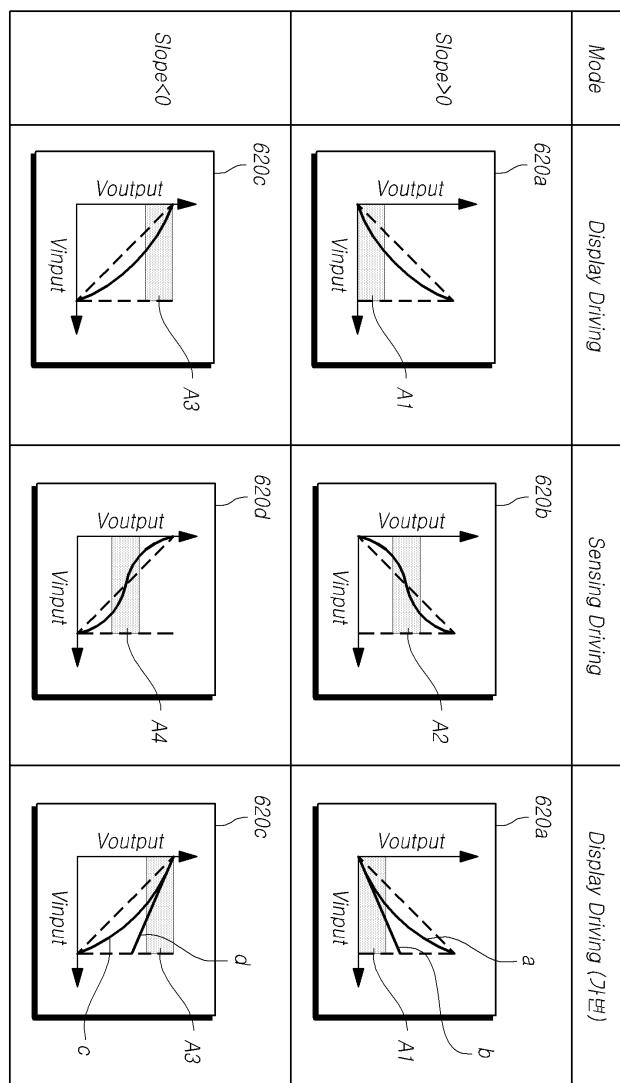


도면12

< Display Driving >



도면13



专利名称(译)	标题 : OLED显示器件 , 源极驱动器和时序控制器		
公开(公告)号	KR1020160079267A	公开(公告)日	2016-07-06
申请号	KR1020140190391	申请日	2014-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	MIWA KOICHI 미와코이치		
发明人	미와코이치		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

这些实施例涉及有机发光显示装置，其改善了朝向源极驱动器的输出电压的电压分辨率，并且这些实施例还提高了图像表达能力并且以这种方式可以提高图像质量，源极驱动器和时序控制器。。

