



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0085158
(43) 공개일자 2014년07월07일

(51) 국제특허분류(Int. Cl.)
G09G 3/30 (2006.01) H01L 51/50 (2006.01)
(21) 출원번호 10-2012-0155407
(22) 출원일자 2012년12월27일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김지훈
경기 과천시 탄현면 약산골길 7-30, 301호 (정일
베스트빌2차)
박효진
전남 여수시 신월2길 11, 103동 1503호 (신월동,
신월코아루아파트)
(74) 대리인
특허법인로알

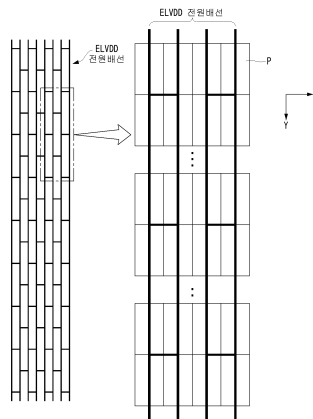
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명에 따른 유기발광 표시장치는 데이터라인들과 게이트라인부들의 교차 영역에 형성된 다수의 화소들; 및 상기 화소들에 셀구동전압을 공급하는 메인 전원 배선부를 구비하고; 상기 메인 전원 배선부는, 제1 방향을 따라 배치된 다수의 메인 전원 배선들과, 서로 이웃한 메인 전원 배선들을 상기 제1 방향에 수직인 제2 방향을 따라 연결하는 메인 전원 배선 연결패턴들을 포함하고; 상기 메인 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치된다.

대표도 - 도12



특허청구의 범위

청구항 1

데이터라인들과 게이트라인부들의 교차 영역에 형성된 다수의 화소들; 및

상기 화소들에 셀구동전압을 공급하는 메인 전원 배선부를 구비하고;

상기 메인 전원 배선부는,

제1 방향을 따라 배치된 다수의 메인 전원 배선들과, 서로 이웃한 메인 전원 배선들을 상기 제1 방향에 수직한 제2 방향을 따라 연결하는 메인 전원 배선 연결패턴들을 포함하고;

상기 메인 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 메인 전원 배선부는, 상기 화소들에 고전위 셀구동전압을 공급하는 ELVDD 전원 배선부와, 상기 화소들에 저전위 셀구동전압을 공급하는 ELVSS 전원 배선부를 포함하고;

메인 전원 배선 연결패턴들은, 서로 이웃한 ELVDD 전원 배선들을 상기 제2 방향을 따라 연결하는 ELVDD 전원 배선 연결패턴들과, 서로 이웃한 ELVSS 전원 배선들을 상기 제2 방향을 따라 연결하는 ELVSS 전원 배선 연결패턴들을 포함하는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 ELVDD 전원 배선 연결패턴들은 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 표시패널의 수직 해상도가 '1080'일 때, 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 ELVDD 전원 배선 연결패턴들은 5~20개 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 3 항에 있어서,

상기 ELVDD 전원 배선 연결패턴들은 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 동일 간격으로 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제 3 항에 있어서,

상기 ELVDD 전원 배선 연결패턴들은 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 차등 간격으로 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 7

제 1 항에 있어서,

상기 화소들에 초기화 전압을 공급하는 Vint 전원 배선부와, 상기 화소들에 기준 전압을 공급하는 Vref 전원 배선부를 더 구비하고;

상기 Vint 전원 배선부는, 상기 제1 방향을 따라 배치된 다수의 Vint 전원 배선들과, 서로 이웃한 Vint 전원 배선들을 상기 제2 방향을 따라 연결하는 Vint 전원 배선 연결패턴들을 포함하고, 상기 Vint 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치되며;

상기 Vref 전원 배선부는, 상기 제1 방향을 따라 배치된 다수의 Vref 전원 배선들과, 서로 이웃한 Vref 전원 배선들을 상기 제2 방향을 따라 연결하는 Vref 전원 배선 연결패턴들을 포함하고, 상기 Vref 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 표시패널의 수직 해상도가 '1080'일 때, 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 5~20개 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 10

제 8 항에 있어서,

상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 동일 간격으로 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 11

제 8 항에 있어서,

상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 차등 간격으로 배치되는 것을 특징으로 하는 유기발광 표시장치.

청구항 12

제 1 항에 있어서,

상기 제1 방향은 상기 데이터라인이 연장되는 Y 방향을 지시하고, 상기 제2 방향은 상기 게이트라인부가 연장되는 X 방향을 지시하는 것을 특징으로 하는 유기발광 표시장치.

청구항 13

제 1 항에 있어서,

상기 제1 방향은 상기 게이트라인부가 연장되는 X 방향을 지시하고, 상기 제2 방향은 상기 데이터라인이 연장되는 Y 방향을 지시하는 것을 특징으로 하는 유기발광 표시장치.

명세서

기술분야

본 발명은 유기발광 표시장치에 관한 것으로, 특히 유기발광 표시장치의 전원 배선 구조에 관한 것이다.

[0001]

배경 기술

- [0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- [0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.
- [0004] 유기발광 표시장치는 OLED를 각각 포함한 화소들을 매트릭스 형태로 배열하고 OLED에 흐르는 전류량을 조절하여 계조를 표현한다. 유기발광 표시장치는 전류 구동소자로서 표시패널의 전원 배선에 흐르는 전류량에 따라 IR 변화량이 다르게 나타난다. IR 변화량에는 IR 드롭(drop)과 IR 라이징(rising)이 포함된다.
- [0005] 전원 배선에는 각 화소의 구동 TFT(Thin Film Transistor)에 전류를 공급하는 고전위 셀 구동전압 전원 배선(이하, 'ELVDD 전원 배선' 이라 함)이 포함되며, 경우에 따라 각 화소에 초기화 전압(Vint)을 공급하는 초기화전압 전원 배선(이하, 'Vint 전원 배선' 이라 함)과, 각 화소에 기준 전압(Vref)을 공급하는 기준전압 전원 배선(이하, 'Vref 전원 배선' 이라 함)과 같은 보조 전원 배선들이 더 포함될 수도 있다.
- [0006] ELVDD 전원 배선은 도 1과 같이 표시패널에서 데이터라인이 연장되는 Y 방향을 따라 배치될 수 있다. 개구율 향상을 위해 X 방향으로 이웃한 2개의 화소들이 1개의 ELVDD 전원 배선을 공유할 수 있다. IR 변화량의 정도는 표시패널에 표시되는 이미지 패턴에 따라서 달라지는데 어두운 이미지 패턴에 비해 밝은 이미지 패턴에서 더 커진다. 특히, 도 2와 같이 동영상 구현시 어두운 이미지 패턴(B)에 둘러싸인 밝은 이미지 패턴(A)이 빠른 속도로 오른쪽(또는 왼쪽)으로 이동하면 표시패널의 IR 변화량 특성도 이미지 패턴에 따라서 이동하게 됨으로써, 무빙(moving) 수직 크로스토크가 발생하게 된다. 도 3은 수직 크로스토크의 측정 패턴에 있어 밝은 이미지 패턴(A)의 경계부분을 확대하여 보여준다. 도 3의 밝은 이미지 패턴(A)의 경계부분에 대한 전원 배선의 전압 분포는 도 4와 같다. 도 3 및 도 4에서 알 수 있듯이, IR 드롭의 정도는 어두운 이미지 패턴(B) 즉, ㉠ 및 ㉡에 비해 밝은 이미지 패턴(A) 즉, ㉢ 및 ㉣에서 더 커진다. 또한, IR 드롭의 정도는 동일한 밝은 이미지 패턴(A) 내에 속하더라도 어떠한 발광 색상의 화소들에 의해 공유되는 가에 따라, ㉢ 및 ㉣과 같이 달라질 수 있다. 이러한 IR 드롭에 따른 전원 배선의 전압 차이는 화소들 간 휘도 차이를 유발하여 도 2와 수직 크로스토크로 나타난다.
- [0007] IR 변화량을 최소화하기 위해 ELVDD 전원 배선을 도 5와 같이 그물망 형태(또는 메쉬(mesh) 형태)로 배치할 수도 있다. 그물망 구조에서, ELVDD 전원 배선은 표시패널에서 Y 방향뿐만 아니라 X 방향을 따라서도 배치되어 있다. 하지만 그물망 구조로 ELVDD 전원 배선을 형성하는 경우에는 표시패널의 내부 임의의 지점에서 ELVDD 전원 배선과 다른 배선 사이에 쇼트가 발생하였을 때 표시패널 전체가 전소(burnt)될 가능성이 높기 때문에 신뢰성 차원에서 문제가 된다. 그물망 구조를 취하면, X 방향으로의 열전달 경로가 매우 짧아지기 때문에, 도 9에서 보이는 것처럼 어느 한 교차 지점의 발화가 이웃한 교차 지점들로 쉽게 전이될 수 있는 것이다.
- [0008] Vint 전원 배선과 Vref 전원 배선은 도 6과 같이 배치될 수도 있고, 개구율 향상을 위해 도 7과 같은 그물망 구조로 배치될 수도 있다. 도 6과 같은 구조로 보조 전원 배선들을 형성하는 경우에는 위에서 설명한 IR 변화량에 따른 문제가 발생한다.
- [0009] 도 7과 같은 그물망 구조로 보조 전원 배선들을 형성하는 경우에는 데이터라인과 보조 전원 배선의 교차 지점들에서 커패시티브 커플링(capacitive coupling)에 의해 수평 크로스토크가 발생하는 문제가 생긴다. 도 8 및 도 9를 참조하면, 서로 계조가 다른 배경 패턴과 박스 패턴의 경계부에서 데이터전압(Vdata1)의 레벨이 급격히 변화한다. 이때, 데이터라인과 보조 전원 배선 사이에 커패시티브 커플링이 일어나서 기준 전압(Vref)이 흔들리게 된다. 보조 전원 배선은 그물망 구조로서 Y 방향 뿐만 아니라 X 방향으로도 서로 연결되어 있기 때문에 흔들린 기준 전압(Vref)이 X 방향으로 퍼져나가게 된다. 이 기준 전압(Vref)의 리플 성분은 박스 패턴의 경계 부분에 위치한 모든 화소들의 동작에 영향을 미침으로써 수평 크로스토크를 유발한다.
- [0010] 또한, 표시패널의 임의의 지점에서 보조 전원 배선이 다른 배선과 쇼트되면, 쇼트된 배선들의 전압 차이와 낮은 쇼트 저항값에 의해 높은 쇼트 전류가 국부적으로 흐르게 되면서 열이 발생된다. 이때, 보조 전원 배선이 그물망 구조로 배치되면 도 10과 같이 그 열이 상하좌우로 전달되면서 쇼트 지점의 주변부 온도를 급격히 올리고,

그 결과 표시패널 전체가 전소(burnt)될 수 있다.

발명의 내용

해결하려는 과제

[0011] 따라서, 본 발명의 목적은 전원 배선의 배치 형태를 변경하여 화상 품위를 향상시키고 번트(burnt) 확산을 방지할 수 있도록 한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

- [0012] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광 표시장치는 데이터라인들과 게이트라인부들의 교차 영역에 형성된 다수의 화소들; 및 상기 화소들에 셀구동전압을 공급하는 메인 전원 배선부를 구비하고; 상기 메인 전원 배선부는, 제1 방향을 따라 배치된 다수의 메인 전원 배선들과, 서로 이웃한 메인 전원 배선들을 상기 제1 방향에 수직한 제2 방향을 따라 연결하는 메인 전원 배선 연결패턴들을 포함하고; 상기 메인 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치된다.
- [0013] 상기 메인 전원 배선부는, 상기 화소들에 고전위 셀구동전압을 공급하는 ELVDD 전원 배선부와, 상기 화소들에 저전위 셀구동전압을 공급하는 ELVSS 전원 배선부를 포함하고; 메인 전원 배선 연결패턴들은, 서로 이웃한 ELVDD 전원 배선들을 상기 제2 방향을 따라 연결하는 ELVDD 전원 배선 연결패턴들과, 서로 이웃한 ELVSS 전원 배선들을 상기 제2 방향을 따라 연결하는 ELVSS 전원 배선 연결패턴들을 포함한다.
- [0014] 상기 ELVDD 전원 배선 연결패턴들은 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치된다.
- [0015] 상기 표시패널의 수직 해상도가 '1080'일 때, 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 ELVDD 전원 배선 연결패턴들은 5~20개 배치된다.
- [0016] 상기 ELVDD 전원 배선 연결패턴들은 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 동일 간격으로 배치된다.
- [0017] 상기 ELVDD 전원 배선 연결패턴들은 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 차등 간격으로 배치된다.
- [0018] 이 유기발광 표시장치는 상기 화소들에 초기화 전압을 공급하는 Vint 전원 배선부와, 상기 화소들에 기준 전압을 공급하는 Vref 전원 배선부를 더 구비하고; 상기 Vint 전원 배선부는, 상기 제1 방향을 따라 배치된 다수의 Vint 전원 배선들과, 서로 이웃한 Vint 전원 배선들을 상기 제2 방향을 따라 연결하는 Vint 전원 배선 연결패턴들을 포함하고, 상기 Vint 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치되며; 상기 Vref 전원 배선부는, 상기 제1 방향을 따라 배치된 다수의 Vref 전원 배선들과, 서로 이웃한 Vref 전원 배선들을 상기 제2 방향을 따라 연결하는 Vref 전원 배선 연결패턴들을 포함하고, 상기 Vref 전원 배선 연결패턴들은 상기 제2 방향을 따라 엇갈리게 배치된다.
- [0019] 상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치된다.
- [0020] 상기 표시패널의 수직 해상도가 '1080'일 때, 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 5~20개 배치된다.
- [0021] 상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 동일 간격으로 배치된다.
- [0022] 상기 Vint 전원 배선 연결패턴들 및 상기 Vref 전원 배선 연결패턴들은 각각 상기 제2 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 상기 제1 방향을 따라 차등 간격으로 배치된다.
- [0023] 상기 제1 방향은 상기 데이터라인이 연장되는 Y 방향을 지시하고, 상기 제2 방향은 상기 게이트라인부가 연장되는 X 방향을 지시한다.

[0024] 상기 제1 방향은 상기 게이트라인부가 연장되는 X 방향을 지시하고, 상기 제2 방향은 상기 데이터라인이 연장되는 Y 방향을 지시한다.

발명의 효과

[0025] 본 발명은 메인 전원 배선부 및/또는 보조 전원 배선부를 세미 메쉬 형태로 구현함으로써, IR 변화량에 따른 화상 품위 저하를 방지함과 아울러 번트(burnt) 확산을 효과적으로 방지할 수 있다.

도면의 간단한 설명

[0026] 도 1은 종래 ELVDD 전원 배선의 일반적인 배치 형태를 보여주는 도면.
 도 2는 도 1과 같은 배치 구조에서 표시패널의 IR 변화량 특성이 이미지 패턴의 이동에 따라 영향 받아, 수직 크로스토크가 발생하는 것을 보여주는 도면.
 도 3은 종래 수직 크로스토크의 측정 패턴에 있어 밝은 이미지 패턴의 경계부분을 확대하여 보여주는 도면.
 도 4는 도 3의 밝은 이미지 패턴의 경계부분에 대한 전원 배선의 전압 분포를 보여주는 도면.
 도 5는 종래 ELVDD 전원 배선의 그물망 구조의 배치 형태를 보여주는 도면.
 도 6은 종래 보조 전원 배선(Vint 전원 배선, Vref 전원 배선)의 일반적인 배치 형태를 보여주는 도면.
 도 7은 종래 보조 전원 배선의 그물망 구조의 배치 형태를 보여주는 도면.
 도 8 및 도 9는 도 7과 같은 배치 구조에서 배경 패턴과 박스 패턴의 경계부에서 데이터전압의 레벨이 급격히 변화하는 것을 보여주는 도면들.
 도 10은 도 7과 같은 배치 구조에서 배선들의 쇼트에 의해서 발생한 열이 확산되는 것을 보여주는 도면.
 도 11은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.
 도 12, 도 13a 및 도 13b는 본 발명의 일 실시예에 따른 ELVDD 전원 배선부의 구현 형태를 보여주는 도면들.
 도 14 및 도 15는 ELVDD 전원 배선 연결패턴들의 개수를 각각 10개 및 5개로 적용했을 때의 전원 배선 전압 분포를 보여주는 도면들.
 도 16은 본 발명의 일 실시예에 따른 보조 전원 배선부의 구현 형태를 보여주는 도면.
 도 17a 및 도 17b는 도 16에서 Vint 전원 배선부만을 분리하여 보여주는 도면.
 도 18a 및 도 18b는 도 16에서 Vref 전원 배선부만을 분리하여 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0027] 이하, 도 11 내지 도 18b를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0028] 도 11은 본 발명의 실시예에 따른 유기발광 표시장치를 보여준다.

[0029] 도 11을 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10)과, 데이터라인(14)들을 구동시키기 위한 데이터 구동회로(12)와, 게이트라인부(15)들을 구동시키기 위한 게이트 구동회로(13)와, 데이터 구동회로(12) 및 게이트 구동회로(13)의 구동 타이밍을 제어하기 위한 타이밍 컨트롤러(11)를 구비한다.

[0030] 표시패널(10)에는 다수의 데이터라인(14)들과 다수의 게이트라인부(15)들이 교차되고, 이 교차영역마다 화소(P)들이 매트릭스 형태로 배치된다. 게이트라인부(15)는 화소(P) 구조에 따라 스캔라인(15a)과 함께 에미션라인(15b) 및 초기화라인(15c)을 포함할 수도 있다. 각 화소(P)는 1개의 데이터라인(14)과, 게이트라인부(15)를 구성하는 3개의 신호라인들(15a, 15b, 15c)에 접속된다. 화소(P)들은 도시하지 않은 전원발생부로부터 고전위 및 저전위 셀구동전압(ELVDD, ELVSS)과 기준전압(Vref)과 초기화전압(Vint)을 공급받는다. 이를 위해, 표시패널(10)에는 화소(P)들에 고전위 및 저전위 셀구동전압(ELVDD, ELVSS)을 공급하기 위한 메인 전원 배선부와, 화소

(P)들에 초기화 전압(Vint)을 공급하는 Vint 전원 배선부와, 화소(P)들에 기준 전압(Vref)을 공급하는 Vref 전원 배선부가 형성된다. 메인 전원 배선부는 IR 변화량을 최소화하고 번트(burnt)의 확산 방지를 위해 세미 메쉬(semi mesh) 형태로 구현된다. 메인 전원 배선부에는 ELVDD 전원 배선부와 ELVSS 전원 배선부가 포함된다. 또한, Vint 전원 배선부와 Vref 전원 배선부 즉, 보조 전원 배선부도 마찬가지로 IR 변화량을 최소화하고 번트(burnt)의 확산 방지를 위해 세미 메쉬(semi mesh) 형태로 구현된다.

[0031] 기준전압(Vref)과 초기화전압(Vint)은 저전위 셀구동전압(ELVSS)보다 낮게 설정될 수 있다. 기준전압(Vref)은 초기화전압(Vint)보다 높게 설정되며, 특히 기준전압(Vref)과 초기화전압(Vint) 간의 차는 구동 TFT의 문턱전압보다 더 크도록 설정될 수 있다. 화소(P)들 각각은 OLED, 구동 TFT, 4개의 스위치 TFT들, 2개의 커패시터들을 포함할 수 있으며, 일 예로 본원 출원인에 의해 기출원된 출원번호 제10-2012-0095604호에서 제시한 화소 구조로 구현될 수 있다.

[0032] 타이밍 콘트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(10)의 해상도에 맞게 재정렬하여 데이터 구동회로(12)에 공급한다. 또한, 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.

[0033] 데이터 구동회로(12)는 데이터 제어신호(DDC)를 기반으로 타이밍 콘트롤러(11)로부터 입력되는 디지털 비디오 데이터(10)를 아날로그 데이터전압으로 변환하여 데이터라인(14)들에 공급한다.

[0034] 게이트 구동회로(13)는 게이트 제어신호(GDC)를 기반으로 스캔신호, 발광제어신호, 및 초기화신호를 발생한다. 게이트 구동회로(13)는 스캔신호를 라인 순차 방식으로 스캔라인(15a)에 공급하고, 발광제어신호를 라인 순차 방식으로 에미션라인(15b)에 공급하며, 초기화신호를 라인 순차 방식으로 초기화라인(15c)에 공급한다. 게이트 구동회로(13)는 GIP(Gate-driver In Panel) 방식에 따라 표시패널(10) 상에 직접 형성될 수 있다.

[0035] 이하의 본 발명의 실시예에서는 메인 전원 배선부 중 ELVDD 전원 배선부의 배치 구조를 중심으로 설명하지만, ELVSS 전원 배선부도 동일한 형태로 설계될 수 있음은 물론이다. 따라서, 제1 방향으로 연장되는 메인 전원 배선들을 연결하는 메인 전원 배선 연결패턴들은, 서로 이웃한 ELVDD 전원 배선들을 상기 제2 방향을 따라 연결하는 ELVDD 전원 배선 연결패턴들과, 서로 이웃한 ELVSS 전원 배선들을 상기 제2 방향을 따라 연결하는 ELVSS 전원 배선 연결패턴들을 포함할 수 있다.

[0036] 도 12, 도 13a 및 도 13b는 본 발명의 일 실시예에 따른 ELVDD 전원 배선부의 배치 형태를 보여준다.

[0037] 본 발명에 따른 ELVDD 전원 배선부는 도 12 및 도 13a와 같이 Y 방향(데이터라인의 연장방향)을 따라 배치된 다수의 ELVDD 전원 배선들과, 서로 이웃한 ELVDD 전원 배선들을 X 방향(게이트라인부의 연장방향)을 따라 연결하는 ELVDD 전원 배선 연결패턴들을 포함하여 세미 메쉬 구조를 이룬다. ELVDD 전원 배선 연결패턴들은 X 방향을 따라 엇갈리게 배치됨으로써 X 방향으로의 열전달 경로를 길게 하고, 또한 X 방향으로의 배선 저항을 늘린다.

[0038] ELVDD 전원 배선은 화소마다 1개씩 배치되거나, 또는 다수의 화소들마다 1개씩 배치될 수도 있다. 예컨대, ELVDD 전원 배선은 개구율 향상을 위해 도 12에서와 같이 2개(또는 3개 이상)의 화소들마다 1개씩 배치될 수 있다. ELVDD 전원 배선 연결패턴들은 X 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치될 수 있다. 예컨대, 표시패널의 수직 해상도가 '1080'일 때, X 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 ELVDD 전원 배선 연결패턴들은 5~20개 배치될 수 있다. 다만, 이웃한 2개의 전원 배선들 사이에 배치되는 ELVDD 전원 배선 연결패턴들의 개수는 표시패널의 크기와 ELVDD 전원 배선에 흐르는 전류량, 화소의 전원 특성 등에 따라서 얼마든지 달라질 수 있다.

[0039] ELVDD 전원 배선 연결패턴들은 X 방향으로 이웃한 제1 및 제2 ELVDD 전원 배선 사이에서 Y 방향을 따라 동일 간격으로 배치되거나 또는, 차등 간격으로 배치될 수 있다.

[0040] 한편, 본 발명에 따른 ELVDD 전원 배선부는 도 13b와 같이 X 방향(게이트라인부의 연장방향)을 따라 배치된 다수의 ELVDD 전원 배선들과, 서로 이웃한 ELVDD 전원 배선들을 Y 방향(데이터라인의 연장방향)을 따라 연결하는 ELVDD 전원 배선 연결패턴들을 포함하여 세미 메쉬 구조를 이룰 수도 있다. 이 경우, ELVDD 전원 배선 연결패턴들은 Y 방향을 따라 엇갈리게 배치됨으로써 Y 방향으로의 열전달 경로를 길게 하고, 또한 Y 방향으로의 배선 저항을 늘리게 된다.

- [0041] 도 14 및 도 15는 ELVDD 전원 배선 연결패턴들의 개수를 각각 10개 및 5개로 적용했을 때의 전원 배선 전압 분포를 보여준다.
- [0042] 도 14는 이웃한 2개의 전원 배선들 사이에 배치되는 ELVDD 전원 배선 연결패턴들의 개수를 10개로 하여 세미 메쉬를 구현했을 때, 도 3의 밝은 이미지 패턴의 경계부분에 대한 전원 배선의 전압 분포를 보여준다. 그리고, 도 15는 이웃한 2개의 전원 배선들 사이에 배치되는 ELVDD 전원 배선 연결패턴들의 개수를 5개로 하여 세미 메쉬를 구현했을 때, 도 3의 밝은 이미지 패턴의 경계부분에 대한 전원 배선의 전압 분포를 보여준다. 실험을 통해 전원 전압 강하에 따른 화소 전류 변화 특성을 살펴본 결과, ELVDD 전원 배선 연결패턴들의 개수를 증가시킬수록 전원 전압 강하에 따른 화소 전류 변화가 둔감해짐을 알 수 있었다. ELVDD 전원 배선 연결패턴들의 개수가 최소 5개 이상이면 전원 전압 강하 1V에 대해서 화소에서의 ELVDD 전원 전압 유지율이 70% 이상 되기 때문에 무빙 수직 크로스토크에 대한 개선이 가능하다. 다만, ELVDD 전원 배선 연결패턴들의 개수를 종래의 그물망 구조에서와 같이 표시패널의 수직 해상도만큼 증가시키면 번트(burnt) 확산이 문제되므로, ELVDD 전원 배선 연결패턴들의 개수는 위에서 언급했듯이 수직 해상도 '1080' 기준으로 5~20개가 적당하다.
- [0043] 도 16은 본 발명의 일 실시예에 따른 보조 전원 배선부의 배치 형태를 보여준다. 도 17a 및 도 17b는 Vint 전원 배선부의 배치 형태를 그리고, 도 18a 및 도 18b는 Vref 전원 배선부의 배치 형태를 각각 보여준다.
- [0044] 본 발명에 따른 보조 전원 배선부는 Vint 전원 배선부와 Vref 전원 배선부를 포함한다. Vint 전원 배선부와 Vref 전원 배선부는 각각 IR 변화량을 최소화하고 번트(burnt)의 확산 방지를 위해 세미 메쉬(semi mesh) 형태로 구현된다.
- [0045] 도 16 및 도 17a를 참조하면, 본 발명에 따른 Vint 전원 배선부는 Y 방향을 따라 배치된 다수의 Vint 전원 배선들과, 서로 이웃한 Vint 전원 배선들을 X 방향을 따라 연결하는 Vint 전원 배선 연결패턴들을 포함하여 세미 메쉬 구조를 이룬다. Vint 전원 배선 연결패턴들은 X 방향을 따라 엇갈리게 배치됨으로써 X 방향으로의 열전달 경로를 길게 하고, 또한 X 방향으로의 배선 저항을 늘린다.
- [0046] Vint 전원 배선은 적어도 2개 이상의 화소들마다 1개씩 배치될 수도 있다. 예컨대, Vint 전원 배선은 개구율 향상을 위해 도 16에서와 같이 4개의 화소들마다 1개씩 배치될 수 있다. Vint 전원 배선 연결패턴들은 X 방향으로 이웃한 제1 및 제2 Vint 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치될 수 있다. 예컨대, 표시패널의 수직 해상도가 '1080'일 때, X 방향으로 이웃한 제1 및 제2 Vint 전원 배선 사이에서 Vint 전원 배선 연결패턴들은 5~20개 배치될 수 있다. 본 발명은 Vint 전원 배선 연결패턴들의 개수를 수직 해상도보다 작은 범위 내에서 적절히 선택함으로써, 데이터라인과 커패시티브 커플링되는 개수를 줄이고, 번트(burnt) 확산을 억제한다. 한편, Vint 전원 배선 연결패턴들은 X 방향으로 이웃한 제1 및 제2 Vint 전원 배선 사이에서 Y 방향을 따라 동일 간격으로 배치되거나 또는, 차등 간격으로 배치될 수 있다.
- [0047] 한편, 본 발명에 따른 Vint 전원 배선부는 도 17b에 도시된 바와 같이, X 방향을 따라 배치된 다수의 Vint 전원 배선들과, 서로 이웃한 Vint 전원 배선들을 Y 방향을 따라 연결하는 Vint 전원 배선 연결패턴들을 포함하여 세미 메쉬 구조를 이룰 수도 있다. 이 경우 Vint 전원 배선 연결패턴들은 Y 방향을 따라 엇갈리게 배치됨으로써 Y 방향으로의 열전달 경로를 길게 하고, 또한 Y 방향으로의 배선 저항을 늘리는 역할을 하게 된다.
- [0048] 도 16 및 도 18을 참조하면, 본 발명에 따른 Vref 전원 배선부는 Y 방향을 따라 배치된 다수의 Vref 전원 배선들과, 서로 이웃한 Vref 전원 배선들을 X 방향을 따라 연결하는 Vref 전원 배선 연결패턴들을 포함하여 세미 메쉬 구조를 이룬다. Vref 전원 배선 연결패턴들은 X 방향을 따라 엇갈리게 배치됨으로써 X 방향으로의 열전달 경로를 길게 하고, 또한 X 방향으로의 배선 저항을 늘린다.
- [0049] Vref 전원 배선은 적어도 2개 이상의 화소들마다 1개씩 배치될 수도 있다. 예컨대, Vref 전원 배선은 개구율 향상을 위해 도 16에서와 같이 4개의 화소들마다 1개씩 배치될 수 있다. Vref 전원 배선 연결패턴들은 X 방향으로 이웃한 제1 및 제2 Vref 전원 배선 사이에서 표시패널의 수직 해상도보다 작은 개수로 배치될 수 있다. 예컨대, 표시패널의 수직 해상도가 '1080'일 때, X 방향으로 이웃한 제1 및 제2 Vref 전원 배선 사이에서 Vref 전원 배선 연결패턴들은 5~20개 배치될 수 있다. 본 발명은 Vref 전원 배선 연결패턴들의 개수를 수직 해상도보다 작은 범위 내에서 적절히 선택함으로써, 데이터라인과 커패시티브 커플링되는 개수를 줄이고, 번트(burnt) 확산을 억제한다. 한편, Vref 전원 배선 연결패턴들은 X 방향으로 이웃한 제1 및 제2 Vref 전원 배선 사이에서 Y 방향을 따라 동일 간격으로 배치되거나 또는, 차등 간격으로 배치될 수 있다.
- [0050] 한편, 본 발명에 따른 Vref 전원 배선부는 도 18b에 도시된 바와 같이, X 방향을 따라 배치된 다수의 Vref 전원 배선들과, 서로 이웃한 Vref 전원 배선들을 Y 방향을 따라 연결하는 Vref 전원 배선 연결패턴들을 포함하여 세

미 메쉬 구조를 이룰 수도 있다. 이 경우 Vref 전원 배선 연결패턴들은 Y 방향을 따라 엇갈리게 배치됨으로써 Y 방향으로의 열전달 경로를 길게 하고, 또한 Y 방향으로의 배선 저항을 늘리는 역할을 하게 된다.

[0051] 상술한 바와 같이, 본 발명은 메인 전원 배선부 및/또는 보조 전원 배선부를 세미 메쉬 형태로 구현함으로써, IR 변화량에 따른 화상 품위 저하를 방지함과 아울러 번트(burnt) 확산을 효과적으로 방지할 수 있다.

[0052] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

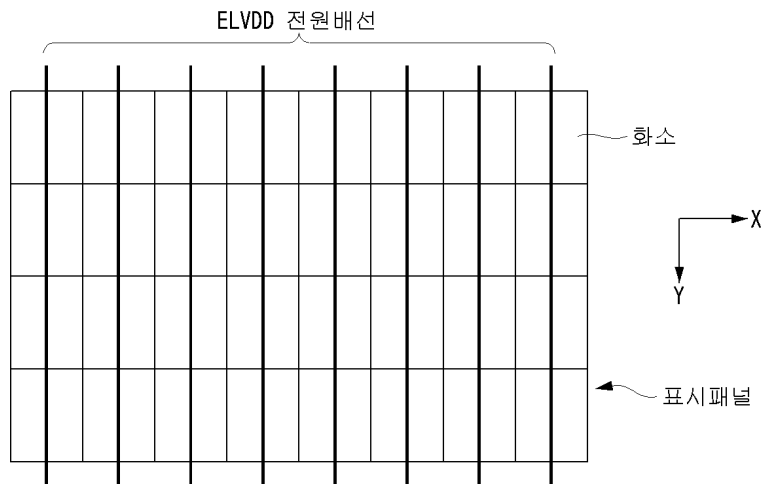
부호의 설명

[0053]

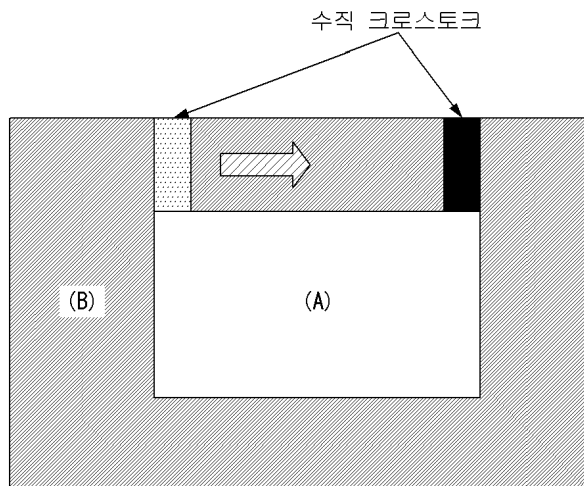
10 : 표시패널	11 : 타이밍 콘트롤러
12 : 데이터 구동회로	13 : 게이트 구동회로
14 : 데이터라인	15 : 게이트라인부

도면

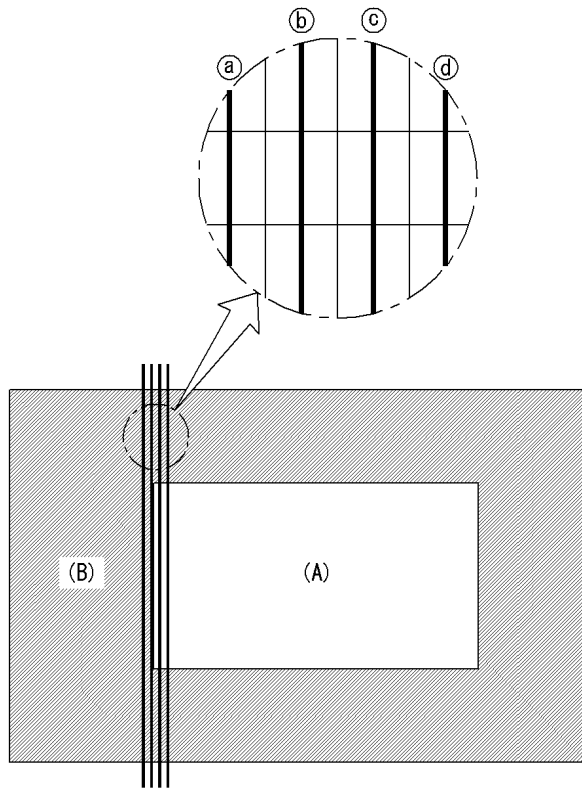
도면1



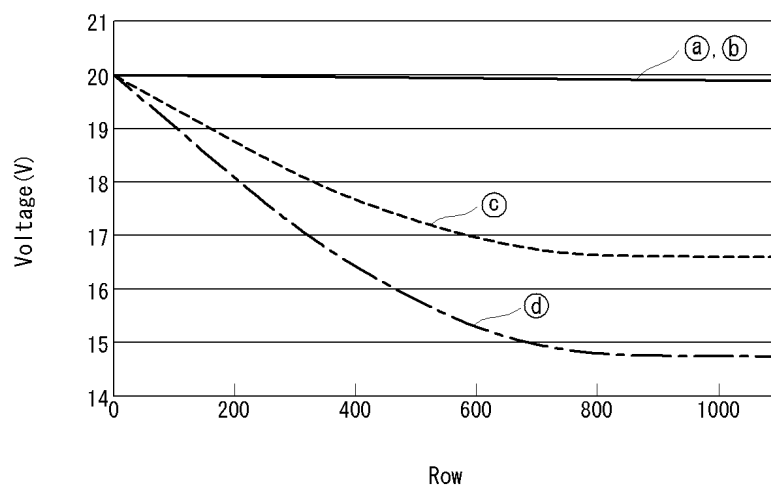
도면2



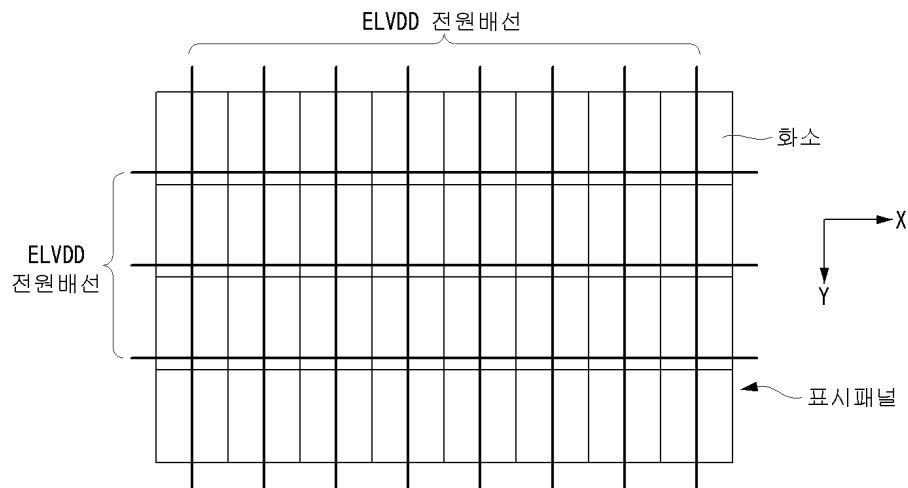
도면3



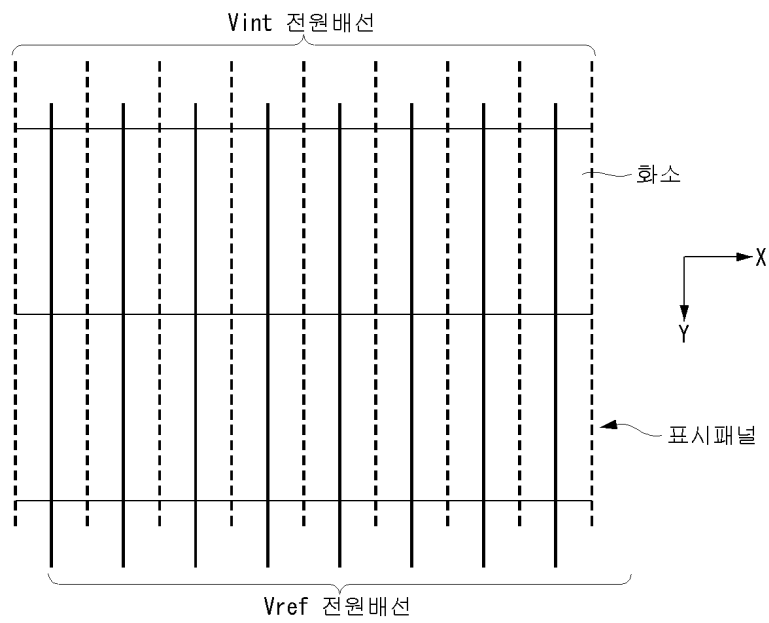
도면4



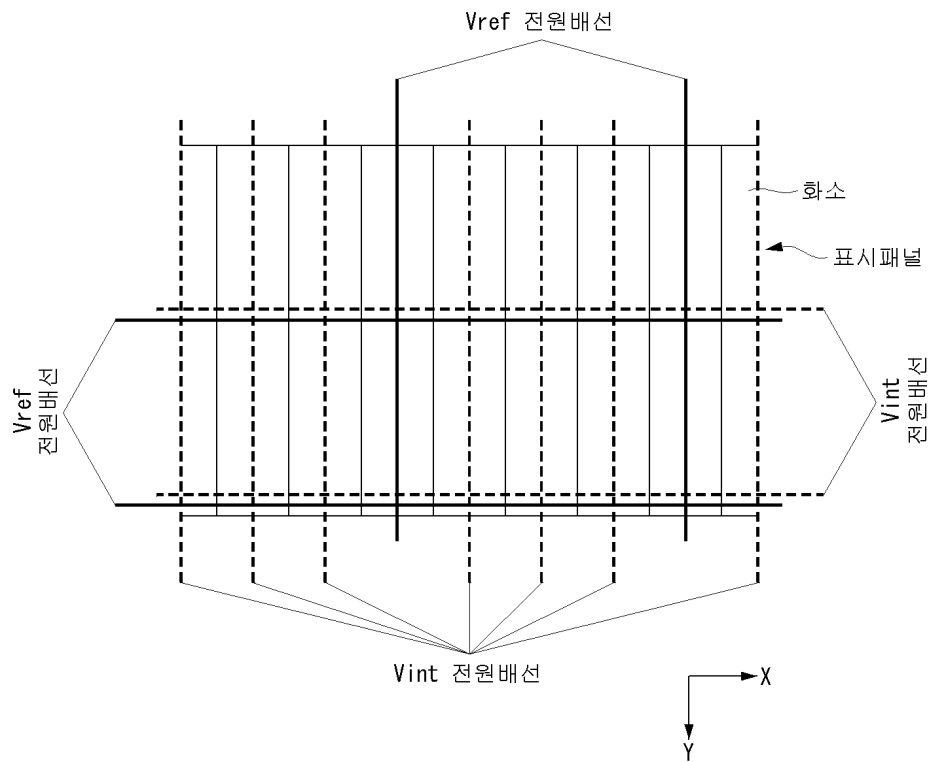
도면5



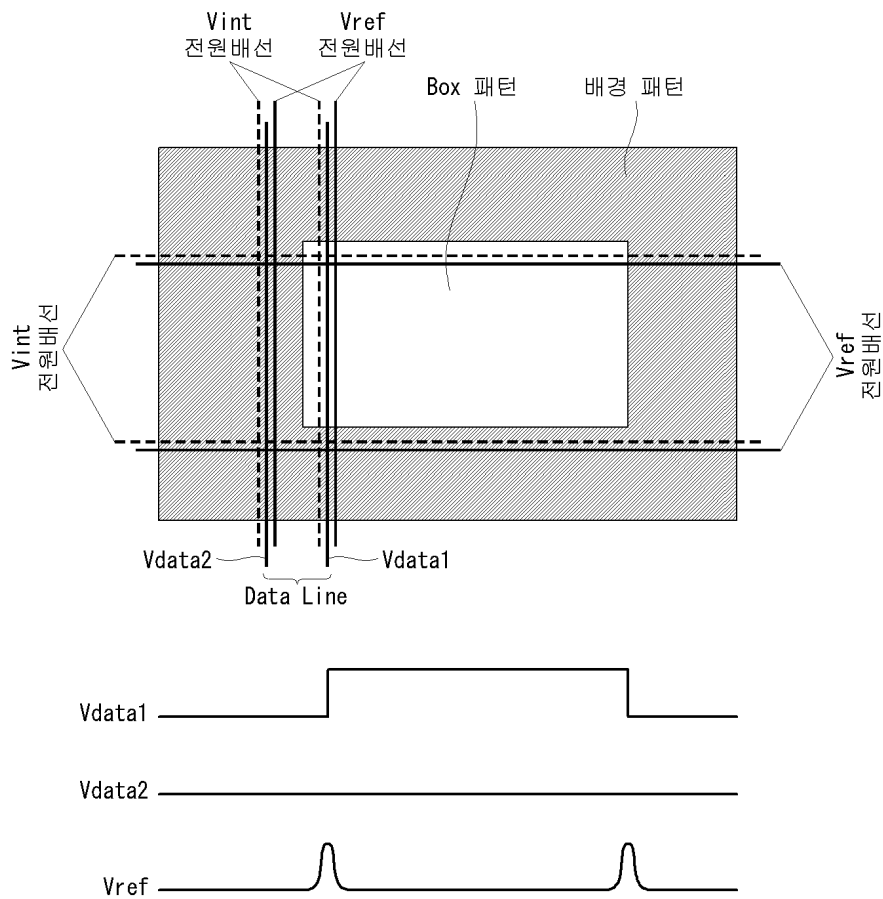
도면6



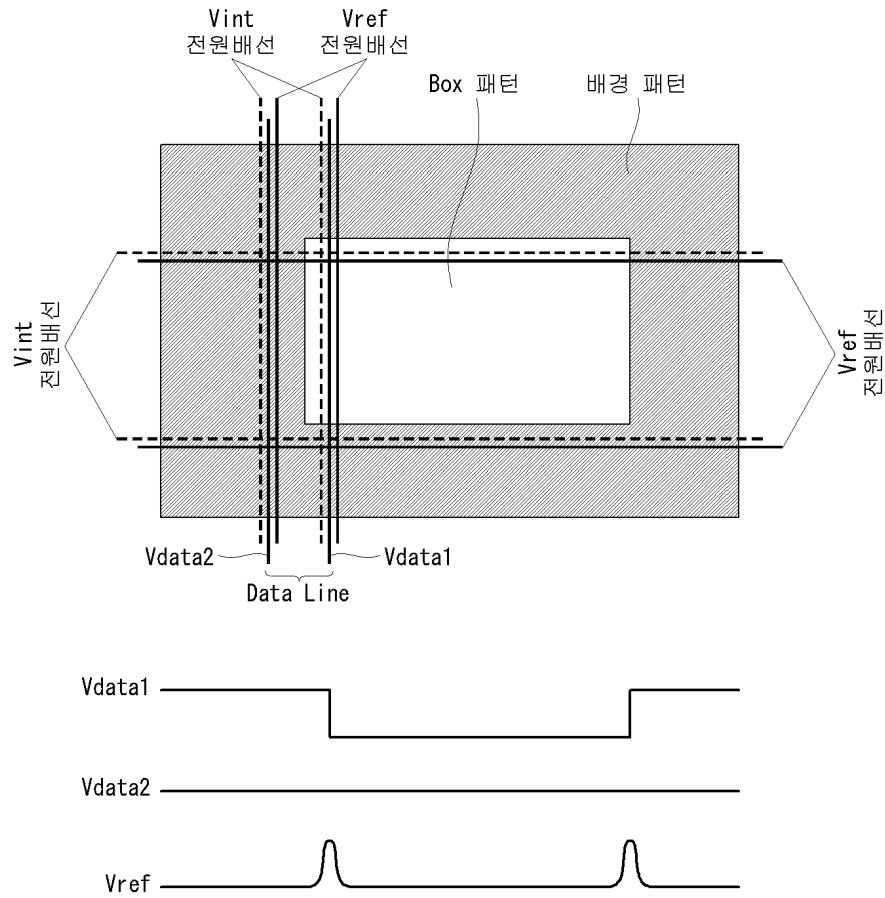
도면7



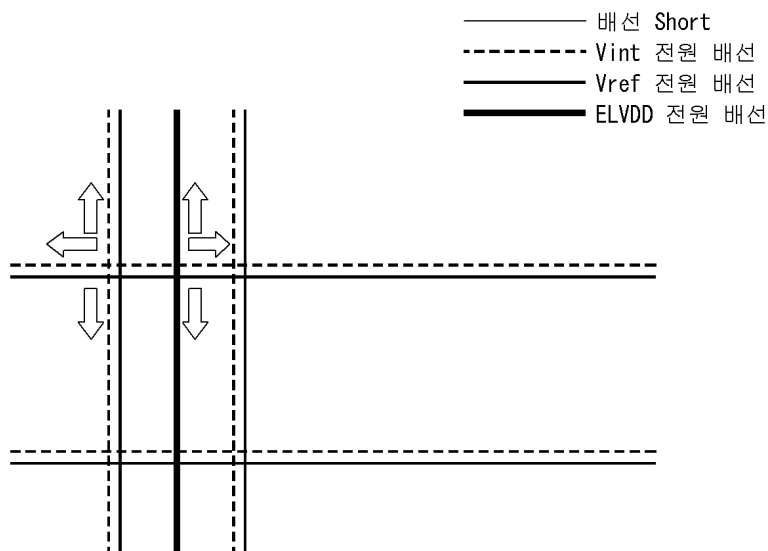
도면8



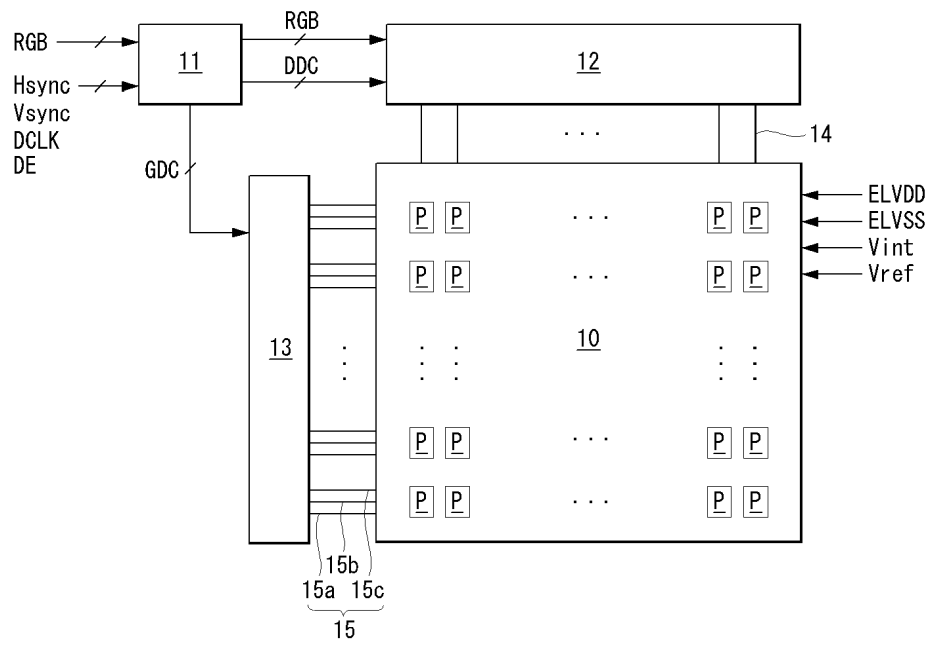
도면9



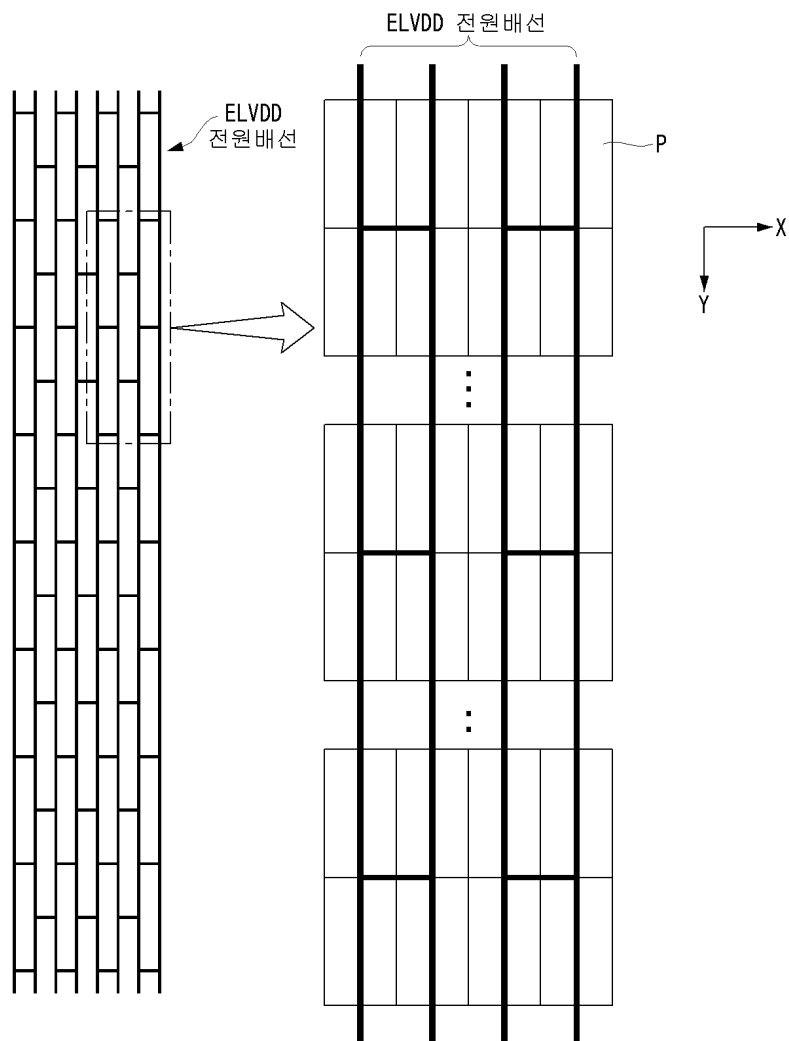
도면10



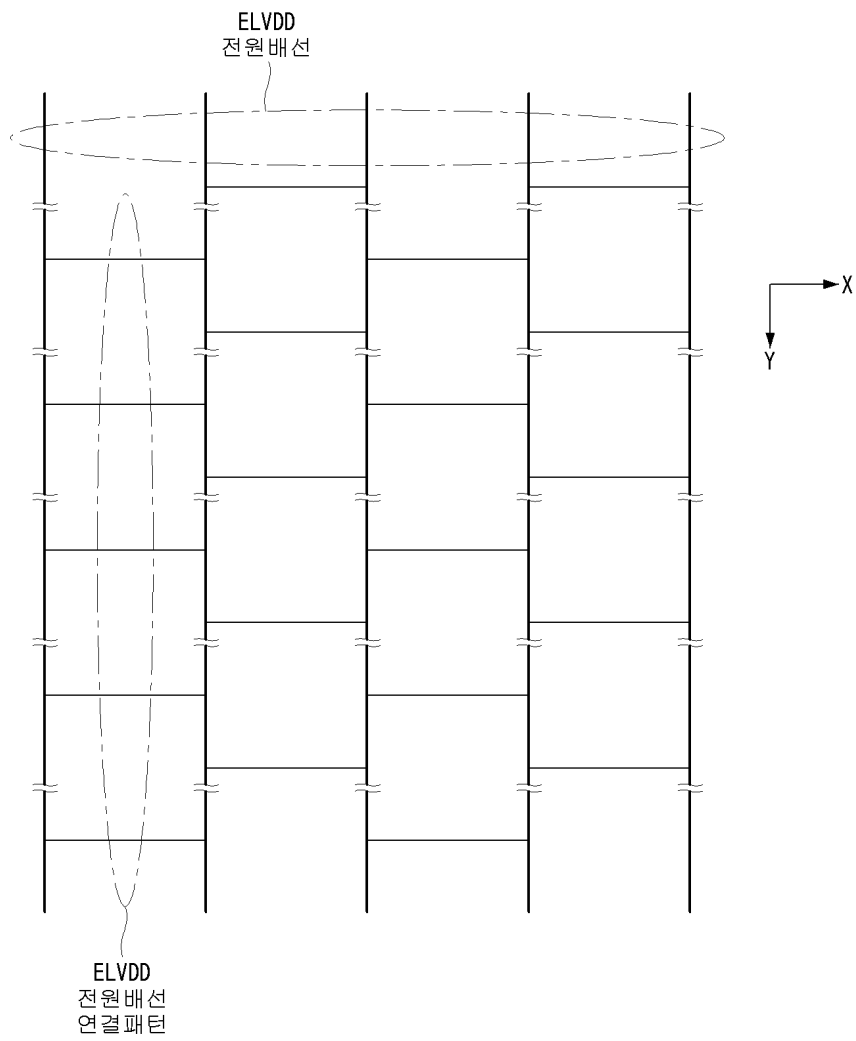
도면11



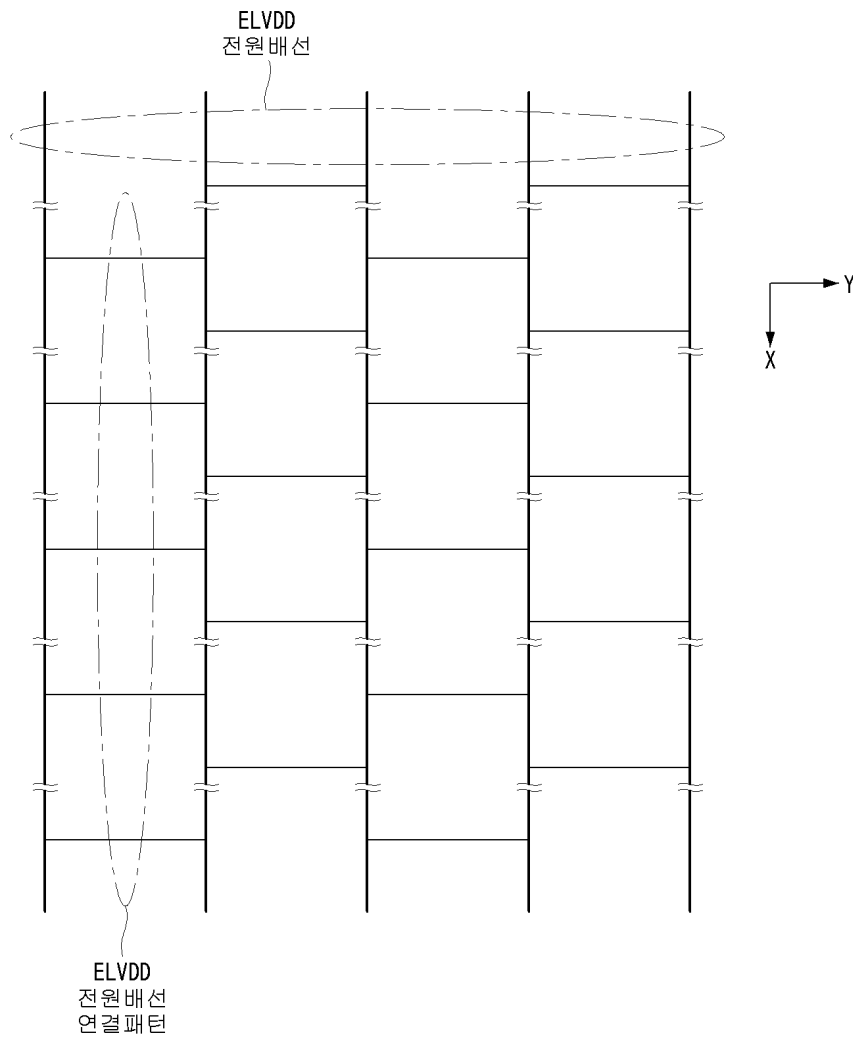
도면12



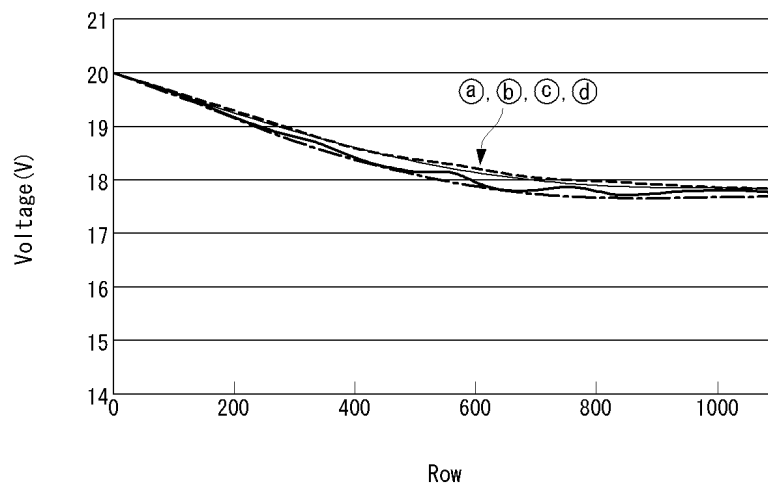
도면13a



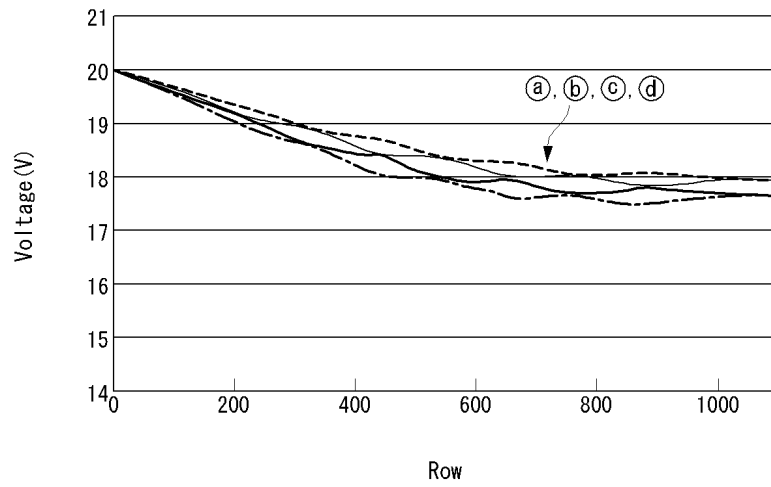
도면13b



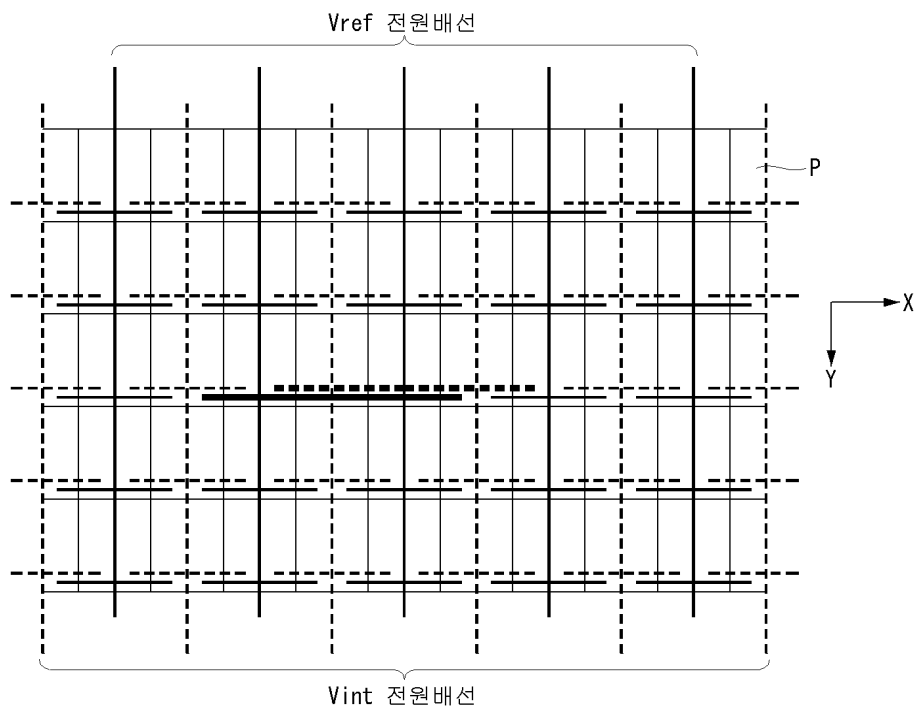
도면14



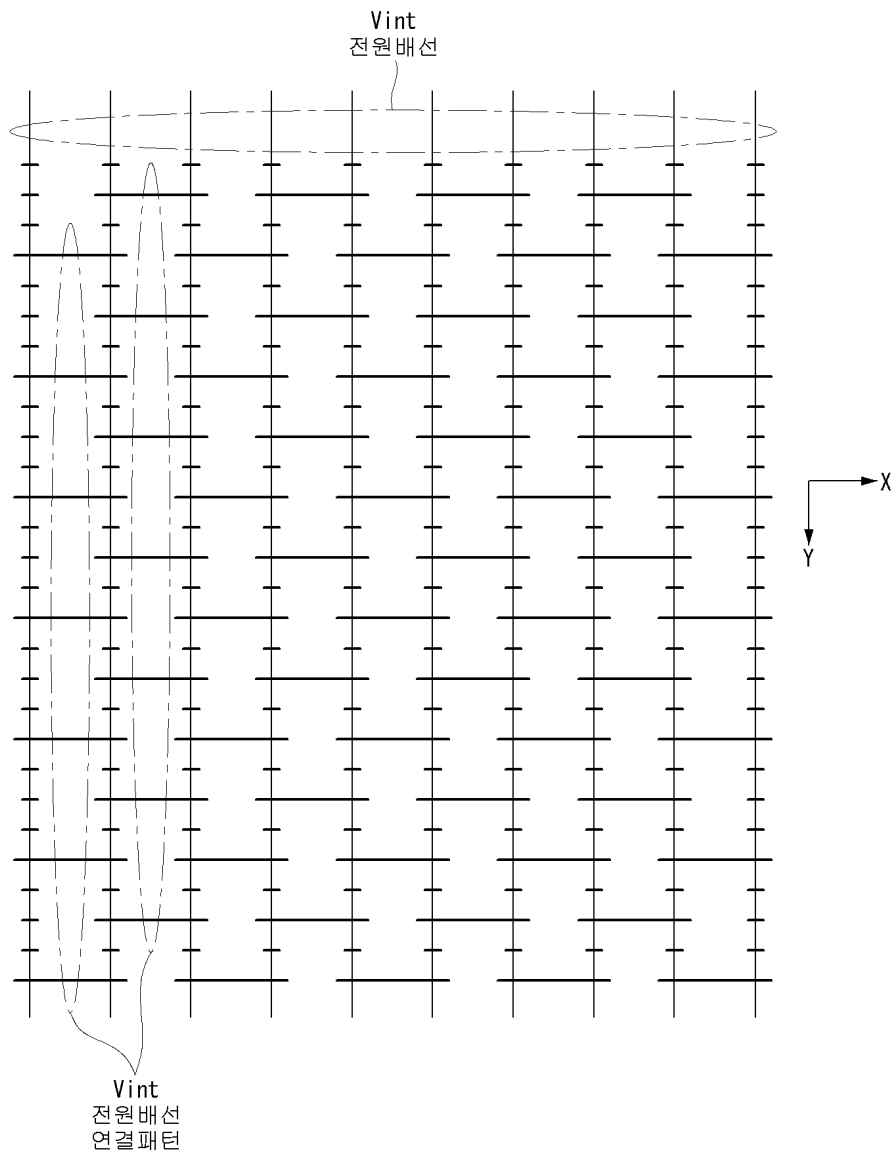
도면15



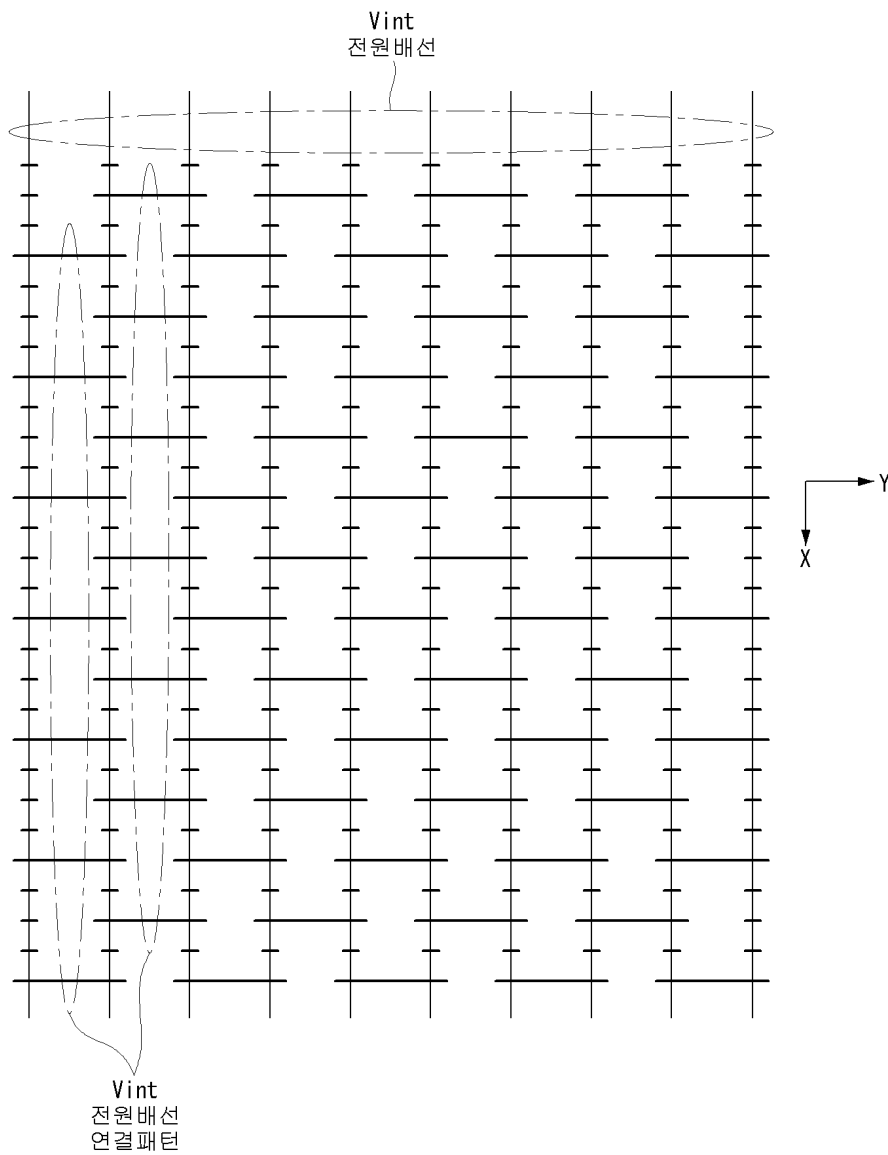
도면16



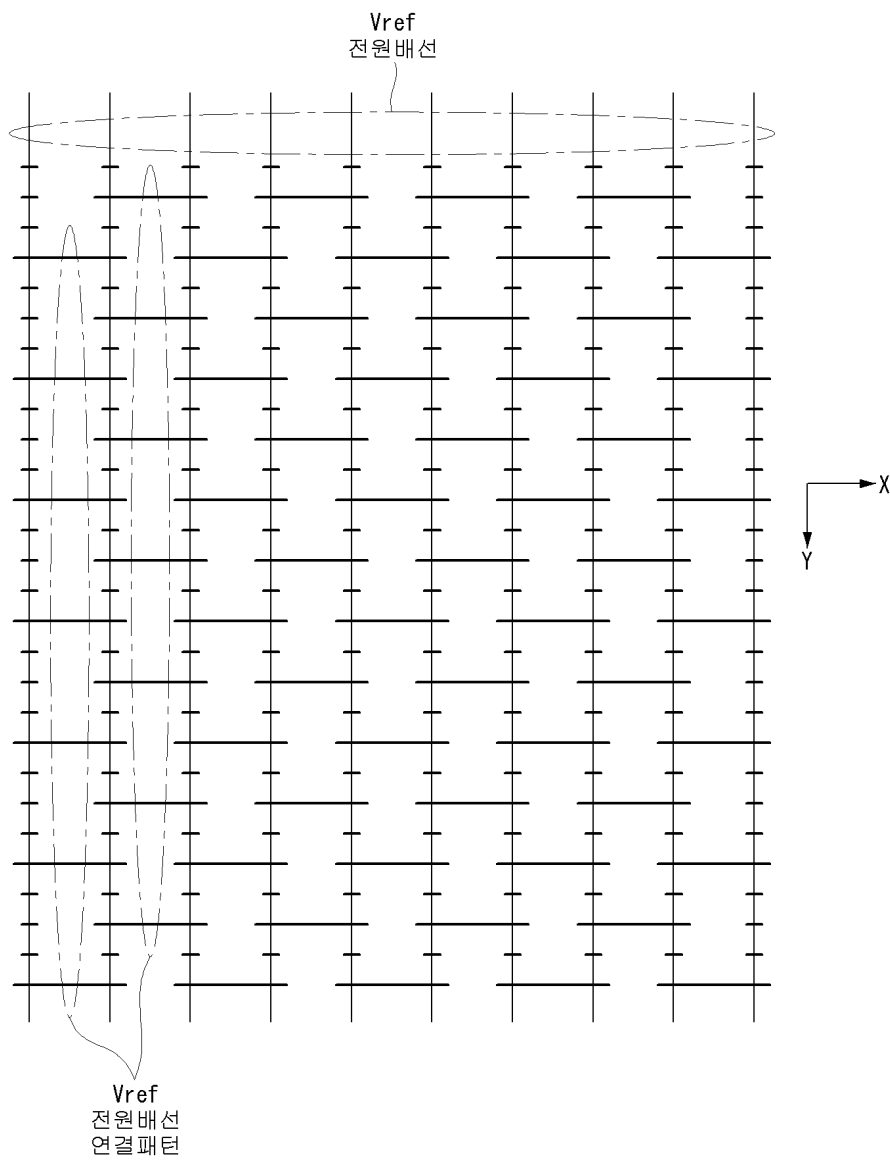
도면17a



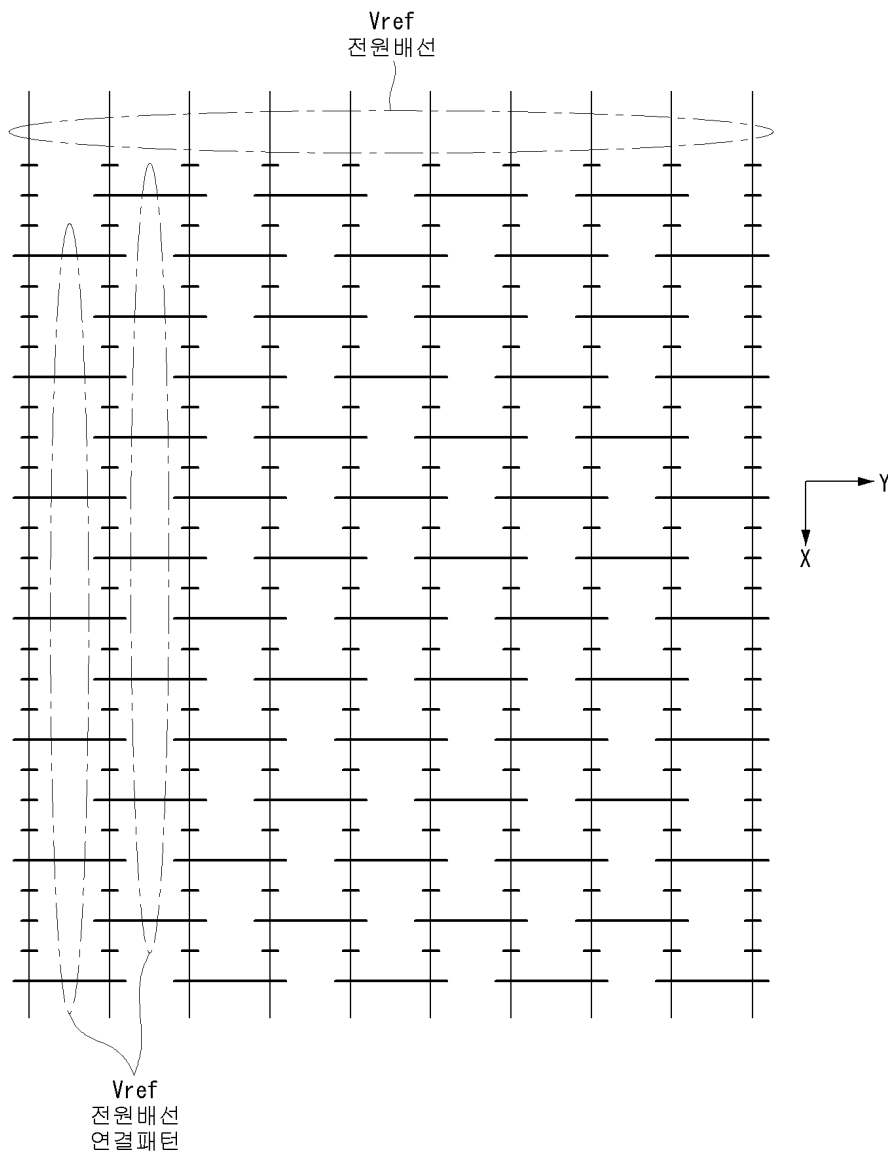
도면17b



도면18a



도면18b



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020140085158A	公开(公告)日	2014-07-07
申请号	KR1020120155407	申请日	2012-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JI HUN 김지훈 PARK HYO JIN 박효진		
发明人	김지훈 박효진		
IPC分类号	G09G3/30 H01L51/50		
CPC分类号	G09G3/3208 H01L27/3276 G09G2300/0426 G09G2320/0209 G09G2320/0223		
其他公开文献	KR102000643B1		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示器包括形成在数据线和栅极线部分的交叉点处的多个像素;以及用于向像素提供单元驱动电压的主电源布线部分;主电源配线部分包括沿第一方向布置的多个主电源线和沿垂直于第一方向的第二方向连接相邻主电源线的主电源配线连接图案。主电源布线连接图案沿第二方向交错排列。

