



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년03월15일
(11) 등록번호 10-1958449
(24) 등록일자 2019년03월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01)

(21) 출원번호 10-2012-0099956

(22) 출원일자 2012년09월10일

심사청구일자 2017년09월06일

(65) 공개번호 10-2014-0034373

(43) 공개일자 2014년03월20일

(56) 선행기술조사문헌

JP2004111194 A*

KR1020120079364 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

천현선

서울특별시 영등포구 국회대로37길 22 106동
1701호 (당산동4가, 당산동금호어울림아파트)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 18 항

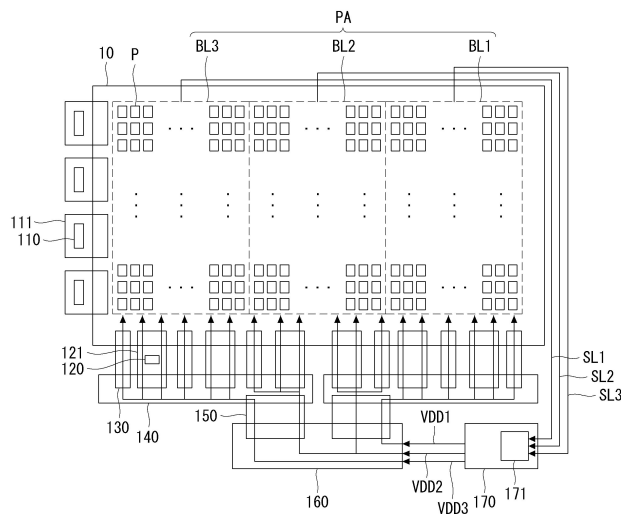
심사관 : 하정균

(54) 발명의 명칭 유기발광다이오드 표시장치와 그 구동방법

(57) 요약

본 발명은 유기발광다이오드 표시장치와 그 구동방법에 관한 것이다. 본 발명의 실시 예에 따른 유기발광다이오드 표시장치는 N(N은 2 이상의 자연수) 개의 블록들로 분할된 표시패널; 및 상기 N 개의 블록들 각각에 고전위 전압을 공급하는 전원 공급회로를 포함하고, 상기 전원 공급회로는 제k(k는 $1 \leq k \leq N$ 을 만족하는 자연수) 블록에 제k 고전위 전압을 공급하는 것을 특징으로 한다.

대표도 - 도1



명세서

청구범위

청구항 1

N (N 은 2 이상의 자연수) 개의 블록들로 분할된 표시패널; 및

상기 N 개의 블록들 각각에 고전위 전압을 공급하는 전원 공급회로를 포함하고,

상기 전원 공급회로는 제 k (k 는 $1 \leq k \leq N$ 을 만족하는 자연수) 블록에 제 k 고전위 전압을 공급하고, 제1 내지 제 N 블록들의 제1 내지 제 N 전류들을 센싱하여 상기 제1 내지 제 N 전류들 중 최소 전류 값을 갖는 블록에 공급되는 고전위 전압을 상향 조정하거나, 최대 전류 값을 갖는 블록에 공급되는 고전위 전압을 하향 조정하는 유기발광다이오드 표시장치.

청구항 2

제 1 항에 있어서,

상기 N 개의 블록들 각각은,

p (p 는 자연수) 개의 화소들을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 3

제 1 항에 있어서,

상기 N 개의 블록들은,

상기 표시패널의 단변 방향으로 분할된 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 4

제 1 항에 있어서,

상기 N 개의 블록들은,

상기 표시패널의 장변 방향으로 분할된 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 5

제 1 항에 있어서,

상기 전원 공급회로는,

제1 내지 제 N 블록들의 제1 내지 제 N 전류들을 센싱하고, 상기 제1 내지 제 N 전류들에 기초하여 제1 내지 제 N 고전위 전압들을 조정하는 고전위 전압 피드백 회로를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 6

제 5 항에 있어서,

상기 고전위 전압 피드백 회로는,

스위치 회로를 제어하기 위한 제1 내지 제 N 피드백 제어신호들을 출력하는 피드백 제어신호 출력부; 및

상기 제1 내지 제 N 전류들을 센싱하고, 상기 제1 내지 제 N 전류들 중 최소 전류 값을 갖는 블록에 공급되는 고전위 전압을 상향 조정하거나, 최대 전류 값을 갖는 블록에 공급되는 고전위 전압을 하향 조정하는 고전위 전압 조정부를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 7

제 6 항에 있어서,

상기 스위치 회로는,

상기 제1 내지 제N 피드백 제어신호들에 응답하여 상기 제1 내지 제N 센싱 라인들을 저항군에 접속시키는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 8

제 7 항에 있어서,

상기 스위치 회로는,

상기 제1 내지 제N 피드백 제어신호들의 펄스에 응답하여 턴-온되는 제1 내지 제N 트랜지스터들을 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 9

제 6 항에 있어서,

상기 제1 내지 제N 피드백 제어신호들은 서로 다른 기간에 펄스가 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 10

제 6 항에 있어서,

상기 제1 내지 제N 피드백 제어신호들은 동시에 펄스가 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치.

청구항 11

표시패널을 N (N 은 자연수) 개의 블록들로 분할하는 단계; 및

상기 N 개의 블록들 각각에 고전위 전압을 공급하는 단계를 포함하고,

상기 N 개의 블록들 각각에 고전위 전압을 공급하는 단계는,

제 k (k 는 $1 \leq k \leq N$ 을 만족하는 자연수) 블록에 제 k 고전위 전압을 공급하는 단계; 및

제1 내지 제 N 블록들의 제1 내지 제 N 전류들을 센싱하여 상기 제1 내지 제 N 전류들 중 최소 전류 값을 갖는 블록에 공급되는 고전위 전압을 상향 조정하거나, 최대 전류 값을 갖는 블록에 공급되는 고전위 전압을 하향 조정하는 단계를 포함하는 유기발광다이오드 표시장치의 구동방법.

청구항 12

제 11 항에 있어서,

상기 표시패널을 N (N 은 자연수) 개의 블록들로 분할하는 단계는,

상기 N 개의 블록들 각각이 p (p 는 자연수) 개의 화소들을 포함하도록 분할하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 13

제 11 항에 있어서,

상기 표시패널을 N (N 은 자연수) 개의 블록들로 분할하는 단계는,

상기 N 개의 블록들 각각을 상기 표시패널의 단변 방향으로 분할하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 14

제 11 항에 있어서,

상기 표시패널을 $N(N$ 은 자연수) 개의 블록들로 분할하는 단계는,

상기 N 개의 블록들 각각을 상기 표시패널의 장변 방향으로 분할하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 15

삭제

청구항 16

제 11 항에 있어서,

상기 제1 내지 제 N 블록들의 제1 내지 제 N 전류들을 센싱하고, 상기 제1 내지 제 N 전류들에 기초하여 제1 내지 제 N 고전위 전압들을 조정하는 단계는,

스위치 회로를 제어하기 위한 제1 내지 제 N 피드백 제어신호들을 출력하는 단계; 및

상기 제1 내지 제 N 전류들을 센싱하고, 상기 제1 내지 제 N 전류들 중 최소 전류 값을 갖는 블록에 공급되는 고전위 전압을 상향 조정하거나, 최대 전류 값을 갖는 블록에 공급되는 고전위 전압을 하향 조정하는 단계를 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 17

제 16 항에 있어서,

상기 제1 내지 제 N 블록들의 제1 내지 제 N 전류들을 센싱하고, 상기 제1 내지 제 N 전류들에 기초하여 제1 내지 제 N 고전위 전압들을 조정하는 단계는,

상기 제1 내지 제 N 피드백 제어신호들에 응답하여 상기 제1 내지 제 N 센싱 라인들을 저항군에 접속시킴으로써 상기 제1 내지 제 N 전류들을 센싱하는 단계를 더 포함하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 18

제 16 항에 있어서,

상기 제1 내지 제 N 피드백 제어신호들은 서로 다른 기간에 펄스가 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

청구항 19

제 16 항에 있어서,

상기 제1 내지 제 N 피드백 제어신호들은 동시에 펄스가 발생하는 것을 특징으로 하는 유기발광다이오드 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광다이오드 표시장치와 그 구동방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광다이오드 표시장치(OLED: Organic Light Emitting Diode)와 같은 여러가지 평판표시장치가 활용되고 있다. 이들 평판표시장치 중에서, 유기발광다이오드 표시장치는 저전압 구동이 가능하고, 박형이며, 시야각이 우수하고, 응답속도가 빠른 특성이 있다. 유기발광다이오드 표시장치 중에서 다수의 화소가 매트릭스

형태로 위치하여 영상을 표시하는 액티브 매트릭스 타입 유기발광다이오드 표시장치가 널리 사용된다.

[0003] 액티브 매트릭스 타입 유기발광다이오드 표시장치는 매트릭스 형태로 배치된 다수의 화소들을 포함한다. 화소들 각각은 게이트 라인의 게이트 신호에 응답하여 데이터 라인의 데이터 전압을 공급하는 스캔 TFT(Thin Film Transistor)와 게이트 전극에 공급되는 데이터 전압에 따라 유기발광다이오드(Organic Light Emitting Diode, OLED)에 공급되는 전류의 양을 조절하는 구동 TFT를 포함한다. 구체적으로, 구동 TFT는 화소들 각각에 공급되는 고전위 전압(VDD)으로부터 유기발광다이오드(OLED)에 흐르는 전류의 양을 조절함으로써, 유기발광다이오드(OLED)의 발광량을 조절할 수 있다.

[0004] 한편, 유기발광다이오드 표시장치는 표시패널의 모든 화소들에 고전위 전압(VDD)을 공급하기 위한 전압 공급회로를 포함한다. 특히, 종래 유기발광다이오드 표시장치는 하나의 전압 공급회로를 이용하여 표시패널의 모든 화소들에 고전위 전압(VDD)을 공급하기 때문에, 고전위 전압 공급 로드(load)가 높다. 이로 인해, 종래 유기발광다이오드 표시장치는 표시패널의 발열 증가와 휘도 불균일 뿐만 아니라, 심지어 고전위 공급 라인이 타버리는(burnt) 문제가 발생할 수 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 고전위 전압 공급 로드를 감소시킬 수 있는 유기발광다이오드 표시장치와 그 구동방법을 제공한다.

과제의 해결 수단

[0006] 본 발명의 실시 예에 따른 유기발광다이오드 표시장치는 N (N 은 2 이상의 자연수) 개의 블록들로 분할된 표시패널; 및 상기 N 개의 블록들 각각에 고전위 전압을 공급하는 전원 공급회로를 포함하고, 상기 전원 공급회로는 제 k (k 는 $1 \leq k \leq N$ 을 만족하는 자연수) 블록에 제 k 고전위 전압을 공급하는 것을 특징으로 한다.

[0007] 본 발명의 실시 예에 따른 유기발광다이오드 표시장치의 구동방법은 표시패널을 N (N 은 자연수) 개의 블록들로 분할하는 단계; 및 상기 N 개의 블록들 각각에 고전위 전압을 공급하는 단계를 포함하고, 상기 N 개의 블록들 각각에 고전위 전압을 공급하는 단계는, 제 k (k 는 $1 \leq k \leq N$ 을 만족하는 자연수) 블록에 제 k 고전위 전압을 공급하는 단계인 것을 특징으로 한다.

발명의 효과

[0008] 본 발명은 표시패널의 화소 어레이를 N 개의 블록들로 분할하고, N 개의 블록들에 고전위 전압을 분할하여 공급하기 때문에, 고전위 전압 공급 로드(load)를 낮출 수 있다. 그 결과, 본 발명의 제1 실시 예는 표시패널의 발열을 줄일 수 있으며, 휘도 균일도를 높일 수 있을 뿐만 아니라, 고전위 공급 라인이 타버리는(burnt) 문제를 해결할 수 있다.

[0009] 본 발명은 센싱된 제1 내지 제 N 전류들에 기초하여 제1 내지 제 N 고전위 전압들을 조정한다. 그 결과, 본 발명은 제1 내지 제 N 블록들에 공급되는 제1 내지 제 N 고전위 전압들의 편차를 최소화할 수 있다. 이로 인해, 본 발명은 제1 내지 제 N 블록들의 휘도 균일도를 향상시킬 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 제1 실시 예에 따른 유기발광다이오드 표시장치를 보여주는 블록도.

도 2는 본 발명의 제2 실시 예에 따른 유기발광다이오드 표시장치를 보여주는 블록도.

도 3은 직류 전압 피드백 회로를 상세히 보여주는 회로도.

도 4는 제1 내지 제3 피드백 신호들을 보여주는 일 예시 도면.

도 5는 본 발명의 실시 예에 따른 유기발광다이오드 표시장치의 구동방법을 보여주는 흐름도.

발명을 실시하기 위한 구체적인 내용

- [0011] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.
- [0012] 도 1은 본 발명의 제1 실시 예에 따른 유기발광다이오드 표시장치를 보여주는 블록도이다. 도 1을 참조하면, 본 발명의 제1 실시 예에 따른 유기발광다이오드 표시장치는 표시패널(10), 게이트 구동회로, 데이터 구동회로, 타이밍 제어회로, 및 전원 공급회로(170) 등을 구비한다.
- [0013] 표시패널(10)에는 데이터 라인들과 게이트 라인들이 서로 교차되도록 형성되며, 데이터 라인들과 게이트 라인들의 교차 영역에 매트릭스 형태로 화소(P)들이 배치된 화소 어레이(PA)가 형성된다. 표시패널(10)의 화소(P)들 각각은 적어도 하나 이상의 스위칭 TFT(thin film transistor), 구동 TFT, 유기발광다이오드(organic light emitting diode) 소자, 및 적어도 하나 이상의 캐패시터(capacitor)를 포함한다. 화소(P)들 각각은 스위칭 TFT와 구동 TFT를 이용하여 유기발광다이오드 소자에 흐르는 전류를 제어하여 화상을 표시한다. 구체적으로, 구동 TFT는 화소(P)들 각각에 공급되는 고전위 전압으로부터 유기발광다이오드(OLED)에 흐르는 전류의 양을 조절할 수 있으므로, 유기발광다이오드(OLED)의 발광량도 조절될 수 있다. 표시패널(10)은 화소 구조에 따라 배면발광(bottom emission), 및 전면발광(top emission) 등의 형태로 화상을 표시할 수 있다.
- [0014] 표시패널(10)의 화소 어레이(PA)는 N(N은 2 이상의 자연수) 개의 블록들로 분할될 수 있다. 도 1에서는 설명의 편의를 위해, 표시패널(10)의 화소 어레이(PA)가 3 개의 블록들(BL1, BL2, BL3)로 분할된 것을 예시하였으나, 이에 한정되지 않음에 주의하여야 한다. N 개의 블록들 각각은 p(p는 자연수) 개의 화소들을 포함하도록 분할될 수 있다. 즉, N 개의 블록들은 서로 동일한 크기를 갖도록 분할될 수 있다. 또한, N 개의 블록들은 표시패널(10)의 단변 방향으로 분할될 수 있다. 예를 들어, N 개의 블록들은 도 1과 같이 표시패널(10)의 단변 방향인 세로 방향(y축 방향)으로 분할될 수 있다.
- [0015] 게이트 구동회로는 다수의 게이트 드라이브 IC(integrated circuit)(110)들을 포함한다. 게이트 드라이브 IC(110)들은 화소(P)들 각각의 적어도 하나 이상의 스위칭 TFT를 제어하기 위한 적어도 하나 이상의 게이트 펄스를 표시패널(10)의 게이트 라인들에 공급한다. 게이트 드라이브 IC(110)들은 게이트 TCP(tape carrier package)(111) 상에 실장될 수 있고, 게이트 TCP(111)는 TAB(tape automated bonding) 공정에 의해 표시패널(10)에 접합될 수 있다. 한편, 게이트 드라이브 IC(110)들은 GIP(gate in panel) 공정에 의해 화소 어레이(PA)와 동시에 직접 형성될 수도 있다.
- [0016] 데이터 구동회로는 다수의 소스 드라이브 IC(120)들을 포함한다. 소스 드라이브 IC들(120)은 타이밍 제어회로로부터 디지털 영상 데이터를 입력받는다. 소스 드라이브 IC들(120)은 타이밍 제어회로로부터의 소스 타이밍 제어신호에 응답하여 디지털 영상 데이터를 아날로그 데이터 전압으로 변환하고, 데이터 전압을 게이트 펄스와 동기화(synchronization)하여 표시패널(10)의 데이터 라인들에 공급한다. 소스 드라이브 IC들(120)은 소스 TCP(121) 상에 실장될 수 있고, 소스 TCP(121)는 TAB 공정에 의해 표시패널(10)과 소스 PCB(printed circuit board)(140)에 접합될 수 있다. 또는, 소스 드라이브 IC(120)들은 COG(chip on glass) 공정에 의해 표시패널(10)에 직접 접착될 수도 있다.
- [0017] 타이밍 제어회로는 호스트 시스템(미도시)으로부터 디지털 영상 데이터와 타이밍 신호를 입력받는다. 타이밍 신호는 수직 동기신호(vertical synchronization signal), 수평 동기신호(horizontal synchronization signal), 데이터 인에이블 신호(data enable signal), 도트 클럭(dot clock) 등을 포함한다. 타이밍 제어회로는 디지털 영상 데이터와 타이밍 신호에 기초하여 게이트 구동회로와 데이터 구동회로의 동작 타이밍을 제어하기 위한 타이밍 제어신호들을 발생한다. 타이밍 제어신호들은 게이트 구동회로의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호, 데이터 구동회로의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호를 포함한다. 타이밍 제어회로는 게이트 타이밍 제어신호를 게이트 구동회로로 출력하고, 디지털 영상 데이터와 데이터 타이밍 제어신호를 데이터 구동회로로 출력한다. 타이밍 제어회로는 콘트롤 PCB(160) 상에 실장될 수 있다. 소스 PCB(140)와 콘트롤 PCB(160)는 연성인쇄회로기판(flexible printed circuit board, FPCB)(150)에 의해 연결될

수 있다.

- [0018] 전원 공급회로(170)는 N 개의 블록들 각각에 고전위 전압을 공급한다. 전원 공급회로(170)는 제k(k는 $1 \leq k \leq N$)을 만족하는 자연수) 블록에 제k 고전위 전압(VDDk)을 공급한다. 예를 들어, 전원 공급회로(170)는 도 1과 같이 제1 고전위 전압(VDD1)을 제1 블록(BL1)에 공급하고, 제2 고전위 전압(VDD2)을 제2 블록(BL2)에 공급하며, 제3 고전위 전압(VDD3)을 제3 블록(BL3)에 공급한다. 제1 내지 제N 고전위 전압들은 전원 공급회로(170)로부터 콘트롤 PCB(160), 연성인쇄회로기판(150), 소스 PCB(140), 소스 TCP(121) 또는 FOG(film on glass)(130)를 통해 표시패널(10)의 제1 내지 제N 블록들에 공급된다. FOG(130)는 표시패널(10)과 소스 PCB(140)에 접합될 수 있다.
- [0019] 한편, 소스 TCP(121)에는 소스 드라이브 IC(120)가 실장되므로, 소스 TCP(121) 상에서 고전위 전압을 공급하는 고전위 전압 공급 라인들과 데이터 라인들과 접속되는 데이터 링크들은 서로 중첩되게 형성될 수 있다. 이 경우, 이물 및 공정 오차에 의해 고전위 전압 공급 라인들과 데이터 링크들 사이에 쇼트(short)가 발생할 수 있으며, 이로 인해 고전위 전압 공급 라인들이 타버리는(burnt) 문제가 발생할 수 있다. 이를 방지하기 위해, 제1 내지 제N 고전위 전압들은 도 1과 같이 소스 TCP(121)뿐만 아니라, FOG(130)를 통해 표시패널(10)에 공급될 수 있다. 이 경우, 제1 내지 제N 고전위 전압들은 소스 TCP(121)와 FOG(130)로 나뉘어 공급되기 때문에, 소스 TCP(121) 상에서 고전위 전압 공급 라인들과 데이터 링크들 사이에 쇼트(short) 발생 가능성을 줄일 수 있다.
- [0020] 전원 공급회로(170)는 고전위 전압 피드백 회로(171)를 포함할 수 있다. 고전위 전압 피드백 회로(171)는 제1 내지 제N 블록들에 접속된 제1 내지 제N 센싱 라인들을 통해 제1 내지 제N 블록들의 제1 내지 제N 전류들을 센싱한다. 예를 들어, 도 1과 같이 제1 센싱 라인(SL1)은 제1 블록(BL1)에 접속되어 제1 블록(BL1)의 제1 전류를 센싱하고, 제2 센싱 라인(SL2)은 제2 블록(BL2)에 접속되어 제2 블록(BL2)의 제2 전류를 센싱하며, 제3 센싱 라인(SL3)은 제3 블록(BL3)에 접속되어 제3 블록(BL3)의 제3 전류를 센싱할 수 있다. 한편, 제1 내지 제N 센싱 라인들은 제1 내지 제N 블록들의 고전위 전압 라인에 접속될 수 있다. 즉, 제k 센싱 라인은 제k 블록의 고전위 전압 라인에 접속될 수 있다. 또한, 고전위 전압 피드백 회로(171)는 센싱된 제1 내지 제N 전류들에 기초하여 제1 내지 제N 고전위 전압들을 조정한다. 고전위 전압 피드백 회로(171)에 대한 자세한 설명은 도 3을 결부하여 후술한다.
- [0021] 이상에서 살펴본 바와 같이, 본 발명의 제1 실시 예는 표시패널(10)의 화소 어레이(PA)를 N 개의 블록들로 분할하고, N 개의 블록들에 고전위 전압을 분할하여 공급하기 때문에, 고전위 전압 공급 로드(load)를 낮출 수 있다. 그 결과, 본 발명의 제1 실시 예는 표시패널의 발열을 줄일 수 있으며, 휘도 균일도를 높일 수 있을 뿐만 아니라, 고전위 공급 라인이 타버리는(burnt) 문제를 해결할 수 있다.
- [0022] 도 2는 본 발명의 제2 실시 예에 따른 유기발광다이오드 표시장치를 보여주는 블록도이다. 도 2를 참조하면, 본 발명의 제2 실시 예에 따른 유기발광다이오드 표시장치는 표시패널(10), 게이트 구동회로, 데이터 구동회로, 타이밍 제어회로, 및 전원 공급회로(170) 등을 구비한다.
- [0023] 표시패널(10)의 화소 어레이(PA)는 N(N은 2 이상의 자연수) 개의 블록들로 분할될 수 있다. 도 2에서는 설명의 편의를 위해, 표시패널(10)의 화소 어레이(PA)가 3 개의 블록들(BL1, BL2, BL3)로 분할된 것을 예시하였으나, 이에 한정되지 않음에 주의하여야 한다. N 개의 블록들은 표시패널(10)의 장변 방향으로 분할될 수 있다. 예를 들어, N 개의 블록들은 도 2와 같이 표시패널(10)의 장변 방향인 가로 방향(x축 방향)으로 분할될 수 있다.
- [0024] 한편, 이 외에 본 발명의 제2 실시 예에 따른 유기발광다이오드 표시장치는 도 1을 결부하여 설명한 본 발명의 제1 실시 예에 따른 유기발광다이오드 표시장치와 실질적으로 동일하게 구현될 수 있다. 따라서, 본 발명의 제2 실시 예에 따른 유기발광다이오드 표시장치에 대한 자세한 설명은 생략하기로 한다.
- [0025] 도 3은 고전위 전압 피드백 회로를 상세히 보여주는 회로도이다. 도 3을 참조하면, 고전위 전압 피드백 회로(171)는 피드백 제어신호 출력부(171a), 고전위 전압 조정부(171b), 스위치 회로(SW) 등을 구비한다. 도 3에서는 스위치 회로(SW)의 제1 내지 제3 트랜지스터들(T1, T2, T3)이 N 타입으로 구현된 것을 중심으로 설명하였으나, 이에 한정되지 않는 것에 주의하여야 한다. 스위치 회로(SW)의 제1 내지 제3 트랜지스터들(T1, T2, T3)은 P 타입으로 구현될 수도 있다. 또한, 스위치 회로(SW)의 제1 내지 제3 트랜지스터들(T1, T2, T3)은 스위치(switch)로 구현될 수도 있다. 한편, 피드백 제어신호 출력부(171a)와 고전위 전압 조정부(171b)는 하나의 유

닛으로 구성될 수도 있다.

- [0026] 피드백 제어신호 출력부(171a)는 스위치 회로(SW)를 제어하기 위한 제1 내지 제N 피드백 제어신호들을 출력한다. 도 4는 제1 내지 제3 피드백 신호들을 보여주는 일 예시 도면이다. 도 4를 참조하면, 피드백 제어신호 출력부(171a)는 제1 내지 제N 피드백 제어신호들의 펄스(pulse)를 발생시킨다. 도 4에서는 피드백 제어신호 출력부(171a)가 제1 내지 제N 피드백 제어신호들의 펄스(pulse)를 서로 다른 기간에 발생시킨다. 예를 들어, 피드백 제어신호 출력부(171a)는 도 4와 같이 제1 내지 제3 피드백 제어신호들(FC1, FC2, FC3)의 펄스를 순차적으로 발생시킬 수 있다. 즉, 피드백 제어신호 출력부(171a)는 제1 기간(t1) 동안 제1 피드백 제어신호(FC1)의 펄스를 발생시키고, 제2 기간(t2) 동안 제2 피드백 제어신호(FC2)의 펄스를 발생시키며, 제3 기간(t3) 동안 제3 피드백 제어신호(FC3)의 펄스를 발생시킬 수 있다. 도 3에서 스위치 회로(SW)의 제1 내지 제3 트랜지스터들(T1, T2, T3)이 N 타입으로 구현되었으므로, 도 4에서 제1 내지 제N 피드백 제어신호들의 펄스는 게이트하이 전압(VGH)으로 발생하는 것을 중심으로 설명하였다.
- [0027] 스위치 회로(SW)는 피드백 제어신호 출력부(171a)의 제1 내지 제N 피드백 제어신호들에 응답하여 제1 내지 제N 센싱 라인들을 저항군(RG)에 접속시킨다. 스위치 회로(SW)는 제1 내지 제N 트랜지스터들을 포함할 수 있다. 제k 트랜지스터는 제k 피드백 제어라인(FLk)의 제k 피드백 제어신호에 응답하여 제k 블록의 제k 센싱 라인을 제k 저항에 접속시킨다. 이로 인해, 제k 센싱 라인을 통해 흐르는 제k 전류는 고전위 전압 조정부(171b)에 센싱될 수 있다. 예를 들어, 제1 트랜지스터(T1)는 제1 피드백 제어라인(FL1)의 제1 피드백 제어신호(FC1)의 펄스에 응답하여 제1 블록(BL1)의 제1 센싱 라인(SL1)을 제1 저항(R1)에 접속시킨다. 이로 인해, 고전위 전압 조정부(171b)는 제1 기간(t1) 동안 제1 센싱 라인(SL1)을 통해 흐르는 제1 전류를 센싱할 수 있다.
- [0028] 특히, 고전위 전압 조정부(171b)는 스위치 회로(SW)의 스위칭에 의해 제1 내지 제N 전류들을 센싱할 수 있다. 구체적으로, 피드백 제어신호 출력부(171a)가 제1 내지 제N 피드백 제어신호들의 펄스(pulse)를 순차적으로 발생시키는 경우, 고전위 전압 조정부(171b)는 스위치 회로(SW)의 스위칭에 의해 제1 내지 제N 전류들을 순차적으로 센싱할 수 있다. 예를 들어, 도 3과 도 4를 참조하면, 제1 기간(t1) 동안 제1 피드백 제어신호(FC1)의 펄스에 응답하여 제1 트랜지스터(T1)가 턴-온되므로, 고전위 전압 조정부(171b)는 제1 블록(BL1)의 제1 전류를 센싱할 수 있다. 제2 기간(t2) 동안 제2 피드백 제어신호(FC2)의 펄스에 응답하여 제2 트랜지스터(T2)가 턴-온되므로, 고전위 전압 조정부(171b)는 제2 블록(BL2)의 제2 전류를 센싱할 수 있다. 제3 기간(t3) 동안 제3 피드백 제어신호(FC3)의 펄스에 응답하여 제3 트랜지스터(T3)가 턴-온되므로, 고전위 전압 조정부(171b)는 제3 블록(BL3)의 제3 전류를 센싱할 수 있다.
- [0029] 고전위 전압 조정부(171b)는 제1 내지 제N 전류들 중 최소 전류 값을 갖는 블록에 공급되는 고전위 전압을 상향 조정한다. 예를 들어, 고전위 전압 조정부(171b)는 제1 전류가 최소 전류 값이라면 제1 블록(BL1)에 공급되는 제1 고전위 전압(VDD1)이 다른 블록들에 공급되는 고전위 전압들보다 낮은 레벨을 갖는 것으로 판단할 수 있으므로, 제1 블록(BL1)에 공급되는 제1 고전위 전압(VDD1)을 상향 조정한다. 또는, 고전위 전압 조정부(171b)는 제1 내지 제N 전류들 중 최대 전류 값을 갖는 블록에 공급되는 고전위 전압을 하향 조정한다. 예를 들어, 고전위 전압 조정부(171b)는 제2 전류가 최대 전류 값이라면 제2 블록(BL2)에 공급되는 제2 고전위 전압(VDD2)이 다른 블록들에 공급되는 고전위 전압들보다 높은 레벨을 갖는 것으로 판단할 수 있으므로, 제2 블록(BL2)에 공급되는 제2 고전위 전압(VDD2)을 하향 조정한다. 그 결과, 본 발명은 제1 내지 제N 블록들에 공급되는 제1 내지 제N 고전위 전압들의 편차를 최소화할 수 있다. 이로 인해, 본 발명은 제1 내지 제N 블록들의 휘도 균일도를 향상시킬 수 있다.
- [0030] 한편, 도 4에서는 피드백 제어신호 출력부(171a)가 제1 내지 제N 피드백 제어신호들의 펄스(pulse)를 서로 다른 기간에 발생시키는 것을 중심으로 설명하였지만, 이에 한정되지 않음에 주의하여야 한다. 예를 들어, 피드백 제어신호 출력부(171a)는 제1 내지 제N 피드백 제어신호들의 펄스(pulse)를 동시에 발생시킬 수도 있다. 이 경우, 고전위 전압 조정부(171b)는 제1 내지 제N 전류들을 동시에 센싱할 수 있다.
- [0031] 도 5는 본 발명의 실시 예에 따른 유기발광다이오드 표시장치의 구동방법을 보여주는 흐름도이다. 도 5를 참조하면, 본 발명의 실시 예에 따른 유기발광다이오드 표시장치의 구동방법은 제1 내지 제4 단계(S101~S104)를 포함한다.
- [0032] 제1 단계(S101)는 표시패널(10)의 화소 어레이(PA)를 N 개의 블록들로 분할한다. 이때, N 개의 블록들 각각은 p 개의 화소들을 포함하도록 분할될 수 있다. 즉, N 개의 블록들은 서로 동일한 크기를 갖도록 분할될 수

있다. 또한, N 개의 블록들은 표시패널(10)의 단변 방향으로 분할될 수 있다. 예를 들어, N 개의 블록들은 도 1과 같이 표시패널(10)의 단변 방향인 세로 방향(y축 방향)으로 분할될 수 있다. 또한, N 개의 블록들은 표시패널(10)의 장변 방향으로 분할될 수 있다. 예를 들어, N 개의 블록들은 도 2와 같이 표시패널(10)의 장변 방향인 가로 방향(x축 방향)으로 분할될 수 있다. 한편, 블록들의 개수와 분할 방향 등은 사전 실험을 통해 미리 결정될 수 있음에 유의하여야 한다. (S101)

[0033] 제2 단계(S102)는 전원 공급회로(170)를 이용하여 N 개의 블록들 각각에 고전위 전압을 공급한다. 제2 단계(S102)는 전원 공급회로(170)를 이용하여 제k 블록에 제k 고전위 전압(VDDk)을 공급한다. 예를 들어, 전원 공급회로(170)는 도 1과 같이 제1 고전위 전압(VDD1)을 제1 블록(BL1)에 공급하고, 제2 고전위 전압(VDD2)을 제2 블록(BL2)에 공급하며, 제3 고전위 전압(VDD3)을 제3 블록(BL3)에 공급할 수 있다. (S102)

[0034] 제3 단계(S103)는 제1 내지 제N 블록들에 접속된 제1 내지 제N 센싱 라인들을 통해 제1 내지 제N 블록들의 제1 내지 제N 전류들을 센싱한다. 예를 들어, 도 1과 같이 제1 센싱 라인(SL1)은 제1 블록(BL1)에 접속되어 제1 블록(BL1)의 제1 전류를 센싱하고, 제2 센싱 라인(SL2)은 제2 블록(BL2)에 접속되어 제2 블록(BL2)의 제2 전류를 센싱하며, 제3 센싱 라인(SL3)은 제3 블록(BL3)에 접속되어 제3 블록(BL3)의 제3 전류를 센싱한다. 구체적으로, 제3 단계(S103)는 스위치 회로(SW)의 스위칭에 의해 제1 내지 제N 전류들을 센싱할 수 있으며, 이에 대하여는 도 3 및 도 4를 결부하여 이미 앞에서 상세히 설명하였다. (S103)

[0035] 제4 단계(S104)는 센싱된 제1 내지 제N 전류들에 기초하여 제1 내지 제N 고전위 전압들을 조정한다. 구체적으로, 제4 단계(S104)는 제1 내지 제N 전류들 중 최소 전류 값을 갖는 블록에 공급되는 고전위 전압을 상향 조정한다. 또는, 제4 단계(S104)는 제1 내지 제N 전류들 중 최대 전류 값을 갖는 블록에 공급되는 고전위 전압을 하향 조정한다. 이에 대한 자세한 설명은 도 3 및 도 4를 결부하여 이미 앞에서 상세히 설명하였다. (S104)

[0036] 이상에서 살펴본 바와 같이, 본 발명은 표시패널의 화소 어레이를 N 개의 블록들로 분할하고, N 개의 블록들에 고전위 전압을 분할하여 공급하기 때문에, 고전위 전압 공급 로드(load)를 낮출 수 있다. 그 결과, 본 발명의 제1 실시 예는 표시패널의 발열을 줄일 수 있으며, 휘도 균일도를 높일 수 있을 뿐만 아니라, 고전위 공급 라인이 타버리는(burnt) 문제를 해결할 수 있다.

[0037] 본 발명은 센싱된 제1 내지 제N 전류들에 기초하여 제1 내지 제N 고전위 전압들을 조정한다. 그 결과, 본 발명은 제1 내지 제N 블록들에 공급되는 제1 내지 제N 고전위 전압들의 편차를 최소화할 수 있다. 이로 인해, 본 발명은 제1 내지 제N 블록들의 휘도 균일도를 향상시킬 수 있다.

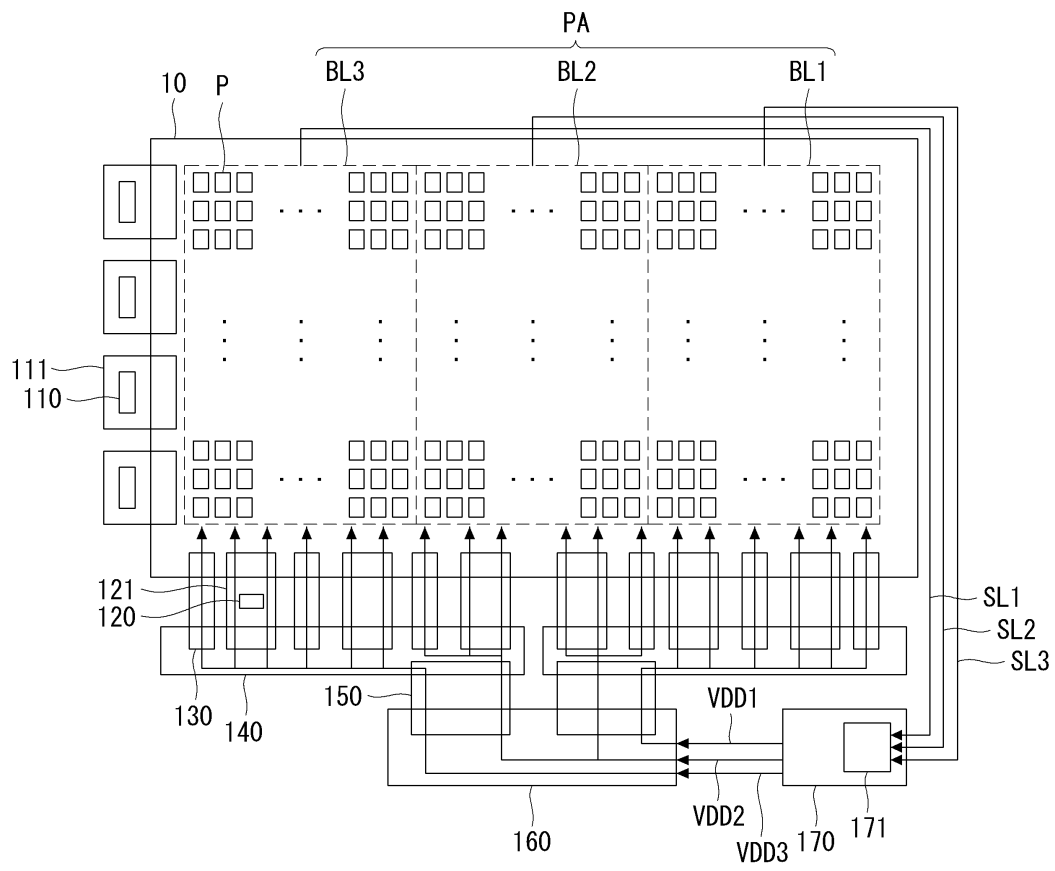
[0038] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

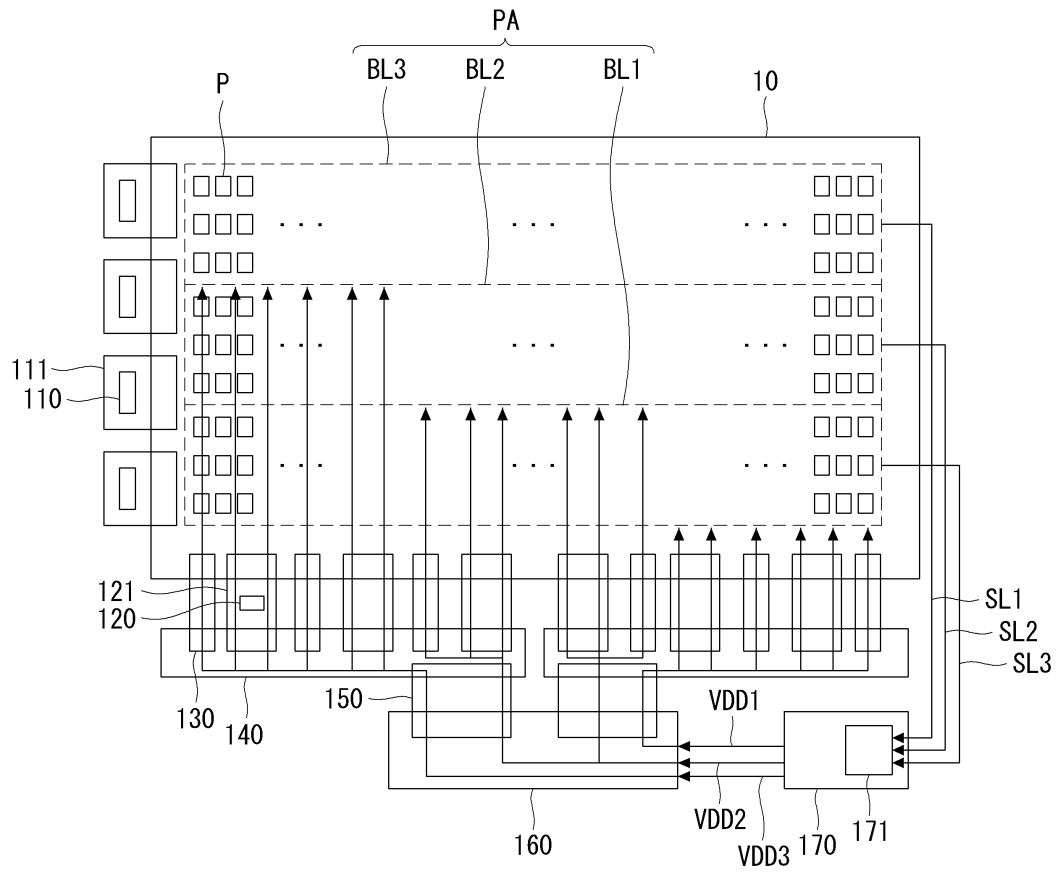
[0039]	10: 표시패널	110: 게이트 드라이브 IC
	111: 게이트 TCP	120: 소스 드라이브 IC
	121 소스 TCP	130: FOG
	140: 소스 PCB	150: 연성인쇄회로보드
	160: 콘트롤 PCB	170: 전원 공급회로
	171: 고전위 전압 피드백 회로	171a: 피드백 제어신호 출력부
	171b: 고전위 전압 조정부	SW: 스위치 회로
	PA: 화소 어레이	

도면

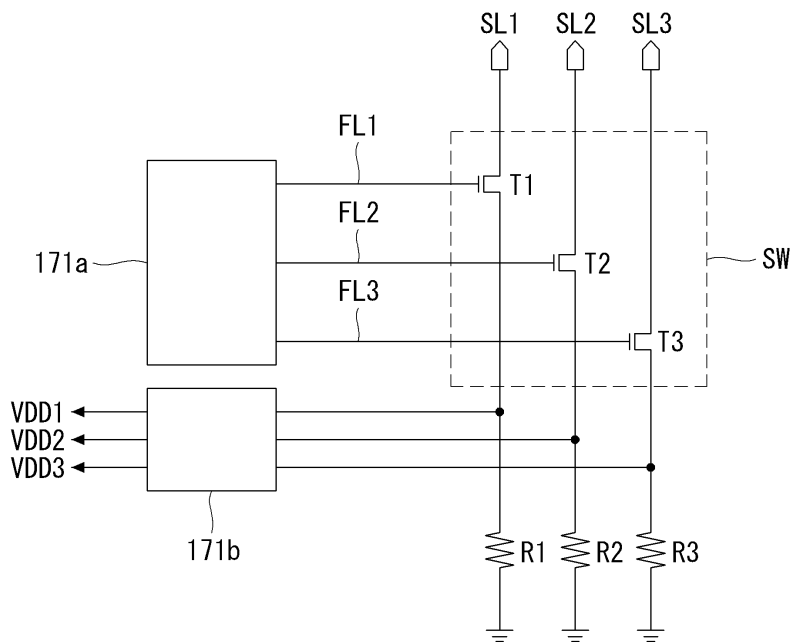
도면1



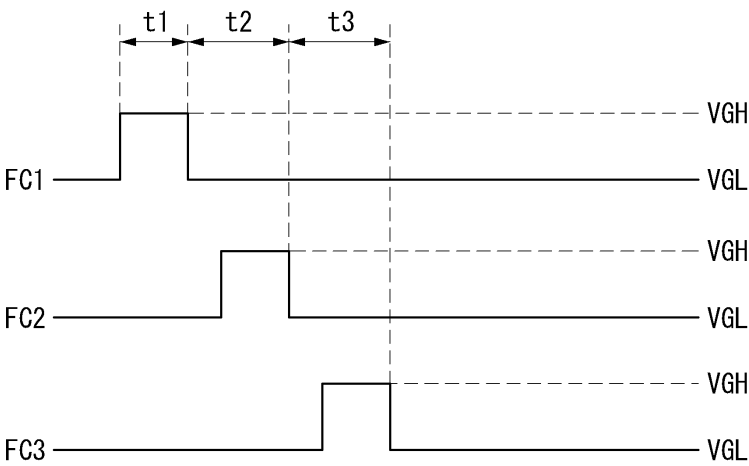
도면2



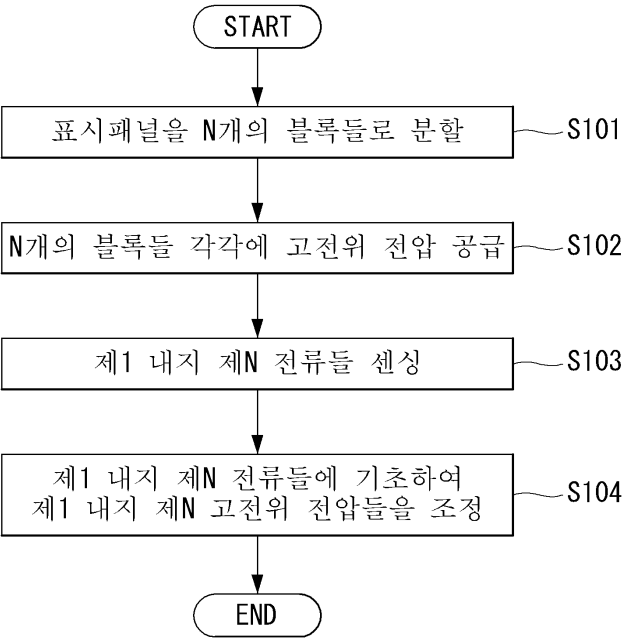
도면3



도면4



도면5



专利名称(译)	有机发光二极管显示装置及其驱动方法		
公开(公告)号	KR101958449B1	公开(公告)日	2019-03-15
申请号	KR1020120099956	申请日	2012-09-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	천현선		
发明人	천현선		
IPC分类号	G09G3/30		
审查员(译)	贞茵		
其他公开文献	KR1020140034373A		
外部链接	Espacenet		

摘要(译)

有机发光二极管显示装置及其驱动方法技术领域本发明涉及有机发光二极管显示装置及其驱动方法。根据本发明的实施例，有机发光二极管显示装置包括：显示面板，该显示面板被划分为N个（N是两个或两个以上的自然数）块；电源电路向N个模块中的每个模块提供高电平电压。电源电路向k块提供k个高电平电压（k是满足 $1 \leq k \leq N$ 的自然数）。

