



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2020년03월09일

(11) 등록번호 10-2086805

(24) 등록일자 2020년03월03일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01)

(21) 출원번호 10-2013-0140756

(22) 출원일자 2013년11월19일

심사청구일자 2018년09월12일

(65) 공개번호 10-2015-0057407

(43) 공개일자 2015년05월28일

(56) 선행기술조사문헌

KR1020130106754 A*

KR1020040049141 A*

KR1020120124222 A*

US20050006652 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

양희석

경기 안산시 단원구 적금로 76, 410동 1101호 (고잔동, 안산고잔4차푸르지오)

이종균

경기 고양시 일산서구 고양대로 648, 515호 (일산동, 월드메르디앙일산주상복합)

(74) 대리인

특허법인천문

전체 청구항 수 : 총 5 항

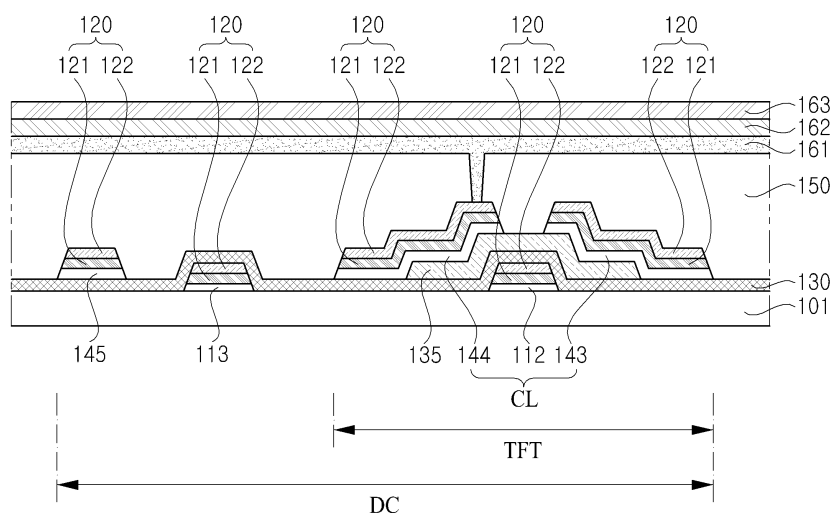
심사관 : 이우리

(54) 발명의 명칭 유기전계발광표시장치

(57) 요약

본 발명의 일 측면에 따른 유기전계발광표시장치는 복수의 화소 영역을 포함하는 기판; 상기 기판 상에 위치하는 도전 배선; 및 상기 도전 배선 상에 위치하는 반사 방지층;을 포함하고, 상기 반사 방지층은 상기 도전 배선 상에 위치하는 중간층 및 상기 중간층 상에 위치하는 반투명층을 포함하며, 상기 도전 배선은 상기 반투명층과 전기적으로 연결되는 것을 특징으로 한다.

대표도 - 도5



명세서

청구범위

청구항 1

복수의 화소 영역을 포함하는 기관;

상기 기관 상에 위치하는 도전 배선; 및

상기 도전 배선 상에 위치하는 반사 방지층;

상기 반사 방지층과 이격되어 상기 반사 방지층 상에 위치하는 애노드 전극;

상기 애노드 전극 상에 위치하는 유기 발광층; 및

상기 유기 발광층 상에 위치하는 캐소드 전극;을 포함하고,

상기 도전 배선은, 상기 기관과 상기 반사 방지층 사이에 배치된 소스 전극 및 드레인 전극이며,

상기 반사 방지층은 상기 소스 전극과 상기 애노드 전극 사이 및 상기 드레인 전극과 상기 애노드 전극 사이에 배치되어, 상기 소스 전극 및 상기 드레인 전극과 각각 접촉하며,

상기 반사 방지층은 상기 도전 배선 상에 위치하는 중간층 및 상기 중간층 상에 위치하는 반투명층을 포함하며,

상기 도전 배선은 상기 반투명층과 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 2

제 1 항에 있어서,

상기 화소 영역은 투명 영역을 더 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 3

제 1 항에 있어서,

상기 중간층은 도전 물질이며,

상기 중간층은 상기 반투명층을 상기 도전 배선과 전기적으로 연결시키는 것을 특징으로 하는 유기전계발광표시장치.

청구항 4

제 1 항에 있어서,

상기 중간층은 절연 물질이며,

상기 중간층 내에는 상기 도전 배선을 노출시키는 관통홀이 위치하고, 상기 반투명층은 상기 관통홀을 통해 상기 도전 배선과 전기적으로 연결되는 것을 특징으로 하는 유기전계발광표시장치.

청구항 5

제 1 항에 있어서,

상기 도전 배선에서 반사하는 반사광과 상기 반투명층에서 반사하는 반사광의 위상차는 $\lambda/2$ 인 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치에 관한 것으로서, 보다 구체적으로 능동형 유기전계발광표시장치에 관한 것이다.

배경 기술

[0002] 최근 들어 정보화 사회가 발달하면서 경량 박형의 평판표시장치(Flat Panel Display)의 개발이 활발히 진행되고 있다. 대표적인 평판표시장치로 액정표시장치(Liquid Crystal Display)와 유기전계발광표시장치(Organic Light Emitting Display Device)가 있다. 유기전계발광표시장치는 액정표시장치에서 사용되는 백라이트와 같은 별도의 광원이 필요 없고, 색재현율이 뛰어나 더 얇고 더 선명한 화질을 구현한다.

[0003] 이와 같은 유기전계발광표시장치 중 각 서브 픽셀이 독립적으로 구동되는 능동형 유기전계발광표시장치는 일반적으로 적색, 녹색 및 청색의 세 가지 서브 픽셀들로 구성되는 단위 픽셀들을 포함한다. 각 서브 픽셀은 게이트 라인 및 데이터 라인이 교차하여 정의되며, 별도의 박막 트랜지스터(thin film transistor; TFT)를 포함하는 구동 회로에 의해 독립적으로 구동된다.

[0004] 서브 픽셀의 구동 회로 내부에는 박막 트랜지스터를 포함한 및 다양한 도전 배선이 배치되며, 구동에 필요한 게이트 신호, 데이터 신호 및 전원 신호 등을 공급하는 게이트 라인, 데이터 라인 및 전원 라인이 서브 픽셀 주변에 배치된다. 상기 도전 배선 등이 외광을 반사하면 외부 시인성이 떨어지게 된다.

[0005] 상기와 같이 외광 반사를 방지하기 위해 편광판을 사용할 수 있다. 편광판을 사용하는 경우, 유기발광소자에서 발광하는 빛의 45% 미만의 빛만을 투과하게 되어 휘도가 절반 이상 감소하게 된다. 이에 따라, 줄어든 휘도를 보상하기 위해서 더 많은 소비전력을 사용하게 되면 유기 발광층의 수명이 감소하게 된다.

[0006] 특히, 최근 차세대 디스플레이로 각광 받고 있는 투명 유기전계발광표시장치의 경우, 후면 배경의 빛을 투과하게 하여 전면에서 후면의 배경을 볼 수 있도록 하기 위해 투명 영역이 배치되면서, 외부 시인성 및 대조비가 더욱 저하되어 제대로 된 화면을 감상하기 어려운 문제가 있다.

[0007] 더욱이, 투명 유기전계발광표시장치의 경우, 투명 영역의 광 투과를 위해 외광 반사 목적의 편광판을 제거해야 하기 때문에 외부 시인성 및 대조비 향상을 위한 해결 방안이 필요하다.

발명의 내용

해결하려는 과제

[0008] 본 발명은 상술한 문제점을 해결하기 위한 것으로서, 외광 반사를 저감하고 시인성을 향상시킬 수 있는 유기전계발광표시장치를 제공하는 것을 그 기술적 과제로 한다.

과제의 해결 수단

[0009] 상술한 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기전계발광표시장치는 복수의 화소 영역을 포함하는 기판; 상기 기판 상에 위치하는 도전 배선; 및 상기 도전 배선 상에 위치하는 반사 방지층;을 포함하고, 상기 반사 방지층은 상기 도전 배선 상에 위치하는 중간층 및 상기 중간층 상에 위치하는 반투명층을 포함하며, 상기

도전 배선은 상기 반투명층과 전기적으로 연결되는 것을 특징으로 한다.

발명의 효과

- [0010] 본 발명에 따르면, 도전 배선 상에 반사 방지층을 배치하여 외광 반사를 방지할 수 있는 효과가 있다.
- [0011] 또한, 본 발명에 따르면, 외광 반사를 방지함으로써, 유기전계발광표시장치의 시인성 및 대조비를 향상시킬 수 있는 효과가 있다.
- [0012] 또한, 본 발명에 따르면, 반사 방지층을 배치하여 외광 반사를 방지함으로써, 고가의 편광판을 제거하여 제조 비용을 절감할 수 있는 효과가 있다.
- [0013] 또한, 본 발명에 따르면, 반사 방지층을 배치하여 외광 반사를 방지함으로써, 투명 유기전계발광표시장치에서도 효과적으로 시인성 및 대조비를 향상시킬 수 있는 효과가 있다.

도면의 간단한 설명

- [0014] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 한 화소를 도시한 평면도;
 도 2는 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 한 화소를 도시한 평면도;
 도 3은 도 2의 A-A'를 자른 단면도;
 도 4는 유기전계발광표시장치를 구동하는 박막 트랜지스터를 도시한 단면도;
 도 5는 본 발명의 일 실시예에 따른 유기전계발광표시장치를 도시한 단면도; 및
 도 6a 및 도 6b는 본 발명의 반사 방지층을 도시한 단면도.

발명을 실시하기 위한 구체적인 내용

- [0015] 이하, 첨부되는 도면들을 참고하여 본 발명의 실시예들에 대해 상세히 설명한다.
- [0016] 도 1은 본 발명의 일 실시예에 따른 유기전계발광표시장치의 한 화소를 도시한 평면도이며, 도전 배선(CL) 상에 위치하는 반사 방지층(120)을 별도로 도시하지 않고, 화소를 정의하는 도전 배선(CL)만 도시하였다.
- [0017] 도 1에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광표시장치는, 구동에 필요한 도전 배선(CL)을 포함한다. 도전 배선(CL)은 게이트 라인(111), 데이터 라인(141) 및 전원 라인(142)을 포함한다. 게이트 라인(111) 및 데이터 라인(141)은 서로 교차하여 화소를 정의한다. 데이터 라인(141) 및 전원 라인(142)은 화소마다 화소 경계부에 위치할 수 있고, 화소마다 교번적으로 화소 경계부에 위치할 수 있다.
- [0018] 도 1에 도시된 유기전계발광표시장치는 일반적인 상면 발광 방식의 유기전계발광표시장치이다. 따라서, 화소 전 영역에 걸쳐 발광 영역(EA)이 위치할 수 있다. 구동 회로(DC)는 발광 영역(EA)과 중첩되는 영역에 발광 방향과 반대쪽에 형성되어, 발광 영역(EA)을 최대화할 수 있다. 구동 회로(DC)는 사용자가 시청 시, 발광 영역(EA)에 가려져 있지만, 구동을 위한 다수의 도전부(113, 145)가 집중되어 있는 영역이기 때문에 반사가 많이 일어날 수 있다. 도전부(113, 145)는 도 5에 도시되어 있다.
- [0019] 구동 회로(DC)에 필요한 요소인 도전부(113, 145)는 예를 들어, 도전 배선(CL)과 연결되는 커패시터(capacitor), 박막 트랜지스터(thin film transistor) 및 상기 커패시터(capacitor)와 박막 트랜지스터(thin film transistor)를 비롯한 복수의 구성 요소를 연결하는 연결 배선(connection line) 등을 포함할 수 있다.
- [0020] 도전부(113, 145)를 포함하는 도전 배선(CL)은 일반적으로 반사도가 높은 물질, 예를 들어 금속(metal)로 형성되므로, 이의 반사를 방지하기 위해 도전 배선(CL) 및 도전부(113, 145) 상에 반사 방지층(120)이 위치할 수 있다. 외광 반사의 목적이 시인성 및 대조비 향상이므로, 반사 방지층(120)은 사용자가 시청하는 방향에 위치할 수 있다. 즉, 하부 발광 방식(bottom emission type)의 경우, 반사 방지층(120)은 도전 배선(CL)과 기판(101) 사이에 위치할 수 있고, 상부 발광 방식(top emission type)의 경우, 반사 방지층(120)은 도전 배선(CL) 상에 위치할 수 있다.
- [0021] 도 2는 본 발명의 다른 실시예에 따른 유기전계발광표시장치의 한 화소를 도시한 평면도이며, 도전 배선(CL) 상에 위치하는 반사 방지층(120)을 별도로 도시하지 않고, 화소를 정의하는 도전 배선(CL)만 도시하였다. 도 2의 유기전계발광표시장치는 투명 유기전계발광표시장치이다.

- [0022] 도 2에 도시된 바와 같이, 투명 유기전계발광표시장치의 구동에 필요한 도전 배선(CL)을 포함하며, 도전 배선(CL)은 화소를 정의한다. 화소는 투명 영역(TA) 및 발광 영역(EA)을 포함한다.
- [0023] 도전 배선(CL)은 게이트 라인(111), 데이터 라인(141) 및 전원 라인(142)을 포함한다. 게이트 라인(111) 및 데이터 라인(141)은 서로 교차하여 화소를 정의한다. 데이터 라인(141) 및 전원 라인(142)은 화소마다 화소 경계부에 위치할 수 있고, 화소마다 교번적으로 화소 경계부에 위치할 수 있다.
- [0024] 구동 회로(DC)는 발광 영역(EA)과 중첩되는 영역에 발광 방향과 반대쪽에 형성된다. 구동 회로(DC)는 구동을 위한 다수의 도전부(113, 145)가 집중되어 있는 영역이기 때문에 반사가 많이 일어날 수 있다. 도전부(113, 145)는 도 5에 도시되어 있으며, 도전 배선(CL)은 도전부(113, 145)를 더 포함한다.
- [0025] 구동 회로(DC)에 필요한 요소인 도전부(113, 145)는 예를 들어, 도전 배선(CL)과 연결되는 커패시터(capacitor), 박막 트랜지스터(thin film transistor) 및 상기 커패시터(capacitor)와 박막 트랜지스터(thin film transistor)를 비롯한 복수의 구성 요소를 연결하는 연결 배선(connection line) 등을 포함할 수 있다.
- [0026] 도전 배선(CL)은 일반적으로 반사도가 높은 물질, 예를 들어 금속(metal)로 형성되므로, 이의 반사를 방지하기 위해 도전 배선(CL) 상에 반사 방지층(120)이 위치할 수 있다. 투명 유기전계발광표시장치의 경우, 투명 영역(TA)의 투과도 향상을 위해, 기존에 외광 반사를 목적으로 유기전계발광표시장치에 적용됐던 편광판(미도시)을 쓸 수 없기 때문에, 외광 반사를 위해 반사 방지층(120)이 반드시 필요하다.
- [0027] 투명 유기전계발광표시장치의 경우에도, 반사 방지층(120)은 사용자가 시청하는 방향에 위치하여 시인성 및 대조비를 향상시킬 수 있다. 즉, 하부 발광 방식(bottom emission type)의 경우, 반사 방지층(120)은 도전 배선(CL)과 기판(101) 사이에 위치할 수 있고, 상부 발광 방식(top emission type)의 경우, 반사 방지층(120)은 도전 배선(CL) 상에 위치할 수 있다.
- [0028] 도 3 내지 도 5는 유기전계발광표시장치의 도전 배선(CL) 상에 반사 방지층(120)이 위치하는 것이 도시되어 있다.
- [0029] 먼저, 도 3은 도 2의 A-A'를 자른 단면도이다. 도 3은 도 1에서 A-A'와 동일한 영역을 자른 단면도와 동일할 수 있다.
- [0030] 도 3에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기전계발광표시장치는, 도전 배선(CL) 상에 위치하는 반사 방지층(120)을 포함한다. 도전 배선(CL)은 게이트 라인(111), 데이터 라인(141) 및 전원 라인(142)을 포함하고, 도 3에서는, 도전 배선(CL)으로 게이트 라인(111), 데이터 라인(141) 및 전원 라인(142)이 도시되어 있다.
- [0031] 도전 배선(CL) 상에는 반사 방지층(120)이 위치하며, 반사 방지층(120)은 도전 배선(CL) 상에 위치하는 중간층(121) 및 중간층(121) 상에 위치하는 반투명층(122)을 포함한다. 또는, 반사 방지층(120)은 중간층(121) 및 반투명층(122)이 교대로 반복되어 적층되는 복층 구조일 수 있다. 즉, 중간층(121) 및 반투명층(122)이 적층된 1 세트가 도전 배선(CL) 상에 2회 이상 반복 적층될 수 있다. 또한, 도전 배선(CL)은 반투명층(122)층과 전기적으로 연결되어 기생 정전용량(capacitance)의 생성을 방지한다.
- [0032] 도전 배선(CL)으로 입사되는 외광은 반투명층(122)에서 반사된 1차 반사광과 중간층(121)을 지나 도전 배선(CL)에서 반사된 2차 반사광이 상쇄간섭되어 소멸된다. 외광이 상쇄간섭되어 소멸되는 원리는 도 4, 도 6a 및 도 6b에서 상세히 설명하기로 한다.
- [0033] 더욱 구체적으로, 게이트 라인(111) 상에 반사 방지층(120)이 위치한다. 반사 방지층(120)은 게이트 라인(111) 상에 위치하는 중간층(121) 및 중간층(121) 상에 위치하는 반투명층(122)을 포함한다. 게이트 라인(111) 상에는 게이트 절연층(130)이 위치하여 게이트 라인(111)을 데이터 라인(141) 및 전원 라인(142)과 절연시킬 수 있다.
- [0034] 데이터 라인(141) 및 전원 라인(142) 상에도 반사 방지층(120)이 위치한다. 도 3에서의 전원 라인(142)은 일례로 하나만 도시한 것으로, 실제 전원 라인(142)은 고전위 전압 배선(Vdd line), 저전위 전압 배선(Vss line), 기준전위 전압 배선(Vref line) 등을 포함하며, 복수개로 구성될 수 있다.
- [0035] 더욱 구체적으로, 반사 방지층(120)은 데이터 라인(141) 및 전원 라인(142) 상에 위치하는 중간층(121) 및 중간층(121) 상에 위치하는 반투명층(122)을 포함한다. 상기와 같이 반사 방지층(120)은 도전 배선(CL) 상에 위치하여 도전 배선(CL)에 의한 외광 반사를 방지할 수 있다.
- [0036] 참고로, 상기 고전위 전압 배선(Vdd line)의 고전위 전압은 박막 트랜지스터(TFT) 드레인 전극(drain

electrode)에서 전달되는 경우 드레인 전압(drain voltage)이라고 지칭되거나, 또는 전압이 0보다 큰 양수일 경우 포지티브 전압(positive voltage) 등으로 지칭될 수 있다. 마찬가지로 저전위 전압 배선(Vss line)의 저전위 전압은 상기 고전위 전압보다 상대적으로 낮은 전압을 의미하는 것으로, 저전위 전압이 소스 전극(source electrode)에서 전달되는 경우 소스 전압(source voltage)이라고 지칭되거나, 또는 전압이 0보다 작은 음수일 경우 네거티브 전압(negative voltage) 등으로 지칭될 수 있다.

- [0037] 상기 고전위 전압은 애노드 전극(161)에 전달되고, 상기 저전위 전압은 캐소드 전극(163)에 전달되어, 상기 고전위 전압과 상기 저전위 전압의 전압차에 의해 유기 발광층(162)에서 전류가 흐른다. 유기 발광층(162)에서 전류가 흐르면서 정공(hole)과 전자(electron)의 결합하여 생성된 여기자(exciton)가 기저상태로 천이되면서 빛이 발광하게 된다.
- [0038] 도 4는 유기전계발광표시장치를 구동하는 박막 트랜지스터(TFT)를 도시한 단면도이다.
- [0039] 도 4에 도시된 바와 같이, 박막 트랜지스터(TFT)는 게이트 전극(112), 소스 전극(143) 및 드레인 전극(144)을 포함한다.
- [0040] 게이트 전극(112)은 게이트 라인(111)에서 연장되어 반도체층(135)에 게이트 신호를 전달한다. 외광 반사 방지를 목적으로 게이트 전극(112) 상에 반사 방지층(120)이 위치한다. 더욱 구체적으로, 게이트 전극(112) 상에 중간층(121)이 위치하고, 중간층(121) 상에 반투명층(122)이 위치한다.
- [0041] 소스 전극(143)과 드레인 전극(144)은 서로 이격되며, 데이터 라인(141) 또는 전원 라인(142)에서 연장되거나, 데이터 라인(141) 또는 전원 라인(142)과 동일한 층에 위치할 수 있다. 혹은 소스 전극(143) 및 드레인 전극(144)은 형성되는 층과 상관없이 동시에 형성될 수 있다. 도 4에서 소스 전극(143) 및 드레인 전극(144)은 반도체층(135)과 게이트 절연층(121)에 걸쳐 위치해 있으며, 데이터 라인(141) 또는 전원 라인(142)과 동일한 층이 아닐 수 있으나, 동시에 형성되어 동일한 물질로 형성될 수 있다.
- [0042] 소스 전극(143) 또는 드레인 전극(144)으로 입사되는 외광은 최초 반투명층(122)에서 제 1 반사광(L1)으로 최초 반사되고, 반사되지 않은 나머지 외광은 중간층(121)을 통과하여 소스 전극(143) 또는 드레인 전극(144)에서 제 2 반사광(L2)으로 최종 반사된다. 제 1 반사광(L1)과 제 2 반사광(L2)은 그 위상차가 외광 파장(λ)의 1/2이 되어 각 반사광(L1, L2)의 마루와 골이 서로 중첩되어 상쇄간섭에 의해 소멸된다. 반사 방지층(120)의 중간층(121)은 그 두께가 적절히 조절되어, 제 1 반사광(L1)과 제 2 반사광(L2)의 위상차가 외광의 파장(λ)의 1/2이 되도록 한다.
- [0043] 유기전계발광표시장치의 구동 회로(DC)에서 박막 트랜지스터(TFT)는 화소를 구동하는 중요한 구성 요소이다. 액정표시장치(Liquid Crystal Display, LCD)와는 다르게 유기전계발광표시장치는 최소 2개의 박막 트랜지스터(TFT)가 필요한데 하나는 스위칭 박막 트랜지스터(Switching TFT)이고, 다른 하나는 구동 박막 트랜지스터(Driving TFT)이다.
- [0044] 스위칭 박막 트랜지스터(Switching TFT)는 게이트 라인(111)에서 연장된 게이트 전극(112)으로부터 전달되는 게이트 신호에 따라, 데이터 라인(141)에서 연장된 소스 전극(미도시)을 통해 전달되는 데이터 신호를 드레인 전극(미도시)로 전달한다.
- [0045] 구동 박막 트랜지스터(Driving TFT)는 스위칭 박막 트랜지스터(Switching TFT)의 드레인 전극(미도시)으로부터 전달받은 데이터 신호에 따라 고전위 전압(Vdd)을 애노드 전극(161)로 전달한다. 따라서, 도 5에 도시된 박막 트랜지스터(TFT)는 구동 박막 트랜지스터(Driving TFT)일 수 있다.
- [0046] 더욱 구체적으로, 스위칭 박막 트랜지스터(Switching TFT)의 드레인 전극(미도시)과 연결되는 구동 박막 트랜지스터(Driving TFT)의 게이트 전극(112)은 스위칭 박막 트랜지스터(Switching TFT)로부터 전달받은 데이터 신호에 따라 전원 라인(142)으로부터 연장된 소스 전극(143)으로부터 전달되는 고전위 전압(Vdd)을 애노드 전극(161)로 전달한다.
- [0047] 스위칭 박막 트랜지스터(Switching TFT) 및 구동 박막 트랜지스터(Driving TFT)를 포함하여 다수의 박막 트랜지스터(TFT)의 전극부(112, 143, 144) 상에는 상기 설명과 같이 그 상부에 반사 방지층(120)이 위치하여 편광관 없이 외광의 반사를 방지하고 시인성 및 대조비를 향상시킬 수 있다.
- [0048] 도 4에는 일반적인 바텀 게이트 방식(bottom gate type)의 박막 트랜지스터(TFT)가 도시되어 있으나, 본 발명에는 이에 제한되지 않고, 탑 게이트 방식(top gate type) 및 더블 게이트 방식(double gate type) 등 다양한 박

막 트랜지스터(TFT)가 적용될 수 있다.

- [0049] 한편, 게이트 전극(112)은 그 기능 상, 게이트 신호를 반도체층(135)에 전달해야 하기 때문에, 게이트 전극(112)과 반도체층(135) 사이에 위치하는 반사 방지층(120)이 게이트 신호 전달을 지연시킬 수 있다. 또한, 중간층(121)이 절연물질인 경우, 반도체층(135)까지 게이트 신호의 전달이 지연되거나 불가능해질 뿐만 아니라 게이트 전극(112)과 반투명층(122) 사이에 정전용량(capacitance)이 발생함에 따라 게이트 신호 전달이 지연될 수 있다.
- [0050] 상기와 같이 다양한 이유에 의해 게이트 신호 전달이 지연되어 구동에 문제가 발생할 수 있으므로, 구동 문제를 해결하기 위해 반사 방지층(120)이 도전 물질로 형성될 수 있다. 더 구체적으로, 중간층(121) 및 반투명층(122)이 도전 물질로 형성될 수 있다.
- [0051] 예를 들어, 반투명층(122)은 외광을 부분적으로 반사시키는 금속 박막(thin metal)일 수 있으며, 중간층(121)은 반투명층(122)을 통과한 외광을 그대로 도전 배선(CL)으로 전달하도록 투명한 물질일 수 있다. 중간층(121)은 반투명층(122)과 도전 배선(CL)을 도통시키기 위해 투명 도전성 산화물(Transparent Conductive Oxide, TCO)로 형성되거나, 투명 절연성 물질로 형성되고, 관통홀(TH)을 통해 반투명층(122)과 도전 배선(CL)을 연결하는 구조를 가질 수 있다. 반투명층(122) 및 중간층(121)의 구조는 도 6a 내지 도 6b에서 자세히 설명하기로 한다.
- [0052] 도 5는 앞서 설명했던 박막 트랜지스터(TFT) 및 도전부(113, 145)를 포함하는 도전 배선(CL)을 전체적으로 도시한 단면도이다.
- [0053] 특히, 도 5에는 박막 트랜지스터(TFT) 측면에 소스 전극(143) 또는 드레인 전극(144)과 동시에 형성될 수 있는 구동 회로(DC) 내부의 도전부(113, 145)가 예시로 도시되어 있다. 게이트 라인(111)과 데이터 라인(141) 등은 도 5에 도시되지 않았으나, 도전부(113, 145)는 게이트 라인(111), 데이터 라인(141) 및 전원 라인(142) 중 어느 하나와 동일한 층 또는 동시에 형성되거나, 또는 상기 도전 배선(CL) 중 어느 하나와 연결될 수 있다.
- [0054] 도전부(113, 145) 상에도 반사 방지층(120)이 위치해 있으며, 도전부(113, 145)는 구동 회로(DC)에 몰려 있어 외광 반사도가 높을 수 있지만, 반사 방지층(120)에 의해 외광 반사도가 저감될 수 있다. 이 밖에 게이트 패드(미도시)나 데이터 패드(미도시) 등도 도전부(113, 145)에 포함될 수 있으며, 도전성이 있는 영역은 모두 도전부(113, 145)에 포함될 수 있다. 도전부(113, 145) 상에는 애노드 전극(161) 사이에 평탄화층(150)이 위치하여 구동 회로(DC)를 평탄화하고 애노드 전극(161), 캐소드 전극(163) 및 유기 발광층(162)의 공정 신뢰성을 향상시킬 수 있다.
- [0055] 애노드 전극(161)은 박막 트랜지스터(TFT)의 소스 전극(143) 혹은 드레인 전극(144)과 연결되고, 캐소드 전극(163)은 전원 라인(142)과 연결된다. 더욱 자세하게, 캐소드 전극(163)은 전원 라인(142)의 저전위 전압 배선(Vss line)과 연결될 수 있다.
- [0056] 도전부(113, 145) 중 하나인 도전부(113)는 게이트 라인(111)과 동일층 상에 동시에 형성되어 구동 회로(DC)를 구성하고, 나머지 하나인 도전부(145)는 데이터 라인(141) 혹은 전원라인(142)과 동일층 상에 동시에 형성되어 구동 회로(DC)를 구성할 수 있다. 도 5에는 일례로 소스 전극(143) 혹은 드레인 전극(144)과 동일층 상에 위치하는 것으로 도시되어 있으며, 소스 전극(143) 및 드레인 전극(144)은 데이터 라인(141) 혹은 전원라인(142)과 동일층 상에 동시에 형성될 수 있다.
- [0057] 도 5에 도시된 애노드 전극(161) 및 캐소드 전극(163)도 도전 배선(CL)에 포함될 수 있으며, 화소에서 가장 큰 면적을 차지하고 있으나 구동 상의 문제로 반사 방지층(120)이 그 상부에 형성될 수도 있고 그렇지 않을 수도 있다. 애노드 전극(161)의 경우, 대부분 투명 도전성 물질로 형성되기 때문에 외광의 반사도가 상대적으로 높지 않다. 캐소드 전극(163)의 경우에는 상부 발광 방식으로 인해, 발광된 빛의 휘도 저하를 최소화하기 위해 투명도를 최대한 높여야 하며, 반사 방지층(120)은 캐소드 전극(163)의 투명도가 저하되지 않거나 크게 영향을 주지 않은 범위 내에서 캐소드 전극(163) 상에 형성될 수 있다.
- [0058] 한편, 유기 발광층(162)은 애노드 전극(161) 및 캐소드 전극(163) 사이에 위치하여, 애노드 전극(161)으로부터 정공(hole)을 전달받고, 캐소드 전극(163)으로부터 전자(electron)를 전달받아 유기 발광층(162) 내에서 상기 정공 및 전자의 결합으로 형성된 여기자(exiton)가 여기상태(excited state)에서 기저상태(ground state)로 천이되면서 빛을 방출하게 된다.
- [0059] 도 6a 내지 도 6b는 본 발명의 반사 방지층(120)을 도시한 단면도로, 도전 배선(CL)은 도전부(145)가 예로 도시되었다.

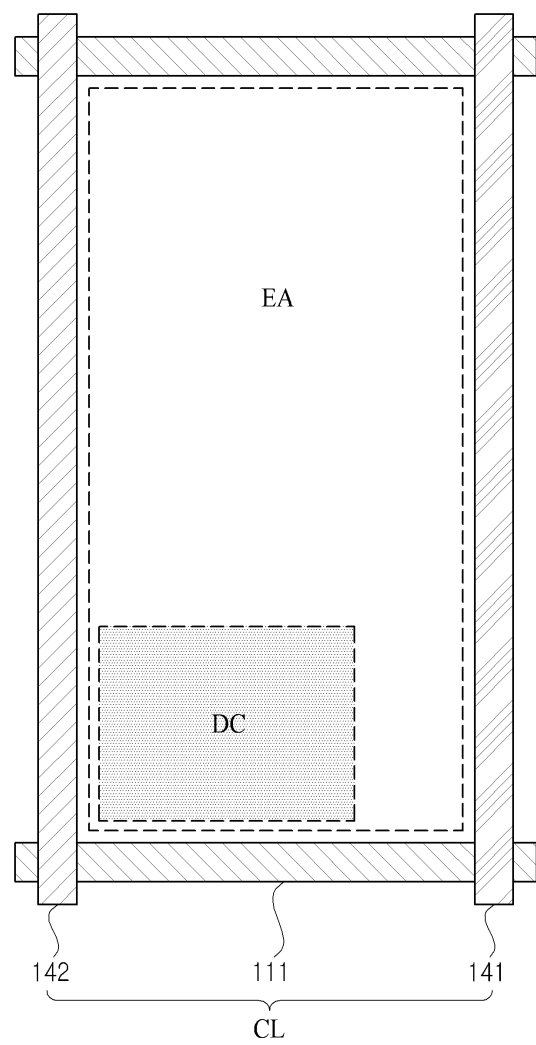
- [0060] 도 6a는 반사 방지층(120)의 중간층(121)이 도전 물질인 실시예가 도시되었다. 일례로, 중간층(121)은 빛이 통과할 수 있는 투명 도전성 산화물(Transparent Conductive Oxide, TCO)을 포함할 수 있다. 도 4에서 입사된 외광이 박막 트랜지스터(TFT)에서 상쇄간섭되는 원리와 동일하게, 도 6a에서도, 일단 입사된 외광은 반사 방지층(120)의 반투명층(122)에서 1차 반사광(L1)으로 반사되고, 반사되지 않은 나머지 외광은 중간층(121)을 통과한 후, 도전부(145)에서 2차 반사광(L2)으로 반사된다. 이때, 2차 반사광(L2)은 중간층(121)을 통과하면서, 1차 반사광(L1)과 위상차가 달라지게 되며, 중간층(121)의 두께에 따라 1차 반사광(L1)과 2차 반사광(L2)의 위상차가 $\lambda/2$ 이 되면, 상쇄간섭에 의해 외광이 소멸되게 된다.
- [0061] 도 6b는 반사 방지층(120)의 중간층(121)에 관통홀(TH)이 형성되고, 반투명층(122)이 관통홀(TH)을 통해 도전부(145)와 직접 연결되는 실시예가 도시되었다. 따라서, 중간층(121)은 투명도가 상대적으로 높은 절연 물질을 포함할 수 있다. 반사 방지층(120)에 입사된 외광은 반사 방지층(120)의 반투명층(122)에서 1차 반사광(L1)으로 반사되고, 반사되지 않은 나머지 외광은 중간층(121)을 통과한 후, 도전부(145)에서 2차 반사광(L2)으로 반사된다. 중간층(121)의 두께에 따라 1차 반사광(L1)과 2차 반사광(L2)의 위상차가 $\lambda/2$ 이 되면, 상쇄간섭에 의해 외광이 소멸되게 되는데, 관통홀(TH) 부분에는 중간층(121)이 존재하지 않기 때문에 1차 반사광(L1)과 2차 반사광(L2)의 위상차가 생성될 수 없다. 따라서, 관통홀(TH)의 면적을 최소화함으로써, 외광이 상쇄간섭에 의해 소멸되지 않은 영역을 최소화하여 외광 반사 방지 효과를 극대화할 수 있다.
- [0062] 도 6b에 도시되지는 않았지만, 다른 실시예로, 관통홀(TH)이 형성되지 않고, 중간층(121)이 도전 배선(CL)보다 폭이 좁게 형성되어 반투명층(122)이 도전 배선(CL)의 가장자리와 직접 연결될 수도 있다. 반투명층(122)은 도전 배선(CL)과 일 측면 또는 양 측면의 가장자리와 연결될 수 있다.
- [0063] 상기와 같이, 도전 배선(CL)이 반사 방지층(120)의 반투명층(122)과 도통됨으로써, 기생 정전용량(capacitance)이 발생하지 않고, 신호 전달의 지연과 같은 문제를 방지하면서, 외광의 반사를 방지하여 시인성 및 대조비를 향상시킬 수 있다.
- [0064] 상기와 같이 반사도가 상대적으로 높은 도전 배선(CL) 상에 반사 방지층(120)이 형성되어, 외광의 반사를 효율적으로 방지함으로써, 고가이면서 휘도를 저하시키는 편광판의 생략이 가능하고, 휘도를 향상시킬 수 있다. 더욱이, 투명 유기전계발광표시장치의 경우, 편광판을 반드시 삭제하여야 하기 때문에, 반사 방지층(120)과 같은 외광 반사 방지 구조의 적용이 필수적이므로, 본 발명의 반사 방지층(120)은 특히, 투명 유기전계발광표시장치에 효과적으로 적용될 수 있다.
- [0065] 본 발명이 속하는 기술분야의 당업자는 상술한 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.
- [0066] 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

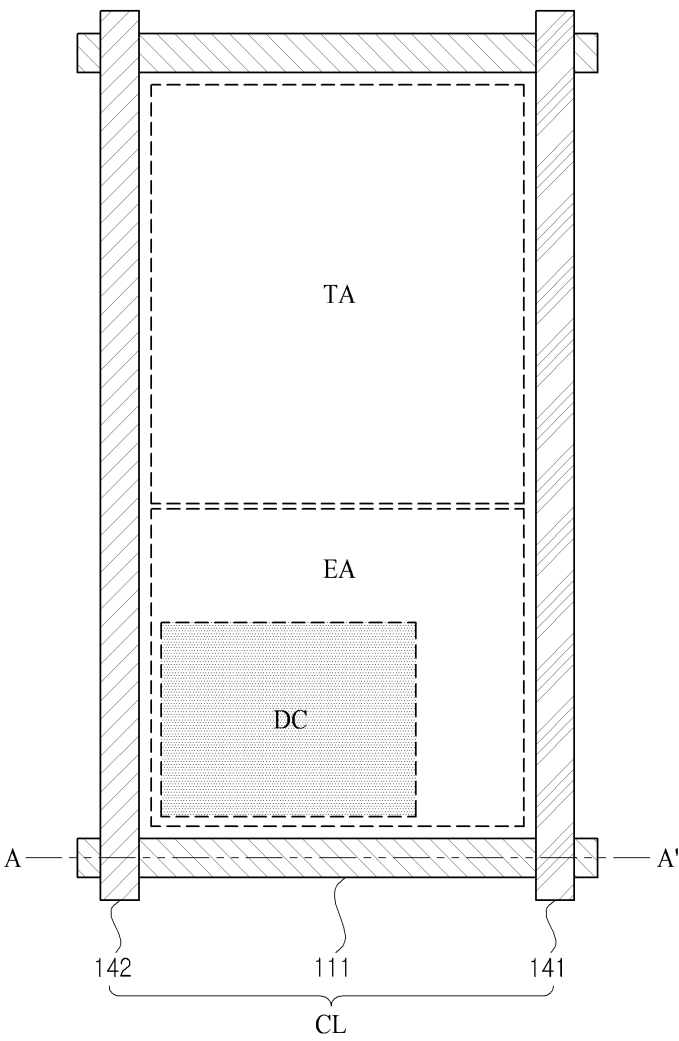
- [0067]
- | | |
|---------------|---------------|
| 101: 기판 | 111: 게이트 라인 |
| 112: 게이트 전극 | 120: 반사 방지층 |
| 121: 중간층 | 122: 반투명층 |
| 130: 게이트 절연층 | 141: 데이터 라인 |
| 142: 전원 라인 | 143: 소스 전극 |
| 144: 드레인 전극 | 113, 145: 도전부 |
| 150: 평탄화층 | 161: 애노드 전극 |
| 162: 유기 발광층 | 163: 캐소드 전극 |
| TFT: 박막 트랜지스터 | DC: 구동 회로 |
| CL: 도전 배선 | |

도면

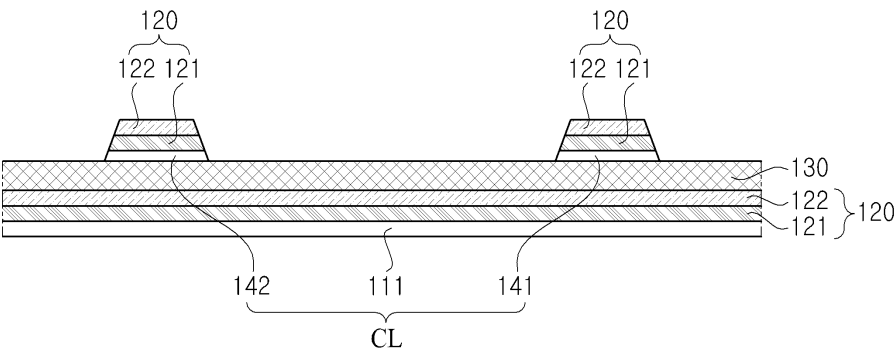
도면1



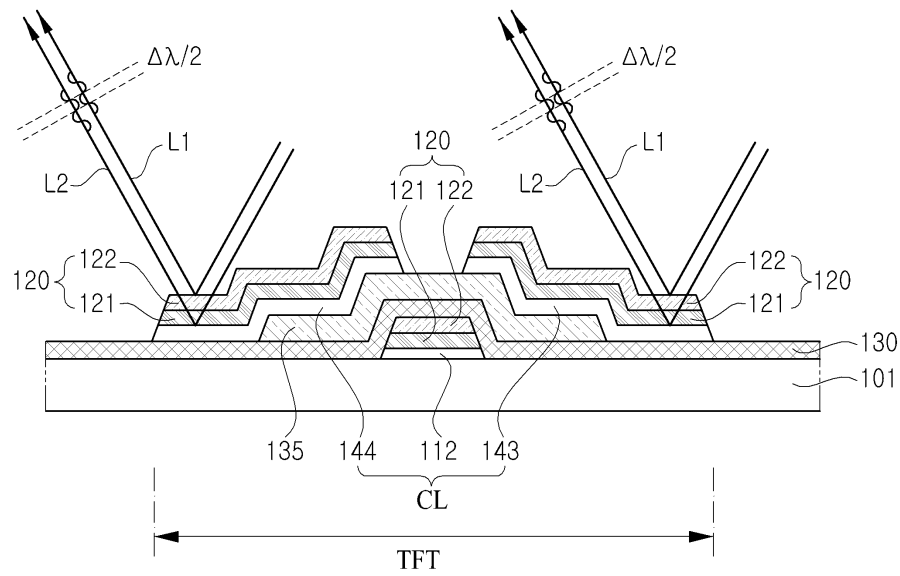
도면2



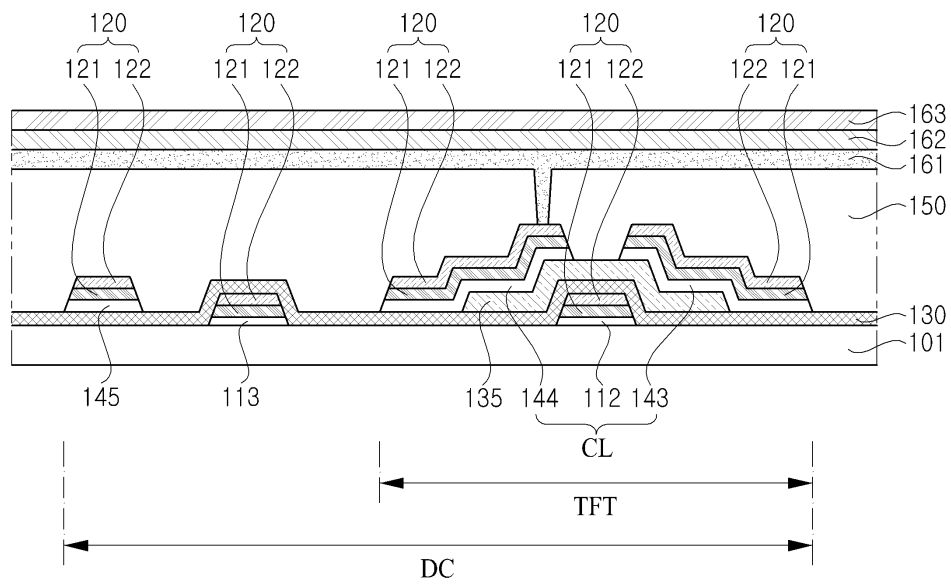
도면3



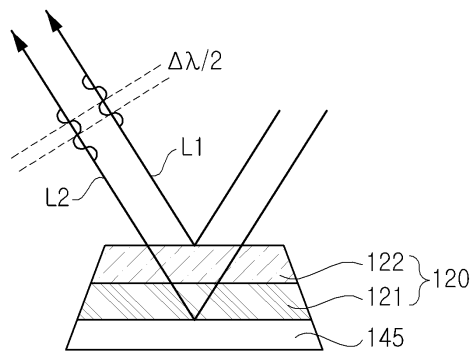
도면4



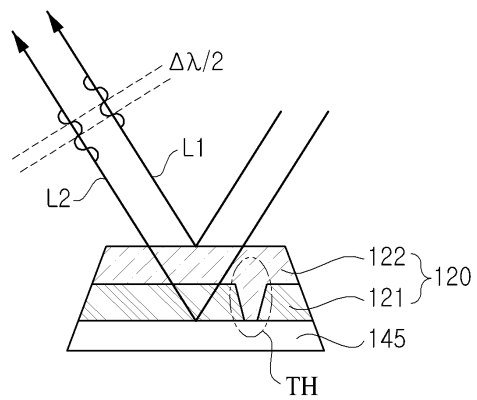
도면5



도면6a



도면6b



专利名称(译)	有机发光显示装置		
公开(公告)号	KR102086805B1	公开(公告)日	2020-03-09
申请号	KR1020130140756	申请日	2013-11-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	양희석 이종균		
发明人	양희석 이종균		
IPC分类号	H01L51/52		
CPC分类号	H01L27/3244 H01L27/326 H01L51/5281 H01L27/3297 H01L27/3276 H01L51/5284		
审查员(译)	Yiwoori		
其他公开文献	KR1020150057407A		
外部链接	Espacenet		

摘要(译)

一种有机发光显示装置，包括：基板，其包括多个像素区域；以及电致发光器件。布置在基板上的导线；所述抗反射层包括设置在所述导电线上的中间层和设置在所述中间层上的半透明层，所述导电线与所述半导体层电连接。透明层。

