



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0079274
(43) 공개일자 2019년07월05일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)
(21) 출원번호 10-2017-0181365
(22) 출원일자 2017년12월27일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
임명기
경기도 파주시 월롱면 엘지로 245
우경돈
경기도 파주시 월롱면 엘지로 245
김혁준
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인로얄

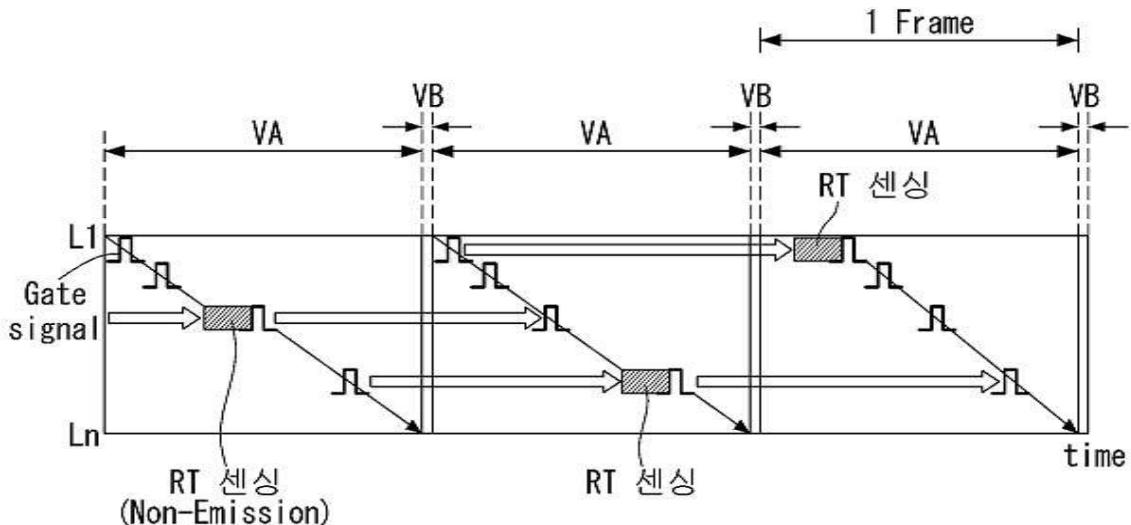
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 전계 발광 표시장치 및 그 구동방법

(57) 요 약

본 발명의 일 실시예에 따른 전계 발광 표시장치가 개시된다. 이 전계 발광 표시장치는 다수의 표시라인들이 구비되고, 각 표시라인에 다수의 픽셀들이 포함된 표시패널; 및 특정 프레임 내에서, 첫번째 내지 k-1번째 표시라인들의 픽셀들에 이미지 데이터전압을 순차적으로 기입한 후, k번째 표시라인을 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱한 다음, 상기 k번째 내지 마지막까지 표시라인들의 픽셀들에 상기 이미지 데이터전압을 순차적으로 기입하는 패널 구동회로를 포함한다.

대 표 도 - 도4



(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2310/061 (2013.01)

명세서

청구범위

청구항 1

다수의 표시라인들이 구비되고, 각 표시라인에 다수의 픽셀들이 포함된 표시패널; 및 특정 프레임 내에서, 첫번째 내지 $k-1$ 번째 표시라인들의 픽셀들에 이미지 데이터전압을 순차적으로 기입한 후, k 번째 표시라인을 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱한 다음, 상기 k 번째 내지 마지막번째 표시라인들의 픽셀들에 상기 이미지 데이터전압을 순차적으로 기입하는 패널 구동회로를 포함한 전계 발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 패널 구동회로는,

상기 센싱 기간으로 인한 발광 기간 편차를 보상하기 위해, 상기 특정 프레임 및 상기 특정 프레임에 연속되는 후속 프레임 내에서 적어도 일부 표시라인들의 픽셀들에 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 전계 발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 패널 구동회로는,

상기 특정 프레임 내에서 $k+1$ 번째 내지 마지막번째 표시라인들의 픽셀들에 상기 블랙 데이터전압을 상기 센싱 기간만큼씩 순차적으로 기입하되, 상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 전계 발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 패널 구동회로는,

상기 후속 프레임 내에서 상기 첫번째 내지 k 번째 표시라인들의 픽셀들에 상기 블랙 데이터전압을 상기 센싱 기간만큼씩 순차적으로 기입하되, 상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 전계 발광 표시장치.

청구항 5

제 4 항에 있어서,

1 프레임이 수직 액티브 기간과 수직 블랭크 기간을 포함할 때,

상기 센싱 기간은 상기 수직 액티브 기간 내에만 위치하는 전계 발광 표시장치.

청구항 6

제 4 항에 있어서,

1 프레임이 수직 액티브 기간과 수직 블랭크 기간을 포함할 때,

상기 센싱 기간은 상기 수직 액티브 기간 또는 상기 수직 블랭크 기간 내에 위치하는 전계 발광 표시장치.

청구항 7

제 5 항 또는 제 6 항에 있어서,

상기 센싱 기간은 1 프레임마다 1번씩 할당되는 전계 발광 표시장치.

청구항 8

제 6 항에 있어서,

상기 센싱 기간은 2 프레임들마다 1번씩 할당되는 전계 발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 패널 구동회로는,

상기 특정 프레임 내에서 모든 표시라인들의 픽셀들에 블랙 데이터전압1을 일정 시간만큼씩 순차적으로 더 기입하되, 상기 블랙 데이터전압1을 상기 이미지 데이터전압 및 상기 블랙 데이터전압보다 먼저 기입하는 전계 발광 표시장치.

청구항 10

제 5 항에 있어서,

상기 패널 구동회로는,

상기 수직 액티브 기간 내에서만 상기 이미지 데이터전압과 상기 블랙 데이터전압을 기입하는 전계 발광 표시장치.

청구항 11

제 6 항에 있어서,

상기 패널 구동회로는,

상기 수직 액티브 기간뿐만 아니라 상기 수직 블랭크 기간 내에서도 상기 이미지 데이터전압과 상기 블랙 데이터전압을 기입하는 전계 발광 표시장치.

청구항 12

다수의 표시라인들이 구비되고 각 표시라인에 다수의 픽셀들이 포함된 표시패널을 패널 구동회로로 구동하는 전계 발광 표시장치의 구동방법으로서,

특정 프레임 내에서,

상기 패널 구동회로에 의해 첫번째 내지 k-1번째 표시라인들의 픽셀들에 이미지 데이터전압을 순차적으로 기입하는 단계;

상기 패널 구동회로에 의해 k번째 표시라인을 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱하는 단계; 및

상기 패널 구동회로에 의해 상기 k번째 내지 마지막번째 표시라인들의 픽셀들에 상기 이미지 데이터전압을 순차적으로 기입하는 단계를 포함한 전계 발광 표시장치의 구동방법.

청구항 13

제 12 항에 있어서,

상기 패널 구동회로에 의해,

상기 센싱 기간으로 인한 발광 기간 편차를 보상하기 위해, 상기 특정 프레임 및 상기 특정 프레임에 연속되는 후속 프레임 내에서 적어도 일부 표시라인들의 픽셀들에 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 단계를 더 포함하는 전계 발광 표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 단계는,

상기 패널 구동회로에 의해 상기 특정 프레임 내에서 k+1번째 내지 마지막번째 표시라인들의 픽셀들에 상기 블랙 데이터전압을 상기 센싱 기간만큼씩 순차적으로 기입하되, 상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 단계를 포함하는 전계 발광 표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 단계는,

상기 패널 구동회로에 의해 상기 후속 프레임 내에서 상기 첫번째 내지 k번째 표시라인들의 픽셀들에 상기 블랙 데이터전압을 상기 센싱 기간만큼씩 순차적으로 기입하되, 상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입하는 단계를 더 포함하는 전계 발광 표시장치의 구동방법.

청구항 16

제 13 항에 있어서,

상기 패널 구동회로에 의해,

상기 센싱 기간으로 인한 발광 기간 편차를 보상하기 위해, 상기 특정 프레임 내에서 모든 표시라인들의 픽셀들에 블랙 데이터전압1을 일정 시간만큼씩 순차적으로 더 기입하되, 상기 블랙 데이터전압1을 상기 이미지 데이터전압 및 상기 블랙 데이터전압보다 먼저 기입하는 단계를 더 포함하는 전계 발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001]

본 발명은 전계 발광 표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002]

전계 발광 표시장치는 발광층의 재료에 따라 무기발광 표시장치와 유기발광 표시장치로 대별된다. 이 중에서, 액티브 매트릭스 타입(active matrix type)의 유기발광 표시장치는 스스로 발광하는, 대표적인 전계 발광 다이오드인, 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휙도 및 시야각이 큰 장점이 있다.

[0003]

자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 화상 데이터의 계조에 따라 픽셀들에서 화상의 휙도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압"이라 함)에 따라 OLED에 흐르는 구동 전류를 제어한다. 구동 전류에 따라 OLED의 발광량과 휙도가 결정된다.

[0004]

일반적으로 구동 TFT가 포화 영역에서 동작할 때, 구동 TFT의 드레인-소스 사이에 흐르는 구동 전류(Ids)는 아래와 같이 표현된다.

[0005]

$$Ids = 1/2 * (u * C * W/L) * (Vgs - Vth)^2$$

[0006]

여기서, u는 전자 이동도를, C는 게이트 절연막의 정전 용량을, W는 구동 TFT의 채널 폭을, 그리고 L은 구동 TFT의 채널 길이를 각각 나타낸다. 그리고, Vgs는 구동 TFT의 게이트-소스 간 전압을 나타내고, Vth는 구동 TFT의 문턱전압(또는 임계전압)을 나타낸다. 픽셀 구조에 따라서, 구동 TFT의 게이트-소스 간 전압(Vgs)이 데이터전압과 기준전압 간의 차 전압이 될 수 있다. 데이터전압은 화상 데이터의 계조에 대응되는 아날로그 전압이고 기준전압은 고정된 전압이므로, 데이터전압에 따라 구동 TFT의 게이트-소스 간 전압(Vgs)이 프로그래밍(또는 설정)된다. 프로그래밍된 게이트-소스 간 전압(Vgs)에 따라 구동 전류(Ids)가 결정된다.

[0007] 문턱 전압(Vth), 전자 이동도(u) 등과 같은 구동 TFT의 전기적 특성은 구동 전류(Ids)를 결정하는 팩터(factor)가 되므로 모든 픽셀들에서 동일해야 한다. 하지만, 공정 편차, 경시 변화 등 다양한 원인에 의해 픽셀들 간에 구동 TFT의 전기적 특성이 달라질 수 있다. 이러한 구동 TFT의 전기적 특성 편차는 화질 저하와 수명 단축을 초래한다.

[0008] 구동 TFT의 전기적 특성 편차를 보상하기 위해 외부 보상 기술이 사용되고 있다. 외부 보상 기술은 구동 TFT의 전기적 특성에 따른 구동 전류(Ids)를 센싱하고, 센싱된 결과를 바탕으로 입력 화상의 데이터를 변조함으로써 픽셀들 간 전기적 특성 편차를 보상한다.

발명의 내용

해결하려는 과제

[0009] 1 프레임은 수직 액티브 기간과 수직 블랭크 기간을 포함한다. 기존의 외부보상 기술은 구동 TFT의 전기적 특성을 수직 블랭크 기간에서 센싱하되, 1 프레임에 1 표시라인씩 센싱한다. 그런데, 수직 블랭크 기간을 활용한 기존의 센싱 방식은 다음과 같은 문제가 있다.

[0010] 수직 액티브 기간 동안 모든 표시라인들의 픽셀들에는 이미지 데이터전압이 기입되어, 표시라인들의 픽셀들이 순차 발광한다. 수직 액티브 기간에 이은 수직 블랭크 기간에서 특정 표시라인의 픽셀들이 센싱되는데, 이때 이 픽셀들은 비 발광 상태로 센싱되어야 한다. 따라서, 센싱 전후에 있어 상기 픽셀들의 휘도가 유지되도록 상기 픽셀들에 리커버리(Recovery) 전압이 공급된다. 리커버리 전압에 의한 발광 기간(이하, '리커버리 발광 기간')은 후속 프레임에서 새로운 이미지 데이터전압이 인가될 때까지이다. 따라서, 리커버리 발광 기간은 데이터 기입 순서가 가장 앞선 표시패널의 일측(예컨대, 표시패널 상단부)에서 가장 짧고, 데이터 기입 순서가 가장 뒤진 표시패널의 타측(예컨대, 표시패널 하단부)으로 갈수록 점점 길어진다.

[0011] 리커버리 전압을 이미지 데이터전압과 동일하게 설정하더라도 픽셀들의 휘도가 리커버리 발광 기간에 따라 달라진다. 이렇게 휘도 편차가 생기는 이유는 리커버리 전압과 이미지 데이터전압을 픽셀에 인가하기 위한 게이트신호가 서로 다르고, 또한 리커버리 전압 또는 이미지 데이터전압의 프로그래밍시 구동 TFT의 게이트-소스 간 전압이 서로 달라지기 때문이다. 수직 블랭크 기간을 활용한 기존의 센싱 방식에서는 전술한 리커버리 발광 기간 편차로 인해 센싱이 이뤄지는 표시라인이 라인 디ム(Line dim)으로 시인될 수 있다.

[0012] 따라서, 본 발명은 이미지 데이터전압의 기입 도중에 픽셀들의 전기적 특성을 센싱할 수 있도록 한 전계 발광 표시장치 및 그 구동방법을 제공한다.

[0013] 또한, 본 발명은 이미지 데이터전압의 기입 도중에 픽셀들의 전기적 특성을 센싱하되, 센싱 기간으로 인한 발광 기간 편차를 블랙 데이터전압으로 보상할 수 있도록 한 전계 발광 표시장치 및 그 구동방법을 제공한다.

[0014] 본 발명의 과제는 이상에서 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 통상의 기술자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0015] 본 발명의 일 실시예에 따른 전계 발광 표시장치가 개시된다. 이 전계 발광 표시장치는 다수의 표시라인들이 구비되고, 각 표시라인에 다수의 픽셀들이 포함된 표시패널; 및 특정 프레임 내에서, 첫번째 내지 $k-1$ 번째 표시라인들의 픽셀들에 이미지 데이터전압을 순차적으로 기입한 후, k 번째 표시라인을 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱한 다음, 상기 k 번째 내지 마지막번째 표시라인들의 픽셀들에 상기 이미지 데이터전압을 순차적으로 기입하는 패널 구동회로를 포함한다.

[0016] 상기 패널 구동회로는, 상기 센싱 기간으로 인한 발광 기간 편차를 보상하기 위해, 상기 특정 프레임 및 상기 특정 프레임에 연속되는 후속 프레임 내에서 적어도 일부 표시라인들의 픽셀들에 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입한다.

[0017] 상기 패널 구동회로는, 상기 특정 프레임 내에서 $k+1$ 번째 내지 마지막번째 표시라인들의 픽셀들에 상기 블랙 데이터전압을 상기 센싱 기간만큼씩 순차적으로 기입하되, 상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입한다.

[0018] 상기 패널 구동회로는, 상기 후속 프레임 내에서 상기 첫번째 내지 k 번째 표시라인들의 픽셀들에 상기 블랙 데이터전압을 상기 센싱 기간만큼씩 순차적으로 기입하되, 상기 블랙 데이터전압을 상기 이미지 데이터전압보다 먼저 기입한다.

먼저 기입한다.

- [0019] 1 프레임이 수직 액티브 기간과 수직 블랭크 기간을 포함할 때, 상기 센싱 기간은 상기 수직 액티브 기간 내에만 위치한다.
- [0020] 1 프레임이 수직 액티브 기간과 수직 블랭크 기간을 포함할 때, 상기 센싱 기간은 상기 수직 액티브 기간 또는 상기 수직 블랭크 기간 내에 위치한다.
- [0021] 상기 센싱 기간은 1 프레임마다 1번씩 할당되거나 또는, 상기 센싱 기간은 2 프레임들마다 1번씩 할당된다.
- [0022] 상기 패널 구동회로는, 상기 특정 프레임 내에서 모든 표시라인들의 픽셀들에 블랙 데이터전압1을 일정 시간만큼씩 순차적으로 더 기입하되, 상기 블랙 데이터전압1을 상기 이미지 데이터전압 및 상기 블랙 데이터전압보다 먼저 기입한다.
- [0023] 상기 패널 구동회로는, 상기 수직 액티브 기간 내에서만 상기 이미지 데이터전압과 상기 블랙 데이터전압을 기입한다.
- [0024] 상기 패널 구동회로는, 상기 수직 액티브 기간뿐만 아니라 상기 수직 블랭크 기간 내에서도 상기 이미지 데이터전압과 상기 블랙 데이터전압을 기입한다.
- [0025] 다수의 표시라인들이 구비되고 각 표시라인에 다수의 픽셀들이 포함된 표시패널을 패널 구동회로로 구동하는 전계 발광 표시장치의 구동방법으로서, 특정 프레임 내에서, 상기 패널 구동회로에 의해 첫번째 내지 k-1번째 표시라인들의 픽셀들에 이미지 데이터전압을 순차적으로 기입하는 단계; 상기 패널 구동회로에 의해 k번째 표시라인을 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱하는 단계; 및 상기 패널 구동회로에 의해 상기 k번째 내지 마지막번째 표시라인들의 픽셀들에 상기 이미지 데이터전압을 순차적으로 기입하는 단계를 포함한다.

발명의 효과

- [0026] 본 발명은 한 프레임 내에서 이미지 데이터전압의 기입 도중에 픽셀들의 전기적 특성을 센싱하기 때문에, 한 프레임 내에서 데이터 기입이 완료된 이후에 센싱할 때에 비해 시간적 제약을 덜 받고, 별도의 리커버리 전압을 기입할 필요가 없다. 따라서, 리커버리 발광 기간 편차로 인한 휘도 편차를 미연에 방지할 수 있다.
- [0027] 또한, 본 발명은 이미지 데이터전압의 기입 도중에 픽셀들의 전기적 특성을 센싱하되, 센싱 기간으로 인한 발광 기간 편차를 블랙 데이터전압으로 보상함으로써, 표시 품위를 크게 향상시킬 수 있다.
- [0028] 본 발명의 실시예들에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치를 나타내는 블록도이다.
- 도 2는 본 발명의 일 실시예에 따른 픽셀 어레이를 보여주는 도면이다.
- 도 3은 일 픽셀 회로와 데이터 구동회로의 구성 예를 보여주는 도면이다.
- 도 4 및 도 5는 본 발명의 일 실시예에 따라 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱이 이뤄지는 것을 보여주는 도면들이다.
- 도 6은 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱을 구현하기 위한 게이트신호 및 데이터신호의 일 예시 과형도이다.
- 도 7은 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱을 구현할 때 센싱 기간으로 인해 발광 기간 편차가 생기는 것을 보여주는 도면이다.
- 도 8 내지 도 10은 센싱 기간으로 인한 발광 기간 편차를 없애기 위한 다양한 보상 방안들을 보여주는 도면들이다.
- 도 11은 이미지 데이터전압과 블랙 데이터전압을 기입하기 위한 게이트신호의 일 예시 과형도이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0031] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 헤릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0032] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0033] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0034] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0035] 명세서 전체에 걸쳐 동일 참조 부호는 실질적으로 동일 구성 요소를 지칭한다.
- [0036] 본 발명의 여러 실시예들의 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수 있다.
- [0037] 본 발명에서 표시패널의 기판 상에 형성되는 픽셀 회로와 게이트 구동부는 n 타입 또는 p 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 TFT로 구현될 수 있다. TFT는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에 공급하는 전극이다. TFT 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 TFT에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 TFT (NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 TFT에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. p 타입 TFT(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.
- [0038] 이하에서, 게이트 온 전압(Gate On Voltage)은 TFT가 턴-온(turn-on)될 수 있는 게이트 신호의 전압이다. 게이트 오프 전압(Gate Off Voltage)은 TFT가 턴-오프(turn-off)될 수 있는 전압이다. NMOS에서 게이트 온 전압은 게이트 하이 전압이고, 게이트 오프 전압은 게이트 로우 전압이다. PMOS에서 게이트 온 전압은 게이트 로우 전압이고, 게이트 오프 전압은 게이트 하이 전압이다.
- [0039] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 전계 발광 표시장치는 유기발광 물질을 포함한 유기발광 표시장치를 중심으로 설명한다. 하지만, 본 발명의 기술적 사상은 유기발광 표시장치에 국한되지 않고, 무기발광 물질을 포함한 무기발광 표시장치에 적용될 수 있음에 주의하여야 한다.
- [0040] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치를 나타내는 블록도이다. 그리고, 도 2는 본 발명의 일 실시예에 따른 픽셀 어레이를 보여주는 도면이다.
- [0041] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 전계 발광 표시장치는 표시패널(10), 타이밍 콘트롤러(11), 패널 구동회로, 메모리(16), 보상부(20) 등을 구비할 수 있다. 패널 구동회로는 데이터 구동회로(12)와 게이트 구동회로(13)를 포함한다.

- [0042] 표시패널(10)에는 다수의 데이터라인들(14, 141~14m) 및 센싱라인들(16, 161~16m)과, 다수의 게이트라인들(15, 15a(1)~15a(n), 15b(1)~15b(n), 15c(1)~15c(n))이 교차되고, 이 교차영역마다 픽셀들(P)이 매트릭스 형태로 배치되어 다수의 표시라인들(L1~Ln)을 구성한다. 각 표시라인(L1~Ln)은 물리적인 신호라인이 아니라, 수평방향(게이트라인 연장 방향)을 따라 서로 이웃하게 배치된 픽셀들(P)의 집합을 의미한다.
- [0043] 서로 다른 데이터라인들(14)에 연결된 2 이상의 픽셀들(P)이 동일한 센싱라인(16)과 동일한 게이트라인(15)을 공유할 수 있다. 예를 들어, 서로 수평으로 이웃하여 동일한 게이트라인(15)에 접속된 하나의 단위 픽셀이 하나의 센싱 라인(16)에 공통으로 접속될 수 있다. 여기서, 하나의 단위 픽셀은 적색 표시용 R 픽셀, 녹색 표시용 G 픽셀, 청색 표시용 B 픽셀을 포함할 수 있으며, 백색 표시용 W 픽셀을 더 포함할 수도 있다. 이렇게 센싱 라인(16)이 3개 또는 4개의 픽셀 열들마다 하나씩 배치되는 센싱 라인 공유 구조는 표시패널의 개구율을 확보하기가 용이하다. 센싱 라인 공유 구조 하에서, 센싱 라인(16)은 다수의 데이터라인들(14)마다 하나씩 배치될 수 있다.
- [0044] 픽셀(P) 각각은 도시하지 않은 전원생성부로부터 고전위 구동전압(EVDD)과 저전위 구동전압(EVSS), 및 블랙 데이터전압(Vblack)을 공급받는다. 블랙 데이터전압(Vblack)은 픽셀들(P)을 비 발광시키기 위한 데이터전압이다. 블랙 데이터전압(Vblack)이 인가될 때, 구동 TFT의 게이트-소스 간 전압은 문턱전압보다 낮아지고 구동 TFT는 턴 오프 되므로 OLED는 발광하지 못하게 된다. 본 발명의 픽셀(P)은 구동 TFT의 전기적 특성(문턱전압, 전자 이동도)을 센싱하는 데 적합한 회로 구조를 가질 수 있다. 예컨대, 픽셀(P)은 OLED와 구동 TFT 이외에, 복수의 스위치 TFT들과 커패시터를 더 포함할 수 있다. 다만, 픽셀 회로는 본 발명의 실시예 설명에서 제시한 구성 외에도 다양한 변형이 가능하다. 본 발명의 기술적 사상은 픽셀 회로의 접속 구성을 한정되지 않음에 주의하여야 한다.
- [0045] 타이밍 콘트롤러(11)는 표시패널(10)의 표시라인들에 대한 센싱 구동 타이밍과 디스플레이 구동 타이밍을 특정 프레임 내에서 정해진 시퀀스에 따라 제어함으로써, 실시간 센싱을 구현한다. 센싱 구동과 디스플레이 구동은 특정 프레임의 수직 액티브 기간 내에서만 이루어질 수 있고, 또한 특정 프레임의 수직 액티브 기간 및 수직 블랭크 기간 내에서 이루어질 수도 있다. 여기서, 센싱 구동은 표시패널(10)의 일부 표시라인에 배치된 픽셀들(P)의 전기적 특성을 센싱하기 위한 것이고, 디스플레이 구동은 표시패널(10)의 모든 표시라인들에 배치된 픽셀들(P)에 이미지 데이터전압과 블랙 데이터전압(Vblack)을 기입하기 위한 것이다.
- [0046] 타이밍 콘트롤러(11)는 호스트 시스템으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 생성할 수 있다. 타이밍 콘트롤러(11)는 디스플레이 구동을 위한 제어신호들(DDC, GDC)과 센싱 구동을 위한 제어신호들(DDC, GDC)을 서로 다르게 생성할 수 있다.
- [0047] 타이밍 콘트롤러(11)의 제어에 의해, 수직 액티브 기간 내에서 디스플레이 구동 중에 센싱 구동이 수행될 수 있다. 수직 액티브 기간에서 디스플레이 구동과 병행하여 센싱 구동을 수행하면, 데이터 기입이 완료된 이후에 센싱 구동할 때에 비해 시간적 제약을 덜 받고, 별도의 리커버리 전압을 기입할 필요가 없다.
- [0048] 게이트 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함한다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 게이트 스테이지에 인가되어 그 게이트 스테이지를 제어한다. 게이트 쉬프트 클럭은 게이트 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.
- [0049] 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함한다. 소스 스타트 펄스는 데이터 구동회로(12)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 구동회로(12)의 출력 타이밍을 제어한다.
- [0050] 타이밍 콘트롤러(11)는 보상부(20)를 포함할 수 있다. 보상부(20)는 센싱 구동시 얻어진 센싱 데이터를 기반으로 구동 TFT의 전기적 특성 변화를 보상할 수 있는 보상값을 계산하고, 이 보상값을 메모리(16)에 저장한다. 보상부(20)는 메모리(16)로부터 보상값을 읽어들이고, 이 보상값으로 화상 데이터(DATA)를 보정한 후에, 보정된 화상 데이터(DATA)를 데이터 구동회로(12)에 공급한다. 메모리(16)에 저장되는 보상값은 센싱 구동시마다 업데이트 될 수 있고, 그에 따라 구동 TFT의 전기적 특성 편차가 용이하게 보상될 수 있다.

- [0051] 데이터 구동회로(12)는 적어도 하나 이상의 데이터 드라이버 집적회로(IC)를 포함한다. 이 데이터 드라이버 IC에는 각 데이터라인(14)에 연결된 다수의 디지털-아날로그 컨버터(이하, DAC)들이 내장된다. 데이터 드라이버 IC의 DAC는 디스플레이 구동시 타이밍 콘트롤러(11)로부터 인가되는 데이터타이밍 제어신호(DDC)에 따라 화상 데이터(DATA)를 이미지 데이터전압으로 변환하여 데이터라인들(14)에 공급한다. 한편, 데이터 드라이버 IC의 DAC는 센싱 구동시 타이밍 콘트롤러(11)로부터 인가되는 데이터타이밍 제어신호(DDC)에 따라 센싱용 데이터전압을 더 생성하여 데이터라인들(14)에 공급할 수 있다.
- [0052] 게이트 구동회로(13)는 게이트 타이밍 제어신호(GDC)를 기반으로 디스플레이 구동을 위한 게이트신호를 생성하여 표시라인들에 연결된 게이트라인들(15)에 공급한다. 이 게이트신호는 이미지 데이터전압 또는 블랙 데이터전압의 기입 타이밍에 동기되는 신호이다. 게이트 구동회로(13)는 게이트 타이밍 제어신호(GDC)를 기반으로 센싱 구동을 위한 게이트신호를 생성하여 센싱 대상 표시라인에 연결된 게이트라인들(15)에 공급한다. 이 게이트신호는 센싱용 데이터전압의 기입 타이밍에 동기되는 신호이다.
- [0053] 도 3은 일 픽셀 회로와 데이터 구동회로의 구성 예를 보여주는 도면이다.
- [0054] 도 3을 참조하면, 본 발명의 일 실시예에 따른 픽셀(P)은 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 및 제1 내지 제3 스위치 TFT들(ST1~ST3)을 포함한다.
- [0055] OLED는 제2 노드(N2)에 접속된 애노드전극과, 저전위 전원(EVSS)에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다.
- [0056] 구동 TFT(DT)는 제1 노드(N1)에 접속된 게이트전극, 고전위 전원(EVDD)에 접속된 드레인전극, 및 제2 노드(N2)에 접속된 소스전극을 구비한다. 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)에 따라 OLED에 흐르는 구동전류를 제어한다. 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)이 문턱전압(Vth)보다 클 때 턴 온 되며, 게이트-소스 간 전압(Vgs)이 클수록 구동 TFT(DT)의 소스-드레인 사이에 흐르는 구동 전류는 증가한다. 구동 TFT(DT)의 소스전압이 OLED의 문턱전압보다 커지면, 구동 TFT(DT)의 소스-드레인 간 구동 전류가 OLED를 통해 흐르게 된다. 구동 전류에 따른 OLED 발광에 의해 원하는 계조가 구현되게 된다.
- [0057] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어, 구동 TFT(DT)는 게이트-소스 간 전압(Vgs)을 유지한다.
- [0058] 제1 스위치 TFT(ST1)는 제1 게이트라인(15a)에 접속된 게이트전극, 데이터라인(14)에 접속된 드레인전극, 및 제1 노드(N1)에 접속된 소스전극을 구비한다. 제1 스위치 TFT(ST1)는 제1 게이트신호(GSa)에 따라 스위칭됨으로써, 데이터라인(14)의 이미지 데이터전압(Vdata)을 제1 노드(N1)에 인가한다.
- [0059] 제2 스위치 TFT(ST2)의 게이트전극은 제2 게이트라인(15b)에 접속되고, 제2 스위치 TFT(ST2)의 드레인전극은 제2 노드(N2)에 접속되며, 제2 스위치 TFT(ST2)의 소스전극은 제3 노드(N3)를 통해 센싱라인(16)에 접속된다. 제2 스위치 TFT(ST2)는 제2 게이트신호(GSb)에 따라 스위칭됨으로써, 제2 노드(N2)와 제3 노드(N3) 간의 전기적 연결을 제어한다.
- [0060] 제3 스위치 TFT(ST3)의 게이트전극은 제3 게이트라인(15c)에 접속되고, 제3 스위치 TFT(ST3)의 드레인전극은 블랙 데이터전압(Vblack)의 입력단에 접속되며, 제3 스위치 TFT(ST3)의 소스전극은 제1 노드(N1)에 접속된다. 제3 스위치 TFT(ST3)는 제3 게이트신호(GSc)에 따라 스위칭됨으로써, 블랙 데이터전압(Vblack)을 제1 노드(N1)에 인가한다.
- [0061] 데이터 구동회로(12)는 데이터라인(14) 및 센싱라인(16)을 통해 픽셀(P)에 연결된다. 데이터 구동회로(12)는 디지털-아날로그 컨버터(DAC), 아날로그-디지털 컨버터(ADC), 초기화 스위치(SPRE), 및 샘플링 스위치(SSAM) 등을 포함한다.
- [0062] DAC는 구동에 필요한 데이터전압들 즉, 이미지 데이터전압(Vdata), 센싱용 데이터전압을 생성하여 데이터라인(14)에 출력한다. 초기화 스위치(SPRE)는 초기화 동작시 기준전압(Vref)을 센싱라인(16)에 출력한다. 샘플링 스위치(SSAM)는 샘플링 동작시 센싱라인(16)의 라인 커패시터에 저장된 구동 TFT(DT)의 소스전압을 센싱전압으로서 ADC에 공급한다. ADC는 아날로그 센싱전압을 디지털 센싱값(SD)으로 변환하여 타이밍 콘트롤러(11)에 공급한다.
- [0063] 도 4 및 도 5는 본 발명의 일 실시예에 따라 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱이 이뤄지는 것을 보여주는 도면들이다. 도 4에서, 'VB'는 수직 블랭크 기간을 나타내고, 'RT 센싱'은 실시간(Real Time) 센

싱을 의미한다.

[0064] 도 4를 참조하면, 본 발명은 1 프레임마다 적어도 1 표시라인씩을 센싱한다. 센싱 대상 표시라인에 배치된 화소들은 발광하지 않는다. 따라서, 센싱 대상 표시라인이 라인 딥으로 시인되는 것을 최소화하기 위해, 각 프레임에서 센싱 대상 표시라인의 위치는 비 순차적으로(또는 랜덤(Random)하게) 미리 정해질 수 있다. 예를 들어, 도 5와 같이 센싱 대상 표시라인의 위치는, 제n 프레임(Fn)에서 j번째 표시라인(Lj)으로 정해지고, 제n+1 프레임(Fn+1)에서 k번째 표시라인(Lk)으로 정해지며, 제n+2 프레임(Fn+2)에서 i번째 표시라인(Li)으로 정해질 수 있다. 여기서, Lj, Lk, Li는 서로 수 내지 수백 표시라인만큼씩 떨어져 위치할 수 있다. 인간의 눈은 비 순차적 변화에 비해 순차적 변화에 대해 예민하게 반응한다. 따라서, 각 프레임에서 센싱 대상 표시라인의 위치를 랜덤하게 설정하면, 센싱 대상 표시라인이 라인 딥으로 시인되는 것을 방지할 수 있다.

[0065] 본 발명은 각 프레임의 수직 액티브 기간(VA)에서 이미지 데이터전압의 기입과 병행하여 센싱 구동을 수행하기 때문에, 시간적 제약없이 원하는 표시라인에 대한 센싱 구동을 용이하게 수행할 수 있다. 수직 액티브 기간(VA)에서 디스플레이 구동과 센싱 구동을 병행하는 일 예를 설명하면 다음과 같다.

[0066] 도 5와 같이, 제n 프레임(Fn)에서 j번째 표시라인(Lj)이 센싱 대상 표시라인으로 정해진 경우, 본 발명의 패널 구동회로는 표시라인들 L1~Lj-1에 이미지 데이터전압을 순차적으로 기입한 후, 표시라인 Lj를 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱한 다음, 표시라인들 Lj~Ln의 픽셀들에 이미지 데이터전압을 순차적으로 기입한다.

[0067] 또한, 제n+1 프레임(Fn+1)에서 k번째 표시라인(Lk)이 센싱 대상 표시라인으로 정해진 경우, 본 발명의 패널 구동회로는 표시라인들 L1~Lk-1에 이미지 데이터전압을 순차적으로 기입한 후, 표시라인 Lk를 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱한 다음, 표시라인들 Lk~Ln의 픽셀들에 이미지 데이터전압을 순차적으로 기입한다.

[0068] 또한, 제n+2 프레임(Fn+2)에서 i번째 표시라인(Li)이 센싱 대상 표시라인으로 정해진 경우, 본 발명의 패널 구동회로는 표시라인들 L1~Li-1에 이미지 데이터전압을 순차적으로 기입한 후, 표시라인 Li를 대상으로 미리 정해진 센싱 기간 동안 픽셀들에 대한 전기적 특성을 센싱한 다음, 표시라인들 Li~Ln의 픽셀들에 이미지 데이터전압을 순차적으로 기입한다.

[0069] 도 6은 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱을 구현하기 위한 게이트신호 및 데이터신호의 일 예시 파형도이다. 그리고, 도 7은 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱을 구현할 때 센싱 기간으로 인해 발광 기간 편차가 생기는 것을 보여주는 도면이다.

[0070] 도 6을 참조하면, 제4 표시라인(L4)이 센싱 대상 표시라인으로 정해진 경우, 먼저 제4 표시라인(L4)의 상부에 배치된 제1 내지 제3 표시라인들(L1~L3)이 순차적으로 디스플레이 구동되도록 제1 게이트신호(GSa(1)~(3))와 제2 게이트신호(GSb(1)~(3))에 동기되도록 이미지 데이터전압(Vdata-DIS)이 인가된다. 디스플레이 구동은 프로그래밍 기간(Tp)과 발광 기간(Te)을 포함한다. 프로그래밍 기간(Tp) 동안 구동 TFT의 게이트-소스 간 전압이 프로그래밍 되고, 발광 기간(Te) 동안 구동 TFT의 게이트-소스 간 전압에 대응되는 구동 전류에 의해 OLED가 발광하게 된다.

[0071] 이어서, 제4 표시라인(L4)이 센싱 구동되도록 제1 게이트신호(GSa(4))와 제2 게이트신호(GSb(4))에 동기되도록 센싱용 데이터전압(Vdata-SEN)이 인가된다. 센싱 구동은 센싱 기간(Tsen) 동안 이뤄지며, 구동 TFT의 전기적 특성이 샘플링된다.

[0072] 이어서, 제4 내지 제5 표시라인들(L4~L5)이 디스플레이 구동되도록 제1 게이트신호(GSa(4)~(5))와 제2 게이트신호(GSb(4)~(5))에 동기되도록 이미지 데이터전압(Vdata-DIS)이 인가된다. 프로그래밍 기간(Tp) 동안 구동 TFT의 게이트-소스 간 전압이 프로그래밍 되고, 발광 기간(Te) 동안 구동 TFT의 게이트-소스 간 전압에 대응되는 구동 전류에 의해 OLED가 발광하게 된다.

[0073] 이렇게 1 프레임 기간 내에서 데이터 기입과 함께 실시간 센싱을 구현하면, 도 7과 같이 동일 표시라인(Lx)을 대상으로 한 발광 기간(ET1~ET4)이 연속된 프레임들(F1~F5)에서 달라질 수 있다. 이는 실시간 센싱으로 인해 센싱 기간만큼 이미지 데이터전압의 기입 타이밍이 쉬프트되기 때문이다. 발광 기간(ET1~ET4)의 편차는 휴드 편차를 야기하여 화상 품위를 떨어뜨린다.

[0074] 도 8 및 도 9는 센싱 기간으로 인한 발광 기간 편차를 없애기 위한 일 보상 방안들을 보여주는 도면이다.

[0075] 도 8 및 도 9를 참조하면, 본 발명의 패널 구동회로는 센싱 기간으로 인한 발광 기간 편차를 보상하기 위해, 센

성이 이뤄지는 특정 프레임 및 그 특정 프레임에 연속되는 후속 프레임 내에서 적어도 일부 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다.

[0076] 도 8 및 도 9의 보상 방안들은 센싱 기간을 1 프레임마다 1번씩 할당한다.

[0077] 프레임 F1에서 i번째 표시라인을 대상으로 픽셀들의 전기적 특성이 센싱되는 경우, 패널 구동회로는 i+1번째 내지 마지막번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 그리고, 패널 구동회로는 후속 프레임 F2에서 첫번째 내지 i번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 이에 따라, 프레임들 F1~F2에서 표시라인의 위치에 상관없이 발광 기간(ET)이 동일해진다.

[0078] 프레임 F2에서 j번째 표시라인을 대상으로 픽셀들의 전기적 특성이 센싱되는 경우, 패널 구동회로는 j+1번째 내지 마지막번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 그리고, 패널 구동회로는 후속 프레임 F3에서 첫번째 내지 j번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 이에 따라, 프레임들 F2~F3에서 표시라인의 위치에 상관없이 발광 기간(ET)이 동일해진다.

[0079] 프레임 F3에서 k번째 표시라인을 대상으로 픽셀들의 전기적 특성이 센싱되는 경우, 패널 구동회로는 k+1번째 내지 마지막번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 그리고, 패널 구동회로는 후속 프레임 F4에서 첫번째 내지 k번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 이에 따라, 프레임들 F3~F4에서 표시라인의 위치에 상관없이 발광 기간(ET)이 동일해진다.

[0080] 마찬가지로, 프레임 F4에서 h번째 표시라인을 대상으로 픽셀들의 전기적 특성이 센싱되는 경우, 패널 구동회로는 h+1번째 내지 마지막번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 그리고, 패널 구동회로는 후속 프레임 F5에서 첫번째 내지 h번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 이에 따라, 프레임들 F4~F5에서 표시라인의 위치에 상관없이 발광 기간(ET)이 동일해진다.

[0081] 결국, 도 8 및 도 9의 보상 방안에 따르면, 블랙 데이터전압(Vblack)의 기입에 의해 모든 프레임들에서 센싱 기간으로 인한 발광 기간 편차가 없어지게 된다.

[0082] 도 8의 보상 방안과 도 9의 보상 방안의 차이는 수직 블랭크 기간(VB)을 센싱 및 데이터기입에 활용하는지 여부에 있다.

[0083] 도 8의 보상 방안에 따르면, 센싱 기간이 1 프레임 중에서 수직 블랭크 기간(VB)을 제외한 수직 액티브 기간(VA) 내에만 위치한다. 이 경우, 패널 구동회로는 수직 액티브 기간(VA) 내에서만 이미지 데이터전압(Vdata)과 블랙 데이터전압(Vblack)을 기입하고, 수직 블랭크 기간(VB) 동안에는 데이터전압(Vdata,Vblack)을 기입하지 않는다. 도 8의 보상 방안은 데이터전압(Vdata,Vblack)이 기입되지 않는 수직 블랭크 기간(VB)을 터치 입력을 센싱하는데 활용할 수 있는 등 다양한 부가 가능성을 창출하는 데 용이하다.

[0084] 반면, 도 9의 보상 방안에 따르면, 센싱 기간이 수직 액티브 기간(VA) 또는 수직 블랭크 기간(VB) 내에 위치한다. 이 경우, 패널 구동회로는 수직 액티브 기간(VA)뿐만 아니라 수직 블랭크 기간(VB) 내에서도 이미지 데이터전압(Vdata)과 블랙 데이터전압(Vblack)을 기입한다. 도 9의 보상 방안은 데이터전압(Vdata,Vblack)의 기입에 할당되는 시간이 길어지기 때문에 데이터 충전 시간을 확보하기 용이하다.

[0085] 도 10은 센싱 기간으로 인한 발광 기간 편차를 없애기 위한 다른 보상 방안을 보여주는 도면이다.

[0086] 도 10을 참조하면, 본 발명의 패널 구동회로는 센싱 기간으로 인한 발광 기간 편차를 보상하기 위해, 센싱이 이뤄지는 특정 프레임 및 그 특정 프레임에 연속되는 후속 프레임 내에서 적어도 일부 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다.

[0087] 도 10의 보상 방안은 센싱 기간을 2 프레임들마다 1번씩 할당한다. 도 10의 보상 방안의 경우 센싱 프레임들(F1,F3,F5) 사이마다 비 센싱 프레임(F2,F4)이 하나씩 할당될 수 있다. 이러한 센싱 기간 배치 특성에 따른 발

광 기간 편차가 더 보상될 수 있도록, 본 발명의 패널 구동회로는 센싱이 이뤄지는 특정 프레임에서 모든 표시라인들을 대상으로 블랙 데이터전압1을 일정 시간만큼씩 순차적으로 더 기입하되, 블랙 데이터전압1을 상기 이미지 데이터전압(Vdata) 및 상기 블랙 데이터전압(Vblack)보다 먼저 기입할 수 있다. 여기서, 블랙 데이터전압1은 상기 블랙 데이터전압(Vblack)과 실질적으로 동일하다.

[0088] 구체적으로 설명하면, 프레임 F1에서 i번째 표시라인을 대상으로 픽셀들의 전기적 특성이 센싱되는 경우, 패널 구동회로는 i+1번째 내지 마지막번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 그리고, 패널 구동회로는 후속 프레임 F2에서 첫번째 내지 i번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 후속 프레임 F2에서는 센싱이 이뤄지지 않기 때문에, 패널 구동회로는 프레임 F1에서 모든 표시라인들의 픽셀들에 블랙 데이터전압1을 일정 시간만큼씩 순차적으로 더 기입하되, 상기 블랙 데이터전압1을 상기 이미지 데이터전압 및 상기 블랙 데이터전압보다 먼저 기입하여 발광 기간을 일률적으로 줄인다.

[0089] 마찬가지로, 프레임 F3에서 k번째 표시라인을 대상으로 픽셀들의 전기적 특성이 센싱되는 경우, 패널 구동회로는 k+1번째 내지 마지막번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 그리고, 패널 구동회로는 후속 프레임 F4에서 첫번째 내지 k번째 표시라인들의 픽셀들에 블랙 데이터전압(Vblack)을 센싱 기간만큼씩 순차적으로 기입하되, 블랙 데이터전압(Vblack)을 이미지 데이터전압(Vdata)보다 먼저 기입한다. 후속 프레임 F4에서는 센싱이 이뤄지지 않기 때문에, 패널 구동회로는 프레임 F3에서 모든 표시라인들의 픽셀들에 블랙 데이터전압1을 일정 시간만큼씩 순차적으로 더 기입하되, 상기 블랙 데이터전압1을 상기 이미지 데이터전압 및 상기 블랙 데이터전압보다 먼저 기입하여 발광 기간을 일률적으로 줄인다.

[0090] 결국, 도 10의 보상 방안에 따르면, 블랙 데이터전압(Vblack)과 블랙 데이터전압1의 기입에 의해 모든 프레임들에서 센싱 기간으로 인한 발광 기간 편차가 없어지게 된다.

[0091] 도 10의 보상 방안에 따르면, 센싱 기간이 수직 액티브 기간(VA) 또는 수직 블랭크 기간(VB) 내에 위치한다. 이 경우, 패널 구동회로는 수직 액티브 기간(VA)뿐만 아니라 수직 블랭크 기간(VB) 내에서도 이미지 데이터전압(Vdata)과 블랙 데이터전압(Vblack)을 기입한다. 도 10의 보상 방안은 데이터전압(Vdata,Vblack)의 기입에 할당되는 시간이 길어지기 때문에 데이터 충전 시간을 확보하기 용이하다. 또한, 도 10의 보상 방안은 실시간 센싱과 블랙 데이터전압1의 기입에 따른 PWM(Pulse Width Modulation) 구동을 동시에 활용하여 저계조 휘도 제어가 용이한 장점이 있다.

[0092] 도 11은 이미지 데이터전압과 블랙 데이터전압을 기입하기 위한 게이트신호의 일 예시 파형도이다.

[0093] 도 3의 픽셀 회로는 도 11의 게이트신호들(GSa,GSb,GSc)에 응답하여 이미지 데이터전압(Vdata)을 프로그래밍함과 아울러, 블랙 데이터전압(Vblack)을 프로그래밍 할 수 있다.

[0094] 도 3 및 도 11을 참조하면, 구동 TFT(DT)의 게이트-소스 간 전압은 게이트 온 전압의 게이트신호들(GSa,GSb)에 응답하여 “Vdata-Vref”으로 프로그래밍되고, 프로그래밍된 전압의 제곱에 비례하는 구동 전류에 따라 OLED가 발광하게 된다.

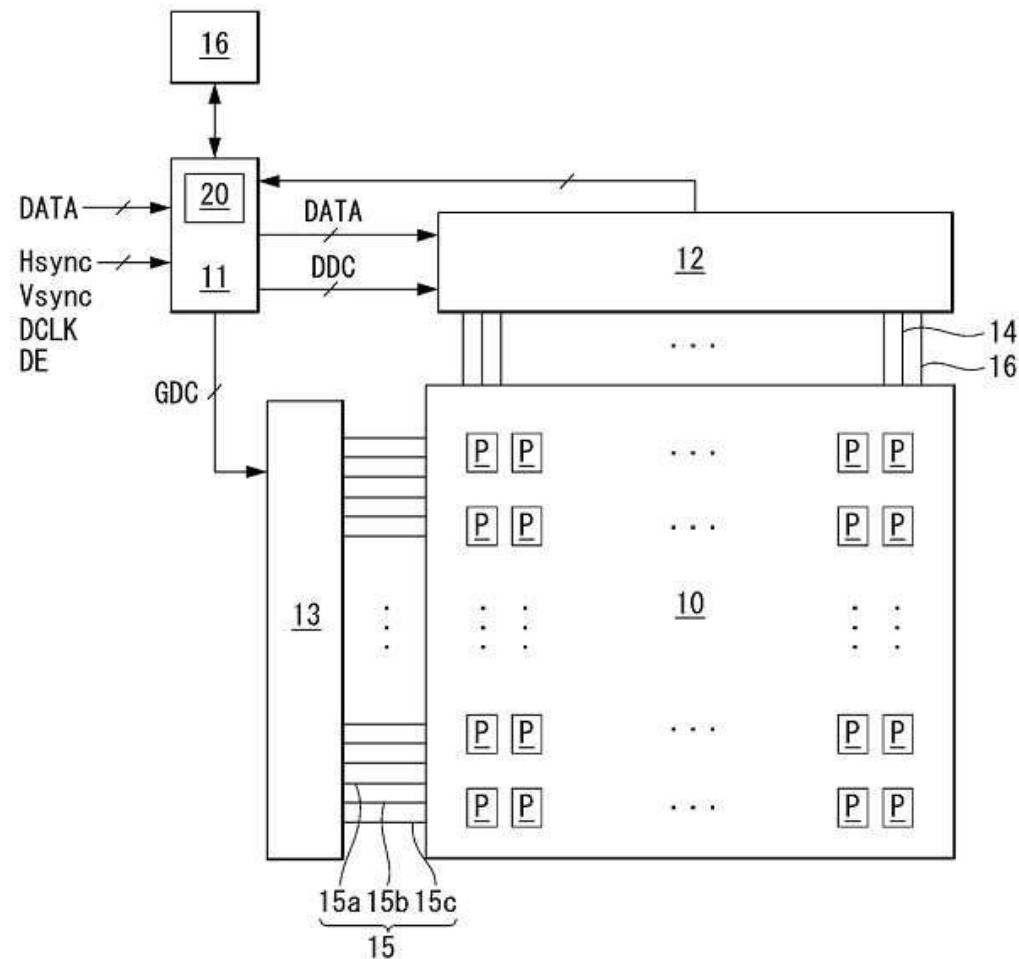
[0095] 도 3 및 도 11을 참조하면, 구동 TFT(DT)의 게이트-소스 간 전압은 게이트 온 전압의 게이트신호들(GSb,GSc)에 응답하여 “Vblack-Vref”으로 프로그래밍되고, 프로그래밍된 전압은 구동 TFT(DT)의 문턱전압보다 낮으므로 구동 TFT(DT)는 턴 오프 되고, OLED는 비 발광된다.

[0096] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의해 정하여져야만 할 것이다.

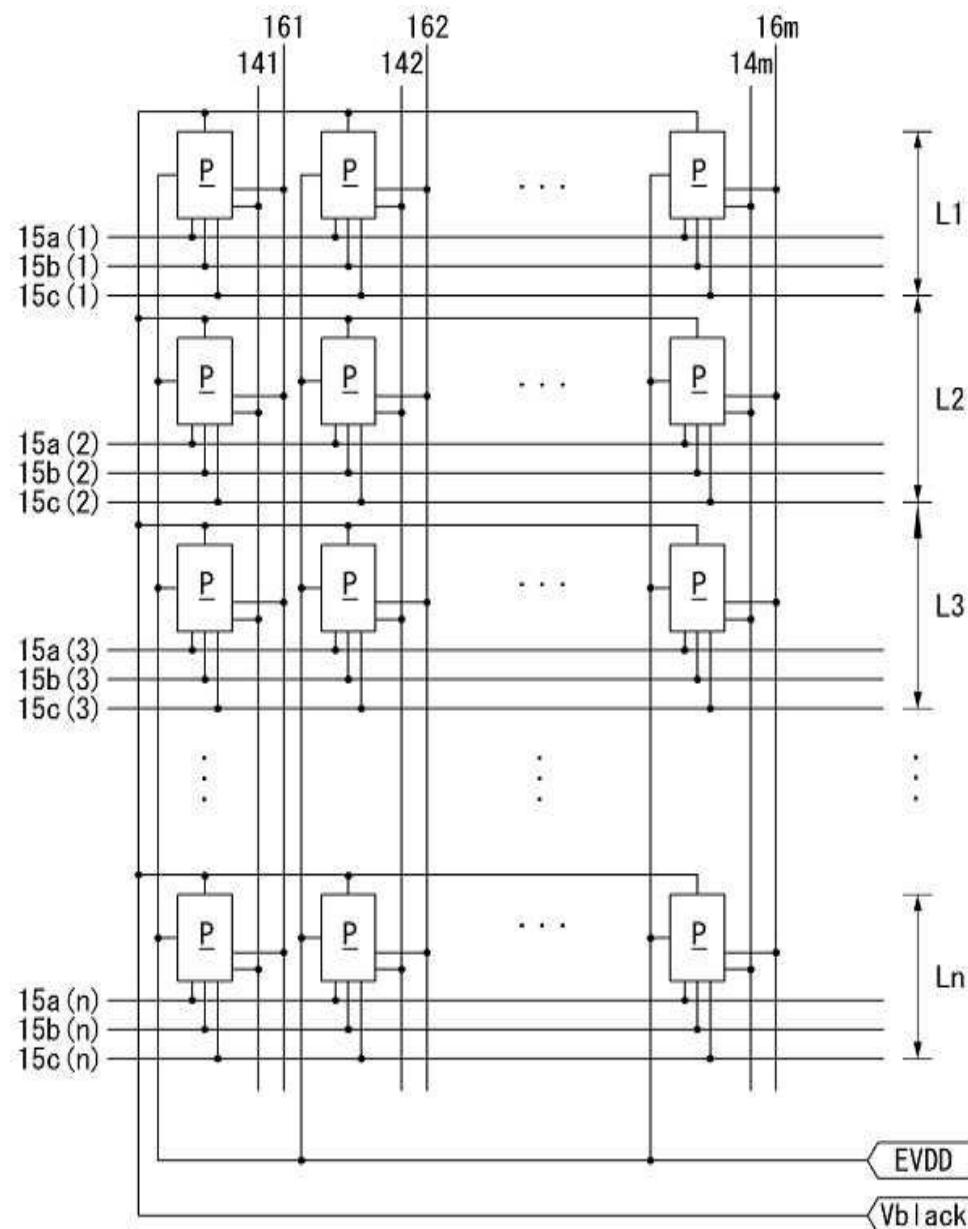
부호의 설명

[0097] 10: 표시패널 11: 타이밍 콘트롤러

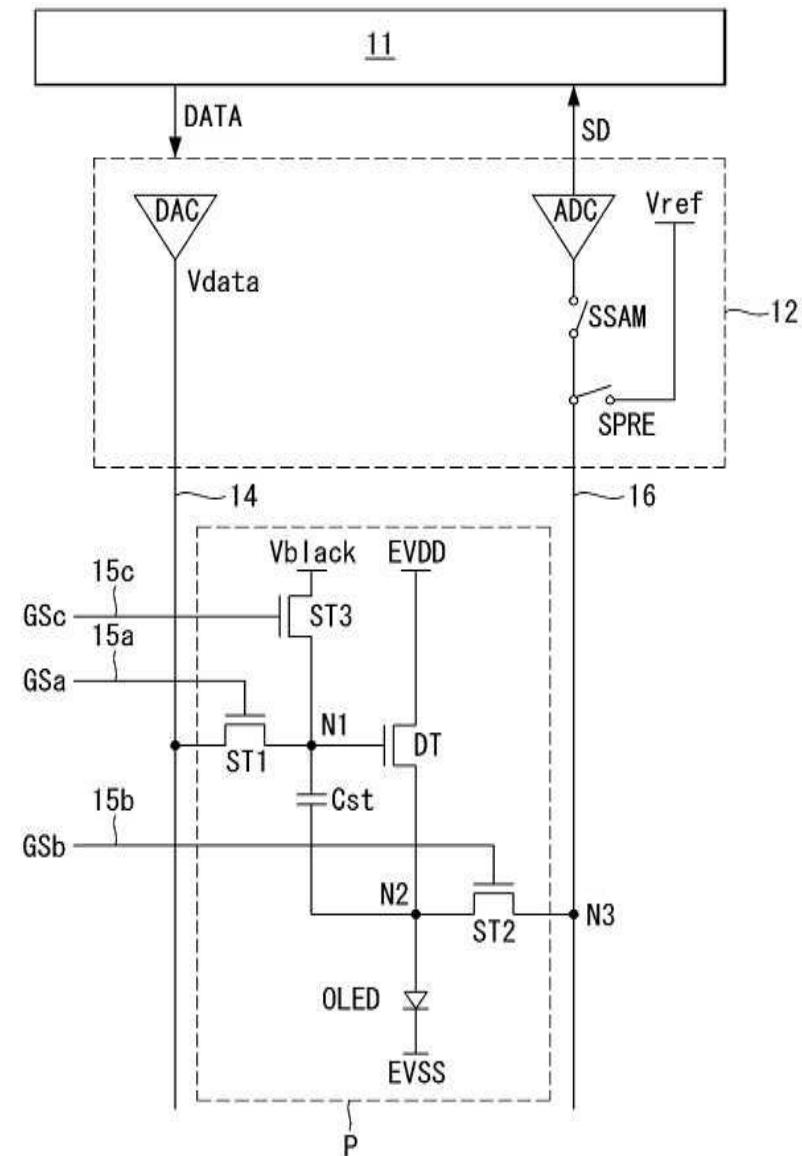
12: 데이터 구동회로 13: 게이트 구동회로

도면**도면1**

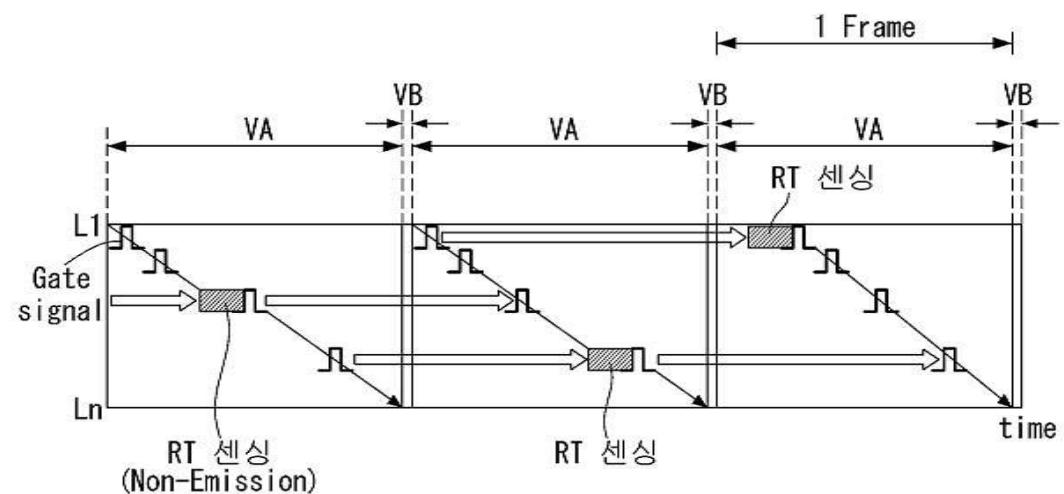
도면2



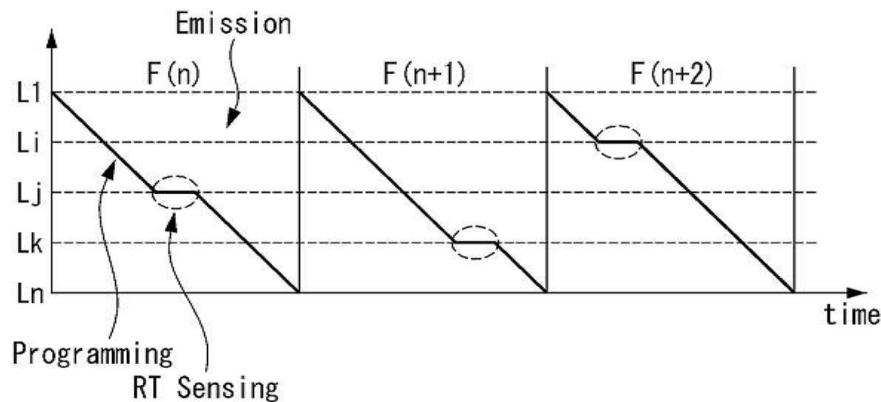
도면3



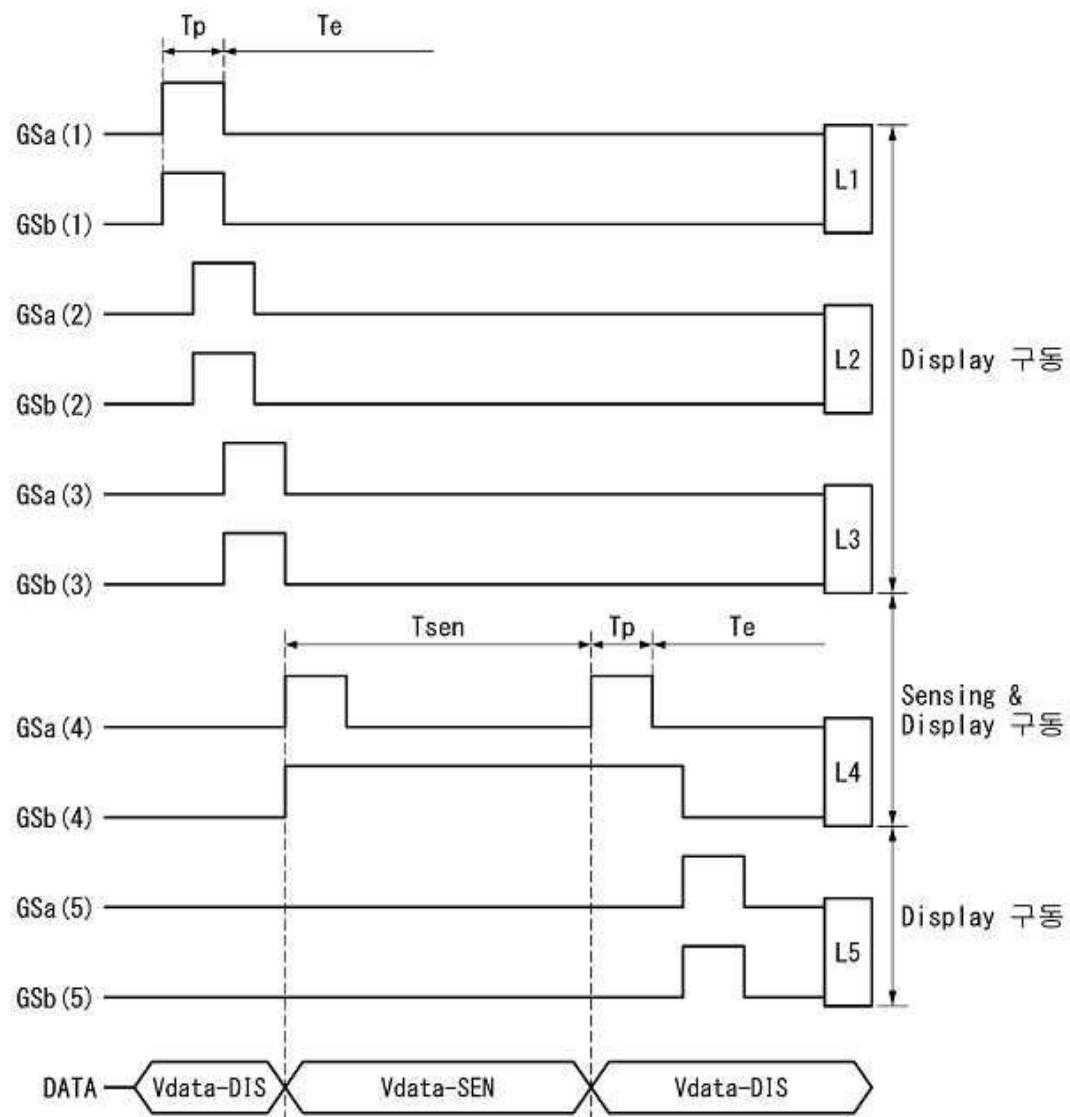
도면4



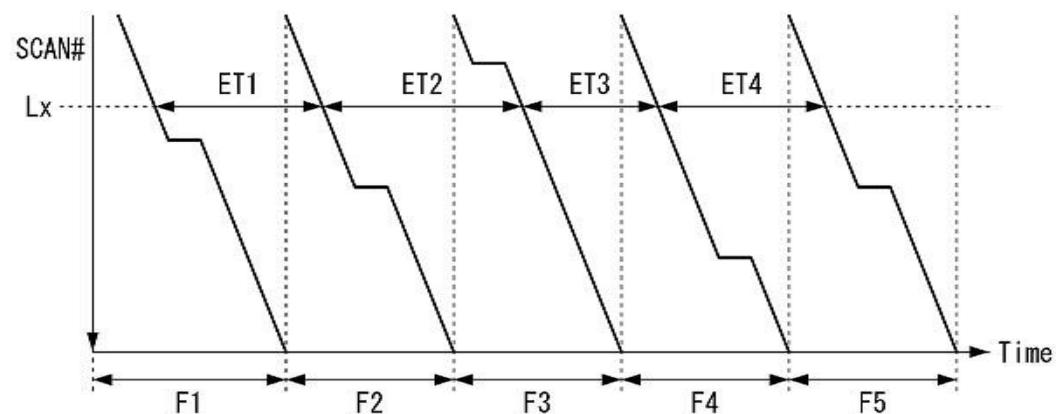
도면5



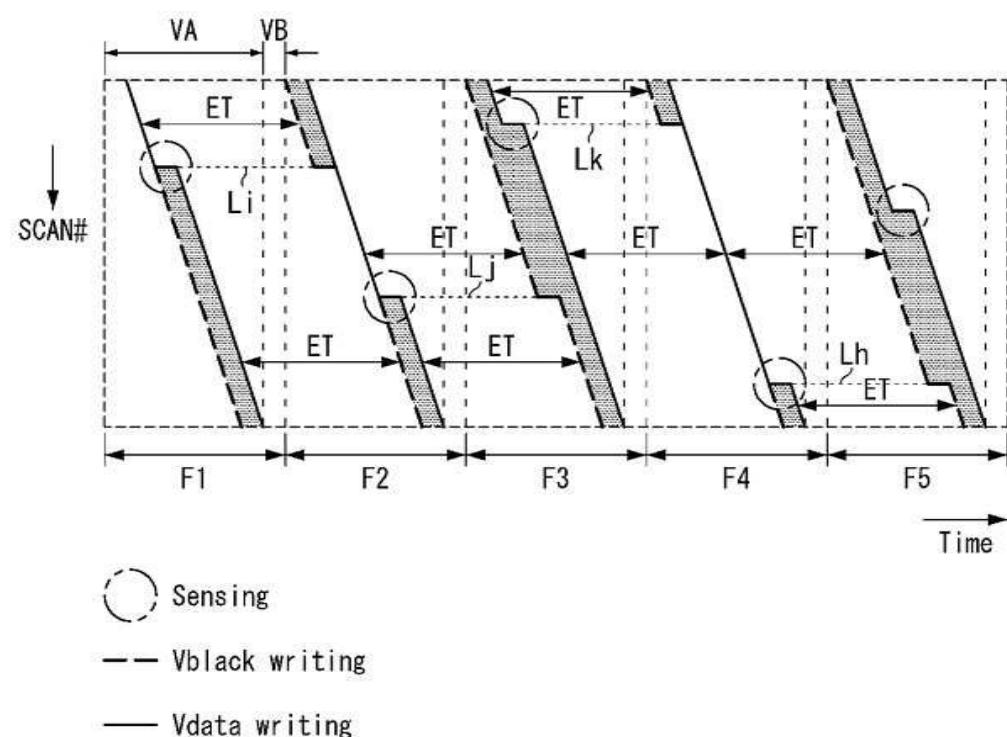
도면6



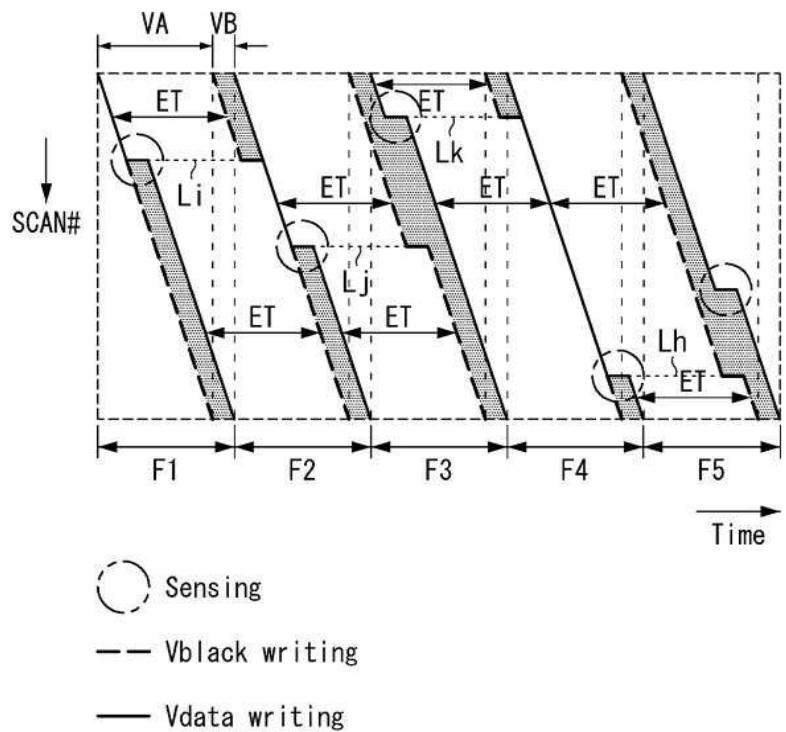
도면7



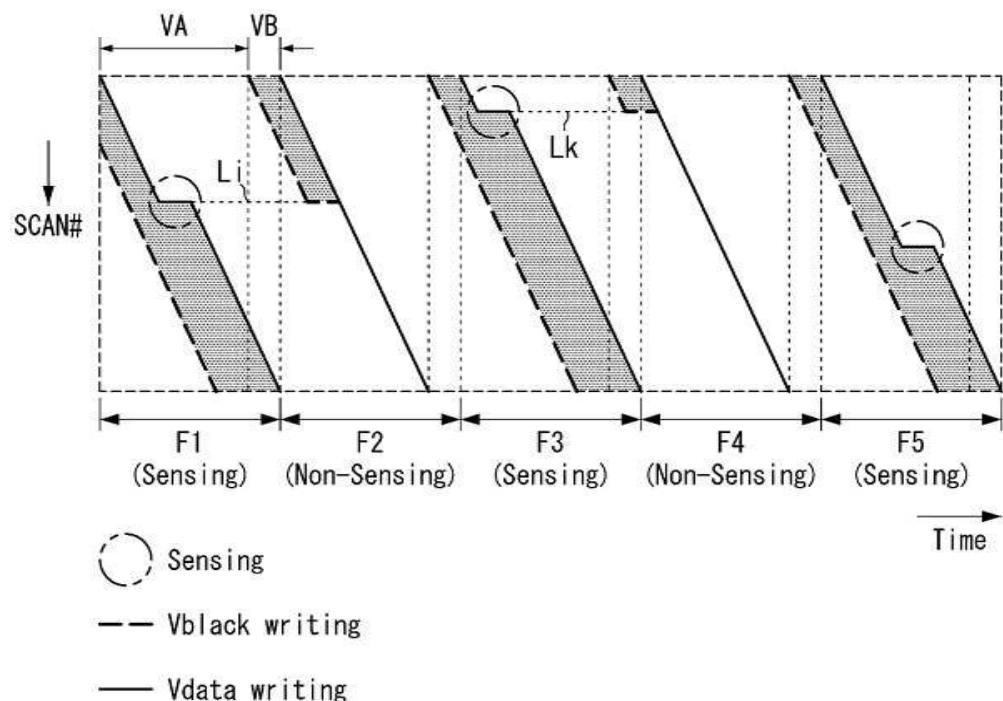
도면8



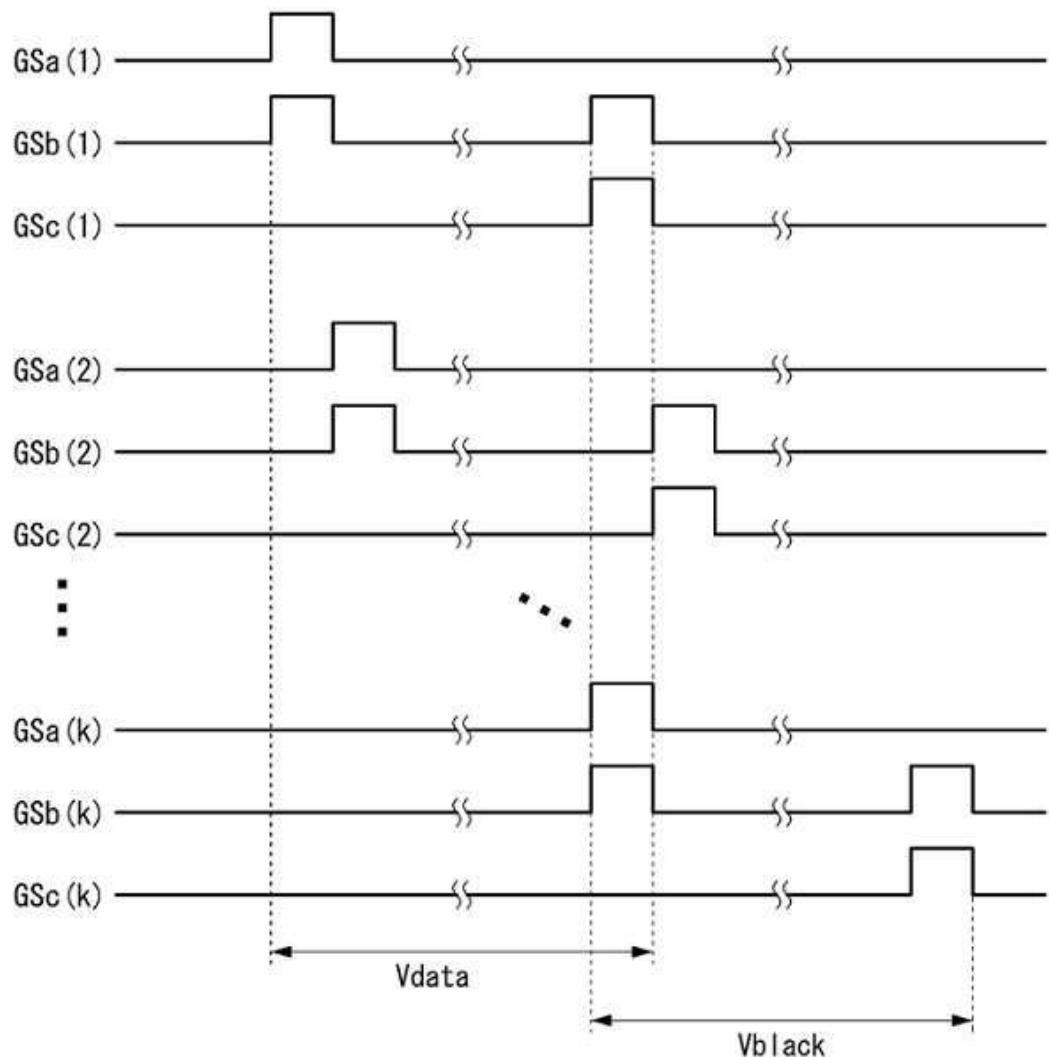
도면9



도면10



도면11



专利名称(译)	电致发光显示器及其驱动方法		
公开(公告)号	KR1020190079274A	公开(公告)日	2019-07-05
申请号	KR1020170181365	申请日	2017-12-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	임명기 우경돈 김혁준		
发明人	임명기 우경돈 김혁준		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0828 G09G2300/0842 G09G2310/061		
外部链接	Espacenet		

摘要(译)

公开了根据本发明一个实施例的电致发光显示装置。该电致发光显示装置包括：具有多条显示线的显示面板，其中，在每条显示线中包括多个像素；面板驱动电路，其将图像数据电压依次写入特定帧内的第1至第k-1条显示线的像素，在第k条显示线的规定的感测期间内对像素的电特性进行感测，并依次进行写入在第k至最后显示线的像素上的图像数据电压。

