



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0050460
(43) 공개일자 2019년05월13일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(52) CPC특허분류
H01L 27/3211 (2013.01)
H01L 27/322 (2013.01)
(21) 출원번호 10-2017-0145880
(22) 출원일자 2017년11월03일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김호진
경기도 파주시 월롱면 엘지로 245
정고은
경기도 파주시 월롱면 엘지로 245
백승민
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인로얄

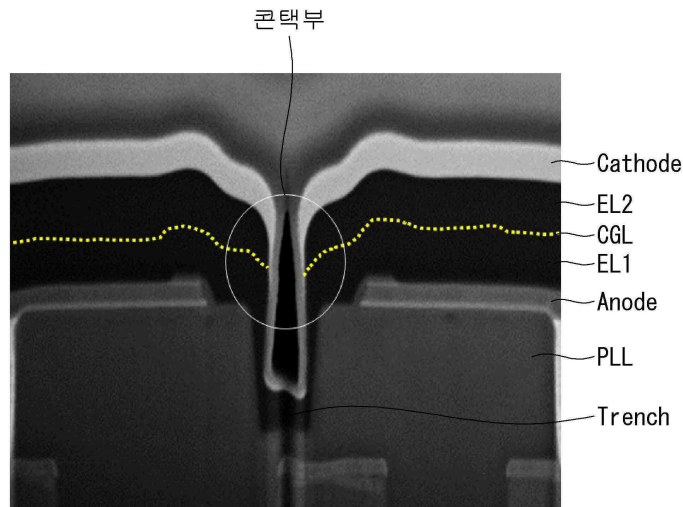
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 전계발광표시장치

(57) 요약

본 발명은 하부기관, 절연층 및 서브 픽셀들을 포함하는 전계발광표시장치를 제공한다. 절연층은 하부기관 상에 위치한다. 서브 픽셀들은 절연층 상에 위치하고 서로 다른 색을 발광하는 적어도 두 개의 발광층으로 이루어진 발광다이오드를 갖는다. 서브 픽셀들은 하나의 발광층만 발광하는 제1서브 픽셀과 두 개의 발광층이 모두 발광하는 제2서브 픽셀을 포함한다.

대표도 - 도7



(52) CPC특허분류

H01L 27/3258 (2013.01)

H01L 51/5203 (2013.01)

명세서

청구범위

청구항 1

하부기관;

상기 하부기관 상에 위치하는 절연층; 및

상기 절연층 상에 위치하고 서로 다른 색을 발광하는 적어도 두 개의 발광층으로 이루어진 발광다이오드를 갖는 서브 픽셀들을 포함하고,

상기 서브 픽셀들은 하나의 발광층만 발광하는 제1서브 픽셀과 두 개의 발광층이 모두 발광하는 제2서브 픽셀을 포함하는 전계발광표시장치.

청구항 2

제1항에 있어서,

상기 절연층은

상기 제1서브 픽셀과 상기 제2서브 픽셀을 구분하기 위해 표면으로부터 함몰된 다수의 트랜치를 포함하는 전계 발광표시장치.

청구항 3

제2항에 있어서,

상기 다수의 트랜치는

제1폭을 갖는 제1트랜치와,

상기 제1폭보다 좁은 제2폭을 갖는 제2트랜치를 포함하는 전계발광표시장치.

청구항 4

제3항에 있어서,

상기 제1서브 픽셀은

상기 제1트랜치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 접촉하는 구조를 갖고,

상기 제2서브 픽셀은

상기 제2트랜치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 분리된 구조를 갖는 전계발광표시장치.

청구항 5

제1항에 있어서,

상기 제1서브 픽셀은 하부에 위치하는 제1발광층만 발광하고,

상기 제2서브 픽셀은 상기 제1발광층과 그 상부의 제2발광층이 모두 발광하는 전계발광표시장치.

청구항 6

제2항에 있어서,

상기 다수의 트랜치는

패곡선 형태를 갖는 전계발광표시장치.

청구항 7

제1항에 있어서,

상기 발광다이오드들은

하부전극층, 제1발광층, 전하생성층, 제2발광층 및 상부전극층의 적층 구조를 갖는 2 스택 백색 발광다이오드들인 전계발광표시장치.

청구항 8

서로 다른 색을 발광하는 두 개의 발광층을 갖는 2 스택 백색 발광다이오드와, 상기 2 스택 백색 발광다이오드로부터 발광된 빛을 변환하는 컬러필터층을 포함하는 서브 픽셀들로 이루어진 표시 패널; 및

상기 표시 패널을 구동하는 구동부를 포함하고,

상기 표시 패널은 하나의 발광층만 발광하는 제1서브 픽셀과 두 개의 발광층이 모두 발광하는 제2서브 픽셀을 포함하는 전계발광표시장치.

청구항 9

제8항에 있어서,

상기 제1서브 픽셀은

상기 제1트랜치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 접촉하는 구조를 갖고,

상기 제2서브 픽셀은

상기 제2트랜치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 분리된 구조를 갖는 전계발광표시장치.

청구항 10

제8항에 있어서,

상기 제1서브 픽셀은 상기 컬러필터층을 미 포함하고,

상기 제2서브 픽셀은 상기 컬러필터층을 포함하는 전계발광표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광표시장치에 관한 것이다.

배경 기술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보 간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 전계발광표시장치, 액정표시장치 및 플라즈마표시장치 등과 같은 다양한 형태의 표시장치의 사용이 증가하고 있다.

[0003] 표시장치에는 복수의 서브 픽셀을 포함하는 표시 패널, 표시 패널을 구동하는 구동부 및 표시 패널에 전원을 공급하는 전원 공급부 등이 포함된다. 구동부에는 표시 패널에 스캔신호(또는 게이트신호)를 공급하는 스캔구동부 및 표시 패널에 데이터신호를 공급하는 데이터 구동부 등이 포함된다.

[0004] 전계발광표시장치는 서브 픽셀들에 스캔신호 및 데이터신호 등이 공급되면, 선택된 서브 픽셀의 발광다이오드가 빛을 발광하게 됨으로써 영상을 표시할 수 있게 된다. 발광다이오드는 유기물을 기반으로 구현되거나 무기물을 기반으로 구현된다.

[0005] 전계발광표시장치는 서브 픽셀 내부에 포함된 발광다이오드로부터 생성된 빛을 기반으로 영상을 표시하므로 소형, 중형, 대형 등 크기의 구분없이 차세대 표시장치로 각광받을 만큼 다양한 장점을 지니고 있다. 그런데 종래 제안된 전계발광표시장치는 여전히 다양한 형태의 표시장치에 적용을 하기 위한 개선의 여지가 남아 있는 바 이에 대해 연구가 필요하다.

발명의 내용

해결하려는 과제

[0006] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 적어도 2가지 색을 발광하는 서브 픽셀 구조를 기반으로 다양한 색을 표현할 수 있는 표시 패널을 제작하고 이를 구동할 때 구동전압 절감, 소비전력 절감, 발광 효율과 휘도 향상 및 광출사 능력을 향상하는 것이다. 또한, 본 발명은 적어도 2가지 색을 발광하는 서브 픽셀 구조를 기반으로 표시 패널을 제작시 재료비를 절감하는 것이다.

과제의 해결 수단

[0007] 상술한 과제 해결 수단으로 본 발명은 하부기관, 절연층 및 서브 픽셀들을 포함하는 전계발광표시장치를 제공한다. 절연층은 하부기관 상에 위치한다. 서브 픽셀들은 절연층 상에 위치하고 서로 다른 색을 발광하는 적어도 두 개의 발광층으로 이루어진 발광다이오드를 갖는다. 서브 픽셀들은 하나의 발광층만 발광하는 제1서브 픽셀과 두 개의 발광층이 모두 발광하는 제2서브 픽셀을 포함한다.

[0008] 절연층은 제1서브 픽셀과 제2서브 픽셀을 구분하기 위해 표면으로부터 함몰된 다수의 트렌치를 포함할 수 있다.

[0009] 다수의 트렌치는 제1폭을 갖는 제1트렌치와, 제1폭보다 좁은 제2폭을 갖는 제2트렌치를 포함할 수 있다.

[0010] 제1서브 픽셀은 제1트렌치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 접촉하는 구조를 갖고, 제2서브 픽셀은 제2트렌치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 분리된 구조를 가질 수 있다.

[0011] 제1서브 픽셀은 하부에 위치하는 제1발광층만 발광하고, 제2서브 픽셀은 제1발광층과 그 상부의 제2발광층이 모두 발광할 수 있다.

[0012] 다수의 트렌치는 폐곡선 형태를 가질 수 있다.

[0013] 발광다이오드들은 하부전극층, 제1발광층, 전하생성층, 제2발광층 및 상부전극층의 적층 구조를 갖는 2 스택 백색 발광다이오드들일 수 있다.

[0014] 다른 측면에서 본 발명은 표시 패널 및 구동부를 포함하는 전계발광표시장치를 제공한다. 표시 패널은 서로 다른 색을 발광하는 두 개의 발광층을 갖는 2 스택 백색 발광다이오드와, 2 스택 백색 발광다이오드로부터 발광된 빛을 변환하는 컬러필터층을 포함하는 서브 픽셀들로 이루어진다. 구동부는 표시 패널을 구동한다. 표시 패널은 하나의 발광층만 발광하는 제1서브 픽셀과 두 개의 발광층이 모두 발광하는 제2서브 픽셀을 포함한다.

[0015] 제1서브 픽셀은 제1트렌치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 접촉하는 구조를 갖고, 제2서브 픽셀은 제2트렌치에 의해 제1발광층과 제2발광층 사이의 전하생성층의 측면이 상부전극층과 분리된 구조를 가질 수 있다.

[0016] 제1서브 픽셀은 컬러필터층을 미 포함하고, 제2서브 픽셀은 컬러필터층을 포함할 수 있다.

발명의 효과

[0017] 본 발명은 청색 서브 픽셀과 백색 서브 픽셀 이상 2가지 색을 발광하는 2컬러 서브 픽셀 구조를 기반으로 다양한 색을 표현할 수 있는 표시 패널을 제작할 수 있는 효과가 있다. 또한, 본 발명은 적어도 2가지 색을 발광하는 서브 픽셀 구조를 기반으로 구동전압 절감, 소비전력 절감, 발광 효율과 휘도 향상 및 재료비 절감은 물론 광출사 능력을 향상할 수 있는 효과가 있다.

도면의 간단한 설명

[0018] 도 1은 유기전계발광표시장치의 개략적인 블록도.

도 2는 서브 픽셀의 개략적인 회로 구성도.

도 3은 도 2의 일부를 구체화한 회로 구성 예시도.

도 4는 표시 패널의 평면 예시도.

도 5는 도 4의 I1-I2 영역의 단면 예시도.

도 6 및 도 7은 본 발명의 제1실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면들.

도 8은 본 발명의 제2실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면.

도 9 및 도 10은 본 발명의 제3실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면들.

도 11 내지 도 13은 본 발명의 제4실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면들.

도 14 및 도 16은 본 발명의 제4실시예의 변형예를 설명하기 위한 도면들.

발명을 실시하기 위한 구체적인 내용

- [0019] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0020] 이하에서 설명되는 전계발광표시장치는 텔레비전, 영상 플레이어, 개인용 컴퓨터(PC), 홈시어터, 스마트폰, 가상현실기기(VR) 등으로 구현될 수 있다. 그리고 이하에서 설명되는 전계발광표시장치는 유기 발광다이오드(발광 소자)를 기반으로 구현된 유기전계발광표시장치(Organic Light Emitting Display Device)를 일례로 설명한다. 그러나 이하에서 설명되는 전계발광표시장치는 무기 발광다이오드를 기반으로 구현될 수도 있다.
- [0021] 도 1은 유기전계발광표시장치의 개략적인 블록도이고, 도 2는 서브 픽셀의 개략적인 회로 구성도이고, 도 3은 도 2의 일부를 구체화한 회로 구성 예시도이며, 도 4는 표시 패널의 평면 예시도이고, 도 5는 도 4의 I1-I2 영역의 단면 예시도이다.
- [0022] 도 1에 도시된 바와 같이, 유기전계발광표시장치는 타이밍 제어부(180), 데이터 구동부(130), 스캔 구동부(140), 표시 패널(110) 및 전원 공급부(160)를 포함한다.
- [0023] 타이밍 제어부(180)는 영상 처리부(미도시)로부터 데이터신호(DATA)와 더불어 데이터 인에이블 신호, 수직 동기 신호, 수평 동기신호 및 클럭신호 등을 포함하는 구동신호 등을 공급받는다. 타이밍 제어부(180)는 구동신호에 기초하여 스캔 구동부(140)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부(130)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 출력한다.
- [0024] 데이터 구동부(130)는 타이밍 제어부(180)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 타이밍 제어부(180)로부터 공급되는 데이터신호(DATA)를 샘플링하고 래치하여 감마 기준전압으로 디지털 데이터신호를 아날로그 데이터신호(또는 데이터전압)로 변환하여 출력한다. 데이터 구동부(130)는 데이터라인들(DL1 ~ DLn)을 통해 데이터신호(DATA)를 출력한다. 데이터 구동부(130)는 IC(Integrated Circuit) 형태로 형성될 수 있다.
- [0025] 스캔 구동부(140)는 타이밍 제어부(180)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 스캔신호를 출력한다. 스캔 구동부(140)는 스캔라인들(GL1 ~ GLm)을 통해 스캔신호를 출력한다. 스캔 구동부(140)는 IC(Integrated Circuit) 형태로 형성되거나 표시 패널(110)에 게이트인패널(Gate In Panel) 방식(박막 공정으로 트랜지스터를 형성하는 방식)으로 형성된다.
- [0026] 전원 공급부(160)는 고전위전압과 저전위전압 등을 출력한다. 전원 공급부(160)로부터 출력된 고전위전압과 저전위전압 등은 표시 패널(110)에 공급된다. 고전위전압은 제1전원라인(EVDD)을 통해 표시 패널(110)에 공급되고 저전위전압은 제2전원라인(EVSS)을 통해 표시 패널(110)에 공급된다.
- [0027] 표시 패널(110)은 데이터 구동부(130)로부터 공급된 데이터신호(DATA), 스캔 구동부(140)로부터 공급된 스캔신호 그리고 전원 공급부(160)로부터 공급된 전원을 기반으로 영상을 표시한다. 표시 패널(110)은 영상을 표시할 수 있도록 동작하며 빛을 발광하는 서브 픽셀들(SP)을 포함한다.
- [0028] 서브 픽셀들(SP)은 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함하거나 백색 서브 픽셀, 적색 서브 픽셀, 녹색 서브 픽셀 및 청색 서브 픽셀을 포함한다. 서브 픽셀들(SP)은 발광 특성에 따라 하나 이상 다른 발광 면적을 가질 수 있다.
- [0029] 도 2에 도시된 바와 같이, 하나의 서브 픽셀은 데이터라인(DL1), 스캔라인(GL1)의 교차영역에 위치하며, 구동 트랜지스터(DR)의 게이트-소스간 전압을 셋팅하기 위한 프로그래밍부(SC)와 유기 발광다이오드(OLED)를 포함한다.

다.

- [0030] 유기발광 다이오드(OLED)는 애노드(ANO), 캐소드(CAT), 및 애노드(ANO)와 캐소드(CAT) 사이에 개재된 유기 발광층을 포함한다. 애노드(ANO)는 구동 트랜지스터(DR)와 접속된다.
- [0031] 프로그래밍부(SC)는 적어도 하나 이상의 스위칭 트랜지스터와, 적어도 하나 이상의 커패시터를 포함하는 트랜지스터부로 구현될 수 있다. 트랜지스터부는 CMOS 반도체, PMOS 반도체 또는 NMOS 반도체를 기반으로 구현된다. 트랜지스터부에 포함된 트랜지스터들은 p 타입 또는 n 타입 등으로 구현될 수 있다. 또한, 서브 픽셀의 트랜지스터부에 포함된 트랜지스터들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.
- [0032] 스위칭 트랜지스터는 스캔라인(GL1)으로부터의 스캔신호에 응답하여 턴 온 됨으로써, 데이터라인(DL1)으로부터의 데이터전압을 커패시터의 일측 전극에 인가한다. 구동 트랜지스터(DR)는 커패시터에 충전된 전압의 크기에 따라 전류량을 제어하여 유기 발광다이오드(OLED)의 발광량을 조절한다. 유기 발광다이오드(OLED)의 발광량은 구동 트랜지스터(DR)로부터 공급되는 전류량에 비례한다. 또한, 서브 픽셀은 제1전원라인(EVDD)과 제2전원라인(EVSS)에 연결되며, 이들로부터 고전위전압과 저전위전압을 공급받는다.
- [0033] 도 3의 (a)에 도시된 바와 같이, 서브 픽셀은 앞서 설명한 스위칭 트랜지스터(SW), 구동 트랜지스터(DR), 커패시터(Cst) 및 유기 발광다이오드(OLED) 뿐만 아니라 내부보상회로(CC)를 포함할 수 있다. 내부보상회로(CC)는 보상신호라인(INIT)에 연결된 하나 이상의 트랜지스터들을 포함할 수 있다. 내부보상회로(CC)는 구동 트랜지스터(DR)의 게이트-소스전압을 문턱전압이 반영된 전압으로 세팅하여, 유기발광 다이오드(OLED)가 발광할 때에 구동 트랜지스터(DR)의 문턱전압에 의한 휘도 변화를 배제시킨다. 이 경우, 스캔라인(GL1)은 스위칭 트랜지스터(SW)와 내부보상회로(CC)의 트랜지스터들을 제어하기 위해 적어도 2개의 스캔라인(GL1a, GL1b)을 포함하게 된다.
- [0034] 도 3의 (b)에 도시된 바와 같이, 서브 픽셀은 스위칭 트랜지스터(SW1), 구동 트랜지스터(DR), 센싱 트랜지스터(SW2), 커패시터(Cst) 및 유기 발광다이오드(OLED)를 포함할 수 있다. 센싱 트랜지스터(SW2)는 내부보상회로(CC)에 포함될 수 있는 트랜지스터로서, 서브 픽셀의 보상 구동을 위해 센싱 동작을 수행한다.
- [0035] 스위칭 트랜지스터(SW1)는 제1스캔라인(GL1a)을 통해 공급된 스캔신호에 응답하여, 데이터라인(DL1)을 통해 공급되는 데이터전압을 제1노드(N1)에 공급하는 역할을 한다. 그리고 센싱 트랜지스터(SW2)는 제2스캔라인(GL1b)을 통해 공급된 센싱신호에 응답하여, 구동 트랜지스터(DR)와 유기 발광다이오드(OLED) 사이에 위치하는 제2노드(N2)를 초기화하거나 센싱하는 역할을 한다.
- [0036] 한편, 앞서 도 3에서 소개된 서브 픽셀의 회로 구성은 이해를 돕기 위한 것일 뿐이다. 즉, 본 발명의 서브 픽셀의 회로 구성은 이에 한정되지 않고, 2T(Transistor)1C(Capacitor), 3T1C, 4T2C, 5T2C, 6T2C, 7T2C 등으로 다양하게 구성될 수 있다.
- [0037] 도 4에 도시된 바와 같이, 표시 패널(110)은 하부기관(110a), 상부기관(110b), 표시영역(AA), 패드부(PAD) 등을 포함한다. 표시영역(AA)은 빛을 발광하는 서브 픽셀들(SP)로 이루어진다. 표시영역(AA)의 서브 픽셀들(SP)은 수분이나 산소 등에 취약하므로 밀봉되지만, 패드부(PAD)는 외부 기관과의 전기적인 연결을 도모하기 위한 패드들로 이루어지므로 외부로 노출된다.
- [0038] 표시영역(AA)은 하부기관(110a)의 거의 모든 면을 차지하도록 배치될 수 있고, 패드부(PAD)는 하부기관(110a)의 일측 외곽에 배치될 수 있다. 표시 패널(110)은 사각형 형상으로 구현된 것을 일례로 하였으나, 이는 오각형, 육각형, 다각형, 원형, 타원형 등 다양한 형상으로 구현될 수 있다.
- [0039] 도 4 및 도 5 (a)에 도시된 바와 같이, 표시영역(AA)은 하부기관(110a)과 상부기관(110b) 사이에 존재하는 밀봉부재(170)에 의해 밀봉될 수 있다. 도 4 및 도 5 (b)에 도시된 바와 같이, 표시영역(AA)은 하부기관(110a)과 상부기관(110b) 만으로 밀봉될 수 있다.
- [0040] 표시 패널(110)은 평평하게 펴진 형태, 유연하게 구부러지거나 펼 수 있는 형태, 곡면을 갖는 형태 등 다양한 형태를 가질 수 있다. 또한, 표시 패널(110)은 하부기관(110a) 방향으로 빛을 출사하는 하부발광(Bottom Emission), 상부기관(110b) 방향으로 빛을 출사하는 상부발광(Top Emission), 또는 양쪽 기관 방향으로 빛을 출사하는 양면발광(Dual Emission) 등의 형태로도 구현될 수 있다. 그러므로 표시 패널(110)의 밀봉 구조는 구현하고자 하는 형태에 맞추어 선택될 수 있는바 도 4 및 도 5의 설명에 한정되지 않는다.

- [0041] <제1실시예>
- [0042] 도 6 및 도 7은 본 발명의 제1실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면들이다.
- [0043] 도 6 및 도 7에 도시된 바와 같이, 본 발명의 제1실시예에 따른 유기전계발광표시장치는 2 스택 백색 발광다이오드를 기반으로 구현된다. 2 스택 백색 발광다이오드는 유기물로 이루어진 발광층 또는 무기물로 이루어진 발광층으로 구현될 수 있으나 이하에서는 유기물로 이루어진 발광층을 일례로 설명한다.
- [0044] 2 스택 백색 유기 발광다이오드는 애노드전극(Anode)과 캐소드전극(Cathode)에 인가된 정극성전압(+)과 부극성전압(-)에 의해 서로 다른 층에 위치하는 2개의 발광층(EL1, EL2)이 백색을 발광하는 하는 구조이다. 미설명된 VEL은 전원이다.
- [0045] 제1실시예에 따른 2 스택 백색 유기 발광다이오드는 애노드전극(Anode), 제1발광층(EL1), 전하생성층(Charge Generation Layer; CGL), 제2발광층(EL2) 및 캐소드전극(Cathode)을 포함하는 적층 구조를 갖는다. 제1발광층(EL1)과 제2발광층(EL2)은 빛을 발광하는 발광층은 물론이고 전자와 정공의 주입과 수송 등을 제어하기 위한 공통층을 각각 포함한다.
- [0046] 제1발광층(EL1)과 제2발광층(EL2)은 서로 다른 색을 발광하기 위한 물질을 포함하지만, 이들이 모두 발광하면 백색의 빛을 발광한다. 제1예로, 제1발광층(EL1)은 청색(B)을 그리고 제2발광층(EL2)은 노란빛이 도는 녹색(YG)(또는 노란색)을 발광하기 위한 물질을 포함할 수 있다. 그러나 이는 하나의 예시일 뿐, 제1발광층(EL1)이 노란빛이 도는 녹색(YG)을 그리고 제2발광층(EL2)이 청색(B)을 발광하기 위한 물질을 포함하는 형태 즉, 제1예와 반대의 구조로 구현될 수도 있다.
- [0047] 제1실시예에 따른 2 스택 백색 유기 발광다이오드는 예컨대 평탄화층(PLL)과 같이 평평한 표면을 갖는 절연층 상에 형성될 수 있다. 평탄화층(PLL) 상에는 일정 깊이 및 폭을 형성하며 표면으로부터 함몰된 트랜치(Trench)(또는 홈)가 형성된다. 트랜치(Trench)는 서브 픽셀들 간의 영역을 정의하는 역할을 수행하기 위해 다수로 형성된다.
- [0048] 트랜치(Trench)는 각 서브 픽셀들 간의 영역을 정의하기 위해, 단위 서브 픽셀의 주변을 모두 둘러싸는 폐곡선 형태로 형성된다. 그 결과, 2 스택 백색 유기 발광다이오드는 평탄화층(PLL) 상에 형성된 다수의 트랜치(Trench)에 의해 서브 픽셀들마다 구분되어 형성된다. 트랜치(Trench)는 서브 픽셀과 서브 픽셀 사이를 구분하기 위해 형성되므로 서브 픽셀의 형상에 대응하여 예컨대, 삼각형, 사각형, 직사각형, 다각형, 원형, 타원형, 마름모 등의 형상을 가질 수 있으나 이에 한정되지 않는다.
- [0049] 제1실시예에 따른 2 스택 백색 유기 발광다이오드는 전하생성층(CGL)과 캐소드전극(Cathode)이 전기적으로 연결된 제1서브 픽셀과 전하생성층(CGL)과 캐소드전극(Cathode)이 전기적으로 연결되지 않은 제2서브 픽셀을 포함한다. 전하생성층(CGL)은 캐소드전극(Cathode)과의 전기적인 쇼트를 유발할 수 있는 리튬(Li)이나 칼슘(Ca) 등의 전도성 물질을 포함할 수 있으나 이에 한정되지 않는다.
- [0050] 실험에 따르면, 전하생성층(CGL)과 캐소드전극(Cathode)이 전기적으로 연결된 제1서브 픽셀은 제2발광층(EL2)이 발광되지 않고 제1발광층(EL1)만 발광하는 것으로 나타났다. 반면 전하생성층(CGL)과 캐소드전극(Cathode)이 전기적으로 연결되지 않은 제2서브 픽셀은 제1발광층(EL1)과 제2발광층(EL2)이 모두 발광하는 것으로 나타났다. 즉, 제1서브 픽셀은 청색(B)을 발광하지만 제2서브 픽셀은 청색(B)과 노란빛이 도는 녹색(YG)이 모두 발광하게 됨에 따라 백색을 발광한다.
- [0051] 이처럼, 트랜치(Trench)는 서브 픽셀들 간의 영역을 정의하는 역할과 더불어 특정 위치의 층들 간의 접촉 또는 분리를 돕는 역할을 한다. 앞서 설명된 제1서브 픽셀과 제2서브 픽셀은 다수의 트랜치(Trench) 중 적어도 하나의 폭을 조절함에 따라 구분된다.
- [0052] 그러므로 트랜치(Trench)의 폭은 제1서브 픽셀과 제2서브 픽셀 사이를 구분하는 것은 물론 특정 위치의 층들 간의 접촉 돕는 구조를 제공할지 아니면 분리하는 구조를 제공할지와 같은 구조적 특성을 결정짓는 인자로 설명될 수 있다.
- [0053] 예컨대, 제1서브 픽셀은 전하생성층(CGL)과 캐소드전극(Cathode) 간의 접촉을 위해 제1폭(넓은 폭)으로 이루어진 제1트랜치를 갖지만 제2서브 픽셀은 전하생성층(CGL)과 캐소드전극(Cathode) 간의 비접촉을 위해 제2폭(좁은 폭)으로 이루어진 제2트랜치를 갖는다. 제1트랜치와 제2트랜치는 서로 상이한 폭으로 이루어진다.
- [0054] 제1트랜치의 경우 서브 픽셀들 간의 영역을 정의하는 역할과 더불어 전하생성층(CGL)과 캐소드전극(Cathode) 간

의 접촉을 돕는 역할을 겸하기 때문에 제1서브 픽셀에 포함된다고 설명하였다. 그러나 이는 설명의 편의를 위한 것일 뿐, 실질적으로 따져보면 제1서브 픽셀과 제2서브 픽셀이 제1트랜치를 공유하는 것에 더 가깝다. 그러므로 서브 픽셀들의 배치에 따라, 제1위치에 배치된 2 개의 서브 픽셀 사이에는 제1 및 제2트랜치가 함께 배치될 수 있고, 제2위치에 배치된 2 개의 서브 픽셀 사이에는 제1 또는 제2트랜치만 배치될 수도 있음을 참고한다.

- [0055] 도 7은 넓은 폭의 트랜치(Trench) 부분으로서, 이 부분을 참조하면 전하생성층(CGL)과 캐소드전극(Cathode)이 어떠한 형태로 전기적으로 연결되는지 명확히 알 수 있다. 도 7과 관련된 설명을 덧붙이면 다음과 같다.
- [0056] 제1발광층(EL1)은 전하생성층(CGL) 및 제2발광층(EL2) 대비 선행된 증착 공정을 통해 형성된다. 따라서, 제1발광층(EL1)은 트랜치(Trench)의 넓은 폭을 따라 내부까지 파고들며 증착되고 이때 트랜치(Trench)의 폭은 상당 부분 좁아지게 된다. 반면, 전하생성층(CGL)과 제2발광층(EL2)은 제1발광층(EL1) 대비 후행된 증착 공정을 통해 형성된다. 따라서, 전하생성층(CGL)과 제2발광층(EL2)은 트랜치(Trench)의 내부까지 파고들지 못하고 제1발광층(EL1)의 노출된 상부 표면에만 증착된다.
- [0057] 이 때문에, 전하생성층(CGL)과 제2발광층(EL2)은 도면에서 보이는 것처럼 트랜치(Trench)를 중심으로 좌우측이 분리된 프로파일을 형성하게 된다. 그리고 좌우측이 분리된 프로파일 가짐에 따라, 전하생성층(CGL)과 제2발광층(EL2)의 상부 표면은 물론이고 측부 표면까지 노출된 상태가 된다. 전하생성층(CGL)과 제2발광층(EL2)의 측부 표면은 트랜치(Trench)의 내부에서 노출된 상태이다.
- [0058] 이후 제2발광층(EL2) 상에 형성되는 캐소드전극(Cathode)은 트랜치(Trench)의 내부까지 파고들어 제2발광층(EL2)의 노출된 상부 표면 및 트랜치(Trench)의 내부에 존재하는 제1발광층(EL1)의 측부 표면에도 증착된다. 그 결과, 넓은 폭의 트랜치(Trench)는 캐소드전극(Cathode)과 전하생성층(CGL) 간의 전기적인 쇼트를 유발하는 접촉 구조(측면 접촉 구조)를 제공하게 된다.
- [0059] 넓은 폭을 갖는 트랜치(Trench)와 달리 좁은 폭을 갖는 트랜치(Trench)에서는 전하생성층(CGL)과 제2발광층(EL2)이 트랜치(Trench)를 중심으로 좌우측이 분리된 프로파일을 형성하지만 캐소드전극(Cathode)이 트랜치(Trench)의 내부까지 파고들지 못하고 제2발광층(EL2)의 노출된 상부 표면에만 증착된다. 그 이유를 간략히 설명하면 다음과 같다.
- [0060] 좁은 폭을 갖는 트랜치(Trench)는 제1발광층(EL1)의 일부만 내부까지 파고들 수 있는 제한적 공간을 제공한다. 이 때문에 좁은 폭을 갖는 트랜치(Trench)에 의해 생성된 공간은 전하생성층(CGL)보다 더 두꺼운 제2발광층(EL2)의 증착과 동시에 닫혀버린다. 그 결과, 좁은 폭의 트랜치(Trench)는 캐소드전극(Cathode)과 전하생성층(CGL) 간의 전기적인 쇼트를 유발하지 않는 비접촉 구조를 제공하게 된다.
- [0061] 이상, 상이한 크기의 트랜치(Trench)를 적어도 2개의 형성 하면, 한 번의 증착으로 2 스택 백색 유기 발광다이오드 기반의 서브 픽셀들을 형성할 수 있게 된다. 또한, 청색을 발광하는 제1서브 픽셀과 백색을 발광하는 제2서브 픽셀로 서브 픽셀들을 구분하여 형성할 수 있다. 즉, 제1실시예는 한 번의 증착으로 청색 서브 픽셀과 백색 서브 픽셀 이상 2가지 색을 발광하는 2컬러 서브 픽셀 구조를 기반으로 표시 패널을 제작할 수 있는바 공정비 절감 및 재료비 절감 측면에 이점이 있다.
- [0062] 제1실시예와 같이 2 스택 백색 유기 발광다이오드(OLED)는 동일한 적층 구조를 갖지만 상이한 폭을 갖는 트랜치로 인하여 하나는 싱글 스택 형태로 발광을 하고 다른 하나는 더블 스택 형태로 발광을 하게 된다.
- [0063] 이하의 실시예들에서는 제1실시예를 기반으로 제작할 수 있는 유기전계발광표시장치의 구조를 더 구체화하여 설명한다. 그러나 제1실시예를 기반으로 제작할 수 있는 유기전계발광표시장치의 구조는 이하의 설명에 한정되지 않는다.
- [0064] <제2실시예>
- [0065] 도 8은 본 발명의 제2실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면이다.
- [0066] 도 8에 도시된 바와 같이, 본 발명의 제2실시예에 따른 유기전계발광표시장치의 표시 패널 또한 제1실시예에서 설명된 2 스택 백색 유기 발광다이오드(OLED)를 기반으로 구현된다.
- [0067] 표시 패널은 제1기판(110a)과 제2기판(110b)을 포함한다. 제1기판(110a)은 유리나 수지 등으로 선택될 수 있다. 제2기판(110b)은 다층 박막 또는 필름으로서 유기물과 무기물이 교번 증착된 제1층(120)과 제2층(130) 등으로 선택될 수 있다.
- [0068] 컬러필터층(CFR, CFG, CFB)은 제2기판(110b) 상에 위치한다. 컬러필터층(CFR, CFG, CFB)은 제2기판(110b)을 통

해 출사되는 백색의 빛을 적색(R), 녹색(G) 및 청색(B) 등으로 변환하는 역할을 한다. 이를 위해, 컬러필터층(CFR, CFG, CFB)은 서브 픽셀들(SPR, SPG, SPB)의 영역에 대응하는 크기로 배치된다. 그러나 컬러필터층(CFR, CFG, CFB)으로 변환할 수 있는 색의 종류는 이에 한정되지 않는다.

- [0069] 평탄화층(PLL)은 제1기판(110a) 상에 위치한다. 평탄화층(PLL)은 일정 두께를 가지면서 제1기판(110a)의 표면을 평평하게 하는 역할을 한다. 평탄화층(PLL)은 유기물 예컨대 네거티브 오버코트층, 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate), 포토아크릴(Photoacrylate) 등의 유기물로 이루어질 수 있으나 이에 한정되지 않는다.
- [0070] 하부전극층(E1)은 평탄화층(PLL) 상에 위치한다. 하부전극층(E1)은 애노드전극 또는 캐소드전극으로 선택된다. 예컨대, 하부전극층(E1)이 애노드전극으로 선택된 경우, 이는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등의 산화물로 이루어질 수 있으나 이에 한정되지 않는다.
- [0071] बैं크층(BNK)은 평탄화층(PLL) 상에 위치한다. बैं크층(BNK)은 하부전극층(E1)을 덮으면서 그 일부를 노출한다. बैं크층(BNK)은 서브 픽셀의 발광영역을 정의하는 역할을 한다. बैं크층(BNK)은 폴리이미드(polyimide), 벤조사이클로부틴계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate), 포토아크릴(Photoacrylate) 등의 유기물로 이루어질 수 있으나 이에 한정되지 않는다.
- [0072] 제1발광층(EL1)은 하부전극층(E1) 상에 위치한다. 제1발광층(EL1)은 제1색을 발광한다. 제1발광층(EL1)은 제1스택으로도 정의된다. 제1발광층(EL1)은 빛을 발광하는 발광층과 전자와 정공의 주입과 수송 등을 제어하기 위한 공통층을 각각 포함한다.
- [0073] 전하생성층(CGL)은 하부전극층(E1) 상에 위치한다. 전하생성층(CGL)은 N형 전하생성층과 P형 전하생성층이 접합된 PN접합 또는 그 반대인 NP접합 형태로 형성될 수 있다. 전하생성층(CGL)은 전하를 생성하거나 정공 및 전자를 분리하여 제1스택과 제2스택으로 분리된 층들에 전하를 주입하는 역할을 한다. N형 전하생성층은 제1발광층(EL1)에 전자를 공급하고, P형 전하생성층은 제2발광층(EL2)에 정공을 공급함으로써, 다수의 발광층이 구비된 소자의 발광 효율을 더욱 증대시키면서 구동 전압도 낮추는 기능을 한다.
- [0074] N형 전하생성층은 금속 또는 N형이 도핑된 유기물질로 이루어질 수 있다. 금속은 Li, Na, K, Rb, Cs, Mg, Ca, Sr, Ba, La, Ce, Sm, Eu, Tb, Dy 및 Yb로 이루어진 군에서 선택된 하나의 물질일 수 있다. 또한, N형이 도핑된 유기물질에 사용되는 N형 도펀트와 호스트의 물질은 통상적으로 사용되는 물질을 이용할 수 있다. 예를 들면, N형 도펀트는 알칼리 금속, 알칼리 금속 화합물, 알칼리 토금속 또는 알칼리 토금속 화합물일 수 있다. N형 도펀트는 Cs, K, Rb, Mg, Na, Ca, Sr, Eu 및 Yb로 이루어진 군에서 선택된 하나일 수 있다. 또한, 호스트는 트리스(8-하이드록시퀴놀린)알루미늄, 트리아진, 하이드록시퀴놀린 유도체 및 벤즈아졸 유도체 및 실롤 유도체로 이루어진 군에서 선택된 하나의 물질일 수 있다.
- [0075] P형 전하생성층은 금속 또는 P형이 도핑된 유기물질로 이루어질 수 있다. 금속은 Al, Cu, Fe, Pb, Zn, Au, Pt, W, In, Mo, Ni 및 Ti로 이루어진 군에서 선택된 하나 또는 둘 이상의 합금으로 이루어질 수 있다. 또한, P형이 도핑된 유기물질에 사용되는 P형 도펀트와 호스트의 물질은 통상적으로 사용되는 물질을 이용할 수 있다. 예를 들면, P형 도펀트는 2,3,5,6-테트라플루오르-7,7,8,8-테트라시아노퀴노디메탄(F4-TCNQ), 테트라시아노퀴노디메탄의 유도체, 요오드, FeCl₃, FeF₃ 및 SbCl₅으로 이루어진 군에서 선택된 하나의 물질일 수 있다. 또한, 호스트는 N,N'-디(나프탈렌-1-일)-N,N'-디페닐-벤지딘(NPB), N,N'-디페닐-N,N'-비스(3-메틸페닐)-1,1-비페닐-4,4'-디아민(TPD) 및 N,N',N'-테트라나프틸-벤지딘(TNB)로 이루어진 군에서 선택된 하나의 물질일 수 있다.
- [0076] 제2발광층(EL2)은 전하생성층(CGL) 상에 위치한다. 제2발광층(EL2)은 제1색과 다른 제2색을 발광한다. 제2발광층(EL2)은 제2스택으로도 정의된다. 제2발광층(EL2)은 빛을 발광하는 발광층과 전자와 정공의 주입과 수송 등을 제어하기 위한 공통층을 각각 포함한다.
- [0077] 상부전극층(E2)은 제2발광층(EL2) 상에 위치한다. 상부전극층(E2)은 캐소드전극 또는 애노드전극으로 선택된다. 예컨대, 상부전극층(E2)이 캐소드전극으로 선택된 경우, 이는 일함수가 낮은 알루미늄(Al), 마그네슘(Mg), 은(Ag) 또는 이들의 합금으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0078] 제2실시예에 따른 2 스택 백색 유기 발광다이오드(OLED)는 평탄화층(PLL) 상에 형성된다. 평탄화층(PLL) 상에는 일정 깊이 및 폭을 형성하며 표면으로부터 함몰된 제1트렌치(TRH1)와 제2트렌치(TRH2)가 다수 형성된다. 제1트렌치(TRH1)와 제2트렌치(TRH2)는 상이한 기능을 수행하기 위해 상이한 크기를 갖는다.
- [0079] 제1트렌치(TRH1)는 서브 픽셀들(SPB, SPR, SPG) 간의 영역을 정의하는 역할을 수행한다. 제1트렌치(TRH1)에 의

해, 2 스택 백색 유기 발광다이오드(OLED)는 평탄화층(PLL) 상에서 서브 픽셀들(SPB, SPR, SPG)마다 구분되어 형성된다. 또한, 제1트렌치(TRH1)는 서브 픽셀들(SPB, SPR, SPG) 간의 영역을 정의하는 역할과 더불어 전하생성층(CGL)과 상부전극층(EL2) 간의 전기적인 접촉을 돕는 역할을 한다. 이와 달리, 제2트렌치(TRH2)는 전하생성층(CGL)과 상부전극층(EL2) 간의 전기적인 분리를 돕는 역할을 한다. 이를 위해, 제1트렌치(TRH1)는 제2트렌치(TRH2)보다 넓은 폭을 그리고 제2트렌치(TRH2)는 제1트렌치(TRH1)보다 좁은 폭을 갖는다.

- [0080] 제1실시예는 위와 같은 구조의 트렌치들(TRH1, TRH2)을 기반으로 2 스택 백색 유기 발광다이오드(OLED)가 형성됨에 따라, 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결된 제1서브 픽셀과 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결되지 않은 제2서브 픽셀을 포함한다.
- [0081] 제1서브 픽셀에는 "CGL & E2 접촉" 부분과 같이 청색 컬러필터층(CFB)과 제1트렌치(TRH1)를 갖는 청색 서브 픽셀(SPB)이 포함될 수 있다. 제1서브 픽셀은 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결된 상태이므로 제1발광층(EL1)만 발광한다. 제1발광층(EL1)으로부터 발광된 청색 빛은 청색 컬러필터층(CFB)을 통해 출사된다.
- [0082] 제2서브 픽셀에는 "CGL & E2 비접촉" 부분과 같이 적색 컬러필터층(CFR), 제1트렌치(TRH1) 및 제2트렌치(TRH2)를 갖는 적색 서브 픽셀(SPR)과 녹색 컬러필터층(CFG), 제1트렌치(TRH1) 및 제2트렌치(TRH2)를 갖는 녹색 서브 픽셀(SPG)이 포함된다. 제2서브 픽셀은 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결되지 않은 상태이므로 제1발광층(EL1)과 제2발광층(EL2)이 모두 발광한다. 제1발광층(EL1)과 제2발광층(EL2)으로부터 발광된 백색 빛은 적색 컬러필터층(CFR)과 녹색 컬러필터층(CFG)을 통해 각각 출사된다.
- [0083] 위와 같은 구조를 기반으로 전기적 특성실험을 수행한 결과, 제2실시예는 싱글 스택만 구동하게 되는 제1서브 픽셀을 가짐에 따라 (1) 개별 소자 측면에서는 구동전압 절감 효과가 그리고, (2) 표시 패널 측면에서는 소비전력 절감 효과가 있었다. 덧붙여, 싱글 스택만 구동하게 되는 제1서브 픽셀은 제2서브 픽셀과 같은 전압이 인가되더라도 더 높은 휘도(휘도 향상)를 나타낼 수 있는 효과가 있었다.
- [0084] 이상, 제2실시예는 청색 서브 픽셀과 백색 서브 픽셀 이상 2가지 색을 발광하는 2컬러 서브 픽셀 구조를 기반으로 다양한 색을 표현할 수 있는 표시 패널을 제작할 수 있는바 공정비 절감 및 재료비 절감에 이점이 있다. 또한, 제2실시예는 청색 서브 픽셀 등과 같이 특정 서브 픽셀을 2 스택이 아닌 싱글 스택 형태로 구동하는 2컬러 발광 표시 패널을 제작할 수 있는바 구동전압 절감, 소비전력 절감 및 휘도 향상에 이점이 있다.
- [0085] <제3실시예>
- [0086] 도 9 및 도 10은 본 발명의 제3실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면들이다.
- [0087] 도 9 및 도 10에 도시된 바와 같이, 본 발명의 제3실시예에 따른 유기전계발광표시장치의 표시 패널 또한 제2실시예에서 설명된 2 스택 백색 유기 발광다이오드(OLED)를 기반으로 구현된다.
- [0088] 제3실시예를 기반으로 표시 패널을 제작하면, 도 9 (a)와 같이 서브 픽셀들(SPR, SPG, SPB)을 설계할 수 있음은 물론이고, 도 9 (b)와 같이 서브 픽셀들(SPR, SPG, SPB)을 설계할 수도 있는데, 도 9 및 도 10을 함께 참조하여 설명하면 다음과 같다.
- [0089] 도 9 및 도 10에 도시된 바와 같이, 제3실시예를 기반으로 표시 패널을 제작할 경우 제1서브 픽셀에 속하는 청색 서브 픽셀(SPB)에서 요구되는 청색 컬러필터층(CFB)을 삭제(생략 또는 미 포함)할 수 있다. 그 이유는 앞서 제2실시예에서 설명하였듯이, 제1서브 픽셀은 청색(B)을 발광하는 제1발광층(EL1)만 발광하기 때문이다.
- [0090] 제3실시예는 컬러필터층을 형성할 때 청색 컬러필터층(CFB) 부분만 삭제하므로 재료비 절감에 이점이 있다. 또한, 제1발광층(EL1)으로부터 발광된 청색 빛을 청색 컬러필터층(CFB)을 통해 변환시키지 않고 그대로 출사하므로 발광 효율과 휘도를 동시에 증대시킬 수 있는 이점이 있다.
- [0091] 그 결과, 서브 픽셀들(SPR, SPG, SPB)을 형성할 때, 도 9 (a)와 같이 "SPG ≍ SPR < SPB"와 같은 조건으로 형성할 수 있지만, 도 9 (b)와 같이 "SPG ≍ SPR ≍ SPB"와 같은 조건으로 형성할 수도 있다.
- [0092] 따라서, 제3실시예의 표시 패널 제작 방식을 따르면, 청색 서브 픽셀(SPB)의 발광 효율 및 휘도 부족으로 인한 백색 균형(white balance) 불균일 문제를 해소하기 위해 적색 및 녹색 서브 픽셀(SPR, SPG) 대비 청색 서브 픽셀(SPB)의 발광영역을 크게 만들 필요 없이 모든 서브 픽셀들을 동일한 크기로 만들 수 있다.
- [0093] 이상, 제3실시예는 청색 서브 픽셀과 백색 서브 픽셀 이상 2가지 색을 발광하는 2컬러 서브 픽셀 구조를 기반으로 다양한 색을 표현할 수 있는 표시 패널을 제작할 수 있는바 공정비 절감 및 재료비 절감에 이점이 있다. 또

한, 제3실시예는 청색 서브 픽셀 등과 같이 특정 서브 픽셀을 2 스택이 아닌 싱글 스택 형태로 구동하는 2컬러 발광 표시 패널을 제작할 수 있는바 구동전압 절감 및 소비전력 절감에 이점이 있다. 또한, 제3실시예는 컬러필터층 형성시 청색 컬러필터층을 삭제할 수 있는바 발광 효율과 휘도 향상 및 재료비 절감에 이점이 있다.

- [0094] <제4실시예>
- [0095] 도 11 내지 도 13은 본 발명의 제4실시예에 따른 유기전계발광표시장치를 설명하기 위한 도면들이고, 도 14 내지 도 16은 본 발명의 제4실시예의 변형예를 설명하기 위한 도면들이다.
- [0096] 도 11에 도시된 바와 같이, 본 발명의 제4실시예에 따른 유기전계발광표시장치의 표시 패널 또한 제2실시예에서 설명된 2 스택 백색 유기 발광다이오드(OLED)를 기반으로 구현된다.
- [0097] 표시 패널(110)은 제1기판(110a)과 제2기판(110b)을 포함한다. 제1기판(110a)과 제2기판(110b)은 유리, 수지 또는 필름 등으로 선택될 수 있다. 표시 패널(110)을 구성하는 하부기판(110a)과 상부기판(110b) 사이에는 트랜지스터부(TFTA), 2 스택 백색 유기 발광다이오드(OLED) 및 컬러필터층(CF)이 포함된다. 트랜지스터부(TFTA)는 스위칭 트랜지스터 및 구동 트랜지스터 등을 포함하는 부분으로서, 트랜지스터들의 제작 방식에 따라 다양한 구조를 갖는바 구체적으로 도시하지 않는다.
- [0098] 도 12에 도시된 바와 같이, 제4실시예에 따른 2 스택 백색 유기 발광다이오드(OLED)는 트랜지스터부(TFTA)와의 전기적인 연결을 돕고 또한 발광층들(EL1, EL2)로부터 발생된 빛의 상부 출사를 돕기 위한 금속층들(TFTC, CNT, ADM, REM)을 더 포함한다. 이하에서 설명되는 금속층들(TFTC, CNT, ADM, REM)은 장치의 제작 방식에 따라 이들 중 하나가 삭제되거나 통합될 수 있음을 참고한다.
- [0099] 제1금속층(TFTC)은 트랜지스터부(TFTA) 상에 위치한다. 제1금속층(TFTC)은 트랜지스터부(TFTA)에 포함된 구동 트랜지스터의 소오스 또는 드레인전극층이 되거나 이와 연결된 별도의 금속층으로 선택된다. 제1금속층(TFTC)은 구동 트랜지스터의 소오스 또는 드레인전극과 하부전극층(E1) 간의 전기적인 연결을 돕는 전극접촉용 금속층 역할을 한다.
- [0100] 제2금속층(CNT)은 평탄화층(PLL)을 관통하도록 위치한다. 제2금속층(CNT)은 평탄화층(PLL)의 하부에 노출된 제1금속층(TFTC)과 전기적으로 연결된다. 제2금속층(CNT)은 제1금속층(TFTC)과 함께 구동 트랜지스터의 소오스 또는 드레인전극과 하부전극층(E1) 간의 전기적인 연결을 돕는 전극접촉용 금속층 역할을 한다.
- [0101] 제3금속층(ADM)은 평탄화층(PLL) 상에 위치한다. 제3금속층(ADM)은 평탄화층(PLL)을 관통하고 있는 제2금속층(CNT)과 전기적으로 연결된다. 제3금속층(ADM)과 제2금속층(CNT)은 일체형으로 형성될 수 있으나 도시된 바와 같이 분리형으로 형성될 수도 있다. 제3금속층(ADM)은 평탄화층(PLL)의 표면에서 접착력을 높이는 역할과 더불어 제1금속층(TFTC) 및 제2금속층(CNT)과 함께 구동 트랜지스터의 소오스 또는 드레인전극과 하부전극층(E1) 간의 전기적인 연결을 돕는 전극접촉용 금속층 역할을 한다.
- [0102] 제4금속층(REM)은 제3금속층(ADM) 상에 위치한다. 제4금속층(REM)은 제3금속층(ADM)과 전기적으로 연결된다. 제4금속층(REM)은 발광층들(EL1, EL2)로부터 발생된 빛의 상부 출사를 돕는 반사층 역할과 더불어 제1, 제2 및 제3금속층(TFTC, CNT, ADM)과 함께 구동 트랜지스터의 소오스 또는 드레인전극과 하부전극층(E1) 간의 전기적인 연결을 돕는 전극접촉용 금속층 역할을 한다.
- [0103] 제4실시예 또한 제2실시예와 같은 구조의 트랜치들(TRH1, TRH2)을 기반으로 2 스택 백색 유기 발광다이오드(OLED)가 형성됨에 따라, 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결된 제1서브 픽셀과 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결되지 않은 제2서브 픽셀을 포함한다.
- [0104] 제1서브 픽셀에는 "CGL & E2 접촉" 부분과 같이 제1트랜치(TRH1)를 갖는 제1서브 픽셀(SPA)이 포함될 수 있다. 제1서브 픽셀은 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결된 상태이므로 제1발광층(EL1)만 발광한다.
- [0105] 제2서브 픽셀에는 "CGL & E2 비접촉" 부분과 같이 제1트랜치(TRH1) 및 제2트랜치(TRH2)를 갖는 제2서브 픽셀(SPB)과 제1트랜치(TRH1) 및 제2트랜치(TRH2)를 갖는 제3서브 픽셀(SPC)이 포함된다. 제2서브 픽셀은 전하생성층(CGL)과 상부전극층(EL2)이 전기적으로 연결되지 않은 상태이므로 제1발광층(EL1)과 제2발광층(EL2)이 모두 발광한다.
- [0106] 제4실시예에서는 컬러필터층을 도시하지 않았는데, 그 이유는 컬러필터층의 경우, 제2실시예와 같이 제2기판(110b)의 상부에 위치할 수 있음은 물론이고 제2기판(110b)과 상부전극층(E1) 사이에 위치할 수도 있기 때문이다.

다.

- [0107] 제4실시예에서는 도 12와 같이 제1트렌치(TRH1)와 제2트렌치(TRH2)와 관련된 구조를 좀 더 명확히 이해할 수 있도록 확대된 도면을 첨부하였다. 또한, 도 13과 같이 좁은 폭의 제2트렌치(TRH2)를 중심으로 좌우측 구조물들 간의 분리된 프로파일을 좀 더 명확히 이해할 수 있도록 확대된 이미지를 첨부하였다.
- [0108] 도 7의 제1트렌치(Trench) 그리고 도 13의 제2트렌치(TRH2)를 통해 알 수 있듯이, 트렌치들(TRH1, TRH2)은 폭의 크기에 따라 전하생성층(CGL)을 전기적으로 접촉시키거나 분리시킬 수 있다. 그리고 이 특성에 따르면, 한 번의 증착으로 2 스택 백색 유기 발광다이오드(OLED) 기반의 서브 픽셀들을 형성할 수 있게 된다. 따라서, 도 7의 제1트렌치(Trench) 그리고 도 13의 제2트렌치(TRH2)와 같은 구조물의 폭과 깊이는 유기층의 프로파일을 결정하는 부분이 될 수 있으므로 이는 반복 실험을 통해 최적화된다.
- [0109] 덧붙여, 제4실시예를 따르면 도 14와 같이, 제2기판(110b)의 상부(또는 제2기판의 하부)에 제1 내지 제3컬러필터층(CFA, CFB, CFC)을 모두 가지고 있는 표시 패널을 제작할 수 있다. 또한, 제4실시예를 따르면 도 15와 같이, 제1컬러필터층(CFA)이 삭제됨에 따라 제2기판(110b)의 상부(또는 제2기판의 하부)에 제2 및 제3컬러필터층(CFB, CFC)만 가지고 있는 표시 패널을 제작할 수도 있다.
- [0110] 도 12 및 도 16 (a)와 같이, 표시 패널은 적색(Red), 녹색(Green) 및 청색(Blue)의 삼원색은 물론이고 감법 혼합의 삼원색인 보라빛이 도는 적색(Magenta), 청녹색(Cyan) 및 노란빛이 도는 녹색(YG)(또는 노란색)과 같은 색을 혼합하여 백색을 표현할 수 있다. 그러므로 제1발광층(EL1)과 제2발광층(EL2)은 청색(Blue)과 노란빛이 도는 녹색(YG)을 각각 발광하도록 구현될 수 있음은 물론 다음의 도 16 (b)과 같이 구현될 수도 있다.
- [0111] 도 12 및 도 16 (b)와 같이, 표시 패널은 제1발광층(EL1)과 제2발광층(EL2)에 대응하여 적색, 녹색 및 청색 컬러필터층(R,G,B CF)을 기반으로 백색을 표현하거나 보라빛이 도는 적색, 청녹색 및 노란빛이 도는 녹색 컬러필터층(C,M,Y CF)을 기반으로 백색을 표현할 수 있는데 그 예를 설명하면 다음과 같다.
- [0112] 제4실시예에 따르면 제1발광층(EL1)은 청색을 제2발광층(EL2)은 노란빛이 도는 녹색(YG)을 각각 발광하도록 구현될 수 있다. 이 경우, 청색 컬러필터층(Blue CF)을 삭제할 수 있다. 그러나 제1변형예에 따르면 제1발광층(EL1)은 녹색(Green)을 제2발광층(EL2)은 보라빛이 도는 적색(Magenta)을 각각 발광하도록 구현될 수 있다. 이 경우, 녹색 컬러필터층(Green CF)을 삭제할 수 있다. 또한, 제2변형예에 따르면 제1발광층(EL1)은 적색(Red)을 제2발광층(EL2)은 청녹색(Cyan)을 각각 발광하도록 구현될 수 있다. 이 경우, 적색 컬러필터층(Red CF)을 삭제할 수 있다.
- [0113] 또한, 제3변형예에 따르면 제1발광층(EL1)은 노란빛이 도는 녹색(YG)을 제2발광층(EL2)은 청색(Blue)을 각각 발광하도록 구현될 수 있다. 이 경우, 노란빛이 도는 녹색 컬러필터층(Y CF)(또는 노란색 컬러필터층)을 삭제할 수 있다. 또한, 제4변형예에 따르면 제1발광층(EL1)은 보라빛이 도는 적색(Magenta)을 제2발광층(EL2)은 녹색(Green)을 각각 발광하도록 구현될 수 있다. 이 경우, 보라빛이 도는 적색 컬러필터층(M CF)을 삭제할 수 있다. 또한, 제5변형예에 따르면 제1발광층(EL1)은 청녹색(Cyan)을 제2발광층(EL2)은 적색(Red)을 각각 발광하도록 구현될 수 있다. 이 경우, 청녹색 컬러필터층(C CF)을 삭제할 수 있다.
- [0114] 이상, 제4실시예는 청색 서브 픽셀과 백색 서브 픽셀 이상 2가지 색을 발광하는 2컬러 서브 픽셀 구조를 기반으로 다양한 색을 표현할 수 있는 표시 패널을 제작할 수 있는바 공정비 절감 및 재료비 절감에 이점이 있다. 또한, 제4실시예는 청색 서브 픽셀 등과 같이 특정 서브 픽셀을 2 스택이 아닌 싱글 스택 형태로 구동하는 2컬러 발광 표시 패널을 제작할 수 있는바 구동전압 절감 및 소비전력 절감에 이점이 있다. 또한, 제4실시예는 컬러필터층 형성시 청색 컬러필터층을 삭제할 수 있는바 발광 효율과 휘도 향상 및 재료비 절감에 이점이 있다. 또한, 제4실시예는 서로 다른 층에 위치하는 전극들 간의 전기적인 연결과 더불어 발광층들로부터 발생된 빛을 반사하는 금속층을 추가할 수 있는 바 광출사 능력을 향상할 수 있는 이점이 있다.
- [0115] 이상 본 발명은 청색 서브 픽셀과 백색 서브 픽셀 이상 2가지 색을 발광하는 2컬러 서브 픽셀 구조를 기반으로 다양한 색을 표현할 수 있는 표시 패널을 제작할 수 있는 효과가 있다. 또한, 본 발명은 적어도 2가지 색을 발광하는 서브 픽셀 구조를 기반으로 구동전압 절감, 소비전력 절감, 발광 효율과 휘도 향상 및 재료비 절감은 물론 광출사 능력을 향상할 수 있는 효과가 있다.
- [0116] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는

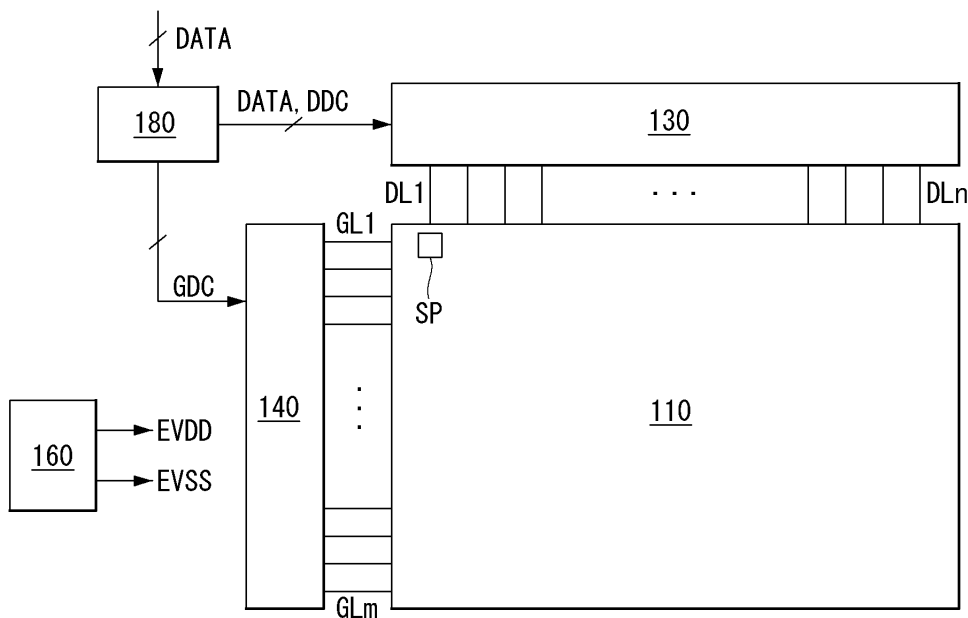
후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

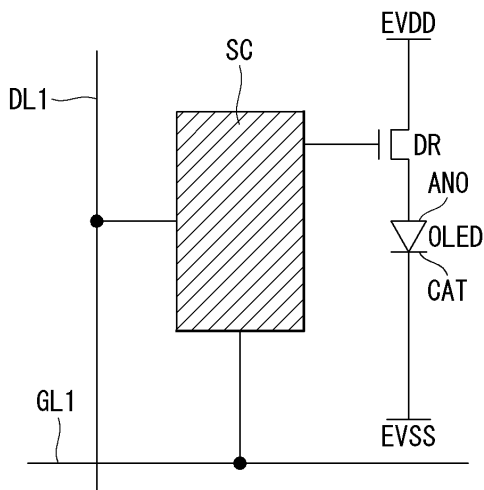
- [0117] Anode: 애노드전극 EL1: 제1발광층
- CGL: 전하생성층 EL2: 제2발광층
- Cathode: 캐소드전극 E1: 하부전극층
- E2: 상부전극층 Trench: 트랜치
- TRH1: 제1트랜치 TRH2: 제2트랜치
- CFR, CFG, CFB: 컬러필터층

도면

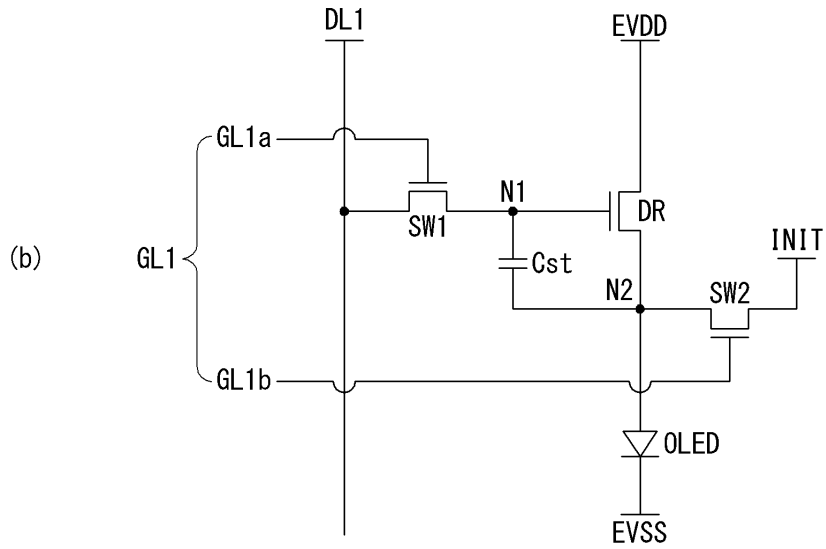
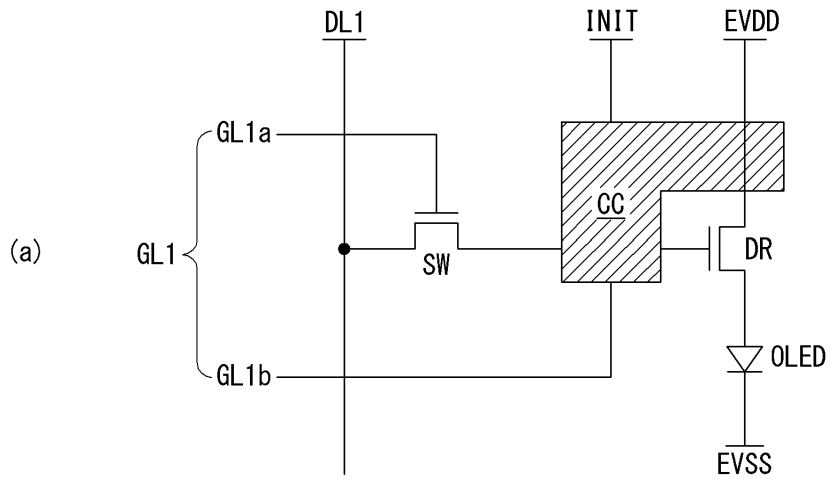
도면1



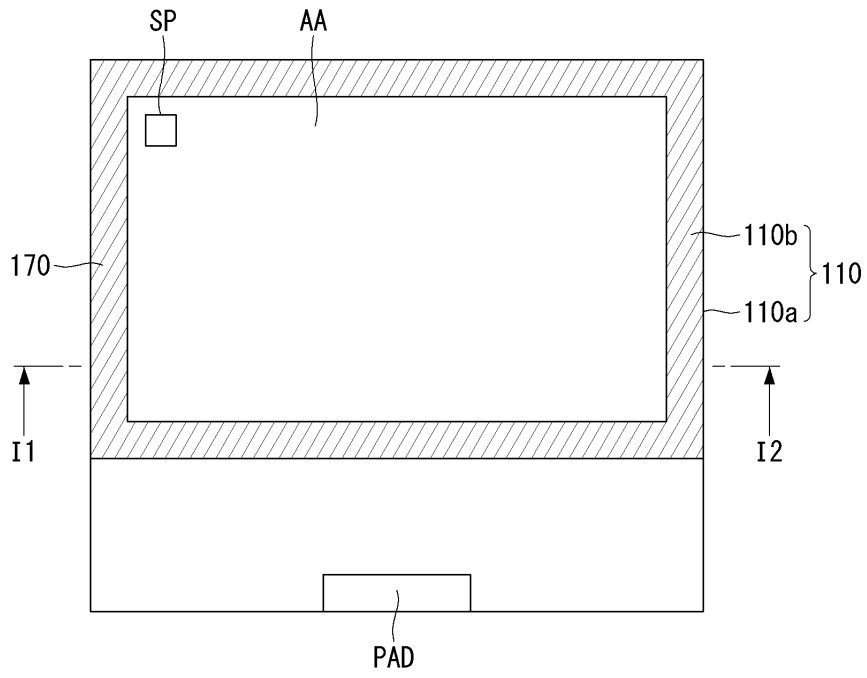
도면2



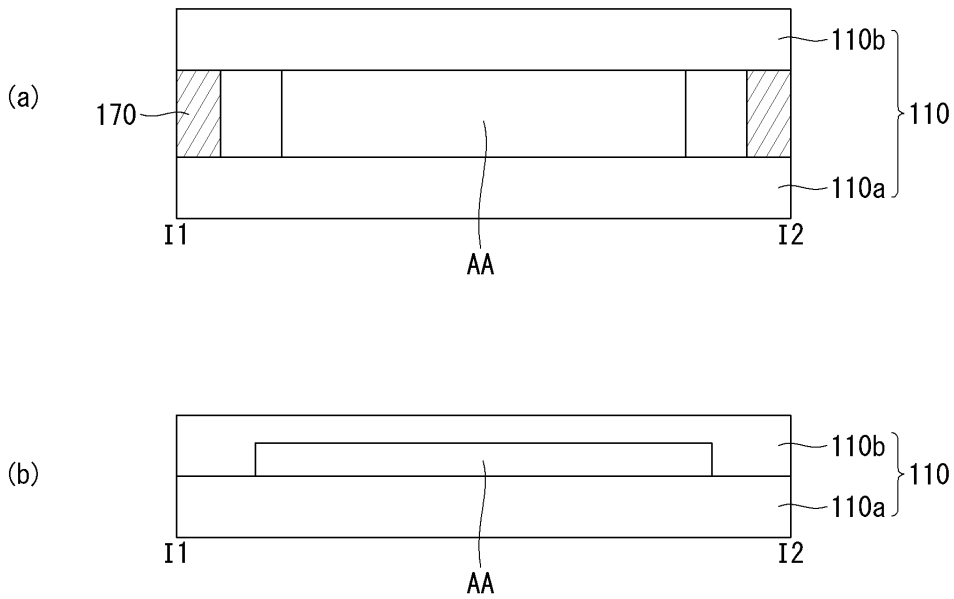
도면3



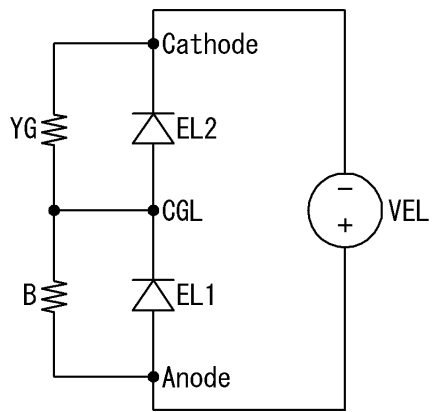
도면4



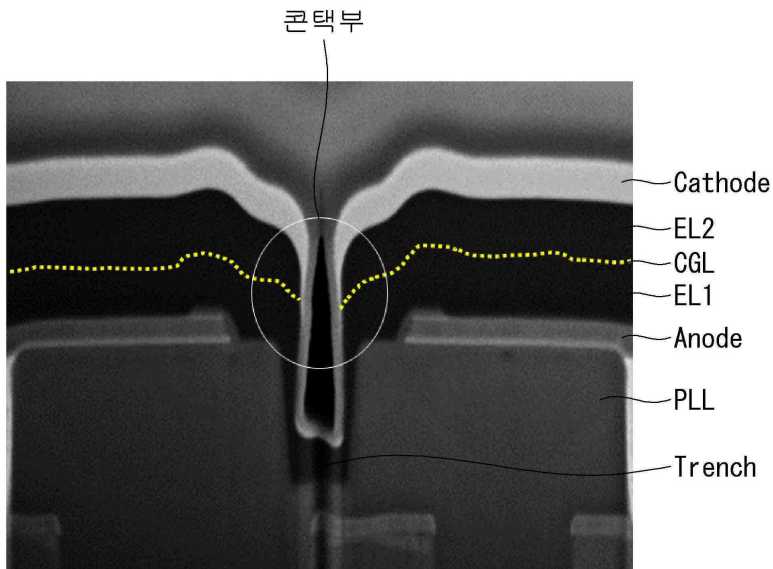
도면5



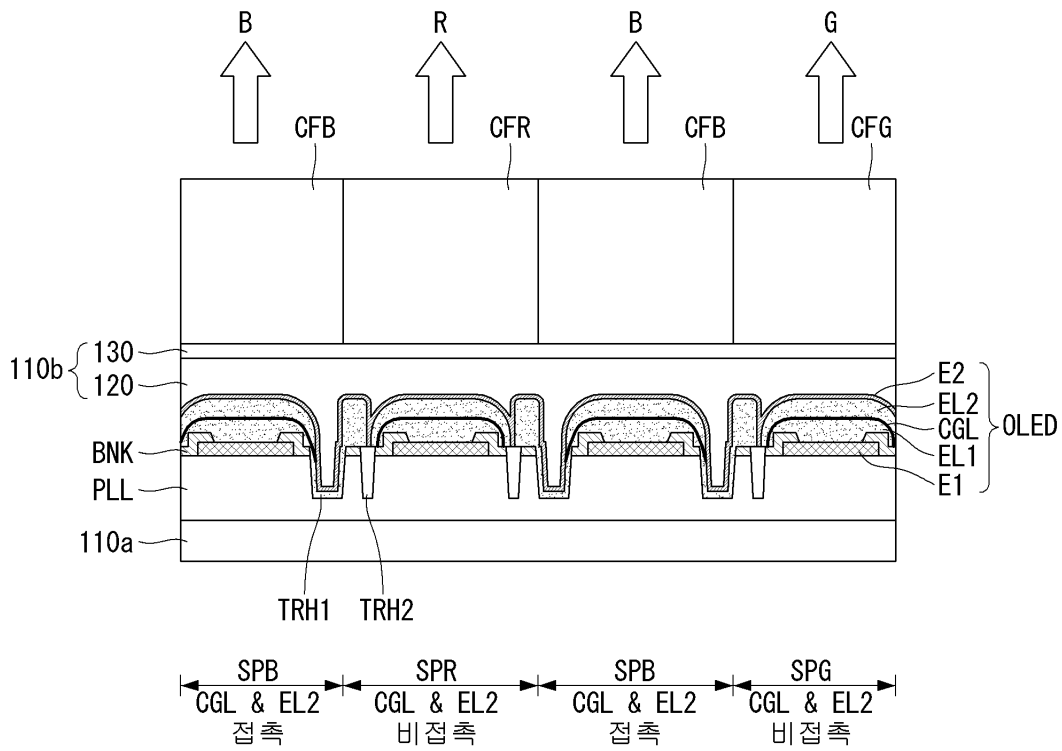
도면6



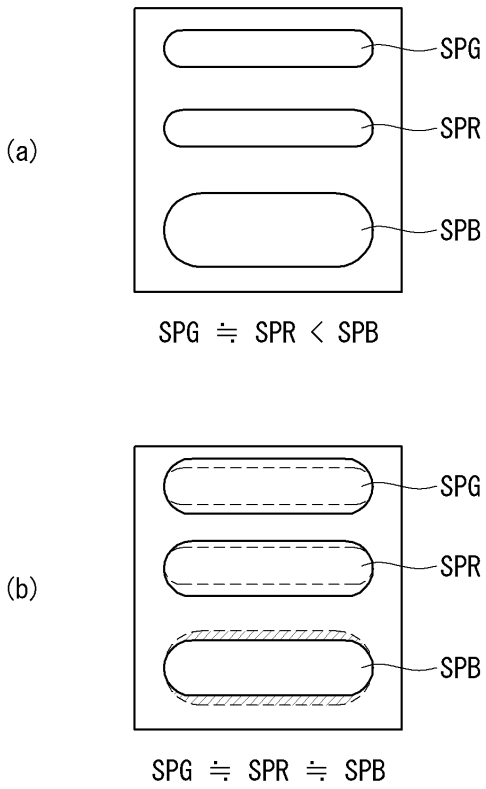
도면7



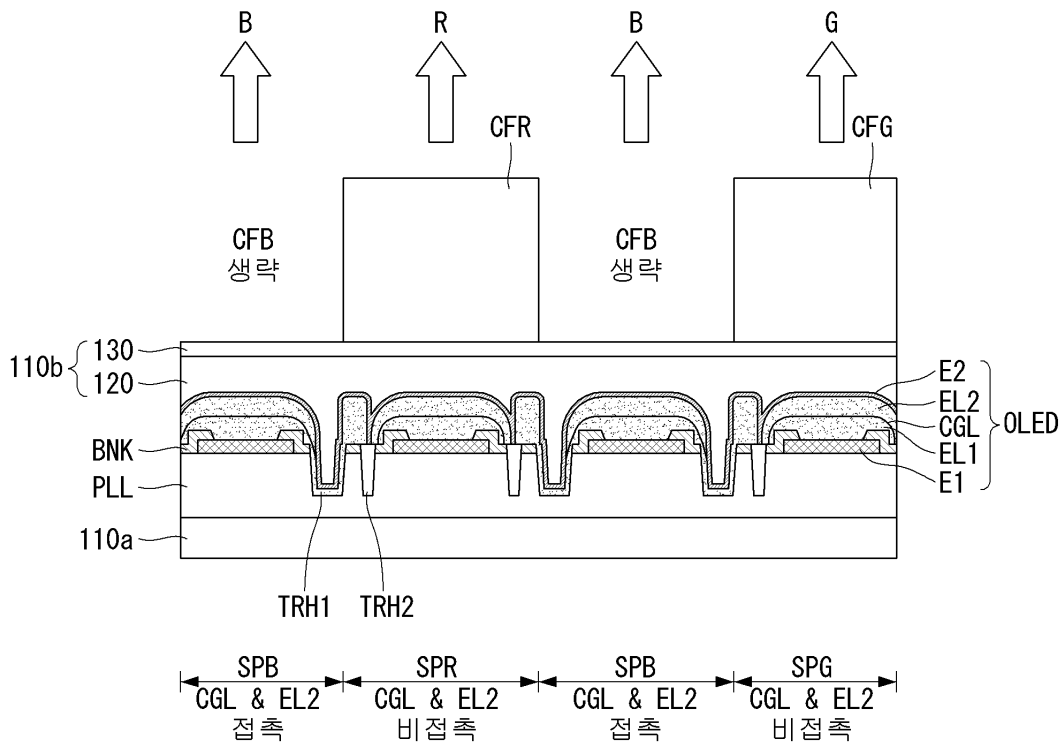
도면8



도면9



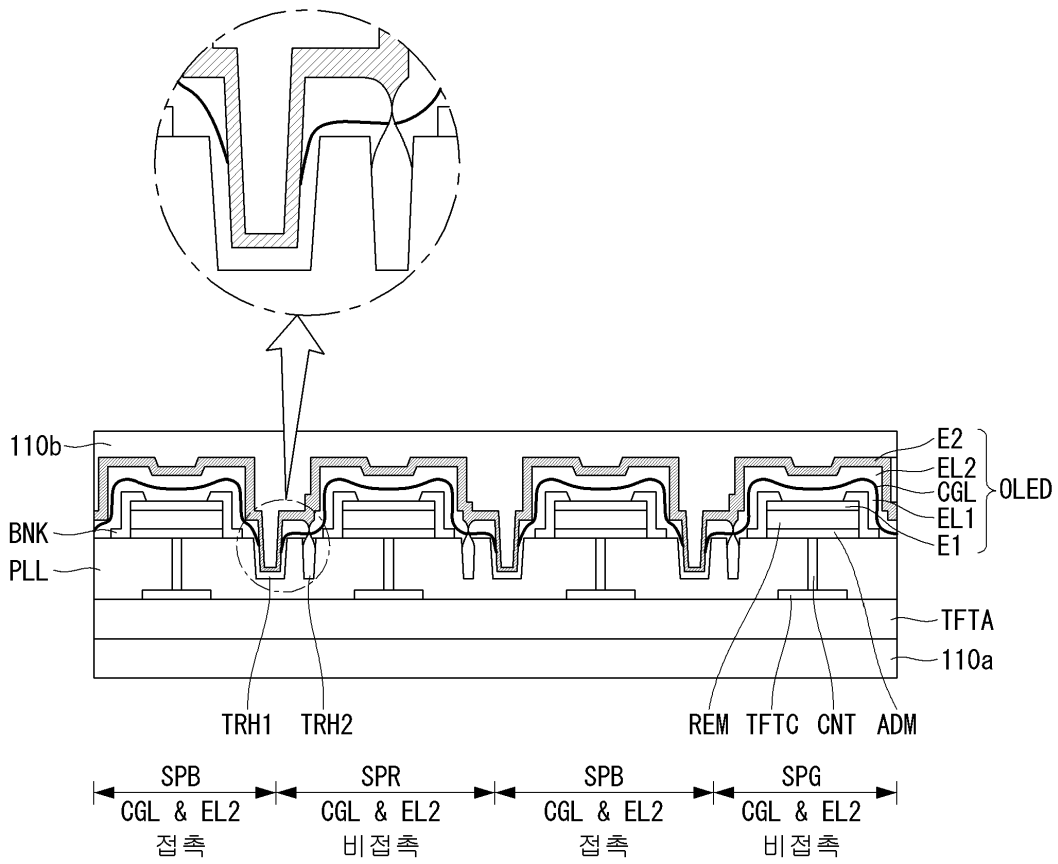
도면10



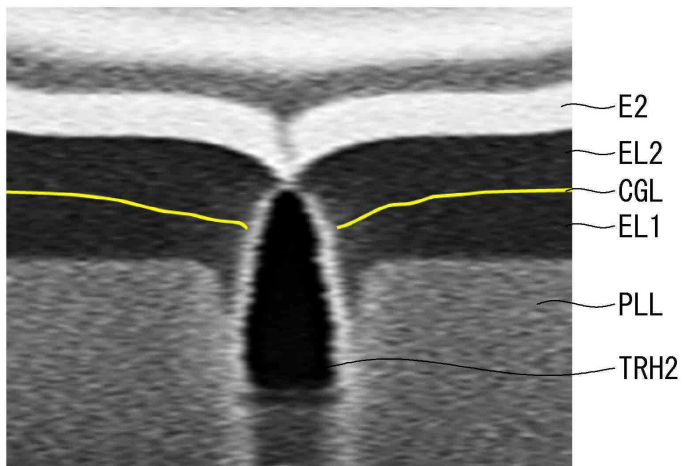
도면11



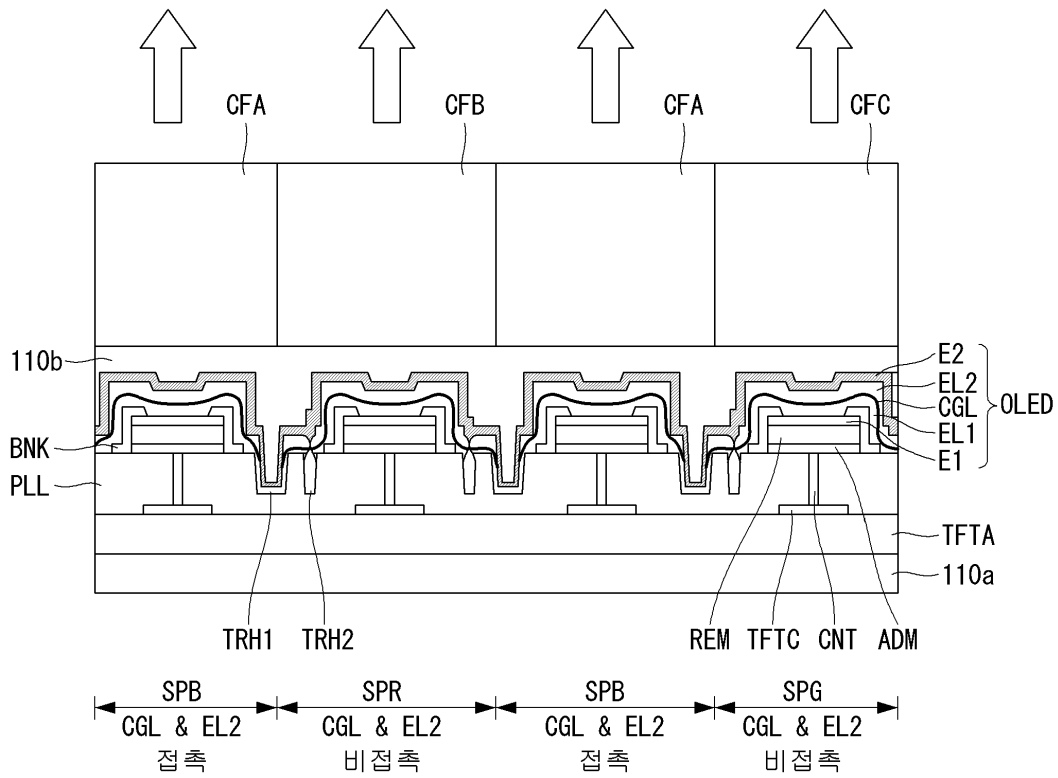
도면12



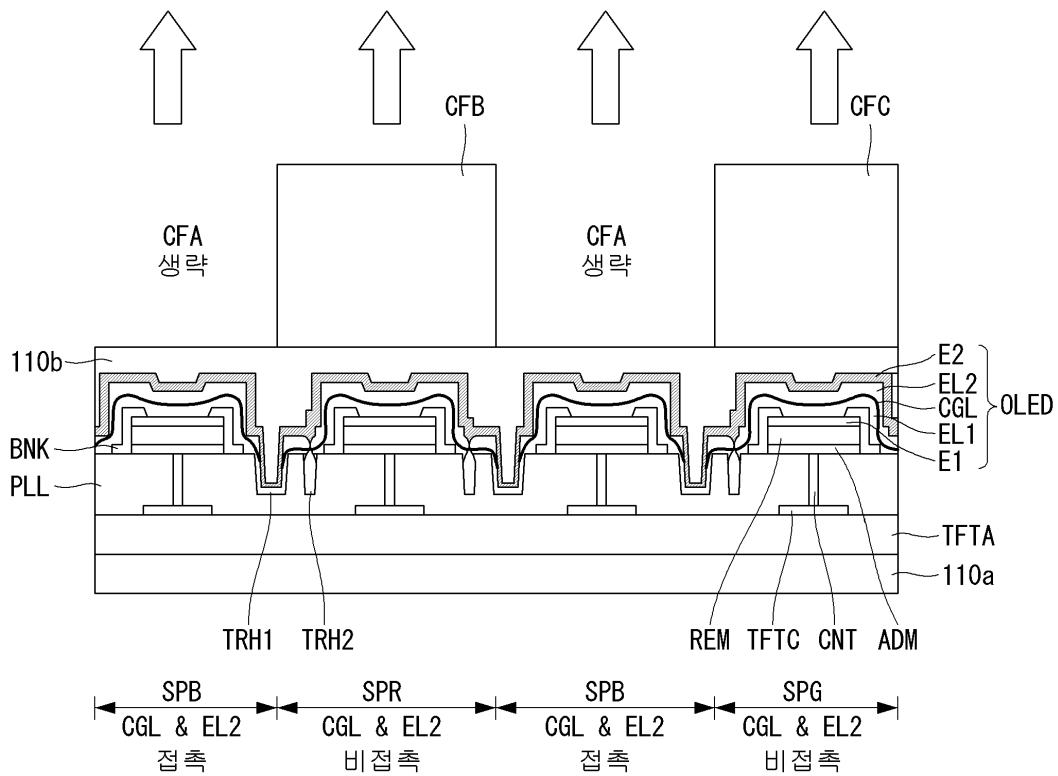
도면13



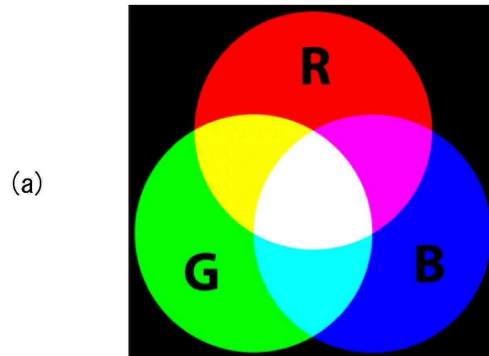
도면14



도면15



도면16



(b)

| Stack 구조 | | 효과 | 비고 |
|----------|--|-------------|---------------|
| 제 4실시에 | | Blue CF 삭제 | R,G,B CF 사용 시 |
| 제 1번 형에 | | Green CF 삭제 | |
| 제 2번 형에 | | Red CF 삭제 | |
| 제 3번 형에 | | Y CF 삭제 | C,M,Y CF 사용 시 |
| 제 4번 형에 | | M CF 삭제 | |
| 제 5번 형에 | | C CF삭제 | |

| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 电致发光显示器 | | |
| 公开(公告)号 | KR1020190050460A | 公开(公告)日 | 2019-05-13 |
| 申请号 | KR1020170145880 | 申请日 | 2017-11-03 |
| [标]申请(专利权)人(译) | 乐金显示有限公司 | | |
| 申请(专利权)人(译) | LG显示器有限公司 | | |
| [标]发明人 | 김호진 정고은 백승민 | | |
| 发明人 | 김호진 정고은 백승민 | | |
| IPC分类号 | H01L27/32 H01L51/52 | | |
| CPC分类号 | H01L27/3211 H01L27/322 H01L27/3258 H01L51/5203 H01L51/5036 H01L51/5278 H01L27/3209 H01L27/3262 H01L51/504 | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明提供了一种电致发光显示装置，其包括下基板，绝缘层和子像素。绝缘层位于下基板上。子像素具有发光二极管，该发光二极管包括至少两个设置在绝缘层上并发射不同颜色的发光层。子像素包括仅发射一个发光层的第一子像素和发射两个发光层的第二子像素。

