



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0045902
(43) 공개일자 2018년05월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2016-0138972

(22) 출원일자 2016년10월25일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

정대성

경기도 파주시 쇠재로 30 712동 1104호 (금촌동, 서원마을아파트)

(74) 대리인

특허법인(유한)유일하이스트

전체 청구항 수 : 총 9 항

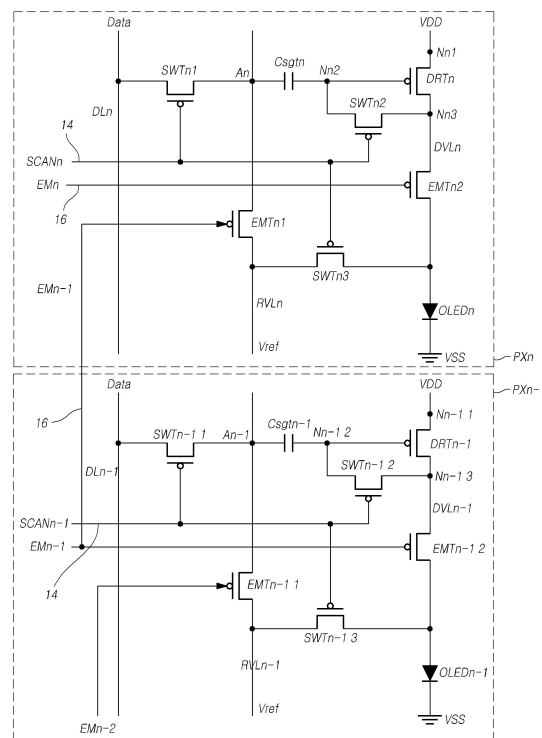
(54) 발명의 명칭 유기발광표시장치 및 그 구동장치

(57) 요약

본 발명은 유기발광표시장치 및 그 구동 장치에 관한 것으로서, 본 유기발광표시장치는, 복수의 서브픽셀을 구비하는 다수의 픽셀이 매트릭스 형태로 배치된 표시패널, 표시패널에 데이터전압을 공급하는 데이터 구동부, 데이터 전압에 동기되는 스캔신호를 공급하는 스캔 구동부, 복수의 서브픽셀로 제공되는 데이터전압의 듀티를 제어하

(뒷면에 계속)

대표도 - 도2



는 발광제어신호를 발생시키는 듀티 구동부, 발광 소자와, 상기 발광 소자로의 구동전압 제공을 제어하는 구동 소자와, 상기 듀티 구동부로부터의 발광제어신호를 제공받아 온오프되어 상기 발광 소자로 제공되는 구동전압의 듀티를 제어하는 제2발광 제어소자와, 이웃하는 서브픽셀의 듀티 구동부로부터 발광제어신호를 제공받아 온오프되는 제1발광 제어소자를 포함하는 서브픽셀회로;를 포함할 수 있다. 이에 의해, 초기 구간에서 데이터전압과 기준전압 간의 쇼트를 방지할 수 있을 뿐만 아니라, 듀티 구동부의 크기가 작아짐에 따라 베젤 영역의 크기를 감소시킬 수 있다.

(52) CPC특허분류

G09G 2310/0286 (2013.01)

명세서

청구범위

청구항 1

복수의 서브픽셀을 구비하는 다수의 픽셀이 매트릭스 형태로 배치된 표시패널;

상기 표시패널에 데이터전압을 공급하는 데이터 구동부;

상기 데이터전압에 동기되는 스캔신호를 공급하는 스캔 구동부; 및

상기 복수의 서브픽셀로 제공되는 상기 데이터전압의 듀티를 제어하는 발광제어신호를 발생시키는 듀티 구동부;

발광 소자와, 상기 발광 소자로의 구동전압 제어를 제어하는 구동 소자와, 상기 듀티 구동부로부터의 발광제어신호를 제공받아 온오프되어 상기 발광 소자로 제공되는 구동전압의 듀티를 제어하는 제2발광 제어소자와, 이웃하는 서브픽셀의 듀티 구동부로부터 발광제어신호를 제공받아 온오프되는 제1발광 제어소자를 포함하는 서브픽셀회로;를 포함하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 이웃하는 서브픽셀로부터 제공된 상기 발광제어신호에 따라, 상기 서브픽셀의 구동 초기에 상기 구동 소자의 문턱전압(V_{th})을 보상하는 동안 상기 제1발광 제어소자는 턴오프 상태를 유지하는 유기발광표시장치.

청구항 3

제1항에 있어서,

상기 듀티 구동부는, 상기 발광제어신호의 최소 길이는 1 수평 기간에 상기 제1발광 제어소자의 턴오프시 발생하는 지연시간과 상기 제2발광 제어소자의 턴온시 발생하는 지연시간 중 긴 시간만큼 연장한 길이가 되고, 상기 발광제어신호의 최대 길이는 2 수평 기간 이하로 형성하는 유기발광표시장치.

청구항 4

제1항에 있어서,

상기 듀티 구동부는, 상기 각 서브픽셀에 대해 하나씩 대응되는 시프트 레지스터를 포함하는 유기발광표시장치.

청구항 5

제1항에 있어서,

상기 표시패널에서 최초로 구동되는 첫번째 서브픽셀의 제1발광 제어소자에 발광제어신호를 제공하는 더미 시프트 레지스터를 더 포함하는 유기발광표시장치.

청구항 6

발광제어신호에 따라 듀티 구동 기간 동안 온오프되는 복수의 서브픽셀들을 가지는 유기발광표시장치의 구동 장치에 있어서,

상기 복수의 서브픽셀로부터 제공되는 데이터전압의 듀티를 제어하는 발광제어신호를 발생시키고, 상기 복수의 서브픽셀에 각각 대응되는 복수의 시프트 레지스터를 포함하는 듀티 구동부를 구비하며;

상기 복수의 시프트 레지스터 각각은 이웃하는 한 쌍의 서브픽셀로 동일한 발광제어신호를 제공하여 각 서브픽셀에 상호 상이한 한 쌍의 발광제어신호가 제공되도록 제어하는 유기발광표시장치의 구동 장치.

청구항 7

제6항에 있어서,

상기 복수의 시프트 레지스터는, 상기 시프트 레지스터에 대응되는 서브픽셀과, 상기 서브픽셀의 후단에 배치되는 서브픽셀에 동일한 발광제어신호를 제공하는 유기발광표시장치의 구동 장치.

청구항 8

제6항에 있어서,

상기 복수의 시프트 레지스터는, 상기 발광제어신호의 최소 길이를 1 수평 기간에 상기 제1발광 제어소자의 턴오프시 발생하는 지연시간과 상기 제2발광 제어소자의 턴온시 발생하는 지연시간 중 긴 시간만큼 연장한 길이로 형성하고, 상기 발광제어신호의 최대 길이는 2 수평 기간 이하로 형성하는 유기발광표시장치의 구동 장치.

청구항 9

제6항에 있어서,

최초로 구동되는 첫번째 서브픽셀에 발광제어신호를 제공하는 더미 시프트 레지스터를 더 포함하는 유기발광표시장치의 구동 장치.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시장치 및 그 구동장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광표시장치는 스스로 발광하는 유기 발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. OLED는 애노드와 캐소드 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL) 등을 포함한다. OLED의 애노드와 캐소드에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0003] 유기발광표시장치는 듀티 구동 방법(duty driving method)으로 구동될 수 있다. 이러한 듀티 구동 방법을 구현하기 위하여 각 서브픽셀들에 발광 제어 신호(이하, "EM 신호"라 함)를 인가하여야 한다. EM 신호는 각 서브픽셀들의 점등 시간을 정의하는 온 레벨(ON level)과 각 서브픽셀들의 소등 시간을 정의하는 오프 레벨(OFF level) 사이에서 스윙하는 교류 신호로 발생되며, 각 서브픽셀들의 점등 및 소등 시간을 EM 신호의 듀티비(duty ratio)라 한다. p type MOSFET(Metal Oxide Semiconductor Field Effect Transistor)의 경우, 온 레벨은 로우 로직 레벨(Low logic level)이고, 오프 레벨은 하이 로직 레벨(High logic level)이다.

[0004] 이러한 듀티 구동 방법을 구현하기 위하여, 원하는 시간에 EM 신호를 온 레벨과 오프 레벨로 스위칭할 수 있는 EM 구동부가 필요하며, EM 구동부는 스캔 신호를 순차적으로 발생하는 시프트 레지스터(Shift register)와, 시프트 레지스터의 출력을 반전시키는 인버터(Inverter)를 포함한다. 또한, 각 서브픽셀은 EM 신호에 의해 온오프되는 한 쌍의 스위치소자를 구비하며, 하나의 스위치소자는 EM 신호에 따라 OLED의 전류 공급을 단속하고, 다른 스위치소자는 기준전압의 공급을 단속한다. 이러한 한 쌍의 스위치소자는 턴온 또는 턴오프 시기가 다르기 때문에 별도의 EM 신호가 제공되어야 하며, 이에 따라, 하나의 서브픽셀에 대해 한 쌍의 EM 구동부가 구비되어야 한다. 즉, 하나의 서브픽셀에 대해 한 쌍의 시프트 레지스터와 인버터가 구비된다.

[0005] 이러한 EM 구동부는 표시패널의 베젤 영역(Bezel)에 형성될 수 있으며, 베젤 영역은 표시패널의 가장자리에 배치되는 비표시 영역이다. 이렇게 종래의 유기발광표시장치는 한 쌍의 EM 구동부가 구비되는 경우, EM 구동부의 회로 면적이 비교적 크기 때문에 표시패널의 베젤 영역이 커질 수 밖에 없다. 이에 따라, 네로우 베젤(Narrow bezel) 구현을 어렵게 한다. 또한, 회로의 레이아웃 공간이 감소하여 회로 구현을 어렵게 한다.

발명의 내용

해결하려는 과제

[0006] 본 실시예들은 상기와 같은 문제점을 해결하기 위한 것으로, 회로 구성 소자의 개수를 감소시켜 회로 면적을 감소시킴으로써, 베젤의 크기를 감소시킬 수 있는 유기발광표시장치 및 그 구동장치를 제공하고자 한다.

과제의 해결 수단

[0007] 일 실시예는, 복수의 서브픽셀을 구비하는 다수의 픽셀이 매트릭스 형태로 배치된 표시패널을 제공한다. 표시패널에 데이터전압을 공급하는 데이터 구동부를 제공한다. 데이터 전압에 동기되는 스캔신호를 공급하는 스캔 구동부를 제공한다. 복수의 서브픽셀로 제공되는 데이터전압의 듀티를 제어하는 발광제어신호를 발생시키는 듀티 구동부를 제공한다. 발광 소자와, 발광 소자로의 구동전압 제어를 제어하는 구동 소자와, 상기 듀티 구동부로부터의 발광제어신호를 제공받아 온오프되어 상기 발광 소자로 제공되는 구동전압의 듀티를 제어하는 제2발광 제어소자와, 이웃하는 서브픽셀의 듀티 구동부로부터 발광제어신호를 제공받아 온오프되는 제1발광 제어소자를 포함하는 서브픽셀회로를 제공한다.

[0008] 다른 실시예에서 발광제어신호에 따라 듀티 구동 기간 동안 온오프되는 복수의 서브픽셀들을 가지는 유기발광표시장치의 구동 장치를 제공한다. 복수의 서브픽셀로부터 제공되는 데이터전압의 듀티를 제어하는 발광제어신호를 발생시키고, 복수의 서브픽셀에 각각 대응되는 복수의 시프트 레지스터를 포함하는 듀티 구동부를 구비한다. 복수의 시프트 레지스터 각각은 이웃하는 한 쌍의 서브픽셀로 동일한 발광제어신호를 제공하여 각 서브픽셀에 상호 상이한 한 쌍의 발광제어신호가 제공되도록 제어하는 유기발광표시장치의 구동 장치를 제공한다.

발명의 효과

[0009] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 초기 구간부터 홀딩 구간까지 제1발광 트랜지스터를 턴온프 상태로 유지시킬 수 있으므로, 초기 구간에서 제1발광 트랜지스터가 턴온될 경우 발생하는 데이터전압과 기준전압 간의 쇼트를 방지할 수 있다.

[0010] 본 실시예에 의하면, 각 서브픽셀에 대해 하나의 시프트 레지스터를 갖는 EM 구동부가 마련되므로, 종래보다 회로 소자의 개수가 감소하여 EM 구동부의 크기를 감소시킬 수 있다. 따라서 EM 구동부가 배치되는 베젤 영역의 크기를 감소시킬 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 실시예에 따른 유기발광표시장치를 보여 주는 블럭도이다.

도 2는 본 발명의 실시예에 따른 한 쌍의 서브픽셀의 회로도이다.

도 3은 본 실시예에 따른 EM 신호 제공 시스템을 도시한 블럭도이다.

도 4는 EM 구동부의 동작을 도시한 블럭도이다.

도 5 내지 도 12는 본 실시예의 유기발광표시장치에서 서브픽셀 회로가 동작하는 과정을 보인 회로도 및 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

[0012] 이하, 본 발명의 실시예들은 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형상으로 구체화될 수도 있다. 그리고 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

[0013] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형상으로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장될 수 있다.

[0014] 소자(element) 또는 층이 다른 소자 또는 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로

위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 "직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않는 것을 나타낸다.

- [0015] 공간적으로 상대적인 용어인 "아래(below, beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작 시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below)" 또는 "아래(beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함 할 수 있다.
- [0016] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다.
- [0017] 도 1은 본 발명의 실시예에 따른 유기발광표시장치를 보여 주는 블록도다.
- [0018] 도 1을 참조하면, 본 발명의 실시예에 따른 유기발광표시장치는 표시패널(100), 데이터 구동부(102), 스캔 구동부(104), EM 구동부(106), 및 타이밍 콘트롤러(110)를 구비한다.
- [0019] 데이터 구동부(102)는 타이밍 콘트롤러(110)로부터 수신된 입력 영상의 데이터를 타이밍 콘트롤러(110)의 제어 하에 감마 보상 전압으로 변환하여 데이터전압(DATA)을 발생시키고, 그 데이터전압(DATA)을 데이터 라인들(12)로 출력한다. 데이터전압(DATA)은 데이터 라인들(12)을 통해 픽셀들(10)에 공급된다.
- [0020] 스캔 구동부(104)는 타이밍 콘트롤러(110)의 제어 하에 시프트 레지스터(shift register)를 이용하여 스캔신호(SCAN)를 스캔 라인들(12)에 순차적으로 공급한다. 스캔신호(SCAN)는 데이터전압(DATA)에 동기된다. 스캔 구동부(104)의 시프트 레지스터는 GIP(Gate-driver In Panel) 공정으로 픽셀 어레이(AA)와 함께 표시패널(100)의 기판 상에 직접 형성될 수 있다.
- [0021] EM 구동부(106)는 타이밍 콘트롤러(110)의 제어 하에 시프트 레지스터를 이용하여 EM 신호(EM)를 EM 라인들(16)에 순차적으로 공급하여 듀티 구동 방법을 실현하는 발광 구동부 또는 듀티 구동부이다. 도 1에는 EM 구동부(106)를 하나로 표시하였으나, EM 구동부(106)는 각 픽셀 라인에 대해 하나씩 마련될 수 있다. EM 구동부(106)의 시프트 레지스터는 GIP 공정으로 픽셀 어레이(AA)와 함께 표시패널(100)의 기판 상에 직접 형성될 수 있다. 이러한 EM 구동부(106)는 스캔 구동부(106)의 시프트 레지스터로부터 독립된 별도의 시프트 레지스터로 구현된다.
- [0022] EM 구동부(106)의 시프트 레지스터는 오프 레벨 전압의 스타트 펄스(VST)와 온 레벨 전압의 시프트 클럭을 입력받아 EM 신호(EM)를 출력하고 시프트 클럭 타이밍에 EM 신호(EM)를 시프트한다. 시프트 클럭은 위상이 순차적으로 시프트되는 클럭들(CLK1~CLK2)을 포함한다.
- [0023] EM 구동부(106)의 시프트 레지스터는 종속적으로 접속된 스테이지들을 포함한다. 스테이지들 각각은 스타트 펄스와 시프트 클럭을 입력받는다. 스타트 펄스는 매 프레임 구간마다 듀티 구동 구간인 발광 구간 내에서 1 회 이상 토글되어 EM 신호(EM)를 반전시킨다. 여기서, EM 신호를 발광제어신호 라고도 한다.
- [0024] 타이밍 콘트롤러(110)는 데이터 구동부(102), 스캔 구동부(104) 및 EM 구동부(106)의 동작 타이밍을 제어하여 그 구동부들(102, 104, 106)의 동작을 동기시킨다. 타이밍 콘트롤러(110)는 도시하지 않은 호스트 시스템으로부터 입력 영상의 디지털 비디오 데이터와, 그와 동기되는 타이밍 신호를 수신한다. 타이밍 신호는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 클럭 신호(CLK) 및 데이터 인에이블신호(DE) 등을 포함한다. 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템, 폰 시스템(Phone system) 중 어느 하나일 수 있다.
- [0025] 타이밍 콘트롤러(110)는 호스트 시스템으로부터 수신된 타이밍 신호를 바탕으로 데이터 구동부(102)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어 신호, 스캔 구동부(104)의 동작 타이밍을 제어하기 위한 스캔 타이밍 제어 신호, 그리고 EM 구동부(106)의 동작 타이밍을 제어하기 위한 EM 타이밍 제어신호를 발생한다.
- [0026] 스캔 타이밍 제어신호와 EM 타이밍 제어 신호 각각은 스타트 펄스(Start pulse), 시프트 클럭(Shift clock) 등을 포함한다. 스타트 펄스는 스캔 구동부(104)와 EM 구동부(106)의 시프트 레지스터들 각각에서 첫 번째 출력이 발생되게 하는 스타트 타이밍을 정의한다. 시프트 레지스터는 스타트 펄스가 입력될 때 구동되기 시작하여 첫 번째 클럭 타이밍에 첫 번째 출력 신호를 발생한다. 시프트 클럭은 시프트 레지스터로부터 출력되는 출력 신호

의 시프트 타이밍을 정의한다.

- [0027] 표시패널(100)은 입력 영상이 표시되는 픽셀 어레이(Pixel array, AA)와, 픽셀 어레이(AA) 밖의 베젤 영역(BZ)을 포함한다. 픽셀 어레이(AA)는 다수의 데이터 라인(12), 다수의 스캔 라인(14), 및 다수의 EM 라인(16)을 포함한다. 스캔 라인(14)과 EM 라인(16)은 데이터 라인(12)과 직교된다. 픽셀 어레이(AA)의 각 픽셀(10)은 매트릭스 형태로 배치된다.
- [0028] 한편, 본 실시예들에 따른 유기발광표시장치(Organic Light Emitting Display Device)는, 각 서브픽셀이 유기발광다이오드(OLED: Organic Light Emitting Diode)와, 이를 구동하기 위한 트랜지스터(DRT: Driving Transistor) 등의 회로 소자로 구성되어 있다. 각 서브픽셀을 구성하는 회로 소자의 종류 및 개수는, 제공 기능 및 설계 방식 등에 따라 다양하게 정해질 수 있다.
- [0029] 도 2는 본 발명의 실시예에 따른 한 쌍의 서브픽셀의 회로도이다.
- [0030] 각 픽셀(10)은 컬러 구현을 위하여 적색 서브픽셀, 녹색 서브픽셀 및 청색 서브픽셀을 포함하며, 백색 서브픽셀을 더 포함할 수 있다.
- [0031] 도 2에는 이웃하는 한 쌍의 서브픽셀인 제1서브픽셀(PXn)과 제2서브픽셀(PXn-1)이 도시되어 있다.
- [0032] 제1서브픽셀(PXn)과 제2서브픽셀(PXn-1)에는 고전위 구동 전압(VDD)을 각 픽셀(10)에 공급하는 VDD 라인(DVLn, DVLn-1)과, 기준 전압(Vref, 초기화 전압)을 각 픽셀(10)에 공급하는 기준전압 라인(RVLn, RVLn-1)과, 데이터전압(DATA)을 각 픽셀(10)에 공급하는 데이터라인(DLn, DLn-1)과, 기저 전압(VSS)을 공급하는 VSS 전극이 연결되어 있다.
- [0033] 또한, 제1서브픽셀(PXn)과 제2서브픽셀(PXn-1)에는 각각 스캔 구동부(104)로부터의 스캔 라인(14)과 EM 구동부(106)으로부터의 EM 라인(16)이 연결되어 스캔신호(Scann, Scann-1)와 EM 신호(EMn, EMn-1)를 제공받을 수 있다.
- [0034] 이러한 제1서브픽셀(PXn)은 유기발광다이오드(OLEDn), 구동 트랜지스터(DRTn), 제1 내지 제3스위칭 트랜지스터(SWTn1, SWTn2, SWTn3), 제1 및 제2발광 트랜지스터(EMTn1, EMTn2), 스토리지 캐패시터(Csgtn)를 포함할 수 있다.
- [0035] 제2서브픽셀(PXn-1)도 제1서브픽셀(PXn)과 마찬가지로, 유기발광다이오드(OLEDn-1), 구동 트랜지스터(DRTn-1), 제1 내지 제3스위칭 트랜지스터(SWTn-11, SWTn-12, SWTn-13), 제1 및 제2발광 트랜지스터(EMTn-11, EMTn-12), 스토리지 캐패시터(Csgtn-1)를 포함할 수 있다.
- [0036] 여기서, 각 트랜지스터들은 도 2에서 p 타입 MOSFET로 예시되었으나 이에 한정되지 않으며, n 타입 MOSFET로 구현될 수도 있다. 이 경우, 스캔 신호(SCAN)와 발광 제어 신호(이하 “EM 신호”라 함)(EM)의 위상이 반전된다. 또한, 각 트랜지스터들은 비정질 실리콘(a-Si) TFT, 폴리 실리콘 TFT, 산화물 반도체 TFT 중 어느 하나 또는 그 조합으로 구현될 수 있다.
- [0037] 제1서브픽셀(PXn)과 제2서브픽셀(PXn-1)의 구조는 동일하므로, 이하에서는 제1서브픽셀(PXn)을 기준으로 그 구조와 작동을 설명하기로 한다.
- [0038] 유기발광다이오드(OLEDn)의 애노드는 제2발광 트랜지스터(EMTn2)를 통해 구동 트랜지스터(DRTn)에 연결된다. 유기발광다이오드(OLEDn)의 캐소드는 VSS 전극에 연결되어 기저 전압(VSS)을 공급받는다. 기저 전압은 부극성의 저전위 직류 전압일 수 있다.
- [0039] 구동 트랜지스터(DRTn)는 게이트-소스 간 전압에 따라 유기발광다이오드(OLEDn)에 흐르는 전류를 조절하는 구동 소자이다. 구동 트랜지스터(DRTn)는 유기발광다이오드(OLEDn)와 구동전압(EVDD)을 공급하는 구동전압 라인(DVL) 사이에 연결된다.
- [0040] 구동 트랜지스터(DRTn)는 제1스위칭 트랜지스터(SWTn1)를 통해 데이터전압(DATA)이 공급되는 게이트, 구동전압 라인에 연결되어 고전위 구동 전압(VDD)을 공급받는 소스, 및 제2발광 트랜지스터(EMTn2)에 연결되는 드레인을 포함한다. 여기서, 소스는 제1노드(N1), 게이트는 제2노드(N2), 드레인은 제3노드(N3)라 한다.
- [0041] 스토리지 커패시터(Cst)는 구동 트랜지스터(DRTn)의 게이트와 데이터라인(DLn) 사이에 연결된다.
- [0042] 제1 내지 제3스위칭 트랜지스터(SWTn1, SWTn2, SWTn3)는 스캔라인(14)으로부터의 스캔신호(SCAN)에 응답하여 턴온된다. 여기서, 제1스위칭 트랜지스터(SWTn1)는 픽셀회로의 구동시 초기(Initial) 구간과 샘플링(Sampling) 구

간에서는 데이터전압(DATA)을 구동 트랜지스터(DRTn)의 게이트에 공급하고, 발광 구간동안에는 오프 상태를 유지하는 스위치 소자이다. 제1스위칭 트랜지스터(SWTn1)는 스캔라인(14)에 연결된 게이트, 데이터라인(12)에 연결된 소스, 및 구동 트랜지스터(DRTn)의 게이트에 연결된 드레인을 포함한다. 스캔신호(SCAN)는 대략 1 수평 기간 동안 스캔라인(14)을 통해 픽셀들에 공급된다. 여기서, 1 수평 기간은 각 서브픽셀에 제공되는 구동 신호간의 간격이 될 수 있다.

[0043] 제2스위칭 트랜지스터(SWTn2)는 구동 트랜지스터(DRTn)의 제2노드와 제3노드 사이에 연결되며, 제3스위칭 트랜지스터(SWTn3)는 기준전압라인과 구동전압라인 사이에 연결된다. 제2스위칭 트랜지스터(SWTn2)와 제3스위칭 트랜지스터(SWTn3)는 제1스위칭 트랜지스터(SWTn1)와 마찬가지로 초기 구간과 샘플링 구간에서는 턴온되고, 발광 구간에서는 턴오프된다.

[0044] 제1발광 트랜지스터(EMTn1)는 기준전압라인(RVL)에 설치되며, EM 라인(16)으로부터의 EM 신호(EM)에 응답하여 스위칭되는 제1발광 제어소자이다. 제1발광 트랜지스터(EMTn1)는 이웃하는 이전 서브픽셀의 EM 라인(16)으로부터 EM 신호를 제공받는다. 즉, N번째 서브픽셀은 N-1번째 서브픽셀에 연결된 EM 라인(16)으로부터 EM 신호를 제공받는다. 이러한 제1발광 트랜지스터(EMTn1)는, 초기 구간, 샘플링 구간, 홀딩 구간동안에는 턴오프되었다가 발광 구간동안 턴온되어 기준전압(Vref)을 픽셀회로로 제공한다. 이에 따라, 초기 구간에서 데이터전압(DATA)과 기준전압(Vref)이 쇼트되는 것을 방지할 수 있다.

[0045] 제2발광 트랜지스터(EMTn2)는 EM 라인(16)으로부터의 EM 신호(EM)에 응답하여 유기발광다이오드(OLEDn)에 흐르는 전류를 스위칭하는 스위치 소자이다. 제2발광 트랜지스터(EMTn2)는 샘플링 구간과 홀딩 구간 동안에는 오프 상태를 유지하고, 발광 구간동안에는 EM 신호(EM)에 응답하여 턴온 또는 턴오프되어 유기발광다이오드(OLEDn)의 전류를 스위칭한다. EM 신호(EM)의 듀티비에 따라 유기발광다이오드(OLEDn)의 점등 시간과 소등 시간이 조절될 수 있다. 제2발광 트랜지스터(EMTn2)는 EM 라인에 연결된 게이트, 구동 트랜지스터(DRTn)에 연결된 소스, 및 유기발광다이오드(OLEDn)의 애노드에 연결된 드레인을 포함한다. EM 신호(EM)는 샘플링 구간 동안 오프 레벨로 발생되어 유기발광다이오드(OLEDn)의 전류를 차단한다. 이러한 제2발광 트랜지스터(EMTn2)는 제1발광 트랜지스터(EMTn1)와 달리 해당 서브픽셀에 연결된 EM 라인(16)으로부터 EM 신호를 제공받는다. 예를 들어, 첫번째 서브픽셀의 제2발광 트랜지스터는 첫번째 EM 라인을 통해 EM 신호를 제공받고, N번째 서브픽셀의 제2발광 트랜지스터는 N번째 EM 라인으로부터 EM 신호를 제공받는다.

[0046] 이에 따라, 제1서브픽셀(PXn)의 제2발광 트랜지스터(EMTn2)와 제2서브픽셀(PXn-1)의 제2발광 트랜지스터(EMTn2)는 각각 제1서브픽셀(PXn)과 제2서브픽셀(PXn-1)에 연결된 EM 라인(16)으로부터 EM 신호를 제공받기 때문에, 제1서브픽셀(PXn)의 제2발광 트랜지스터(EMTn2)와 제2서브픽셀(PXn-1)의 제2발광 트랜지스터(EMTn2)에는 상호 상이한 EM 신호가 입력된다.

[0047] 또한, 제1서브픽셀(PXn)의 제1발광 트랜지스터(EMTn1)와 제2서브픽셀(PXn-1)의 제1발광 트랜지스터(EMTn1)는 각각 전단의 서브픽셀에 연결된 EM 라인(16)으로부터 EM 신호를 제공받기 때문에, 제1서브픽셀(PXn)의 제1발광 트랜지스터(EMTn1)와 제2서브픽셀(PXn-1)의 제1발광 트랜지스터(EMTn1)도 상호 상이한 EM 신호가 입력된다.

[0048] 다만, 제1서브픽셀(PXn)의 제1발광 트랜지스터(EMTn1)는, 전단인 제2서브픽셀(PXn-1)로부터 EM 신호를 제공받기 때문에, 제2서브픽셀(PXn-1)의 제2발광 트랜지스터(EMTn2)와 동일한 EM 신호를 제공받게 된다.

[0049] 즉, 각 서브픽셀의 제2발광 트랜지스터(EMTn2)는 각 서브픽셀에 연결된 EM 구동부(106)로부터 발생된 EM 신호를 제공받고, 각 서브픽셀의 제1발광 트랜지스터(EMTn1)는 전단의 서브픽셀에 연결된 EM 구동부(106)에서 발생된 EM 신호를 제공받는다. 이에 대해 도 3을 참조하여 상세히 설명하면 다음과 같다.

[0050] 도 3은 본 실시예에 따른 EM 신호 제공 시스템을 도시한 블록도이다.

[0051] 도 3에 도시된 바와 같이, 각 서브픽셀에는 대응되는 EM 구동부(ED1, ED2.. EDn)가 마련되며, 각 EM 구동부(ED1, ED2.. EDn)에는 하나의 시프트 레지스터(S/R1, S/R2.. S/Rn)가 마련되어 있다. 이렇게 각 EM 구동부(ED1, ED2.. EDn)에 대해 하나의 시프트 레지스터가 마련됨에 따라, 각 EM 구동부(ED1, ED2.. EDn)에서는 하나의 EM 신호를 생성하여 EM 라인을 통해 출력하게 된다. 그러나 각 EM 구동부(ED1, ED2.. EDn)에서 출력된 하나의 EM 신호는 대응되는 서브픽셀로 제공됨과 동시에, 이웃하는 후단의 서브픽셀로 제공된다. 이에 따라, 각 서브픽셀은 한 쌍의 EM 신호를 제공받게 된다. 즉, 한 쌍의 EM 신호 중 하나는 각 서브픽셀에 직접 연결된 EM 구동부(ED1, ED2.. EDn)에서 생성된 EM 신호이고, 다른 하나는 이웃하는 서브픽셀의 EM 구동부(ED1, ED2.. EDn)에서 생성된 EM 신호는 제2발광 트랜지스터(EMTn2)로 제공되고, 이웃하는 서브픽셀의 EM 구동부(ED1, ED2.. EDn)에서 생성된 EM 신호는 제1발광 트랜지스터(EMTn1)로 제공된다.

랜지스터(EMTn1)로 제공된다.

- [0052] 도 3을 참조하면, 서브픽셀 2(PX2)는 서브픽셀 2(PX2)에 연결된 EM 구동부 2(ED2)로부터 EM 신호를 제공받고, 이와 함께 서브픽셀 1(PX1)에 연결된 EM 구동부 1(ED1)의 시프트 레지스터(S/R1)에서 생성된 EM 신호를 제공받는다. 여기서, EM 구동부 2(ED2)로부터의 EM 신호는 서브픽셀 2(PX2)의 제2발광 트랜지스터(EMTn2)로 제공되고, EM 구동부 1(ED1)로부터의 EM 신호는 서브픽셀 2(PX2)의 제1발광 트랜지스터(EMTn1)로 제공된다.
- [0053] 마찬가지로, 서브픽셀 N(PXn)의 제1발광 트랜지스터(EMTn1)는 서브픽셀 N-1(PXn-1)에 연결된 EM 구동부 N-1(EDn-1)로부터 EM 신호를 제공받으며, 제2발광 트랜지스터(EMTn2)는 EM 구동부 N(EDn)으로부터 EM 신호를 제공받는다.
- [0054] 한편, 서브픽셀 1(PX1)의 제2발광 트랜지스터(EMTn2)는 EM 구동부 1(ED1)로부터 EM 신호를 제공받는다. 그러나 서브픽셀 1(PX1)은 전단의 서브픽셀이 존재하지 아니하므로, EM 신호를 발생시키는 더미 EM 구동부(ED0)를 별도로 구성함으로써, 더미 EM 구동부(ED0)로부터 발생된 EM 신호는 서브픽셀 1(PX1)의 제1발광 트랜지스터(EMTn1)에 제공된다.
- [0055] 도 4는 EM 구동부를 간략히 보여 주는 블록도다.
- [0056] 각 EM 구동부(106)는 시프트 레지스터를 포함한다. 시프트 레지스터는 종속적으로 접속된 스테이지들(ST1~STn)을 포함한다. 이 시프트 레지스터는 스타트 펄스(VST)와 시프트 클럭(CLK1~CLK4)을 입력 받아 EM 신호(EM)를 출력하고, 그 EM 신호(EM)를 시프트 클럭(CLK)의 타이밍에 맞추어 시프트한다. 도 4에서 EM(1) Out ~ EM(n) Out은 시프트되는 EM 신호를 나타낸다.
- [0057] 본 실시예에서는 각 EM 구동부(106)가 하나의 EM 신호만을 출력하기 때문에 각 EM 구동부(106)는 하나의 시프트 레지스터만을 구비하면 된다. 즉, 종래에는 각 EM 구동부(106)에서 한 쌍의 EM 신호를 출력하기 때문에 한 쌍의 시프트 레지스터가 구비되어야 했으나, 본 실시예에서는 각 EM 구동부(106)에서 하나의 EM 신호만을 출력하고, 다른 하나의 EM 신호는 전단 서브픽셀의 EM 구동부(106)로부터 제공받기 때문에 하나의 시프트 레지스터만으로 EM 구동부(106)의 구성이 가능하다. 이에 따라, 회로 구조를 보다 간단하게 구성할 수 있으므로, 회로구성에 소요되는 면적이 줄어들어 베젤 면적을 감소시킬 수 있다.
- [0058] 도 5 내지 도 12는 유기발광표시장치에서 서브픽셀 회로가 동작하는 과정을 보인 회로도 및 타이밍도이다.
- [0059] 유기발광표시장치의 1 프레임 구간은 초기 구간, 샘플링 구간, 홀딩 구간, 발광 구간으로 나뉘어진다. 초기 구간, 샘플링 구간에는 공지된 내부 보상 방법으로 유기발광소자(OLEDn)의 전류 편차를 보상하기 위하여 구동 트랜지스터(DRTn)의 문턱전압(Vth)을 샘플링하고, 그 문턱전압(Vth)만큼 데이터전압(DATA)을 보상할 수 있다. 발광 구간에서는 EM 신호(EM)에 따라 픽셀들이 턴온 및 턴오프를 반복하게 된다. 이때, 초기 구간, 샘플링 구간, 홀딩 구간은 대략 1 수평 기간 내지 2 수평 기간에 불과하므로 1 프레임 구간의 대부분은 발광 구간이 된다.
- [0060] 도 5 및 도 6에 도시된 바와 같이, MUX 1과 MUX 2로부터의 클럭신호들에 의해 스캔신호가 입력되면 초기 구간이 시작된다. 초기 구간에서는, 제1 내지 제3스위칭 트랜지스터(SWTn1, SWTn2, SWTn3)가 턴온되고, 제1스위칭 트랜지스터(SWTn1)로부터의 신호에 의해 구동 트랜지스터(DRTn)가 턴온된다. 그리고 EM 구동부 N으로부터의 EM 신호에 의해 제2발광 트랜지스터(EMTn2)가 턴온된다. 이때, 전단의 EM 구동부 N-1로부터의 EM 신호가 제1발광 트랜지스터(EMTn1)에 인가되기 때문에 제1발광 트랜지스터(EMTn1)는 턴오프 상태를 유지하게 된다. 따라서, 데이터 라인(DLn)이 제1발광 트랜지스터(EMTn1)에 의해 단절되기 때문에, 초기 구간에서 데이터전압(DATA)과 기준전압(Vref)이 통전되어 쇼트되는 것을 방지할 수 있다.
- [0061] 한편, 본 실시예의 EM 신호는 1 수평 기간보다 소정 시간 긴 구간동안 발생된다. 본 실시예에서는 제1발광 트랜지스터(EMTn1)에 제공되는 EM 신호를 전단의 EM 구동부 N-1로부터 제공받는다. 때문에, EM 신호를 1 수평 기간으로 구성할 경우, 제1발광 트랜지스터(EMTn1)가 턴온되고 제2발광 트랜지스터(EMTn2)가 턴오프되는 순간, 지연 시간에 의해 제1발광 트랜지스터(EMTn1)와 제2발광 트랜지스터(EMTn2)가 모두 턴온되는 구간이 발생할 수 있으며, 이 경우, 데이터전압(DATA)과 기준전압(Vref)이 통전되어 쇼트될 수 있다. 이를 방지하기 위해, 본 실시예의 EM 신호는 1수평 기간에 적어도 제1발광 트랜지스터(EMTn1)가 턴온되고 제2발광 트랜지스터(EMTn2)가 턴오프되는 순간 발생하는 지연 시간만큼을 더한 길이로 형성된다.
- [0062] 또한, EM 신호는 그 다음 서브픽셀의 EM 신호와 중첩되는 것을 방지하기 위해, 최대 길이가 2 수평 기간 이하로 형성된다. 서브픽셀 1의 EM 신호가 서브픽셀 2의 제1발광 트랜지스터(EMTn1)에 제공됨에 따라, EM 신호가 2 수평 기간보다 길어지면, 서브픽셀 3의 EM 신호와 중첩되게 된다. 이에 따라, EM 신호는 최소 길이가 1 수평 기간

에 지연시간을 더한 길이가 되어야 하고, 최대 길이는 2 수평 기간 이하이어야 한다.

[0063] 도 7 및 도 8에 도시된 바와 같이, 전단의 EM 구동부 N-1로부터 EM 신호가 제공되어 제1발광 트랜지스터(EMTn1)가 턴오프된 상태에서 EM 구동부로부터의 EM 신호에 의해 제2발광 트랜지스터(EMTn2)가 턴오프되면, 샘플링 구간이 시작된다.

[0064] 샘플링 구간에서는 제1 내지 제3스위칭 트랜지스터(SWTn1, SWTn2, SWTn3)가 턴온 상태를 유지하고, 구동 트랜지스터(DRTn)가 턴온 상태를 유지하기 때문에 A 노드(An)에는 데이터전압(DATA)이 감지되고, 구동 트랜지스터(DRTn)의 게이트에는 구동전압(VDD)과 구동 트랜지스터(DRTn)의 문턱전압(Vth) 간의 차이만큼 전압이 걸리게 된다. 이때 구동 트랜지스터(DRTn)의 게이트와 소스 간의 전압(Vgs)이 문턱전압(Vth)과 동일해질 때까지 전류가 흐르게 된다. 즉, 구동 트랜지스터(DRTn)의 게이트 전압이 구동전압(VDD)과 문턱전압(Vth)의 합이 될 때까지 전류가 흐르게 된다.

[0065] 도 9 및 도 10에 도시된 바와 같이, 스캔신호가 온되고 EM 구동부로부터의 EM 신호에 의해 제2발광 트랜지스터(EMTn2)가 턴온되기 전까지의 구간을 홀딩 구간이라고 하며, 홀딩 구간에서는 모든 트랜지스터들이 턴오프되어 서브픽셀 회로에 전류가 흐르지 아니한다.

[0066] 도 10에 도시된 바와 같이, EM 신호가 2 수평 기간동안 발생하는 경우에는 홀딩 구간이 길어지기 된다.

[0067] 도 11 및 도 12에 도시된 바와 같이, EM 구동부 N으로부터의 EM 신호가 오프 레벨이 되면 발광 구간이 시작된다. 이때, EM 구동부 N-1로부터의 EM 신호는 이미 오프 레벨이 된 상태이므로, 발광 구간에서는 제1 및 제2발광 트랜지스터(EMTn1, EMTn2)가 모두 턴온된다. 이때 제1발광 트랜지스터(EMTn1)가 턴온된 상태이므로, 기준전압(Vref)이 제1발광 트랜지스터(EMTn1)를 통해 구동 트랜지스터(DRTn)의 게이트로 인가되고, 이에 따라, 구동 트랜지스터(DRTn)는 이미 턴온이 된 상태가 된다. 이렇게 구동 트랜지스터(DRTn)가 이미 턴온된 상태에서 제2발광 트랜지스터(EMTn2)가 턴온되므로, 구동전압이 유기발광다이오드(OLEDn)로 제공되어 유기발광다이오드(OLEDn)가 발광하게 된다. 이때, 구동 트랜지스터(DRTn)의 게이트에 걸리는 전압은 (구동전압(VDD) - 문턱전압(Vth) + (기준전압(Vref) - 데이터전압(DATA)))이 된다.

[0068] 이러한 구성에 따른 유기발광표시장치에서는, EM 구동부의 시프트 레지스터를 각 서브픽셀에 대해 하나만 구비하여 EM 신호를 발생시켜 각 서브픽셀의 제2발광 트랜지스터(EMTn2)로 제공한다. 그리고 이웃하는 서브픽셀의 EM 구동부로부터 발생된 EM 신호를 제공받아 제1발광 트랜지스터(EMTn1)로 제공한다. 이에 따라, 초기 구간부터 홀딩 구간까지 제1발광 트랜지스터(EMTn1)를 턴온된 상태로 유지시킬 수 있으므로, 초기 구간에서 제1발광 트랜지스터(EMTn1)가 턴온될 경우 발생하는 데이터전압과 기준전압 간의 쇼트를 방지할 수 있다.

[0069] 한편, 이렇게 각 서브픽셀에 대해 하나의 시프트 레지스터를 갖는 EM 구동부가 마련되므로, 종래보다 회로 소자의 개수가 감소하여 EM 구동부의 크기를 감소시킬 수 있다. 이러한 EM 구동부는 유기발광표시장치의 베젤 영역에 배치되므로, EM 구동부의 크기가 작아짐에 따라 베젤 영역의 크기를 감소시킬 수 있다.

[0070] 상술한 실시예에 설명된 특징, 구조, 효과 등은 본 발명의 적어도 하나의 실시예에 포함되며, 반드시 하나의 실시예에만 한정되는 것은 아니다. 나아가, 각 실시예에서 예시된 특징, 구조, 효과 등은 실시예들이 속하는 분야의 통상의 지식을 가지는 자에 의하여 다른 실시예들에 대해서도 조합 또는 변형되어 실시 가능하다. 따라서 이러한 조합과 변형에 관계된 내용들은 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

[0071] 또한, 이상에서 실시예들을 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예들에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부한 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

[0072] 100 : 표시패널 102 : 데이터 구동부

104 : 스캔 구동부 106 : EM 구동부

110 : 타이밍 컨트롤러 OLEDn : 유기발광다이오드

DRTn : 구동 트랜지스터 SWTn1 : 제1스위칭 트랜지스터

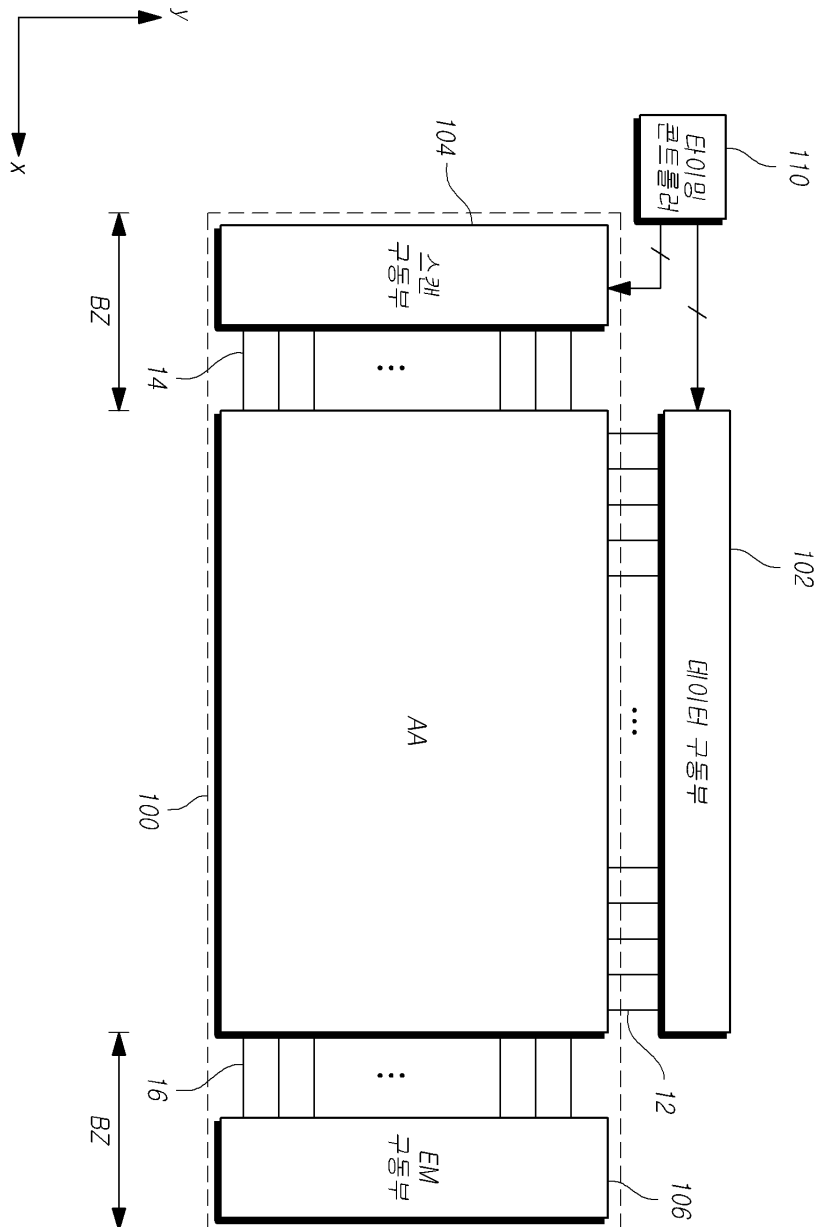
SWTn2 : 제2스위칭 트랜지스터 SWTn3 : 제3스위칭 트랜지스터

EMTn1 : 제1발광 트랜지스터 EMTn2 : 제2발광 트랜지스터

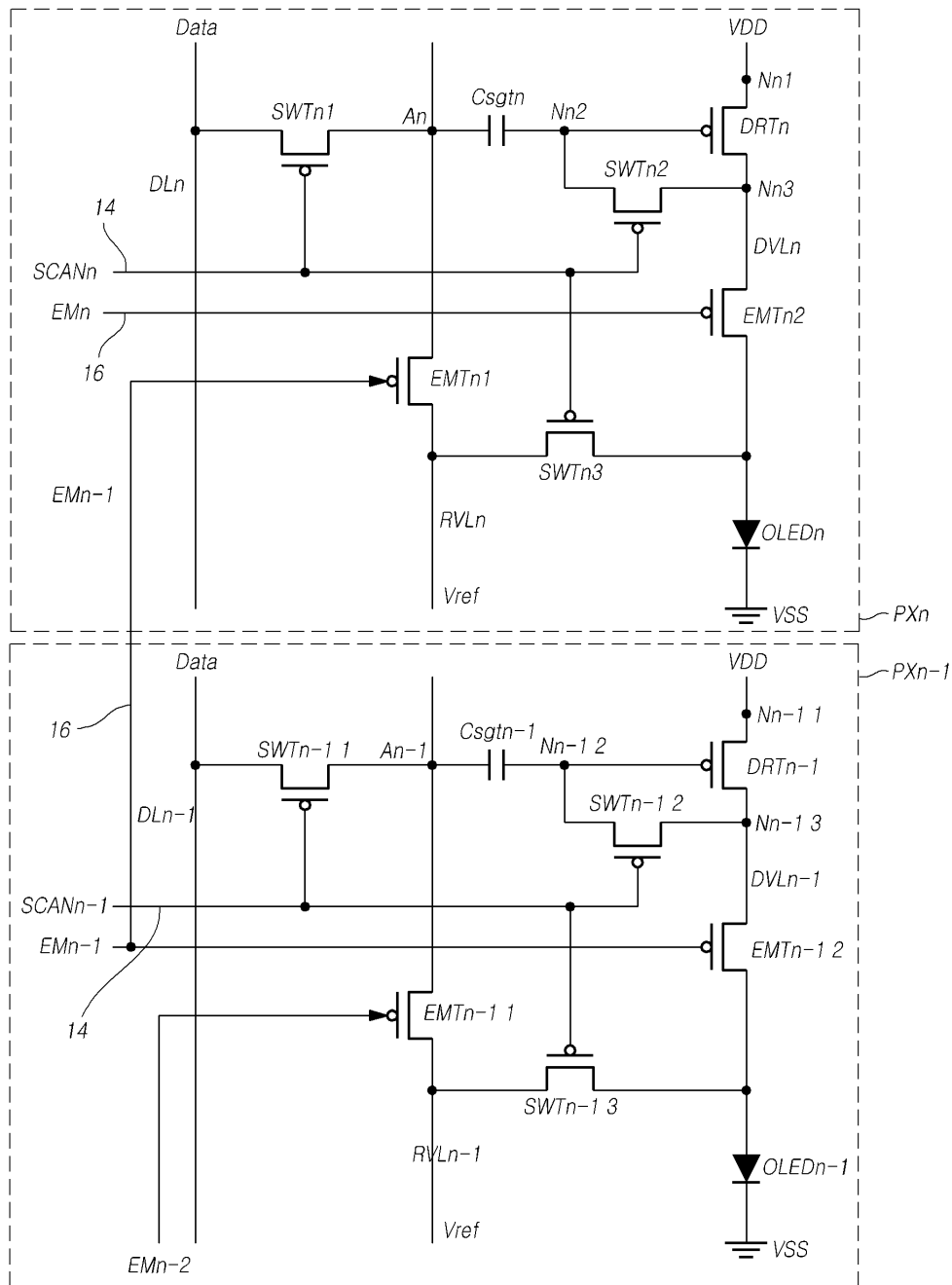
Csgtn : 스토리지 캐패시터

도면

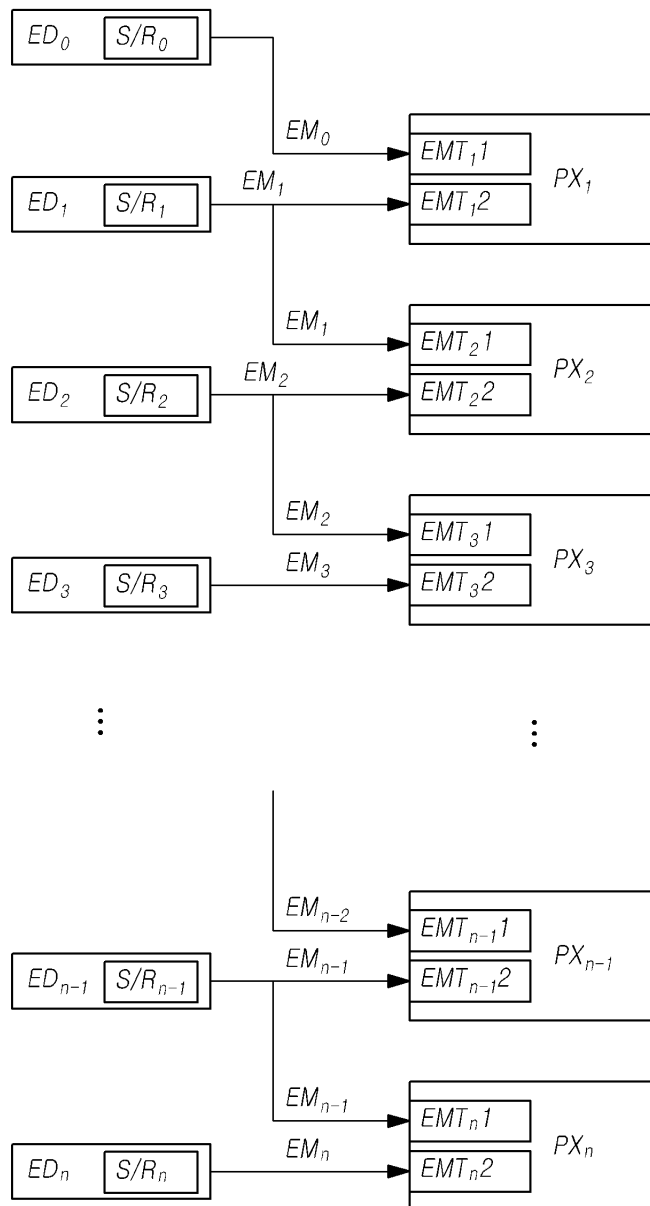
도면1



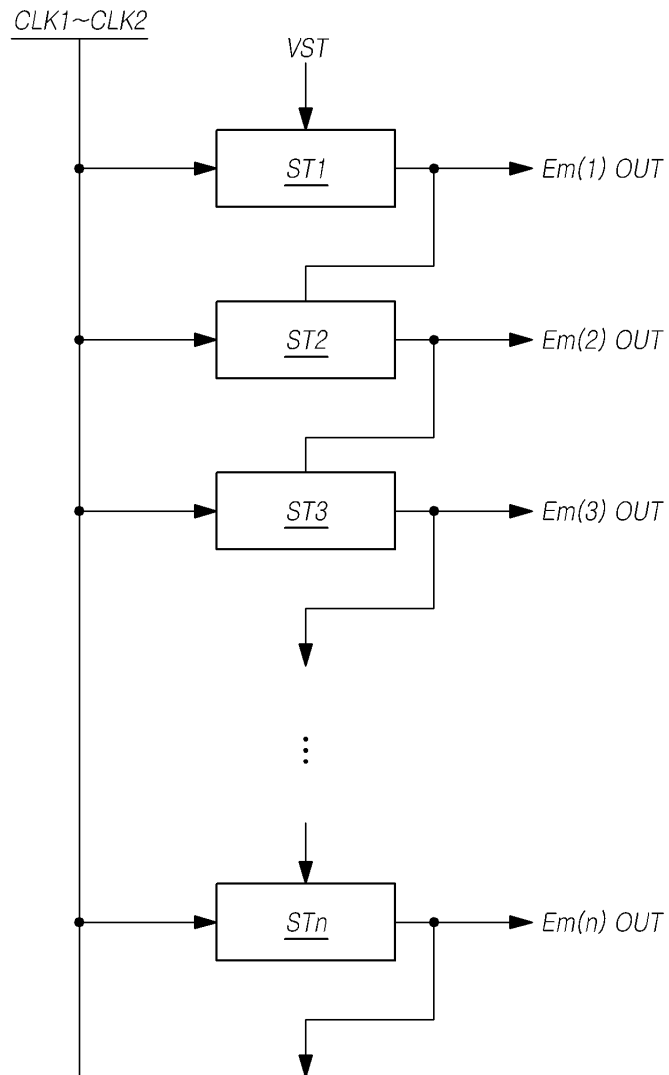
도면2



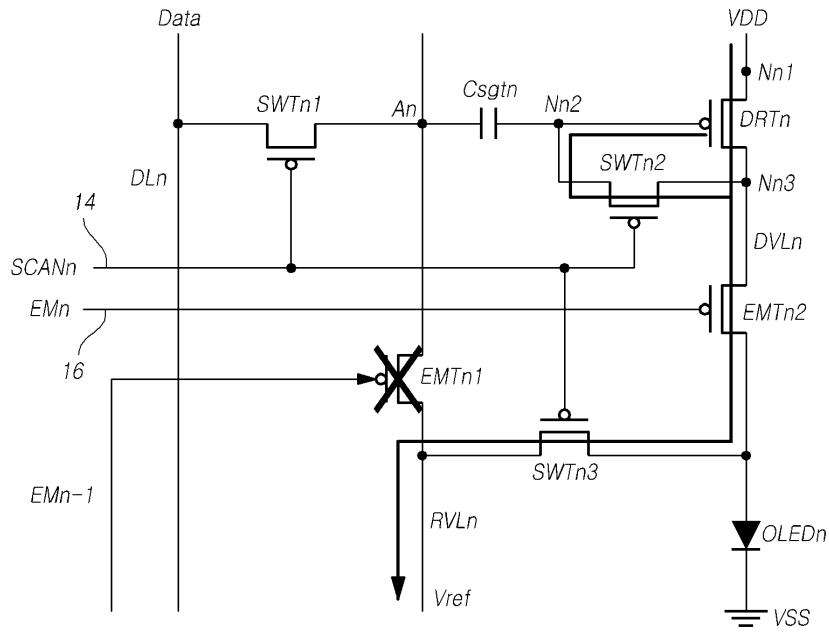
도면3



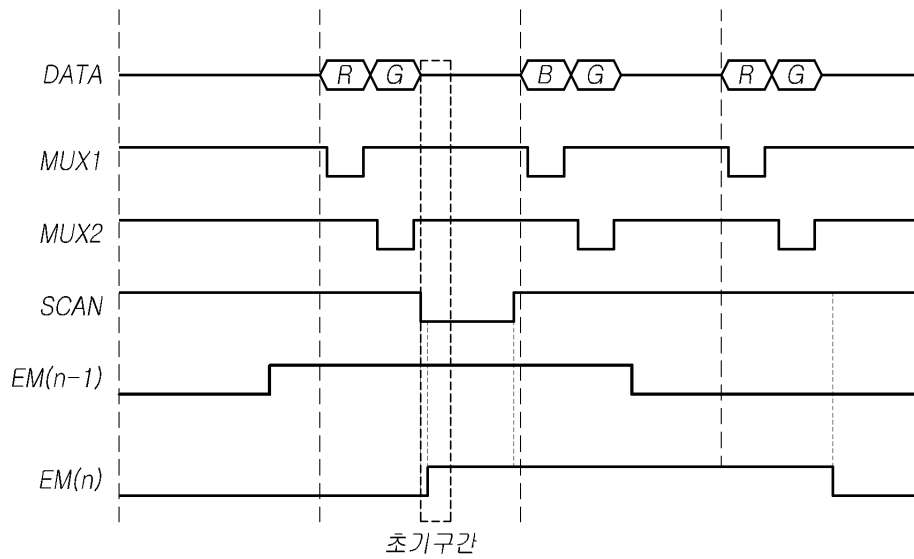
도면4



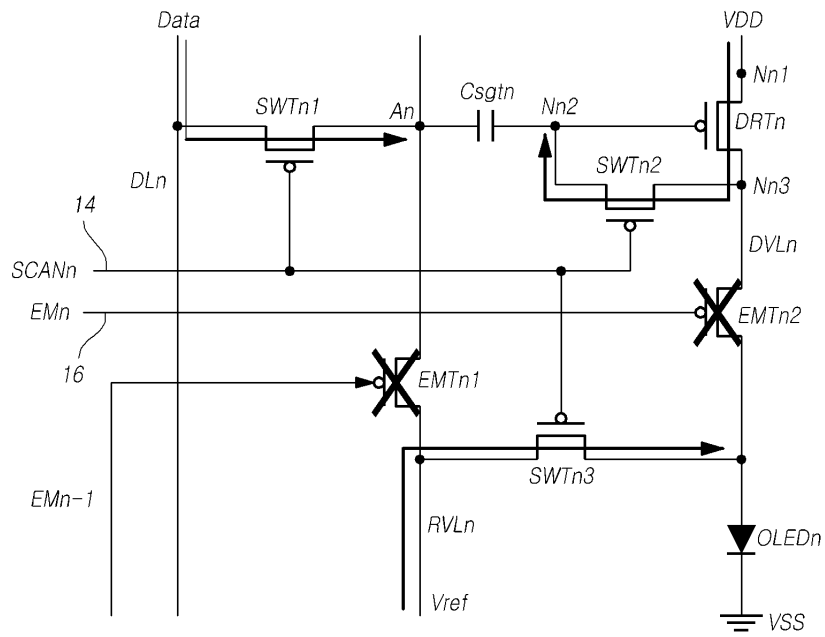
도면5



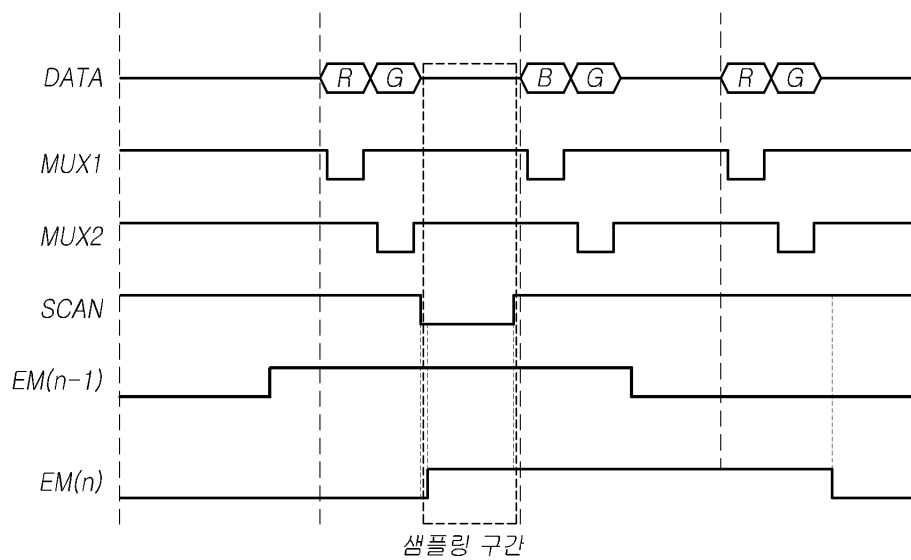
도면6



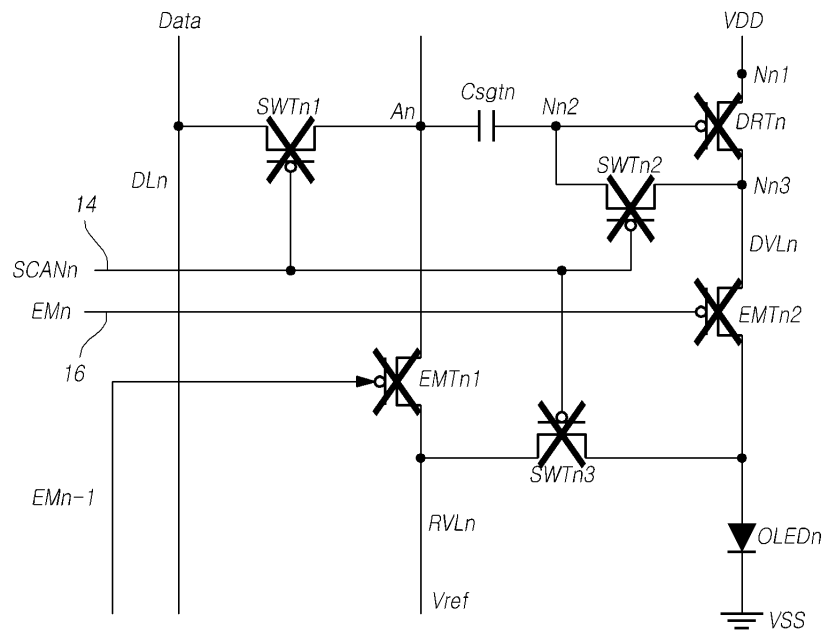
도면7



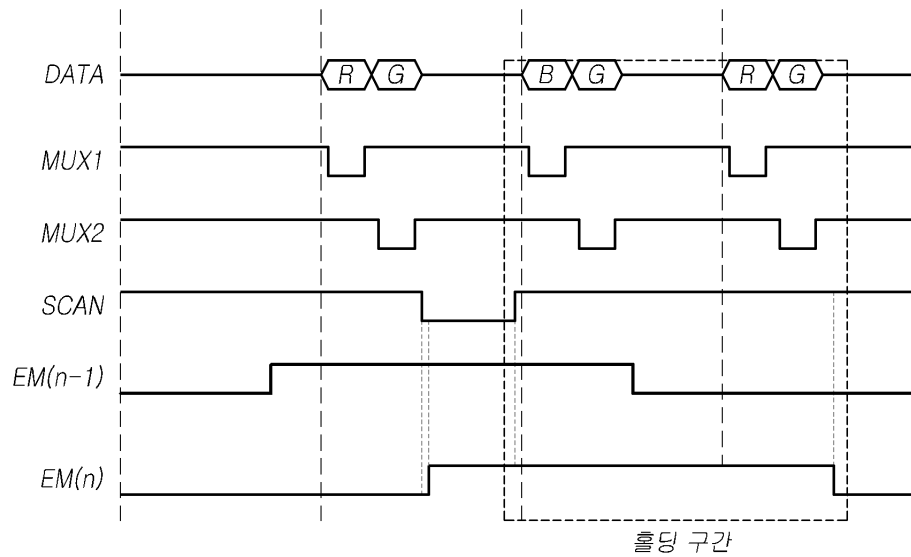
도면8



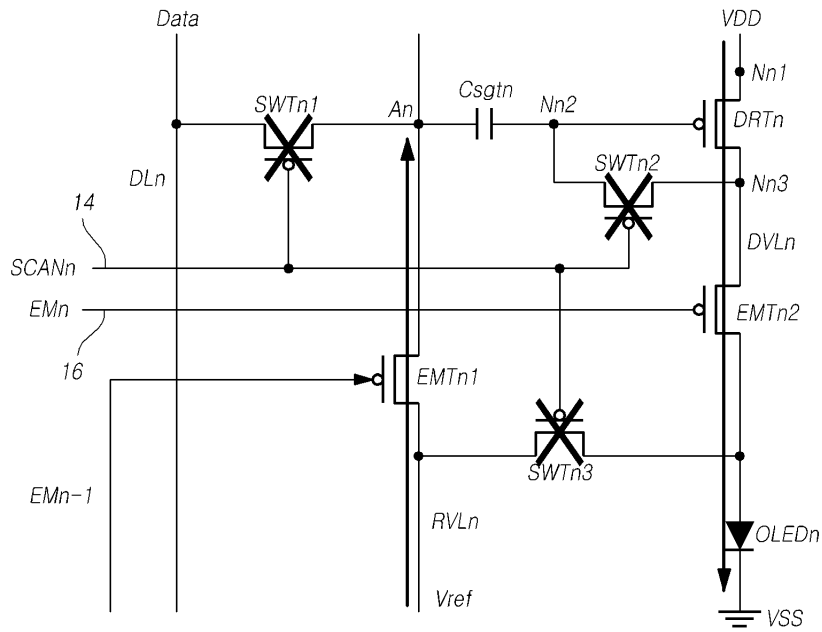
도면9



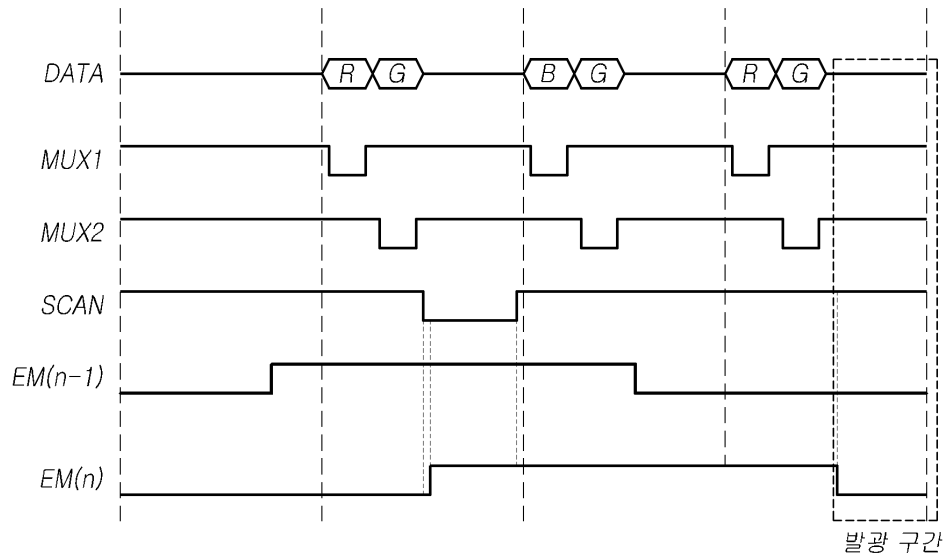
도면10



도면11



도면12



专利名称(译)	OLED显示装置及其驱动装置		
公开(公告)号	KR1020180045902A	公开(公告)日	2018-05-08
申请号	KR1020160138972	申请日	2016-10-25
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JUNG DAE SUNG 정대성		
发明人	정대성		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2310/0286 G09G2230/00 G09G3/3225 G09G3/3266 G09G2300/0819 G09G2300/0861 G09G2320/0238 G09G2330/04 G09G3/3258 G09G3/3275 G09G2300/0439 H01L27/3213 H01L27/3244		
外部链接	Espacenet		

摘要(译)

[0001]本发明涉及一种有机发光显示器及其驱动装置，更具体地涉及一种显示面板，其中具有多个子像素的多个像素以矩阵形式排列，数据提供驱动电压到占空比驱动，发光元件和用于产生发光控制信号，用于控制提供到扫描驱动器，用于将扫描信号提供到在同步于驱动单元，数据电压的多个子像素的数据电压的占空比的发光元件第二发光控制元件，用于接收来自占空驱动单元的发光控制信号以接通和断开并控制提供给发光元件的驱动电压的占空比，以及包括第一发光控制元件的子像素电路，该第一发光控制元件通过接收控制信号而导通和截止。因此，不仅可以在初始部分中防止数据电压和参考电压之间的短路，而且可以随着占空驱动部分的尺寸减小而减小边框区域的尺寸。

