



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0062270  
(43) 공개일자 2017년06월07일

(51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01)  
(52) CPC특허분류  
*H01L 27/3272* (2013.01)  
*H01L 27/3258* (2013.01)  
(21) 출원번호 10-2015-0167881  
(22) 출원일자 2015년11월27일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
김장대  
경상북도 구미시 화신로 166-8(송정동, 대웅솔랜드) 103동 1405호  
(74) 대리인  
특허법인인벤투스

전체 청구항 수 : 총 14 항

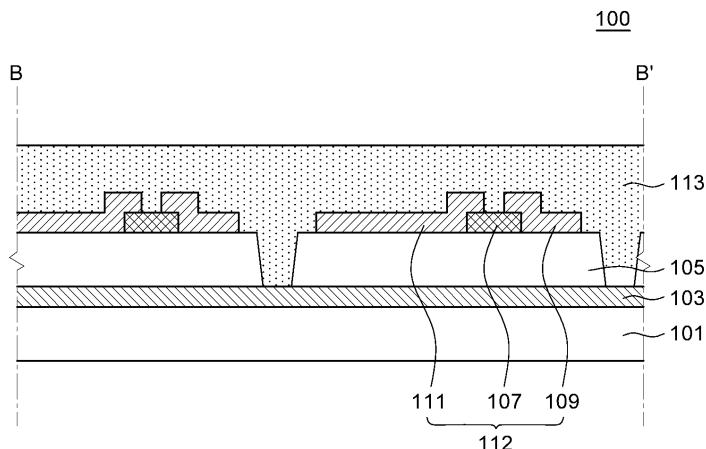
(54) 발명의 명칭 유기 발광 표시 장치

### (57) 요 약

본 발명은 절연층의 개구 영역에 차단층을 구비하여 기생 캐패시턴스의 발생을 최소화하여, 커플링 현상을 최소화하고, 휘도 저하를 방지하는 유기 발광 표시 장치를 제공하는 것이다.

본 발명의 실시예에 따른 유기 발광 표시 장치는 기판 상의 게이트 라인; 게이트 라인 상에 있으며, 개구 영역을 구비하여 게이트 라인의 일 부분을 노출하는 절연층; 절연층 상의 복수 개의 트랜지스터; 및 복수 개의 트랜지스터 상에 있으며, 일 부분은 절연층의 개구 영역에 있고, 게이트 라인과 복수 개의 트랜지스터 간의 기생 캐패시턴스 발생 또는 복수 개의 트랜지스터 간의 기생 캐패시턴스 발생을 최소화하는 차단층을 포함하고, 절연층의 개구 영역은 복수 개의 트랜지스터 사이에 있다.

대 표 도 - 도4



(52) CPC특허분류

*H01L 27/3262* (2013.01)

*H01L 27/3265* (2013.01)

*H01L 2227/32* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

기판 상의 게이트 라인;

상기 게이트 라인 상에 있으며, 개구 영역을 구비하여 상기 게이트 라인의 일 부분을 노출하는 절연층;

상기 절연층 상의 복수 개의 트랜지스터; 및

상기 복수 개의 트랜지스터 상에 있으며, 일 부분은 상기 절연층의 개구 영역에 있고, 상기 게이트 라인과 상기 복수 개의 트랜지스터 간의 기생 캐패시턴스 발생 또는 상기 복수 개의 트랜지스터 간의 기생 캐패시턴스 발생을 최소화하는 차단층을 포함하고,

상기 절연층의 개구 영역은 상기 복수 개의 트랜지스터 사이에 있는, 유기 발광 표시 장치.

#### 청구항 2

제1 항에 있어서

상기 복수 개의 트랜지스터는 액티브층, 소스 전극 및 드레인 전극을 구비하고,

상기 절연층의 개구 영역은, 상기 복수 개의 트랜지스터의 드레인 전극과 인접한 또 다른 트랜지스터의 소스 전극과 상기 복수 개의 트랜지스터의 드레인 전극 사이에 있는, 유기 발광 표시 장치.

#### 청구항 3

제2 항에 있어서,

상기 절연층의 개구 영역은, 상기 복수 개의 트랜지스터와 상기 또 다른 트랜지스터의 소스 전극 주변 및 액티브층의 주변까지 연장된 유기 발광 표시 장치.

#### 청구항 4

제1 항에 있어서

상기 복수 개의 트랜지스터와 상기 차단층 사이에 있는 보호층을 더 포함하는, 유기 발광 표시 장치.

#### 청구항 5

제4 항에 있어서,

상기 보호층은, 상기 절연층의 개구 영역에 있는 상기 게이트 라인의 일 부분을 덮도록 연장된, 유기 발광 표시 장치.

#### 청구항 6

제5 항에 있어서,

상기 보호층의 두께는, 상기 절연층의 두께 및 상기 차단층의 두께보다 얇은, 유기 발광 표시 장치.

#### 청구항 7

제6 항에 있어서,

상기 보호층은, 상기 차단층에서 발생하는 수분 및 산소로부터 상기 복수 개의 트랜지스터를 보호하는, 유기 발광 표시 장치.

#### 청구항 8

제1 항에 있어서,

상기 차단층의 유전율은, 상기 절연층의 유전율 보다 낮은, 유기 발광 표시 장치.

### 청구항 9

제8 항에 있어서,

상기 차단층의 유전율은  $2 \text{ F}/\text{m}$  이하인, 유기 발광 표시 장치.

### 청구항 10

제9 항에 있어서,

상기 차단층은, PAC(photo acryl), PI(polyimide), Polynoborenes, BCB(benzocyclobutene), PTFE(polytetrafluoroethylene), HSQ(hydrogen silsesquioxane), MSQ(methyl silsesquioxane) 중 하나의 물질로 이루어지는, 유기 발광 표시 장치.

### 청구항 11

기판 상에 복수 개의 박막 트랜지스터; 및

상기 복수 개의 박막 트랜지스터 중 적어도 두 개의 인접한 박막 트랜지스터 사이의 게이트 절연막 부분의 일부 또는 전부를 제거한 구조를 포함하는, 표시 장치용 패널.

### 청구항 12

제 11항에 있어서,

상기 구성은, 상기 적어도 두 개의 인접한 박막 트랜지스터 사이의 게이트 절연막 부분의 일부 또는 전부를 제거한 구조를 포함하는, 표시 장치용 패널.

### 청구항 13

제 12항에 있어서,

상기 구성은, 상기 복수 개의 박막 트랜지스터와 관련 절연막으로 사용되는 실리콘질화물( $\text{SiO}_2$ ) 또는 실리콘산화물( $\text{SiN}_x$ ) 보다 유전율이 낮은 물질을 더 포함하는, 표시 장치용 패널.

### 청구항 14

제 13항에 있어서,

상기 복수 개의 박막 트랜지스터가 비정질 실리콘(a-Si) 박막 트랜지스터이면 상기 절연막은 실리콘질화물( $\text{SiN}_x$ )로 이루어지고,

상기 복수 개의 박막 트랜지스터가 산화물(oxide) 박막 트랜지스터이면 상기 절연막은 실리콘산화물( $\text{SiO}_2$ ) 및 실리콘질화물( $\text{SiN}_x$ )의 조합인, 표시 장치용 패널.

## 발명의 설명

### 기술 분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로, 보다 상세하게는 기생 캐페시턴스의 발생을 최소화하기 위해, 절연층의 개구 영역에 차단층을 포함하는 유기 발광 표시 장치를 제공하는 것이다.

### 배경 기술

[0002] 최근, 본격적인 정보화 시대로 접어들에 따라 전기적 정보신호를 시각적으로 표현하는 디스플레이(display)분야가 급속도로 발전해 왔고, 이에 부응하여 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 여러 가지 다양한 표시 장치(Display Device)가 개발되어 기존의 브라운관(Cathode Ray Tube: CRT)을 빠르게 대체하고 있다.

[0003] 이 같은 표시 장치의 구체적인 예로는 액정 표시 장치(Liquid Crystal Display device: LCD), 유기 발광 표시 장치(Organic Light Emitting Display: OLED), 전기 영동 표시 장치(Electrophoretic Display: EPD, Electronic Paper Display), 플라즈마 표시 장치(Plasma Display Panel device: PDP), 전계 방출 표시 장치(Field Emission Display device: FED), 전기 발광 표시 장치(Electro Luminescence Display Device: ELD) 및 전기 습윤 표시 장치(Electro-Wetting Display: EWD) 등을 들 수 있다. 이들은 공통적으로 영상을 구현하는 표시 패널을 필수적인 구성요소로 하는데, 표시 패널은 고유의 발광 물질 또는 편광 물질을 사이에 두고 대면 합착된 한 쌍의 기판을 포함하여 이루어진다.

[0004] 특히 유기 발광 표시 장치는 자체 발광형 표시 장치로서, 액정 표시 장치와 달리 별도의 광원을 필요하지 않아 경량 박형으로 제조 가능하다. 또한, 유기 발광 표시 장치는 저전압 구동에 따라 소비 전력 측면에서 유리할 뿐만 아니라, 응답 속도, 시야각 및 명암 대비비(contrast ratio)도 우수하여, 차세대 디스플레이로서 연구되고 있다.

## 발명의 내용

### 해결하려는 과제

[0005] 본 발명은, 유기 발광 표시 장치의 화질 저하 문제를 개선하는 것을 목적으로 한다.

[0006] 본 발명은, 게이트 라인과 트랜지스터 간 또는 복수 개의 트랜지스터들 간의 기생 캐페시턴스의 발생을 최소화함에 의해, 커플링(coupling) 현상을 최소화하여 화질 저하 문제가 개선된 유기 발광 표시 장치를 제공하는 것을 목적으로 한다.

[0007] 본 발명의 과제들은 이상에서 언급한 과제들로 한정되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

### 과제의 해결 수단

[0008] 전술한 바와 같은 과제를 해결하기 위하여 본 발명의 실시예에 따른 유기 발광 표시 장치는 기판 상의 게이트 라인, 게이트 라인 상에 있으며, 개구 영역을 구비하여 게이트 라인의 일 부분을 노출하는 절연층, 절연층 상의 복수 개의 트랜지스터 및 복수 개의 트랜지스터 상에 있으며, 일 부분은 절연층의 개구 영역에 있고, 게이트 라인과 복수 개의 트랜지스터 간의 기생 캐페시턴스 발생 또는 복수 개의 트랜지스터 간의 기생 캐페시턴스 발생을 최소화하는 차단층을 포함하고, 절연층의 개구 영역은 복수 개의 트랜지스터 사이에 있는 것을 특징으로 한다.

[0009] 복수 개의 트랜지스터는 액티브층, 소스 전극 및 드레인 전극을 구비하고, 절연층의 개구 영역은, 복수 개의 트랜지스터의 드레인 전극과 인접한 또 다른 트랜지스터의 소스 전극과 복수 개의 트랜지스터의 드레인 전극 사이에 있을 수 있다.

[0010] 절연층의 개구 영역은, 복수 개의 트랜지스터와 또 다른 트랜지스터의 소스 전극 주변 및 액티브층의 주변까지 연장될 수 있다.

[0011] 유기 발광 표시 장치는 복수 개의 트랜지스터와 차단층 사이에 있는 보호층을 더 포함할 수 있다.

[0012] 보호층은, 절연층의 개구 영역에 있는 게이트 라인의 일 부분을 덮도록 연장될 수 있다.

[0013] 보호층의 두께는, 절연층의 두께 및 차단층의 두께보다 얇을 수 있다.

[0014] 보호층은, 차단층에서 발생하는 수분 및 산소로부터 복수 개의 트랜지스터를 보호할 수 있다.

[0015] 차단층의 유전율은, 절연층의 유전율 보다 낮을 수 있다.

[0016] 차단층의 유전율은, 2 F/m 이하일 수 있다.

[0017] 차단층은, PAC(photo acryl), PI(polyimide), Polynoborenes, BCB(benzocyclobutene), PTFE(polytetrafluoroethylene), HSQ(hydrogen silsesquioxane), MSQ(methyl silsesquioxane) 중 하나의 물질로 이루어질 수 있다.

[0018] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 기판 상에 복수 개의 박막 트랜지스터 및 복수 개의 박막 트랜지스터 중 적어도 두 개의 인접한 박막 트랜지스터 간의 기생 캐페시턴스 발생을 억제하는 구성을

포함한다.

- [0019] 구성은, 적어도 두 개의 인접한 박막 트랜지스터 사이의 게이트 절연막 부분의 일부 또는 전부를 제거한 구조를 포함할 수 있다.
- [0020] 구성은, 복수 개의 박막 트랜지스터 관련 절연막으로 사용되는 실리콘질화물(SiO<sub>2</sub>) 또는 실리콘산화물(SiNx)보다 유전율이 낮은 물질을 더 포함할 수 있다.
- [0021] 복수 개의 박막 트랜지스터가 비정질 실리콘(a-Si) 박막 트랜지스터이면 절연막은 실리콘질화물(SiNx)로 이루어지고, 복수 개의 박막 트랜지스터가 산화물(oxide) 박막 트랜지스터이면 절연막은 실리콘산화물(SiO<sub>2</sub>) 및 실리콘질화물(SiNx)의 조합일 수 있다.

### 발명의 효과

- [0022] 본 발명의 실시예들에 의하면, 기생 캐패시턴스를 최소화하여, 복수 개의 트랜지스터 간의 커플링 현상을 최소화하고, 유기 발광 표시 장치의 화질 저하를 방지 또는 개선하는 효과가 있다.
- [0023] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 한정되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

### 도면의 간단한 설명

- [0024] 도 1은 일반적인 유기 발광 표시 장치의 개략적인 평면도이다.
- 도 2는 도 1에 도시된 A-A' 선에 따른 단면도이다.
- 도 3은 본 발명의 실시예에 따른 유기 발광 표시 장치를 보여주는 개략적인 평면도이다,
- 도 4는 도 3의 B-B' 선에 따른 단면도이다.
- 도 5는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 보여주는 도 3의 B-B'에 따른 단면도이다.
- 도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 보여주는 개략적인 평면도이다.
- 도 7은 도 6의 C-C' 선에 따른 단면도이다.
- 도 8은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 보여주는 도 6의 C-C'에 따른 단면도이다.

### 발명을 실시하기 위한 구체적인 내용

- [0025] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0026] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것으로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- [0027] 본 명세서에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0028] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0029] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0030] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관

계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.

[0031] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이를 용어에 의해 제한되지 않는다. 이를 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0032] "X축 방향", "Y축 방향" 및 "Z축 방향"은 서로 간의 관계가 수직으로 이루어진 기하학적인 관계만으로 해석되어서는 아니 되며, 본 발명의 구성이 기능적으로 작용할 수 있는 범위 내에서보다 넓은 방향성을 가지는 것을 의미할 수 있다.

[0033] "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시될 수 있는 모든 항목의 조합을 의미할 수 있다.

[0034] 본 발명의 여러 실시 예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시 예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.

[0035] 유기 발광 표시 장치는 복수의 배선들 및 이들과 연결된 복수의 서브-픽셀(Sub-pixel)들을 포함한다. 각 서브-픽셀은 유기 발광 다이오드, 및 유기 발광 다이오드와 전기적으로 연결된 트랜지스터와 스토리지 캐패시터 등으로 구성된 구동 회로를 포함한다.

[0036] 최근 유기 발광 표시 장치의 해상도가 높아짐에 따라, 구동 회로의 배선들 간의 간격(gap)이 좁아지고, 트랜지스터들 간의 간격이 좁아지게 되었다. 이에 따라, 구동 회로의 배선들 간이나, 트랜지스터들 간에 기생 캐패시턴스(Cp)를 이루면서 여러 신호들이 커플링(coupling)되는 현상이 발생된다. 특히, 게이트 전극과 소스 전극(또는 드레인 전극) 사이나, 트랜지스터의 드레인 전극과 인접한 트랜지스터의 소스 전극 사이에서 커플링 현상이 발생되면, 유기 발광 다이오드로 인가되는 구동 전류의 전류량이 변한다. 이에 따라, 유기 발광 표시 장치의 화질이 저하되는 문제가 발생될 수 있다.

[0037] 구체적으로 화질 저하는 크로스토크(crosstalk) 및 휘도 저하 등의 문제가 존재하기 때문에 발생한다. 크로스토크는, 예를 들어, 백색과 검정색의 패턴이 유기 발광 표시 장치에 표시될 때, 유기 발광 표시 장치의 영역별로 전기적인 로드(load) 차이가 큰 경우, 커플링 현상이 증가하여 백색 패턴에 의해 검정색 패턴에 휘도가 상승하는 것을 의미할 수 있다. 휘도 저하는 예를 들어, 원래 표시하고자 하는 영상 신호를 화소에 입력할 때, 커플링 현상이 증가하여 원하는 휘도보다 퍽셀의 휘도가 감소하는 것을 의미할 수 있다. 즉 커플링 현상은 원치 않는 전기장이 형성되어, 화질 저하를 발생시킨다.

[0038] 이때 기생 커패시터에 의한 커플링 현상을 막기 위해 절연층으로 유전율이 낮은 물질을 사용할 수 있으나, 유전율이 낮은 물질은 정전기에 견딜 수 있는 힘인 절연내압이 낮다. 따라서 정전기에 의해 배선 및 트랜지스터가 악영향을 받을 수 있다. 이에 본 발명의 발명자들은 이와 같은 문제점을 인식하고, 유전율이 낮은 물질을 사용하여, 기생 커패시터를 최소화하면서도 정전기에 의한 영향을 최소화하기 위한 방법 및 표시 장치 구조에 대해서 고민하였다. 따라서 본 발명자들은 모든 유기 발광 다이오드가 균일한 전류를 공급 받을 수 있고, 유기 발광 표시 장치의 화질 저하 문제를 개선한 새로운 구조의 유기 발광 표시 장치를 발명하였다.

[0039] 이하, 첨부되는 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하기로 하겠다.

[0040] 도 1은 일반적인 유기 발광 표시 장치의 개략적인 평면도이고, 도 2는 도 1에 도시된 A-A' 선에 따른 단면도이다.

[0041] 도 1 및 도 2는 일반적인 유기 발광 표시 장치(10)에서 기생 캐패시턴스(Cp)에 의해 유발되는 커플링 현상에 대해서 설명하기 위한 개략적인 평면도 및 단면도이다.

[0042] 유기 발광 표시 장치(10)의 유기 발광 다이오드는 애노드, 유기 발광층 및 캐소드를 포함한다. 유기 발광 다이오드는 가시광선 영역대의 광장을 갖는 빛을 발광할 수 있다. 이때 빛의 휘도는 애노드를 통해 유입되는 전류량을 기초하여 결정된다. 그리고 전류량은 애노드와 연결된 구동 회로의 구동 트랜지스터에 의해 조절된다.

[0043] 구동 회로는 데이터 라인과 게이트 라인(13)에 전기적으로 연결되어, 상기 유기 발광 다이오드의 구동을 제어한다. 이때, 상기 구동 회로는 구동 트랜지스터, 스위칭 트랜지스터(23) 및 스토리지 캐패시터(25)를 포함하여 구

성될 수 있으나 이에 한정되는 것은 아니다.

- [0044] 구동 회로는 게이트 라인(13)에 게이트 신호가 공급될 때, 데이터 라인으로 공급되는 데이터 신호(또는 영상 신호)에 따라, 상기 유기 발광 다이오드로 공급되는 전류량을 조절한다.
- [0045] 구동 트랜지스터는 전원과 유기 발광 다이오드 사이에 전기적으로 연결된다. 구동 트랜지스터는 유기 발광 다이오드의 애노드와 연결되고, 애노드에 공급되는 전류량을 조절한다.
- [0046] 스위칭 트랜지스터(23)는 구동 트랜지스터, 데이터 라인 및 게이트 라인(13) 사이에서 전기적으로 연결된다. 스위칭 트랜지스터(23)는 스토리지(storage) 캐패시터(25)에 공급되는 데이터 신호를 조절한다.
- [0047] 스토리지 캐패시터(25)는 제1 전극과 제2 전극을 포함한다. 스토리지 캐패시터(25)의 제1 전극은 구동 트랜지스터의 게이트 전극과 연결된다. 따라서 스토리지 캐패시터(25)의 제1 전극의 전위차와 구동 트랜지스터의 게이트 전극의 전위차는 서로 같다. 스토리지 캐패시터(25)의 제2 전극은 스위칭 트랜지스터(23)의 드레인 전극(19)과 연결된다.
- [0048] 스토리지 캐패시터(25)는 유기 발광 다이오드가 발광하는 발광 구간(emission interval) 동안 구동 트랜지스터의 턴-온(turn-on) 상태를 유지시킨다.
- [0049] 구체적으로 설명하면, 데이터 신호는 스위칭 트랜지스터(23)의 드레인 전극(19)을 통해 스토리지 캐패시터(25)의 제2 전극에 공급된다. 공급된 데이터 신호는 스토리지 캐패시터(25)의 제2 전극에 저장된다. 이때 스토리지 캐패시터(25)의 제2 전극은 발광 구간(emission interval) 동안 플로팅(floating) 상태가 된다. 그 동안 스위칭 트랜지스터(23)와 연결된 데이터 라인은 지속적으로 다양한 데이터 신호를 유기 발광 표시 장치(10)의 다른 서브-픽셀에 순차적으로 공급한다. 이때 상기 스위칭 트랜지스터(23)의 드레인 전극(19)과 인접한 또 다른 트랜지스터의 소스 전극(21)과 상기 스위칭 트랜지스터(23)의 드레인 전극(19)이 서로 커플링 되어서 기생 캐패시턴스가 생성될 수 있다. 이때 스토리지 캐패시터(25)의 제2 전극이 플로팅 상태이기 때문에 다른 서브-픽셀들에 공급되는 다양한 데이터 신호들에 의해 영향을 받게 된다. 뿐만 아니라 스위칭 트랜지스터(23)의 소스 전극(21)(또는 드레인 전극(19))과 게이트 전극 간에도 기생 캐패시턴스가 생성될 수 있다.
- [0050] 스토리지 캐패시터(25)의 제2 전극은 플로팅 상태이므로 스토리지 캐패시터(25)에 저장된 데이터 신호들은, 상기 기생 캐패시턴스에 의해 흔들리게 된다. 즉, 스토리지 캐패시터(25)에 저장된 데이터 신호들은 다른 서브-픽셀에 공급되는 데이터 신호 및 게이트 전극에서 공급되는 게이트 신호에 의해서 흔들리게 된다.
- [0051] 스토리지 캐패시터(25)에 저장된 데이터 신호가 흔들림에 따라 구동 트랜지스터의 게이트 전극의 전압은 흔들리게 된다. 상기 구동 트랜지스터의 게이트 전극의 전압은 전류량을 조절하는 액티브층(17)의 전도성 또는 전기적 저항을 제어한다. 따라서 구동 트랜지스터의 게이트 전극의 전압이 흔들리면, 유기 발광 다이오드에 인가되는 전류량도 흔들리게 된다. 결과적으로 유기 발광 다이오드의 휘도가 바뀌게 될 수 있다.
- [0052] 즉, 기생 커패시턴스에 의해 스토리지 캐패시터(25)에 저장되는 데이터 신호가 변할 수 있고, 크로스토크 및 휘도 저하등의 문제가 발생하여 유기 발광 표시 장치(10)의 화질이 저하될 수 있다.
- [0053] 도 3은 본 발명의 실시예에 따른 유기 발광 표시 장치를 보여주는 개략적인 평면도이고, 도 4는 도 3의 B-B' 선에 따른 단면도이다. 유기 발광 표시 장치(100)의 구조에 대해서는 도 3 및 도 4에 도시된 유기 발광 표시 장치(100)의 평면도 및 단면도를 참조하여 함께 설명하도록 하겠다. 특히, 도 3과 도 4는 하나의 서브-픽셀의 스위칭 트랜지스터(112)와 또 다른 서브-픽셀의 스위칭 트랜지스터(112)의 구조를 도시하고 있다. 본 발명에서는 스위칭 트랜지스터(112)를 예로 들어서 설명하고 있으나, 하나의 트랜지스터와 인접한 또 다른 트랜지스터와 상기 하나의 트랜지스터 사이의 어떤 부분에서도 본 발명에서 설명하는 구조가 적용될 수 있다. 따라서 트랜지스터는 스위칭 트랜지스터(112) 및 상기 스위칭 트랜지스터(112)와 인접한 또 다른 스위칭 트랜지스터(112)로 한정하지 않는다.
- [0054] 게이트 라인(103)은 기판 상에 위치한다. 데이터 라인은 게이트 라인(103)과 교차할 수 있다. 직선 형상의 게이트 라인(103) 및 데이터 라인을 설명하였지만, 게이트 라인(103) 및 데이터 라인의 형상은 사선, 곡선 또는 지그재그(zig-zag) 형상일 수 있다. 즉, 게이트 라인(103)과 데이터 라인의 형상은 제한되지 않는다.
- [0055] 게이트 전극은 게이트 라인(103)으로부터 연장된 부분이거나 게이트 라인(103)이 액티브층(107)과 중첩된 부분일 수 있다. 따라서 게이트 전극은 게이트 라인(103)과 함께 기판 상에 위치할 수 있다. 이때 게이트 라인(103)과 게이트 전극은 동일한 물질로 형성될 수 있다. 예를 들어, 게이트 라인(103)과 게이트 전극은 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로

이루어진 단일층 또는 다층으로 형성될 수 있다.

[0056] 절연층(105)(또는 게이트 절연막)은 게이트 전극 상에 위치한다. 절연층(105)은 개구 영역(115)을 구비할 수 있다. 상기 절연층(105)의 개구 영역(115)은 게이트 라인(103)의 일 부분을 노출할 수 있다. 이때 절연층(105)은 예를 들어, 실리콘질화물(SiNx) 또는 실리콘산화물(SiO<sub>2</sub>)로 형성될 수 있다. 또한 절연층(105)은 상기 물질들이 단일층 또는 다층으로 형성될 수 있다. 또한 트랜지스터가 아몰포스 실리콘(a-Si: 비정질 실리콘) 트랜지스터이면 절연층(105)은 실리콘질화물(SiNx)로 형성될 수 있고, 트랜지스터가 옥사이드(oxide: 산화물) 트랜지스터이면 절연층(105)은 실리콘질화물(SiNx) 및 실리콘산화물(SiO<sub>2</sub>)의 조합으로 형성될 수 있으나 이에 한정되는 것은 아니다.

[0057] 스위칭 트랜지스터(112)는 절연층(105) 상에 위치한다. 이때 스위칭 트랜지스터(112)는 액티브층(107), 소스 전극(111) 및 드레인 전극(109)을 포함한다.

[0058] 액티브층(107)은 절연층(105) 상에 위치한다. 이때 액티브층(107)의 일부는 게이트 라인(103)과 중첩된다. 액티브층(107)은 반도체층으로써 아몰포스 실리콘(a-Si) 반도체, 아몰포스 실리콘(a-Si)을 결정화한 폴리 실리콘(poly-Si) 반도체, 옥사이드(oxide) 반도체, 또는 유기물(organic) 반도체 등으로 구성될 수 있다.

[0059] 소스 전극(111)과 드레인 전극(109)은 액티브층(107) 상에 위치한다. 소스 전극(111)은 데이터 라인으로부터 연장된 부분이다. 드레인 전극(109)은 소스 전극(111)과 대향하여 위치한다. 이때 소스 전극(111)과 드레인 전극(109)은 액티브층(107)과 전기적으로 연결된다.

[0060] 소스 전극(111)과 드레인 전극(109)은 데이터 라인과 함께 형성될 수 있다. 따라서 소스 전극(111)과 드레인 전극(109)은 데이터 라인과 동일한 물질로 형성될 수 있다. 예를 들어, 소스 전극(111)과 드레인 전극(109)은 알루미늄(Al), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 또는 이들의 합금으로 이루어진 단일층 또는 다층으로 형성될 수 있다.

[0061] 차단층(113)은 스위칭 트랜지스터(112) 상에 위치할 수 있다. 또한 상기 차단층(113)은 상기 절연층(105)의 개구 영역(115)에 위치할 수 있다. 이때 차단층(113)의 일 부분은 노출된 게이트 라인(103)의 일 부분 상에 위치할 수 있다.

[0062] 상기 절연층(105)의 개구 영역(115)은 스위칭 트랜지스터(112)들 사이에 있는 영역일 수 있다. 절연층(105)의 개구 영역(115)은 상기 스위칭 트랜지스터(112)와 인접한 또 다른 스위칭 트랜지스터(112)와 상기 스위칭 트랜지스터(112) 사이의 영역일 수 있다. 구체적으로, 절연층(105)의 개구 영역(115)은 상기 스위칭 트랜지스터(112)의 드레인 전극(109)과 인접한 또 다른 트랜지스터의 소스 전극(111)과 상기 스위칭 트랜지스터(112)의 드레인 전극(109) 사이의 영역일 수 있다. 즉, 두개의 인접한 스위칭 트랜지스터(112)들 사이의 절연층(105) 부분의 일부 또는 전부를 제거한 구조일 수 있다. 따라서 차단층(113)은 상기 스위칭 트랜지스터(112)와 인접한 또 다른 스위칭 트랜지스터(112)와 상기 스위칭 트랜지스터(112) 사이의 영역에 위치할 수 있다.

[0063] 이때 상기 차단층(113)은 게이트 라인(103)과 상기 스위칭 트랜지스터(112) 간의 기생 캐패시턴스 또는 상기 복수 개의 스위칭 트랜지스터(112)들 간의 기생 캐패시턴스가 발생하는 영역에 위치하여, 기생 캐패시턴스의 발생을 최소화할 수 있다. 또는 상기 차단층(113)은 복수 개의 스위칭 트랜지스터(112)들 중 적어도 두개의 인접한 스위칭 트랜지스터(112)들 간의 기생 캐패시턴스의 발생을 억제할 수 있다.

[0064] 발생하는 기생 캐패시턴스의 크기는 다양한 요소에 의해 결정될 수 있다. 상기 다양한 요소는 예를 들어, 기생 캐패시턴스가 발생하는 영역의 주변의 게이트 라인, 데이터 라인, 또는 인접한 트랜지스터에 흐르는 데이터 신호, 게이트 신호 이거나 라인(또는 배선)의 물질이나 폭 등일 수 있으나 이에 한정되는 것은 아니다.

[0065] 이때 기생 캐패시턴스가 발생하는 영역에 있는 물질의 유전율이 기생 캐패시턴스의 크기에 영향을 미칠 수 있다. 기생 캐패시턴스가 발생하는 영역의 물질의 유전율과 기생 캐패시턴스 크기는 비례관계에 있다. 따라서 기생 캐패시턴스가 발생하는 영역의 물질의 유전율이 낮을수록 기생 캐패시턴스의 크기는 감소될 수 있다. 이에 따라 기생 캐패시턴스가 발생하는 영역에 위치하는 차단층(113)은 유전율이 낮은 물질을 사용할 수 있다. 이때 차단층(113)의 유전율은 일반적인 유기 발광 표시 장치가 사용하는 절연층의 유전율과는 다를 수 있다. 즉, 차단층(113)의 유전율은 박막 트랜지스터 형성 시 절연층으로 사용되는 실리콘산화물(SiO<sub>2</sub>) 또는 실리콘질화물(SiNx) 보다 유전율이 낮을 수 있다. 일반적인 유기 발광 표시 장치의 절연층에 사용되는 물질의 유전율은 최소 4 F/m 이상일 수 있다. 하지만 상기 차단층(113)은 예를 들어, 유전율이 최대 2 F/m 이하인 물질을 사용할 수 있다.

- [0066] 유전율이 낮은 물질로는 예를 들어, PAC(photo acryl), PI(polyimide), Polynoborenes, BCB(benzocyclobutene), PTFE(polytetrafluoroethylene), HSQ(hydrogen silsesquioxane), MSQ(methyl silsesquioxane) 등일 수 있으나, 이에 한정되지 않는다.
- [0067] 이때 차단층(113)은 기생 캐패시턴스가 발생하는 영역에 위치시킬 수 있다. 물질의 유전율이 낮을수록 기생 캐패시턴스는 감소할 수 있으나, 정전기에 견디는 힘인 절연내압도 낮아질 수 있다. 따라서 발생한 정전기는 스위칭 트랜지스터(112)의 액티브층(107)에 영향을 가해, 스위칭 트랜지스터(112)의 구동에 영향을 가할 수 있다. 따라서 정전기에 의해 스위칭 트랜지스터(112)의 액티브층(107)이 받는 영향을 최소화하기 위해 스위칭 트랜지스터(112)의 액티브 층 하부에는 상기 차단층(113)보다 상대적으로 유전율이 높은 절연층(105)이 구비될 수 있다. 이에 따라, 스위칭 트랜지스터(112) 하부에 절연층(105)을 구비하여 절연내압의 감소를 방지할 수 있다. 그리고 기생 캐패시턴스가 발생하는 영역에 절연층(105)을 제거하여, 절연층(105)을 제거한 개구 영역(115)에 유전율이 낮은 상기 차단층(113)이 배치될 수 있다.
- [0068] 즉, 복수 개의 스위칭 트랜지스터(112)들 사이의 영역에서 기생 캐패시턴스가 발생할 수 있으므로, 복수 개의 스위칭 트랜지스터(112) 사이의 영역에 절연층(105)을 제거하고, 상기 영역에 차단층(113)을 위치시킨다.
- [0069] 차단층(113)에 의해 복수 개의 스위칭 트랜지스터(112) 간에 발생하는 기생 캐패시턴스가 최소화될 수 있다. 따라서 복수 개의 스위칭 트랜지스터(112) 간의 커플링 현상도 최소화될 수 있다. 이에 따라 스위칭 트랜지스터(112)의 드레인 전극(109)에 연결된 스토리지 커퍼시터(125)의 제2 전극이 플로팅 상태이더라도, 다른 서브-픽셀들에 공급되는 다양한 데이터 신호들에 의한 영향을 최소화할 수 있다. 따라서 스토리지 커퍼시터(125)에 저장된 데이터 신호들은 흔들리지 않게 되고, 구동 트랜지스터의 게이트 전극의 전압도 흔들리지 않게 된다. 이때 상기 구동 트랜지스터의 게이트 전극의 전압은 전류량을 조절하는 액티브층(107)의 전도성 또는 전기적 저항을 제어한다. 따라서 유기 발광 다이オ드에 인가되는 전류량도 흔들리지 않게 되어 유기 발광 다이오드의 휘도가 유지될 수 있다. 이에 따라 유기 발광 표시 장치(100)의 화질 저하를 방지할 수 있다.
- [0070] 도 5는 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 보여주는 도 3의 B-B'에 따른 단면도이다.
- [0071] 도 5에 도시된 유기 발광 표시 장치(200)는 도 4에 도시된 유기 발광 표시 장치(100)와 비교하여 보호층(219)을 더 포함할 뿐, 다른 구성요소들은 실질적으로 동일하므로, 중복 설명은 생략한다. 또한 도 5에 도시된 유기 발광 표시 장치(200)의 단면도는 도 3에 도시된 유기 발광 표시 장치(100, 200)의 평면도를 참조하여 함께 설명하도록 하겠다.
- [0072] 보호층(219)은 스위칭 트랜지스터(112)와 차단층(213) 사이에 위치한다. 이때 보호층(219)은 상기 스위칭 트랜지스터(112)를 덮을 수 있다. 또한 보호층(219)은 상기 절연층(105)의 개구 영역(115)에 위치할 수 있다. 따라서 보호층(219)은 게이트 라인(103)의 일 부분을 덮도록 연장되어, 절연층(105)의 개구 영역(115)에 노출된 게이트 라인(103)의 일 부분을 덮을 수 있다. 이때 상기 보호층(219)의 두께는 절연층(105)의 두께 및 차단층(213)의 두께보다 얇을 수 있다. 따라서 상기 절연층(105)의 개구 영역(115)은 상기 보호층(219)으로 다 채워지지 않는다. 이에 따라 상기 절연층(105)의 개구 영역(115)은 하부에 보호층(219)이 위치하고, 상기 보호층(219) 상부에는 차단층(213)이 위치한다. 이때 스위칭 트랜지스터(112)와 인접한 또 다른 스위칭 트랜지스터(112)와 상기 스위칭 트랜지스터(112) 사이에 위치하는 상기 차단층(213)의 최소 폭은 예를 들어  $1 \mu\text{m}$  이상일 수 있으나 이에 한정되지 않는다.
- [0073] 보호층(219)은 차단층(213)은 다른 물질로 형성될 수 있다. 이때 보호층(219)의 유전율은 차단층(213)의 유전율보다 상대적으로 클 수 있다. 또한 보호층(219)은 상기 절연층(105)과 동일한 물질로 형성될 수 있다. 따라서 상기 보호층(219)의 유전율은 상기 절연층(105)의 유전율과 동일할 수 있으나 이에 한정되지 않는다.
- [0074] 또한 유전율이 절연층(105)보다 상대적으로 낮은 차단층(213)은 수분 및 산소를 발생시킬 수 있다. 따라서 스위칭 트랜지스터(112)는 수분 및 산소에 의해서 영향을 받을 수 있다. 이때 보호층(219)은 스위칭 트랜지스터(112)를 덮어서 보호할 수 있다. 이때 상기 보호층(219)은 상기 수분 및 산소를 상기 스위칭 트랜지스터(112)로부터 차단하여, 상기 스위칭 트랜지스터(112)가 상기 수분 및 산소에 영향을 받는 것을 방지할 수 있다.
- [0075] 도 6은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 보여주는 개략적인 평면도이고, 도 7은 도 6의 C-C' 선에 따른 단면도이다. 유기 발광 표시 장치(300)의 구조에 대해서는 도 6 및 도 7에 도시된 유기 발광 표시 장치(300)의 평면도 및 단면도를 참조하여 함께 설명하도록 하겠다.
- [0076] 도 6 및 도 7에 도시된 유기 발광 표시 장치(300)는 도 3 및 도 4에 도시된 유기 발광 표시 장치(100)와 비교하

여 절연층(105)의 개구 영역(117)이 변경되었을 뿐, 다른 구성요소들은 실질적으로 동일하므로, 중복 설명은 생략한다.

[0077] 상기 절연층(105)의 개구 영역(117)은 스위칭 트랜지스터(112)들 사이에 있는 영역일 수 있다. 절연층(105)의 개구 영역(117)은 상기 스위칭 트랜지스터(112)와 인접한 또 다른 스위칭 트랜지스터(112)와 상기 스위칭 트랜지스터(112) 사이의 영역일 수 있다. 구체적으로, 절연층(105)의 개구 영역(117)은 상기 스위칭 트랜지스터(112)의 드레인 전극(109)과 인접한 또 다른 트랜지스터의 소스 전극(111)과 상기 스위칭 트랜지스터(112)의 드레인 전극(109) 사이의 영역일 수 있다. 즉, 두개의 인접한 스위칭 트랜지스터(112)들 사이의 절연층(105) 부분의 일부 또는 전부를 제거한 구조일 수 있다. 뿐만 아니라 절연층(105)의 개구 영역(117)은 상기 스위칭 트랜지스터(112)와 상기 또 다른 스위칭 트랜지스터(112)의 소스 전극(111) 주변 및 액티브층(107)의 주변까지 연장된 영역일 수 있다. 따라서 차단층(313)은 상기 스위칭 트랜지스터(112)와 인접한 또 다른 스위칭 트랜지스터(112)와 상기 스위칭 트랜지스터(112) 사이의 영역에 위치할 수 있다. 또한 차단층(313)은 상기 스위칭 트랜지스터(112)와 또 다른 트랜지스터의 소스 전극(111) 주변 및 액티브층(107)의 주변 영역에 위치할 수 있다. 즉, 스위칭 트랜지스터(112)의 주변 영역에도 차단층(313)이 위치할 수 있다.

[0078] 이때 상기 차단층(313)은 게이트 라인(103)과 상기 스위칭 트랜지스터(112) 간 또는 상기 복수 개의 스위칭 트랜지스터(112)들 간의 기생 캐패시턴스가 발생하는 영역에 위치하여, 기생 캐패시턴스의 발생을 최소화할 수 있다. 또는 상기 차단층(313)은 복수 개의 스위칭 트랜지스터(112)들 중 적어도 두개의 인접한 스위칭 트랜지스터(112)들 간의 기생 캐패시턴스의 발생을 억제할 수 있다.

[0079] 차단층(313)에 의해 복수 개의 스위칭 트랜지스터(112) 간에 발생하는 기생 캐패시턴스를 최소화할 수 있다. 따라서 복수 개의 스위칭 트랜지스터(112) 간의 커플링 현상을 최소화할 수 있다. 이에 따라 스위칭 트랜지스터(112)의 드레인 전극(109)에 연결된 스토리지 캐퍼레이터(125)의 제2 전극이 플로팅 상태더라도, 다른 서브-픽셀들에 공급되는 다양한 데이터 신호들에 의한 영향을 최소화할 수 있다. 따라서 스토리지 캐퍼레이터(125)에 저장된 데이터 신호들은 흔들리지 않게 되고, 구동 트랜지스터의 게이트 전극의 전압도 흔들리지 않게 된다. 이때 상기 구동 트랜지스터의 게이트 전극의 전압은 전류량을 조절하는 액티브층(107)의 전도성 또는 전기적 저항을 제어한다. 따라서 유기 발광 다이オ드에 인가되는 전류량도 흔들리지 않게 되어 유기 발광 다이오드의 휘도가 유지될 수 있다. 이에 따라 유기 발광 표시 장치(300)의 화질 저하를 방지할 수 있다.

[0080] 도 8은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치를 보여주는 도 6의 C-C'에 따른 단면도이다.

[0081] 도 8에 도시된 유기 발광 표시 장치(400)는 도 7에 도시된 유기 발광 표시 장치(300)와 비교하여 보호층(419)을 더 포함할 뿐, 다른 구성요소들은 실질적으로 동일하므로, 중복 설명은 생략한다. 또한 도 8에 도시된 유기 발광 표시 장치(400)의 단면도는 도 6에 도시된 유기 발광 표시 장치(300, 400)의 평면도를 참조하여 함께 설명하도록 하겠다.

[0082] 보호층(419)은 트랜지스터와 차단층(413) 사이에 위치한다. 이때 보호층(419)은 상기 트랜지스터를 덮을 수 있다. 또한 보호층(419)은 상기 절연층(105)의 개구 영역(117)에 위치할 수 있다. 따라서 보호층(419)은 게이트 라인(103)의 일 부분을 덮도록 연장되어, 절연층(105)의 개구 영역(117)에 노출된 게이트 라인(103)의 일 부분을 덮을 수 있다. 또한 보호층(419)은 절연층(105)의 개구 영역(117)에 노출된 트랜지스터의 소스 전극(111) 주변 및 액티브층(107)의 주변까지 덮을 수 있다.

[0083] 이때 상기 보호층(419)의 두께는 절연층(105) 두께 및 차단층(413)의 두께보다 얇을 수 있다. 따라서 상기 절연층(105)의 개구 영역(117)은 상기 보호층(419)으로 다 채워지지 않는다. 이에 따라 상기 절연층(105)의 개구 영역(117)은 하부에 보호층(419)이 위치하고, 상기 보호층(419) 상부에는 차단층(413)이 위치한다.

[0084] 보호층(419)은 차단층(413)과는 다른 물질로 형성될 수 있다. 이때 보호층(419)의 유전율은 차단층(413)의 유전율보다 상대적으로 클 수 있다. 또한 보호층(419)은 상기 절연층(105)과 동일한 물질로 형성될 수 있다. 따라서 상기 보호층(419)의 유전율은 상기 절연층(105)의 유전율과 동일할 수 있으나 이에 한정되지 않는다.

[0085] 또한 유전율이 절연층(105)보다 상대적으로 낮은 차단층(413)은 수분 및 산소를 발생시킬 수 있다. 따라서 스위칭 트랜지스터(112)는 수분 및 산소에 의해 영향을 받을 수 있다. 이때 보호층(419)은 스위칭 트랜지스터(112)를 덮어서 보호할 수 있다. 이때 상기 보호층(419)은 상기 수분 및 산소를 상기 스위칭 트랜지스터(112)로부터 차단하여, 상기 스위칭 트랜지스터(112)가 상기 수분 및 산소에 영향을 받는 것을 방지할 수 있다.

[0086] 본 발명이 속하는 기술분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로, 이상에서 기술한 실시 예들은 모든 면

에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

### 부호의 설명

[0087]

100, 200, 300, 400: 유기 발광 표시 장치

103: 케이트 라인

105: 절연층

107: 액티브층

109: 드레인 전극

111: 소스 전극

112: 스위칭 트랜지스터

113, 213, 313, 413: 차단층

115, 117: 개구 영역

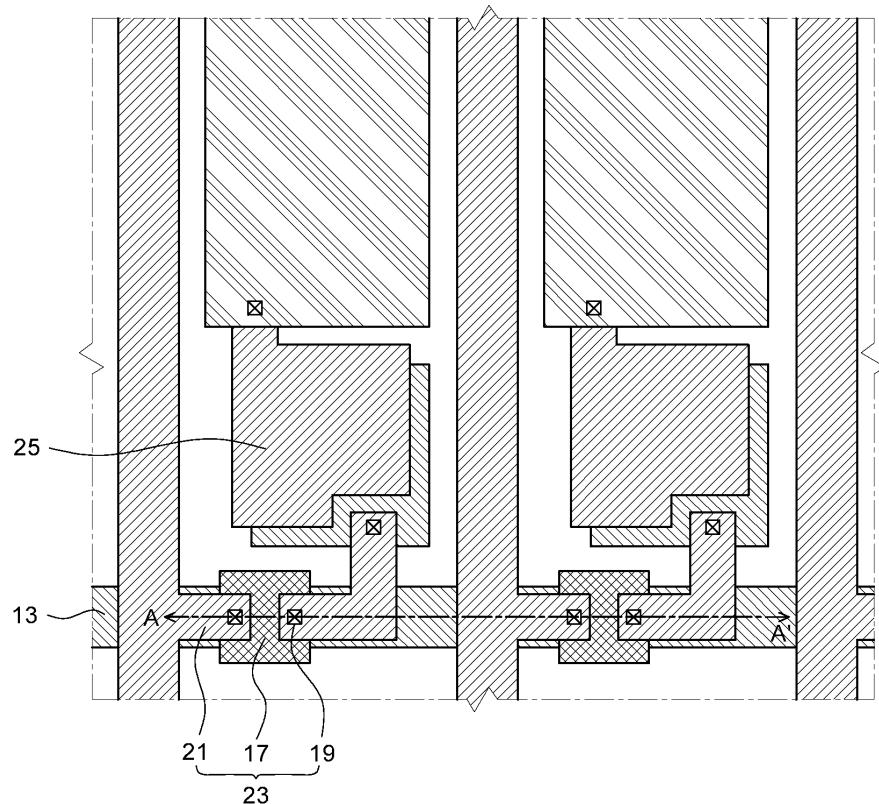
125: 스토리지 캐패시터

219, 419: 보호층

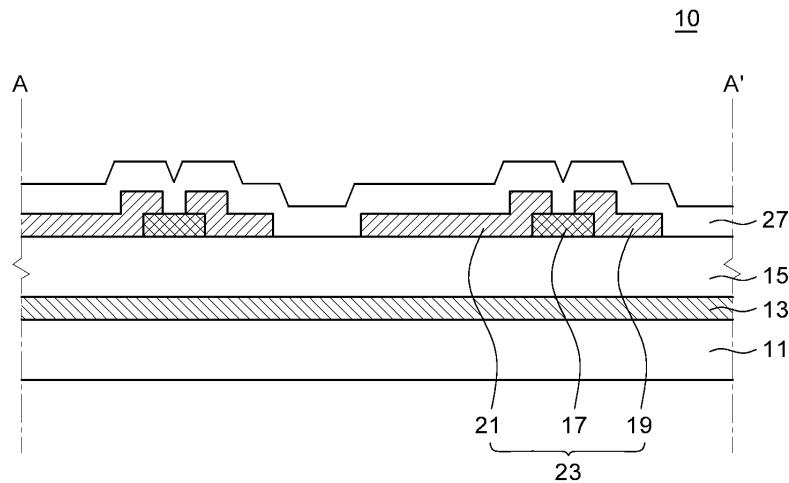
### 도면

#### 도면1

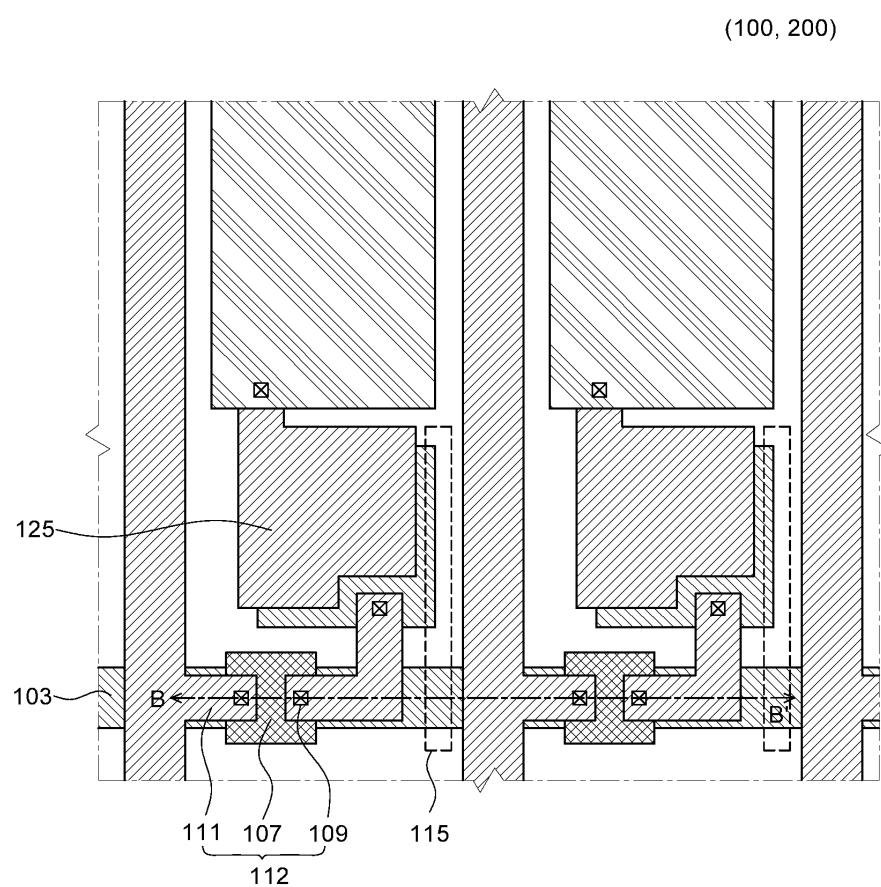
10



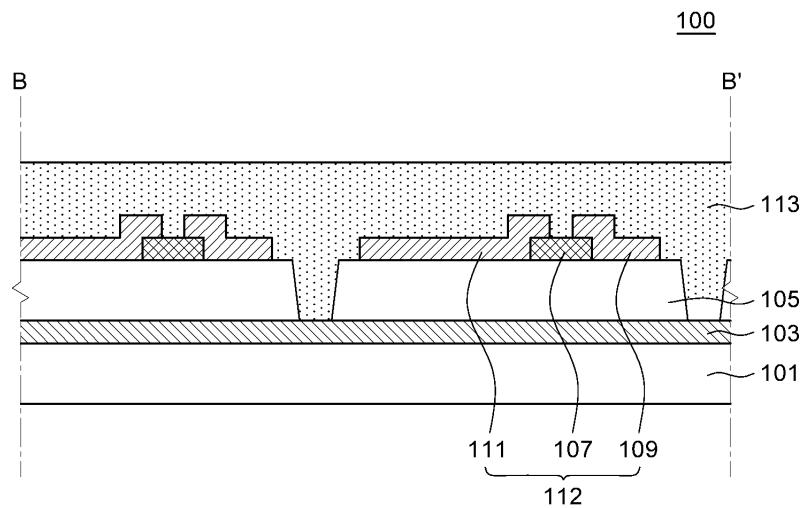
도면2



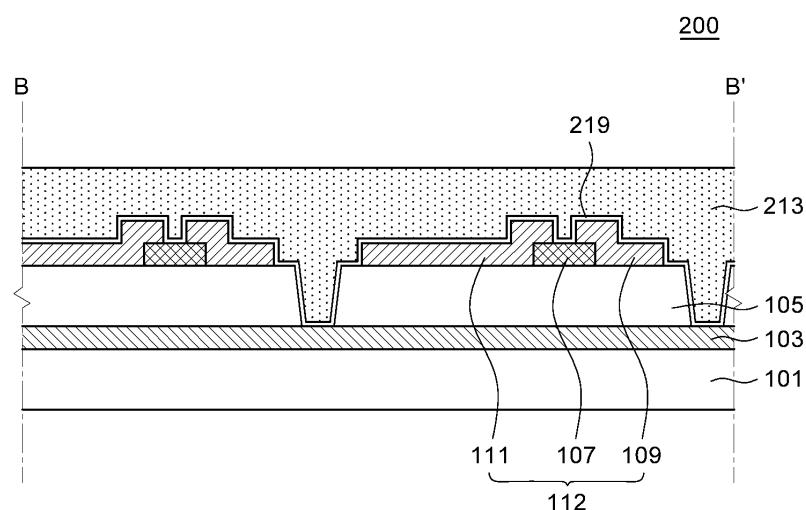
도면3



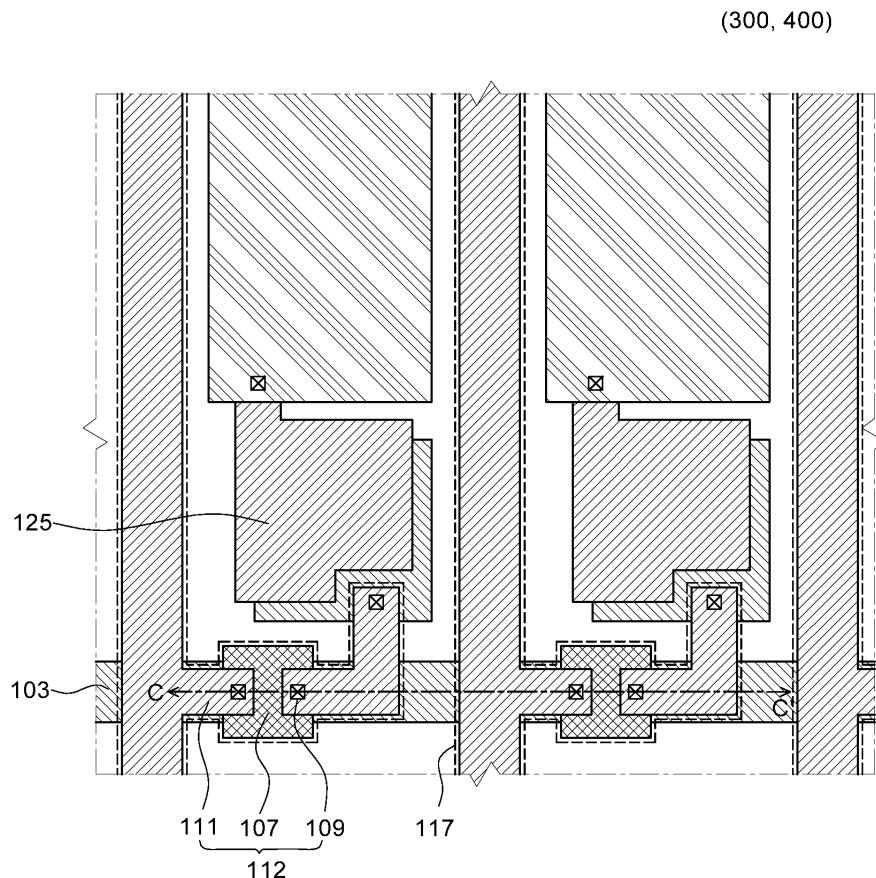
도면4



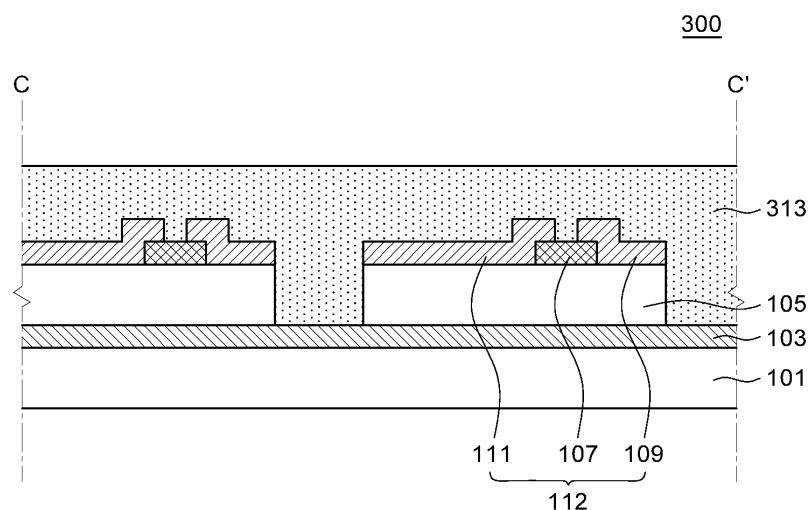
도면5



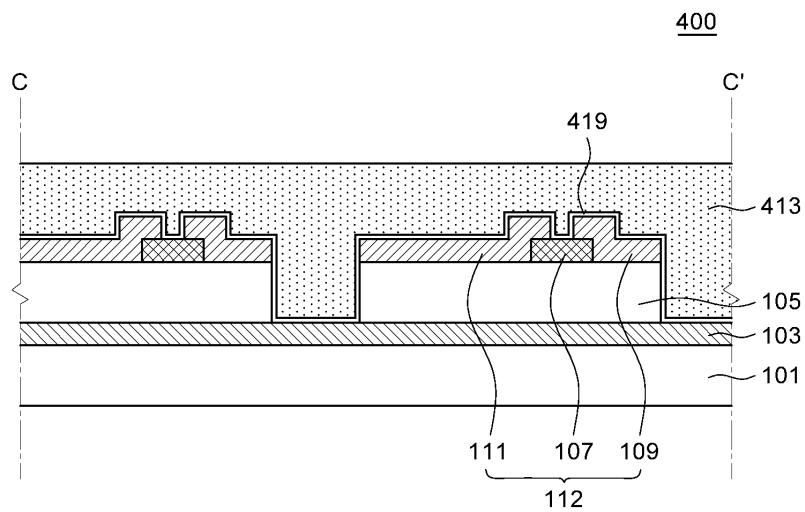
도면6



도면7



도면8



专利名称(译)	相关技术的描述		
公开(公告)号	<a href="#">KR1020170062270A</a>	公开(公告)日	2017-06-07
申请号	KR1020150167881	申请日	2015-11-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JANG DAE 김장대		
发明人	김장대		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3272 H01L27/3258 H01L27/3265 H01L27/3262 H01L2227/32		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

本发明提供一种有机发光显示装置，其在绝缘层的开口区域中包括阻挡层，并且其最小化寄生电容的产生并且使耦合现象最小化并且用于防止亮度降低。根据本发明优选实施例的有机发光显示装置包括在基板上的栅极线，以及在栅极线上具有的开口区域和暴露栅极线的一部分的绝缘层，并且阻挡层是包括并且它具有多个晶体管之间的绝缘层的开口面积。阻挡层在绝缘层上具有多个晶体管和多个晶体管，并且一部分位于绝缘层的开口区域中，并且最小化栅极线与多个晶体管之间的寄生电容产生之间的寄生电容或多个晶体管。

