



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0148732
(43) 공개일자 2016년12월27일

(51) 국제특허분류(Int. Cl.)

G09G 3/32 (2016.01)

(52) CPC특허분류

G09G 3/3275 (2013.01)

G09G 2320/043 (2013.01)

(21) 출원번호 10-2015-0084742

(22) 출원일자 2015년06월16일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

한국과학기술원

대전광역시 유성구 대학로 291(구성동)

(72) 발명자

권오조

경기도 수원시 권선구 권중로 82 신우아파트, 70
1동 107호

김지웅

경기도 수원시 영통구 영통로200번길 239, 103동
101호

(뒷면에 계속)

(74) 대리인

박영우

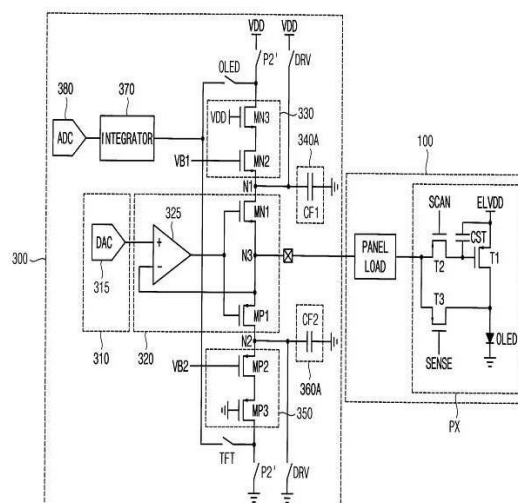
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 데이터 구동 장치 및 이를 포함하는 유기 발광 표시 장치

(57) 요약

표시 패널을 구동하기 위한 데이터 구동 장치는 영상 데이터로부터 데이터 신호를 생성하는 데이터 신호 변환부, 데이터 라인에 데이터 신호를 출력하는 출력 버퍼부, 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제1 캐스코드부, 출력 버퍼부 및 제1 캐스코드부 사이의 제1 노드와 연결되고, 전류 노이즈를 제거하는 제1 노이즈 제거부, 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제2 캐스코드부, 출력 버퍼부 및 제2 캐스코드부 사이의 제2 노드와 연결되고, 전류 노이즈를 제거하는 제2 노이즈 제거부, 제1 캐스코드부를 통해 흐르는 제1 전류 및 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성하는 전류 적분부, 및 적분 전압을 디지털 신호로 변환하는 아날로그-디지털 컨버터를 포함한다.

대표도



(72) 발명자

신충선

경기도 용인시 기흥구 동백2로 12, 4208동 1301호

이주형

경기도 성남시 분당구 서현로 181, 205동 504호

방준석

서울특별시 중구 필동로 63-1

조규형

대전광역시 유성구 대학로 291 한국과학기술원, 전자정보동 4223호

명세서

청구범위

청구항 1

영상 데이터로부터 데이터 신호를 생성하는 데이터 신호 변환부;

데이터 라인에 상기 데이터 신호를 출력하는 출력 버퍼부;

상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제1 캐스코드부;

상기 출력 버퍼부 및 상기 제1 캐스코드부 사이의 제1 노드와 연결되고, 전류 노이즈를 제거하는 제1 노이즈 제거부;

상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제2 캐스코드부;

상기 출력 버퍼부 및 상기 제2 캐스코드부 사이의 제2 노드와 연결되고, 전류 노이즈를 제거하는 제2 노이즈 제거부;

상기 제1 캐스코드부를 통해 흐르는 제1 전류 및 상기 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성하는 전류 적분부; 및

상기 적분 전압을 디지털 신호로 변환하는 아날로그-디지털 컨버터(analog-digital converter; ADC)를 포함하는 데이터 구동 장치.

청구항 2

제1 항에 있어서, 패널 구동 모드에서 상기 제1 노드는 제1 전원에 연결되고, 상기 제2 노드는 접지 전원에 연결되며, 상기 전류 적분부는 상기 제1 캐스코드부 및 상기 제2 캐스코드부와 연결이 해제되는 것을 특징으로 하는 데이터 구동 장치.

청구항 3

제1 항에 있어서, 제1 전류 측정 모드에서 상기 전류 적분부는 상기 제1 캐스코드부와 연결되고, 상기 제2 캐스코드부와 연결이 해제되는 것을 특징으로 하는 데이터 구동 장치.

청구항 4

제1 항에 있어서, 제2 전류 측정 모드에서 상기 전류 적분부는 상기 제2 캐스코드부와 연결되고, 상기 제1 캐스코드부와 연결이 해제되는 것을 특징으로 하는 데이터 구동 장치.

청구항 5

제1 항에 있어서, 상기 출력 버퍼부는 제1 증폭기, 제1 출력 트랜지스터, 및 제2 출력 트랜지스터를 포함하고,

상기 제1 증폭기는 상기 데이터 신호 변환부로부터 상기 데이터 신호를 수신하는 제1 입력 단자, 제3 노드와 연결되는 제2 입력 단자, 및 상기 제1 출력 트랜지스터의 게이트 전극 및 상기 제2 출력 트랜지스터의 게이트 전극에 연결되는 출력 단자를 포함하며,

상기 제1 출력 트랜지스터는 상기 제1 증폭기의 출력 단자와 연결되는 게이트 전극, 상기 제1 노드와 연결되는 제1 전극, 및 상기 제3 노드와 연결되는 제2 전극을 포함하고,

상기 제2 출력 트랜지스터는 상기 제1 증폭기의 출력 단자와 연결되는 게이트 전극, 상기 제3 노드와 연결되는 제1 전극, 및 상기 제2 노드와 연결되는 제2 전극을 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 6

제1 항에 있어서, 상기 제1 캐스코드부는 제1 캐스코드 트랜지스터 및 제2 캐스코드 트랜지스터를 포함하고,

상기 제1 캐스코드 트랜지스터는 제1 바이어스 전원에 연결된 게이트 전극, 상기 제2 캐스코드 트랜지스터의 제

2 전극에 연결된 제1 전극, 및 상기 제1 노드에 연결된 제2 전극을 포함하며,

상기 제2 캐스코드 트랜지스터는 제1 전원과 연결되는 게이트 전극, 제1 스위치에 의해 상기 전류 적분부와 연결되는 제1 전극, 및 상기 제1 캐스코드 트랜지스터의 제1 전극에 연결된 제2 전극을 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 7

제1 항에 있어서, 상기 제1 노이즈 제거부는

상기 제1 노드 및 접지 전원 사이에 연결되는 제1 필터링 커패시터를 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 8

제1 항에 있어서, 상기 제1 노이즈 제거부는

상기 제1 노드 및 커먼 소스(common source) 증폭기 사이에 연결되는 제1 필터링 커패시터를 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 9

제1 항에 있어서, 상기 제2 캐스코드부는 제3 캐스코드 트랜지스터 및 제4 캐스코드 트랜지스터를 포함하고,

상기 제3 캐스코드 트랜지스터는 제2 바이어스 전원에 연결된 게이트 전극, 상기 제2 노드에 연결된 제1 전극, 및 상기 제4 캐스코드 트랜지스터의 제1 전극에 연결된 제2 전극을 포함하며,

상기 제4 캐스코드 트랜지스터는 접지 전원과 연결되는 게이트 전극, 상기 제3 캐스코드 트랜지스터의 제2 전극에 연결된 제1 전극, 및 제2 스위치에 의해 상기 전류 적분부와 연결되는 제2 전극을 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 10

제1 항에 있어서, 상기 제2 노이즈 제거부는

상기 제2 노드 및 접지 전원 사이에 연결되는 제2 필터링 커패시터를 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 11

제1 항에 있어서, 상기 제2 노이즈 제거부는

상기 제2 노드 및 커먼 소스(common source) 증폭기 사이에 연결되는 제2 필터링 커패시터를 포함하는 것을 특징으로 하는 데이터 구동 장치.

청구항 12

제1 항에 있어서, 상기 전류 적분부는 제1 적분 커패시터, 제2 적분 커패시터, 및 제2 증폭기를 포함하고,

상기 제1 적분 커패시터는 상기 제1 전류 및 상기 제2 전류가 흐르는 전류 입력 노드와 상기 제2 증폭기의 제1 입력 단자 사이에 연결되고,

상기 제2 증폭기는 상기 제1 적분 커패시터와 연결된 제1 입력 단자, 기준 전원에 연결되는 제2 입력 단자, 및 상기 ADC에 연결된 출력 단자를 포함하며,

상기 제2 적분 커패시터는 상기 전류 입력 노드와 상기 제2 증폭기의 출력 단자 사이에 연결되는 것을 특징으로 하는 데이터 구동 장치.

청구항 13

제12 항에 있어서, 상기 전류 입력 노드는 제1 초기화 스위치에 의해 주기적으로 제1 전원 또는 접지 전원에 연결되고,

상기 제2 증폭기의 제1 입력 단자는 제2 초기화 스위치에 의해 상기 제2 증폭기의 출력 단자에 주기적으로 연결되는 것을 특징으로 하는 데이터 구동 장치.

청구항 14

제13 항에 있어서, 상기 제1 초기화 스위치는 상기 제2 초기화 스위치와 동일한 시점에서 턴-온되고, 상기 제2 초기화 스위치보다 빠른 시점에서 턴-오프되는 것을 특징으로 하는 데이터 구동 장치.

청구항 15

제1 항에 있어서, 상기 ADC는 2차 시스마-델타(sigma-delta) ADC인 것을 특징으로 하는 데이터 구동 장치.

청구항 16

복수의 화소들을 포함하는 표시 패널;

스캔 라인을 통해 상기 화소들에 스캔 신호를 제공하는 스캔 구동부;

패널 구동 모드에서 데이터 라인을 통해 상기 화소들에 데이터 신호를 제공하고, 제1 전류 측정 모드에서 상기 화소들에 포함된 유기 발광 다이오드들에 대한 제1 열화 정보를 도출하며, 제2 전류 측정 모드에서 상기 화소들에 포함된 구동 트랜지스터에 대한 제2 열화 정보를 도출하는 데이터 구동부; 및

상기 제1 열화 정보 및 상기 제2 열화 정보에 기초하여 보상된 영상을 표시하기 위해 상기 스캔 구동부 및 상기 데이터 구동부를 제어하는 제어부를 포함하고,

상기 데이터 구동부는

영상 데이터로부터 상기 데이터 신호를 생성하는 데이터 신호 변환부;

상기 데이터 라인에 상기 데이터 신호를 출력하는 출력 버퍼부;

상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제1 캐스코드부;

상기 출력 버퍼부 및 상기 제1 캐스코드부 사이의 제1 노드와 연결되고, 전류 노이즈를 제거하는 제1 노이즈 제거부;

상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제2 캐스코드부;

상기 출력 버퍼부 및 상기 제2 캐스코드부 사이의 제2 노드와 연결되고, 전류 노이즈를 제거하는 제2 노이즈 제거부;

상기 제1 캐스코드부를 통해 흐르는 제1 전류 및 상기 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성하는 전류 적분부; 및

상기 적분 전압을 디지털 신호로 변환하는 아날로그-디지털 컨버터(analog-digital converter; ADC)를 포함하는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 17

제16 항에 있어서, 상기 패널 구동 모드에서 상기 제1 노드는 제1 전원에 연결되고, 상기 제2 노드는 접지 전원에 연결되며, 상기 전류 적분부는 상기 제1 캐스코드부 및 상기 제2 캐스코드부와 연결이 해제되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 18

제16 항에 있어서, 상기 제1 전류 측정 모드에서 상기 전류 적분부는 상기 제1 캐스코드부와 연결되고, 상기 제2 캐스코드부와 연결이 해제되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 19

제16 항에 있어서, 상기 제2 전류 측정 모드에서 상기 전류 적분부는 상기 제2 캐스코드부와 연결되고, 상기 제1 캐스코드부와 연결이 해제되는 것을 특징으로 하는 유기 발광 표시 장치.

청구항 20

제19 항에 있어서, 상기 제2 전류 측정 모드에서 상기 데이터 신호 변환부는 상기 유기 발광 다이오드의 애노드 전극의 전압에 상응하는 상기 데이터 신호를 생성하는 것을 특징으로 하는 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 데이터 구동 장치 및 이를 포함하는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 다이오드는 양극으로부터 제공되는 정공들과 음극으로부터 제공되는 전자들이 양극 및 음극 사이의 발광층에서 결합하여 발광한다. 유기 발광 다이오드를 사용하면, 시야각이 넓고, 응답속도가 빠르며, 두께가 얇고, 전력소모가 낮은 표시 장치를 구현할 수 있다.

[0003] 유기 발광 표시 장치는 시간이 경과함에 따라 구동 시간 및 구동 전류량에 상응하여 유기 발광 다이오드 및 구동 트랜지스터의 열화 현상이 발생한다. 유기 발광 다이오드 및 구동 트랜지스터의 열화에 의해, 화소들 간의 특성 차이가 발생하고, 표시 품질이 저하된다. 이와 같은 문제점을 극복하기 위하여 아날로그 디지털 변환기(analog-digital converter; ADC)를 이용하여, 구동 트랜지스터 및 유기 발광 다이오드의 열화를 측정하고, 열화를 보상하는 방법이 연구되고 있다. 하지만, 전류 측정 회로에서 발생하는 전류 노이즈에 의해 열화 정도를 정확히 측정할 수 없다. 또한, 열화 측정 시간을 줄이기 위해 각각의 채널마다 전류 측정 회로를 형성하는 경우, 제조 비용이 증가하고, 넓은 실장 면적이 필요한 문제점이 있다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 일 목적은 효율적으로 화소의 열화를 측정할 수 있는 데이터 구동 장치를 제공하는 것이다.

[0005] 본 발명의 다른 목적은 화소의 열화를 보상할 수 있는 유기 발광 표시 장치를 제공하는 것이다.

[0006] 다만, 본 발명의 목적은 상기 목적들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0007] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 표시 장치는 영상 데이터로부터 데이터 신호를 생성하는 데이터 신호 변환부, 데이터 라인에 상기 데이터 신호를 출력하는 출력 버퍼부, 상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제1 캐스코드부, 상기 출력 버퍼부 및 상기 제1 캐스코드부 사이의 제1 노드와 연결되고, 전류 노이즈를 제거하는 제1 노이즈 제거부, 상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제2 캐스코드부, 상기 출력 버퍼부 및 상기 제2 캐스코드부 사이의 제2 노드와 연결되고, 전류 노이즈를 제거하는 제2 노이즈 제거부, 상기 제1 캐스코드부를 통해 흐르는 제1 전류 및 상기 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성하는 전류 적분부, 및 상기 적분 전압을 디지털 신호로 변환하는 아날로그-디지털 컨버터(analog-digital converter; ADC)를 포함할 수 있다.

[0008] 일 실시예에 의하면, 패널 구동 모드에서 상기 제1 노드는 제1 전원에 연결되고, 상기 제2 노드는 접지 전원에 연결되며, 상기 전류 적분부는 상기 제1 캐스코드부 및 상기 제2 캐스코드부와 연결이 해제될 수 있다.

[0009] 일 실시예에 의하면, 제1 전류 측정 모드에서 상기 전류 적분부는 상기 제1 캐스코드부와 연결되고, 상기 제2 캐스코드부와 연결이 해제될 수 있다.

[0010] 일 실시예에 의하면, 제2 전류 측정 모드에서 상기 전류 적분부는 상기 제2 캐스코드부와 연결되고, 상기 제1

캐스코드부와 연결이 해제될 수 있다.

- [0011] 일 실시예에 의하면, 상기 출력 버퍼부는 제1 증폭기, 제1 출력 트랜지스터, 및 제2 출력 트랜지스터를 포함할 수 있다. 상기 제1 증폭기는 상기 데이터 신호 변환부로부터 상기 데이터 신호를 수신하는 제1 입력 단자, 제3 노드와 연결되는 제2 입력 단자, 및 상기 제1 출력 트랜지스터의 게이트 전극 및 상기 제2 출력 트랜지스터의 게이트 전극에 연결되는 출력 단자를 포함할 수 있다. 상기 제1 출력 트랜지스터는 상기 제1 증폭기의 출력 단자와 연결되는 게이트 전극, 상기 제1 노드와 연결되는 제1 전극, 및 상기 제3 노드와 연결되는 제2 전극을 포함할 수 있다. 상기 제2 출력 트랜지스터는 상기 제1 증폭기의 출력 단자와 연결되는 게이트 전극, 상기 제3 노드와 연결되는 제1 전극, 및 상기 제2 노드와 연결되는 제2 전극을 포함할 수 있다.
- [0012] 일 실시예에 의하면, 상기 제1 캐스코드부는 제1 캐스코드 트랜지스터 및 제2 캐스코드 트랜지스터를 포함할 수 있다. 상기 제1 캐스코드 트랜지스터는 제1 바이어스 전원에 연결된 게이트 전극, 상기 제2 캐스코드 트랜지스터의 제2 전극에 연결된 제1 전극, 및 상기 제1 노드에 연결된 제2 전극을 포함할 수 있다. 상기 제2 캐스코드 트랜지스터는 제1 전원과 연결되는 게이트 전극, 제1 스위치에 의해 상기 전류 적분부와 연결되는 제1 전극, 및 상기 제1 캐스코드 트랜지스터의 제1 전극에 연결된 제2 전극을 포함할 수 있다.
- [0013] 일 실시예에 의하면, 상기 제1 노이즈 제거부는 상기 제1 노드 및 접지 전원 사이에 연결되는 제1 필터링 커패시터를 포함할 수 있다.
- [0014] 일 실시예에 의하면, 상기 제1 노이즈 제거부는 상기 제1 노드 및 커먼 소스(common source) 증폭기 사이에 연결되는 제1 필터링 커패시터를 포함할 수 있다.
- [0015] 일 실시예에 의하면, 상기 제2 캐스코드부는 제3 캐스코드 트랜지스터 및 제4 캐스코드 트랜지스터를 포함할 수 있다. 상기 제3 캐스코드 트랜지스터는 제2 바이어스 전원에 연결된 게이트 전극, 상기 제2 노드에 연결된 제1 전극, 및 상기 제4 캐스코드 트랜지스터의 제1 전극에 연결된 제2 전극을 포함할 수 있다. 상기 제4 캐스코드 트랜지스터는 접지 전원과 연결되는 게이트 전극, 상기 제3 캐스코드 트랜지스터의 제2 전극에 연결된 제1 전극, 및 제2 스위치에 의해 상기 전류 적분부와 연결되는 제2 전극을 포함할 수 있다.
- [0016] 일 실시예에 의하면, 상기 제2 노이즈 제거부는 상기 제2 노드 및 접지 전원 사이에 연결되는 제2 필터링 커패시터를 포함할 수 있다.
- [0017] 일 실시예에 의하면, 상기 제2 노이즈 제거부는 상기 제2 노드 및 커먼 소스(common source) 증폭기 사이에 연결되는 제2 필터링 커패시터를 포함할 수 있다.
- [0018] 일 실시예에 의하면, 상기 전류 적분부는 제1 적분 커패시터, 제2 적분 커패시터, 및 제2 증폭기를 포함할 수 있다. 상기 제1 적분 커패시터는 상기 제1 전류 및 상기 제2 전류가 흐르는 전류 입력 노드와 상기 제2 증폭기의 제1 입력 단자 사이에 연결될 수 있다. 상기 제2 증폭기는 상기 제1 적분 커패시터와 연결된 제1 입력 단자, 기준 전원에 연결되는 제2 입력 단자, 및 상기 ADC에 연결된 출력 단자를 포함할 수 있다. 상기 제2 적분 커패시터는 상기 전류 입력 노드와 상기 제2 증폭기의 출력 단자 사이에 연결될 수 있다.
- [0019] 일 실시예에 의하면, 상기 전류 입력 노드는 제1 초기화 스위치에 의해 주기적으로 제1 전원 또는 접지 전원에 연결될 수 있다. 상기 제2 증폭기의 제1 입력 단자는 제2 초기화 스위치에 의해 상기 제2 증폭기의 출력 단자에 주기적으로 연결될 수 있다.
- [0020] 일 실시예에 의하면, 상기 제1 초기화 스위치는 상기 제2 초기화 스위치와 동일한 시점에서 턴-온되고, 상기 제2 초기화 스위치보다 빠른 시점에서 턴-오프될 수 있다.
- [0021] 일 실시예에 의하면, 상기 ADC는 2차 시스마-델타(sigma-delta) ADC일 수 있다.
- [0022] 본 발명의 다른 목적을 달성하기 위하여, 발명의 실시예들에 따른 유기 발광 표시 장치는 복수의 화소들을 포함하는 표시 패널, 스캔 라인을 통해 상기 화소들에 스캔 신호를 제공하는 스캔 구동부, 패널 구동 모드에서 데이터 라인을 통해 상기 화소들에 데이터 신호를 제공하고, 제1 전류 측정 모드에서 상기 화소들에 포함된 유기 발광 다이오드들에 대한 제1 열화 정보를 도출하며, 제2 전류 측정 모드에서 상기 화소들에 포함된 구동 트랜지스터에 대한 제2 열화 정보를 도출하는 데이터 구동부, 및 상기 제1 열화 정보 및 상기 제2 열화 정보에 기초하여 보상된 영상을 표시하기 위해 상기 스캔 구동부 및 상기 데이터 구동부를 제어하는 제어부를 포함할 수 있다. 상기 데이터 구동부는 영상 데이터로부터 상기 데이터 신호를 생성하는 데이터 신호 변환부, 상기 데이터 라인에 상기 데이터 신호를 출력하는 출력 버퍼부, 상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제1 캐스코드부, 상기 출력 버퍼부 및 상기 제1 캐스코드부 사이의 제1 노드와 연결되고, 전류

노이즈를 제거하는 제1 노이즈 제거부, 상기 출력 버퍼부와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함하는 제2 캐스코드부, 상기 출력 버퍼부 및 상기 제2 캐스코드부 사이의 제2 노드와 연결되고, 전류 노이즈를 제거하는 제2 노이즈 제거부, 상기 제1 캐스코드부를 통해 흐르는 제1 전류 및 상기 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성하는 전류 적분부, 및 상기 적분 전압을 디지털 신호로 변환하는 아날로그-디지털 컨버터(analog-digital converter; ADC)를 포함할 수 있다.

[0023] 일 실시예에 의하면, 상기 패널 구동 모드에서 상기 제1 노드는 제1 전원에 연결되고, 상기 제2 노드는 접지 전원에 연결되며, 상기 전류 적분부는 상기 제1 캐스코드부 및 상기 제2 캐스코드부와 연결이 해제될 수 있다.

[0024] 일 실시예에 의하면, 상기 제1 전류 측정 모드에서 상기 전류 적분부는 상기 제1 캐스코드부와 연결되고, 상기 제2 캐스코드부와 연결이 해제될 수 있다.

[0025] 일 실시예에 의하면, 상기 제2 전류 측정 모드에서 상기 전류 적분부는 상기 제2 캐스코드부와 연결되고, 상기 제1 캐스코드부와 연결이 해제될 수 있다.

[0026] 일 실시예에 의하면, 상기 제2 전류 측정 모드에서 상기 데이터 신호 변환부는 상기 유기 발광 다이오드의 애노드 전극의 전압에 상응하는 상기 데이터 신호를 생성할 수 있다.

발명의 효과

[0027] 본 발명의 실시예들에 따른 데이터 구동 장치는 전류 측정 시 발생하는 전류 노이즈를 최소화함으로써 화소 열화를 정밀하게 센싱할 수 있다. 또한, 상기 데이터 구동 장치는 표시 패널을 구동하기 위한 회로와 화소 열화를 센싱하기 위한 회로를 일체화함으로써 상대적으로 작은 크기로 구현되므로 각 채널마다 ADC를 집적하여 빠른 속도로 화소의 열화를 측정할 수 있다.

[0028] 본 발명의 실시예들에 따른 유기 발광 표시 장치는 상기 데이터 구동 장치를 포함함으로써, 화소 열화를 정확히 보상하고 표시 품질을 향상시킬 수 있다.

[0029] 다만, 본 발명의 효과는 상기 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0030] 도 1은 본 발명의 실시예들에 따른 데이터 구동 장치 및 표시 패널을 나타내는 회로도이다.

도 2는 도 1의 데이터 구동 장치가 패널 구동 모드에서 표시 패널을 구동하는 일 예를 나타내는 회로도이다.

도 3은 도 1의 데이터 구동 장치가 제1 전류 측정 모드에서 유기 발광 다이오드의 열화를 측정하는 일 예를 나타내는 회로도이다.

도 4은 도 1의 데이터 구동 장치가 제2 전류 측정 모드에서 구동 트랜지스터의 열화를 측정하는 일 예를 나타내는 회로도이다.

도 5는 도 1의 데이터 구동 장치에서 발생하는 전류 노이즈를 설명하기 위한 도면이다.

도 6a 내지 도 6c는 노이즈 제거부가 포함하지 않는 데이터 구동 장치에서 전류 노이즈를 설명하기 위한 그래프들이다.

도 7a 및 도 7b는 도 1의 데이터 구동 장치에서 전류 노이즈를 설명하기 위한 그래프들이다.

도 8은 도 1의 데이터 구동 장치에 포함된 전류 적분기 및 ADC의 일 예를 나타내는 회로도이다.

도 9는 도 8의 전류 적분기 및 ADC에 인가되는 신호들을 나타내는 파형도이다.

도 10은 본 발명의 다른 실시예에 따른 노이즈 제거부를 나타내는 회로도이다.

도 11a 및 도 11b는 도 10의 노이즈 제거부의 효과를 설명하기 위한 그래프이다.

도 12는 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0031] 이하, 첨부한 도면들을 참조하여, 본 발명의 실시예들을 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성

요소에 대해서는 동일하거나 유사한 참조 부호를 사용한다.

- [0032] 도 1은 본 발명의 실시예들에 따른 데이터 구동 장치 및 표시 패널을 나타내는 회로도이다.
- [0033] 도 1을 참조하면, 데이터 구동 장치(300)는 데이터 신호 변환부(310), 출력 버퍼부(320), 제1 캐스코드부(330), 제1 노이즈 제거부(340A), 제2 캐스코드부(350), 제2 노이즈 제거부(360A), 전류 적분부(370), 및 아날로그-디지털 컨버터(analog-digital converter; ADC) (380)를 포함할 수 있다.
- [0034] 데이터 신호 변환부(310)는 디지털-아날로그 변환기(digital-analog converter; DAC) (315)를 이용하여 영상 데이터로부터 데이터 신호를 생성할 수 있다. 일 실시예에서, 데이터 신호 변환부(310)는 쉬프트 레지스터, 샘플링 래치, 홀딩 래치, 및 DAC(315)를 포함할 수 있다. 쉬프트 레지스터는 샘플링 신호를 샘플링 래치로 공급할 수 있다. 예를 들어, 복수의 쉬프트 레지스터들이 스타트 펄스를 쉬프트 클럭의 1주기마다 쉬프트시킴으로써, m개의 샘플링 신호를 순차적으로 공급할 수 있다. 샘플링 래치는 샘플링 신호에 대응하여 영상 데이터를 저장할 수 있다. 홀딩 래치는 출력 인에이블 신호에 대응하여 샘플링 래치로부터 영상 데이터를 수신하여 저장한다. 또한, 홀딩 래치는 저장된 영상 데이터를 DAC(315)로 공급할 수 있다. DAC(315)는 영상 데이터에 대응하여 아날로그 전압인 데이터 신호를 생성할 수 있다. DAC(315)는 영상 데이터의 비트값에 대응하여 계조가 구현될 수 있도록 데이터 신호의 전압을 제어할 수 있다.
- [0035] 출력 버퍼부(320)는 데이터 라인에 데이터 신호를 출력할 수 있다. 출력 버퍼부(320)는 데이터 구동 장치(300)에 포함된 각각의 출력 채널에 위치하고, 데이터 신호 변환부(310)로부터 공급되는 데이터 신호를 데이터 라인으로 출력할 수 있다. 일 실시예에서, 출력 버퍼부(320)는 제1 증폭기(325), 제1 출력 트랜지스터(MN1), 및 제2 출력 트랜지스터(MP1)를 포함할 수 있다. 제1 증폭기(325)는 데이터 신호 변환부(310)로부터 데이터 신호를 수신하는 제1 입력 단자, 제3 노드(N3)와 연결되는 제2 입력 단자, 및 제1 출력 트랜지스터(MN1)의 게이트 전극 및 제2 출력 트랜지스터(MP1)의 게이트 전극에 연결되는 출력 단자를 포함할 수 있다. 제1 출력 트랜지스터(MN1)는 제1 증폭기(325)의 출력 단자와 연결되는 게이트 전극, 제1 노드(N1)와 연결되는 제1 전극, 및 제3 노드(N3)와 연결되는 제2 전극을 포함할 수 있다. 제2 출력 트랜지스터(MP1)는 제1 증폭기(325)의 출력 단자와 연결되는 게이트 전극, 제3 노드(N3)와 연결되는 제1 전극, 및 제2 노드(N2)와 연결되는 제2 전극을 포함할 수 있다. 즉, 출력 버퍼부(320)에 포함된 제1 증폭기(325), 제1 출력 트랜지스터(MN1), 및 제2 출력 트랜지스터(MP1)는 부궤환 루프를 형성하여 버퍼 증폭기의 역할을 할 수 있다.
- [0036] 제1 캐스코드부(330)는 출력 버퍼부(320)와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함할 수 있다. 화소(PX)에 포함된 유기 발광 다이오드들에 대한 제1 열화 정보를 도출하기 위한 제1 전류 측정 모드에서, 제1 전류는 제1 캐스코드부(330)를 통해 흐를 수 있다. 제1 캐스코드부(330)는 출력 임피던스를 증가시킴으로써, 제1 캐스코드부(330)의 일단의 전압의 변동이 제1 전류에 미치는 영향을 최소화시킬 수 있다. 일 실시예에서, 제1 캐스코드부(330)는 제1 캐스코드 트랜지스터(MN2) 및 제2 캐스코드 트랜지스터(MN3)를 포함할 수 있다. 제1 캐스코드 트랜지스터(MN2)는 제1 바이어스 전원(VB1)에 연결된 게이트 전극, 제2 캐스코드 트랜지스터(MN3)의 제2 전극에 연결된 제1 전극, 및 제1 노드(N1)에 연결된 제2 전극을 포함할 수 있다. 제2 캐스코드 트랜지스터(MN3)는 제1 전원(VDD)과 연결되는 게이트 전극, 제1 스위치에 의해 전류 적분부(370)와 연결되는 제1 전극, 및 제1 캐스코드 트랜지스터(MN2)의 제1 전극에 연결된 제2 전극을 포함할 수 있다.
- [0037] 제1 노이즈 제거부(340A)는 출력 버퍼부(320) 및 제1 캐스코드부(330) 사이의 제1 노드(N1)와 연결되고, 전류 노이즈를 제거할 수 있다. 일 실시예에서, 제1 노이즈 제거부(340A)는 제1 노드(N1) 및 접지 전원 사이에 연결되는 제1 필터링 커패시터(CF1)를 포함할 수 있다. 제1 필터링 커패시터(CF1)는 제1 캐스코드 트랜지스터(MN2)와 함께 전류 통과 필터를 형성함으로써, 전류 노이즈를 감소시킬 수 있다.
- [0038] 제2 캐스코드부(350)는 출력 버퍼부(320)와 연결되고, 직렬로 연결된 복수의 트랜지스터들을 포함할 수 있다. 화소(PX)에 포함된 구동 트랜지스터에 대한 제2 열화 정보를 도출하기 위한 제2 전류 측정 모드에서, 제2 전류는 제2 캐스코드부(350)를 통해 흐를 수 있다. 제2 캐스코드부(350)는 출력 임피던스를 증가시킴으로써, 제2 캐스코드부(350)의 일단의 전압의 변동이 제2 전류에 미치는 영향을 최소화시킬 수 있다. 일 실시예에서, 제2 캐스코드부(350)는 제3 캐스코드 트랜지스터(MP2) 및 제4 캐스코드 트랜지스터(MP3)를 포함할 수 있다. 제3 캐스코드 트랜지스터(MP2)는 제2 바이어스 전원(VB2)에 연결된 게이트 전극, 제2 노드(N2)에 연결된 제1 전극, 및 제4 캐스코드 트랜지스터(MP3)의 제1 전극에 연결된 제2 전극을 포함할 수 있다. 제4 캐스코드 트랜지스터(MP3)는 접지 전원과 연결되는 게이트 전극, 제3 캐스코드 트랜지스터(MP2)의 제2 전극에 연결된 제1 전극, 및 제2 스위치에 의해 전류 적분부(370)와 연결되는 제2 전극을 포함할 수 있다.

- [0039] 제2 노이즈 제거부(360A)는 출력 버퍼부(320) 및 제2 캐스코드부(350) 사이의 제2 노드(N2)와 연결되고, 전류 노이즈를 제거할 수 있다. 일 실시예에서, 제2 노이즈 제거부(360A)는 제2 노드(N2) 및 접지 전원 사이에 연결되는 제2 필터링 커패시터(CF2)를 포함할 수 있다. 제2 필터링 커패시터(CF2)는 제3 캐스코드 트랜지스터(MP2)와 함께 전류 통과 필터를 형성함으로써, 전류 노이즈를 감소시킬 수 있다.
- [0040] 전류 적분부(370)는 제1 캐스코드부(330)를 통해 흐르는 제1 전류 및 제2 캐스코드부(350)를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성할 수 있다. 예를 들어, 전류 적분부(370)는 제1 전류 측정 모드에서 화소(PX)에 포함된 유기 발광 다이오드에 상응하는 제1 전류를 적분하여 적분 전압을 생성할 수 있다. 또한, 전류 적분부(370)는 제2 전류 측정 모드에서 화소(PX)에 포함된 구동 트랜지스터에 상응하는 제2 전류를 적분하여 적분 전압을 생성할 수 있다.
- [0041] ADC(380)는 적분 전압을 디지털 신호로 변환할 수 있다. ADC(380)는 제1 전류 측정 모드에서 적분 전압을 디지털 신호로 변환함으로써 유기 발광 다이오드에 대한 제1 열화 정보를 도출할 수 있다. 또한, ADC(380)는 제2 전류 측정 모드에서 적분 전압을 디지털 신호로 변환함으로써 구동 트랜지스터에 대한 제2 열화 정보(예를 들어, 구동 트랜지스터의 문턱 전압/이동도)를 도출할 수 있다.
- [0042] 표시 패널(100)은 복수의 화소(PX)들을 포함할 수 있다. 각각의 화소(PX)는 유기 발광 다이오드(OLED) 및 화소 회로를 포함할 수 있다. 유기 발광 다이오드(OLED)의 애노드 전극은 화소 회로에 연결되고, 캐소드 전극은 접지 전원에 연결될 수 있다. 유기 발광 다이오드(OLED)는 화소 회로로부터 공급되는 구동 전류에 기초하여 발광할 수 있다. 화소 회로는 스캔 라인으로부터 스캔 신호(SCAN)가 인가될 때 데이터 라인으로부터 데이터 신호를 수신할 수 있다. 또한, 화소 회로는 제1 열화 정보 및 제2 열화 정보를 생성하기 위해 센싱 라인부터 센싱 신호가 인가될 때 데이터 구동 장치(300)로부터 제1 전류를 공급받거나, 데이터 구동 장치(300)로 제2 전류를 공급할 수 있다.
- [0043] 일 실시예에서, 화소 회로는 제1 트랜지스터(T1), 제2 트랜지스터(T2), 제3 트랜지스터(T3), 및 스토리지 커패시터(CST)를 포함할 수 있다.
- [0044] 제2 트랜지스터(T2)는 스캔 라인이 연결된 게이트 전극, 데이터 라인에 연결된 제1 전극, 및 스토리지 커패시터(CST)의 제1 전극에 연결된 제2 전극을 포함할 수 있다. 제2 트랜지스터(T2)는 스캔 신호에 응답하여 턴-온될 수 있다. 스캔 신호는 스토리지 커패시터(CST)에 데이터 신호에 대응되는 전압이 충전되는 기간 동안 공급될 수 있다.
- [0045] 제1 트랜지스터(T1)는 구동 트랜지스터일 수 있다. 제1 트랜지스터(T1)는 스토리지 커패시터(CST)의 제1 전극에 연결된 게이트 전극, 스토리지 커패시터(CST)의 제2 전극 및 고전원(ELVDD)에 연결된 제1 전극, 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결된 제2 전극을 포함할 수 있다. 제1 트랜지스터(T1)는 스토리지 커패시터(CST)에 저장된 전압에 대응하여 고전원(ELVDD)으로부터 유기 발광 다이오드(OLED)으로 흐르는 구동 전류를 제어할 수 있다.
- [0046] 제3 트랜지스터(T3)의 센싱 라인에 연결된 게이트 전극, 제1 트랜지스터(T1)의 제2 전극 및 유기 발광 다이오드(OLED)의 애노드 전극에 연결된 제1 전극, 및 데이터 라인에 연결된 제2 전극을 포함할 수 있다. 제3 트랜지스터(T3)는 센싱 신호(SENSE)에 응답하여 턴-온될 수 있다. 센싱 신호는 센싱 모드에서 순차적으로 공급될 수 있다.
- [0047] 비록, 도 1에서는 화소 회로가 제1 내지 제3 트랜지스터들(T1 내지 T3), 및 스토리지 커패시터(CST)를 포함하는 것으로 설명하였으나, 화소 회로의 구조는 이에 한정되지 않는다.
- [0048] 도 2는 도 1의 데이터 구동 장치가 패널 구동 모드에서 표시 패널을 구동하는 일 예를 나타내는 회로도이다.
- [0049] 도 2를 참조하면, 데이터 구동 장치는 패널 구동 모드에서 데이터 신호를 화소에 기입하기 위해 데이터 신호를 데이터 라인에 출력할 수 있다.
- [0050] 패널 구동 모드에서 제1 노드(N1)는 제1 전원(VDD)에 연결되고, 제2 노드(N2)는 접지 전원에 연결될 수 있다. 패널 구동 모드에서 전류 적분부(370)는 제1 캐스코드부(330) 및 제2 캐스코드부(350)와 연결이 해제될 수 있다. 따라서, 제1 출력 트랜지스터(MN1)는 제1 전원(VDD)에 연결되고, 제2 출력 트랜지스터(MP1)는 접지 전원에 연결될 수 있다. 이에 따라, DAC(315), 제1 증폭기(325), 제1 출력 트랜지스터(MN1), 및 제2 출력 트랜지스터(MP1)가 부귀환 루프를 형성하여 버퍼 증폭기의 역할을 할 수 있다.
- [0051] 또한, 패널 구동 모드에서 스캔 신호(SCAN)가 화소에 인가되고, 데이터 신호가 스토리지 커패시터(Cst) 및 제1

트랜지스터(T1)의 게이트 전극에 인가될 수 있다. 따라서, 패널 구동 모드에서 유기 발광 다이오드(OLED)는 화소 회로로부터 공급되는 구동 전류에 기초하여 발광할 수 있다.

- [0052] 도 3은 도 1의 데이터 구동 장치가 제1 전류 측정 모드에서 유기 발광 다이오드의 열화를 측정하는 일 예를 나타내는 회로도이다.
- [0053] 도 3을 참조하면, 제1 전류 측정 모드에서, 전류 적분부(370)는 유기 발광 다이오드(OLED)에 대한 제1 열화 정보를 도출하기 위해 제1 캐스코드부(330)를 통해 흐르는 제1 전류(IOLED)를 적분하여 적분 전압을 생성할 수 있다.
- [0054] 제1 전류 측정 모드에서 전류 적분부(370)는 제1 캐스코드부(330)와 연결되고, 제2 캐스코드부(350)와 연결이 해제될 수 있다. 제1 출력 트랜지스터(MN1)의 게이트 전극의 전압은 제2 출력 트랜지스터(MP1)의 게이트 전극의 전압과 동일하므로, 제1 전류(IOLED)의 방향에 따라 제1 출력 트랜지스터(MN1) 또는 제2 출력 트랜지스터(MP1) 중 제1 출력 트랜지스터(MN1)에만 전류가 흐를 수 있다. 따라서, 제1 전류(IOLED)는 적류 적분부(370), 제1 캐스코드부(330), 제1 출력 트랜지스터(MN1)를 통해 유기 발광 다이오드(OLED)로 흐를 수 있다. 일 실시예에서, 채널 길이 변조(channel length modulation)에 따른 전류 변화를 최소화하기 위해, 출력 버퍼부(320)는 제1 전류 측정 모드에서 유기 발광 다이오드(OLED)의 애노드 전극의 전압에 상응하는 데이터 신호를 출력할 수 있다. 전류 적분기(370)가 동작하는 동안 제2 캐스코드 트랜지스터(MN3)의 제1 전극의 전압 변동이 발생할 수 있다. 제1 캐스코드 트랜지스터(MN2) 및 제2 캐스코드 트랜지스터(MN3)는 출력 임피던스를 증가시킴으로써, 제2 캐스코드 트랜지스터(MN3)의 제1 전극의 전압 변동이 제1 전류(IOLED)에 미치는 영향을 최소화할 수 있다.
- [0055] 도 4은 도 1의 데이터 구동 장치가 제2 전류 측정 모드에서 구동 트랜지스터의 열화를 측정하는 일 예를 나타내는 회로도이다.
- [0056] 도 4를 참조하면, 제2 전류 측정 모드에서, 전류 적분부(370)는 구동 트랜지스터인 제1 트랜지스터(T1)에 대한 제2 열화 정보를 도출하기 위해 제2 캐스코드부(350)를 통해 흐르는 제2 전류(ITFT)를 적분하여 적분 전압을 생성할 수 있다.
- [0057] 제2 전류 측정 모드에서 전류 적분부(370)는 제2 캐스코드부(350)와 연결되고, 제1 캐스코드부(330)와 연결이 해제될 수 있다.
- [0058] 측정하고자 하는 데이터 신호를 제1 트랜지스터(T1)의 게이트 전극에 인가하고 센싱 신호를 인가하는 경우, 제2 전류(ITFT)가 데이터 라인을 통해 데이터 구동 장치로 흐를 수 있다. 제1 출력 트랜지스터(MN1)의 게이트 전극의 전압은 제2 출력 트랜지스터(MP1)의 게이트 전극의 전압과 동일하므로, 제2 전류(ITFT)의 방향에 따라 제1 출력 트랜지스터(MN1) 또는 제2 출력 트랜지스터(MP1) 중 제2 출력 트랜지스터(MP1)에만 전류가 흐를 수 있다. 따라서, 제2 전류(ITFT)는, 제1 트랜지스터(T1), 제2 출력 트랜지스터(MP1), 제2 캐스코드부(350)를 통해 적류 적분부(370)로 흐를 수 있다. 채널 길이 변조(channel length modulation)에 따른 전류 변화를 최소화하기 위해, 출력 버퍼부(320)는 유기 발광 다이오드(OLED)의 애노드 전극의 전압에 상응하는 데이터 신호를 출력할 수 있다. 전류 적분기(370)이 동작하는 과정에서 제4 캐스코드 트랜지스터(MP3)의 제2 전극의 전압 변동이 발생할 수 있다. 제3 캐스코드 트랜지스터(MP2) 및 제4 캐스코드 트랜지스터(MP3)는 출력 임피던스를 증가시킴으로써, 제4 캐스코드 트랜지스터(MP3)의 제2 전극의 전압 변동이 제2 전류(ITFT)에 미치는 영향을 최소화할 수 있다.
- [0059] 도 5는 도 1의 데이터 구동 장치에서 발생하는 전류 노이즈를 설명하기 위한 도면이다. 도 6a 내지 도 6c는 노이즈 제거부가 포함하지 않는 데이터 구동 장치에서 전류 노이즈를 설명하기 위한 그래프들이다. 도 7a 및 도 7b는 도 1의 데이터 구동 장치에서 전류 노이즈를 설명하기 위한 그래프들이다.
- [0060] 도 5 내지 도 7b를 참조하면, 데이터 구동 장치는 제1 캐스코드부 및 제1 노이즈 제거부를 포함함으로써 제1 전류를 측정할 때 발생하는 전류 노이즈를 감소시킬 수 있다. 또한, 데이터 구동 장치는 제2 캐스코드부 및 제2 노이즈 제거부를 포함함으로써 제2 전류를 측정할 때 발생하는 전류 노이즈를 감소시킬 수 있다. 제2 캐스코드부 및 제2 노이즈 제거부를 이용하여 전류 노이즈를 감소시키는 동작 원리는 제1 캐스코드부 및 제1 노이즈 제거부를 이용하여 전류 노이즈를 감소시키는 동작 원리와 동일하므로 중복되는 설명은 생략하기로 한다.
- [0061] 도 5에 도시된 바와 같이, 제1 전류(IOLED)를 측정하는 경우, 제1 증폭기(325)와 제1 출력 트랜지스터(MN1)에서 발생하는 전압 노이즈(Vnoise)는 패널 부하인 부하 저항(RP) 및 부하 커패시터(CP)의 임피던스(ZP)에 따라 전류 노이즈(Inoise)로 변환될 수 있다. 여기서, 전류 노이즈(Inoise)의 크기는 전압 노이즈(Vnoise)/패널 부하의 임피던스(ZP)로 계산될 수 있다. 제1 전류(IOLED)는 전류 노이즈에 의해 영향을 받음으로써, 제1 전류(IOLED)에

대한 신호 잡음비(signal to noise rate; SNR)가 감소될 수 있다.

[0062] 도 6a에 도시된 바와 같이, 제1 주파수(F1) 이하의 저주파 대역에서, 전압 노이즈(Vnoise)는 상대적으로 높은 값을 가질 수 있다. 전압 노이즈(Vnoise)는 저주파 대역에서 플리커 노이즈(1/f)에 의해 주파수가 커짐에 따라 전압 노이즈(Vnoise)는 작아질 수 있다. 제1 주파수(F1)보다 크고 증폭기의 대역폭(GBW) 이하의 주파수 대역에서, 전압 노이즈(Vnoise)는 주파수의 크기와 관계없이 일정한 쉘 노이즈(thermal noise)에 의해 일정한 크기를 가질 수 있다. 또한, 제1 증폭기의 대역폭(GBW)보다 큰 주파수 대역에서, 전압 노이즈(Vnoise)는 부귀환 루프에 의해 제거될 수 있으므로, 주파수가 커짐에 따라 전압 노이즈(Vnoise)는 작아질 수 있다.

[0063] 도 6b에 도시된 바와 같이, 패널 부하의 임피던스(ZP)는 부하 커패시터(CP)의 영향으로 주파수가 증가함에 따라 감소할 수 있다. 패널 부하의 임피던스(ZP)는 제2 주파수(F2) 이후로는 부하 저항(RP) 값으로 일정해 질 수 있다. 여기서, 제2 주파수(F2)는 [수학식 1]에 의해 계산될 수 있다.

[0064] [수학식 1]

$$F2 = \frac{1}{2\pi \cdot RP \cdot CP}$$

[0065] ,

[0066] 여기서, F2는 제2 주파수, RP는 부하 저항의 크기, CP는 부하 커패시터의 커패시턴스를 나타낸다.

[0067] 도 6c에 도시된 바와 같이, 전류 노이즈(Inoise)는 전압 노이즈(Vnoise)를 패널 부하의 임피던스(ZP)로 나누어 계산될 수 있다. 주파수에 따라 전압 노이즈(Inoise) 및 패널 부하의 임피던스(ZP)가 변동되므로, 제1 캐스코드부 및 제1 노이즈 제거부가 존재하지 않는 데이터 구동 장치에서, 전류 노이즈(Inoise)는 제2 주파수(F2)와 제1 증폭기의 대역폭(GBW) 사이의 주파수 대역에서 상대적으로 클 수 있다.

[0068] 도 7a 및 도 7a에 도시된 바와 같이, 데이터 구동 장치는 제1 캐스코드부 및 제1 노이즈 제거부를 포함하고, 제1 필터링 커패시터와 제1 캐스코드 트랜지스터의 입력 임피던스에 의해 전류 저역 통과 필터가 형성될 수 있다. 여기서, 제1 캐스코드 트랜지스터의 입력 임피던스는 $1/g_{MN2}$ (여기서, g_{MN2} 는 제1 캐스코드 트랜지스터의 트랜스컨덕턴스)이므로, 전류 저역 통과 필터의 통과 주파수는 [수학식 2]에 의해 계산될 수 있다.

[0069] [수학식 2]

$$FP1 = \frac{g_{MN2}}{2\pi \cdot CF}$$

[0070] ,

[0071] 여기서, FP1는 전류 저역 통과 필터의 통과 주파수, g_{MN2} 는 제1 캐스코드 트랜지스터의 트랜스컨덕턴스, CF는 제1 필터링 커패시터의 커패시턴스를 나타낸다.

[0072] 따라서, 전류 저역 통과 필터의 통과 주파수가 전류 노이즈(Inoise)가 최대가 되는 주파수인 제2 주파수(F2)보다 작은 경우, 전류 저역 통과 필터를 통해 고주파 영역에서 상대적으로 높은 전류 노이즈를 효과적으로 차단할 수 있다.

[0073] 도 8은 도 1의 데이터 구동 장치에 포함된 전류 적분기 및 ADC의 일 예를 나타내는 회로도이다. 도 9는 도 8의 전류 적분기 및 ADC에 인가되는 신호들을 나타내는 파형도이다.

[0074] 도 8 및 도 9를 참조하면, 데이터 구동 장치는 전류 적분기(370) 및 ADC(380)를 포함함으로써, 화소의 열화를 측정하기 위한 제1 전류 및 제2 전류를 적분하여 적분 전압을 생성하고, 디지털 신호로 변환할 수 있다.

[0075] 전류 적분기(370)는 제1 캐스코드부를 통해 흐르는 제1 전류 및 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성할 수 있다. 일 실시예에서, 전류 적분부(370)는 제1 적분 커패시터(C1), 제2 적분 커패시터(C2), 및 제2 증폭기(A1)를 포함할 수 있다. 제1 적분 커패시터(C1)는 제1 전류 및 제2 전류가 흐르는 전류 입력 노드(NI)와 제2 증폭기(A1)의 제1 입력 단자 사이에 연결될 수 있다. 제2 증폭기(A1)는 제1 적분 커패시터(C1)와 연결된 제1 입력 단자, 기준 전원(VCM1)에 연결되는 제2 입력 단자, 및 ADC(380)에 연결된 출력 단자를 포함할 수 있다. 제2 적분 커패시터(C2)는 전류 입력 노드(NI)와 제2 증폭기(A1)의 출력 단자 사이에 연결될 수 있다. 전류 적분기(370)는 제1 적분 커패시터(C1)에 의해 전류 입력 노드(NI)와 제2 증폭기(A1)의 입력 단자 사이의 전류 전압을 분리할 수 있다. 따라서, 전류 적분기(370) 및 ADC(380)에서는 표시 패널을 구동을 위한 회로

들보다 상대적으로 낮은 전원 전압을 사용할 수 있기 때문에 소비 전력을 절감할 수 있다.

[0076] 일 실시예에서, 전류 입력 노드(NI)는 제1 초기화 스위치에 의해 주기적으로 제1 전원(VDD) 또는 접지 전원에 연결될 수 있다. 예를 들어, 제1 전류 측정 모드에서 전류 입력 노드(NI)는 주기적으로 제1 전원(VDD)에 연결되고, 제2 전류 측정 모드에서 전류 입력 노드(NI)는 주기적으로 접지 전원에 연결될 수 있다. 제2 증폭기(A1)의 제1 입력 단자는 제2 초기화 스위치에 의해 제2 증폭기(A1)의 출력 단자에 주기적으로 연결될 수 있다. 전류 적분기(370)는 하나의 샘플링 주기(Ts)의 반주기 동안 제2 및 제2' 스위칭 신호들(P, P')에 의해 제어되는 스위치들을 연결함으로써 초기화될 수 있다. 또한, 전류 적분기(370)는 나머지 반주기 동안 흘러 들어오거나 흘러 나가는 전류를 제2 적분 커패시터(C2)에 적분할 수 있다.

[0077] 일 실시예에서, 제1 초기화 스위치는 제2 초기화 스위치와 동일한 시점에서 턴-온되고, 제2 초기화 스위치보다 빠른 시점에서 턴-오프될 수 있다. 즉, 제2' 스위칭 신호(P')에 의해 제어되는 제1 초기화 스위치는 제2 스위칭 신호(P)에 의해 제어되는 제2 초기화 스위치보다 먼저 오프될 수 있다. 제1 초기화 스위치가 오프될 때 제2 초기화 스위치가 연결되어 전류 적분기(370)가 초기화 상태일 수 있으므로, 제1 초기화 스위치의 클럭 피드스루(clock feedthrough)가 제2 적분 커패시터(C2)에 적분되어 오차를 일으키는 것을 방지할 수 있다.

[0078] 전류 적분기(370)는 각각의 샘플링 주기(Ts)마다 적분과 리셋을 반복함으로써 적분 전압(VINT)을 출력할 수 있다. 여기서, 적분 전압(VINT)의 출력 피크는 [수학식3]으로 계산될 수 있다.

[0079] [수학식 3]

$$V_{int} = \frac{I_{oled} \cdot T_s}{2 \cdot C_2}$$

[0080]

[0081] 여기서, Vint는 적분 전압의 출력 피크, Ioled는 제1 전류의 크기, Ts는 샘플링 주기, C2는 제2 적분 커패시터의 커패시턴스를 의미한다. 따라서, 적분 전압(VINT)의 출력 피크는 제1 전류(Ioled)의 크기에 비례할 수 있다.

[0082] ADC(380)는 적분 전압(VINT)을 디지털 신호로 변환할 수 있다. ADC(380)는 전류 적분기(370)로부터 출력되는 적분 전압(VINT)을 매 샘플링 주기(Ts)마다 샘플링하여 적분 전압(VINT)을 디지털 신호로 변환할 수 있다. 일 실시예에서, ADC(380)는 2차 시스마-델타(sigma-delta) ADC일 수 있다. 예를 들어, ADC(380)는 제3 증폭기(A2) 및 제4 증폭기(A3)를 각각 포함하는 2개의 적분기를 포함할 수 있다. ADC(380)는 노이즈 셰이핑과 오버 샘플링을 통해 높은 신호 잡음비를 가질 수 있다. 초기화 스위칭 신호(RST)가 하이 레벨인 초기화 구간에서 2개의 적분기와 2차 디지털 필터(385)가 초기화될 수 있다. 변환 시간(Tconv) 동안 입력되는 적분 전압(VINT)을 샘플링 주기(Ts)마다 샘플링하고, 시그마 모듈레이터의 출력(Y)을 디지털 필터에 통과시킴으로써, 적분 전압(VINT)에 상응하는 디지털 출력을 도출할 수 있다. 여기서, 샘플링 주기(Ts)에 대한 변환 시간(Tconv) (즉, 오버 샘플링 비율 = Tconv/Ts)이 길수록 신호 잡음비는 높아질 수 있으므로, 변환 시간(Tconv)은 목표하는 신호 잡음비에 기초하여 결정될 수 있다.

[0083] 비록, 도 8에서는 ADC(380)가 2개의 적분기, 비교기, 및 2차 디지털 필터(385)를 포함하는 시스마-델타(sigma-delta) ADC인 것으로 설명하였으나, ADC(380)는 이에 한정되지 않는다.

[0084] 도 10은 본 발명의 다른 실시예에 따른 노이즈 제거부를 나타내는 회로도이다. 도 11a 및 도 11b는 도 10의 노이즈 제거부의 효과를 설명하기 위한 그래프이다.

[0085] 도 10 내지 도 11b를 참조하면, 데이터 구동 장치는 커먼 소스(common source) 증폭기와 연결되는 제1 필터링 커패시터를 이용함으로써, 상대적으로 작은 면적으로 구현된 제1 필터링 커패시터로 제1 전류를 측정할 때 발생하는 전류 노이즈를 감소시킬 수 있다. 또한, 데이터 구동 장치는 커먼 소스 증폭기와 연결되는 제2 필터링 커패시터를 이용함으로써 상대적으로 작은 면적으로 구현된 제2 필터링 커패시터로 제2 전류를 측정할 때 발생하는 전류 노이즈를 감소시킬 수 있다.

[0086] 제1 노이즈 제거부(340B)는 제1 노드(N1) 및 커먼 소스 증폭기 사이에 연결되는 제1 필터링 커패시터(CF1)를 포함할 수 있다. 예를 들어, 제1 필터링 커패시터(CF1)는 필터링 트랜지스터(M4)와 필터링 저항(R1)으로 구성된 커먼 소스 증폭기에 연결하는 경우, 밀러 효과(Miller effect)를 통해 작은 제1 필터링 커패시터(CF1)로 전류 저역 통과 필터의 통과 주파수를 낮출 수 있다. 여기서, 필터링 트랜지스터(M4)는 제1 캐스코드 트랜지스터(MN2)와 제2 캐스코드 트랜지스터(MN3) 사이의 제4 노드(N4)에 연결된 게이트 전극, 제1 전원(VDD)에 연결된 제1 전극, 및 필터링 저항(R1)에 연결된 제2 전극을 포함할 수 있다. 필터링 저항(R1)은 제1 필터링 커패시터

(CF1)의 제2 전극 및 접지 전원 사이에 위치할 수 있다.

[0087] 제1 필터링 커패시터(CF1)와 제1 캐스코드 트랜지스터(MN2)의 입력 임피던스에 의해 전류 저역 통과 필터가 형성될 수 있다. 이 때, 전류 저역 통과 필터의 통과 주파수는 [수학식 4]에 의해 계산될 수 있다.

[0088] [수학식 4]

$$FP2 = \frac{g_{MN2}}{2\pi \cdot (1 + g_{M4} R1) CF}$$

[0089]

여기서, FP2는 전류 저역 통과 필터의 통과 주파수, g_{MN2} 는 제1 캐스코드 트랜지스터의 트랜스컨덕턴스, g_{M4} 는 필터링 트랜지스터의 트랜스컨덕턴스, R1은 필터링 저항, CF는 제1 필터링 커패시터의 커패시턴스를 나타낸다.

[0091] 따라서, 커먼 소스 증폭기와 연결되는 필터링 커패시터는 접지 전원에 연결된 필터링 커패시터와 비교하여 동일한 크기로 전류 저역 통과 필터의 통과 주파수를 낮출 수 있다.

[0092] 또한, 제2 노이즈 제거부는 제2 노드 및 커먼 소스 증폭기 사이에 연결되는 제2 필터링 커패시터를 포함할 수 있다. 다만, 제2 노이즈 제거부의 구조 및 동작 원리는 제1 노이즈 제거부의 구조 및 동작 원리와 실질적으로 동일하므로 중복되는 설명은 생략하기로 한다.

[0093] 도 12는 본 발명의 실시예들에 따른 유기 발광 표시 장치를 나타내는 블록도이다.

[0094] 도 12에 도시된 바와 같이, 유기 발광 표시 장치(1000)는 표시 패널(100), 스캔 구동부(200), 데이터 구동부(300), 전원 공급부(400), 및 제어부(500)를 포함할 수 있다.

[0095] 표시 패널(100)은 복수의 화소(PX)들을 포함할 수 있다. 예를 들어, 표시 패널(100)은 스캔 라인들(SL1 내지 SLn) 및 데이터 라인들(DL1 내지 DLm)의 교차부마다 위치되는 n*m 개의 화소(PX)들을 포함할 수 있다.

[0096] 스캔 구동부(200)는 제1 제어 신호(CTL1)에 기초하여 스캔 라인들(SL1 내지 SLn)을 통해 화소(PX)들에 스캔 신호를 제공할 수 있다.

[0097] 데이터 구동부(300)는 패널 구동 모드에서 제2 제어 신호(CTL2)에 기초하여 데이터 라인들(DL1 내지 DLn)을 통해 화소(PX)들에 데이터 신호를 제공할 수 있다. 데이터 구동부(300)는 제1 전류 측정 모드에서 화소(PX)들에 포함된 유기 발광 다이오드들에 대한 제1 열화 정보를 도출하고, 제2 전류 측정 모드에서 화소(PX)들에 포함된 구동 트랜지스터에 대한 제2 열화 정보를 도출할 수 있다. 데이터 구동부(300)는 도출된 제1 및 제2 열화 정보(SDATA)를 제어부로 전송할 수 있다.

[0098] 데이터 구동부(300)는 데이터 신호 변환부, 출력 버퍼부, 제1 캐스코드부, 제1 노이즈 제거부, 제2 캐스코드부, 제2 노이즈 제거부, 전류 적분부, 및 아날로그-디지털 컨버터를 포함할 수 있다. 다만, 본 실시예에 따른 데이터 구동부는 도 1의 데이터 구동 장치와 실질적으로 동일하므로 중복되는 설명은 생략하기로 한다.

[0099] 일 실시예에서, 패널 구동 모드에서 제1 노드는 제1 전원에 연결되고, 제2 노드는 접지 전원에 연결되고, 전류 적분부는 제1 캐스코드부와 제2 캐스코드부와 연결이 해제될 수 있다. 패널 구동 모드에서 전류 적분부는 부귀환 루프를 형성하여 버퍼 증폭기의 역할을 할 수 있다.

[0100] 일 실시예에서, 제1 전류 측정 모드에서 전류 적분부는 제1 캐스코드부와 연결되고, 제2 캐스코드부와 연결이 해제될 수 있다. 제1 전류 측정 모드에서 전류 적분부는 유기 발광 다이오드에 대한 제1 열화 정보를 도출하기 위해 제1 캐스코드부를 통해 흐르는 제1 전류를 적분하여 적분 전압을 생성할 수 있다.

[0101] 일 실시예에서, 제2 전류 측정 모드에서 전류 적분부는 제2 캐스코드부와 연결되고, 제1 캐스코드부와 연결이 해제될 수 있다. 즉, 제2 전류 측정 모드에서, 전류 적분부는 구동 트랜지스터인 제1 트랜지스터에 대한 제2 열화 정보를 도출하기 위해 제2 캐스코드부를 통해 흐르는 제2 전류를 적분하여 적분 전압을 생성할 수 있다.

[0102] 일 실시예에서, 제2 전류 측정 모드에서 데이터 신호 변환부는 유기 발광 다이오드의 애노드 전극의 전압에 상응하는 데이터 신호를 생성할 수 있다. 즉, 채널 길이 변조에 따른 전류 변화를 최소화하기 위해 데이터 신호 변환부는 유기 발광 다이오드의 애노드 전극의 전압에 상응하는 데이터 신호를 생성하고, 출력 버퍼부는 데이터 신호를 출력할 수 있다.

[0103] 전원 공급부(400)는 전원을 표시 패널(100)에 제공할 수 있다. 일 실시예에서, 전원 공급부(500)는 고전원

(ELVDD)을 생성하여 표시 패널(100)에 제공할 수 있다.

[0104] 제어부(500)는 제1 열화 정보 및 제2 열화 정보에 기초하여 보상된 영상을 표시하기 위해 스캔 구동부(200), 데이터 구동부(300), 전원 공급부(400)를 제어할 수 있다. 예를 들어, 제어부(500)는 제1 열화 정보 및 제2 열화 정보에 기초하여 입력 영상 데이터를 보상하여 출력 영상 데이터(DATA)를 생성하고, 출력 영상 데이터(DATA)를 데이터 구동부(300)에 제공할 수 있다.

[0105] 따라서, 유기 발광 표시 장치(1000)는 데이터 구동부(300)를 이용하여 화소 열화를 효율적으로 센싱하고, 열화 보상을 수행함으로써 표시 품질을 향상시킬 수 있다.

[0106] 이상, 본 발명의 실시예들에 따른 데이터 구동 장치 및 이를 포함하는 유기 발광 표시 장치에 대하여 도면을 참조하여 설명하였지만, 상기 설명은 예시적인 것으로서 본 발명의 기술적 사상을 벗어나지 않는 범위에서 해당 기술 분야에서 통상의 지식을 가진 자에 의하여 수정 및 변경될 수 있을 것이다. 예를 들어, 상기에서는 유기 발광 다이오드의 캐소드 및 제4 캐스코드 트랜지스터는 접지 전원이 연결되는 것으로 설명하였으나, 이에 한정되는 것이 아니다.

산업상 이용가능성

[0107] 본 발명은 유기 발광 표시 장치를 구비한 전자 기기에 다양하게 적용될 수 있다. 예를 들어, 본 발명은 컴퓨터, 노트북, 휴대폰, 스마트폰, 스마트패드, 피엠펜(PMP), 피디에이(PDA), MP3 플레이어, 디지털 카메라, 비디오 캠코더 등에 적용될 수 있다.

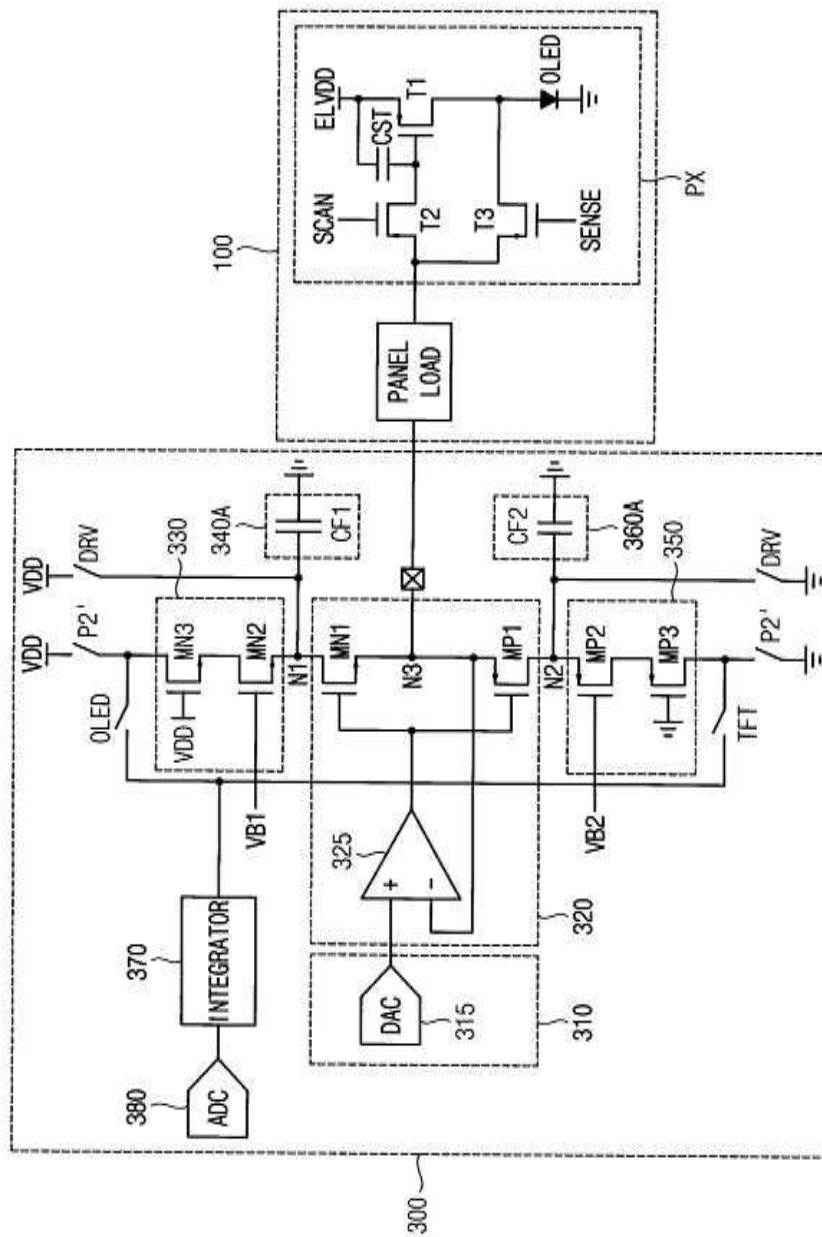
[0108] 상기에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술분야에서 통상의 지식을 가진 자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 것이다.

부호의 설명

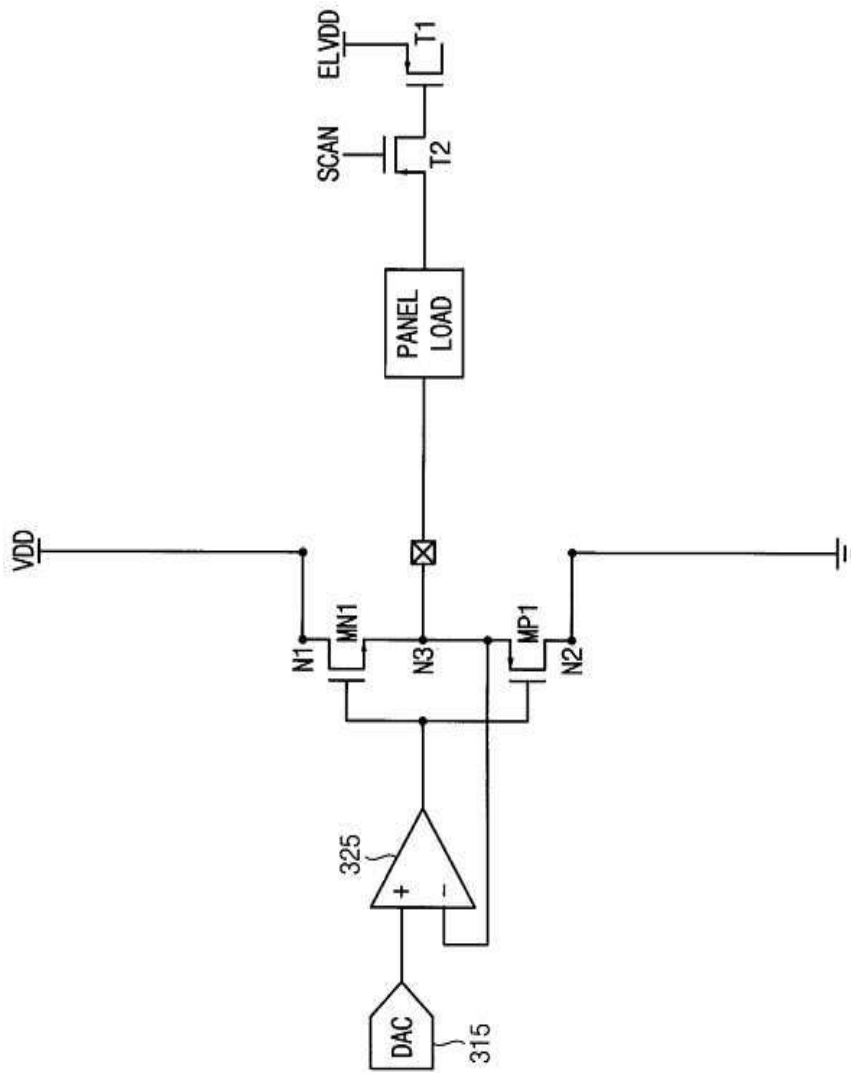
[0109] 100: 표시 패널 200: 스캔 구동부
300: 데이터 구동부 310: 데이터 신호 변환부
320: 출력 버퍼부 330: 제1 캐스코드부
340A: 제1 노이즈 제거부 350: 제2 캐스코드부
360A: 제2 노이즈 제거부 370: 전류 적분부
380: 아날로그-디지털 컨버터 400: 전원 공급부
500: 제어부

도면

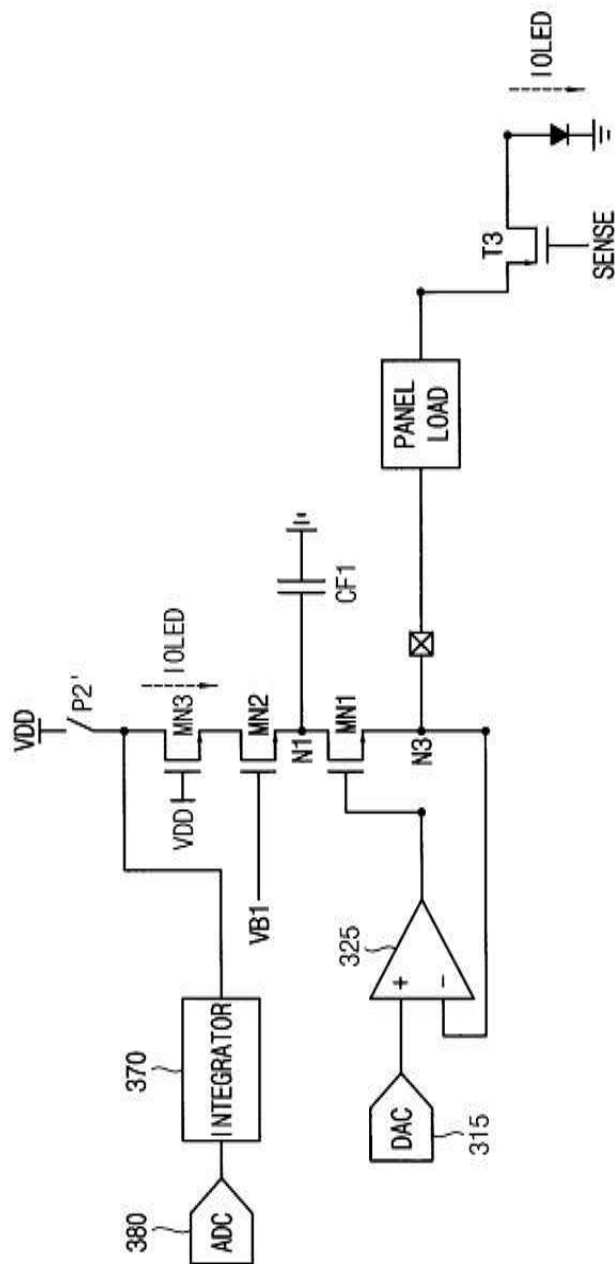
도면1



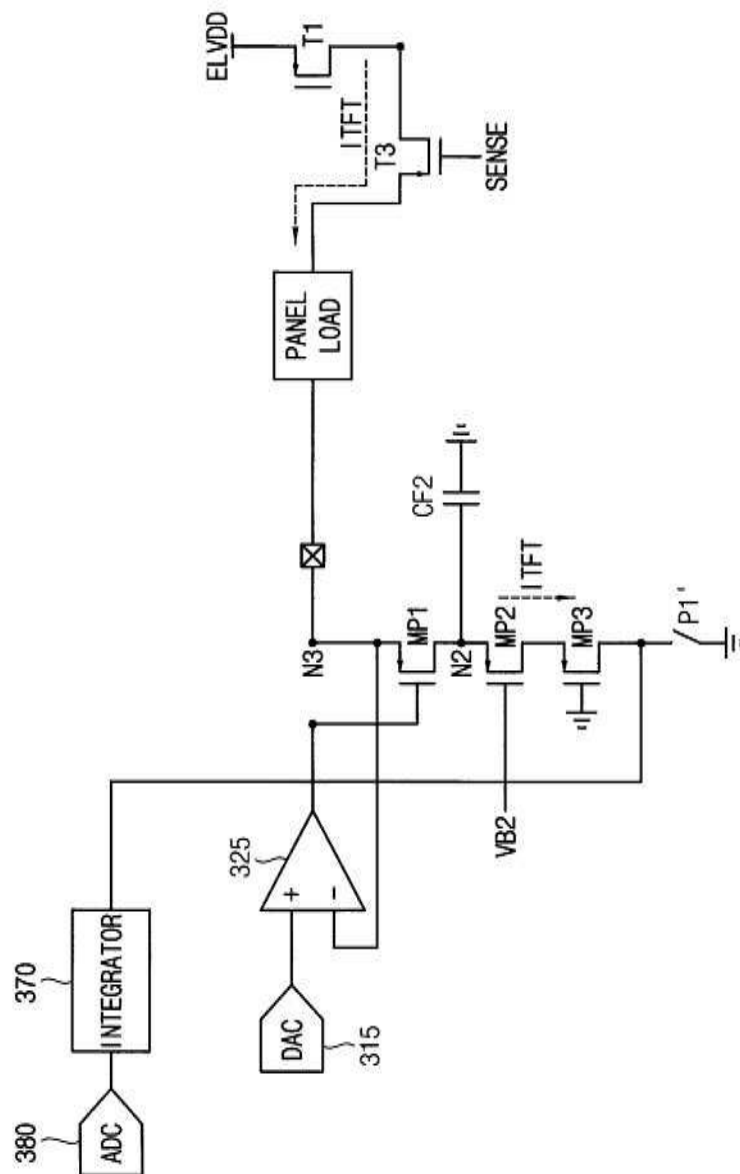
도면2



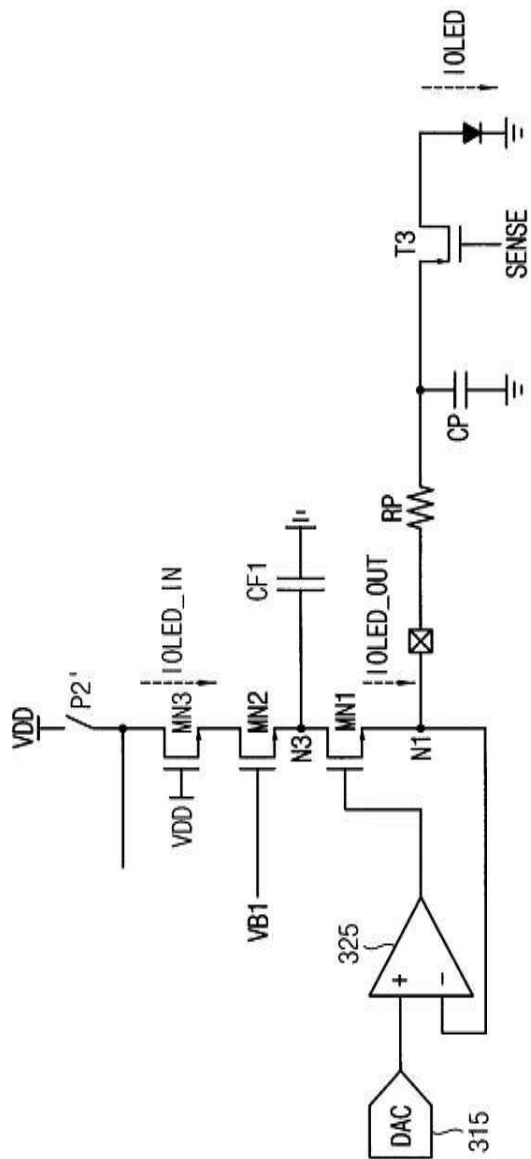
도면3



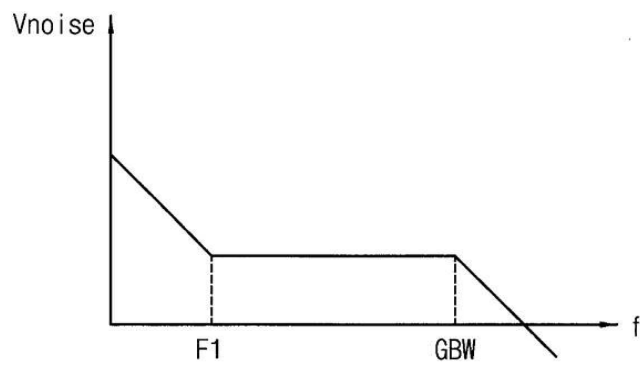
도면4



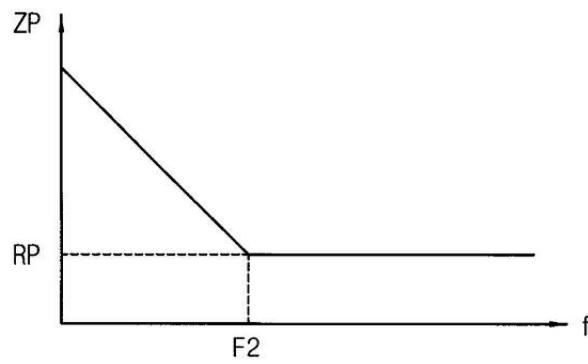
도면5



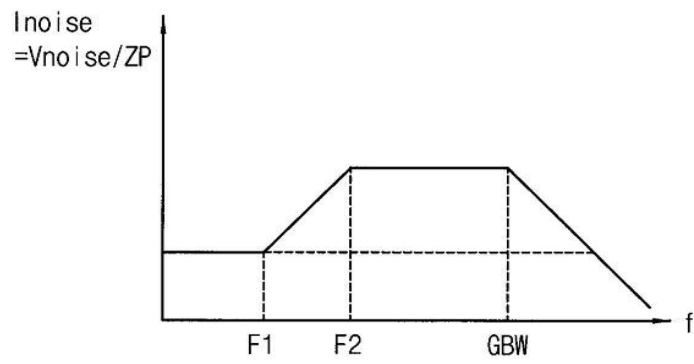
도면6a



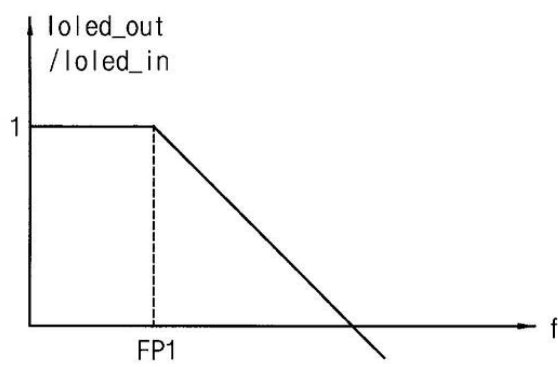
도면6b



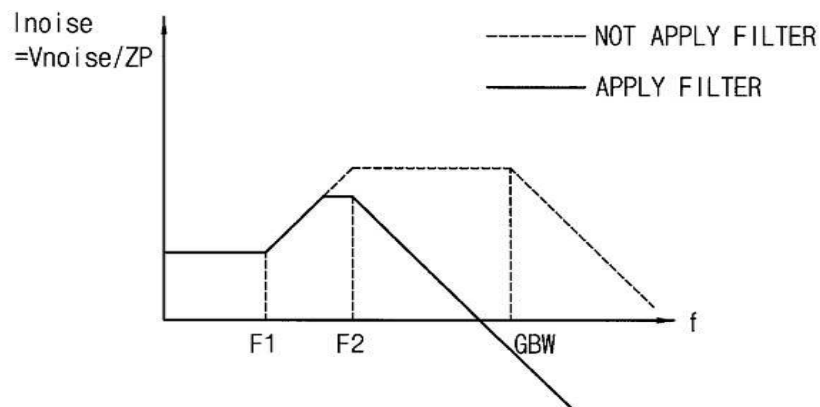
도면6c



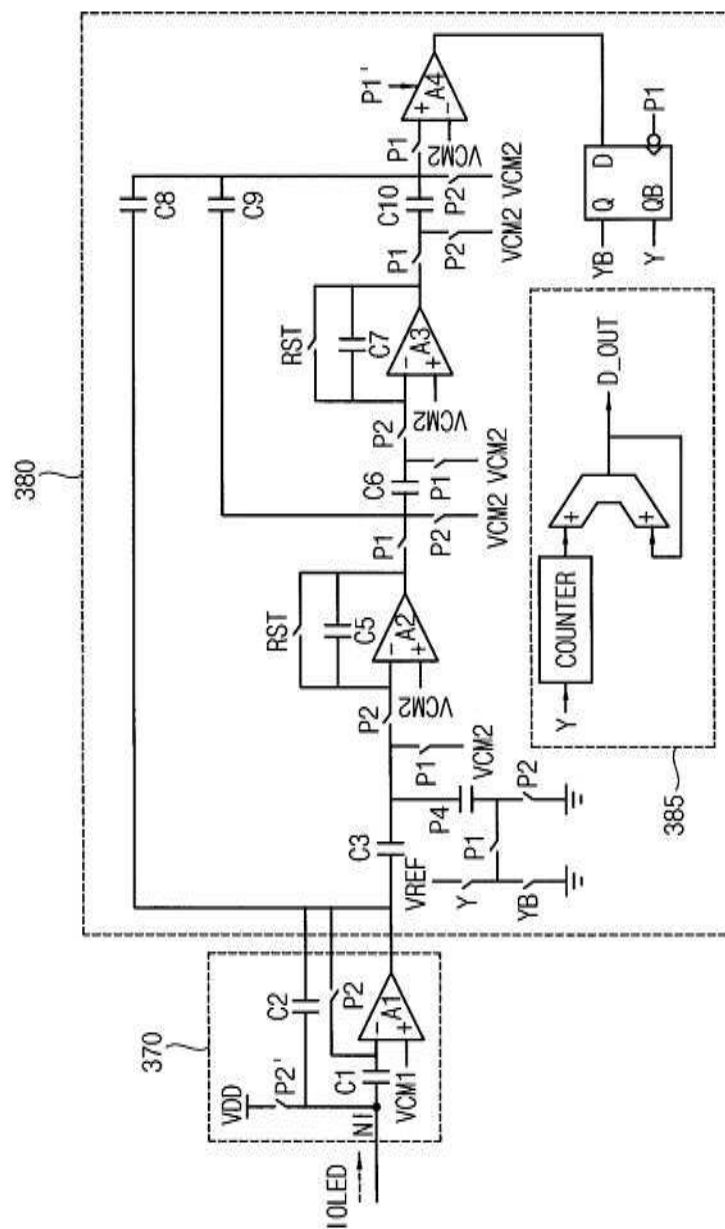
도면7a



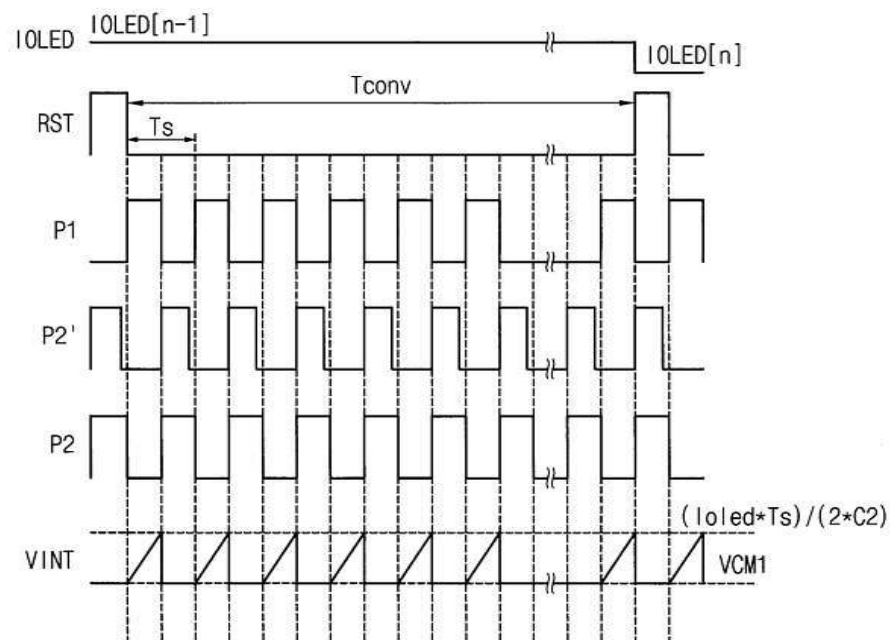
도면7b



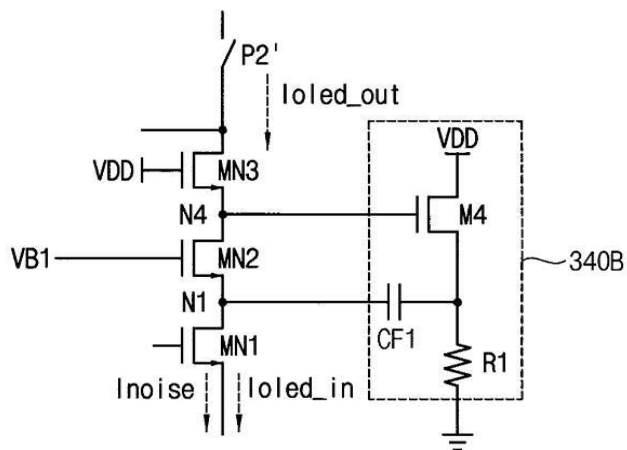
도면8



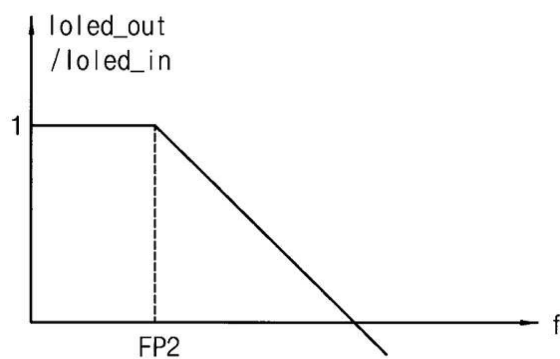
도면9



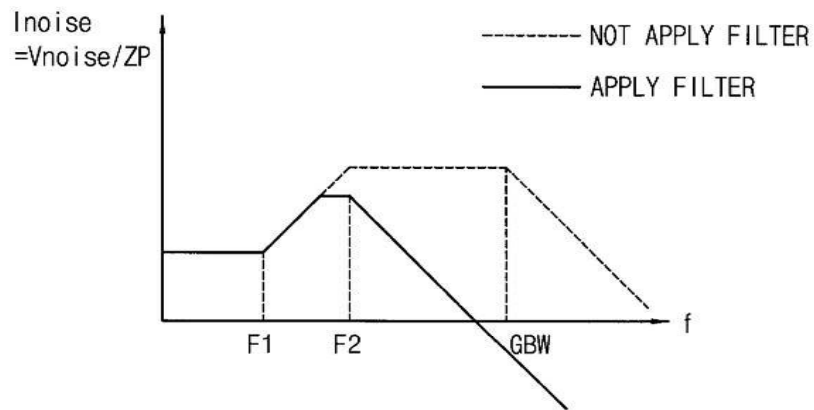
도면10



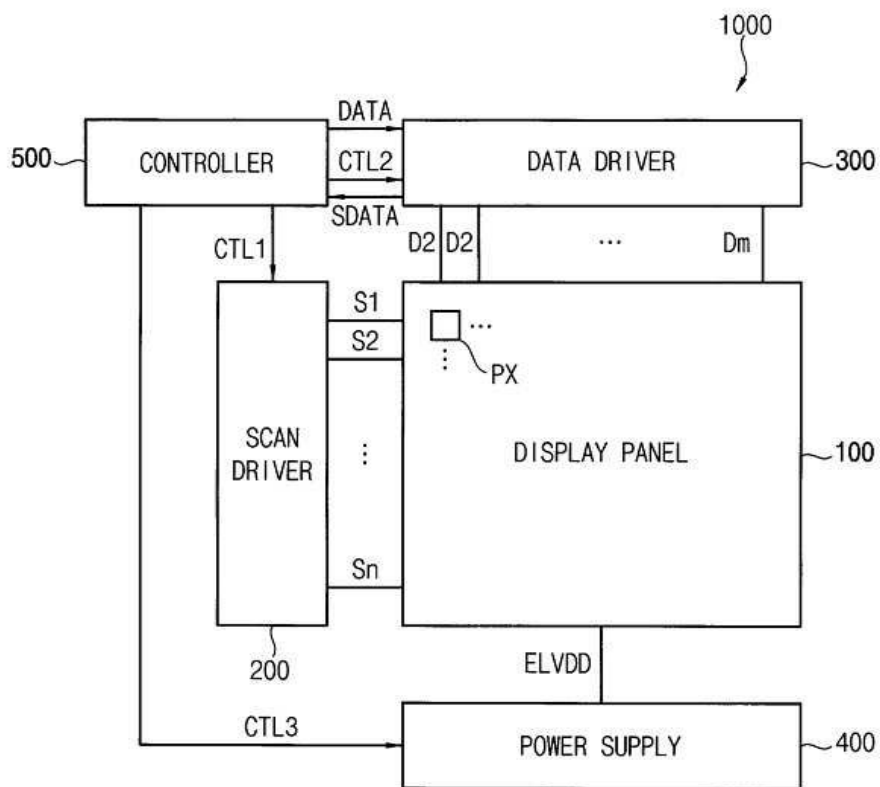
도면11a



도면11b



도면12



专利名称(译)	标题：数据驱动装置和包括其的有机发光显示装置		
公开(公告)号	KR1020160148732A	公开(公告)日	2016-12-27
申请号	KR1020150084742	申请日	2015-06-16
[标]申请(专利权)人(译)	三星显示有限公司 韩国科学技术院		
申请(专利权)人(译)	三星显示器有限公司 科学与韩国高等科技研究院		
当前申请(专利权)人(译)	三星显示器有限公司 科学与韩国高等科技研究院		
[标]发明人	KWON OH JO 권오조 KIM JI WOONG 김지웅 SHIN CHOONG SUN 신충선 LEE JOO HYUNG 이주형 BANG JUN SUK 방준석 CHO GYU HYEONG 조규형		
发明人	권오조 김지웅 신충선 이주형 방준석 조규형		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3275 G09G2320/043 G09G3/3283 G09G3/2007 G09G3/3233 G09G3/3291 G09G2310/027 G09G2310/0272 G09G2310/0291 G09G2310/0294 G09G2320/0295 G09G2320/045 G09G2330/021		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

用于操作显示面板的数据传输装置包括第二噪声去除部分，其去除连接到包括第一共源共栅部分，第一噪声去除部分和多个晶体管的第二共源共栅部分的电流噪声，以及第二节点在第二共源共栅部分和输出缓冲部分之间，以及产生积分电压的电流积分部分，它积分流过第一共源共栅部分的第一电流和流过第二共源共栅部分的第二电流和模数转换器。数字信号中的积分电压包括从视频数据产生数据信号的数据信号转换器，输出缓冲器部分输出数据信号到数据线，输出缓冲器部分，以及连接并串联连接的多个晶体管。第一噪声去除部分连接到第一共源共栅部分和输出缓冲部分之间的第一节点，并去除电流噪声。多个晶体管连接到输出缓冲器部分并串联连接。

