



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0147173
(43) 공개일자 2016년12월22일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2310/08 (2013.01)

(21) 출원번호 10-2015-0083474

(22) 출원일자 2015년06월12일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김영미

경기도 파주시 월롱면 엘씨도로 201 B동 225호 (덕은리, 정다운마을)

(74) 대리인

김은구, 송해모

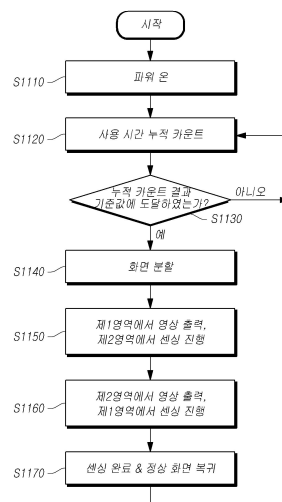
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 표시패널의 분할 구동을 제어하는 타이밍 컨트롤러 및 이를 포함하는 유기발광표시장치

(57) 요약

본 실시예들은 영상과 센싱을 동시에 진행하기 위하여 표시패널을 2개 이상의 영역으로 나누어 일부의 영역에서는 영상을 표시하고 다른 영역에서는 센싱을 진행하도록 표시패널의 데이터 구동부와 게이트 구동부를 제어하는 타이밍 컨트롤러와 이를 포함하는 유기발광 표시장치에 관한 것이다.

대표도 - 도11



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/0257 (2013.01)

명세서

청구범위

청구항 1

다수의 서브픽셀이 배치되며 제1영역 및 제2영역을 포함하는 표시패널;

상기 서브픽셀들에 연결된 게이트라인에 신호를 제공하는 게이트 구동부;

상기 서브픽셀들에 연결된 데이터라인에 신호를 제공하는 데이터 구동부; 및

호스트 시스템으로부터 영상 신호를 수신하며, 상기 제1영역의 서브픽셀이 영상을 출력하는 동안 상기 제2영역의 서브픽셀을 구성하는 트랜지스터의 특성치를 센싱하도록 상기 게이트 구동부 및 상기 데이터 구동부를 제어하는 타이밍 컨트롤러를 포함하는 표시장치.

청구항 2

제1항에 있어서,

상기 데이터 구동부는 상기 제1영역의 서브픽셀에 연결된 데이터라인에 제1데이터 전압을 인가하며, 상기 제2영역의 서브픽셀에 연결된 데이터라인에 트랜지스터의 특성치를 센싱하기 위한 제2데이터 전압을 인가하며;

상기 게이트 구동부는 상기 제1영역의 서브픽셀에 연결된 게이트라인에 스캔 신호를 인가하며 상기 제2영역의 서브픽셀에 연결된 게이트라인에 센싱 신호를 인가하는 다수의 게이트 드라이버 IC를 포함하는 표시장치.

청구항 3

제1항에 있어서,

상기 타이밍 컨트롤러는

상기 표시패널의 사용 누적 시간을 카운팅하여, 상기 카운팅된 누적 시간이 미리 설정된 기준을 초과하는지 확인하는 표시장치.

청구항 4

제1항에 있어서,

상기 제1영역 및 상기 제2영역은 상기 표시패널을 좌우로 분할하며,

제1게이트 구동부는 상기 제1영역의 게이트라인에 스캔 신호를 인가하며, 제2게이트 구동부는 상기 제2영역의 게이트라인에 센스 신호를 인가하는 표시장치.

청구항 5

제4항에 있어서,

상기 제2영역의 센싱이 완료하면

상기 제1게이트 구동부는 상기 제1영역의 게이트라인에 센스 신호를 인가하며, 제2게이트 구동부는 상기 제2영역의 게이트라인에 스캔 신호를 인가하는 표시장치.

청구항 6

제1항에 있어서,

상기 제1영역 및 상기 제2영역은 상기 표시패널을 상하로 분할하는 표시장치.

청구항 7

제6항에 있어서,

상기 제2영역의 게이트라인 중에서 제1영역에 인접한 제1게이트라인에 연결된 서브픽셀의 센싱이 완료한 경우, 상기 제1게이트라인에서 영상이 출력되도록 상기 타이밍 컨트롤러가 상기 게이트 구동부를 제어하는 표시장치.

청구항 8

제1항에 있어서,

상기 타이밍 컨트롤러는 상기 표시패널의 사용 누적 시간 또는 표시패널의 센싱 진행 시간을 카운팅하여 상기 제1영역 및 상기 제2영역으로 표시패널을 분할하는 분할 구동 여부를 선택하는 표시장치.

청구항 9

제1항에 있어서,

상기 타이밍 컨트롤러는 상기 표시패널을 N개의 영역으로 분할하여 상기 N개의 영역 중 하나를 상기 제1영역으로 설정하고 그 외의 N-1개의 영역을 다수의 제2영역으로 설정하는 표시장치.

청구항 10

제1항에 있어서,

상기 타이밍 컨트롤러는 상기 다수의 제2영역 중 하나 이상에서 센싱이 완료한 경우, 상기 센싱이 완료한 제2영역에서 영상을 표시하며, 상기 제1영역에서 센싱을 진행하도록 상기 게이트 구동부와 상기 데이터 구동부를 제어하는 표시장치.

청구항 11

제10항에 있어서,

상기 센싱이 완료한 제2영역에서 상기 센싱 결과에 기반한 보상을 적용하여 영상을 표시하도록 상기 타이밍 컨트롤러가 상기 데이터 구동부를 제어하는 표시장치.

청구항 12

다수의 서브픽셀이 배치되며 제1영역 및 제2영역을 포함하는 표시패널의 상기 서브픽셀들에 연결된 게이트라인에 신호를 제공하는 게이트 구동부와, 상기 서브픽셀들에 연결된 데이터라인에 신호를 제공하는 데이터 구동부를 제어하며,

호스트 시스템으로부터 영상 신호를 수신하며, 상기 제1영역의 서브픽셀이 영상을 출력하는 동안 상기 제2영역의 서브픽셀을 구성하는 트랜지스터의 특성치를 센싱하도록 상기 게이트 구동부 및 상기 데이터 구동부를 제어하는 타이밍 컨트롤러.

청구항 13

제12항에 있어서

상기 타이밍 컨트롤러는

상기 데이터 구동부가 상기 제1영역의 서브픽셀에 연결된 데이터라인에 제1데이터 전압을 인가하며, 상기 제2영역의 서브픽셀에 연결된 데이터라인에 트랜지스터의 특성치를 센싱하기 위한 제2데이터 전압을 인가하도록 상기 데이터 구동부를 제어하며,

상기 게이트 구동부가 상기 제1영역의 서브픽셀에 연결된 게이트라인에 스캔 신호를 인가하며 상기 제2영역의 서브픽셀에 연결된 게이트라인에 센싱 신호를 인가하도록 상기 게이트 구동부를 제어하는 타이밍 컨트롤러.

청구항 14

제12항에 있어서,

상기 타이밍 컨트롤러는

상기 표시패널의 사용 누적 시간을 카운팅하여, 상기 카운팅된 누적 시간이 미리 설정된 기준을 초과하는지 확인하는 타이밍 컨트롤러.

청구항 15

제12항에 있어서,

상기 제1영역 및 상기 제2영역은 상기 표시패널을 좌우로 분할하며,

상기 게이트 구동부는 제1게이트 구동부 및 제2게이트 구동부를 포함하며,

상기 타이밍 컨트롤러는 제1게이트 구동부가 상기 제1영역의 게이트라인에 스캔 신호를 인가하도록 상기 제1게이트 구동부를 제어하며, 제2게이트 구동부가 상기 제2영역의 게이트라인에 센스 신호를 인가하도록 상기 제2게이트 구동부를 제어하는 타이밍 컨트롤러.

청구항 16

제12항에 있어서,

상기 제1영역 및 상기 제2영역은 상기 표시패널을 상하로 분할하는 타이밍 컨트롤러.

청구항 17

제16항에 있어서,

상기 제2영역의 게이트라인 중에서 제1영역에 인접한 제1게이트라인에 연결된 서브픽셀의 센싱이 완료한 경우, 상기 제1게이트라인에서 영상이 출력되도록 상기 게이트 구동부를 제어하는 타이밍 컨트롤러.

청구항 18

제12항에 있어서,

상기 타이밍 컨트롤러는 상기 표시패널의 사용 누적 시간 또는 표시패널의 센싱 진행 시간을 카운팅하여 상기 제1영역 및 상기 제2영역으로 표시패널을 분할하는 분할 구동 여부를 선택하는 타이밍 컨트롤러.

발명의 설명

기술 분야

[0001] 본 발명은 표시패널의 분할 구동을 제어하는 타이밍 컨트롤러 및 이를 포함하는 유기발광에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD: Liquid Crystal Display Device), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광표시장치(OLED: Organic Light Emitting Display Device) 등과 같은 여러 가지 표시장치가 활용되고 있다.

[0003] 이러한 표시장치는 데이터 라인들과 게이트 라인들이 형성되고, 데이터 라인들과 게이트 라인들이 서로 교차하는 지점에 서브픽셀들이 정의된 표시패널을 포함하고, 데이터 라인들로 데이터 신호를 공급하는 데이터 구동부와, 게이트 라인들로 스캔 신호를 공급하는 게이트 구동부 등을 더 포함한다.

[0004] 표시패널에 정의된 각 서브픽셀에는 트랜지스터가 배치되는데, 각 서브픽셀 내 트랜지스터의 문턱전압, 이동도 등의 고유 특성이 구동 시간에 따라 변화되거나, 각 서브픽셀 간 트랜지스터의 고유 특성치 편차가 발생할 수 있다. 또는, 표시장치가 유기발광표시장치인 경우, 각 서브픽셀 내 유기발광다이오드(OLED: Organic Light Emitting Diode)의 열화의 편차가 발생할 수 있다. 이러한 현상은 각 서브픽셀 간 휘도 편차를 발생시켜 화질을 저하시킬 수 있다.

[0005] 따라서, 서브픽셀 간 휘도 편차를 보상해주기 위하여, 회로 내 소자(예: 트랜지스터, 유기발광다이오드)의 특성치 변화 또는 편차를 보상해주기 위한 보상 기술이 제안되었다.

[0006] 이러한 휘도 편차 보상은, 서브픽셀 내 회로의 센싱 노드의 전압을 센싱하여 이를 기초로 각 서브픽셀로 공급할 데이터의 데이터 보상량을 연산하고, 연산된 데이터 보상량에 따라 데이터를 변경하여, 변경된 데이터를 각 서브픽셀로 공급함으로써, 서브픽셀 휘도 편차 보상이 이루어질 수 있다.

[0007] 한편, 서브픽셀 휘도 편차 보상은 각 서브픽셀로 센싱을 한다는 점에서 일정 시간동안 보상이 진행되어야 하는데, 이러한 시간이 보장되지 않을 경우 보상되지 않은 서브픽셀로 인한 휘도 편차가 발생하며 화상 품질 저하 현상이 해결되지 못하고 여전히 발생하는 문제점이 있어왔다.

발명의 내용

해결하려는 과제

[0008] 본 실시예들의 목적은, 표시패널이 충분히 센싱 및 보상을 위한 시간을 확보하지 못할 경우 표시패널 내의 일부 영역을 분할하여 영상을 표시하도록 제어하여 화면의 잔상을 방지하고자 한다.

[0009] 본 실시예들의 목적은, 표시패널을 분할하여 영상을 표시하되 다른 영역에서 센싱이 완료하면 해당 영역에서 영상을 표시하도록 하여 시감성을 해치지 않으면서도 표시패널을 구성하는 서브픽셀들의 열화를 방지하고자 한다.

과제의 해결 수단

[0010] 일 실시예로, 다수의 서브픽셀이 배치되며 제1영역 및 제2영역을 포함하는 표시패널과, 서브픽셀들에 연결된 게이트라인에 신호를 제공하는 게이트 구동부, 서브픽셀들에 연결된 데이터라인에 신호를 제공하는 데이터 구동부, 그리고 호스트 시스템으로부터 영상 신호를 수신하며, 제1영역의 서브픽셀이 영상을 출력하는 동안 제2영역의 서브픽셀을 구성하는 트랜지스터의 특성치를 센싱하도록 게이트 구동부 및 데이터 구동부를 제어하는 타이밍 컨트롤러를 포함하는 표시장치를 제공한다.

[0011] 다른 실시예는, 다수의 서브픽셀이 배치된 표시패널의 제1영역에 포함된 서브픽셀에서 영상을 표시하기 위한 제1데이터 전압을 인가하며, 표시패널의 제2영역에 포함된 서브픽셀 내의 회로 소자에 포함된 트랜지스터를 센싱하기 위한 제2데이터 전압을 인가하는 데이터 구동부와 제1영역의 서브픽셀에 연결된 게이트라인에 스캔 신호를 인가하며 제2영역의 서브픽셀에 연결된 게이트라인에 센싱 신호를 인가하는 다수의 게이트 드라이버 IC를 포함하는 게이트 구동부, 그리고 전술한 데이터 구동부와 상기 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하는 표시장치를 제공한다.

[0012] 다른 실시예로 제1영역 및 제2영역은 표시패널을 좌우로 분할하며, 제1게이트 구동부는 제1영역의 게이트라인에

스캔 신호를 인가하며, 제2게이트 구동부는 제2영역의 게이트라인에 센스 신호를 인가하는 표시장치를 제공한다.

[0013] 또다른 실시예로 제1영역 및 상기 제2영역은 상기 표시패널을 상하로 분할하는 표시장치를 제공한다.

[0014] 또다른 실시예로 표시패널을 제어하는 타이밍 컨트롤러는 표시패널을 N개의 영역으로 분할하여 N개의 영역 중 하나를 상기 제1영역으로 설정하고 그 외의 N-1개의 영역을 다수의 제2영역으로 설정하여 제1영역에서 영상을 표시하며 제2영역에서 센싱을 진행하도록 표시패널에 연결되거나 또는 결합된 게이트 구동부 또는 데이터 구동부를 제어한다.

발명의 효과

[0015] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 표시패널의 전체 서브픽셀을 센싱하는 과정에서 이미 센싱이 완료하였거나 혹은 센싱 대상이 되지 않는 서브픽셀들에 영상을 표시하도록 제어할 수 있다.

[0016] 본 실시예들에 의하면 표시패널의 일부에서 센싱이 완료하면 바로 센싱된 결과를 적용하여 보상하도록 하여 표시패널이 영상을 표시함에 있어서 잔상의 발생을 방지할 수 있다.

도면의 간단한 설명

[0017] 도 1은 본 실시예들에 따른 표시장치의 개략적인 시스템 구성도이다.

도 2는 본 실시예들에 따른 표시장치의 보상 시스템을 개략적으로 나타낸 도면이다.

도 3은 본 실시예들에 따른 표시장치의 서브픽셀 구조의 예시도이다.

도 4 및 도 5는 본 실시예들에 따른 표시장치의 센싱 구조의 예시도이다.

도 6 및 도 7은 본 발명의 일 실시예에 의한 좌우 분할구동인 경우의 표시패널의 구성 및 그의 센싱 과정을 보여주는 도면이다.

도 8 및 도 9는 본 발명의 다른 실시예에 의한 상하 분할 구동을 나타내는 도면이다.

도 10은 본 발명의 또다른 실시예에 의한 화면의 중앙과 외곽부를 분리하여 화면의 중앙에서 영상을 표시하고 외곽부에서 센싱을 진행하는 표시패널의 구성을 보여주는 도면이다.

도 11은 본 발명의 일 실시예에 의한 타이밍 컨트롤러가 데이터 구동부와 게이트 구동부를 제어하여 화면 분할을 통한 센싱을 수행하는 과정을 보여주는 도면이다.

도 12는 본 발명의 일 실시예에 의한 타이밍 컨트롤러의 동작을 보여주는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

[0019] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.

[0020] 도 1은 본 발명의 실시예들에 따른 표시장치(100)의 개략적인 시스템 구성도이다.

[0021] 도 1을 참조하면, 실시예들에 따른 표시장치(100)는, m개의 데이터 라인(DL1, ..., DLm, m: 자연수) 및 n개의 게이트 라인(GL1, ..., GLn, n: 자연수)이 배치된 표시패널(110)과, m개의 데이터 라인(DL1, ..., DLm)을 구동하는 데이터 구동부(120)와, n개의 게이트 라인(GL1, ..., GLn)을 순차적으로 구동하는 게이트 구동부(130)

와, 데이터 구동부(120) 및 게이트 구동부(130)를 제어하는 타이밍 컨트롤러(140) 등을 포함한다.

- [0022] 표시패널(110)에는, m개의 데이터 라인(DL1, ... , DLm) 및 n개의 게이트 라인(GL1, ... , GLn)이 서로 교차되는 지점마다 서브픽셀(SP: Sub Pixel)이 배치되어, 다수의 서브픽셀이 매트릭스 형태로 배치된다.
- [0023] 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 인터페이스에서 입력되는 영상 데이터(Data)를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상 데이터(Data')를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0024] 이러한 타이밍 컨트롤러(140)는 데이터 구동부(또는 데이터 드라이버)(120) 및 게이트 구동부(또는 게이트 드라이버)(130)를 제어하기 위하여, 데이터 제어 신호(DCS: Data Control Signal), 게이트 제어 신호(GCS: Gate Control Signal) 등의 각종 제어 신호를 출력할 수 있다.
- [0025] 게이트 구동부(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 n개의 게이트 라인(GL1, ... , GLn)으로 순차적으로 공급하여 n개의 게이트 라인(GL1, ... , GLn)을 순차적으로 구동한다.
- [0026] 데이터 구동부(120)는, 타이밍 컨트롤러(140)의 제어에 따라, 입력된 영상 데이터(Data)를 메모리(미도시)에 저장해두고, 특정 게이트 라인이 열리면, 해당 영상 데이터(Data)를 아날로그 형태의 데이터 전압(Vdata)으로 변환하여 m개의 데이터 라인(DL1, ... , DLm)으로 공급함으로써, m개의 데이터 라인(DL1, ... , DLm)을 구동한다.
- [0027] 데이터 구동부(120)는 다수의 소스 드라이버 집적회로(Source Driver IC, 데이터 드라이버 집적회로(Data Driver IC)라고도 함)를 포함할 수 있는데, 이러한 다수의 소스 드라이버 집적회로는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있으며, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 표시패널(110)에 직접 형성될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 형성될 수도 있다.
- [0028] 게이트 구동부(130)는, 구동 방식에 따라서, 도 1에서와 같이 표시패널(110)의 한 측에만 위치할 수도 있고, 2개로 나누어져 표시패널(110)의 양측에 위치할 수도 있다.
- [0029] 또한, 게이트 구동부(130)는, 다수의 게이트 드라이버 집적회로(Gate Driver IC)를 포함할 수 있는데, 이러한 다수의 게이트 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 표시패널(110)에 직접 형성될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 형성될 수도 있다.
- [0030] 도 1에 간략하게 도시된 표시장치(100)는, 일 예로, 액정표시장치(LCD: Liquid Crystal Display Device), 플라스마표시장치(Plasma Display Device), 유기발광표시장치(OLED: Organic Light Emitting Display Device) 등 중 하나일 수 있다.
- [0031] 전술한 표시패널(110)에 형성된 각 서브픽셀에는, 트랜지스터 등의 회로 소자를 포함하고 있고, 회로 설계 방식 또는 표시장치 종류 등에 따라, 적어도 하나의 캐패시터 및 유기발광다이오드(OLED: Organic Light Emitting Diode) 등을 더 포함할 수도 있다.
- [0032] 한편, 표시패널(110)에는 다수의 서브픽셀이 형성되어 다수의 픽셀(P: Pixel) 정의된다. 하나의 픽셀(P)은, 일 예로, 3개의 서브픽셀(적색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성될 수 있고, 경우에 따라서는, 4개의 서브픽셀(적색 서브픽셀, 흰색 서브픽셀, 녹색 서브픽셀, 청색 서브픽셀)로 구성될 수 있다.
- [0033] 한편, 각 서브픽셀 내 회로 소자에 포함된 트랜지스터는 문턱전압, 이동도 등의 고유 특성치를 가지고 있다. 트랜지스터는 구동시간이 길어지게 되면, 열화(Degradation)가 진행되어, 트랜지스터의 고유 특성치가 변할 수 있다. 이에 따라, 각 트랜지스터 간의 고유 특성치의 편차가 발생할 수 있다. 이러한 각 서브픽셀 내 트랜지스터 간의 고유 특성치의 편차는 서브픽셀 간 휘도 편차를 발생시켜 화상 품질을 저하시키는 요인이 된다.
- [0034] 이에, 본 실시예들에 따른 표시장치(100)는 서브픽셀 간 휘도 편차를 보상해주기 위한 보상 기능을 제공하는 보상 시스템을 포함한다.
- [0035] 도 2는 본 실시예들에 따른 표시장치(100)의 보상 시스템을 개략적으로 나타낸 도면이다.
- [0036] 도 2를 참조하면, 본 실시예들에 따른 표시장치(100)의 보상 시스템은, 서브픽셀 휘도 편차를 보상하기 위하여,

각 서브픽셀 내 트랜지스터의 고유 특성치를 센싱하기 위한 센싱 유닛에 해당하는 센서(Sensor, 210)와, 센서(210)에 의한 센싱 결과를 이용하여 트랜지스터 간의 고유 특성치 편차, 즉 서브픽셀 간 휘도 편차를 보상하기 위한 보상 유닛에 해당하는 보상기(Compensator, 220) 등을 포함한다.

- [0037] 도 2를 참조하면, 센서(210)는, 표시패널(110)에서 적어도 하나의 서브픽셀 열(Sub Pixel Colum)에 포함된 각 서브픽셀 내 센싱 노드(SN)와 연결되고, 설정된 센싱시간구간(STS: Sensing Time Section) 이내에 센싱 노드(SN)의 전압을 센싱하여 센싱 데이터(Sensing Data)를 생성하고 생성된 센싱 데이터를 보상기(220)로 전송한다. 여기서, 센싱 노드(SN)의 전압이 센서(210)에 의해 센싱된 시점은, 일 예로, 센싱시간길이(STL) 만큼의 센싱시간구간(STS)의 끝 지점일 수 있다.
- [0038] 이러한 센서(210)는 센싱 노드(SN)의 전압(아날로그 값)을 디지털 값으로 변환하는 아날로그 디지털 컨버터(ADC: Analog Digital Converter)로 구현될 수 있다. 따라서, 아래에서는, 센서(210)를 아날로그 디지털 컨버터(ADC)라고도 기재한다.
- [0039] 즉, 센서(210)는, 센싱 노드(SN)와 센싱 라인(SL)을 통해 연결되고, 센싱 라인(SL)을 통해 센싱 노드(SN)의 전압을 센싱하여 디지털 값으로 변환하고, 변환된 디지털 값을 포함하는 센싱 데이터를 생성하는 아날로그 디지털 컨버터(ADC)일 수 있다.
- [0040] 도 2를 참조하면, 보상기(220)는, 센서(210)로부터 수신된 센싱 데이터를 토대로 각 서브픽셀에 대한 데이터 보상량(Δ Data)을 연산하고, 연산된 데이터 보상량(Δ Data)을 메모리(230)에 저장한다.
- [0041] 이러한 보상기(220)는 타이밍 컨트롤러(140)에 포함될 수 있다. 또한, 데이터 구동부(120)에 포함될 수도 있다. 경우에 따라서, 보상기(220)는 타이밍 컨트롤러(140)의 외부에 포함되는 별도의 구성일 수도 있다. 단, 설명의 편의를 위해, 아래에서는, 보상기(220)가 타이밍 컨트롤러(140)에 내장되는 내부 구성인 것으로 가정한다.
- [0042] 이후, 보상기(220) 또는 타이밍 컨트롤러(140)는, 표시패널 구동 시, 각 서브픽셀에 대한 입력 데이터(Data)에 해당 데이터 보상량(Δ Data)을 더하거나 빼는 등의 처리를 통해 변경 데이터(Data')를 생성하여, 변경 데이터(Data')를 해당 소스 드라이버 집적회로로 공급해준다.
- [0043] 이에 따라, 해당 소스 드라이버 집적회로는, 디지털 아날로그 컨버터(DAC: Digital Analog Converter)를 이용하여, 공급된 변경 데이터(Data')를 아날로그 전압(즉, 데이터 전압(Vdata))으로 변환하여 해당 데이터 라인으로 출력한다.
- [0044] 전술한 바와 같이, 보상 시스템이 센싱 및 보상 동작을 하기 위해서는, 각 서브픽셀 내 센싱 노드의 전압을 센싱할 수 있는 센싱 라인(SL: Sensing Line)이 표시패널(110)에 배치될 필요가 있다.
- [0045] 또한, 보상 시스템이 센싱 및 보상 동작을 하기 위해서는, 각 서브픽셀은 센싱 및 보상 타이밍에 따라 구동되어야 하고, 센싱 및 보상 구동이 가능한 구조로 설계되어야 한다.
- [0046] 아래에서는, 표시패널(110)이 유기발광표시패널인 경우, 서브픽셀 구조의 일 예를 도 3을 참조하여 설명한다.
- [0047] 도 3은 본 실시예들에 따른 표시장치(100)의 서브픽셀 구조의 예시도이다.
- [0048] 도 3을 참조하면, 본 실시예들에 따른 표시장치(100)의 표시패널(110)에 배치된 다수의 서브픽셀 각각은, 유기발광다이오드(OLED: Organic Light Emitting Diode)와 이를 구동하기 위한 회로들로 구성된다.
- [0049] 각 서브픽셀 내 유기발광다이오드 구동 회로는, 적어도 하나의 트랜지스터와 적어도 하나의 캐패시터를 포함할 수 있다. 또한, 각 서브픽셀 내 유기발광다이오드 구동 회로는 휘도 편차 보상을 위한 회로 소자를 더 포함하여야 한다.
- [0050] 도 3은 유기발광다이오드 구동 회로가 3개의 트랜지스터(TR1, TR2, TR3)와 1개의 캐패시터(C1)를 포함하는 3T(Transistor)1C(Capacitor) 구조의 서브픽셀에 대한 등가회로도이다.
- [0051] 도 3을 참조하면, 3개의 트랜지스터(TR1, TR2, TR3) 중 제1트랜지스터(TR1)는, 유기발광다이오드(OLED)를 구동하기 위한 구동 트랜지스터(Driving Transistor)로서, 구동전압라인(DVL: Driving Voltage Line) 또는 구동전압라인(DVL)과 연결된 패턴과, 유기발광다이오드(OLED) 사이에 연결된다.
- [0052] 도 3을 참조하면, 3개의 트랜지스터(TR1, TR2, TR3) 중 제2트랜지스터(TR2)는, 제1게이트 라인(GL)을 통한 스캔 신호(Scan Signal)의 유무에 따라 턴 온 또는 턴 오프 되고, 턴 온 시, 구동 트랜지스터에 해당하는 제1트랜지스터(TR1)의 제2노드(N2, 게이트 노드)의 전압을 인가해주어 제1트랜지스터(TR1)를 온-오프(On-Off)시키는 스위

칭 트랜지스터(Switching Transistor)로서, 데이터 전압(Vdata)을 공급하는 데이터 라인(DL)과 제1트랜지스터(TR1)의 제2노드(N2) 사이에 연결된다.

- [0053] 도 3을 참조하면, 제1트랜지스터(TR1)의 제1노드(N1)는 소스 노드(또는 드레인 노드)로서, 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 캐소드 전극)과 연결되는 노드이다. 여기서, 유기발광다이오드(OLED)의 제2전극(예: 캐소드 전극 또는 애노드 전극)에는 기저전압(EVSS)이 인가된다. 제1트랜지스터(TR1)의 제2노드(N2)는 게이트 노드로서, 턴 온 된 제2트랜지스터(TR2)를 통해 데이터 라인(DL)에서 공급된 데이터 전압(Vdata)이 인가된다. 제1트랜지스터(TR1)의 제3노드(N3)는, 드레인 노드(또는 소스 노드)로서, 구동전압라인(DVL) 또는 이와 연결된 패턴으로부터 공급된 구동전압(EVDD)이 인가된다.
- [0054] 도 3을 참조하면, 3개의 트랜지스터(TR1, TR2, TR3) 중 제3트랜지스터(TR3)는, 기준전압라인(RVL: Reference Voltage Line) 또는 이와 연결된 패턴으로부터 기준전압(Vref)이 공급되는 제4노드(N4)와 제1트랜지스터(TR1)의 제1노드(N1) 사이에 연결된다.
- [0055] 여기서, 제4노드(N4)와 전기적으로 연결되는 기준전압라인(RVL)의 끝 단에는 스위치(SW)가 연결된다. 이러한 스위치(SW)는 기준전압(Vref)의 공급 지점과 아날로그 디지털 컨버터(ADC) 중 하나를 기준전압라인(RVL)과 연결해 준다. 여기서, 아날로그 디지털 컨버터(ADC)는 센서(210)이다.
- [0056] 이러한 제3트랜지스터(TR3)는, 해당 서브픽셀의 휘도 편차를 보상해주는 데 관여하는 센싱 트랜지스터(Sensing Transistor)로서, 제2게이트 라인(GL')으로부터 스캔 신호의 일종인 센스 신호(Sense Signal)의 공급 유무에 따라 턴 온 또는 턴 오프 되어, 턴 온 시, 기준전압(Vref)을 제1트랜지스터(TR1)의 제1노드(N1)로 인가해주는 역할을 하거나, 제1트랜지스터(TR1)의 제1노드(N1)의 전압이 기준전압라인(RVL)을 통해 아날로그 디지털 컨버터(ADC)에 의해 센싱되도록 해주는 역할을 할 수 있다.
- [0057] 이와 같이, 기준전압라인(RVL)은, 제1트랜지스터(TR1)의 제1노드(N1)의 전압이 센싱되는 경로가 되기 때문에, "센싱라인(SL)"이라고 한다. 또한, 센싱 시, 제1트랜지스터(TR1)의 제1노드(N1)의 전압이 센싱되기 때문에, 제1트랜지스터(TR1)의 제1노드(N1)를 "센싱 노드(SN)"라고 한다.
- [0058] 한편, 도 3을 참조하면, 센서(210)에 해당하는 아날로그 디지털 컨버터(ADC)는, 일 예로, 소스 드라이버 집적회로(S-DIC: Source Driver IC, 300)에 포함될 수 있다.
- [0059] 아날로그 디지털 컨버터(ADC)는, 센싱기준전원(SRP)을 기준으로, 센싱 노드(SN)의 전압을 센싱하여 디지털 값으로 변환하여 센싱 데이터를 생성하고, 생성된 센싱 데이터를 보상기(220)로 전송한다.
- [0060] 센서(210)에 해당하는 아날로그 디지털 컨버터(ADC)가 소스 드라이버 집적회로(300)에 포함되고, 보상기(220)가 타이밍 컨트롤러(140)에 포함된 경우, 센싱 데이터는 소스 드라이버 집적회로(300)에서 타이밍 컨트롤러(140)로 전송될 수 있다.
- [0061] 보상기(220) 또는 이를 포함하는 타이밍 컨트롤러(140)는 센싱 동작에 따라 생성된 센싱 데이터를 수신하여, 수신한 센싱 데이터를 토대로, 각 서브픽셀 내 구동 트랜지스터에 해당하는 제1트랜지스터(TR1)의 문턱전압, 이동도 등의 고유 특성에 대한 편차를 보상해주는 보상 동작을 수행한다.
- [0062] 여기서, 보상 동작은, 제1트랜지스터(TR1)의 문턱전압, 이동도 등의 고유 특성에 대한 편차를 보상해주는 데이터 보상량(Δ Data)을 연산하고, 연산된 데이터 보상량(Δ Data)을 메모리(230)에 저장해두는 것을 의미할 수도 있고, 연산된 데이터 보상량(Δ Data)에 따라, 해당 서브픽셀로 공급될 데이터(Data)를 변경하여, 변경된 데이터(Data')를 해당 소스 드라이버(120)로 공급해주는 것을 의미할 수도 있다.
- [0063] 도 3을 참조하면, 하나의 캐패시터(C1)는, 구동 트랜지스터에 해당하는 제1트랜지스터(TR1)의 제2노드(N2)와 제3노드(N3) 사이에 연결되고, 일정 시간(예: 한 프레임 시간) 동안 일정 전압을 유지시켜주는 역할을 한다.
- [0064] 도 3을 참조하면, 3T1C 구조의 서브픽셀을 구동하는데 필요한 각종 신호(EVDD, EVSS, Vdata, Scan Signal, Sense Signal 등)의 입력 타이밍 및 신호 파형 등은, 타이밍 컨트롤러(140)에 의해 제어될 수 있다.
- [0065] 한편, 도 3에서는, 하나의 서브픽셀은 2개의 게이트 라인(GL, GL')을 통해 2개의 게이트 신호(Scan Signal, Sense Signal)를 공급받는 2 스캔 구조인 것으로 도시되었으나, 경우에 따라서, 하나의 게이트 라인을 통해, 제2트랜지스터(TR2) 및 제3트랜지스터(TR3) 각각의 게이트 노드로 하나의 스캔 신호가 공통으로 인가되는 1 스캔 구조의 서브픽셀일 수도 있다.
- [0066] 도 4 및 도 5는 본 실시예들에 따른 표시장치(100)의 센싱 구조의 예시도이다.

- [0067] 전술한 바와 같이, 센싱 동작 시, 센서(210)에 해당하는 아날로그 디지털 컨버터(ADC)가 서브픽셀 내 센싱 노드(SN)의 전압을 센싱하기 위하여, 서브픽셀 내 센싱 노드(SN)와 아날로그 디지털 컨버터(ADC)를 연결해주는 센싱 라인(SL)이 표시패널(110)에 배치되어야 한다.
- [0068] 도 4를 참조하면, 센싱 라인(SL)은 하나의 서브픽셀 열(Sub Pixel Column)마다 하나씩 배치될 수 있다.
- [0069] 도 4를 참조하면, 하나의 소스 드라이버 집적회로(S-DIC)에 포함될 수 있는 하나의 아날로그 디지털 컨버터(ADC)는 다수의 센싱 라인(SL)과 연결될 수 있다.
- [0070] 도 4를 참조하면, S-DIC #1에 포함될 수 있는 ADC #1은 자신에 연결된 서브픽셀 열들에 속한 서브픽셀들 각각의 센싱 노드의 전압을 디지털 값으로 변환하여 센싱 데이터 SD #1을 생성하여 보상기(220)로 전송한다. 마찬가지로, S-DIC #H에 포함될 수 있는 ADC #H는 자신에 연결된 서브픽셀 열들에 속한 서브픽셀들 각각의 센싱 노드의 전압을 디지털 값으로 변환하여 센싱 데이터 SD #H를 생성하여 보상기(220)로 전송한다.
- [0071] 한편, 센싱 라인(SL)은 하나의 서브픽셀 열(Sub Pixel Column)마다 하나씩 배치되는 것이 아니라, 둘 이상의 서브픽셀 열마다 하나씩 배치될 수 있다.
- [0072] 이러한 경우의 한 예로서, 도 5를 참조하면, 센싱 라인(SL)은 하나의 픽셀 열(즉, 4개의 서브픽셀 열)마다 하나씩 배치될 수 있다. 즉, 하나의 센싱 라인(SL)이 4개의 서브픽셀(R, W, G, B)이 공유하는 구조이다.
- [0073] 이러한 센싱 라인 공유 구조 하에서, 1개의 센싱 라인을 공유하는 4개의 서브픽셀(R, W, G, B)은 동시에 센싱될 수 없다.
- [0074] 이러한 센싱 라인 공유 구조 하에서, 센싱 동작을 간단하게 설명하면, 1행에서, m/4(m: 데이터 라인 개수, 즉, 서브픽셀 열 개수)개의 적색 서브픽셀들을 동시에 센싱하고, 이어서, m/4개의 흰색 서브픽셀들을 동시에 센싱하고, 이어서, m/4개의 적색 서브픽셀들을 동시에 센싱하고, 이어서, m/4개의 청색 서브픽셀들을 동시에 센싱한다. 이와 같은 방식으로, 2행부터 n행(n: 게이트 라인 개수, 즉, 서브픽셀 행 개수)까지 순차적으로 센싱이 이루어진다.
- [0075] 따라서, 표시패널(110)에 n행 m열의 매트릭스 형태로, $m \times n$ 개의 서브픽셀이 배치된 경우, $m \times n$ 개의 서브픽셀을 센싱하는데 걸리는 총 시간의 길이에 해당하는 패널 센싱시간길이(PSTL: Panel Sensing Time Length)는 $4 \times (1 \text{ 개의 서브픽셀의 센싱시간길이}) \times (\text{서브픽셀 행 개수}) = 4 \times \text{STL} \times n$ 이다.
- [0076] 전술한 표시패널(110)의 서브픽셀의 센싱은 전체 서브픽셀의 개수와 센싱 시간에 따라 증가할 수 있다. 특히 표시패널(110)이 대면적화가 될 경우, 서브픽셀의 행 개수가 증가하므로, 센싱 및 보상에 필요한 시간을 확보하는 것에 있어 어려움이 있다. 센싱을 수행하는 패널센싱시간길이(PSTL)를 확보하기 위하여 표시패널에 영상이 표시되지 않는 상황에서 센싱을 수행할 수 있다. 그러나, 표시패널의 영상 표시는 외부적으로 사용자의 제어에 의해 이루어지는 것이므로 센싱시간길이의 확보를 보장할 수 없다. 특히, 표시패널을 끈 후 서브픽셀의 센싱을 하는 도중 다시 표시패널이 켜질 경우, 센싱이 완료되지 않는다. 따라서, 본 발명에서는 화면을 분할 구동하여 일정 부분은 영상을 출력하고, 다른 부분은 센싱을 하도록 구성할 수 있다. 분할 구동은 표시패널에서 N개의 게이트 라인 및 M개의 데이터라인 중에서 영상영역을 구성하는 게이트라인 및 데이터라인에서 영상을 출력하며, 전술한 영상영역과 중첩되지 않는 센싱영역을 구성하는 게이트라인 및 데이터라인에서 센싱을 진행할 수 있다.
- [0077] 전술한 영상영역 및 센싱영역은 표시패널을 중심으로 고정되어 설정될 수도 있고, 고정되지 않고 다양하게 변경되며 설정될 수도 있다. 예를 들어, 좌우 분할 구동인 경우, 표시패널의 좌측이 영상영역 및 우측이 센싱영역으로 분할구동된 후, 다시 표시패널의 좌측이 센싱영역, 우측이 영상영역으로 분할구동 될 수 있다.
- [0078] 다른 실시예로, 상하 분할구동인 경우, 표시패널의 상측이 영상영역 및 하측이 센싱영역으로 분할구동된 후, 다시 표시패널의 상측이 센싱영역, 하측이 영상영역으로 분할구동 될 수 있다.
- [0079] 이하, 다수의 서브픽셀이 배치된 표시패널에 연결되거나 또는 부착되어 표시패널의 서브픽셀의 발광과 센싱을 제어하는 데이터 구동부와 게이트 구동부, 그리고 이들을 제어하는 타이밍 컨트롤러에 대해 살펴본다.
- [0080] 데이터 구동부는 표시패널의 제1영역에 포함된 서브픽셀에서 영상을 표시하기 위한 제1데이터 전압을 인가하며, 표시패널의 제2영역에 포함된 서브픽셀 내의 회로 소자에 포함된 트랜지스터를 센싱하기 위한 제2데이터 전압을 인가한다.
- [0081] 게이트 구동부는 제1영역의 서브픽셀에 연결된 게이트라인에 스캔 신호를 인가하며 제2영역의 서브픽셀에 연결

된 게이트라인에 센싱 신호를 인가하는 다수의 게이트 드라이버 IC를 포함한다.

- [0082] 제1영역 및 제2영역은 중첩되지 않는 것으로 도 6 이하에서 좌우로 분할되는 실시예, 상하로 분할되는 실시예, 상하 및 좌우로 분할된 어느 한 부분을 제1영역으로 하고 그 외의 영역을 제2영역으로 하는 실시예를 살펴본다. 또한, 제1영역 및 제2영역은 제2영역에서 센싱이 종료하면 영상을 출력하는 영역과 센싱하는 영역을 바꿀 수 있다. 그 결과, 본 발명을 적용할 경우, 표시패널 전체에 대한 센싱이 필요할 경우 화면에 영상을 표시하면서 동시에 센싱을 하여 시감성을 높일 수 있다. 또한, 영상을 출력하는 도중에도 센싱을 할 수 있으므로 서브픽셀의 구동 트랜지스터의 누적된 열화를 방지하여 장시간 화면 출력으로 인해 발생하는 잔상을 해소할 수 있다.
- [0083] 전술한 제1영역 및 제2영역에 인가되는 데이터전압은 상이한데, 제1영역은 영상 표시를 위한 데이터전압이 인가된다. 제2영역은 서브픽셀의 구동 트랜지스터의 센싱을 위해 데이터전압이 인가된다. 여기서 제1영역 및 제2영역이 좌우로 표시패널의 좌우로 구분될 경우 데이터라인으로 구분하여 데이터전압을 각각 인가할 수 있다. 반면 상하로 구분될 경우, 제1영역에 영상을 출력하는 수평시간(Horizontal Time)에서는 영상 출력을 위한 제1데이터 전압을 인가하고, 제2영역에 센싱을 진행하는 수평시간에서는 센싱을 위한 제2데이터전압을 인가한다. 또한, 제2영역의 센싱이 완료하여 제2영역에서 영상을 출력하고 제1영역에서 영상을 출력할 경우, 제2영역의 센싱 결과를 반영하여 보상된 데이터 전압이 영상 출력시 적용될 수 있다. 타이밍 컨트롤러는 영상 출력 영역과 센싱 영역, 그리고 기센싱된 결과의 적용여부에 따라 데이터 구동부와 게이트 구동부를 제어할 수 있다.
- [0084] 도 6 및 도 7은 본 발명의 일 실시예에 의한 좌우 분할구동인 경우의 표시패널의 구성 및 그의 센싱 과정을 보여주는 도면이다.
- [0085] 좌우 분할구동은 게이트 구동부를 구성하는 게이트 드라이버 IC 다수 또는 게이트 구동부가 좌우에 분할하여 배치되는 실시예를 포함한다. 이때, 분할구동의 효율적인 동작을 위하여 게이트 드라이버 IC들이 제어하는 게이트 라인들이 패널의 좌우로 분할되도록 배치할 수 있다.
- [0086] 도 6에서 제1게이트 구동부(130a)는 표시패널(110)의 좌측 영역(610)에 배치된 게이트라인들에 스캔 신호를 인가하며, 제2게이트 구동부(130b)는 표시패널(110)의 우측 영역(620)에 배치된 게이트라인들에 스캔 신호를 인가한다.
- [0087] 도 6에서 데이터 구동부(120)와 게이트 구동부(130a, 130b)의 동작을 살펴보면 도 7과 같다. 설명의 편의를 위하여, 타이밍 컨트롤러(140)를 제외시키고 데이터 구동부(120) 및 게이트 구동부(130a, 130b), 그리고 표시패널(110)을 도시한다. 데이터 구동부(120) 및 게이트 구동부(130a, 130b)는 타이밍 컨트롤러(140)의 제어를 받으며 타이밍 컨트롤러(140)로부터 신호를 수신한다.
- [0088] 701에서는 표시패널의 좌측(610)에서 영상 표시가 진행되며, 우측(620)에서 보상을 위한 센싱이 진행된다. 이를 위해, 제1게이트 구동부(130a)는 영상 출력을 위한 스캔 신호를 인가하며, 제2게이트 구동부(130b)는 센싱을 위한 센스 신호를 인가한다. 마찬가지로 데이터 구동부(120)는 610 영역의 데이터라인에 영상 출력을 위한 데이터 전압을 인가하고, 620 영역의 데이터라인에 센싱을 위한 데이터 전압을 인가한다. 그 결과, 화면은 702과 같이 좌측(610)에만 영상이 표시되며, 우측(620)에는 검은 색으로 표시되며 우측(620)을 구성하는 서브픽셀들의 트랜지스터를 센싱하여 보상하는 과정을 진행한다. 이후, 우측(620) 영역에서의 센싱이 완료하면, 좌측(610)에서 센싱을 하고, 우측(620)에서 영상을 출력할 수 있다. 즉, 제1게이트 구동부(130a)는 센싱을 위한 센싱 신호를 인가하고, 제2게이트 구동부(130b)는 영상 출력을 위한 스캔 신호를 인가한다. 그리고 데이터 구동부(120)는 620 영역의 데이터라인에 영상 출력을 위한 데이터 전압을 인가하고, 610 영역의 데이터라인에 센싱을 위한 데이터 전압을 인가한다. 도 6 및 도 7에서 앞서 도 3의 서브픽셀 구조를 적용하여 스캔 신호와 센스 신호를 달리 구동할 수 있다.
- [0089] 데이터 구동부(120)는 다수개의 데이터 구동 IC를 포함할 수 있으므로, 좌측 영역(610)의 데이터라인에 데이터 전압을 인가하는 데이터 구동 IC와 우측 영역(620)의 데이터라인에 데이터 전압을 인가하는 데이터 구동 IC가 상이하게 데이터 전압을 인가하여 영상과 센싱을 하나의 화면에 동시에 진행할 수 있다. 또한, 사용자 시감성을 위하여, 영상이 분할 구동될 경우, 도 7의 725와 같이 "화면 조정"에 관한 내용을 영상에 표시할 수 있다.
- [0090] 좌우 분할 구동시 센싱/보상이 진행되는 데이터 전압(Vdata)는 일정한 전압이 가해질 수 있도록 미리 설정된 Vdata가 입력될 수 있다. 그리고 표시패널 내에 구동 TFT의 소스 노드에 일정한 전압이 가해져 해당 TFT의 문턱 전압(Vth)를 센싱할 수 있다. 영상이 구동되는 영역에서는 영상에 해당하는 Vdata가 출력되며 타이밍 컨트롤러는 이들을 각각 제어할 수 있다.
- [0091] 도 6 및 도 7을 정리하면 영상을 출력하는 영역과 센싱하는 영역을 좌우로 분할하고 양측에 배치된 게이트 구동

부가 각각 출력하는 영역과 센싱하는 영역에 스캔 신호와 센스 신호를 인가하여 스캔과 센싱이 동시에 진행되도록 한다. 도 6 및 도 7의 구성을 적용할 경우, 특히 표시패널이 좌우로 넓은 와이드형일 경우 절반의 영상표시 영역이 작지 않으므로 전체 화면에서 영상을 감상하는 경우와 비교하여 끊김없이(seamless) 영상 출력 및 센싱이 가능하다. 종래의 센싱과 비교할 때, 지속적으로 영상을 출력할 수 있으며, 또한 센싱이 종료한 영역에 센싱 결과를 보상하여 영상을 출력할 수 있다. 즉, 센싱한 결과에 기반하여 보상한 결과를 영상 출력에 적용할 수 있으므로, 영상 품질이 센싱 후 향상됨을 확인할 수 있다.

[0092] 도 8 및 도 9는 본 발명의 다른 실시예에 의한 상하 분할 구동을 나타내는 도면이다. 상하 분할 구동을 위해서는 하나의 게이트 구동부(130)가 편측에 배치된 경우에 적용할 수 있다. 801은 표시패널(110)의 상측 영역(810)과 하측 영역(820)이 나누어져 있다. 상측 영역(810)은 영상을 표시하는 영역이며 하측 영역(820)은 센싱이 진행되는 영역이다. 따라서, 게이트 구동부(130)는 영상 출력을 위한 스캔 신호를 810 영역의 서브픽셀에 인가하며, 또한 810 영역의 게이트라인들에 대한 수평시간동안 영상을 출력한 후, 820 영역에서는 센싱을 위한 센스 신호를 인가한다. 그 결과 화면상에는 802와 같이 패널의 상측(810)에는 영상이 표시되며, 하측(820)은 센싱으로 인한 검은 화면이 표시된다. 또한 시청자의 시감성을 위하여 825와 같이 안내 문구를 출력할 수 있다.

[0093] 도 8의 구성에서 상하로 분할할 경우, 게이트 구동부가 각 영역에 대해 스캔신호를 인가하거나, 또는 센스 신호를 인가하며, 이에 데이터 구동부가 스캔신호에 대응하여 영상을 나타내는 데이터 전압을 출력하거나 또는 센스 신호에 대응하여 센싱을 위한 데이터 전압을 출력할 수 있다. 도 8의 구성을 적용하면 수평 시간을 조절하여 영상 출력과 센싱 시간을 조절할 수 있다. 하나의 게이트라인에서 영상을 출력하는 시간과 센싱을 수행하는 시간이 상이할 경우, 하나의 수직 시간(Vertical Time) 내에서 센싱할 게이트라인의 수를 조절할 수 있다.

[0094] 도 8의 구성에서는 게이트 구동부가 810 및 820 영역에서 영상 표시와 센싱을 진행할 수 있도록 게이트라인에 스캔 신호와 센싱 신호를 달리 인가할 수 있다. 또한, 도 8의 구성에서는 820 영역에서 센싱이 완료된 게이트라인에 대해서는 영상을 출력하도록 제어할 수 있다. 이를 위해 820 영역에서 센싱 및 보상이 완료한 게이트라인이 영상이 출력되도록 하여 810 영역이 점차 증가하도록 구성할 수 있다.

[0095] 도 9는 도 8의 구성에서 전체 게이트라인이 n 개인 경우 센싱 과정에서 영상 출력 영역이 점차적으로 증가할 수 있음을 보여준다. 901은 표시 패널의 상측 영역(810a)의 $n/2$ 개의 게이트라인에서는 영상이 표시되며, 하측 영역(820a)의 $n/2$ 개의 게이트라인에서는 센싱이 진행된다. 820a 영역의 첫번째 게이트라인(821)에서 센싱이 완료하면 해당 게이트라인(821)은 영상을 표시할 수 있는 상태이다. 따라서, 그 다음 프레임에서는 센싱이 완료한 게이트라인(821)에서 영상을 출력한다. 즉, 902에서의 영상 출력 영역인 810b는 901의 810a의 영역이 확장되어 $(n/2 + 1)$ 개의 게이트라인을 포함한다. 그 결과 시청자에게는 최초에는 영상 출력 영역이 화면의 절반이지만, 점차적으로 영상 출력 영역이 증가함을 보여준다. 이렇게 최초의 센싱하는 영역(820a)의 모든 서브픽셀에 대해 센싱이 완료하면, 상하 분할 구동의 영상 출력 영역과 센싱 영역을 반전시켜 패널의 상측에서 센싱을 진행하고, 패널의 하측에서 영상을 표시할 수 있다. 마찬가지로 하측의 영상 표시 영역이 점차적으로 상측으로 증가하여 센싱이 종료한 게이트라인의 서브픽셀들이 영상을 출력할 수 있도록 한다.

[0096] 도 9와 같은 구성을 적용 시 상하 분할에서 최초에는 영상이 작게 표시되지만 지속적으로 영상 출력 영역이 증가하여 센싱으로 인한 시청자의 시감성 저하를 방지할 수 있다. 다만, 센싱이 완료한 영역에서 출력된 영상과 센싱이 진행되지 않는 영역에서 출력된 영상의 차이를 줄이기 위해 도 9와 같은 구성에서는 센싱된 결과를 보상하는 프로세스를 전체 표시패널의 센싱이 완료한 후 적용할 수 있다.

[0097] 도 10은 본 발명의 또다른 실시예에 의한 화면의 중앙과 외곽부를 분리하여 화면의 중앙에서 영상을 표시하고 외곽부에서 센싱을 진행하는 표시패널의 구성을 보여주는 도면이다. 도 10에서 화면의 일부 영역만을 영상을 표시하고, 그 외의 영역에서 센싱/보상을 진행하는 구성이다. 도 10의 1001은 표시패널에서 가로/세로로 분할한 영역이다. 이 중에서 데이터라인을 세 영역으로 나눈 1015, 1025, 1035, 게이트라인을 세 영역으로 나눈 1010, 1020, 1030 중에서 중앙의 부분인 1020 및 1025 영역에서 영상을 표시하고, 그 외의 영역은 순차적으로 또는 동시에 센싱을 진행할 수 있다. 영상이 중앙에 배치되고 센싱이 그 인접한 주변부의 서브픽셀에서 이루어지는 구성은 도 10의 1002에서 1050과 같이 살펴볼 수 있다. 도 10과 같이 영상 출력 영역과 센싱 영역을 배치할 경우 영상의 좌우 비율을 유지하며 센싱을 할 수 있으므로 센싱 중 출력되는 영상의 크기의 왜곡을 줄일 수 있다.

[0098] 또한, 특정 영역에서 센싱이 완료하면 해당 영역에서 영상을 출력시 이전의 센싱 결과에 기반한 보상을 적용하여 영상을 표시할 수 있으므로 센싱 이전에 잔상이 발생하는 문제를 해결할 수 있다.

[0099] 도 11은 본 발명의 일 실시예에 의한 타이밍 컨트롤러가 데이터 구동부와 게이트 구동부를 제어하여 화면 분할

을 통한 센싱을 수행하는 과정을 보여주는 도면이다. 표시패널에 파워온(S1110)이 되면 센싱을 수행해야 하는 기간에 도달할 때까지 사용시간 누적 카운트를 진행한다(S1120). 패널이 온 상태에서 누적시간을 카운트한 결과 기준값에 도달한 경우(S1130) 보상을 위한 센싱을 진행한다. 다만 시감성을 위하여 화면을 제1영역과 제2영역으로 분할하고(S1140), 제1영역에서 영상을 출력하며, 제2영역에서 센싱을 진행한다(S1150). 이를 위해 타이밍 컨트롤러는 제1영역에 해당하는 서브픽셀에 영상 출력을 위한 데이터 전압이 인가되도록 데이터 구동부를 제어하며, 제2영역에 해당하는 서브픽셀에 센싱을 위한 데이터 전압이 인가되도록 데이터 구동부를 제어한다. 또한 타이밍 컨트롤러는 제1영역에 해당하는 서브픽셀에 영상 출력을 위한 스캔 신호를 인가하도록 게이트 구동부를 제어하며, 제2영역에 해당하는 서브픽셀에 센싱을 위한 센스 신호를 인가하도록 게이트 구동부를 제어한다.

[0100] 제1영역 및 제2영역에서 각각 영상 출력 및 센싱이 완료하면 제2영역에서 영상을 출력하고 제1영역에서 센싱을 진행한다. 이후 센싱이 완료하면 전체 표시패널에 영상을 표시하는 정상화면으로 복귀한다(S1170).

[0101] 표시패널의 사용 누적 시간을 카운팅하여 표시패널이 장시간 온 상태로 영상을 출력한 경우, 화면의 잔상을 방지할 수 있도록 분할 구동을 진행한다. 분할 구동 시 사용자에게 안내문구를 표시할 수 있으며, 또한 분할 구동과 센싱이 종료되는 시간을 표시할 수도 있다. 이를 통해 장시간 표시패널을 온 시킨 상태에서 화면의 열화를 방지하여 표시패널의 수명을 향상시킬 수 있다. 뿐만 아니라 화면의 잔상을 제거할 수 있으므로 지속적인 영상 시청을 가능하게 하면서 시감성을 증가시킬 수 있다.

[0102] 특히, 타이밍 컨트롤러는 영상의 특징에 따라 화면의 분할 구동을 선택적으로 적용하여 상하/좌우/크로스톡(바둑판) 형태로 영상 출력 영역과 센싱 영역을 설정할 수 있다.

[0103] 한편, 타이밍 컨트롤러의 제어 하에 화면이 오프된 상태에서 센싱을 하는 도중 화면이 온 될 경우, 타이밍 컨트롤러는 선택적으로 분할 구동 또는 대기 구동을 선택할 수 있다. 즉, 센싱해야 할 표시패널 내의 영역이 많은 경우, 표시패널을 분할하여 일부에 영상을 표시하고, 그 외의 영역에서 센싱을 하며 영상 표시 영역을 점차적으로 늘려나갈 수 있다. 반면, 화면 오프 상태에서 센싱한 영역이 표시패널의 대부분을 차지할 경우, 화면 조정이 진행된다는 문구를 표시한 후 센싱을 완료하고 표시패널을 온 시킬 수 있다. 다른 실시예로, 화면 오프상태에서 센싱한 영역이 표시패널의 대부분을 차지할 경우, 기 센싱된 영역에 영상을 표시하고 미센싱된 영역을 검게 표시하여 센싱을 진행할 수 있다. 앞서 도 9에서 살펴본 바와 같이 영상 표시되는 영역이 점차적으로 늘어나도록 구성할 수 있다.

[0104] 본 발명을 적용할 경우 현재 사용자가 표시패널을 포함하는 표시장치를 온 한 상태에서 계속 구동할 경우, 미리 설정된 일정 구동 시간을 초과한 후에 화면을 분할하여 센싱을 하도록 하여 표시패널을 구성하는 각 소자들의 열화를 방지할 수 있다. 또한, 표시패널의 영역을 분할하여 일부 영역에서는 영상을 출력하고, 다른 영역에서는 센싱을 진행하여 열화된 화면에서 잔상이 발생하는 것을 방지할 수 있다.

[0105] 센싱을 위한 작업이 진행될 충분한 시간 동안 표시패널이 오프 상태를 유지해야 하지만, 이를 외부적으로 제어할 수는 없으므로, 센싱 도중에 또는 센싱을 해야 하는 시점을 초과하여 표시패널이 온 상태를 유지할 경우 누적 시간을 카운팅하여 화면 분할 및 분할 영상 구동과 분할 센싱 구동을 진행한다.

[0106] 도 12는 본 발명의 일 실시예에 의한 타이밍 컨트롤러의 동작을 보여주는 도면이다. 표시패널에 영상 출력을 종료하는 파워오프가 진행되면(S1210), 타이밍 컨트롤러는 표시패널의 게이트 구동부와 데이터 구동부를 제어하여 표시패널의 센싱을 진행시키며, 센싱 진행 시간을 카운팅한다(S1220). 센싱 진행 시간은 시간을 누적하여 카운팅할 수도 있고, 현재까지 센싱한 게이트라인의 수를 카운팅할 수도 있다. 이후 표시패널의 파워온을 지시하는 신호가 수신되면(S1230), 타이밍 컨트롤러는 카운팅한 센싱 진행 시간으로 센싱 잔여 시간을 산출한다(S1240). 산출한 결과 기준값보다 작은 경우, 예를 들어 센싱이 거의 완료될 시점인 것으로 판단되면 타이밍 컨트롤러는 센싱을 계속 진행하여 완료한 후 영상을 표시한다(S1270). 반면, 센싱을 완료하기까지 시간이 소요될 것으로 판단되면 타이밍 컨트롤러는 분할 구동을 진행한다(S1260). 이때, 분할 구동 시 영상을 표시할 영역과 센싱을 진행할 영역을 선택하여 일부에서만 영상이 표시되도록 하고 그 외 영역에서 센싱을 진행하여 각 서브픽셀의 트랜지스터의 열화를 방지하고 화면의 잔상을 제거할 수 있다.

[0107] 도 12와 같이 표시패널의 사용 누적 시간 또는 표시패널의 센싱 진행 시간에 따라 타이밍 컨트롤러는 분할 구동을 할 것인지 여부를 판단 및 결정할 수 있으며, 또한 외부에서 선택할 수도 있도록 한다. 이는 표시패널의 크기와 센싱에 소요되는 시간 등에 따라 사용자가 센싱이 진행되는 동안 분할 구동된 영상을 시청하고자 할 경우에는 분할 구동을 선택할 수 있도록 하고, 짧은 기간동안 표시패널의 센싱 및 보상을 완료시키고자 할 경우라면 분할 구동 없이 센싱을 진행할 수 있도록 한다. 다만, 센싱이 게이트라인 별로 이루어진 상태에서 분할 구동시

에는 전술한 상하 구동 방식을 적용할 수 있으며, 이미 센싱된 영역을 영상 출력 영역으로 하고 미센싱된 영역을 센싱 영역으로 하여 센싱을 종료할 수 있다.

[0108] 만약, 도 6 내지 도 7과 같이 게이트 구동부(130a, 130b)를 좌우로 분리하여 게이트라인을 제어하지 않는 경우라 하여도 좌우 분할 구동이 가능하다. 예를 들어, 게이트라인에 센스 신호와 스캔 신호가 분리해서 인가되며, 센스 신호가 인가될 경우 스캔 신호가 서브픽셀에 인가되지 않도록 구성할 경우, 하나의 게이트라인에 연결된 다수의 서브픽셀들 중에서 일부는 영상을 표시하는 데이터 전압이 인가되고 다른 일부는 센싱을 위한 데이터 전압이 인가될 수 있다. 이는 도 10과 같이 중앙 부분에 영상이 표시되고 외곽부에 센싱을 진행하는 구성에 적용될 수 있다.

[0109] 한편, 타이밍 컨트롤러는 영상을 표시할 수 있는 영역이 줄어들게 되므로, 수신한 영상 데이터를 작은 영역으로 출력하도록 데이터 구동부와 게이트 구동부를 제어할 수 있다. 예를 들어, 전체 표시패널이 m 개의 데이터라인과 n 개의 게이트라인으로 구성될 경우, 도 6, 7과 같이 좌측 또는 우측에만 영상이 표시되는 상황에서는 m 개의 데이터라인에 대한 영상 데이터 중 $m/2$ 개만을 좌측 또는 우측에 표시할 수 있다. 한편 도 8과 같이 상측 또는 하측에만 영상이 표시되는 상황에서는 n 개의 게이트라인에 대한 영상 데이터 중 $n/2$ 개만을 표시할 수 있다.

[0110] 전술한 본 발명은, 다수의 서브픽셀이 배치되며 제1영역 및 제2영역을 포함하는 표시패널과, 서브픽셀들에 연결된 게이트라인에 신호를 제공하는 게이트 구동부, 서브픽셀들에 연결된 데이터라인에 신호를 제공하는 데이터 구동부, 그리고 호스트 시스템으로부터 영상 신호를 수신하며, 제1영역의 서브픽셀이 영상을 출력하는 동안 제2영역의 서브픽셀을 구성하는 트랜지스터의 특성치를 센싱하도록 게이트 구동부 및 데이터 구동부를 제어하는 타이밍 컨트롤러를 포함하는 표시장치를 제공하는 것을 일 실시예로 한다.

[0111] 전술한 본 발명은 다수의 서브픽셀이 배치되며 제1영역 및 제2영역을 포함하는 표시패널의 서브픽셀들에 연결된 게이트라인에 신호를 제공하는 게이트 구동부와, 서브픽셀들에 연결된 데이터라인에 신호를 제공하는 데이터 구동부를 제어하며, 호스트 시스템으로부터 영상 신호를 수신하며, 제1영역의 서브픽셀이 영상을 출력하는 동안 제2영역의 서브픽셀을 구성하는 트랜지스터의 특성치를 센싱하도록 게이트 구동부 및 데이터 구동부를 제어하는 타이밍 컨트롤러를 제공하는 것을 일 실시예로 한다.

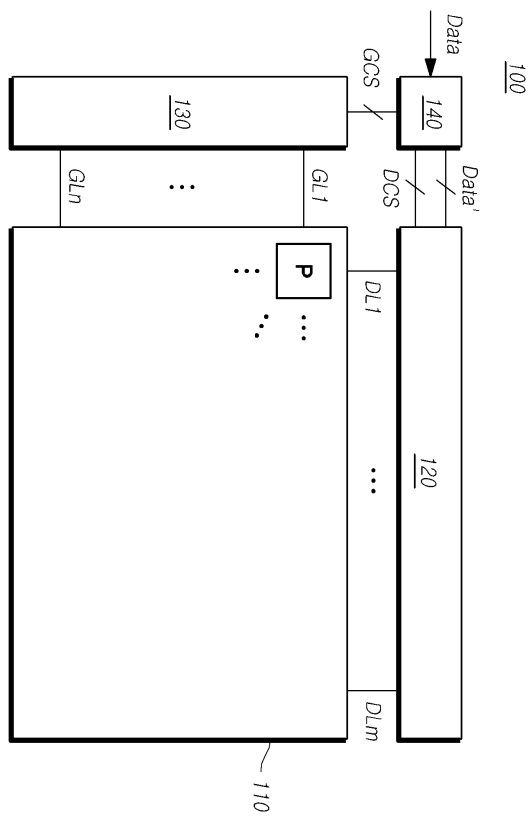
[0112] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

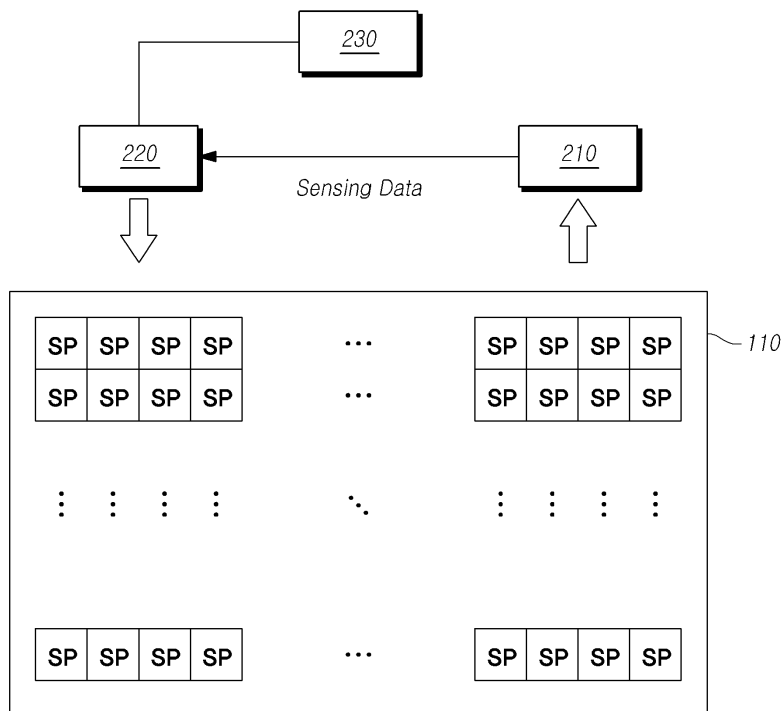
- [0113]
- 100: 표시장치
 - 110: 표시패널
 - 120: 데이터 구동부
 - 130: 게이트 구동부
 - 140: 타이밍 컨트롤러

도면

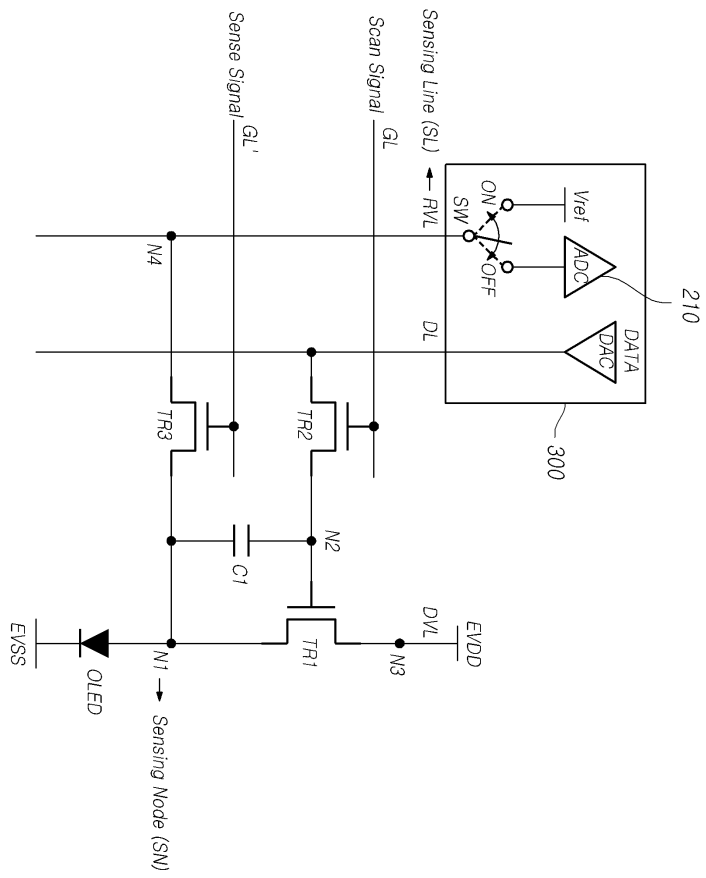
도면1



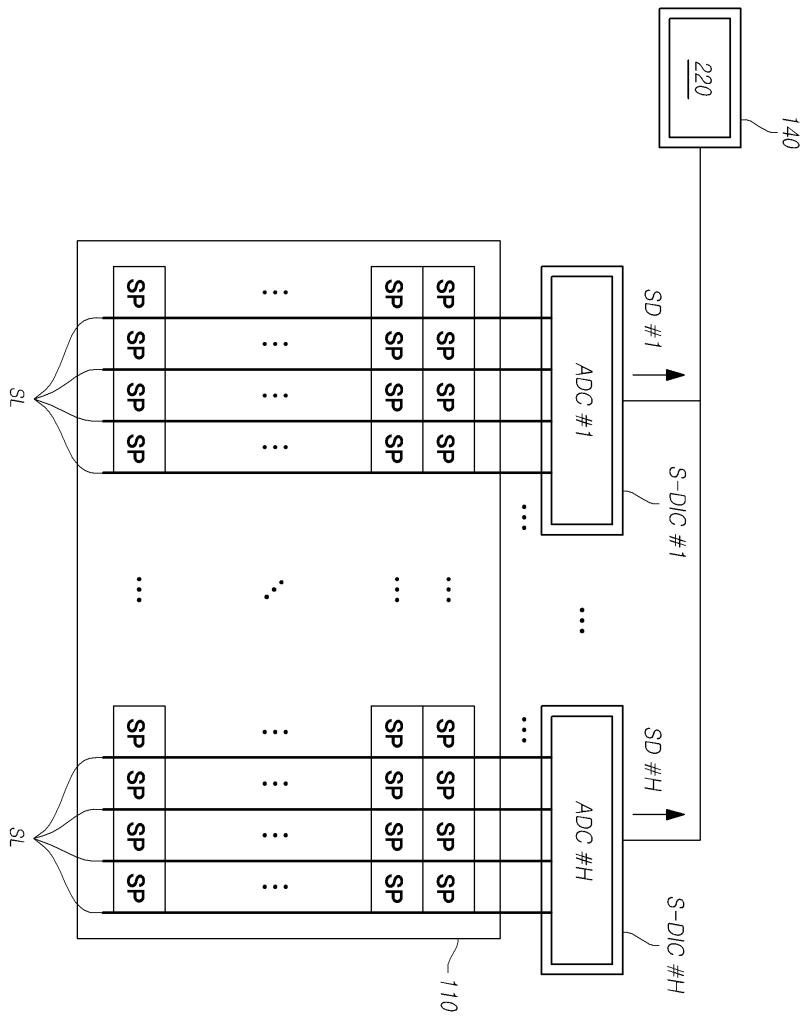
도면2



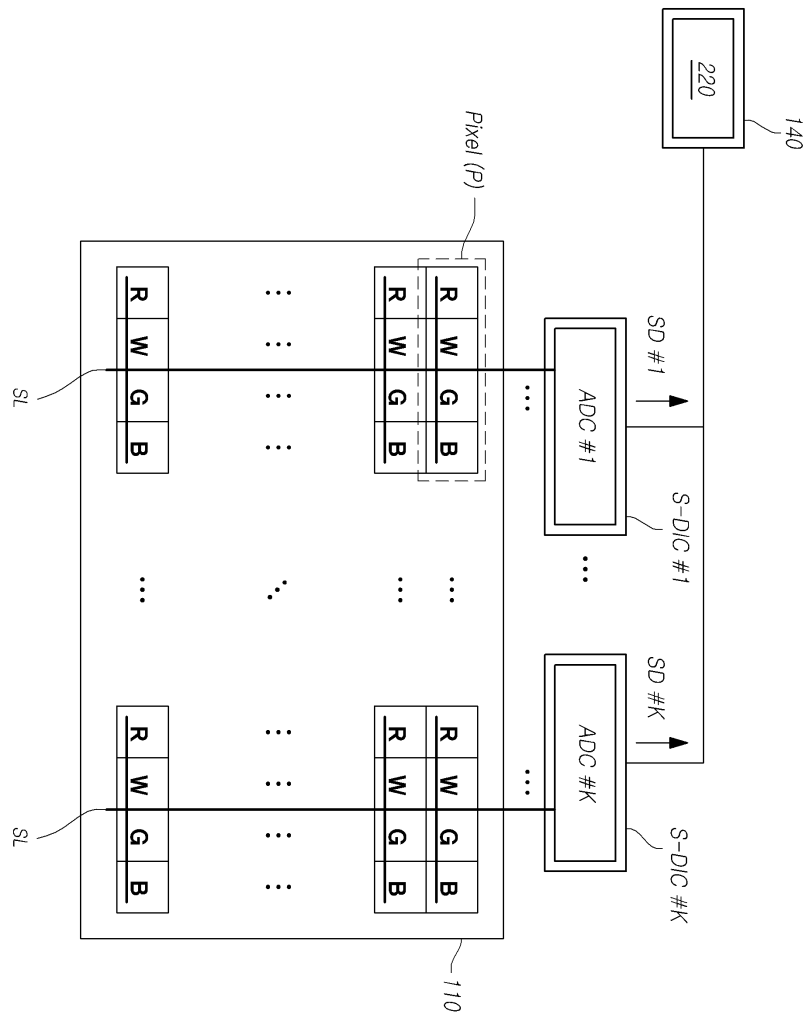
도면3



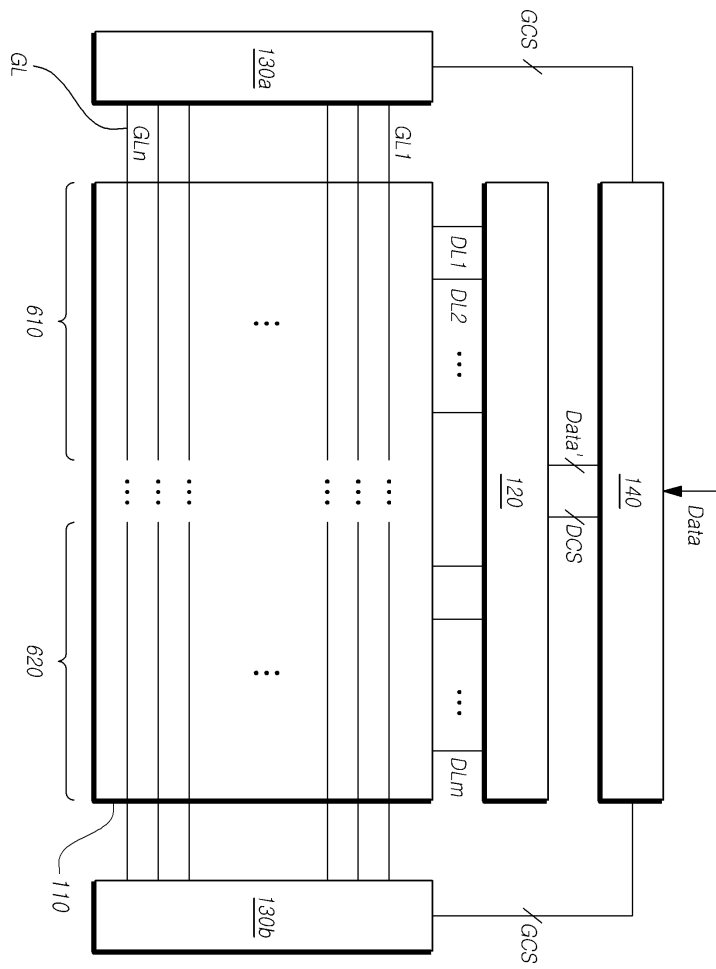
도면4



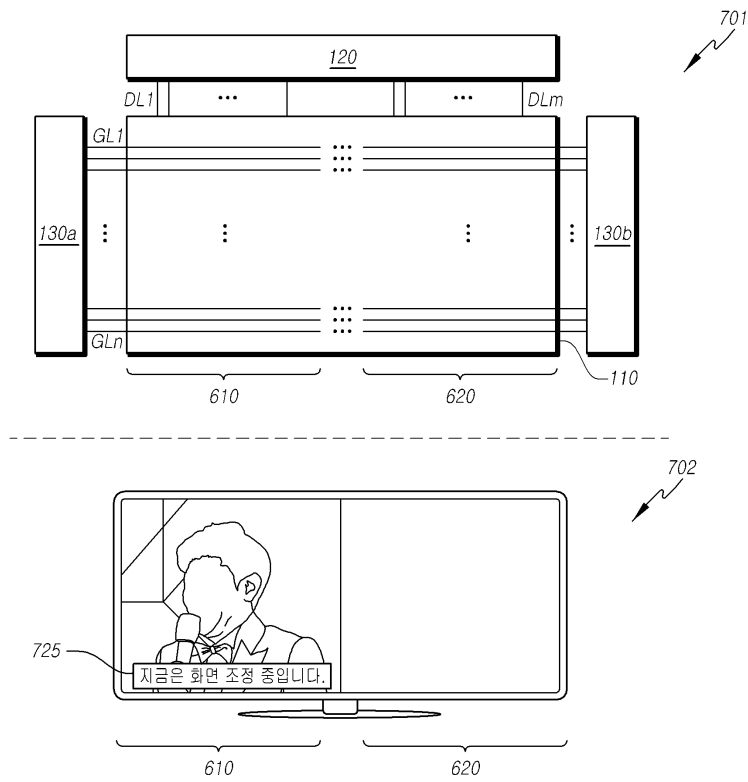
도면5



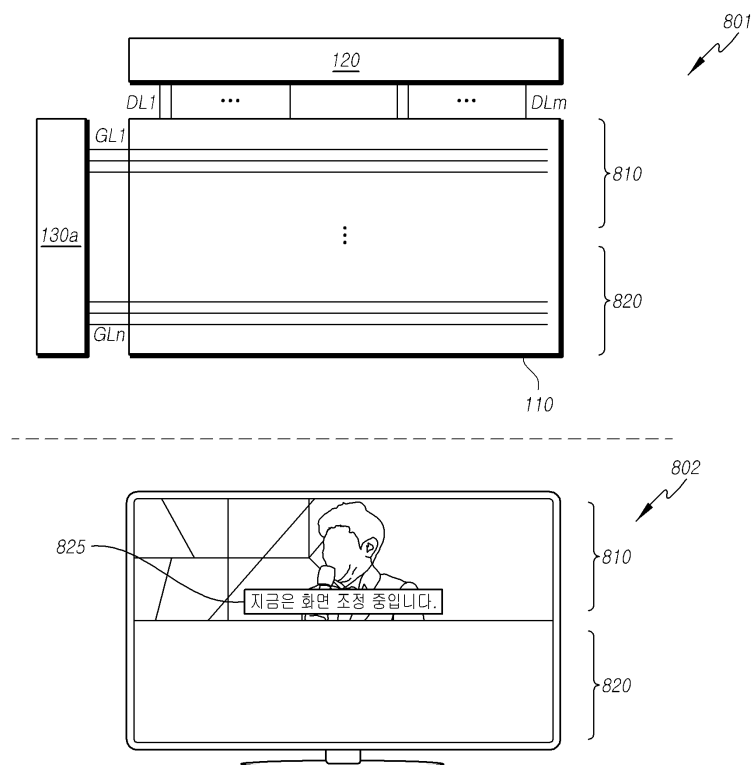
도면6



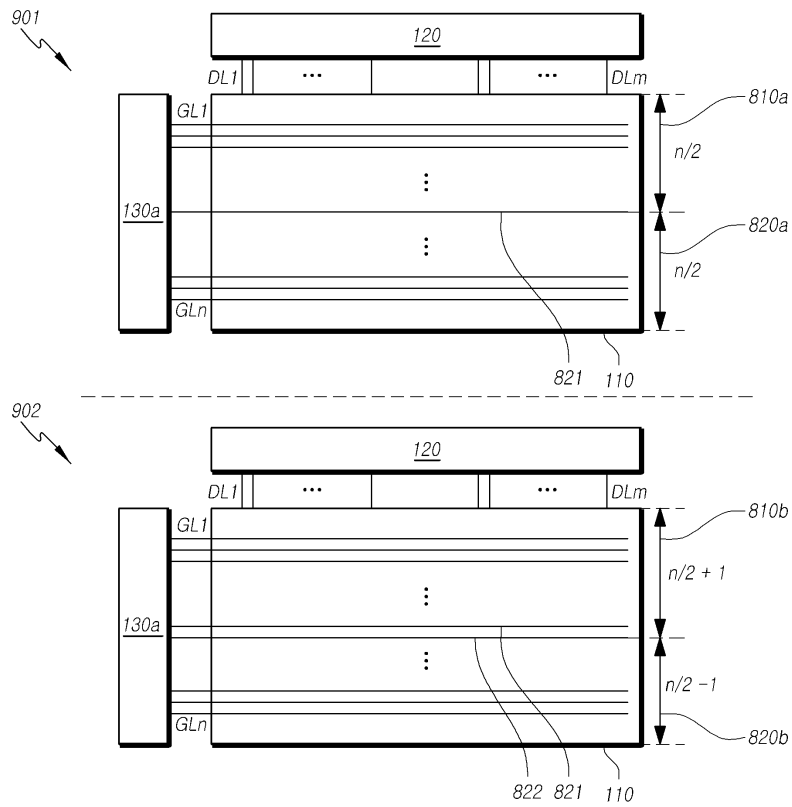
도면7



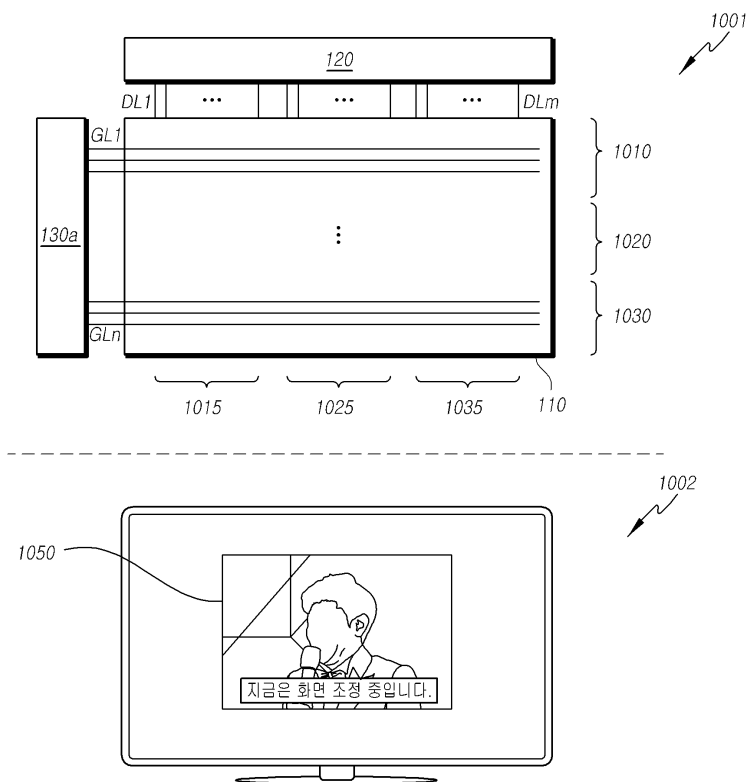
도면8



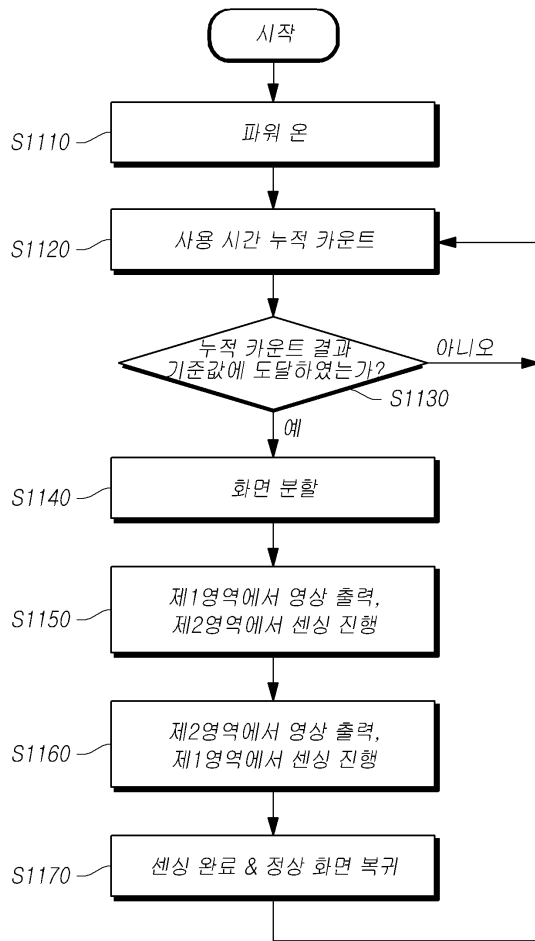
도면9



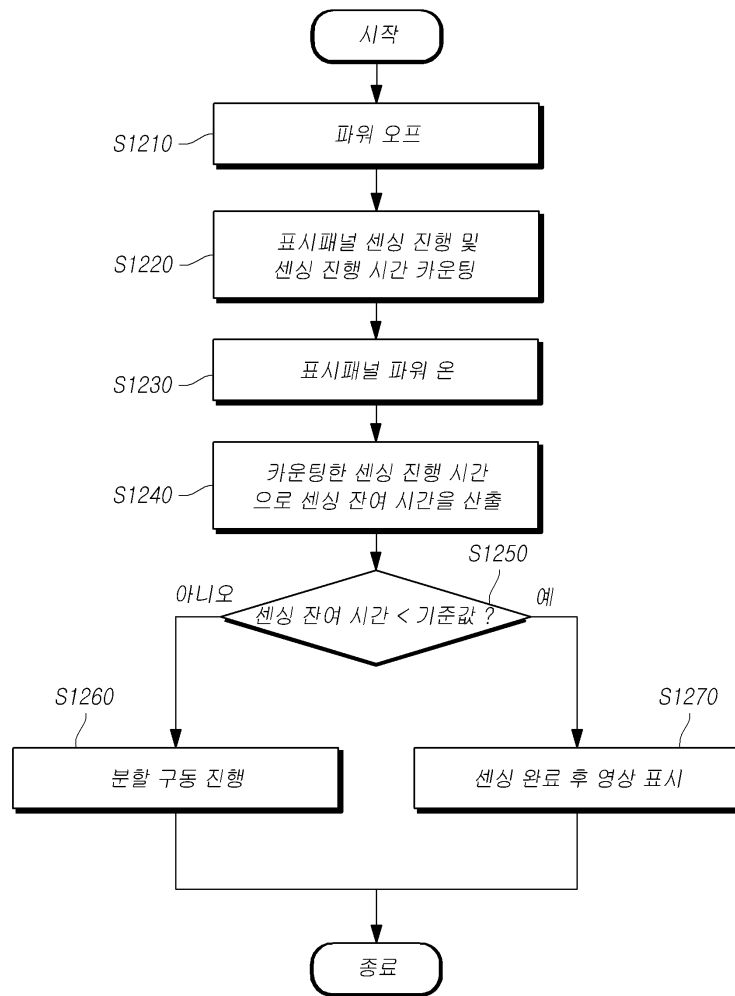
도면10



도면11



도면12



专利名称(译)	用于控制显示面板的分割驱动的定时控制器和包括该定时控制器的有机发光显示器		
公开(公告)号	KR1020160147173A	公开(公告)日	2016-12-22
申请号	KR1020150083474	申请日	2015-06-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM YOUNG MEE 김영미		
发明人	김영미		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2310/08 G09G2320/0233 G09G2320/0257		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

这些实施例涉及包括其的有机发光显示装置，其中控制数据驱动器和显示面板的栅极驱动单元的时序控制器将显示面板划分为多于2的域，并且在部分域中指示图像并且在另一个域中进行感测，以便同时进行图像和感测。

