



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0039566  
(43) 공개일자 2015년04월10일

(51) 국제특허분류(Int. Cl.)  
H01L 27/32 (2006.01) H01L 51/50 (2006.01)  
(21) 출원번호 10-2014-0130178  
(22) 출원일자 2014년09월29일  
심사청구일자 2014년09월29일  
(30) 우선권주장  
JP-P-2013-207211 2013년10월02일 일본(JP)

(71) 출원인  
가부시키가이샤 재팬 디스플레이  
일본국 도쿄도 미나토쿠 니시신바시 3쵸메 7반 1  
고  
(72) 발명자  
도꾸다 나오끼  
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키  
가이샤 재팬 디스플레이 내  
미야모토 미즈히데  
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키  
가이샤 재팬 디스플레이 내  
(74) 대리인  
장수길, 이증희

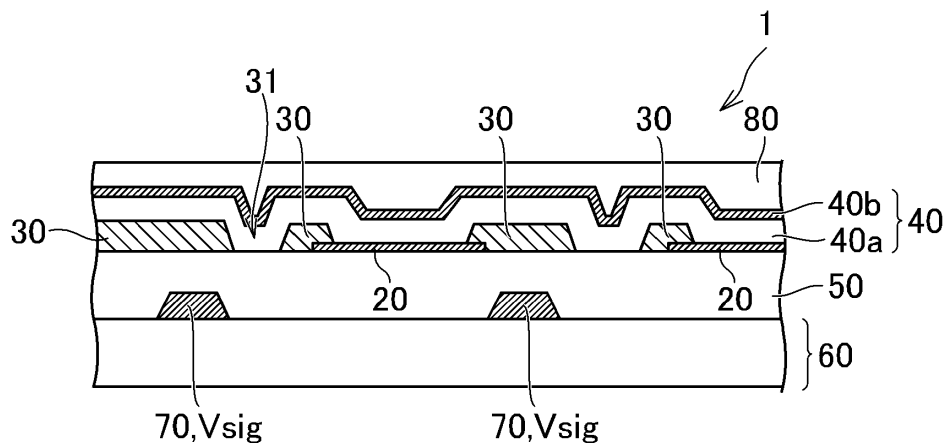
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 표시 장치 및 그 제조 방법

(57) 요약

절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로가 매트릭스 형상으로 배치된 제1 기판과, 유기 절연 재료에 의해 형성되며, 상기 제1 기판 위에 배치되는 유기 평탄화막과, 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접해서 구비되는 전극과, 무기 절연 재료에 의해 형성되며, 상기 전극의 단부를 덮어서 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접해서 구비되는 무기 बैं크와, 상기 전극 및 상기 무기 बैं크의, 상기 유기 평탄화막과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막과 접해서 구비되는 OLED층과, 상기 OLED층의 상기 유기 평탄화막측과는 반대측을 덮어서 구비되는 밀봉막을 구비하는, 표시 장치.

대표도 - 도1b



## 명세서

### 청구범위

#### 청구항 1

절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로가 매트릭스 형상으로 배치된 제1 기판과,  
유기 절연 재료에 의해 형성되며, 상기 제1 기판 위에 배치되는 유기 평탄화막과,  
상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접해서 구비되는 전극과,  
무기 절연 재료에 의해 형성되며, 상기 전극의 단부를 덮어서 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접해서 구비되는 무기 बैं크와,  
상기 전극 및 상기 무기 बैं크의, 상기 유기 평탄화막과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막과 접해서 구비되는 OLED층과,  
상기 OLED층의 상기 유기 평탄화막측과는 반대측을 덮어서 구비되는 밀봉막을 구비하는 것을 특징으로 하는 표시 장치.

#### 청구항 2

제1항에 있어서,  
상기 무기 बैं크에는, 무기 बैं크 개구부가 형성되어 있고,  
상기 OLED층은, 상기 무기 बैं크 개구부를 통해서 상기 유기 평탄화막과 접해서 구비되어 있는 것을 특징으로 하는 표시 장치.

#### 청구항 3

제2항에 있어서,  
상기 제1 기판은, 매트릭스 형상의 복수의 상기 화소 회로를 구획하는 배선을 갖고,  
상기 무기 बैं크 개구부는, 평면에서 볼 때 상기 배선과 겹치는 영역에 배치되어 있는 것을 특징으로 하는 표시 장치.

#### 청구항 4

제1항에 있어서,  
상기 무기 बैं크를 형성하는 무기 절연 재료는, SiN, SiO<sub>2</sub>, 및 이들의 혼합물로 이루어지는 군으로부터 선택되는 재료인 것을 특징으로 하는 표시 장치.

#### 청구항 5

제1항에 있어서,  
상기 유기 평탄화막의 두께는, 1.5 $\mu$ m 이상, 3.5 $\mu$ m 이하이고,  
상기 무기 बैं크의 두께는, 0.15 $\mu$ m 이상, 0.35 $\mu$ m 이하인 것을 특징으로 하는 표시 장치.

#### 청구항 6

제3항에 있어서,  
상기 배선은, 박막 트랜지스터에 포함되는 게이트 전극, 소스 전극 및 드레인 전극의 각각과 접속되는, 게이트 전극선(주사 배선), 신호 배선, 및 박막 트랜지스터에 전원을 공급하는 전원 공급선으로부터 선택되는 어느 하나의 배선인 것을 특징으로 하는 표시 장치.

#### 청구항 7

절연 기관 위에 박막 트랜지스터를 갖는 복수의 화소 회로가 매트릭스 형상으로 배치된 제1 기관을 형성하는 제1 공정과,

상기 제1 기관 위에, 유기 평탄화막을, 유기 절연 재료에 의해 형성하는 제2 공정과,

상기 유기 평탄화막의 상기 제1 기관측과는 반대측 면의 일부와 접하는, OLED층을 구성하는 전극을 형성하는 제3 공정과,

상기 전극의 단부를 덮어서 상기 유기 평탄화막의 상기 제1 기관측과는 반대측 면의 일부와 접하는 무기 बैं크를, 무기 절연 재료에 의해 형성하는 제4 공정과,

상기 전극 및 상기 무기 बैं크의, 상기 유기 평탄화막과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막과 접해서 구비되는 OLED층을 형성하는 제5 공정을 포함하는 것을 특징으로 하는 표시 장치의 제조 방법.

#### 청구항 8

제7항에 있어서,

상기 제4 공정은, 상기 무기 बैं크에 무기 बैं크 개구부를 형성하고, 상기 유기 평탄화막의 상기 제1 기관측과는 반대측 면의 일부를 노출시키는 공정을 포함하고,

상기 제5 공정은, 상기 무기 बैं크에 형성된 무기 बैं크 개구부의 형상에 의해 노출된 상기 유기 평탄화막의 상기 제1 기관측과는 반대측 면의 일부와, 상기 무기 बैं크의 상기 평탄화막측과는 반대측 면을 접해서 덮는 상기 OLED층을 형성하는 공정인 것을 특징으로 하는 표시 장치의 제조 방법.

#### 청구항 9

제7항에 있어서,

상기 제1 공정은, 매트릭스 형상의 복수의 상기 화소 회로를 구획하는, 배선을 형성하는 공정을 포함하고, 상기 제4 공정에서 형성되는 상기 무기 बैं크 개구부는, 평면에서 볼 때 상기 배선과 겹치는 영역에 형성되는 것을 특징으로 하는 표시 장치의 제조 방법.

#### 청구항 10

제7항에 있어서,

상기 무기 बैं크를 형성하는 무기 절연 재료는, SiN, SiO<sub>2</sub>, 및 이들의 혼합물로 이루어지는 군으로부터 선택되는 재료인 것을 특징으로 하는 표시 장치의 제조 방법.

#### 청구항 11

제7항에 있어서,

상기 유기 평탄화막의 두께는, 1.5 $\mu$ m 이상, 3.5 $\mu$ m 이하이고,

상기 무기 बैं크의 두께는, 0.15 $\mu$ m 이상, 0.35 $\mu$ m 이하인 것을 특징으로 하는 표시 장치의 제조 방법.

#### 청구항 12

제9항에 있어서,

상기 배선은, 박막 트랜지스터에 포함되는 게이트 전극, 소스 전극 및 드레인 전극의 각각과 접속되는, 게이트 전극선(주사 배선), 신호 배선, 및 박막 트랜지스터에 전원을 공급하는 전원 공급선으로부터 선택되는 어느 하나의 배선인 것을 특징으로 하는 표시 장치의 제조 방법.

### 발명의 설명

### 기술 분야

[0001] 본 발명은, 표시 장치 및 그 제조 방법에 관한 것이다.

## 배경 기술

[0002] 일본 특허 공개 제2009-16231호 공보에는, 하부 전극, 유기층 및 상부 전극이 이 순으로 형성된 발광 영역과, 발광 영역 주변에 설치된 주변 영역과, 상부 전극의 상면을 덮는 보호막과, 상부 전극과 전기적으로 접속되고, 또한 주변 영역의 단부에 배치되어, 보호막의 성막에 기인하는 대전 전하를 주변 영역 밖으로 유출시키기 위한 보호 전극을 갖는 유기 EL 표시 장치에 관해서 기재되어 있다.

[0003] 또한, 일본 특허 공개 제2012-22787호 공보에는, 기판 상에 있어서 제1 전극과 제2 전극 사이에 배치된 기능층을 갖는 발광 소자와, 상기 발광 소자 사이에 있어서 상기 기능층을 발광 영역마다 구획하는 격벽과, 상기 발광 소자를 구동시키는 구동 회로를 구비한 유기 EL 장치이며, 상기 구동 회로 중 적어도 일부는, 평면적으로 상기 발광 소자 사이에 배치되어, 상기 구동 회로 중 적어도 일부와 상기 발광 소자 사이에서 평면적으로 겹치는 영역에는, 상기 격벽이 형성되어 있지 않은 영역을 갖는 것을 특징으로 하는 유기 EL 장치에 관해서 기재되어 있다.

## 발명의 내용

### 해결하려는 과제

[0004] 유기 발광 다이오드를 사용한 유기 EL 표시 장치에는, 뱅크라고 불리는 각 화소 회로의 주위에 배치되어, 각 화소간을 구획하는 구조체가 구비되어 있다. 뱅크는 TFT 기판의 상방에 형성되는 전극(양극)의 단부를 덮어서 구비됨으로써, 유기 EL막층의 단차식 풀림에 의한 양극-음극간의 전기적 단락을 방지하고, 또한 각 화소의 발광을 구분한다고 하는 기능을 갖는 것이다.

[0005] 예를 들어, 유기 재료에 의해 형성된 평탄화막 위에 일련의 무기막을 형성한 경우, 평탄화막 내의 수분을 배출할 수 없게 되어, 기화한 수분에 의해 평탄화막과 무기막이 박리해 버린다.

[0006] 본 발명의 목적은, 유기 EL막층의 신뢰성을 향상시킨 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

[0007] 또한, 본 발명의 상기 및 그 외의 목적과 신규 특징은, 본 명세서의 기술 및 첨부 도면에 의해 명백해진다.

### 과제의 해결 수단

[0008] 상기 과제를 해결하기 위한 본 발명에 따른 표시 장치는, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로가 매트릭스 형상으로 배치된 제1 기판과, 유기 절연 재료에 의해 형성되며, 상기 제1 기판 위에 배치되는 유기 평탄화막과, 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접해서 구비되는 전극과, 무기 절연 재료에 의해 형성되며, 상기 전극의 단부를 덮어서 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접해서 구비되는 무기 뱅크와, 상기 전극 및 상기 무기 뱅크의, 상기 유기 평탄화막과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막과 접해서 구비되는 OLED층과, 상기 OLED층의 상기 유기 평탄화막 측과는 반대측을 덮어서 구비되는 밀봉막을 구비하는 것을 특징으로 한다.

[0009] 또한, 상기 과제를 해결하기 위한 본 발명에 따른 표시 장치의 제조 방법은, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로가 매트릭스 형상으로 배치된 제1 기판을 형성하는 제1 공정과, 상기 제1 기판 위에, 유기 평탄화막을, 유기 절연 재료에 의해 형성하는 제2 공정과, 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접하는, OLED층을 구성하는 전극을 형성하는 제3 공정과, 상기 전극의 단부를 덮어서 상기 유기 평탄화막의 상기 제1 기판측과는 반대측 면의 일부와 접하는 무기 뱅크를, 무기 절연 재료에 의해 형성하는 제4 공정과, 상기 전극 및 상기 무기 뱅크의, 상기 유기 평탄화막과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막과 접해서 구비되는 OLED층을 형성하는 제5 공정을 포함하는 것을 특징으로 한다.

[0010] 본 발명에 의해, 유기 EL막층의 신뢰성을 향상시킨 표시 장치 및 그 제조 방법이 제공된다.

### 도면의 간단한 설명

[0011] 도 1a는 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치의 평면도.

도 1b는 도 1a의 1B-1B선에 있어서의 단면도.

- 도 2는 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치의 제조 프로세스를 도시하는 도면이다.
- 도 3a는 본 발명의 제2 실시 형태에 따른 유기 EL 표시 장치의 일례를 나타내는 평면도.
- 도 3b는 도 3a의 3B-3B선에 있어서의 단면도.
- 도 4는 본 발명의 제3 실시 형태에 따른 유기 EL 표시 장치의 평면도.
- 도 5는 제3 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역에 형성한 무기층에 설치한 개구부의 일부 평면도.
- 도 6은 제3 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역의 단면도.
- 도 7은 제4 실시 형태에 따른 유기 EL 표시 장치에 있어서의 화소부의 단면도.
- 도 8은 제4 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역(13)의 단면도.
- 도 9는 제5 실시 형태에 따른 유기 EL 표시 장치에 있어서의 화소부의 단면도.
- 도 10은 제5 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역(13)의 단면도.
- 도 11은 제4 실시 형태 및 제5 실시 형태의 유기 EL 표시 장치의 제조 프로세스를 도시하는 도면.

### 발명을 실시하기 위한 구체적인 내용

- [0012] 유기 발광 다이오드를 사용한 유기 EL 표시 장치에는, 뱅크라고 불리는 각 화소 회로의 주위에 배치되어, 각 화소간을 구획하는 구조체가 구비되어 있다. 뱅크는 TFT 기판의 상방에 형성되는 전극(양극)의 단부를 덮어서 구비됨으로써, 유기 EL막층의 단차식窪陷에 의한 양극-음극간의 전기적 단락을 방지하고, 또한 각 화소의 발광을 구분한다고 하는 기능을 갖는 것이다.
- [0013] 예를 들어, 톱 에미션형 유기 EL 표시 장치에 있어서는, 유기 EL막층이 가능한 한 평활한 층을 형성하도록, TFT 기판의 표면 단차를 저감하는 것이 필요하며, 그를 위해 그 TFT 기판 위에 평탄화막이 형성된다. 여기서, 유기 EL막층이 형성되는 TFT 기판의 표면 단차를 저감시키기 위해서는, 그 단차의 요철차를 감안하여, 평탄화막을 통상  $2\mu\text{m}$  내지  $3\mu\text{m}$ 의 두께로 형성하는 것이 바람직하다.
- [0014] 그리고,  $2\mu\text{m}$  내지  $3\mu\text{m}$ 의 두께의 평탄화막을 무기 재료로 형성하는 것은 논리적으로는 불가능하지 않지만, 프로세스 상, 시간과 수고를 소비하게 되기 때문에 현실적이지 않다. 따라서, 평탄화막은 통상, 아크릴 수지, 폴리이미드 수지 등의 유기 재료로 형성된다.
- [0015] 그리고 평탄화막 상면의 일부에 유기 EL막층을 구성하는 전극(양극)이 형성되고, 그 전극의 단부 및 평탄화막 상면의 그 전극이 형성되어 있지 않은 다른 면을 덮어서 뱅크가 형성되게 된다. 여기서, 통상 뱅크는, 평탄화막 상면의 그 전극이 형성되어 있지 않은 다른 면의 전부를 덮어서 형성된다. 뱅크가 평탄화막 상면의 그 전극이 형성되어 있지 않은 다른 면의 전부를 덮어서 형성되는 쪽이, 공정 상 간편하고 또 그와 같이 형성했다고 하더라도 성능 상 실해가 없다고 생각되기 때문이다.
- [0016] 또한, 뱅크의 형성에는 평탄화막과 동일한 재료가 사용되는 것이 통상이다. 즉, 평탄화막이, 아크릴 수지, 폴리이미드 수지 등의 유기 재료로 형성되기 때문에, 뱅크도 마찬가지로 유기 재료가 사용된다. 평탄화막과 동일한 재료로 뱅크를 형성하는 쪽이, 공정적으로 간편하고, 또한 서로의 계면 친화성이 좋아 층간의 박리 발생의 저감을 기대할 수 있기 때문이다.
- [0017] 그리고, 상기 뱅크의 높이가 낮으면, 대향 기관(컬러 필터 등)과의 거리(갭)를 접근시키게 되어, 구분 도포의 정밀도(예를 들어, RGB 구분 도포 정밀도)가 향상되기 때문에, 혼색의 저감이 가능하게 된다. 혼색의 저감 효과를 얻기 위해서는, 뱅크는  $0.5\mu\text{m}$  이하, 바람직하게는  $0.2\mu\text{m}$  내지  $0.3\mu\text{m}$ 로 형성하는 것이 효과적이다. 그리고, 통상, 무기 재료는, 유기 재료와 비교해서 막 두께가 얇은 경우에도 용이하게 형성할 수 있기 때문에, 이와 같은 효과를 얻기 위해서는 뱅크를 무기 재료로 형성하는 것이 효과적이라고 발명자들은 생각했다.
- [0018] 그러나, 유기 재료에 의해 형성되는 평탄화막과, 무기 재료에 의해 형성되는 뱅크의 조합에는 이하의 문제가 있다.
- [0019] 그것은 상기 평탄화막 위에 전극(양극)을 형성하고, 그 전극(양극)의 단부 및 평탄화막 상면의 그 전극이 형성되어 있지 않은 다른 면을 덮어서 뱅크가 형성된 것은, 계속해서 유기 EL막층을 구성하는 발광층 형성 공정으로

이행하기 전에, 전처리로서 (진공)베이크를 실시하게 된다. 이 전처리는, 평탄화막을 구성하는 유기 재료에는 수분이 많이 함유되어 있고, 그 수분은 유기 EL 소자의 신뢰성을 저하시키기 때문에, 그 수분을 제거하기 위해 행해지는 것이다.

[0020] 여기서, 유기 재료에 의해 형성된 평탄화막의 상면에는, 금속에 의해 형성된 전극과, 무기 재료에 의해 형성된 बैं크가, 그 평탄화막 상면의 전부를 덮어서 배치되어 있기 때문에, (진공)베이크를 실시했을 때, 평탄화막을 구성하는 유기 재료에 포함되는 수분의 도피처가 없어져 버린다. 이로 인해, (진공)베이크 시에 외부로 휘산하지 못하여 남겨진 수분은 팽창하고, बैं크-평탄화막 사이, 혹은 전극-평탄화막 사이의 박리를 야기하는 경우가 있다.

[0021] 발명자들은, 유기 절연 재료에 의해 형성되는 평탄화막과, 무기 절연 재료에 의해 형성되는 बैं크를 구비하고, 구분 도포의 정밀도가 향상되고, 혼색의 저감이 가능하게 되는 표시 장치를 제공하는 것에 대해서 예의 검토를 행했다.

[0022] 이하에, 혼색을 저감시킴과 함께, 유기 EL막층의 신뢰성을 향상시킨 표시 장치 및 그 제조 방법에 대해서 설명한다.

[0023] [제1 실시 형태]

[0024] 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치는, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로가 매트릭스 형상으로 배치된 제1 기판과, 유기 절연 재료에 의해 형성되며, 상기 제1 기판 위에 배치되는, 상기 제1 기판 표면의 요철을 평탄화하는 유기 평탄화막과, 상기 유기 평탄화막의 상기 제1 기판측과는 반대측면의 일부와 접해서 구비되는 양극과, 무기 절연 재료에 의해 형성되며, 상기 양극의 단부를 덮어서 상기 유기 평탄화막의 상기 제1 기판측과는 반대측면의 일부와 접해서 구비되는 무기 बैं크와, 상기 양극 및 상기 무기 बैं크의, 상기 유기 평탄화막과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막과 접해서 구비되는 OLED 층과, 상기 OLED층의 상기 유기 평탄화막측과는 반대측을 덮어서 구비되는 밀봉막을 구비하는 것을 특징으로 한다.

[0025] 이하, 도면을 참조하면서, 본 발명의 표시 장치의 실시 형태에 대해서 설명한다. 도 1a는 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치의 화소부의 일부를 확대한 평면도이다. 또한, 도 4는 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치(1)의 평면도이며, 도 1a의 화소는, 도 4에서 나타나는 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치(1)의 표시 영역(12) 내에 배치되어 있다.

[0026] 도 1a에 도시된 바와 같이, 본 발명의 일 실시 형태에 따른 유기 EL 표시 장치(1)는, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 제1 기판을 갖는 것이다. 그리고, 평면에서 볼 때 매트릭스 형상으로 배치된 복수의 화소 회로(100) 각각에 대응하는 위치에 양극(20)(화소 전극)이 배치되어 있고, 그 양극(20)의 일부 또는 모든 영역에 화소 개구부(110)가 형성되어 있다.

[0027] 본 발명에 있어서의 매트릭스 형상의 복수의 화소 회로(100)를 구획하는 배선(70)은, 예를 들어 박막 트랜지스터에 포함되는 게이트 전극, 소스 전극 및 드레인 전극의 각각과 접속되는 게이트 전극선  $V_g$ (주사 배선), 신호 배선  $V_{sig}$ 나, 박막 트랜지스터에 전원을 공급하는 전원 공급선 VDD에 의해 구성되는 것으로 해도 된다.

[0028] 또한, 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치(1)에 있어서, 양극(20)의 상면에는 OLED층(도 1a에 있어서 도시하지 않음)이 구비되어 있다. 본 발명에 있어서의 OLED층(OLED: Organic Light Emitting Diode)은, 음극(투명 전극:도 1a에 있어서 도시하지 않음)과, 발광층(40a)을 포함하는 것이며, OLED층에 포함되는 발광층(40a)은, 그 음극과, 평면에서 볼 때 매트릭스 형상으로 배치된 복수의 화소 회로(100) 각각에 대응하는 위치에 배치된 양극(20) 사이에 협지되어 있다.

[0029] 그리고, 양극(20)에는, 제1 기판에 구비된 박막 트랜지스터를 통해서 전류가 공급된다. 그리고 양극(20)에 공급된 전류는, OLED층(발광층)을 거쳐서, 음극으로 유입된다. 양극(20) 및 음극에 협지되는 발광층에서는, 음극으로부터의 전자 및 양극(20)으로부터의 정공이 재결합함으로써 발광한다. 그리고, 발광한 광은, 전술한 화소 개구부(110)를 통해서 외부로 조사되게 된다.

[0030] 도 1b는, 도 1a의 1B-1B선에 있어서의 단면도이다. 도 1b를 참조하고, 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치(1)의 구성에 대해서 구체적으로 설명한다.

[0031] 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치(1)에 포함되는 제1 기판은, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 것이다. 여기서, 절연 기판이란, 예를 들어 유

리, 플라스틱(폴리카르보네이트, 폴리에틸렌테레프탈레이트, 폴리이미드, 폴리아크릴레이트 등) 등으로 구성되는 것으로 해도 된다.

[0032] 또한, 유기 EL 표시 장치(1)에 포함되는 제1 기관은, 예를 들어 광 투과성 재료로 이루어지는 것으로 해도 된다. 여기서 광 투과성 재료란, 유리, 플라스틱(폴리카르보네이트, 폴리에틸렌테레프탈레이트, 폴리이미드, 폴리아크릴레이트 등), ITO, IZO 등이며, 또한 이들에 한정되는 것은 아니다.

[0033] 또한, 박막 트랜지스터가 배치되는 제1 기관(60)은, TFT(Thin Film Transistor) 기관이라고도 불린다. 여기서, 박막 트랜지스터는, 폴리실리콘 등의 반도체막과, 반도체막을 덮는 게이트 절연막과, 게이트 절연막을 통해서 반도체막의 상부에 배치된 게이트 전극과, 게이트 절연막을 관통해서 반도체막에 전기적으로 접속하는 소스 전극 및 드레인 전극을 포함하는 것으로 해도 된다. 또한, 제1 기관(60)에 배치되는 박막 트랜지스터를 구동시키기 위한, 구동 회로(도시하지 않음)가, 제1 기관(60) 위에 배치되는 것으로 해도 된다.

[0034] 또한, 제1 기관(60) 위에는, 전술한 화소 회로(100)를 구획하는 배선(70)이 구비되어 있다. 상기 배선(70)은, 박막 트랜지스터에 포함되는 게이트 전극, 소스 전극 및 드레인 전극의 각각과 접속되는 게이트 전극선 Vg(주사 배선), 신호 배선 Vsig나, 박막 트랜지스터에 전원을 공급하는 전원 공급선 VDD에 의해 구성되는 것으로 해도 된다.

[0035] 이들 배선(70)은, 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo) 등의 금속에 의해 형성되는 것으로 해도 된다.

[0036] 본 발명의 유기 EL 표시 장치(1)에 포함되는 평탄화막(50)은, 유기 절연 재료에 의해 형성되며, 제1 기관(60) 위에 배치된다. 또한, 평탄화막(50)은, 그 상부 표면을 평탄화하는 것이며, 평탄화막(50) 상부 표면은, 평탄화막(50)의 하측(제1 기관(60)측)에 형성된 층의 표면의 요철보다도 평탄화되어 있다. 예를 들어, 톱 에미션형 유기 EL 표시 장치에 있어서는, OLED층이 가능한 한 평활한 층을 형성하도록, TFT 기관의 표면 단차를 저감하는 것이 필요하며, 그를 위해 그 TFT 기관 위에 유기 평탄화막(50)이 형성된다.

[0037] 즉, 제1 기관(60) 위에는, 화소 회로(100)를 구획하는 배선(70)이 구비되어 있기 때문에, 그 표면에는 배선(70)의 두께에 기인하는 요철이 존재하게 된다. 상기 요철이 존재하면, 제1 기관(60) 위에 양극(20), OLED막을 형성하는 것이 단차식窪込 등의 영향에 의해 곤란하게 된다. 그 때문에, 제1 기관(60) 위의 요철을 저감시키기 위해서, 제1 기관(60) 위에 유기 평탄화막(50)이 구비되게 된다.

[0038] 여기서, OLED층이 형성되는 TFT 기관의 표면 단차를 저감시키기 위해서는, 그 단차의 요철차를 감안하여, 유기 평탄화막(50)을 1.5 $\mu$ m 이상, 3.5 $\mu$ m 이하의 두께로 형성하는 것으로 해도 된다. 또한, 유기 평탄화막(50)을 2 $\mu$ m 이상으로 형성하는 것은 바람직하고, 또한, 3 $\mu$ m 이하의 두께로 형성하는 것은 바람직하다.

[0039] 또한, 1.5 $\mu$ m 이상, 3.5 $\mu$ m 이하의 두께의 유기 평탄화막(50)을 무기 절연 재료로 형성하는 것은 논리적으로는 불가능하지 않지만, 프로세스 상 시간과 수고를 소비하게 되기 때문에 현실적이지 않다. 따라서, 본 발명의 유기 EL 표시 장치(1)에 포함되는 유기 평탄화막(50)은 유기 절연 재료에 의해 형성된다. 보다 구체적으로는 본 발명의 유기 EL 표시 장치(1)에 포함되는 유기 평탄화막(50)은 예를 들어, 아크릴 수지, 폴리이미드 수지, 노볼락 수지, 및 이들의 혼합물로 이루어지는 화합물군으로부터 선택되는 유기 절연 재료로 형성되는 것으로 해도 된다.

[0040] 또한, 유기 EL 표시 장치(1)에 포함되는 유기 평탄화막(50)은 예를 들어, 유기 수지의 바니시(유기 수지를 용매에 녹인 액상물)를 요철 표면에 도포하고, 그 바니시에 포함되는 용매를 휘산시킴으로써 형성하는 것으로 해도 된다. 이와 같이 형성함으로써 제1 기관(60) 표면의 오목부에 우선적으로 바니시가 유입되게 되어, 제1 기관(60) 표면의 요철을 효과적으로 평탄화하게 된다.

[0041] 또한, 폴리이미드 수지로 유기 평탄화막(50)을 구성하는 경우, 그 후 이미드화 처리를 행하는 것으로 해도 된다. 또한, 열경화성의 유기 수지로 유기 평탄화막(50)을 구성하는 경우, 그 후 가열 처리를 행하고, 열경화를 촉진시키는 것으로 해도 된다. 또한, 광경화성의 유기 수지로 유기 평탄화막(50)을 구성하는 경우, 그 후 광조사 처리를 행하고, 광경화를 촉진시키는 것으로 해도 된다. 또한, 유기 평탄화막(50)의 재료 및 형성 방법은, 상기에 한정되는 것은 아니다.

[0042] 제1 기관(60) 표면의 요철을 평탄화하는 유기 평탄화막(50) 위에는, 양극(20)(화소 전극)이 배치된다. 즉, 양극(20)은, 유기 평탄화막(50)의 제1 기관(60)측과는 반대측 면의 일부와 접해서 구비되게 된다.

[0043] 양극(20)의 역할은 정공을 OLED층(40)에 포함되는 정공 주입층이나 정공 수송층 등의 유기층으로 주입하는 것이

기 때문에, 일함수가 큰 것이 필요하다. 예를 들어, 양극(20)은 산화주석( $\text{SnO}_2$ ), 알루미늄 도프의 산화아연( $\text{ZnO:Al}$ ), 인듐주석산화물(ITO), 인듐아연산화물( $\text{In}_2\text{O}_3\text{-ZnO}$ (IZO)) 등에 의해 형성되는 것으로 해도 된다. 또한, ITO의 일함수는 4.6 내지 5.0eV 정도이며 정공 수송 재료의 HOMO 준위(5.0 내지 5.5eV)에 가깝기 때문에 정공의 주입에 적합하다.

[0044] 그리고, 유기 EL 표시 장치(1)에 포함되는 무기의 बैं크(30)는, 양극(20)의 단부를 덮어서 유기 평탄화막(50)의 제1 기판(60)측과는 반대측 면의 일부와 접해서 구비된다. 통상, बैं크(30)는, 양극(20)의 단부 및 유기 평탄화막(50) 상면의 그 양극(20)이 형성되어 있지 않은 다른 면의 전부를 덮어서 무기의 बैं크(30)가 형성된다. बैं크(30)가 유기 평탄화막(50) 상면의 양극(20)이 형성되어 있지 않은 다른 면의 전부를 덮어서 형성되는 것은 공정 상 그 쪽이 간편하고, 성능 상 손해가 없다고 생각되기 때문이다.

[0045] 그러나, 본 실시 형태에 있어서는, बैं크(30)는 유기 평탄화막(50) 상면의 그 양극(20)이 형성되어 있지 않은 다른 면의 전부를 덮지 않고, 무기층 일부에 개구부(31)가 형성되어 있다. 이로 인해, बैं크(30)는 유기 평탄화막(50) 상면의 그 양극(20)이 형성되어 있지 않은 다른 면의 전부를 덮지 않고, 유기 평탄화막(50) 상면의 일부를 OLED층(40)과 접하도록 노출시켜서 형성되게 된다.

[0046] 또한, 통상, बैं크(30)의 형성에는 유기 평탄화막(50)과 동일한 재료가 사용된다. 즉, 유기 평탄화막(50)이 통상, 아크릴 수지, 폴리이미드 수지 등의 유기 재료로 형성되는 경우, बैं크(30)도 마찬가지로 유기 재료가 사용되지만, 본 발명에 있어서는, बैं크(30)는 유기 평탄화막(50)과 다른 재료이며, 무기 절연 재료에 의해 형성된다.

[0047] 이것은, 무기 절연 재료로 형성되는 बैं크(30)의 높이는, 유기 절연 재료로 형성되는 बैं크의 높이와 비교해서 낮게 형성할 수 있기 때문이다. बैं크의 높이를 낮게 형성함으로써, 대향 기판(컬러 필터 등)과의 거리(갭)를 접근시키게 되어, 구분 도포의 정밀도가 향상되기 때문에, 혼색의 저감이 가능하게 된다.

[0048] 또한, 혼색의 저감 효과를 얻기 위해서는, बैं크(30)는  $0.15\mu\text{m}$  이상,  $0.35\mu\text{m}$  이하로 형성하는 것이 효과적이다. 따라서, 본 발명의 유기 EL 표시 장치(1)에 포함되는 बैं크(30)의 높이는,  $0.15\mu\text{m}$  이상,  $0.35\mu\text{m}$  이하인 것으로 해도 된다. 또한, बैं크(30)의 높이는  $0.5\mu\text{m}$  이하로 하면 되고,  $0.2\mu\text{m}$  이상  $0.3\mu\text{m}$  이하인 것으로 해도 된다.

[0049] 또한, बैं크(30)를 형성하는 무기 절연 재료는, SiN, SiO, 및 이들의 혼합물로 이루어지는 군으로부터 선택되는 재료인 것으로 해도 된다. 또한, बैं크(30)는, SiN 또는 SiO에 의해 형성되는 것으로 해도 된다.

[0050] 또한, बैं크(30)는, 각 화소에서 분리한 양극(20)의 단부를 덮음으로써 발광 영역을 규정하는 역할을 하고 있다. 즉, 양극(20)의 단부를 덮은 बैं크(30)에 의해, 화소 개구부(110)의 외측 테두리가 결정되게 된다. 또한, बैं크(30)는, 제1 기판(60)과 OLED층(40)을 통해서 대향해서 구비되는 컬러 필터 기판(도시하지 않음)에 구비된 블랙 매트릭스(도시하지 않음)와 대응하는 위치에 구비되어 있는 것으로 해도 된다.

[0051] 또한, बैं크(30)는, 제1 기판(60) 위에 형성되는 양극(20) 단부의 단차를 덮음으로써 OLED층(40)에 포함되는 발광층(40a)의 단차식窪陷에 의한, 양극(20)-음극(40b)간의 단락을 방지하는 역할도 하고 있다. 그 때문에 बैं크(30)는, 완전한 곡면 표면을 갖도록 형성되는 것으로 해도 된다.

[0052] 유기 EL 표시 장치(1)에 포함되는 OLED층(40)은, 전술한 바와 같이 음극(40b)(투명 전극)과, 발광층(40a)을 포함하는 것이며, OLED층(40)에 포함되는 발광층(40a)은, 그 음극(40b)과, 평면에서 볼 때 매트릭스 형상으로 배치된 복수의 화소 회로(100) 각각에 대응하는 위치에 배치된 양극(20) 사이에 협지되어 있다. 그리고, 양극(20)에는, 제1 기판(60)에 구비된 박막 트랜지스터를 통해서 전류가 공급된다. 그리고 양극(20)에 공급된 전류는, 발광층(40a)을 거쳐서, 음극(40b)으로 유입된다. 양극(20) 및 음극(40b)에 협지되는 발광층(40a)에서는, 음극(40b)으로부터의 전자 및 양극(20)으로부터의 정공이 재결합함으로써 발광한다. 그리고, 발광한 광은, 전술한 화소 개구부(110)를 통해서 외부로 조사되게 된다.

[0053] 음극(40b)은, OLED층(40)의 최상면(OLED층(40)의 제1 기판(60)측과는 반대측의 면)에 형성되는 솔리드 전극이다. 그리고, 음극(40b)은 유기 EL 표시 장치(1)의 표시면의 거의 전체면에 걸쳐 형성되어 있다.

[0054] 음극(40b)은 전자를 유기층으로 주입하기 위해서 일함수가 작은 쪽이 유리하다. 이로 인해, Al, Mg, MgAg, MgIn 등의 금속으로 형성되는 것이 일반적으로는 바람직하다. 여기서, 본 실시 형태에 따른 유기 EL 표시 장치(1)와 같은 탑 에미션형 유기 EL 표시 장치(1)의 경우, 음극(40b)측으로부터 OLED층(40)에서 발광한 광을 취출하게 되므로, 음극(40b)은 인듐주석산화물(ITO), 인듐아연산화물( $\text{In}_2\text{O}_3\text{-ZnO}$ (IZO)) 등과 같은 투명 금속으로 형

성되는 투명 전극인 것으로 해도 된다.

- [0055] 유기 EL 표시 장치(1)는, OLED층(40)의 유기 평탄화막(50)측과는 반대측을 덮어서 구비되는 밀봉막(80)을 구비한다. 여기서, 밀봉막(80)은, 외부로부터의 수분, 산소 등으로부터 OLED층(40)을 보호하기 위해서 구비되는 것이다. 따라서, 밀봉막(80)을 형성하는 재료는, 통수성, 통기성을 고려해서 선정되게 된다.
- [0056] 예를 들어, 밀봉막(80)은, 무기 재료에 의해 형성되는 것으로 해도 된다. 또한, 밀봉막(80)은, SiN, SiO<sub>2</sub>, P<sub>2</sub>O<sub>5</sub> · SiO<sub>2</sub>(PSG), Al<sub>2</sub>O<sub>3</sub>, PbO · SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, SiON, PbO · B<sub>2</sub>O<sub>3</sub>, 및 이들의 혼합물로 이루어지는 군으로부터 선택되는 화합물에 의해 형성되는 것으로 해도 된다. 또한, 밀봉막(80)은, 유기 재료이지만, 예를 들어 폴리이미드 수지 및/또는 그 유도체에 의해 형성되는 것으로 해도 된다. 그 중에서도 밀봉막(80)은, SiN에 의해 형성되는 것은 적합하다. 또한, 밀봉막(80)은, 예를 들어 CVD에 의해 성막되는 것으로 해도 된다. 또한, 밀봉막(80)의 재료 및 형성 방법은, 상기에 한정되는 것은 아니다.
- [0057] 또한, 밀봉막(80)의 두께는, 0.5 $\mu$ m 내지 10 $\mu$ m인 것으로 해도 된다. 밀봉막(80)의 두께가 0.5 $\mu$ m 내지 10 $\mu$ m인 것에 의해, OLED층(40)에 대한 보호 효과가 높아져 바람직하다.
- [0058] 밀봉막(80)이 0.5 $\mu$ m보다 작으면 막에 구멍이 뚫리기 쉬워진다. 또한, 0.5 $\mu$ m보다 작으면 방수 기능이 손상된다. 밀봉막(80)이 3.0 $\mu$ m 이상이면 티끌의 피복이 용이해져서 바람직하다. 또한, 밀봉막(80)이 10 $\mu$ m보다 커지면, TFT 기판에 대향해서 배치되는 컬러 필터와 발광면의 거리가 길어져서, 혼색이 발생되어 버린다. 10 $\mu$ m보다 커지면, 제조 시간이 길어지고, 막응력이 커지고, 막의 균일성이 나빠지는 등의 문제가 발생한다.
- [0059] 도 1a, 도 1b에서 나타낸 바와 같이, 무기층에는 화소간에 무기의 뱅크(30)가 형성되어 있지 않은 개구부(31)를 갖고 있다. 이에 의해, 본 실시 형태의 유기 EL 표시 장치(1)는, OLED층(40)의 일부가 유기 평탄화막(50)과 직접 접하는 구조를 갖게 된다.
- [0060] 본 실시 형태의 유기 EL 표시 장치(1)의 OLED층(40)이 유기 평탄화막(50)과, 평면에서 볼 때 양극(20)과 겹치는 영역 이외의 장소에서 직접 접함으로써, 유기 평탄화막(50)을 구성하는 유기 절연 재료에 포함되는 수분을 (진공)베이크를 실시해서 제거하는 공정을 행한 경우, OLED층(40)과 유기 평탄화막(50)이 직접 접하고 있는 영역으로부터 수분이 외부로 휘산하고, 뱅크(30)와 평탄화막(50) 사이, 혹은 전극-유기 평탄화막(50) 사이의 박리 발생을 억제하게 된다.
- [0061] 또한, 제2 실시 형태의 설명에 있어서 나중에 상세히 설명을 행하지만, 제1 기판은, 매트릭스 형상의 복수의 화소 회로를 구획하는, 배선을 갖고, OLED층(40)과 유기 평탄화막(50)은, 평면에서 볼 때 그 배선과 겹치는 영역에서 접하고 있는 것으로 해도 된다. OLED층(40)과 유기 평탄화막(50)은, 평면에서 볼 때 매트릭스 형상의 복수의 화소 회로를 구획하는 배선과 겹치는 영역에서 접함으로써, 화소 회로를 공간 절약화하거나, 혹은 화소 개구부(110)를 크게 하는 것이 가능하게 된다.
- [0062] 여기서, 유기 EL 표시 장치(1)의 제조 프로세스에 대해서 구체적으로 설명을 행하고, 유기 평탄화막(50)을 구성하는 유기 절연 재료에 포함되는 수분을 진공 중에서 베이크를 실시해서 제거하는 공정에 대해서 구체적으로 설명을 행한다.
- [0063] 도 2는 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치(1)의 제조 프로세스를 도시하는 도면이다. 도 2에 도시된 바와 같이, 유기 EL 표시 장치(1)는, TFT 공정 (S-1)과, OLED 공정 (S-2)로 크게 분류된다. 또한, 유기 평탄화막(50) 위에 형성되는 양극(20)과, 뱅크(30)는, 본래 OLED층(40)을 구성하는 것으로도 생각되기 때문에, 양극(20)과, 뱅크(30)를 형성하는 공정은, OLED 공정 (S-2)에 포함되는 것이라고도 생각할 수 있지만, 본 발명에 있어서는 설명의 편의 상, 유기 평탄화막(50) 위에 형성되는 양극(20)과, 뱅크(30)의 형성 공정은, TFT 공정 (S-1)에 포함되는 것으로 해서 하기 설명을 행하기로 한다.
- [0064] TFT 공정은, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 제1 기판(60)을 형성하는 제1 공정 S-1a와, 상기 제1 기판(60) 위에, 상기 제1 기판(60) 표면의 요철을 평탄화하는 유기 평탄화막(50)을, 유기 절연 재료에 의해 형성하는 제2 공정 S-1b와, 상기 유기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면의 일부와 접하는, OLED층(40)을 구성하는 양극(20)을 형성하는 제3 공정 S-1c와, 상기 양극(20)의 단부와 상기 유기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면을 덮고, 상기 무기층으로 되는 뱅크(30)를, 무기 절연 재료에 의해 형성하는 제4 공정 S-1d를 포함한다. 또한, 제4 공정 S-1d는 상기 무기층에 개구부(31)를 형성하고, 상기 유기 평탄화막(40)의 상기 제1 기판(60)측과는 반대측 면의 일부를 노출시키는 공정을 포함한다.

- [0065] 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 제1 기판(60)을 형성하는 제1 기판(60)(도 2에 있어서의 박막 트랜지스터 제조 공정)은, 기지의 사진 식각 기술(PEP 혹은 리소그래피)을 사용해서 행해지는 것으로 해도 된다.
- [0066] 계속해서, 전술한 제1 기판(60)에 의해 얻어진 제1 기판(60) 표면의 요철을 평탄화하는 평탄화막(50)을, 유기 절연 재료에 의해 형성하는 제2 공정 S-1b(도 2에 있어서의 유기 평탄화막 제조 공정)을 행한다.
- [0067] 유기 평탄화막(50)은, 전술한 바와 같이 유기 수지의 바니시(유기 수지를 용매에 녹인 액상물)를 요철 표면에 도포함으로써, 오목부에 우선적으로 바니시를 유입시킨 후, 건조시킴으로써 형성하는 것으로 해도 된다. 또한, 유기 수지의 바니시는 스핀 코터, 슬릿 코터 등의 방법을 사용해서 행하는 것으로 해도 되지만, 그 방법에 한정되는 것은 아니다.
- [0068] 계속해서, 전술한 제2 공정 S-1b에 의해 형성된 유기 평탄화막(50)의 제1 기판(60)측과는 반대측 면의 일부와 접하는, OLED층(40)을 구성하는 양극(20)을 형성하는 제3 공정 S-1c(도 2에 있어서의 양극 제조 공정)을 행한다. 또한, 제3 공정 S-1c 전, 제2 공정 S-1b 후에, 형성된 유기 평탄화막(50) 중에 포함되는 수분을 제거하기 위해서, 예를 들어 200℃의 조건에서 베이킹(혹은 진공 베이킹) 처리를 행하는 것으로 해도 된다.
- [0069] 또한, 유기 평탄화막(50)은, 유기 절연 재료에 의해 형성되기 때문에, 대기 중의 수분을 흡수하는 경우가 있으며, 따라서, 하기 설명을 행하는 공정 전에 유기 평탄화막(50)에 포함되는 수분을 제거할 목적으로, 베이킹(혹은 진공 베이킹) 처리를 행하는 것으로 해도 된다.
- [0070] 양극(20)은, 예를 들어 산화주석( $\text{SnO}_2$ ), 알루미늄 도프의 산화아연( $\text{ZnO:Al}$ ), 인듐주석산화물(ITO), 인듐아연산화물( $\text{In}_2\text{O}_3\text{-ZnO}$ (IZO)) 등에 의해 형성되며, 기지의 사진 식각 기술(PEP 혹은 리소그래피)을 사용해서 행해지는 것으로 해도 된다.
- [0071] 계속해서, 전술한 제3 공정 S-1c에 의해 형성된 양극(20)의 단부와 유기 평탄화막(50)의 제1 기판(60)측과는 반대측 면을 덮어, OLED층(40)을 구성하는 बैं크(30)를, 무기 절연 재료에 의해 형성하는 제4 공정(도 2에 있어서의 बैं크 제조 공정) S-1d를 행한다. बैं크(30)는,  $\text{SiN}$ ,  $\text{SiO}$ , 및 이들의 혼합물로 이루어지는 군으로부터 선택되는 무기 절연 재료에 의해 형성되며, 예를 들어 CVD법을 사용해서 형성되는 것으로 해도 된다.
- [0072] 제4 공정 S-1d에 있어서는, 처음에 양극(20)의 단부와 유기 평탄화막(50)의 제1 기판(60)측과는 반대측 면의 양극(20)이 형성되어 있지 않은 표면의 전체면을 덮고, 솔리드하게 बैं크(30)를 형성한다. 그 후, 제4 공정 S-1d에 있어서, 솔리드하게 형성된 बैं크(30)에 개구부(31)를 형성하여, 유기 평탄화막(50)의 제1 기판(60)측과는 반대측 면의 일부를 노출시키는 공정을 행한다.
- [0073] 제4 공정에 의해 형성된 개구부(31)는, 나중에 상세히 설명하지만, बैं크(30)가 유기 평탄화막(50) 상면의 전부를 덮어서 배치된 경우, OLED 공정 S-2 전에 (진공)베이킹을 실시했을 때, 유기 평탄화막(50)을 구성하는 유기 재료에 포함되는 수분의 도피처가 없어져 버리지 않도록, 수분의 도피로를 확보하기 위한 것이다. 이와 같이 수분의 도피로를 확보함으로써, 수분은 (진공)베이킹 시에 유기 평탄화막 내에서 머물러서 팽창하지 않고, 외부로 휘산하게 되어, बैं크-평탄화막 사이, 혹은 전극-평탄화막 사이의 박리를 일으킬 우려는 저감된다.
- [0074] 상기 제1 공정 S-1a 내지 제4 공정 S-1d를 거쳐서, TFT 공정 S-1은 종료로 되고, OLED 공정 S-2로 진행하게 된다. 여기서, 제4 공정 S-1d 후, 얻어진 TFT 기판에는, 미립자나 분자 레벨의 오염 물질이 부착되어 있는 것이 생각된다. 이와 같은 오염 물질은 소자 특성의 열화 등을 야기하는 경우가 있기 때문에, 이와 같은 오염 물질을 제거하기 위해서 세정 공정을 행하는 것이 바람직하다.
- [0075] 따라서, 제4 공정 S-1d 후, 얻어진 TFT 기판을, 순수 등을 사용해서 세정하는 공정을 행한다. 또한, 세정 공정은, 적절히 브러시 스크립 세정, 초음파 세정, 고압 제트 세정 등을 병용해서 행하는 것으로 해도 된다.
- [0076] OLED 공정 S-2는, 무기층의 개구부(31)의 형성에 의해 노출된 상기 유기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면의 일부와, बैं크(30)의 상기 유기 평탄화막(50)측과는 반대측 면을 접해서 덮는 발광층(40a) 등을 형성하는 제5 공정 S-2a(도 2에 있어서의 OLED 제조 공정)을 포함하는 것이다.
- [0077] 여기서, 제5 공정 S-2a 전에, 전술한 TFT 공정에 의해 얻어진 TFT 기판에 대하여, 전처리로서 (진공)베이킹을 실시하는 것으로 해도 된다. 이것은, 전술한 세정 공정에 의해 유기 평탄화막(50)을 구성하는 유기 재료에는 수분이 많이 함유되어 있고, 그 수분은 유기 EL 소자의 신뢰성을 저하시키므로, 그 수분을 제거하기 위함이다. 즉, 유기 EL 표시 장치(1)의 제조 방법은, 전술한 제4 공정 S-1d와, 제5 공정 S-2a 사이에 유기 평탄화막(50)을

구성하는 유기 재료에 포함되는 수분을, 상기 제4 공정 S-1d에 의해 형성된 무기층의 개구부(31)로부터 휘산시켜서 제거하는 베이크 공정 S-3을 포함하는 것으로 해도 된다.

[0078] 또한, 상기 베이크 공정 S-3은, 진공 베이크 공정인 것으로 해도 된다. 진공 베이크 공정을 행함으로써, 유기 평탄화막(50)을 구성하는 유기 재료에 포함되는 수분을 보다 확실하게 제거하게 되기 때문이다.

[0079] 제5 공정 S-2a는, 양극(20) 및 बैं크(30)의, 유기 평탄화막(50)과 접하는 측과는 반대측을 덮고, 일부를 유기 평탄화막(50)과 접해서 구비되는 OLED층(40)을 형성한다. 즉, 제5 공정 S-2a는, 무기층의 개구부(31)의 형성에 의해 노출된 유기 평탄화막(50)의 제1 기판(60)측과는 반대측 면의 일부와, बैं크(30)의 유기 평탄화막(50)측과는 반대측 면을 접해서 덮는 OLED층(40)을 형성하는 공정이다.

[0080] 본 발명에 있어서의 OLED층(40)(OLED: Organic Light Emitting Diode)은, 전술한 바와 같이 음극(40b)(투명 전극)과, 발광층(40a)을 포함하는 것이며, OLED층(40)에 포함되는 발광층(40a)은, 그 음극(40b)과, 평면에서 볼 때 매트릭스 형상으로 배치된 복수의 화소 회로(100)의 각각에 대응하는 위치에 배치된 양극(20) 사이에서 협지되도록 형성된다.

[0081] 또한, 발광층(40a)은 유기 재료에 의해 형성되기 때문에, 예를 들어 기지의 도포법을 사용해서 형성되는 것으로 해도 된다. 또한, 음극(40b)(투명 전극)은, 기지의 CVD 등의 증착 방법을 사용해서 형성되는 것으로 해도 된다.

[0082] 상기 설명한, 제1 실시 형태에 따른 유기 EL 표시 장치(1)는, 유기 EL막층의 신뢰성을 향상시킨 표시 장치이다.

[0083] 또한, 상기 설명한, 유기 EL 표시 장치(1)의 제조 방법에 의해 제조된 표시 장치는, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 제1 기판(60)과, 유기 절연 재료에 의해 형성되며, 상기 제1 기판(60) 위에 배치되는, 상기 제1 기판(60) 표면의 요철을 평탄화하는 유기 평탄화막(50)과, 상기 유기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면의 일부와 접해서 구비되는 양극(20)과, 무기 절연 재료에 의해 형성되며, 상기 양극(20)의 단부를 덮어서 상기 유기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면의 일부와 접해서 구비되는 무기 बैं크(30)와, 상기 양극(20) 및 상기 무기 बैं크(30)의, 상기 유기 평탄화막(50)과 접하는 측과는 반대측을 덮고, 일부를 상기 유기 평탄화막(50)과 접해서 구비되는 OLED층(40)과, 상기 OLED층(40)의 상기 유기 평탄화막(50)측과는 반대측을 덮어서 구비되는 밀봉막(80)을 구비하는 것을 특징으로 하는 것이다. 그리고, 상기 OLED층(40)은, 상기 무기 बैं크(30)에 형성된 무기 बैं크 개구부(31)를 통해서 상기 유기 평탄화막(50)의 일부 표면과 직접 접하고 있는 것을 특징으로 하는 것으로 해도 된다.

[0084] बैं크가 유기 재료에 의해 형성된 경우, बैं크가 무기 재료에 의해 형성된 경우와 비교해서 수분 함유량이 증가해 버리기 때문에, 수분에 의해 열화가 촉진되는 OLED층(유기 EL막층)의 신뢰성을 저하시키고, 또한 유기 재료에 의해 형성된 बैं크는, 무기 재료에 의해 형성된 बैं크와 비교하여, 두께가 커지기 때문에 OLED층에 있어서 발광한 광이 인접하는 화소로부터 출사된다고 하는 광학적 혼색을 발생시킬 우려도 있다.

[0085] 따라서, 유기 절연 재료에 의해 형성되는 평탄화막(50)과, 무기 절연 재료에 의해 형성되는 무기 बैं크(30)를 구비하는 제1 실시 형태에 따른 유기 EL 표시 장치(1)는, 혼색을 저감시킴과 함께, 유기 EL막층의 신뢰성을 향상시킨 표시 장치이다.

[0086] [제2 실시 형태]

[0087] 본 실시 형태에 따른 유기 EL 표시 장치(1)는, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 제1 기판(60)과, 유기 절연 재료에 의해 형성되며, 상기 제1 기판(60) 위에 배치되는, 상기 제1 기판(60)에 형성한 층의 표면의 요철을 평탄화하는 평탄화막(50)과, 상기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면의 일부와 접해서 구비되는 양극(20)과, 무기 절연 재료에 의해 형성되며, 상기 양극(20)의 단부를 덮어서 상기 평탄화막(50)의 상기 제1 기판(60)측과는 반대측 면의 일부와 접해서 구비되는 बैं크(30)와, 상기 양극(20) 및 상기 बैं크(30)의, 상기 평탄화막(50)과 접하는 측과는 반대측을 덮고, 일부를 상기 유기막(50)과 접해서 구비되는 OLED층(40)과, 상기 OLED층(40)의 상기 평탄화막(50)측과는 반대측을 덮어서 구비되는 밀봉막(80)을 구비하고, 상기 제1 기판(60)은, 매트릭스 형상의 복수의 상기 화소 회로(100)를 구획하는, 배선(70)을 갖고, 상기 OLED층(40)과 상기 평탄화막(50)은, 평면에서 볼 때 상기 배선(70)과 겹치는 영역에서 접하고 있는 것을 특징으로 한다.

[0088] 여기서, 제2 실시 형태에 있어서의 매트릭스 형상의 복수의 상기 화소 회로(100)를 구획하는 배선(70)은, 박막 트랜지스터에 포함되는 게이트 전극, 소스 전극 및 드레인 전극의 각각과 접속되는 게이트 전극선 Vg(주사

배선), 신호 배선 Vsig 및 박막 트랜지스터에 전원을 공급하는 전원 공급선 VDD로부터 선택되는 어느 하나의 배선(70)인 것으로 해도 된다.

[0089] 도 3a는 본 발명의 제2 실시 형태에 따른 유기 EL 표시 장치(1)의 일례를 나타내는 평면도이다. 또한, 도 3b는 도 1a의 1B-1B선에 있어서의 단면도이다.

[0090] 도 3a에 도시된 바와 같이, 제2 실시 형태에 따른 유기 EL 표시 장치(1)는, 절연 기판 위에 박막 트랜지스터를 갖는 복수의 화소 회로(100)가 매트릭스 형상으로 배치된 제1 기판(60)을 갖는 것이다. 그리고, 평면에서 볼 때 매트릭스 형상으로 배치된 복수의 화소 회로(100) 각각에 대응하는 위치에 양극(20)(화소 전극)이 배치되어 있고, 그 양극(20)의 일부 또는 모든 영역에 화소 개구부(110)가 형성되어 있다.

[0091] 그리고, 도 3a에 도시된 바와 같이, 개구부(31)는, 평면에서 볼 때 게이트 전극선 Vg(주사 배선)와 겹치는 영역에 배치되어 있다. 이로 인해, 평면에서 볼 때, 제1 기판(60)에 있어서의 매트릭스 형상의 복수의 화소 회로(100)를 구획하는 게이트 전극선 Vg(주사 배선)와 겹치는 영역에서 OLED층(40)과 유기 평탄화막(50)이 직접 접하고 있다.

[0092] 매트릭스 형상의 복수의 상기 화소 회로(100)를 구획하는 배선(70)은, 평면에서 볼 때 화소 개구부(110)와 겹치는 경우가 없기 때문에, 화소 개구 영역에 간섭하지 않고, 제조 시에 있어서의 बैं크(30) 유기 평탄화막(50) 사이, 혹은 전극-유기 평탄화막(50) 사이의 박리를 일으키지 않고, 유기 EL 표시 장치(1)를 제조하게 된다.

[0093] 제2 실시 형태의 유기 EL 표시 장치(1)의 제조 방법은, 전술한 제1 실시 형태의 유기 EL 표시 장치(1)의 제조 방법의 제1 기판(60)이, 매트릭스 형상의 복수의 상기 화소 회로(100)를 구획하는, 배선(70)을 형성하는 공정을 포함하고, 그리고, 제4 공정 S-1d에서 형성되는 개구부(31)가, 평면에서 볼 때 배선(70)과 겹치는 영역에 형성되게 되는 점 이외에는, 제1 실시 형태의 유기 EL 표시 장치(1)의 제조 방법과 마찬가지로 하는 것으로 해도 된다.

[0094] 상기에서 설명한, 제2 실시 형태에 따른 유기 EL 표시 장치(1)는, 유기 EL막층의 신뢰성을 향상시킨 표시 장치이다.

[0095] 또한, 유기 절연 재료에 의해 형성되는 유기 평탄화막(50)과, 무기 절연 재료에 의해 형성되는 무기 बैं크(30)를 구비하는 제2 실시 형태에 따른 유기 EL 표시 장치(1)는, 혼색을 저감시킴과 함께, 유기 EL막층의 신뢰성을 향상시킨 표시 장치이다.

[0096] [제3 실시 형태]

[0097] 도 4는 본 발명의 제3 실시 형태에 따른 유기 EL 표시 장치(1)의 평면도이다. 제3 실시 형태에 따른 유기 EL 표시 장치(1)에는, 전술한 도 1에 도시되는 화소를 복수 배치해서 표시 영역(12)이 형성되어 있다. 표시 영역(12)의 외측에는, 표시 영역(12)을 둘러싸서 주변 영역(13)(도 4에 있어서의 사선으로 나타나는 영역)이 형성되어 있다. 주변 영역(13)에는 각 화소에 데이터를 송신하기 위한 배선이나 화상 표시에 기여하지 않는 더미 화소 등이 배치되어 있다.

[0098] 도 5는 제3 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역(13)에 형성한 무기층에 설치한 개구부(31)의 일부 평면도이고, 도 6은 제3 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역(13)의 단면도이다. TFT 기판(60) 위의 배선(70)을 덮어서 유기 재료에 의한 평탄화막(50)이 형성되어 있다. 평탄화막(50) 위에는 평탄화막(50)을 덮어서 बैं크와 동일층의 무기(SiN)층(30b)이 배치되어 있다. 무기층 일부에는 개구부(31)가 형성되고, 이 개구부(31)를 통해서, 발광층(40a)과 동일층의 유기층(40c)과, 평탄화막(50)이 접촉하고 있다. 도 4에서는, 주변 영역(13)의 개구부(31)는 표시 영역(12)의 개구부(31)와 동일한 형상으로 했지만, 주변 영역(13)은 표시 영역(12)과 달리 화소 개구가 없기 때문에, 주변 영역(13)의 개구(31)가 화소 개구보다 크게 해도 된다.

[0099] 이러한 구성으로 해서 도 2에 도시하는 베이크 처리를 실시함으로써, 평탄화막(50)에 포함되는 수분을 제거할 수 있다.

[0100] [제4 실시 형태]

[0101] 도 7은 제4 실시 형태에 따른 유기 EL 표시 장치에 있어서의 화소부의 단면도이다. 제1 실시 형태와 동일한 기능을 갖는 부위에는 동일한 참조 번호를 붙인다.

[0102] 도 7의 화소에는, 화소 전극인 양극(20)의 하층에 절연막(32)을 통해서 전극(21)을 배치했다. 전극(21)은 양극(20)과 절연막(32)으로 콘텐츠를 형성하고 있다. 한편, 평탄화막(50)의 하층에 형성된 회로층에도 유기 용량의

콘텐서가 형성되어 있다. 전극(21)과 양극(20)으로 콘텐서를 형성함으로써, 회로층에 형성한 콘텐서를 보강할 수 있고, 화소 용량을 증가할 수 있다. 특히, 고정밀화가 진행되어, 회로층에 형성한 콘텐서만으로는 소정의 유지 용량을 확보할 수 없는 경우에는, 도 7의 구성으로 함으로써, 원하는 용량을 확보할 수 있다.

[0103] 본 실시 형태에서는, 평탄화막(50) 위에 형성한 콘텐서용 전극(21)을 덮어서 무기의 절연막(32)이 형성되어 있다. 절연막(32)은 일부에 개구부(31)를 구비한 일련의 막으로서 형성되어 있다. 또한, 절연막(32) 위에는 화소 전극인 양극(20)이 형성되어 있다. 양극(20)의 단부와 개구부(31)를 덮어서 무기의 뱅크(30)가 형성되어 있다. 무기의 뱅크(30)의 일부에는 절연막(32)의 개구부와 위치를 맞춰서 개구부(31)가 형성되어 있다. 그 결과, 개구부(31)를 통해서 OLED층(40a)과 평탄화막(50)이 접촉하는 구조로 되어 있다. 이 구성에 의해, 평탄화막(50)의 수분을 제거할 수 있다.

[0104] 본 실시 형태에서는 평탄화막(50) 위에 일면에 형성한 무기의 절연막(32)의 일부에 개구부(31)를 형성함으로써, 평탄화막(50)에 포함되는 수분을 제거할 수 있다.

[0105] 도 8은 제4 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역(13)의 단면도이다. TFT 기관(60) 위의 배선(70)을 덮어서 유기 재료에 의한 평탄화막(50)이 형성되어 있다. 평탄화막(50) 위에는 콘텐서용 전극(21)과 동일층의 배선(22)이 형성되고, 이 배선(22)을 덮어서 절연막(32)이 형성되어 있다. 절연막(32)은 일부에 개구부(31)가 형성되어 있다. 또한, 절연막(32) 위에는 뱅크와 동일층의 무기(SiN)층(30b)이 배치되고, 무기층(30b)은 절연막(32)의 개구부와 위치를 맞춰서 개구부(31)가 형성되어 있다. 무기층(30b)과 절연층(32)에 형성된 개구부(31)를 통해서, 유기층(40c)과, 평탄화막(50)이 접촉하고 있다.

[0106] 이러한 구성으로 함으로써, 평탄화막(50)에 포함되는 수분을 제거할 수 있다.

[0107] [제5 실시 형태]

[0108] 도 9는 제5 실시 형태에 따른 유기 EL 표시 장치에 있어서의 화소부의 단면도이다. 제4 실시 형태와 동일 기능을 갖는 부위에는 동일한 참조 번호를 붙인다.

[0109] 본 실시 형태에서는, 제4 실시 형태와 마찬가지로, 절연막(32)은 일부에 개구부(31)를 구비한 일련의 막으로서 형성되고, 콘텐서를 구성하는 전극(21)을 덮고 있다. 절연막(32) 위에는 화소 전극인 양극(20)이 형성되고, 양극(20)의 단부와 개구부(31)를 덮어서 절연성의 뱅크(33)가 형성되어 있다.

[0110] 절연성의 뱅크(33)는 유기 재료로 형성되어 있다. 절연성의 뱅크(33)는 하면이 개구부(31)에서 평탄화막(50)과 접촉하고, 상면이 OLED층(40b)과 접촉하고 있다. 본 실시 형태에 따르면, OLED층과 평탄화막 사이에 유기 재료로 형성한 절연성의 뱅크(33)가 개재되어 있으므로, OLED층과 평탄화막(50)을 접촉시키지 않고 평탄화막(50)의 수분을 제거할 수 있다. 또한, 절연막에 의한 단차를 작게 할 수 있으며, 단차가 적은 면에 OLED층을 형성할 수 있다. 단차가 작으므로 OLED층의 단열(斷裂)을 방지할 수 있다.

[0111] 본 실시 형태에서는 평탄화막(50) 위에 일면에 형성한 무기의 절연막(32)의 일부에 개구부(31)를 형성함으로써, 평탄화막(50)에 포함되는 수분을 제거할 수 있다.

[0112] 도 10은, 제5 실시 형태에 따른 유기 EL 표시 장치에 있어서의 주변 영역(13)의 단면도이다. TFT 기관(60) 위의 배선(70)을 덮어서 유기 재료에 의한 평탄화막(50)이 형성되어 있다. 평탄화막(50) 위에는 콘텐서용 전극(21)과 동일층의 배선(22)이 형성되고, 이 배선(22)을 덮어서 절연막(32)이 형성되어 있다. 절연막(32)은 일부에 개구부(31)가 형성되어 있다.

[0113] 절연막(32) 위에는 절연성의 뱅크(33)와 동일층의 유기막(33b)이 형성되고, 개구부(31)를 통해서 평탄화막(50)과 유기막(33b)이 접촉하고 있다. 또한 유기막(33b)의 상면에는 OLED층(40a)과 동일층의 유기층(40c)이 형성되어 있다.

[0114] 이러한 구성으로 함으로써, 평탄화막(50)에 포함되는 수분을 제거할 수 있다.

[0115] [제6 실시 형태]

[0116] 도 11은 제4 실시 형태 및 제5 실시 형태의 유기 EL 표시 장치(1)의 제조 프로세스를 도시하는 도면이다. 도 2에 도시한 공정과 마찬가지로, 본 발명의 표시 장치의 제조 공정은, TFT 공정(S-1)과, OLED 공정(S-2)로 크게 분류된다. 또한 도 2와 마찬가지로, 평탄화막(50) 위에 형성되는 양극(20)과, 뱅크의 형성 공정은, TFT 공정(S-1)에 포함되는 것으로 해서 설명한다.

- [0117] 복수의 화소 회로(100)를 제1 기관(60)을 형성하는 제1 공정 S-1a와, 평탄화막(50)을 형성하는 제2 공정 S-1b는, 제1 실시 형태와 동일하므로, 설명은 생략한다. 또한, 평탄화막(50)에 포함되는 수분을 제거하기 위해서, 예를 들어 200℃의 조건에서 베이킹(혹은 진공 베이킹) 처리를 행하는 것으로 해도 된다.
- [0118] 제2 공정 S-1b 후에는 콘덴서용 전극(21) 및 전극(21)과 동일층의 배선(22)을 형성하는 전극 제조 공정 S-1e를 행한다. 전극 제조 공정 S-1e에서는, 전술한 제2 공정 S-1b에 의해 형성된 평탄화막(50)의 제1 기관(60)측과는 반대측 면에 콘덴서용 전극 및 배선(22)을 형성한다.
- [0119] 계속해서, 전극 제조 공정 S-1e에서 형성된 전극(21)과 배선(22)을 덮는 절연층 제조 공정 S-1f를 행한다. 이 공정에서는 개구부(31)도 형성된다.
- [0120] 계속해서, 절연층 제조 공정 S-1f에서 형성한 절연층(32) 위에 양극(20)을 형성하는 양극 제조 공정 S-1c를 행한다. 양극(20)은, 예를 들어 산화주석(SnO<sub>2</sub>), 알루미늄 도프의 산화아연(ZnO:Al), 인듐주석산화물(ITO), 인듐 아연산화물(In<sub>2</sub>O<sub>3</sub>-ZnO(IZO)) 등에 의해 형성되며, 기지의 사진 식각 기술(PEP 혹은 리소그래피)을 사용해서 행해지는 것으로 해도 된다.
- [0121] 계속해서, 전술한 양극 제조 공정 S-1c에 의해 형성된 양극(20)의 단부를 덮도록 뱅크(30)를 형성하는 유기 또는 무기 뱅크 공정(뱅크 제조 공정) S-1d를 행한다.
- [0122] 유기 뱅크를 형성하는 경우, 유기 뱅크는, 절연막 제조 공정 S-1f에서 형성한 개구부(31)를 매립하도록 형성된다. 또한 유기 뱅크는 양극(20) 위에 화소 개구를 구비한다.
- [0123] 무기 뱅크의 경우에는, 무기 뱅크는, 절연층(32)의 개구부(31)에 맞춰서 개구부를 형성한다. 또한 무기 뱅크는 양극(20) 위에 화소 개구를 구비한다.
- [0124] 또한, 개구의 형성 방법에 대해서는, 제1 실시 형태와 마찬가지로 방법이 가능하다.
- [0125] 계속해서, 베이킹 공정 S-3, OLED 제조 공정 S-2를 행한다. 베이킹 공정 S-3, OLED 제조 공정 S-2에 대해서는, 제1 실시 형태와 동일하기 때문에, 상세는 생략한다.
- [0126] 개구부(31)는, 평탄화막(50)을 구성하는 유기 재료에 포함되는 수분의 도피도를 확보하기 위한 것이다. 이와 같이 수분의 도피도를 확보함으로써, 수분은 (진공)베이킹 시에 유기 평탄화막 내에서 머물러 팽창하지 않고, 외부로 휘산하게 되어, 절연막과 평탄화막 사이, 혹은 전극과 평탄화막 사이의 박리를 일으킬 우려는 저감된다.
- [0127] 상기에서 설명한 본 실시 형태에 따른 유기 EL 표시 장치(1)는, 혼색을 저감시킴과 함께, 유기 EL막층의 신뢰성을 향상시킨 표시 장치이다.
- [0128] 본 발명의 몇 가지 실시 형태를 설명하였지만, 다양한 변형들이 행해질 수 있다는 것이 이해될 것이며, 첨부한 청구 범위는 본 발명의 진정한 사상 및 범주를 벗어나지 않도록 모든 그러한 변형들을 포함하도록 의도되었다.

## 부호의 설명

- [0129] 1 : 유기 전계로 루미네센스 장치
- 20 : 양극(화소 전극)
- 30 : 뱅크
- 31 : 개구부
- 40 : OLED층
- 40a : 발광층
- 40b : 음극
- 50 : 평탄화막
- 60 : 제1 기관(TFT 기관)
- 70 : 배선
- 80 : 밀봉막

100 : 화소 회로

110 : 화소 개구부

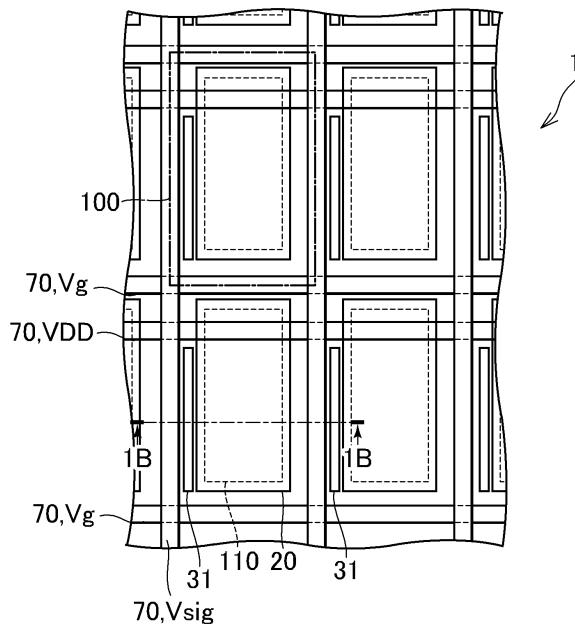
VDD : 전원 공급선

Vg : 게이트 전극선(주사 배선)

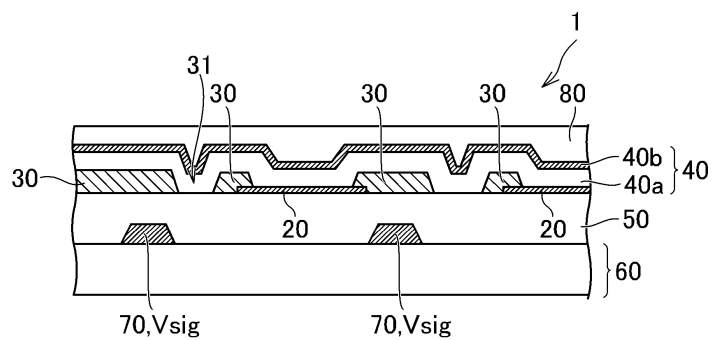
Vsig : 신호 배선

## 도면

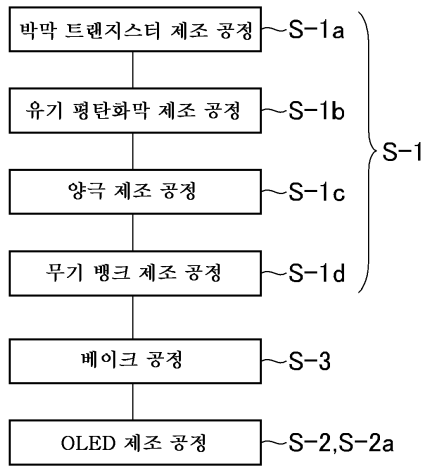
### 도면1a



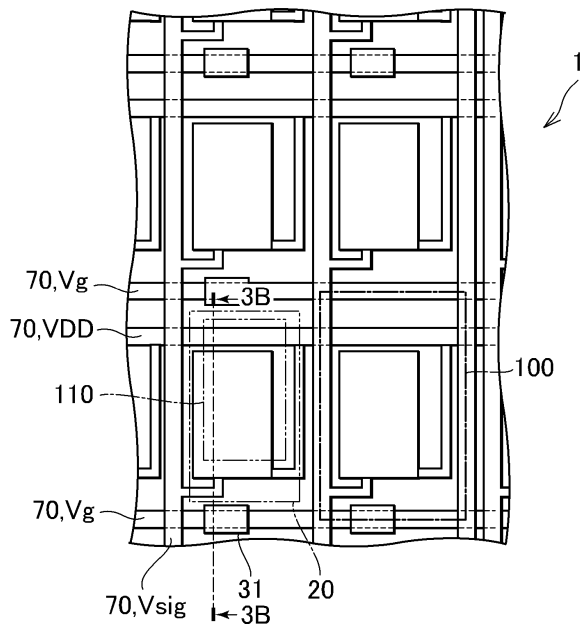
### 도면1b



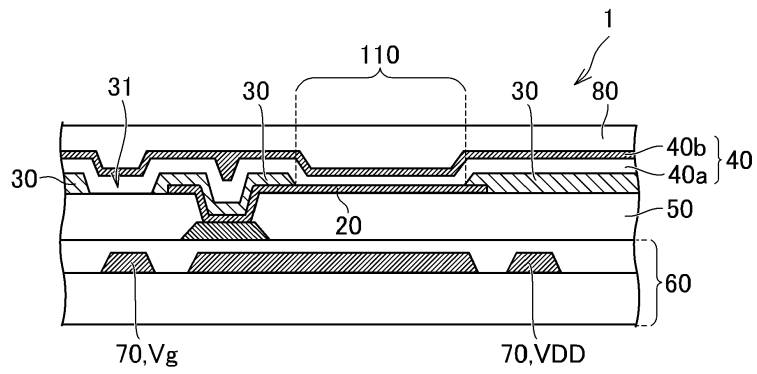
도면2



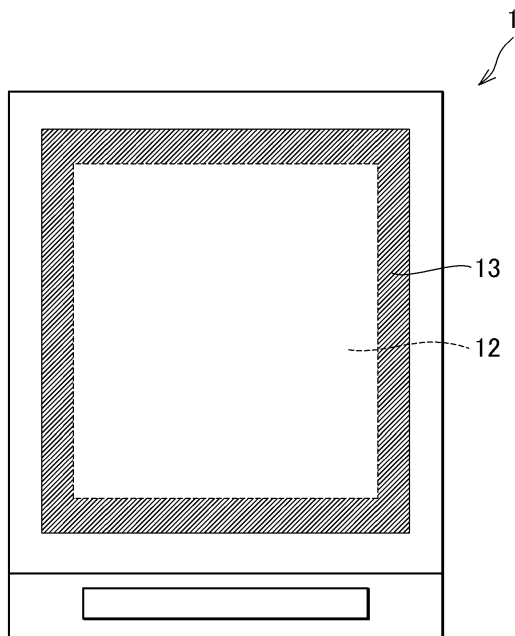
도면3a



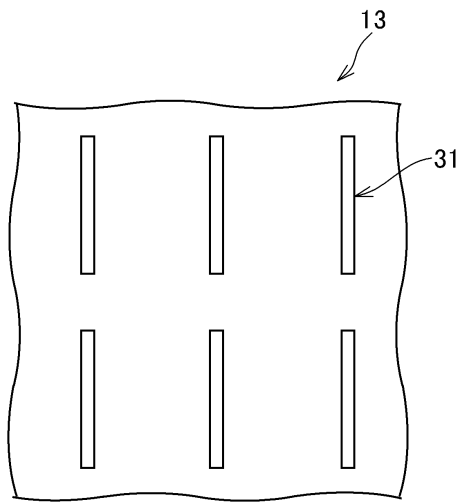
도면3b



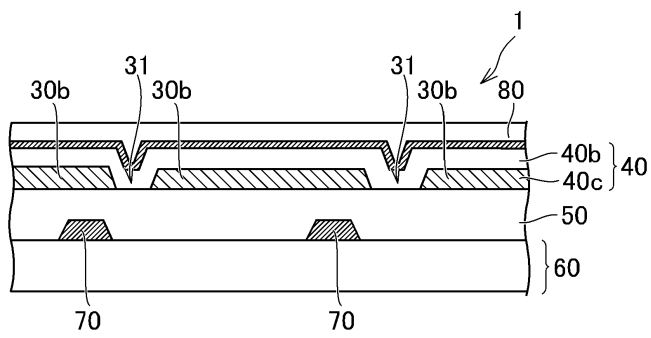
도면4



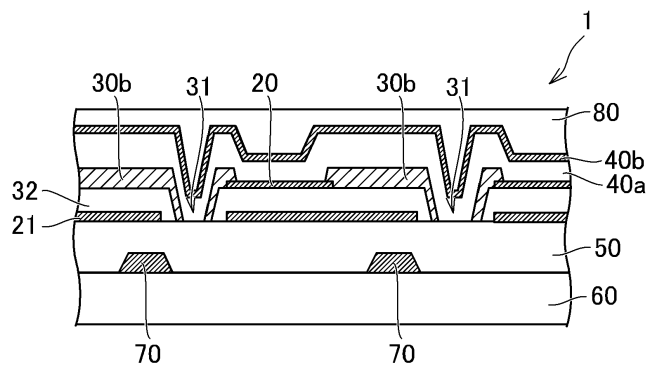
도면5



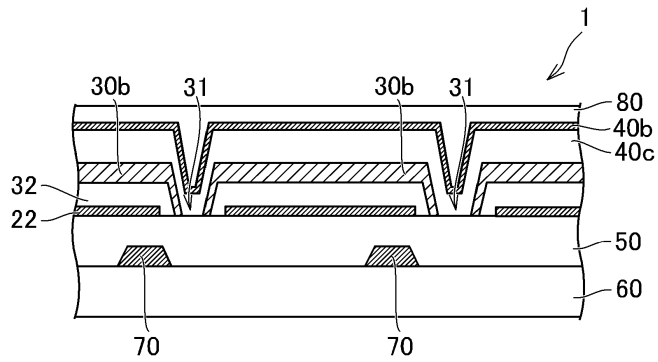
도면6



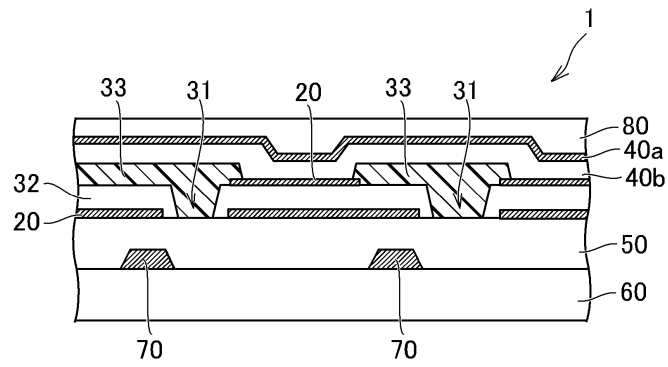
도면7



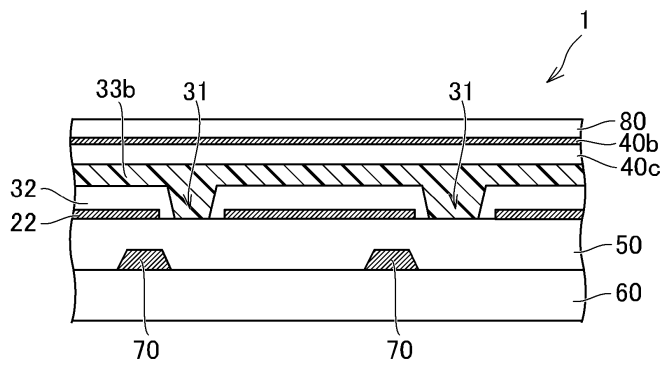
도면8



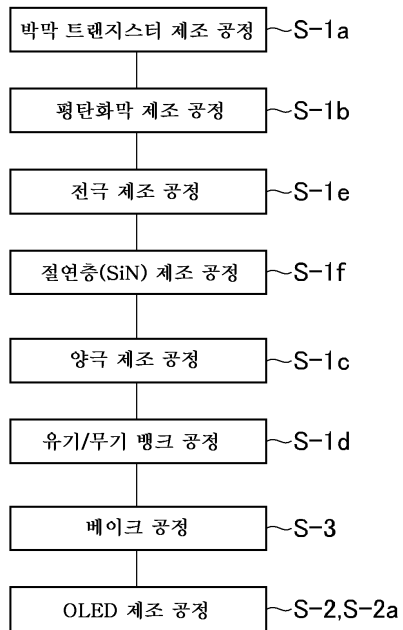
도면9



도면10



도면11



|                |                                                          |         |            |
|----------------|----------------------------------------------------------|---------|------------|
| 专利名称(译)        | 显示装置及其制造方法                                               |         |            |
| 公开(公告)号        | <a href="#">KR1020150039566A</a>                         | 公开(公告)日 | 2015-04-10 |
| 申请号            | KR1020140130178                                          | 申请日     | 2014-09-29 |
| [标]申请(专利权)人(译) | 株式会社日本显示器                                                |         |            |
| 申请(专利权)人(译)    | 株式会社日本排气量                                                |         |            |
| 当前申请(专利权)人(译)  | 株式会社日本排气量                                                |         |            |
| [标]发明人         | TOKUDA NAOKI<br>도꾸다나오끼<br>MIYAMOTO MITSUhide<br>미야모토미쯔히데 |         |            |
| 发明人            | 도꾸다나오끼<br>미야모토미쯔히데                                       |         |            |
| IPC分类号         | H01L27/32 H01L51/50                                      |         |            |
| CPC分类号         | H01L27/3246 H01L27/3265 H01L51/5237 H01L51/50            |         |            |
| 代理人(译)         | Jangsugil<br>Yijunghui                                   |         |            |
| 优先权            | 2013207211 2013-10-02 JP                                 |         |            |
| 其他公开文献         | KR101657357B1                                            |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                |         |            |

# 摘要(译)

多个像素电路，其在绝缘基板上具有薄膜晶体管，以矩阵形状布置的第一基板，由有机绝缘材料形成并布置在第一基板上的有机平坦化膜以及该有机平坦化膜的第一基板电极设置成与相对的侧面的一部分和无机绝缘材料接触，并覆盖电极的一端，该电极的端部设置成与有机平坦化膜的与第一基板侧的相反侧的一部分接触。堤，电极和无机堤，面向有机平坦化膜的一侧的相反侧，设置为与有机平坦化膜部分接触的OLED层的相反侧，以及与OLED层的与有机平坦化膜侧相反的一侧。并且通过覆盖显示装置来提供密封膜。

