



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0038296
(43) 공개일자 2014년03월28일

(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01)

(21) 출원번호 10-2013-0099761

(22) 출원일자 2013년08월22일

심사청구일자 없음

(30) 우선권주장

JP-P-2012-207169 2012년09월20일 일본(JP)

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

카시와바라, 미츠히로

일본 가나가와켄 요코하마시 츠루미쿠 수가사와초
2-7 주식회사 삼성 요코하마 연구소내

(74) 대리인

권혁수, 송윤호, 오세준

전체 청구항 수 : 총 4 항

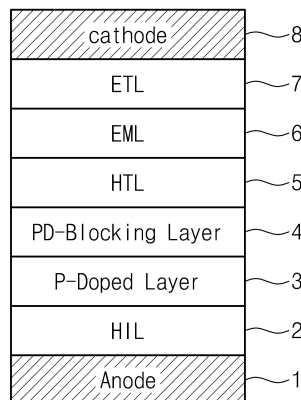
(54) 발명의 명칭 유기 EL 표시 장치

(57) 요약

본 발명은 유기 EL 표시 장치의 구동 전압을 저감시키면서, 발광층의 구동 수명의 장기화를 도모한다.

본 발명의 실시 형태에 따른 유기 EL 발광 소자에 의하면, 애노드 전극(1) 상에 순서대로, 정공 주입층(HIL, 2), p형으로 도핑된 정공 수송층(3), p형 도펀트 확산 저지층(4), 정공 수송층(HTL, 5), 발광층(EML, 6), 전자 수송층(ETL, 7), 및 캐소드 전극(8)을 적층한다. p형 도펀트 확산 저지층(4)의 두께는 1nm 이상 20nm이하이다.

대표도 - 도1



특허청구의 범위

청구항 1

애노드 전극과 캐소드 전극 사이에 전압을 인가함으로써, 유기 재료로 이루어지는 발광층으로부터 광을 발광시키는 유기 EL 소자가 집적된 유기 EL 표시 장치에 있어서,

상기 유기 EL 소자는, 상기 애노드 전극의 측으로부터 순서대로,

p형 도펀트가 도핑된 정공 수송층;

상기 p형 도펀트의 확산을 저지하는 p형 도펀트 확산 저지층;

정공 수송층;

발광층; 및

전자 수송층을 구비하는 것을 특징으로 하는 유기 EL 표시 장치.

청구항 2

제 1 항에 있어서,

상기 p형 도펀트 확산 저지층은 헥사니트릴헥사아자트리페닐렌 층인 것을 특징으로 하는 유기 EL 표시 장치.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 p형 도펀트 확산 저지층의 두께는 1nm 이상 20nm 이하인 것을 특징으로 하는 유기 EL 표시 장치.

청구항 4

제 1 항에 있어서,

상기 애노드 전극과 상기 p형 도펀트가 도핑된 상기 정공 수송층 사이에, 정공 주입층을 더 구비하는 것을 특징으로 하는 유기 EL 표시 장치.

명세서

기술분야

[0001] 본 발명은 유기 EL 소자를 사용한 유기 EL 표시 장치에 관한 것이다.

배경기술

[0002] EL(Electroluminescent: 전계 발광)소자는 자발광형 표시 소자로서, 시야각이 넓고, 우수한 콘트라스트 및 우수한 응답 시간을 갖는다. EL 소자는 발광층을 형성하는 재료에 의해, 무기 EL 소자와 유기 EL 소자로 구분된다. 유기 EL 소자는, 무기 EL 소자에 비해 휘도, 구동 전압, 및 응답 속도의 특성이 우수하다. 또한, 유기 EL 소자는 다색화가 가능하다.

[0003] 일반적으로, 유기 EL 소자는, 기관의 상부에 애노드 전극(Anode)이 형성되어 있고, 상기 애노드 전극의 상부에, 정공 수송층(Hole Transport Layer: HTL), 발광층(Light Emitting Layer: EML), 전자 수송층(Electron Transport Layer: ETL), 및 캐소드 전극(Cathode)이 순서대로 적층되어 있는 구조를 갖는다. 여기에서, 정공 수송층(HTL), 발광층(EML), 및 전자 수송층(ETL)은 유기 화합물로 형성되는 유기 박막이다.

[0004] 유기 EL 소자의 상기 애노드 전극과 상기 캐소드 전극 사이에 전압이 인가되면, 애노드 전극으로부터 주입된 정공은, 정공 수송층(HTL)을 거쳐 발광층(EML)으로 이동한다. 한편, 전자는, 캐소드 전극으로부터 전자 수송층(ETL)을 거쳐 발광층(EML)으로 이동한다. 그 후, 발광층(EML) 영역에서의 캐리어의 재결합에 의해, 여기자가

생성된다. 이 여기자가, 여기 상태에서 기저 상태로 변화하고, 이것에 의해, 발광층(EML)의 형광성 분자가 발광한다. 이상의 발광이 화소마다 선택적으로 이루어짐으로써, 유기 EL 소자를 집적한 패널 상에, 화상이 형성된다.

[0005] 유기 EL 소자에 있어서, 발광색의 색순도를 향상시키는 동시에 콘트라스트를 향상시키기 위해, 마이크로 캐비티(micro cavity) 구조가 채용되고 있다. 이 마이크로 캐비티 구조라 함은, RGB의 각 원색광의 스펙트럼 피크 파장에 일치하도록 유기 매체 중의 광경로 길이를 조정한 애노드 전극 및 캐소드 전극 사이에서, 발광층(EML)으로부터 발생한 광을 반복하여 반사시킴으로써, 해당 피크 파장의 광만을 공진시켜 강조하는 동시에, 해당 피크 파장으로부터 벗어난 광을 감쇠시키는 효과(마이크로 캐비티 효과)를 발생하는 구조이다. 즉, 적색광은 보다 두꺼운 유기층을 사용하여 얻을 수 있고, 청색광은 보다 얇은 유기층을 사용하여 얻을 수 있다. 이와 같이, 애노드 전극 및 캐소드 전극 사이에 있어서의 유기 매체의 두께는, RGB의 각 원색의 스펙트럼 피크에 따라서 제한되므로, 그 제한을 초과하여 얇게 할 수 없다.

[0006] 그런데, 유기 EL 소자에서는, 유기 박막의 두께가 두꺼울수록 구동 전압이 상승하는 성질이 있기 때문에, 관련 유기 EL 소자의 구동 전력도, 또한, 발광시키고자 하는 원색의 스펙트럼 피크 값에 의존하여 결정되어버리게 된다. 여기에서, 관련 제약을 극복하고, 유기 EL 소자의 구동 전압을 저감하기 위한 연구가, 종래에 행해져 왔다.

[0007] 예를 들면, 특허문헌 1에서는, 정공 수송층(HTL)의 일부에 p형으로 도핑된 층을 배치하는 것이 구동 전압의 저감에 유효하다고, 주장되고 있다.

[0008] 또한, 특허문헌 2에서는, 애노드 전극과 정공 수송층(HTL) 사이에, 애노드 전극측으로부터 순서대로, 정공 주입층(Hole Injection Layer: HIL), 헥사니트릴헥사아자트리페닐렌(HAT: Hexanitriple hexaazatriphenylene)으로 이루어지는 층(「전하 발생층」이라 칭한다)을 개재시킴으로써, 유기 EL 소자의 구동 전압의 저감 효과를 얻을 수 있는 것으로, 보고되어 있다.

[0009] [특허문헌]

[0010] [특허문헌1] 일본국 특허 공개 제2004-514257호 공보

[0011] [특허문헌2] 일본국 특허 공개 제2007-173779호 공보

발명의 내용

해결하려는 과제

[0012] 그러나, 상기 특허문헌 1에 기재된 구조에 의하면, 확실히 구동 전압의 저감의 효과는 얻을 수 있지만, p형 도펀트가, 원래 도핑된 층으로부터 발광층(EML)으로 확산해버리는 등의 원인으로 인해, 구동 전압의 지속적인 안정성에 있어서 완전하지 않음과 동시에, 발광층의 구동 수명이 짧은 경향이 있다는 문제를 내재한다. 다른 한편, 상기 특허문헌 2에 기재된 구조에 의하면, 리크(Leak) 발생 등에 의한 품질의 저하를 회피하기 위해서는 전하 발생층의 막 두께 범위가 최대도 하여도 20nm의 범위로 한정되므로, 상기 특허문헌 1에 기재된 구조를 채용한 경우보다도, 정전압화의 효과가 한정적이라는 문제가 있다.

[0013] 여기에서, 본 발명의 과제는, p형으로 도핑된 층을 배치함으로써, 유기 EL 소자의 구동 전압을 충분히 저감시키면서, p형 도펀트의 확산을 방지함으로써, 구동 전압의 시간 경과에 따른(경시적) 안정화 및 발광층의 구동 수명의 장기화를 도모하고, 또한, 장기 신뢰성이 우수한 유기 EL 표시 장치를 제공하는 것이다.

과제의 해결 수단

[0014] 본 발명자들은, 상기 문제점을 감안하여, 많은 연구를 축적한 결과, 소정의 막 두께를 갖는 헥사니트릴헥사아자트리페닐렌(HAT)의 막에는, p형 도펀트의 확산을 차단하는 기능이 있다라는 신규한 지식을 얻을 수 있었다. 여기에서, 본 발명에 의한 유기 EL 표시 장치의 유기 EL 소자는, 해당 신규한 지식에 기초하여, 상기 애노드 전극측으로부터 순서대로, p형 도펀트가 도핑된 정공 수송층, 상기 p형 도펀트의 확산을 저지하는 p형 도펀트 확산 저지층, 정공 수송층, 발광층, 및 전자 수송층을 구비하는 것을 특징으로 한다.

[0015] p형 도펀트 확산 저지층은, 헥사니트릴헥사아자트리페닐렌 층으로 할 수 있고, 그 두께는, 1nm 이상으로 하는 것이 바람직하다. 더 바람직하게는, 20nm 이하로 하는 것이 바람직하다.

[0016] p형 도펀트로서는, 4불화테트라시아노키노디메탄(tetrafluoro-tetracyanoquinodimethane, F₄-TCNQ)을 사용할 수 있다. 이러한 p형 도펀트가 도핑되는 정공 수송층의 재료로서는, NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine)를 사용할 수 있다. 또한, p형 도펀트 및 정공 수송층의 재료는 이들에 한정되지 않고, 공지, 비공지의 p형 도펀트 및 정공 수송 재료를 임의로 조합시켜서 사용하는 것이 가능하다.

[0017] 또한, p형 도펀트가 도핑된 정공 수송층의 두께는, 두터울수록 바람직하지만, 다른 각 층과의 상관 관계에 의해, 애노드 전극과 캐소드 전극 사이의 거리가, 발광시키고자 하는 원색광의 파장에 대응하고, 관련 원색광에 대하여 마이크로 캐비티 효과를 발생시키는 거리로 되도록 조정되는 것이 바람직하다.

[0018] 애노드 전극과 p형으로 도핑된 층 사이에는, 정공 주입층이 개재되어도 좋고, 캐소드 전극과 전자 수송층 사이에는, 전자 주입층이 개재되어도 좋다.

발명의 효과

[0019] 이상과 같이 구성되는 본 발명의 유기 EL 표시 장치에 따르면, p형으로 도핑된 층을 배치함으로써, 유기 EL 소자의 구동 전압이 저감되는 동시에, p형 도펀트의 확산이 방지되므로, 구동 전압의 경시적 안정화가 실현되는 동시에, 구동 수명이 장기화한다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 제 1 실시 형태에 따른 유기 EL 소자의 층 구조를 나타내는 단면도이다.

도 2는 본 발명의 제 2 실시 형태에 따른 유기 EL 소자의 층 구조를 나타내는 단면도이다.

도 3은 비교예 1의 층 구조를 나타내는 단면도이다.

도 4는 비교예 2의 층 구조를 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 도면을 참조하여 본 발명을 보다 상세에 설명한다. 또한, 이하에 나타내는 실시예는 본 발명의 실시 형태의 하나의 예이고, 본 발명은 이것들의 실시예에 한정되는 것은 아니다.

[0022] (실시 형태 1)

[0023] 도 1은 본 발명의 제1 실시 형태에 따른 유기 EL 표시 장치를 구성하는 유기 EL 소자의 층 구조를 나타내는 단면도이다. 도 1에 나타낸 바와 같이, 본 실시 형태에 따른 유기 EL 소자는, 투명 기관(미도시) 상에 순차적으로 형성된 애노드 전극(Anode)(1), 정공 주입층(Hole Injection Layer: HIL)(2), p형으로 도핑된 층(P-doped Layer)(3), p형 도펀트 확산 저지층(PD-Blocking Layer)(4), 정공 수송층(Hole Transport Layer: HTL)(5), 발광층(Light Emitting Layer: EML)(6), 전자 수송층(Electron Transport Layer: ETL)(7), 및 캐소드 전극(Cathode)(8)을 주요 구성 요소로 하고 있다.

[0024] 애노드 전극(1)은 투명 전극층이고, 도하지 않은 구동 회로에 의해 구동 전압이 인가되어서 정공이 공급된다.

[0025] 애노드 전극(1)의 재료로서는 일 함수가 큰(바람직하게는 4.5eV 이상)금속, 인듐 주석 산화물(ITO), 인듐 아연 산화물(Indium Zinc Oxide: IZO), 산화 주석(SnO₂), 및 산화 아연(ZnO) 등이 예시된다.

[0026] HIL(2)은 애노드 전극(1)으로부터 정공을 받아들이는 기능을 갖는다.

[0027] HIL(2)의 재료로서는 구리프탈로시아닌(Copper Phthalocyanine, CuPc), TCTA, m-MTDATA 등이 예시된다.

[0028] p형으로 도핑된 층(3)은 p형 도펀트가 도핑된 정공 수송층이고, HIL(2)로 주입된 정공을 EML(6) 측으로 수송한다. 이 p형으로 도핑된 층(3)에는 유기 EL 소자 전체의 구동 전압을 저감시키는 효과가 있고, 그 효과는 해당 층(3)의 막 두께가 두꺼울수록 크다.

[0029] p형 도펀트의 예로서는, 헥사니트릴헥사아자트리페닐렌, F₄-TCNQ, FeCl₃, F₁₆CuPc, 금속산화물(V₂O₅, Re₂O₇, ITO) 등이 예시된다.

[0030] p형 도펀트 확산 저지층(4)은, 층(3)에 의해 수송된 정공을 더욱더 EML(6) 측으로 수송한다. p형 도펀트 확산 저지층(4)은, 층(3)에 도핑된 p형 도펀트의 확산을 저지하여 층(3) 내에 봉지함으로써, EML(6)에 악영향이

발생하는 것을 배제하는 효과를 갖는다. 그 결과, p형으로 도핑된 층(3)을 두껍게 할 수 있으므로, 전압 저감의 효과를 최대한으로 살리는 것이 가능하게 된다.

- [0031] 관련 EML(6)으로의 악영향 배제의 효과를 발생시키기 위해서는, p형 도펀트 확산 저지층(4)은 p형으로 도핑된 층(3)과 HTL(5) 사이에 개재될 필요가 있다.
- [0032] 또한, p형 도펀트 확산 저지 효과를 충분히 발휘하기 위해서는, 해당 p형 도펀트 확산 저지층(4)의 두께는 1nm 이상 20nm 이하인 것이 바람직하다. p형 도펀트 확산 저지층(4)의 두께가 1nm 미만이면, p형 도펀트의 확산을 저지하는 효과가 없어지고, 해당 p형 도펀트 확산 저지층(4)의 두께가 20nm를 초과하면, 리크 발생 등에 의해 품질의 저하를 발생시킨다.
- [0033] 또한, p형 도펀트 확산 저지층(4)의 두께는, 다른 층들(2, 3, 5, 6, 7)의 두께를 고려하고, 양쪽 전극(1, 8)의 거리가, 발광시켜야 할 원색광의 파장을 공진시켜 마이크로 캐비티 효과를 발생케 하는 두께로 조정되는 것이 바람직하다.
- [0034] p형 도펀트 확산 저지층(4)의 재료로서는 헥사니트릴헥사아자트리페닐렌(HAT)을 들 수 있다.
- [0035] HTL(5)은 p형 도펀트 확산 저지층(4)에 의해 수송된 정공을 EML(6)으로 수송하지만, EML(6)측으로부터의 전자의 침입을 저지하는 기능을 갖는다.
- [0036] HTL(5)의 재료로서는, NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine)를 들 수 있다.
- [0037] 캐소드 전극(8)은 반사 전극층이고, 도시하지 않은 구동 회로의 그라운드 전극에 접속되어서 전자가 공급된다.
- [0038] 캐소드 전극(8)의 재료로서는 리튬(Li), 마그네슘(Mg), 알루미늄(Al), 알루미늄-리튬 합금(Al-Li), 칼슘(Ca), 마그네슘-인듐 합금(Mg-In), 마그네슘-은 합금(Mg-Ag) 등이 예시된다.
- [0039] ETL(7)은 캐소드 전극(8)로부터 전달된 전자를 EML(6)으로 수송하지만, EML(6)측으로부터의 정공의 침입을 저지하는 기능을 갖는다.
- [0040] ETL(7)의 재료로서는 Alq₃를 들 수 있다.
- [0041] 또한, 캐소드 전극(8)과 ETL(7) 사이에 전자 주입층이 형성되어도 좋다. 상기 전자 주입층의 재료로서는 불화리튬(LiF), 염화나트륨(NaCl), 불화세슘(CsF), 산화리튬(Li₂O), 산화바륨(BaO), Liq 등이 예시된다.
- [0042] EML(6)에서는, HTL(5)에 의해 수송된 정공과 ETL(7)에 의해 수송된 전자가 재결합하여 여기자가 생성되고, 이 여기자가 여기 상태에서부터 기저 상태로 변화함으로써 광이 발생한다.
- [0043] 이와 같이 하여 발광한 광은, 모든 방향으로 방사되지만, ETL(7)을 통해서 캐소드 전극(8)으로 입사된 광은 캐소드 전극(8)과의 계면에 의해 반사된다. EML(6)에서 발생하고 나서 직접 HTL(5)에 입사된 광 및 캐소드 전극(8)에서 반사된 광은 HTL(5), p형 도펀트 확산 저지층(4), p형으로 도핑된 층(3), HIL(2)을 통해서 애노드 전극(1)으로 입사한다. 그리고, 상술한 마이크로 캐비티 효과를 위한 반사를 거쳐, 해당 애노드 전극(1)을 투과하고, 도시하지 않은 투명 기판을 통하여 외부로 출사된다.
- [0044] (실시예 1)
- [0045] 본 출원인은 본 제 1 실시 형태에 따른 유기 EL 소자를 아래와 같이 상세 구성을 갖는 것으로서 제작하였다(실시예 1). 즉, 애노드 전극(1)을 ITO(Indium Tin Oxide: 산화 인듐 주석)로 형성하고, HIL(2)을 막 두께 50nm의 스타버스트(starburst) 아민(m-MTDATA) 층으로서 형성하고, p형으로 도핑된 층(3)을 p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 50nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine) 층으로서 형성하고, p형 도펀트 확산 저지층(4)을 막 두께 5nm의 헥사니트릴헥사아자트리페닐렌(HAT) 층으로서 형성하고, HTL(5)을 막 두께 20nm의 NPB 층으로서 형성하고, EML(6)을 막 두께 30nm의 막으로서 형성하고, ETL(7)을 막 두께 30nm의 트리스(8-키노리노라토)(Tris(8-quinolinolato)) 알루미늄(Alq₃) 막으로서 형성하고, 캐소드 전극(8)을 막 두께 200nm의 알루미늄(Al) 막으로서 형성하였다. 또한, 실시예 1에서는, 캐소드 전극(8)과 ETL(7) 사이에 막 두께 1nm의 불화리튬(LiF)으로 이루어지는 전자 주입층을 배치하였다.
- [0046] 이상과 같이 구성된 실시예 1의 효과는 아래와 같이 측정되었다. 즉, 애노드 전극(1)과 캐소드 전극(8) 사이에 정전류원을 접속하고, 단위 단면적(1cm²)당 10mA의 전류를 공급한다. 그 때에, 발광한 광을 스펙트럼 휘도계에

의해 측량하고, 측량된 광량에 기초하여 외부 양자 효율(%)을 얻는다. 또한, 그 때에 있어서의 양 전극들(1, 8)사이의 전위차를 측정함으로써 구동 전압(V)을 얻는다. 또한, 발광한 광의 광량이 초기값으로부터 5% 저하될 때까지 요한 시간을 측량하고, 측량한 시간(h)을 「수명」이라 정의한다. 또한, 발광한 광의 광량이 초기값으로부터 5% 저하된 시점에 있어서의 양 전극들(1, 8)사이의 전위차를 측정하고, 초기값과의 차이로서 전압 상승값(V)을 얻는다.

[0047] 실시예 1에 대하여 상기 측정을 행한 바, 외부 양자 효율은 18.5%, 구동 전압은 6.6V, 수명은 330 시간, 전압 상승값은 0.12V이었다.

[0048] (실시예 2)

[0049] 또, 본 출원인은, 양 전극들(1, 8) 사이의 거리를 동일하게 유지하면서 상술한 실시예 1로부터 각 층의 두께를 약간 변경하여 제 1 실시 형태에 따른 유기 EL 소자를 제작하였다(실시예 2). 즉, 애노드 전극(1)을 ITO(Indium Tin Oxide: 산화 인듐 주석)로 형성하고, HIL(2)을 막 두께 35nm의 스타버스트 아민(m-MTDATA) 층으로서 형성하고, p형으로 도핑된 층(3)을 p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 50nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine) 층으로서 형성하고, p형 도펀트 확산 저지층(4)을 막 두께 20nm의 헥사니트릴헥사아자트리페닐렌(HAT) 층으로서 형성하고, HTL(5)을 막 두께 20nm의 NPB 층으로서 형성하고, EML(6)을 막 두께 30nm의 막으로서 형성하고, ETL(7)을 막 두께 30nm의 트리스(8-키노리노라토) 알루미늄(Alq3) 막으로서 형성하고, 캐소드 전극(8)을 막 두께 200nm의 알루미늄(Al) 막으로서 형성하였다. 또한, 실시예 2에서도, 캐소드 전극(8)과 ETL(7) 사이에 막 두께 1nm의 불화리튬(LiF)으로 이루어지는 전자 주입층을 배치하였다.

[0050] 실시예 1에 대하여 상술한 측정을 실시예 2에 대하여 행한 바, 외부 양자 효율은 18.5%, 구동 전압은 6.5V, 수명은 335 시간, 전압 상승값은 0.12V이었다.

[0051] (실시예 2)

[0052] 도 2는 본 발명의 제2 실시 형태에 따른 유기 EL 표시 장치를 구성하는 유기 EL 소자의 층 구조를 나타내는 단면도이다. 이 도 2에 나타난 바와 같이, 본 실시 형태에 따른 유기 EL 소자는, 상술한 제 1 실시 형태의 것과 비교하여, HIL(2)이 생략되고, HIL(2)의 두께만큼만, p형으로 도핑된 층(3)이 두텁게 형성되어 있는 점만이 다르고, 다른 구성을 공통으로 한다. 따라서, 본 제 2 실시 형태에 있어서도, p형으로 도핑된 층(3)과 HTL(5) 사이에 1nm 이상 20nm 이하의 두께를 갖는 p형 도펀트 확산 저지층(4)이 개재되고 있으므로, p형으로 도핑된 층(3) 내에 p형 도펀트를 봉지하고, 관련 p형 도펀트가 확산하여 EML(6)에 악영향을 미치는 것을 저지할 수 있다. 그럼에도, 상술한 제 1 실시 형태와 비교하여, HIL(2)을 생략함으로써, 발광하고자 하는 원색광의 파장에 대한 마이크로 캐비티 효과를 발휘하는데 필요한 애노드 전극(1)과 캐소드 전극(8) 사이의 거리를 확보하면서, p형으로 도핑된 층(3)의 두께를 대폭 두껍게 할 수 있으므로, 전압 저감의 효과를 보다 크게 할 수 있다.

[0053] (실시예 3)

[0054] 본 출원인은 본 제 2 실시 형태에 따른 유기 EL 소자를 아래와 같이 상세 구성을 갖는 것으로서 실시하였다(실시예 3). 즉, 애노드 전극(1)을 ITO(Indium Tin Oxide: 산화 인듐 주석)로 형성하고, p형으로 도핑된 층(3)을 p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 100nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine) 층으로서 형성하고, p형 도펀트 확산 저지층(4)을 막 두께 5nm의 헥사니트릴헥사아자트리페닐렌(HAT) 층으로서 형성하고, HTL(5)을 막 두께 20nm의 NPB 층으로서 형성하고, EML(6)을 막 두께 30nm의 막으로서 형성하고, ETL(7)을 막 두께 30nm의 트리스(8-키노리노라토) 알루미늄(Alq3) 막으로서 형성하고, 캐소드 전극(8)을 막 두께 200nm의 알루미늄(Al) 막으로서 형성하였다. 또한, 실시예 3에서도, 캐소드 전극(8)과 ETL(7) 사이에 막 두께 1nm의 불화리튬(LiF)으로 이루어지는 전자 주입층을 배치하였다.

[0055] 실시예 1에 대하여 상술한 측정을 실시예 3에 대하여 행한 바, 외부 양자 효율은 18.6%, 구동 전압은 6.2V, 수명은 335 시간, 전압 상승값은 0.13V이었다.

[0056] (비교예)

[0057] 본 출원인은, 상술한 실시예 1 및 2의 효과를 검증하기 위해, 상술한 제 1 및 제 2 실시 형태들의 구성을 일부 변경한 유기 EL 소자를 여러 가지로 제작하고, 각각에 대하여, 실시예 1에 대하여 상술한 측정을 행하였다. 이

하, 이들 각 비교예의 구성 및 측정 결과를 나타낸다.

[0058] (비교예1)

[0059] 도 3은 비교예 1에 의한 유기 EL 표시 소자의 층 구조를 나타내는 단면도이다. 도 3에 나타낸 바와 같이, 비교예 1은 상술한 제 1 실시 형태와 비교하여, p형으로 도핑된 층(3) 및 p형 도펀트 확산 저지층(4) 모두를 생략하고, 그들의 두께만큼만 HTL(5)을 두껍게 형성하고, 그 외의 구성을 공통으로 한 것이다.

[0060] 구체적으로는, 애노드 전극(1)을 ITO(Indium Tin Oxide: 산화 인듐 주석)로 형성하고, HIL(2)을 막 두께 50nm의 스타버스트 아민(m-MTDATA) 층으로서 형성하고, HTL(5)을 막 두께 70nm의 NPB 층으로서 형성하고, EML(6)을 막 두께 30nm의 막으로서 형성하고, ETL(7)을 막 두께 30nm의 트리스(8-키노리노라토) 알루미늄(Alq3) 막으로서 형성하고, 캐소드 전극(8)을 막 두께 200nm의 알루미늄(Al) 막으로서 형성하였다. 또한, 비교예 1에서도, 캐소드 전극(8)과 ETL(7) 사이에 막 두께 1nm의 불화 리튬(LiF)으로 이루어지는 전자 주입층을 설치하였다.

[0061] 실시예 1에 대하여 상술한 측정을 비교예 1에 대하여 행한 바, 외부 양자 효율은 18.5%, 구동 전압은 7.5V, 수명은 220 시간, 전압 상승값은 0.50V이었다.

[0062] (비교예2)

[0063] 도 4는 비교예 2에 의한 유기 EL 표시 소자의 층 구조를 나타내는 단면도이다. 도 4에 나타낸 바와 같이, 비교예 2는 상술한 제 1 실시 형태와 비교하여, p형 도펀트 확산 저지층(4)을 생략하고, 그 두께만큼만 p형으로 도핑된 층(3)을 두껍게 형성하고, 그 외의 구성을 공통으로 한 것이다.

[0064] 구체적으로는, 애노드 전극(1)을 ITO(Indium Tin Oxide: 산화 인듐 주석)로 형성하고, HIL(2)을 막 두께 50nm의 스타버스트 아민(m-MTDATA) 층으로서 형성하고, p형으로 도핑된 층(3)을 p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 55nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine) 층으로서 형성하고, HTL(5)을 막 두께 20nm의 NPB 층으로서 형성하고, EML(6)을 막 두께 30nm의 막으로서 형성하고, ETL(7)을 막 두께 30nm의 트리스(8-키노리노라토) 알루미늄(Alq3) 막으로서 형성하고, 캐소드 전극(8)을 막 두께 200nm의 알루미늄(Al) 막으로서 형성하였다. 한편, 비교예 2에서도, 캐소드 전극(8)과 ETL(7) 사이에 막 두께 1nm의 불화 리튬(LiF)으로 이루어지는 전자 주입층을 설치하였다.

[0065] 실시예 1에 대하여 상술한 측정을 비교예 2에 대하여 행한 바, 외부 양자 효율은 18.3%, 구동 전압은 6.9V, 수명은 190 시간, 전압 상승값은 0.30V이었다.

[0066] (비교예3)

[0067] 비교예 3은, 상술한 제 1 실시 형태와 비교하여, p형 도펀트 확산 저지층(4)을 CBP(4, 4'-Bis(carbazol-9-yl)biphenyl) 층으로 대체하고, 그 외의 구성을 공통으로 한 것이다.

[0068] 구체적으로는, ITO(Indium Tin Oxide: 산화 인듐 주석)로 이루어지는 애노드 전극을 형성하고, 그 위에, 막 두께 50nm의 스타버스트 아민(m-MTDATA)으로 이루어지는 HIL을 형성하고, 그 위에, p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 50nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine)로 이루어지는 p형으로 도핑된 층을 형성하고, 그 위에, 막 두께 5nm의 CBP 층을 형성하고, 그 위에, 막 두께 20nm의 NPB로 이루어지는 HTL을 형성하고, 그 위에, 막 두께 30nm의 EML을 형성하고, 그 위에, 막 두께 30nm의 트리스(8-키노리노라토) 알루미늄(Alq3)로 이루어지는 ETL을 형성하고, 그 위에, 막 두께 1nm의 불화 리튬(LiF)으로 이루어지는 전자 주입층을 형성하고, 그 위에, 막 두께 200nm의 알루미늄(Al)으로 이루어지는 캐소드 전극을 형성하였다.

[0069] 실시예 1에 대하여 상술한 측정을 비교예 3에 대하여 행한 바, 외부 양자 효율은 18.1%, 구동 전압은 7.9V, 수명은 160 시간, 전압 상승값은 0.45V이었다.

[0070] (비교예4)

[0071] 비교예 4는, 상술한 제 1 실시 형태와 비교하여, p형 도펀트 확산 저지층(4)을 스타버스트 아민(m-MTDATA) 층으로 대체하고, 그 외의 구성을 공통으로 한 것이다.

[0072] 구체적으로는, ITO(Indium Tin Oxide: 산화 인듐 주석)로 이루어지는 애노드 전극을 형성하고, 그 위에, 막 두께 50nm의 스타버스트 아민(m-MTDATA)으로 이루어지는 HIL을 형성하고, 그 위에, p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 50nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-

benzidine)로 이루어지는 p형으로 도핑된 층을 형성하고, 그 위에, 막 두께 5nm의 스타버스트 아민(m-MTDATA) 층을 형성하고, 그 위에, 막 두께 20nm의 NPB으로 이루어지는 HTL을 형성하고, 그 위에, 막 두께 30nm의 EML을 형성하고, 그 위에, 막 두께 30nm의 트리스(8-키노리노라토) 알루미늄(Alq3)로 이루어지는 ETL을 형성하고, 그 위에, 막 두께 1nm의 불화 리튬(LiF)으로 이루어지는 전자 주입층을 형성하고, 그 위에, 막 두께 200nm의 알루미늄(Al)으로 이루어지는 캐소드 전극을 형성하였다.

[0073] 실시예 1에 대하여 상술한 측정을 비교예 4에 대하여 행한 바, 외부 양자 효율은 17.6%, 구동 전압은 7.7V, 수명은 145 시간, 전압 상승값은 0.55V이었다.

[0074] (비교예5)

[0075] 비교예 5는, 상술한 제 1 실시 형태(실시예1)와 비교하여, 양 전극들(1, 8) 사이의 거리를 동일하게 유지하면서, HIL의 두께를 5nm로, p형 도펀트 확산 저지층의 두께를 50nm로 하고, 그 외의 구성을 공통으로 한 것이다.

[0076] 구체적으로는, ITO(Indium Tin Oxide: 산화 인듐 주석)로 이루어지는 애노드 전극을 형성하고, 그 위에, 막 두께 5nm의 스타버스트 아민(m-MTDATA)으로 이루어지는 HIL을 형성하고, 그 위에, p형 도펀트로서의 4불화테트라시아노키노디메탄(F₄-TCNQ)을 1% 도핑한 막 두께 50nm의 NPB(N, N-di(naphthalene-1-yl)-N, N-diphenyl-benzidine)로 이루어지는 p형으로 도핑된 층을 형성하고, 그 위에, 막 두께 50nm의 헥사니트릴헥사아자트리페닐렌(HAT)로부터 이루어지는 p형 도펀트 확산 저지층을 형성하고, 그 위에, 막 두께 20nm의 NPB으로 이루어지는 HTL을 형성하고, 그 위에, 막 두께 30nm의 EML을 형성하고, 그 위에, 막 두께 30nm의 트리스(8-키노리노라토)알루미늄(Alq3)으로 이루어지는 ETL을 형성하고, 그 위에, 막 두께 1nm의 불화 리튬(LiF)으로 이루어지는 전자 주입층을 형성하고, 그 위에, 막 두께 200nm의 알루미늄(Al)으로 이루어지는 캐소드 전극(8)을 형성하였다.

[0077] 실시예 1에 대하여 상술한 측정을 비교예 5에 대하여 행한 바, 외부 양자 효율은 18.1%, 구동 전압은 6.0V, 수명은 330 시간, 전압 상승값은 0.12V이었다.

[0078] (평가)

[0079] 상술한 바와 같이 구성된 각 실시예 및 각 비교예에 대하여 각각 얻을 수 있었던 측정 결과를, 하기 표 1에 정리한다.

표 1

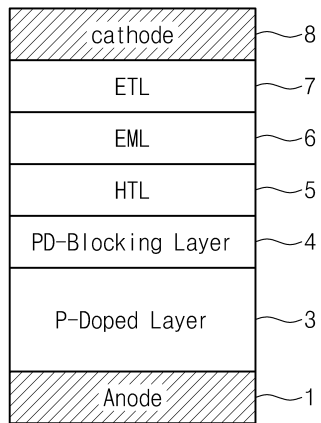
	외부 양자 효율(%)	구동 전압(V)	수명(h)	전압 상승(V)
실시예 1	18.5	6.6	330	0.12
실시예 2	18.5	6.5	335	0.12
실시예 3	18.6	6.2	335	0.13
비교예 1	18.5	7.5	220	0.50
비교예 2	18.3	6.9	190	0.30
비교예 3	18.1	7.9	160	0.45
비교예 4	17.6	7.7	145	0.55
비교예 5	18.1	6.0	330	0.12

[0081] 상기 표1에 있어서 실시예 1을 비교예 1과 비교하면 명확해 지는 바와 같이, p 형으로 도핑된 층(3) 및 p 형 도펀트 확산 저지층(4)을 구비함으로써, 구동 전압의 저감과 장수명화를 동시에 달성할 수 있다.

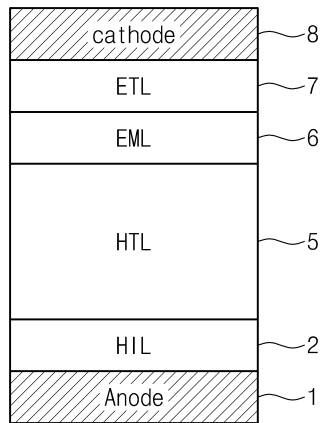
[0082] 또한, 상기 표 1에 있어서 실시예 2을 비교예 1과 비교하면 명확해 지는 바와 같이, p 형 도펀트 확산 저지층(4)의 두께가 20nm이면, 구동 전압의 저감과 장수명화가 동시에 달성이 가능하다. 단, 실시예 2의 유기 EL 소자를 집적하여 매트릭스 화소를 갖는 표시 패널을 구성하였을 경우에는, 인접 화소 사이의 리크 전류가, 실시예 1의 것의 2배 정도로 되었지만, 이 정도에서는 아직, 화상의 표시 성능에 영향이 인지되지는 않는다. 또한, 비교예 5와 같이, p 형 도펀트 확산 저지층(4)의 두께를 50nm로 하였을 경우에는, 구동 전압의 저감과 장수명화의 동시 달성은 가능하지만, 인접 화소 사이의 리크 전류가, 실시예 1의 유기 EL 소자로 이루어지는 표시 패널의 10배 정도로 상승해버렸다. 이것으로부터, p 형 도펀트 확산 저지층(4)의 두께는 20nm가 상한이라 할 수 있다.

[0083] 또한, 상기 표 1에 있어서, 실시예 3을 실시예 1과 비교하면 명확해 지는 바와 같이, 구동 전압의 저감과 장수

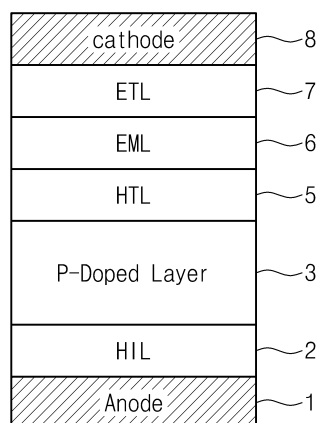
도면2



도면3



도면4



专利名称(译)	发明详述有机EL显示装置		
公开(公告)号	KR1020140038296A	公开(公告)日	2014-03-28
申请号	KR1020130099761	申请日	2013-08-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KASHIWABARA MITSUHIRO		
发明人	KASHIWABARA MITSUHIRO		
IPC分类号	H01L51/50		
CPC分类号	H01L51/5064 H01L51/50 H01L51/5096 H01L21/02579 H01L51/5072		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋 , 云何		
优先权	2012207169 2012-09-20 JP		
外部链接	Espacenet		

摘要(译)

本发明是在降低有机电致发光 (EL) 显示装置的驱动电压的同时延长发光层的使用寿命。根据本发明实施例的有机EL显示装置通过堆叠空穴注入层 (HIL , 2) , p型掺杂空穴传输层 (3) , p型掺杂剂扩散防止付款器 (4) 而形成。) , 在阳极电极 (1) 上依次存在空穴传输层 (HTL , 5) , 发光层 (EML , 6) , 电子传输层 (ETL , 7) 和阴极 (8) 。 p型掺杂剂扩散防止层 (4) 的厚度为1-20nm。

