



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0016110
(43) 공개일자 2014년02월07일

(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01) H01L 51/56 (2006.01)

(21) 출원번호 10-2012-0083515

(22) 출원일자 2012년07월30일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

유춘기

경기도 용인시 기흥구 삼성2로 95 (농서동)

최준후

경기도 용인시 기흥구 삼성2로 95 (농서동)

(74) 대리인

리엔목특허법인

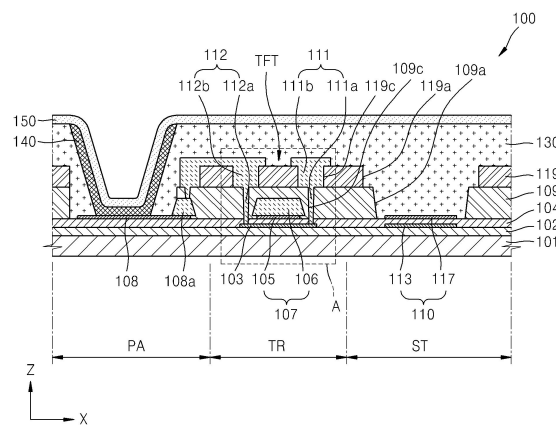
전체 청구항 수 : 총 26 항

(54) 발명의 명칭 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법

(57) 요약

화질 특성을 향상하도록 본 발명은 기관, 상기 기관 상에 형성되는 활성층, 상기 활성층과 절연되고 상기 활성층과 중첩되도록 형성된 게이트 전극, 상기 활성층과 연결되는 제1 소스 전극층 및 상기 제1 소스 전극층과 연결되고 상기 제1 소스 전극층보다 크게 형성된 제2 소스 전극층을 구비하는 소스 전극, 상기 활성층과 연결되는 제1 드레인 전극층 및 상기 제1 드레인 전극층과 연결되고 상기 제1 드레인 전극층보다 크게 형성된 제2 드레인 전극층을 구비하는 드레인 전극, 상기 소스 전극 또는 상기 드레인 전극 중 어느 하나와 전기적으로 연결되는 제1 전극, 상기 제1 전극상에 배치되고 유기 발광층을 구비하는 중간층 및 상기 중간층 상에 배치되는 제2 전극을 포함하는 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법을 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

기관;

상기 기관 상에 형성되는 활성층;

상기 활성층과 절연되고 상기 활성층과 중첩되도록 형성된 게이트 전극;

상기 활성층과 연결되는 제1 소스 전극층 및 상기 제1 소스 전극층과 연결되고 상기 제1 소스 전극층보다 크게 형성된 제2 소스 전극층을 구비하는 소스 전극;

상기 활성층과 연결되는 제1 드레인 전극층 및 상기 제1 드레인 전극층과 연결되고 상기 제1 드레인 전극층보다 크게 형성된 제2 드레인 전극층을 구비하는 드레인 전극;

상기 소스 전극 또는 상기 드레인 전극 중 어느 하나와 전기적으로 연결되는 제1 전극;

상기 제1 전극상에 배치되고 유기 발광층을 구비하는 중간층; 및

상기 중간층 상에 배치되는 제2 전극을 포함하는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 게이트 전극상에 형성되고 제1 콘택홀을 구비하는 제1 층간 절연막; 및

상기 제1 층간 절연막 상에 형성되고 제2 콘택홀을 구비하는 제2 층간 절연막을 더 포함하는 유기 발광 표시 장치.

청구항 3

제2 항에 있어서,

상기 제1 콘택홀에 대응하도록 상기 제1 소스 전극층 및 상기 제1 드레인 전극층이 배치되고,

상기 제2 콘택홀에 대응하도록 상기 제2 소스 전극층 및 상기 제2 드레인 전극층이 배치되는 유기 발광 표시 장치.

청구항 4

제2 항에 있어서,

상기 제1 콘택홀의 크기는 상기 제2 콘택홀의 크기보다 작도록 형성된 유기 발광 표시 장치.

청구항 5

제2 항에 있어서,

상기 하나의 제2 콘택홀에 연결되도록 복수 개의 제1 콘택홀이 형성된 유기 발광 표시 장치.

청구항 6

제2 항에 있어서,

상기 제1 층간 절연막은 무기물을 함유하고, 상기 제2 층간 절연막은 유기물을 함유하는 유기 발광 표시 장치.

청구항 7

제1 항에 있어서,

상기 제2 층간 절연막의 상면은 평탄면을 구비하는 유기 발광 표시 장치.

청구항 8

제1 항에 있어서,

상기 기판상에 정의되는 스토리지 영역을 더 구비하고,

상기 스토리지 영역에는 제1 캐패시터 전극 및 제2 캐패시터 전극을 구비하는 캐패시터가 형성된 유기 발광 표시 장치.

청구항 9

제8 항에 있어서,

상기 게이트 전극상에 형성되는 제1 층간 절연막; 및

상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고,

상기 제1 층간 절연막 및 상기 제2 층간 절연막은 상기 캐패시터에 대응하는 개구부를 구비하는 유기 발광 표시 장치.

청구항 10

제8 항에 있어서,

상기 캐패시터 상부에 상기 캐패시터와 중첩되도록 형성된 전원 배선을 더 포함하는 유기 발광 표시 장치.

청구항 11

제10 항에 있어서,

상기 캐패시터와 상기 전원 배선 사이에 하나 이상의 절연막이 배치되는 유기 발광 표시 장치.

청구항 12

제10 항에 있어서,

상기 게이트 전극상에 형성되는 제1 층간 절연막; 및

상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고,

상기 캐패시터와 상기 전원 배선 사이에 상기 제1 층간 절연막 및 상기 제2 층간 절연막이 배치되는 유기 발광 표시 장치.

청구항 13

제8 항에 있어서,

상기 캐패시터 상부에 상기 캐패시터와 중첩되도록 형성된 데이터 배선을 더 포함하는 유기 발광 표시 장치.

청구항 14

제13 항에 있어서,

상기 캐패시터와 상기 데이터 배선 사이에 하나 이상의 절연막이 배치되는 유기 발광 표시 장치.

청구항 15

제13 항에 있어서,

상기 게이트 전극상에 형성되는 제1 층간 절연막; 및

상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고,

상기 캐패시터와 상기 데이터 배선 사이에 상기 제1 층간 절연막 및 상기 제2 층간 절연막이 배치되는 유기 발광 표시 장치.

청구항 16

제8 항에 있어서,

상기 캐패시터 상부에 상기 캐패시터와 중첩되도록 형성된 전원 배선 및 데이터 배선을 더 포함하고,
상기 전원 배선과 상기 데이터 배선은 서로 중첩되도록 서로 다른층에 형성되는 유기 발광 표시 장치.

청구항 17

제16 항에 있어서,

상기 게이트 전극상에 형성되는 제1 층간 절연막; 및

상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고,

상기 전원 배선은 상기 제1 층간 절연막 상에 형성되고, 상기 데이터 배선은 상기 제2 층간 절연막 상에 형성되는 유기 발광 표시 장치.

청구항 18

제16 항에 있어서,

상기 게이트 전극상에 형성되는 제1 층간 절연막; 및

상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고,

상기 데이터 배선은 상기 제1 층간 절연막 상에 형성되고, 상기 전원 배선은 상기 제2 층간 절연막 상에 형성되는 유기 발광 표시 장치.

청구항 19

제8 항에 있어서,

상기 제1 캐패시터 전극은 상기 활성층과 동일한 층에 형성되고, 상기 제2 캐패시터 전극은 상기 게이트 전극과 동일한 층에 형성되는 유기 발광 표시 장치.

청구항 20

제1 항에 있어서,

상기 제1 전극은 ITO, IZO, ZnO, In₂O₃, IG0 또는 AZO를 함유하는 유기 발광 표시 장치.

청구항 21

제1 항에 있어서,

상기 제1 전극은 상기 게이트 전극과 동일한 층에 형성되는 유기 발광 표시 장치.

청구항 22

제1 항에 있어서,

상기 게이트 전극은 제1 도전층 및 상기 제1 도전층 상에 형성되는 제2 도전층을 구비하고, 상기 제1 전극은 상기 제1 도전층과 동일한 재료로 상기 제1 도전층과 동일한 층 상에 형성되는 유기 발광 표시 장치.

청구항 23

기관 상에 활성층을 형성하는 단계;

상기 활성층과 절연되고 상기 활성층과 중첩되도록 게이트 전극을 형성하는 단계;

상기 활성층과 연결되는 제1 소스 전극층 및 상기 제1 소스 전극층과 연결되고 상기 제1 소스 전극층보다 크게 형성된 제2 소스 전극층을 구비하는 소스 전극을 형성하는 단계;

상기 활성층과 연결되는 제1 드레인 전극층 및 상기 제1 드레인 전극층과 연결되고 상기 제1 드레인 전극층보다

크게 형성된 제2 드레인 전극층을 구비하는 드레인 전극을 형성하는 단계;
 상기 소스 전극 또는 상기 드레인 전극 중 어느 하나와 전기적으로 연결되는 제1 전극을 형성하는 단계;
 상기 제1 전극상에 배치되고 유기 발광층을 구비하는 중간층을 형성하는 단계; 및
 상기 중간층 상에 배치되는 제2 전극을 형성하는 단계를 포함하는 유기 발광 표시 장치 제조 방법.

청구항 24

제23 항에 있어서,
 상기 게이트 전극상에 제1 콘택홀을 구비하는 제1 층간 절연막; 및
 상기 제1 층간 절연막 상에 배치되고 제2 콘택홀을 구비하는 제2 층간 절연막을 형성하는 단계를 더 포함하는
 유기 발광 표시 장치 제조 방법.

청구항 25

제24 항에 있어서,
 상기 소스 전극을 형성하는 단계 및 상기 드레인 전극을 형성하는 단계는,
 상기 제1 콘택홀에 대응하도록 상기 제1 소스 전극층 및 상기 제1 드레인 전극층을 형성하고, 상기 제2 콘택홀
 에 대응하도록 상기 제2 소스 전극층 및 상기 제2 드레인 전극층을 형성하는 단계를 포함하는 유기 발광 표시
 장치 제조 방법.

청구항 26

제25 항에 있어서,
 상기 소스 전극을 형성하는 단계 및 상기 드레인 전극을 형성하는 단계는,
 상기 제1 콘택홀을 구비하는 제1 층간 절연막 및 상기 제2 층간 절연막을 형성한 후에,
 상기 제1 소스 전극층, 제1 드레인 전극층, 제2 소스 전극층 및 제2 드레인 전극층을 동시에 형성하는 단계를
 포함하는 유기 발광 표시 장치 제조 방법.

명세서

기술분야

[0001] 본 발명은 유기 발광 표시 장치에 관한 것으로 더 상세하게는 화질 특성을 향상시키는 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법에 관한 것이다.

배경기술

[0002] 근래에 표시 장치는 휴대가 가능한 박형의 평판 표시 장치로 대체되는 추세이다. 평판 표시 장치 중에서도 유기 발광 표시 장치는 자발광형 표시 장치로서 시야각이 넓고 콘트라스트가 우수할 뿐만 아니라 응답속도가 빠르다는 장점을 가져서 차세대 디스플레이 장치로 주목 받고 있다.

[0003] 유기 발광 표시 장치는 중간층, 제1 전극 및 제2 전극을 구비한다. 중간층은 유기 발광층을 구비하고, 제1 전극 및 제2 전극에 전압을 가하면 유기 발광층에서 가시광선을 발생하게 된다.

[0004] 한편, 유기 발광 표시 장치는 유기 발광 표시 장치의 작동을 위한 박막 트랜지스터를 더 포함할 수 있다. 박막 트랜지스터는 활성층, 게이트 전극, 소스 전극 및 드레인 전극을 구비한다.

[0005] 이 때 박막 트랜지스터를 형성 시 박막 트랜지스터에 구비된 각 박막층들 사이에는 절연층이 배치된다. 예를들면 소스 전극 및 드레인 전극과 게이트 전극 사이에 절연층이 배치될 수 있다.

[0006] 절연층 형성 시 파티클이 유입되거나, 절연층의 하부에 형성된 부재, 예를들면 게이트 전극의 모폴로지 기타 원인으로 인하여 절연층으로 절연되어야 할 부재들, 예를들면 게이트 전극과 소스 전극 또는 게이트 전극과 드레인 전극 사이에 쇼트 불량 발생한다. 특히 고해상도의 유기 발광 표시 장치를 제조 시 배선들의 선폴 및 배선

들간의 간격이 좁아져 이러한 불량률이 자주 발생하고, 결과적으로 유기 발광 표시 장치의 화질 특성을 향상하는데 한계가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 화질 특성을 향상하는 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법을 제공할 수 있다.

과제의 해결 수단

- [0008] 본 발명은 기판, 상기 기판 상에 형성되는 활성층, 상기 활성층과 절연되고 상기 활성층과 중첩되도록 형성된 게이트 전극, 상기 활성층과 연결되는 제1 소스 전극층 및 상기 제1 소스 전극층과 연결되고 상기 제1 소스 전극층보다 크게 형성된 제2 소스 전극층을 구비하는 소스 전극, 상기 활성층과 연결되는 제1 드레인 전극층 및 상기 제1 드레인 전극층과 연결되고 상기 제1 드레인 전극층보다 크게 형성된 제2 드레인 전극층을 구비하는 드레인 전극, 상기 소스 전극 또는 상기 드레인 전극 중 어느 하나와 전기적으로 연결되는 제1 전극, 상기 제1 전극상에 배치되고 유기 발광층을 구비하는 중간층 및 상기 중간층 상에 배치되는 제2 전극을 포함하는 유기 발광 표시 장치를 개시한다.
- [0009] 본 발명에 있어서 상기 게이트 전극상에 형성되고 제1 콘택홀을 구비하는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 형성되고 제2 콘택홀을 구비하는 제2 층간 절연막을 더 포함할 수 있다.
- [0010] 본 발명에 있어서 상기 제1 콘택홀에 대응하도록 상기 제1 소스 전극층 및 상기 제1 드레인 전극층이 배치되고, 상기 제2 콘택홀에 대응하도록 상기 제2 소스 전극층 및 상기 제2 드레인 전극층이 배치될 수 있다.
- [0011] 본 발명에 있어서 상기 제1 콘택홀의 크기는 상기 제2 콘택홀의 크기보다 작도록 형성될 수 있다.
- [0012] 본 발명에 있어서 상기 하나의 제2 콘택홀에 연결되도록 복수 개의 제1 콘택홀이 형성될 수 있다.
- [0013] 본 발명에 있어서 상기 제1 층간 절연막은 무기물을 함유하고, 상기 제2 층간 절연막은 유기물을 함유할 수 있다.
- [0014] 본 발명에 있어서 상기 제2 층간 절연막의 상면은 평탄면을 구비할 수 있다.
- [0015] 본 발명에 있어서 상기 기판상에 정의되는 스토리지 영역을 더 구비하고, 상기 스토리지 영역에는 제1 캐패시터 전극 및 제2 캐패시터 전극을 구비하는 캐패시터가 형성될 수 있다.
- [0016] 본 발명에 있어서 상기 게이트 전극상에 형성되는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고, 상기 제1 층간 절연막 및 상기 제2 층간 절연막은 상기 캐패시터에 대응하는 개구부를 구비할 수 있다.
- [0017] 본 발명에 있어서 상기 캐패시터 상부에 상기 캐패시터와 중첩되도록 형성된 전원 배선을 더 포함할 수 있다.
- [0018] 본 발명에 있어서 상기 캐패시터와 상기 전원 배선 사이에 하나 이상의 절연막이 배치될 수 있다.
- [0019] 본 발명에 있어서 상기 게이트 전극상에 형성되는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고, 상기 캐패시터와 상기 전원 배선 사이에 상기 제1 층간 절연막 및 상기 제2 층간 절연막이 배치될 수 있다.
- [0020] 본 발명에 있어서 상기 캐패시터 상부에 상기 캐패시터와 중첩되도록 형성된 데이터 배선을 더 포함할 수 있다.
- [0021] 본 발명에 있어서 상기 캐패시터와 상기 데이터 배선 사이에 하나 이상의 절연막이 배치될 수 있다.
- [0022] 본 발명에 있어서 상기 게이트 전극상에 형성되는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고, 상기 캐패시터와 상기 데이터 배선 사이에 상기 제1 층간 절연막 및 상기 제2 층간 절연막이 배치될 수 있다.
- [0023] 본 발명에 있어서 상기 캐패시터 상부에 상기 캐패시터와 중첩되도록 형성된 전원 배선 및 데이터 배선을 더 포함하고, 상기 전원 배선과 상기 데이터 배선은 서로 중첩되도록 서로 다른층에 형성될 수 있다.
- [0024] 본 발명에 있어서 상기 게이트 전극상에 형성되는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고, 상기 전원 배선은 상기 제1 층간 절연막 상에 형성되고, 상기 데이터 배선은 상기

제2 층간 절연막 상에 형성될 수 있다.

- [0025] 본 발명에 있어서 상기 게이트 전극상에 형성되는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 형성되는 제2 층간 절연막을 더 포함하고, 상기 전원 배선은 상기 제2 층간 절연막 상에 형성되고, 상기 데이터 배선은 상기 제1 층간 절연막 상에 형성될 수 있다.
- [0026] 본 발명에 있어서 상기 제1 캐패시터 전극은 상기 활성층과 동일한 층에 형성되고, 상기 제2 캐패시터 전극은 상기 게이트 전극과 동일한 층에 형성될 수 있다.
- [0027] 본 발명에 있어서 상기 제1 전극은 IT0, IZO, ZnO, In2O3, IGO 또는 AZO를 함유할 수 있다.
- [0028] 본 발명에 있어서 상기 제1 전극은 상기 게이트 전극과 동일한 층에 형성될 수 있다.
- [0029] 본 발명에 있어서 상기 게이트 전극은 제1 도전층 및 상기 제1 도전층 상에 형성되는 제2 도전층을 구비하고, 상기 제1 전극은 상기 제1 도전층과 동일한 재료로 상기 제1 도전층과 동일한 층 상에 형성될 수 있다.
- [0030] 본발명의 다른 측면에 따르면 기판 상에 활성층을 형성하는 단계, 상기 활성층과 절연되고 상기 활성층과 중첩되도록 게이트 전극을 형성하는 단계, 상기 활성층과 연결되는 제1 소스 전극층 및 상기 제1 소스 전극층과 연결되고 상기 제1 소스 전극층보다 크게 형성된 제2 소스 전극층을 구비하는 소스 전극을 형성하는 단계, 상기 활성층과 연결되는 제1 드레인 전극층 및 상기 제1 드레인 전극층과 연결되고 상기 제1 드레인 전극층보다 크게 형성된 제2 드레인 전극층을 구비하는 드레인 전극을 형성하는 단계, 상기 소스 전극 또는 상기 드레인 전극 중 어느 하나와 전기적으로 연결되는 제1 전극을 형성하는 단계, 상기 제1 전극상에 배치되고 유기 발광층을 구비하는 중간층을 형성하는 단계 및 상기 중간층 상에 배치되는 제2 전극을 형성하는 단계를 포함하는 유기 발광 표시 장치 제조 방법을 개시한다.
- [0031] 본 발명에 있어서 상기 게이트 전극상에 제1 콘택홀을 구비하는 제1 층간 절연막 및 상기 제1 층간 절연막 상에 배치되고 제2 콘택홀을 구비하는 제2 층간 절연막을 형성하는 단계를 더 포함할 수 있다.
- [0032] 본 발명에 있어서 상기 소스 전극을 형성하는 단계 및 상기 드레인 전극을 형성하는 단계는, 상기 제1 콘택홀에 대응하도록 상기 제1 소스 전극층 및 상기 제1 드레인 전극층을 형성하고, 상기 제2 콘택홀에 대응하도록 상기 제2 소스 전극층 및 상기 제2 드레인 전극층을 형성하는 단계를 포함할 수 있다.
- [0033] 본 발명에 있어서 상기 소스 전극을 형성하는 단계 및 상기 드레인 전극을 형성하는 단계는, 상기 제1 콘택홀을 구비하는 제1 층간 절연막 및 상기 제2 층간 절연막을 형성한 후에, 제1 소스 전극층, 제1 드레인 전극층, 제2 소스 전극층 및 제2 드레인 전극층을 동시에 형성하는 단계를 포함할 수 있다.

발명의 효과

- [0034] 본 발명에 관한 유기 발광 표시 장치 및 유기 발광 표시 장치 제조 방법은 화질 특성을 용이하게 향상할 수 있다.

도면의 간단한 설명

- [0035] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 단면도이다.
- 도 2는 도 1의 A를 구체적으로 도시한 평면도이다.
- 도 3a 내지 도 3f는 본 발명의 일 실시예에 관한 유기 발광 표시 장치 제조방법을 순차적으로 도시한 개략적인 단면도들이다.
- 도 4는 본 발명의 다른 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
- 도 5는 본 발명의 또 다른 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0036] 이하 첨부된 도면들에 도시된 본 발명에 관한 실시예를 참조하여 본 발명의 구성 및 작용을 상세히 설명한다.
- [0037] 도 1은 본 발명의 일 실시예에 관한 유기 발광 표시 장치를 도시한 개략적인 단면도이다.
- [0038] 도 1을 참조하면 유기 발광 표시 장치(100)는 기판(101), 버퍼막(102), 제1 전극(108), 박막 트랜지스터(TFT), 중간층(140), 제2 전극(150), 제1 층간 절연막(109), 제2 층간 절연막(119) 및 캐패시터(110)를 포함한다.

- [0039] 기판(101)은 복수의 영역으로 정의되는데, 발광 영역(PA), 회로 영역(TR) 및 스토리지 영역(ST)을 구비한다.
- [0040] 발광 영역(PA)은 적어도 중간층(140)과 중첩되어 중간층(140)에서 가시 광선이 구현되는 영역이다. 회로 영역(TR)은 발광 영역(PA)의 동작을 위한 다양한 전기적 신호를 전달하는 영역으로 박막 트랜지스터(TFT)가 배치된다.
- [0041] 박막 트랜지스터(TFT)는 활성층(103), 게이트 전극(107), 소스 전극(111) 및 드레인 전극(112)을 구비한다. 또한 소스 전극(111)은 제1 소스 전극층(111a) 및 제2 소스 전극층(111b)을 구비하고, 드레인 전극(112)은 제1 드레인 전극층(112a) 및 제2 드레인 전극층(112b)을 구비한다.
- [0042] 스토리지 영역(ST)에는 캐패시터(110)가 배치되고, 캐패시터(110)는 제1 캐패시터 전극(113) 및 제2 캐패시터 전극(117)을 구비한다.
- [0043] 각 부재의 구성에 대하여 구체적으로 설명하기로 한다.
- [0044] 기판(101)은 SiO₂를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다. 기판(101)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재질로 형성할 수도 있다. 이 때 기판(101)을 형성하는 플라스틱 재질은 다양한 유기물들 중 선택된 하나 이상일 수 있다.
- [0045] 기판(101)상에 버퍼막(102)이 형성된다. 버퍼막(102)은 기판(101)을 통한 불순 원소의 침투를 방지하며 기판(101)상부에 평탄한 면을 제공하는 것으로서, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 일례로, 버퍼막(102)은 실리콘 옥사이드, 실리콘 나이트라이드, 실리콘 옥시나이트라이드, 알루미늄옥사이드, 알루미늄나이트라이드, 티타늄옥사이드 또는 티타늄나이트라이드 등의 무기물이나, 폴리이미드, 폴리에스테르, 아크릴 등의 유기물을 함유할 수 있고, 예시한 재료들 중 복수의 적층체로 형성될 수 있다.
- [0046] 또한 버퍼막(102)은 필수 구성 요소는 아니므로 공정 조건에 따라 생략될 수도 있다.
- [0047] 버퍼막(102)상에 활성층(103), 제1 캐패시터 전극(113)을 형성한다. 활성층(103) 및 제1 캐패시터 전극(113)은 동일 재질로 형성하는 것이 바람직하다. 활성층(103) 및 제1 캐패시터 전극(113)은 반도체 물질을 함유하는데 구체적인 예로 실리콘 물질을 이용하여 형성한다.
- [0048] 버퍼막(102)상에 활성층(103) 및 제1 캐패시터 전극(113)을 덮도록 게이트 절연막(104)이 형성된다.
- [0049] 게이트 절연막(104)상에 게이트 전극(107), 제1 전극(108) 및 제2 캐패시터 전극(117)이 형성된다.
- [0050] 게이트 전극(107)은 제1 도전층(105) 및 제2 도전층(106)을 구비한다. 제1 도전층(105)은 투과형 도전 물질을 함유하는데 구체적으로 제1 도전층(105)은 IT0, IZO, ZnO, In₂O₃, IGO 또는 AZO를 이용하여 형성할 수 있다.
- [0051] 제2 도전층(106)은 제1 도전층(105)상에 Mo, MoW, Al계 합금 등과 같은 금속 또는 금속의 합금을 함유하도록 형성할 수 있으나, 이에 한정되는 것은 아니다. 제2 도전층(106)의 한 예로서, Mo/Al/Mo의 적층 구조를 가질 수도 있다.
- [0052] 제1 전극(108)은 투과형 도전 물질을 함유하는데 제1 도전층(105)과 동일한 물질로 형성할 수 있다. 제1 전극(108)의 상부의 소정의 영역에는 도전부(108a)가 배치되는데 도전부(108a)는 제2 도전층(106)과 동일한 재질로 형성된다.
- [0053] 제2 캐패시터 전극(117)은 제1 도전층(105)과 동일한 재질로 형성될 수 있다.
- [0054] 제1 층간 절연막(109)이 제1 전극(108), 게이트 전극(107) 및 제2 캐패시터 전극(117)상에 형성된다. 제1 층간 절연막(109)은 다양한 절연물질을 함유하도록 형성할 수 있는데, 무기물을 함유하도록 형성하는 것이 바람직하다.
- [0055] 제1 층간 절연막(109)은 제1 콘택홀(109c)을 구비한다.
- [0056] 또한 제1 층간 절연막(109)은 제2 캐패시터 전극(117)의 상면의 적어도 일 영역을 덮지 않도록 형성된다. 구체적으로 제1 층간 절연막(109)은 제2 캐패시터 전극(117)의 상면과 중첩되는 개구부(109a)를 구비할 수 있다.
- [0057] 또한 제1 층간 절연막(109)은 제1 전극(108)의 상면의 소정의 영역을 덮지 않도록 형성된다.
- [0058] 제1 층간 절연막(109)의 제1 콘택홀(109c)에 대응되도록 소스 전극(111)의 제1 소스 전극층(111a) 및 드레인 전극(112)의 제1 드레인 전극층(112a)이 형성된다.

- [0059] 제1 소스 전극층(111a) 및 제1 드레인 전극층(112a)은 활성층(103)과 연결되도록 형성된다. 제1 소스 전극층(111a) 및 제1 드레인 전극층(112a)은 다양한 물질을 이용하여 형성할 수 있는데 Au, Pd, Pt, Ni, Rh, Ru, Ir, Os, Al, Mo, Nd, Mo, W 등과 같은 금속을 이용하여 형성할 수 있고, 이들 중 2 종 이상으로 이루어진 합금을 사용할 수 있으며 이에 한정되지는 않는다.
- [0060] 제2 층간 절연막(119)이 제1 층간 절연막(109)상에 형성된다. 제2 층간 절연막(119)은 다양한 절연물질을 함유하도록 형성할 수 있는데, 유기물을 함유하도록 형성하는 것이 바람직하다.
- [0061] 제2 층간 절연막(119)은 제2 콘택홀(119c)을 구비한다.
- [0062] 또한 제2 층간 절연막(119)은 제2 캐패시터 전극(117)의 상면의 적어도 일 영역을 덮지 않도록 형성된다. 구체적으로 제2 층간 절연막(119)은 제2 캐패시터 전극(117)의 상면과 중첩되는 개구부(119a)를 구비할 수 있다.
- [0063] 또한 제2 층간 절연막(119)은 제1 전극(108)의 상면의 소정의 영역을 덮지 않도록 형성된다.
- [0064] 제2 층간 절연막(119)의 제2 콘택홀(119c)에 대응되도록 소스 전극(111)의 제2 소스 전극층(111b) 및 드레인 전극(112)의 제2 드레인 전극층(112b)이 형성된다.
- [0065] 제2 소스 전극층(111b)은 제1 소스 전극층(111a)에 연결되고, 제2 드레인 전극층(112b)은 제1 드레인 전극층(112a)에 연결되도록 형성된다. 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)은 다양한 물질을 이용하여 형성할 수 있는데 Au, Pd, Pt, Ni, Rh, Ru, Ir, Os, Al, Mo, Nd, Mo, W 등과 같은 금속을 이용하여 형성할 수 있고, 이들 중 2 종 이상으로 이루어진 합금을 사용할 수 있으며 이에 한정되지는 않는다.
- [0066] 소스 전극(111)의 제1 소스 전극층(111a)은 제2 소스 전극층(111b)보다 작도록 형성한다. 구체적으로 제1 층간 절연막(109)의 제1 콘택홀(109c)은 제2 층간 절연막(119)의 제2 콘택홀(119c)보다 작게 형성되고, 제1 소스 전극층(111a)은 제1 콘택홀(109c)에 대응되도록 형성되고 제2 소스 전극층(111b)은 제2 콘택홀(119c)에 대응되도록 형성된다. 또한 도 2에 도시한 것과 같이 하나의 제2 콘택홀(119c)에 연결되도록 복수의 제1 콘택홀(109c)을 형성하여, 결과적으로 제2 소스 전극층(111b)에 연결되도록 복수의 제1 소스 전극층(111a)이 형성되도록 한다.
- [0067] 드레인 전극(112)의 제1 드레인 전극층(112a)은 제2 드레인 전극층(112b)보다 작도록 형성한다. 구체적으로 제1 층간 절연막(109)의 제1 콘택홀(109c)은 제2 층간 절연막(119)의 제2 콘택홀(119c)보다 작게 형성되고, 제1 드레인 전극층(112a)은 제1 콘택홀(109c)에 대응되도록 형성되고 제2 드레인 전극층(112b)은 제2 콘택홀(119c)에 대응되도록 형성된다. 또한 도 2에 도시한 것과 같이 하나의 제2 콘택홀(119c)에 연결되도록 복수의 제1 콘택홀(109c)을 형성하여, 결과적으로 제2 드레인 전극층(112b)에 연결되도록 복수의 제1 드레인 전극층(112a)이 형성되도록 한다.
- [0068] 결과적으로 본 실시예는 게이트 전극(107)과 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)사이 2개의 층간 절연막(109, 119)이 형성되어 게이트 전극(107)과 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)사이에서 발생한 이물 또는 게이트 전극(107)과 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)형성 시 잔존한 금속 성분 등으로 인하여 게이트 전극(107)과 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)사이 쇼트 불량 발생을 하는 것을 효과적으로 차단한다.
- [0069] 특히, 수분 침투 방지 능력이 우수하고 스텝 커버리지 특성이 우수한 무기물을 함유하는 제1 층간 절연막(109)을 먼저 게이트 전극(107)상에 형성하여, 게이트 전극(107)을 효과적으로 절연한다. 또한 제1 층간 절연막(109)상에 유기물로 제2 층간 절연막(119)을 형성하므로 제2 층간 절연막(119)을 원하는 두께로 용이하게 형성할 수 있고, 제2 층간 절연막(119)의 상면을 평탄하게 형성하여 제2 층간 절연막(119)이 평탄화막 기능을 용이하게 수행할 수 있다.
- [0070] 이 때 제1 층간 절연막(109)의 제1 콘택홀(109c)은 작게 형성하여 소스 전극(111)과 드레인 전극(112)사이의 간격 및 기타 배선들간의 간격을 최소화하여 고해상도 유기 발광 표시 장치(100)구현에 용이하다. 또한, 제2 층간 절연막(119)의 제2 콘택홀(119c)은 제1 콘택홀(109c)보다 크게 형성하여 박막 트랜지스터(TFT)의 전기적 특성을 향상할 수 있다.
- [0071] 특히, 하나의 제2 콘택홀(119c)에 연결되도록 복수의 제1 콘택홀(109c)을 형성하여 제1 소스 전극층(111a)과 활성층(103)사이의 전기적 접촉 특성 및 제1 드레인 전극층(112a)과 활성층(103)간의 전기적 접촉 특성을 용이하게 향상한다.
- [0072] 또한 소스 전극(111) 및 드레인 전극(112) 중 어느 하나의 전극은 제1 전극(108)과 전기적으로 연결되는데 도 1

에는 드레인 전극(112)의 제2 드레인 전극층(112b)이 제1 전극(108)과 전기적으로 연결된 것이 도시되어 있다. 구체적으로 드레인 전극(112)은 도전부(108a)와 접하게 되어 제1 전극(108)과 전기적으로 연결된다.

- [0073] 제2 층간 절연막(119)상에 소스 전극(111)의 제2 소스 전극층(111b), 드레인 전극(112)의 제2 드레인 전극층(112b) 및 제2 캐패시터 전극(117)을 덮도록 화소 정의막(130)이 형성된다. 화소 정의막(130)은 제1 전극(108)의 상면의 적어도 일 영역을 덮지 않도록 형성된다.
- [0074] 중간층(140)이 제1 전극(108)상에 형성된다. 구체적으로 화소 정의막(130)으로 덮이지 않은 제1 전극(108)의 상면과 접하도록 중간층(140)이 형성된다.
- [0075] 중간층(140)은 가시 광선을 구현하도록 유기 발광층을 구비한다.
- [0076] 중간층(140)은 저분자 또는 고분자 유기막으로 형성될 수 있다. 중간층(140)이 저분자 유기막으로 형성되는 경우, 정공 주입층(HIL: Hole Injection Layer), 정공 수송층(HTL: Hole Transport Layer), 유기 발광층, 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등을 구비할 수 있다.
- [0077] 정공 주입층(HIL)은 구리프탈로시아닌 등의 프탈로시아닌 화합물 또는 스타버스트(Starburst)형 아민류인 TCTA, m-MTDATA, m-MTDAPB 등으로 형성할 수 있다.
- [0078] 정공 수송층(HTL)은 N,N'-비스(3-메틸페닐)-N,N'-디페닐-[1,1'-비페닐]-4,4'-디아민(TPD), N,N'-디(나프탈렌-1-일)-N,N'-디페닐 벤지딘(α -NPD)등으로 형성될 수 있다.
- [0079] 전자 주입층(EIL)은 LiF, NaCl, CsF, Li₂O, BaO, Liq 등의 물질을 이용하여 형성할 수 있다.
- [0080] 전자 수송층(ETL)은 Alq₃를 이용하여 형성할 수 있다.
- [0081] 유기 발광층은 호스트 물질과 도판트 물질을 포함할 수 있다.
- [0082] 제2 전극(150)은 중간층(140)상에 형성된다. 제2 전극(150)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, 또는 Ca의 금속으로 형성될 수 있다. 또한 제2 전극(150)은 광투과가 가능하도록 ITO, IZO, ZnO, 또는 In₂O₃ 등을 포함할 수도 있다.
- [0083] 도시하지 않았으나 제2 전극(150)상에 봉지 부재(미도시)가 형성될 수 있다. 봉지 부재는 유기물 또는 무기물을 이용하여 형성할 수 있다.
- [0084] 본 실시예의 유기 발광 표시 장치(100)는 게이트 전극(107)과 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)사이의 2개의 층간 절연막(109, 119)이 형성되어 게이트 전극(107)과 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)사이의 쇼트 불량에 발생하는 것을 효과적으로 차단한다. 이를 통하여 유기 발광 표시 장치(100)의 화질 불량을 개선하여 화질 특성을 향상한다.
- [0085] 특히, 제1 층간 절연막(109)의 제1 콘택홀(109c)은 작게 형성하여 소스 전극(111)과 드레인 전극(112)사이의 간격 및 기타 배선들간의 간격을 최소화하여 고해상도 유기 발광 표시 장치(100)구현에 용이하다. 또한, 제2 층간 절연막(119)의 제2 콘택홀(119c)은 제1 콘택홀(109c)보다 크게 형성하여 박막 트랜지스터(TFT)의 전기적 특성을 향상할 수 있다.
- [0086] 이 때, 하나의 제2 콘택홀(119c)에 연결되도록 복수의 제1 콘택홀(109c)을 형성하여 제1 소스 전극층(111a)과 활성층(103)사이의 전기적 접촉 특성 및 제1 드레인 전극층(112a)과 활성층(103)간의 전기적 접촉 특성을 용이하게 향상한다.
- [0087] 도 3a 내지 도 3f는 본 발명의 일 실시예에 관한 유기 발광 표시 장치 제조방법을 순차적으로 도시한 개략적인 단면도들이다.
- [0088] 구체적으로 도 3a 내지 도 3f는 도 1의 유기 발광 표시 장치(100)를 제조하기 위한 방법의 한 실시예이다. 설명의 편의를 위하여 전술한 실시예와 상이한 점을 중심으로 설명하기로 한다.
- [0089] 먼저 도 3a를 참조하면 기판(101)을 준비한다. 그리고 기판(101)상에 버퍼막(102)을 형성한다.
- [0090] 버퍼막(102)상에 활성층(103), 제1 캐패시터 전극(113)이 형성된다. 제1 캐패시터 전극(113)과 활성층(103)은 동일한 물질을 이용하여 형성할 수 있다. 또한, 이 때 1개의 마스크를 이용한 패터닝 공정을 통하여 활성층(103), 제1 캐패시터 전극(113)을 동시에 형성할 수 있다.
- [0091] 그리고 나서 도 3b를 참조하면 버퍼막(102)상에 활성층(103) 및 제1 캐패시터 전극(113)을 덮도록 게이트 절연

막(104)이 형성되고, 게이트 절연막(104)상에 게이트 전극(107), 제1 전극(108) 및 제2 캐패시터 전극(117)이 형성된다.

- [0092] 게이트 전극(107)은 제1 도전층(105) 및 제2 도전층(106)을 구비한다. 제1 전극(108)은 제1 도전층(105)과 동일한 물질로 형성할 수 있다. 제1 전극(108)상에는 도전층(108b)이 배치되는데 도전층(108b)은 제2 도전층(106)과 동일한 재질로 형성된다.
- [0093] 제2 캐패시터 전극(117)은 제1 도전층(105)과 동일한 재질로 형성될 수 있다. 제2 캐패시터 전극(117)상에는 커버층(118)이 형성되는데 커버층(118)은 게이트 전극(107)의 제2 도전층(106)과 동일한 재질로 형성된다. 게이트 전극(107), 제1 전극(108), 도전층(108b), 제2 캐패시터 전극(117) 및 커버층(118)은 1개의 마스크를 이용하여 동시에 패터닝하여 형성할 수 있다.
- [0094] 그리고 나서, 도 3c를 참조하면 도전층(108b), 게이트 전극(107)상에 제1 층간 절연막(109)이 형성된다. 제1 층간 절연막(109)은 활성층(103)과 연결되도록 제1 콘택홀(109c)을 구비한다. 도 3c에는 도시하지 않았으나 도 2에 도시한 것과 같이 게이트 전극(107)을 중심으로 어느 일 영역의 활성층(103)과 대응하도록 복수의 제1 콘택홀(109c)이 형성된다.
- [0095] 또한 제1 층간 절연막(109)은 커버층(118)과 대응하는 개구부(109a)를 구비한다. 그리고 제1 층간 절연막(109)은 도전층(108b)의 상면의 소정의 영역을 노출하도록 형성된다.
- [0096] 그리고 나서, 도 3d를 참조하면 제2 층간 절연막(119)이 제1 층간 절연막(109)상에 형성된다. 제2 층간 절연막(119)은 제1 콘택홀(109c)과 연결되는 제2 콘택홀(119c)을 구비한다. 제2 콘택홀(119c)은 제1 콘택홀(109c)보다 크게 형성된다. 특히, 제1 층간 절연막(109)은 무기물로 형성하고 제2 층간 절연막(119)은 유기물로 형성하는 경우 제1 콘택홀(109c)을 작게 균일한 크기를 갖도록 용이하게 형성할 수 있고, 제2 콘택홀(119c)을 크게 용이하게 형성할 수 있다.
- [0097] 그리고 나서, 도 3e를 참조하면 소스 전극(111) 및 드레인 전극(112)이 형성된다. 구체적으로 제1 층간 절연막(109)의 제1 콘택홀(109c)에 대응되도록 소스 전극(111)의 제1 소스 전극층(111a) 및 드레인 전극(112)의 제1 드레인 전극층(112a)이 형성되고, 제2 층간 절연막(119)의 제2 콘택홀(119c)에 대응되도록 소스 전극(111)의 제2 소스 전극층(111b) 및 드레인 전극(112)의 제2 드레인 전극층(112b)이 형성된다. 이 때 1개의 마스크를 이용한 패터닝 공정을 통하여 제1 소스 전극층(111a), 제1 드레인 전극층(112a), 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)을 동시에 형성하는 것이 바람직하다.
- [0098] 이를 통하여 제1 소스 전극층(111a) 및 제1 드레인 전극층(112a)은 제2 소스 전극층(111b) 및 제2 드레인 전극층(112b)보다 작게 형성된다. 또한 하나의 제2 소스 전극층(111b)에 복수의 제1 소스 전극층(111a)이 연결되고, 하나의 제2 드레인 전극층(112b)에 복수의 제1 드레인 전극층(112a)이 형성된다.
- [0099] 또한, 제1 전극(108)상의 도전층(108b)의 소정의 영역을 제거하여 도전부(108a)가 형성되고 제1 전극(108)의 상면이 노출되도록 한다.
- [0100] 그리고, 제2 캐패시터 전극(117)상부의 커버층(118)을 제거한다.
- [0101] 그리고 나서 도 3f를 참조하면 제2 층간 절연막(119)상에 소스 전극(111)의 제2 소스 전극층(111b), 드레인 전극(112)의 제2 드레인 전극층(112b) 및 제2 캐패시터 전극(117)을 덮도록 화소 정의막(130)이 형성된다. 화소 정의막(130)은 제1 전극(108)의 상면의 적어도 일 영역을 덮지 않도록 형성된다.
- [0102] 중간층(140)이 제1 전극(108)상에 형성된다. 구체적으로 화소 정의막(130)으로 덮이지 않은 제1 전극(108)의 상면과 접하도록 중간층(140)이 형성된다.
- [0103] 중간층(140)은 가시 광선을 구현하도록 유기 발광층을 구비한다.
- [0104] 제2 전극(150)이 중간층(140)상에 형성되고, 제2 전극(150)상에 봉지 부재(미도시)가 형성될 수 있다.
- [0105] 본 실시예에서는 게이트 전극(107)을 형성하고 나서 소스 전극(111) 및 드레인 전극(112)을 형성하기 전에 2개의 층간 절연막(109, 119)이 형성되어 게이트 전극(107)과 소스 전극(111) 및 드레인 전극(112)사이에 쇼트 불량량이 발생하는 것을 효과적으로 차단한다. 이를 통하여 유기 발광 표시 장치(100)의 화질 불량량을 개선하여 화질 특성을 향상한다.
- [0106] 특히, 제1 층간 절연막(109)의 제1 콘택홀(109c)은 작게 형성하여 소스 전극(111)과 드레인 전극(112)사이의 간

격 및 기타 배선들간의 간격을 최소화하여 고해상도 유기 발광 표시 장치(100)구현에 용이하다. 또한, 제2 층간 절연막(119)의 제2 콘택홀(119c)은 제1 콘택홀(109c)보다 크게 형성하여 박막 트랜지스터(TFT)의 전기적 특성을 향상할 수 있다.

- [0107] 이 때, 하나의 제2 콘택홀(119c)에 연결되도록 복수의 제1 콘택홀(109c)을 형성하여 제1 소스 전극층(111a)과 활성층(103)사이의 전기적 접촉 특성 및 제1 드레인 전극층(112a)과 활성층(103)간의 전기적 접촉 특성을 용이하게 향상한다.
- [0108] 도 4는 본 발명의 다른 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
- [0109] 도 4를 참조하면 유기 발광 표시 장치(200)는 기판(201), 버퍼막(202), 제1 전극(208), 박막 트랜지스터(TFT), 중간층(240), 제2 전극(250), 제1 층간 절연막(209), 제2 층간 절연막(219), 캐패시터(210) 및 전원 배선(280)를 포함한다.
- [0110] 기판(201)은 복수의 영역으로 정의되는데, 발광 영역(PA), 회로 영역(TR) 및 스토리지 영역(ST)을 구비한다.
- [0111] 발광 영역(PA)은 적어도 중간층(240)과 중첩되어 중간층(240)에서 가시 광선이 구현되는 영역이다. 회로 영역(TR)은 발광 영역(PA)의 동작을 위한 다양한 전기적 신호를 전달하는 영역으로 박막 트랜지스터(TFT)가 배치된다.
- [0112] 박막 트랜지스터(TFT)는 활성층(203), 게이트 전극(207), 소스 전극(211) 및 드레인 전극(212)을 구비한다. 또한 소스 전극(211)은 제1 소스 전극층(211a) 및 제2 소스 전극층(211b)을 구비하고, 드레인 전극(212)은 제1 드레인 전극층(212a) 및 제2 드레인 전극층(212b)을 구비한다.
- [0113] 스토리지 영역(ST)에는 캐패시터(210)가 배치되고, 캐패시터(210)는 제1 캐패시터 전극(213) 및 제2 캐패시터 전극(217)을 구비한다.
- [0114] 각 부재의 구성에 대하여 구체적으로 설명하기로 한다. 설명의 편의를 위하여 전술한 실시예와 상이한 점을 중심으로 설명하기로 한다.
- [0115] 기판(201)상에 버퍼막(202)이 형성된다. 버퍼막(202)은 기판(201)을 통한 불순 원소의 침투를 방지하며 기판(201)상부에 평탄한 면을 제공하는 것으로서, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 또한 버퍼막(202)은 필수 구성 요소는 아니므로 공정 조건에 따라 생략될 수도 있다.
- [0116] 버퍼막(202)상에 활성층(203), 제1 캐패시터 전극(213)을 형성한다. 활성층(203) 및 제1 캐패시터 전극(213)은 동일 재질로 형성하는 것이 바람직하다.
- [0117] 버퍼막(202)상에 활성층(203) 및 제1 캐패시터 전극(213)을 덮도록 게이트 절연막(204)이 형성된다.
- [0118] 게이트 절연막(204)상에 게이트 전극(207), 제1 전극(208) 및 제2 캐패시터 전극(217)이 형성된다.
- [0119] 제1 전극(208)은 투과형 도전 물질을 함유하는데 제2 캐패시터 전극(217)과 동일한 물질로 형성할 수 있다. 제1 전극(208)의 상부의 소정의 영역에는 도전부(208a)가 배치되는데 도전부(208a)는 게이트 전극(207)과 동일한 재질로 형성된다.
- [0120] 제1 층간 절연막(209)이 제1 전극(208), 게이트 전극(207) 및 제2 캐패시터 전극(217)상에 형성된다. 제1 층간 절연막(209)은 다양한 절연물질을 함유하도록 형성할 수 있는데, 무기물을 함유하도록 형성하는 것이 바람직하다.
- [0121] 제1 층간 절연막(209)은 제1 콘택홀(209c)을 구비한다.
- [0122] 또한 제1 층간 절연막(209)은 제2 캐패시터 전극(217)을 덮도록 형성된다.
- [0123] 또한 제1 층간 절연막(209)은 제1 전극(208)의 상면의 소정의 영역을 덮지 않도록 형성된다.
- [0124] 제1 층간 절연막(209)의 제1 콘택홀(209c)에 대응되도록 소스 전극(211)의 제1 소스 전극층(211a) 및 드레인 전극(212)의 제1 드레인 전극층(212a)이 형성된다.
- [0125] 제1 소스 전극층(211a) 및 제1 드레인 전극층(212a)은 활성층(203)과 연결되도록 형성된다.
- [0126] 제2 층간 절연막(219)이 제1 층간 절연막(209)상에 형성된다. 제2 층간 절연막(219)은 다양한 절연물질을 함유하도록 형성할 수 있는데, 유기물을 함유하도록 형성하는 것이 바람직하다.

- [0127] 제2 층간 절연막(219)은 제2 콘택홀(219c)을 구비한다.
- [0128] 제2 층간 절연막(219)은 제2 캐패시터 전극(217)을 덮도록 형성되고 제1 전극(208)의 상면의 소정의 영역을 덮지 않도록 형성된다.
- [0129] 제2 층간 절연막(219)의 제2 콘택홀(219c)에 대응되도록 소스 전극(211)의 제2 소스 전극층(211b) 및 드레인 전극(212)의 제2 드레인 전극층(212b)이 형성된다.
- [0130] 제2 소스 전극층(211b)은 제1 소스 전극층(211a)에 연결되고, 제2 드레인 전극층(212b)은 제1 드레인 전극층(212a)에 연결되도록 형성된다.
- [0131] 소스 전극(211)의 제1 소스 전극층(211a)은 제2 소스 전극층(211b)보다 작도록 형성한다. 구체적으로 제1 층간 절연막(209)의 제1 콘택홀(209c)은 제2 층간 절연막(219)의 제2 콘택홀(219c)보다 작게 형성되고, 제1 소스 전극층(211a)은 제1 콘택홀(209c)에 대응되도록 형성되고 제2 소스 전극층(211b)은 제2 콘택홀(219c)에 대응되도록 형성된다. 또한 전술한 도 2에 도시한 것과 같이 하나의 제2 콘택홀(219c)에 연결되도록 복수의 제1 콘택홀(209c)을 형성하여, 결과적으로 제2 소스 전극층(211b)에 연결되도록 복수의 제1 소스 전극층(211a)이 형성되도록 한다.
- [0132] 드레인 전극(212)의 제1 드레인 전극층(212a)은 제2 드레인 전극층(212b)보다 작도록 형성한다. 구체적으로 제1 층간 절연막(209)의 제1 콘택홀(209c)은 제2 층간 절연막(219)의 제2 콘택홀(219c)보다 작게 형성되고, 제1 드레인 전극층(212a)은 제1 콘택홀(209c)에 대응되도록 형성되고 제2 드레인 전극층(212b)은 제2 콘택홀(219c)에 대응되도록 형성된다. 또한 전술한 도 2에 도시한 것과 같이 하나의 제2 콘택홀(219c)에 연결되도록 복수의 제1 콘택홀(209c)을 형성하여, 결과적으로 제2 드레인 전극층(212b)에 연결되도록 복수의 제1 드레인 전극층(212a)이 형성되도록 한다.
- [0133] 또한 소스 전극(211) 및 드레인 전극(212) 중 어느 하나의 전극은 제1 전극(208)과 전기적으로 연결되는데 도 4에는 드레인 전극(212)의 제2 드레인 전극층(212b)이 제1 전극(208)과 전기적으로 연결된 것이 도시되어 있다. 구체적으로 드레인 전극(212)은 도전부(208a)와 접하게 되어 제1 전극(208)과 전기적으로 연결된다.
- [0134] 전원 배선(280)은 제2 층간 절연막(219)상에 형성된다. 전원 배선(280)은 발광 영역(PA)에서의 발광 동작을 구현하도록 전원을 공급하기 위한 배선으로 구체적인 배선(ELVDD)일 수 있다. 전원 배선(280)은 스토리지 영역(ST)의 캐패시터(210)와 중첩되도록 형성된다.
- [0135] 즉, 전원 배선(280)을 형성하기 위한 영역을 추가적으로 필요로 하지 않으므로 유기 발광 표시 장치(200)의 개구율을 확대하여 화질 특성을 향상한다.
- [0136] 제2 층간 절연막(219)상에 소스 전극(211)의 제2 소스 전극층(211b), 드레인 전극(212)의 제2 드레인 전극층(212b) 및 전원 배선(280)을 덮도록 화소 정의막(230)이 형성된다. 화소 정의막(230)은 제1 전극(208)의 상면의 적어도 일 영역을 덮지 않도록 형성된다.
- [0137] 중간층(240)이 제1 전극(208)상에 형성된다. 구체적으로 화소 정의막(230)으로 덮이지 않은 제1 전극(208)의 상면과 접하도록 중간층(240)이 형성된다.
- [0138] 중간층(240)은 가시 광선을 구현하도록 유기 발광층을 구비한다.
- [0139] 제2 전극(250)은 중간층(240)상에 형성된다
- [0140] 도시하지 않았으나 제2 전극(250)상에 봉지 부재(미도시)가 형성될 수 있다. 봉지 부재는 유기물 또는 무기물을 이용하여 형성할 수 있다.
- [0141] 본 실시예의 유기 발광 표시 장치(200)는 게이트 전극(207)과 제2 소스 전극층(211b) 및 제2 드레인 전극층(212b)사이에 2개의 층간 절연막(209, 219)이 형성되어 게이트 전극(207)과 제2 소스 전극층(211b) 및 제2 드레인 전극층(212b)사이에 쇼트 불량에 발생하는 것을 효과적으로 차단한다. 이를 통하여 유기 발광 표시 장치(200)의 화질 불량을 개선하여 화질 특성을 향상한다.
- [0142] 특히, 제1 층간 절연막(209)의 제1 콘택홀(209c)은 작게 형성하여 소스 전극(211)과 드레인 전극(212)사이의 간격 및 기타 배선들간의 간격을 최소화하여 고해상도 유기 발광 표시 장치(200)구현에 용이하다. 또한, 제2 층간 절연막(219)의 제2 콘택홀(219c)은 제1 콘택홀(209c)보다 크게 형성하여 박막 트랜지스터(TFT)의 전기적 특성을 향상할 수 있다.

- [0143] 이 때, 하나의 제2 콘택홀(219c)에 연결되도록 복수의 제1 콘택홀(209c)을 형성하여 제1 소스 전극층(211a)과 활성층(203)사이의 전기적 접촉 특성 및 제1 드레인 전극층(212a)과 활성층(203)간의 전기적 접촉 특성을 용이하게 향상한다.
- [0144] 한편, 전원 배선(280)을 캐패시터(210)와 중첩되도록 제2 층간 절연막(219)상에 형성하여 전원 배선(280)을 형성하기 위한 공간을 추가적으로 준비할 필요가 없어 유기 발광 표시 장치(200)의 개구율을 용이하게 향상하여 화질 특성을 향상한다.
- [0145] 도 5는 본 발명의 또 다른 실시예에 관한 유기 발광 표시 장치를 개략적으로 도시한 단면도이다.
- [0146] 도 5를 참조하면 유기 발광 표시 장치(300)는 기판(301), 버퍼막(302), 제1 전극(308), 박막 트랜지스터(TFT), 중간층(340), 제2 전극(350), 제1 층간 절연막(309), 제2 층간 절연막(319), 캐패시터(310), 전원 배선(380) 및 데이터 배선(390)을 포함한다.
- [0147] 기판(301)은 복수의 영역으로 정의되는데, 발광 영역(PA), 회로 영역(TR) 및 스토리지 영역(ST)을 구비한다.
- [0148] 발광 영역(PA)은 적어도 중간층(340)과 중첩되어 중간층(340)에서 가시 광선이 구현되는 영역이다. 회로 영역(TR)은 발광 영역(PA)의 동작을 위한 다양한 전기적 신호를 전달하는 영역으로 박막 트랜지스터(TFT)가 배치된다.
- [0149] 박막 트랜지스터(TFT)는 활성층(303), 게이트 전극(307), 소스 전극(311) 및 드레인 전극(312)을 구비한다. 또한 소스 전극(311)은 제1 소스 전극층(311a) 및 제2 소스 전극층(311b)을 구비하고, 드레인 전극(312)은 제1 드레인 전극층(312a) 및 제2 드레인 전극층(312b)을 구비한다.
- [0150] 스토리지 영역(ST)에는 캐패시터(310)가 배치되고, 캐패시터(310)는 제1 캐패시터 전극(313) 및 제2 캐패시터 전극(317)을 구비한다.
- [0151] 각 부재의 구성에 대하여 구체적으로 설명하기로 한다. 설명의 편의를 위하여 전술한 실시예와 상이한 점을 중심으로 설명하기로 한다.
- [0152] 기판(301)상에 버퍼막(302)이 형성된다. 버퍼막(302)은 기판(301)을 통한 불순 원소의 침투를 방지하며 기판(301)상부에 평탄한 면을 제공하는 것으로서, 이러한 역할을 수행할 수 있는 다양한 물질로 형성될 수 있다. 또한 버퍼막(302)은 필수 구성 요소는 아니므로 공정 조건에 따라 생략될 수도 있다.
- [0153] 버퍼막(302)상에 활성층(303), 제1 캐패시터 전극(313)을 형성한다. 활성층(303) 및 제1 캐패시터 전극(313)은 동일 재질로 형성하는 것이 바람직하다.
- [0154] 버퍼막(302)상에 활성층(303) 및 제1 캐패시터 전극(313)을 덮도록 게이트 절연막(304)이 형성된다.
- [0155] 게이트 절연막(304)상에 게이트 전극(307), 제1 전극(308) 및 제2 캐패시터 전극(317)이 형성된다.
- [0156] 제1 전극(308)은 투과형 도전 물질을 함유하는데 제2 캐패시터 전극(317)과 동일한 물질로 형성할 수 있다. 제1 전극(308)의 상부의 소정의 영역에는 도전부(308a)가 배치되는데 도전부(308a)는 게이트 전극(307)과 동일한 재질로 형성된다.
- [0157] 제1 층간 절연막(309)이 제1 전극(308), 게이트 전극(307) 및 제2 캐패시터 전극(317)상에 형성된다. 제1 층간 절연막(309)은 다양한 절연물질을 함유하도록 형성할 수 있는데, 무기물을 함유하도록 형성하는 것이 바람직하다.
- [0158] 제1 층간 절연막(309)은 제1 콘택홀(309c)을 구비한다.
- [0159] 또한 제1 층간 절연막(309)은 제2 캐패시터 전극(317)을 덮도록 형성된다.
- [0160] 또한 제1 층간 절연막(309)은 제1 전극(308)의 상면의 소정의 영역을 덮지 않도록 형성된다.
- [0161] 제1 층간 절연막(309)의 제1 콘택홀(309c)에 대응되도록 소스 전극(311)의 제1 소스 전극층(311a) 및 드레인 전극(312)의 제1 드레인 전극층(312a)이 형성된다.
- [0162] 제1 소스 전극층(311a) 및 제1 드레인 전극층(312a)은 활성층(303)과 연결되도록 형성된다.
- [0163] 또한 제1 층간 절연막(309)상에 전원 배선(380)이 형성된다. 전원 배선(380)은 발광 영역(PA)에서의 발광 동작을 구현하도록 전원을 공급하기 위한 배선으로 구체적인 배선(ELVDD)일 수 있다. 전원 배선(380)은 스토리지 영

역(ST)의 캐패시터(310)와 중첩되도록 형성된다.

- [0164] 즉, 전원 배선(380)을 형성하기 위한 영역을 추가적으로 필요로 하지 않으므로 유기 발광 표시 장치(300)의 개구율을 확대하여 화질 특성을 향상한다.
- [0165] 제2 층간 절연막(319)이 제1 층간 절연막(309)상에 형성된다. 제2 층간 절연막(319)은 다양한 절연물질을 함유하도록 형성할 수 있는데, 유기물을 함유하도록 형성하는 것이 바람직하다.
- [0166] 제2 층간 절연막(319)은 제2 콘택홀(319c)을 구비한다.
- [0167] 제2 층간 절연막(319)은 전원 배선(380)을 덮도록 형성되고 제1 전극(308)의 상면의 소정의 영역을 덮지 않도록 형성된다.
- [0168] 제2 층간 절연막(319)의 제2 콘택홀(319c)에 대응되도록 소스 전극(311)의 제2 소스 전극층(311b) 및 드레인 전극(312)의 제2 드레인 전극층(312b)이 형성된다.
- [0169] 제2 소스 전극층(311b)은 제1 소스 전극층(311a)에 연결되고, 제2 드레인 전극층(312b)은 제1 드레인 전극층(312a)에 연결되도록 형성된다.
- [0170] 소스 전극(311)의 제1 소스 전극층(311a)은 제2 소스 전극층(311b)보다 작도록 형성한다. 구체적으로 제1 층간 절연막(309)의 제1 콘택홀(309c)은 제2 층간 절연막(319)의 제2 콘택홀(319c)보다 작게 형성되고, 제1 소스 전극층(311a)은 제1 콘택홀(309c)에 대응되도록 형성되고 제2 소스 전극층(311b)은 제2 콘택홀(319c)에 대응되도록 형성된다. 또한 전술한 도 2에 도시한 것과 같이 하나의 제2 콘택홀(319c)에 연결되도록 복수의 제1 콘택홀(309c)을 형성하여, 결과적으로 제2 소스 전극층(311b)에 연결되도록 복수의 제1 소스 전극층(311a)이 형성되도록 한다.
- [0171] 드레인 전극(312)의 제1 드레인 전극층(312a)은 제2 드레인 전극층(312b)보다 작도록 형성한다. 구체적으로 제1 층간 절연막(309)의 제1 콘택홀(309c)은 제2 층간 절연막(319)의 제2 콘택홀(319c)보다 작게 형성되고, 제1 드레인 전극층(312a)은 제1 콘택홀(309c)에 대응되도록 형성되고 제2 드레인 전극층(312b)은 제2 콘택홀(319c)에 대응되도록 형성된다. 또한 전술한 도 2에 도시한 것과 같이 하나의 제2 콘택홀(319c)에 연결되도록 복수의 제1 콘택홀(309c)을 형성하여, 결과적으로 제2 드레인 전극층(312b)에 연결되도록 복수의 제1 드레인 전극층(312a)이 형성되도록 한다.
- [0172] 또한 소스 전극(311) 및 드레인 전극(312) 중 어느 하나의 전극은 제1 전극(308)과 전기적으로 연결되는데 도 5에는 드레인 전극(312)의 제2 드레인 전극층(312b)이 제1 전극(308)과 전기적으로 연결된 것이 도시되어 있다. 구체적으로 드레인 전극(312)은 도전부(308a)와 접하게 되어 제1 전극(308)과 전기적으로 연결된다.
- [0173] 데이터 배선(390)은 제2 층간 절연막(319)상에 형성된다. 데이터 배선(390)은 데이터 구동부(미도시)로부터 데이터 신호를 발광 영역(PA)으로 전달한다. 데이터 배선(390)은 스토리지 영역(ST)의 캐패시터(310)와 중첩되도록 형성된다. 또한 데이터 배선(390)은 전원 배선(380)과 중첩되도록 형성된다.
- [0174] 도 5에는 데이터 배선(390)은 제1 데이터 배선(391), 제2 데이터 배선(392) 및 제3 데이터 배선(393)을 구비한다. 이는 데이터 배선(390)은 하나의 화소에 대응하는 것으로서, 제1 데이터 배선(391), 제2 데이터 배선(392) 및 제3 데이터 배선(393)은 하나의 화소에 구비된 복수의 부화소에 대응하는 데이터 배선이다.
- [0175] 그러나 본 발명은 이에 한정되지 않고 하나의 부화소에 대응하는 데이터 배선을 캐패시터(310) 및 전원 배선(380)에 대응하도록 형성할 수 있다.
- [0176] 또한 다른 선택적인 실시예로서 데이터 배선(390)을 제1 층간 절연막(309)상에 형성하고 전원 배선(380)을 제2 층간 절연막(319)상에 형성할 수도 있다.
- [0177] 제2 층간 절연막(319)상에 소스 전극(311)의 제2 소스 전극층(311b), 드레인 전극(312)의 제2 드레인 전극층(312b) 및 데이터 배선(390)을 덮도록 화소 정의막(330)이 형성된다. 화소 정의막(330)은 제1 전극(308)의 상면의 적어도 일 영역을 덮지 않도록 형성된다.
- [0178] 중간층(340)이 제1 전극(308)상에 형성된다. 구체적으로 화소 정의막(330)으로 덮이지 않은 제1 전극(308)의 상면과 접하도록 중간층(340)이 형성된다.
- [0179] 중간층(340)은 가시 광선을 구현하도록 유기 발광층을 구비한다.

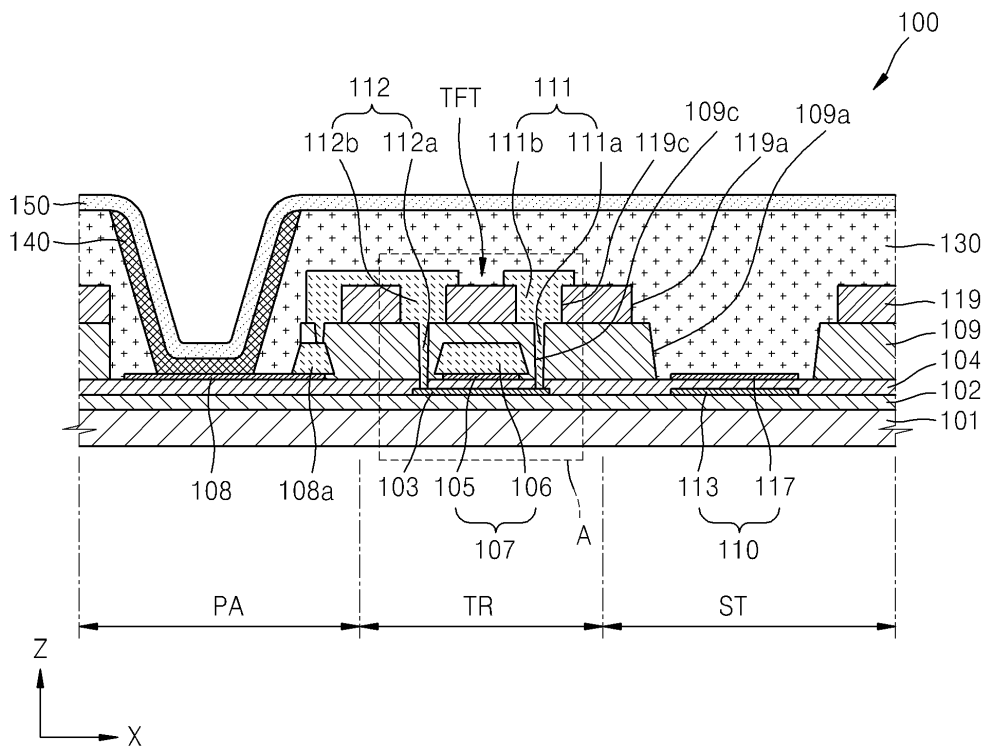
- [0180] 제2 전극(350)은 중간층(340)상에 형성된다
- [0181] 도시하지 않았으나 제2 전극(350)상에 봉지 부재(미도시)가 형성될 수 있다. 봉지 부재는 유기물 또는 무기물을 이용하여 형성할 수 있다.
- [0182] 본 실시예의 유기 발광 표시 장치(300)는 게이트 전극(307)과 제2 소스 전극층(311b) 및 제2 드레인 전극층(312b)사이의 2개의 층간 절연막(309, 319)이 형성되어 게이트 전극(307)과 제2 소스 전극층(311b) 및 제2 드레인 전극층(312b)사이의 쇼트 불량이 발생하는 것을 효과적으로 차단한다. 이를 통하여 유기 발광 표시 장치(300)의 화질 불량을 개선하여 화질 특성을 향상한다.
- [0183] 특히, 제1 층간 절연막(309)의 제1 콘택홀(309c)은 작게 형성하여 소스 전극(311)과 드레인 전극(312)사이의 간격 및 기타 배선들간의 간격을 최소화하여 고해상도 유기 발광 표시 장치(300)구현에 용이하다. 또한, 제2 층간 절연막(319)의 제2 콘택홀(319c)은 제1 콘택홀(309c)보다 크게 형성하여 박막 트랜지스터(TFT)의 전기적 특성을 향상할 수 있다.
- [0184] 이 때, 하나의 제2 콘택홀(319c)에 연결되도록 복수의 제1 콘택홀(309c)을 형성하여 제1 소스 전극층(311a)과 활성층(303)사이의 전기적 접촉 특성 및 제1 드레인 전극층(312a)과 활성층(303)간의 전기적 접촉 특성을 용이하게 향상한다.
- [0185] 한편, 전원 배선(380)을 캐패시터(310)와 중첩되도록 제1 층간 절연막(309)상에 형성하여 전원 배선(380)을 형성하기 위한 공간을 추가적으로 준비할 필요가 없어 유기 발광 표시 장치(300)의 개구율을 용이하게 향상하여 화질 특성을 향상한다.
- [0186] 또한, 데이터 배선(390)을 캐패시터(310)와 중첩되도록 제2 층간 절연막(319)상에 형성하여 데이터 배선(390)을 형성하기 위한 공간을 추가적으로 준비할 필요가 없어 유기 발광 표시 장치(300)의 개구율을 용이하게 향상하여 화질 특성을 향상한다. 특히, 데이터 배선(390)을 캐패시터(310) 및 전원 배선(380)과 중첩되도록 하여 유기 발광 표시 장치(300)의 화질 특성 효과를 현저하게 향상한다.
- [0187] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

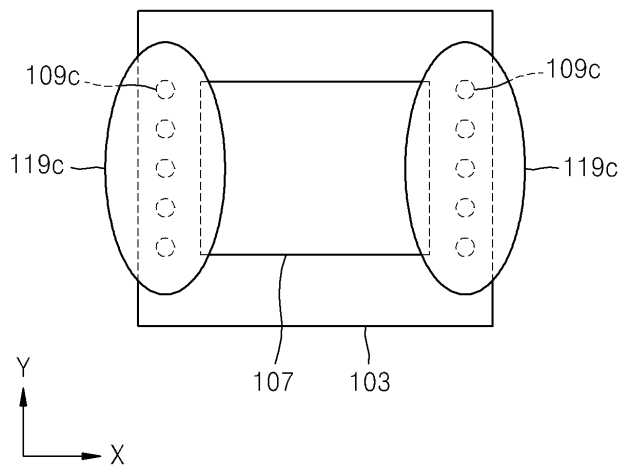
- [0188] 100, 200, 300: 유기 발광 표시 장치
- 101, 201, 301: 기판
- 108, 208, 308: 제1 전극
- TFT: 박막 트랜지스터
- 140, 240, 340: 중간층
- 150, 250, 350: 제2 전극
- 109, 209, 309: 제1 층간 절연막
- 119, 219, 319: 제2 층간 절연막
- 111, 211, 311: 소스 전극
- 111a, 211a, 311a: 제1 소스 전극층
- 111b, 211b, 311b: 제2 소스 전극층
- 112, 212, 312: 드레인 전극
- 112a, 212a, 312a: 제1 드레인 전극층
- 112b, 212b, 312b: 제2 드레인 전극층

도면

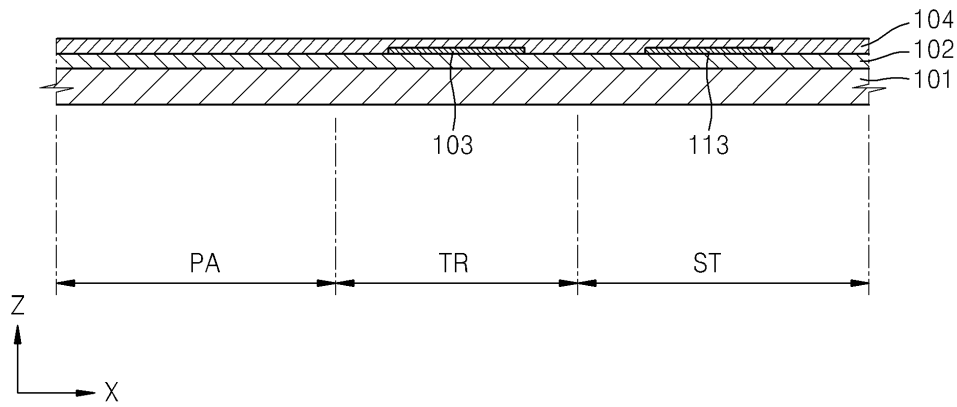
도면1



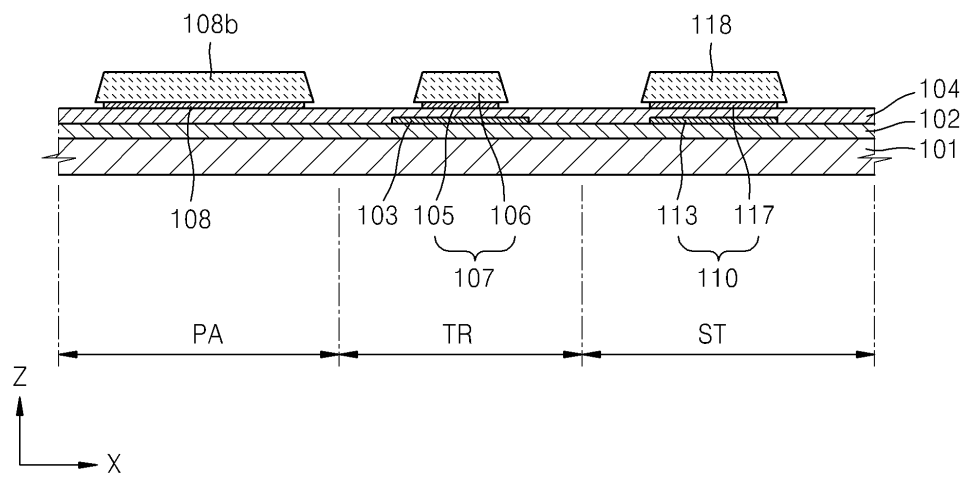
도면2



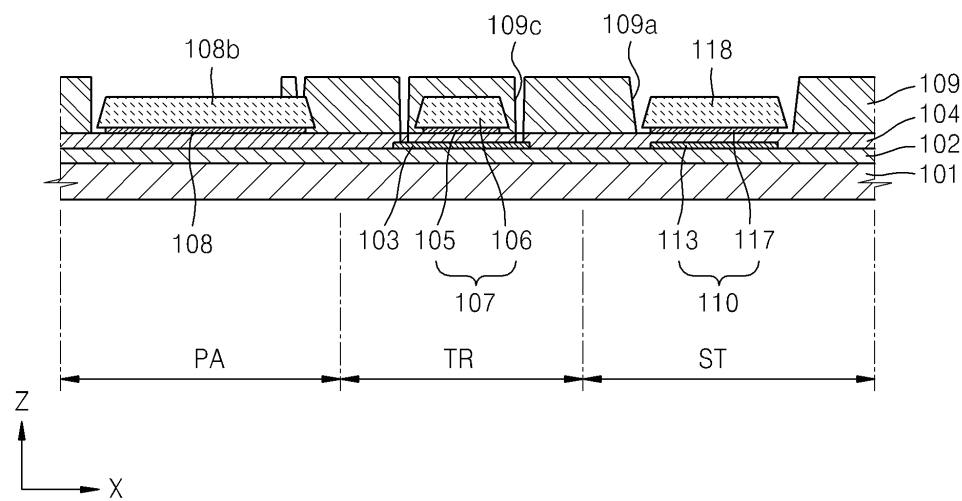
도면3a



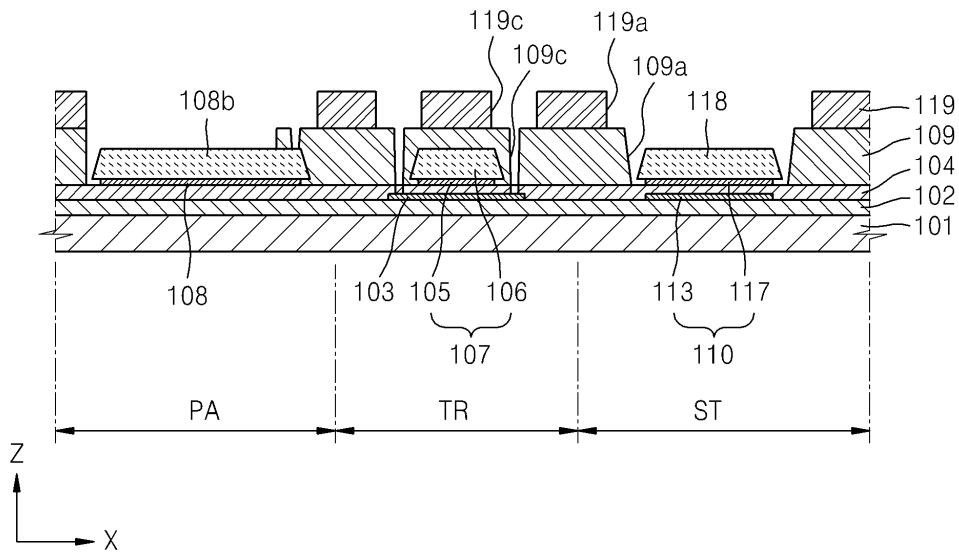
도면3b



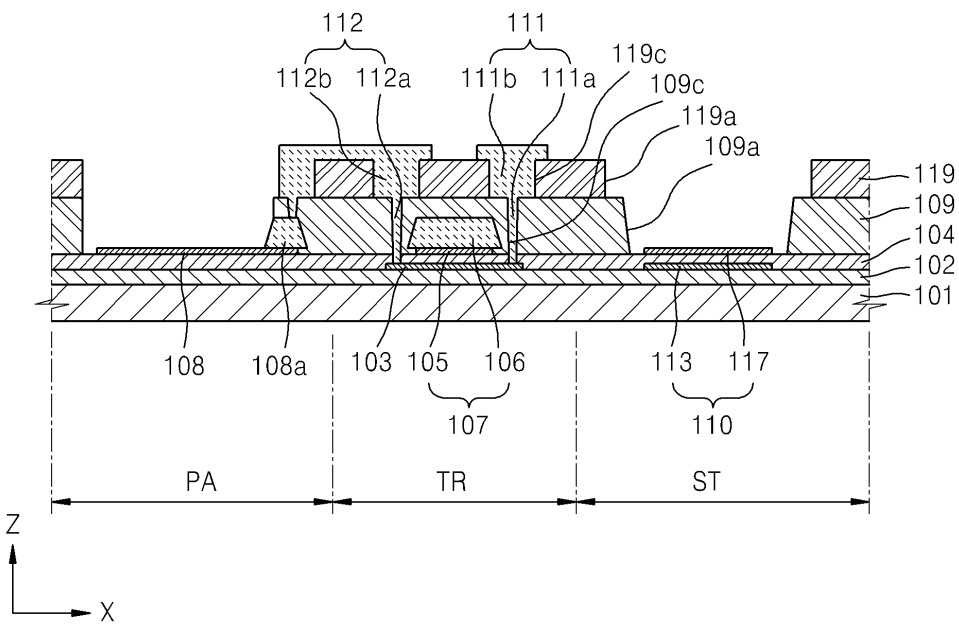
도면3c



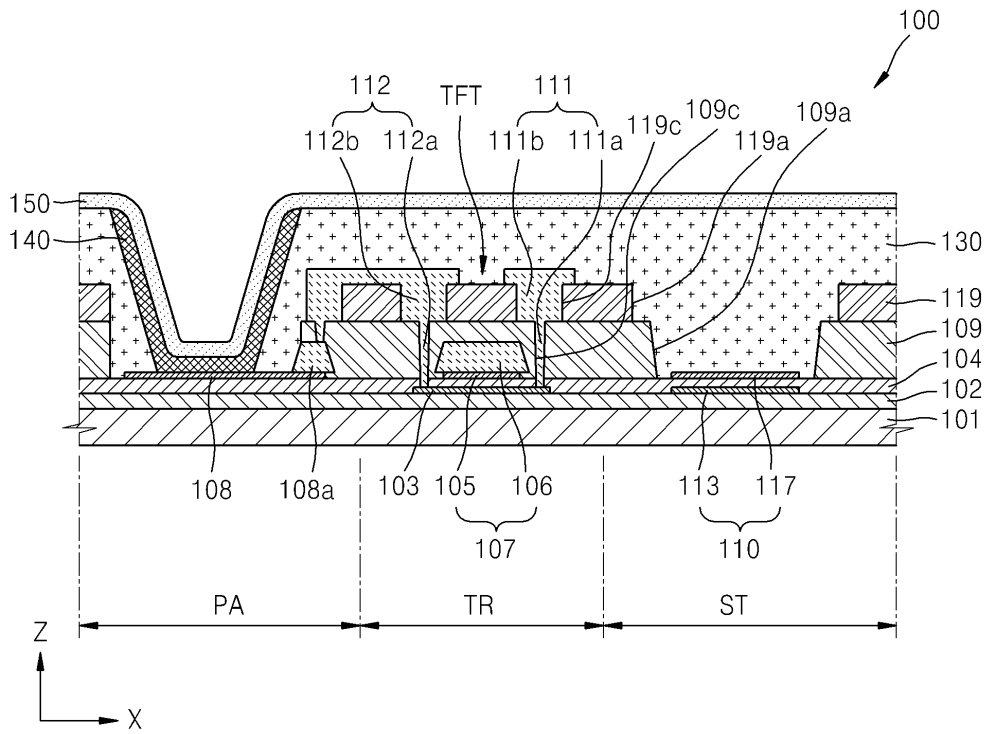
도면3d



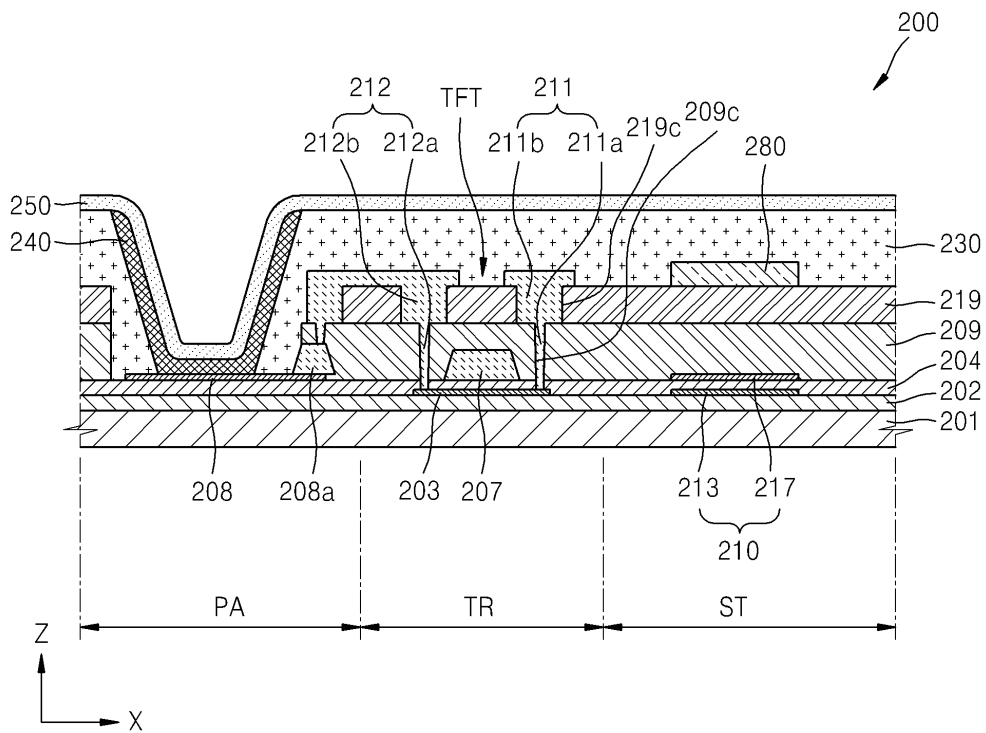
도면3e



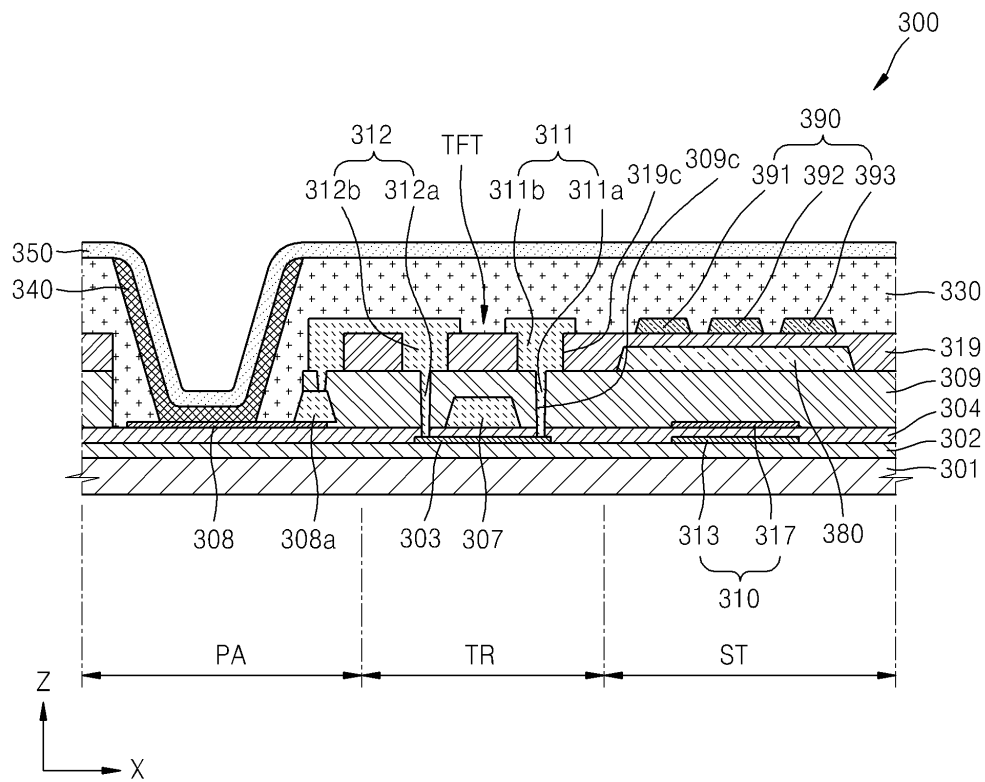
도면3f



도면4



도면5



专利名称(译)	有机发光显示器和有机发光显示器的制造方法		
公开(公告)号	KR102014169B1	公开(公告)日	2019-08-27
申请号	KR1020120083515	申请日	2012-07-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	유춘기 최준후		
发明人	유춘기 최준후		
IPC分类号	H01L51/50 H01L51/56		
审查员(译)	朴贞根		
其他公开文献	KR1020140016110A		
外部链接	Espacenet		

摘要(译)

本发明提供一种基板，形成在基板上的有源层，与有源层绝缘并且与有源层重叠的栅电极，连接到有源层的第一源电极层以及第一源电极层。源电极具有形成为比第一源电极层大的第二源电极层，连接到有源层的第一漏电极层，和连接到第一漏电极层并形成成为比第一漏电极层大的第二漏电极层。漏电极，电连接到源电极和漏电极中的任何一个的第一电极，设置在第一电极上并具有有机发射层的中间层以及设置在中间层上的第二电极。提供了一种有机发光显示装置和制造有机发光显示装置的方法。