



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년12월13일
 (11) 등록번호 10-1929040
 (24) 등록일자 2018년12월07일

(51) 국제특허분류(Int. Cl.)
H01L 51/50 (2006.01) *H01L 51/56* (2006.01)
 (21) 출원번호 10-2012-0058452
 (22) 출원일자 2012년05월31일
 심사청구일자 2017년05월15일
 (65) 공개번호 10-2013-0134728
 (43) 공개일자 2013년12월10일
 (56) 선행기술조사문헌
 JP2007103039 A*
 (뒷면에 계속)

(73) 특허권자
엘지디스플레이 주식회사
 서울특별시 영등포구 여의대로 128(여의도동)
 (72) 발명자
이석중
 경북 구미시 산호대로39길 25, 106동 1504호 (옥계동, 옥계e-편한세상아파트)
이세희
 경기 과천시 가람로 70, 405동 901호 (와동동, 가람마을4단지한양수자인)
 (74) 대리인
특허법인로얄

전체 청구항 수 : 총 12 항

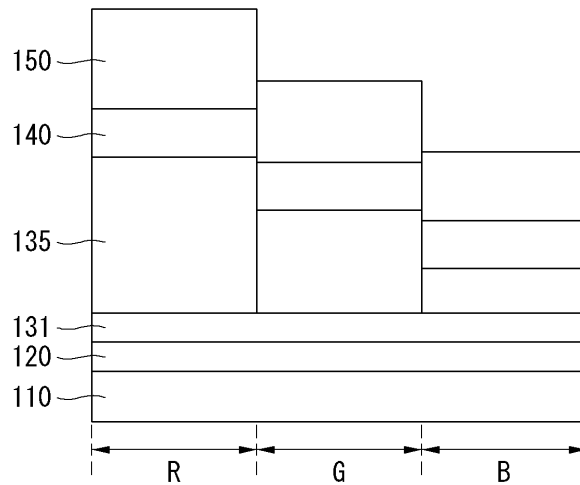
심사관 : 정명주

(54) 발명의 명칭 **유기전계발광표시장치 및 이의 제조방법**

(57) 요약

본 발명의 실시예는, 기관; 및 기관 상에 형성되는 서브 픽셀들을 포함하되, 서브 픽셀들은 제1호스트 물질로 이루어진 제1호스트층과, 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층과, 제2호스트 물질로 이루어진 제2호스트층으로 구성된 발광층을 각각 포함하는 유기전계발광표시장치를 제공한다.

대표도 - 도1



(56) 선행기술조사문헌

KR1020090116091 A*

KR101084184 B1*

KR1020100076789 A*

KR1020120047003 A*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

기관; 및

상기 기관 상에 형성된 서브 픽셀들을 포함하되, 상기 서브 픽셀들은

제1호스트 물질로 이루어진 제1호스트층과,

상기 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층과,

상기 제2호스트 물질로 이루어진 제2호스트층으로 구성된 발광층을 각각 포함하고,

상기 제1호스트 물질은 정공타입 물질로 이루어지고 상기 제2호스트 물질은 전자타입 물질로 이루어지고,

상기 혼합층의 두께는 상기 제1호스트층 및 상기 제2호스트층을 합한 두께보다 두껍고,

상기 제1호스트 물질과 상기 제2호스트 물질의 혼합비는 1:1이고, 상기 도판트 물질의 도핑 농도는 1%인 유기전계발광표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

제1항에 있어서,

상기 서브 픽셀들은

상기 발광층의 하부 및 상부에 위치하는 전극들 및 기능층의 두께가 동일하고, 상기 발광층의 두께만 서로 다른 것을 특징으로 하는 유기전계발광표시장치.

청구항 6

제5항에 있어서,

상기 기능층은

정공주입층, 정공수송층, 전자차단층, 정공차단층, 전자수송층 및 전자주입층 중 적어도 하나를 포함하는 유기전계발광표시장치.

청구항 7

제1항에 있어서,

상기 서브 픽셀들은

상기 기관 상에 서로 다른 색을 발광하며 서로 다른 두께를 갖는 서브 픽셀들을 포함하는 유기전계발광표시장치.

청구항 8

제1항에 있어서,
 상기 서브 픽셀들은
 적어도 2개의 발광층을 포함하고,
 상기 적어도 2개의 발광층 중 하나 또는 둘은 상기 제1호스트층, 상기 혼합층 및 상기 제2호스트층으로 이루어지며,
 상기 적어도 2개의 발광층은 제1발광층과, 상기 제1발광층 상에 형성된 중간층과, 상기 중간층 상에 형성된 제2 발광층을 포함하는 것을 특징으로 하는 유기전계발광표시장치.

청구항 9

제1항에 있어서,
 상기 서브 픽셀들은
 상기 제1호스트층, 상기 혼합층 및 상기 제2호스트층 중 적어도 하나의 두께가 서로 다른 것을 특징으로 하는 유기전계발광표시장치.

청구항 10

기관 상에 하부전극을 형성하는 단계;
 상기 하부전극들 상에 제1호스트 물질로 이루어진 제1호스트층과, 상기 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층과, 상기 제2호스트 물질로 이루어진 제2호스트층으로 구성된 발광층을 형성하는 단계; 및
 상기 발광층 상에 상부전극을 형성하여 상기 기관 상에 서브 픽셀들을 마련하는 단계를 포함하며,
 상기 발광층 형성 단계에서는 상기 제1 및 제2호스트 물질이 각각 포함된 제1 및 제2호스트 및 상기 도판트 물질이 포함된 도판트 소스부가 설치된 소스 증착부를 이용하고,
 상기 발광층 형성 단계에서는 상기 소스 증착부를 스캔하듯이 이동시키며 증착하거나, 상기 소스 증착부를 고정하고 상기 기관을 스캔하듯이 이동시키며 증착하고,
 상기 제1호스트 물질은 정공타입 물질로 이루어지고 상기 제2호스트 물질은 전자타입 물질로 이루어지고,
 상기 혼합층의 두께는 상기 제1호스트층 및 상기 제2호스트층을 합한 두께보다 두껍고,
 상기 제1호스트 물질과 상기 제2호스트 물질의 혼합비는 1:1이고, 상기 도판트 물질의 도핑 농도는 1%인 유기전계발광표시장치의 제조방법.

청구항 11

삭제

청구항 12

삭제

청구항 13

제10항에 있어서,
 상기 혼합층은
 상기 제1호스트 물질이 10 ~ 90 중량부를 갖고,
 상기 제2호스트 물질이 10 ~ 90 중량부를 갖고,
 상기 도판트 물질이 0.1 ~ 20 중량부를 갖는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 14

제10항에 있어서,

상기 서브 픽셀들은

상기 발광층의 하부 및 상부에 위치하는 전극들 및 기능층의 두께가 동일하고, 상기 발광층의 두께만 서로 다른 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 15

제10항에 있어서,

상기 서브 픽셀들은

상기 기관 상에 서로 다른 색을 발광하며 서로 다른 두께를 갖는 서브 픽셀들을 포함하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 16

제10항에 있어서,

상기 서브 픽셀들은

적어도 2개의 발광층을 포함하고,

상기 적어도 2개의 발광층 중 하나 또는 둘은 상기 제1호스트층, 상기 혼합층 및 상기 제2호스트층으로 이루어지며,

상기 적어도 2개의 발광층은 제1발광층과, 상기 제1발광층 상에 형성된 중간층과, 상기 중간층 상에 형성된 제2 발광층을 포함하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

청구항 17

제10항에 있어서,

상기 소스 증착부는

상기 제1 및 제2호스트 물질을 형성하기 위한 제1 및 제2호스트 소스부와,

상기 제1 및 제2호스트 소스부의 사이에 위치하고 상기 도판트 물질을 형성하기 위한 도판트 소스부를 포함하고,

상기 제1 및 제2호스트 소스부는 직사각형으로 설치되고 상기 도판트 소스부는 직사각형 또는 원형으로 설치된 것을 특징으로 하는 유기전계발광표시장치의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기전계발광표시장치 및 이의 제조방법에 관한 것이다.

배경 기술

[0002] 유기전계발광표시장치에 사용되는 유기전계발광소자는 두 개의 전극 사이에 발광층이 형성된 자발광소자이다. 유기전계발광소자는 전자(election) 주입전극(cathode)과 정공(hole) 주입전극(anode)으로부터 각각 전자와 정공을 발광층 내부로 주입시켜, 주입된 전자와 정공이 결합한 엑시톤(exciton)이 여기 상태에서부터 기저상태로 떨어질 때 발광하는 소자이다.

[0003] 유기전계발광소자를 이용한 유기전계발광표시장치는 빛이 방출되는 방향에 따라 상부발광(Top-Emission) 방식, 하부발광(Bottom-Emission) 방식 및 양면발광(Dual-Emission) 등이 있고, 구동방식에 따라 수동매트릭스형(Passive Matrix)과 능동매트릭스형(Active Matrix) 등으로 나누어진다.

[0004] 유기전계발광표시장치는 매트릭스 형태로 배치된 복수의 서브 픽셀에 스캔 신호, 데이터 신호 및 전원 등이 공급되면, 선택된 서브 픽셀이 발광을 하게 됨으로써 영상을 표시할 수 있다.

[0005] 한편, 유기전계발광표시장치는 표시패널의 발광 효율과 색좌표를 개선하기 위한 방안으로 적색, 녹색 및 청색 서브 픽셀들의 두께를 달리하는 마이크로 캐비티(micro cavity) 구조가 제안되어 왔다. 또한, 유기전계발광표시장치는 표시패널의 발광 효율과 색좌표를 개선하기 위한 방안으로 2 개의 발광층을 이용한 스택(stack) 구조가 제안되어 왔다.

[0006] 그런데, 종래 마이크로 캐비티 구조 및 스택 구조는 기본적으로 다층의 구조를 사용하므로 두께의 제어가 용이하지 않았다. 또한, 종래 마이크로 캐비티 구조 및 스택 구조는 다층의 구조를 사용하므로 재료 사용량의 증가 및 두께의 증가로 인하여 제조 비용의 상승을 초래하였다. 또한, 종래 마이크로 캐비티 구조 및 스택 구조는 다층의 구조를 사용하므로 공정 횟수의 증가, 챔버의 추가 설비에 따른 비용의 증가 및 구조에 따라 파인메탈마스크(fine metal mask)의 사용 횟수 증가에 따른 불량률의 증가를 초래하였다.

발명의 내용

해결하려는 과제

[0007] 상술한 배경기술의 문제점을 해결하기 위한 본 발명의 실시예는, 두께의 제어가 용이하고, 제조 비용의 상승을 저지하면서도 발광효율, 전력효율 및 수명을 향상시킬 수 있으며, 공정 횟수의 저감 및 파인메탈마스크의 사용 횟수 저감에 따라 불량률을 최소화할 수 있는 유기전계발광표시장치 및 이의 제조방법을 제공하는 것이다.

과제의 해결 수단

[0008] 상술한 과제 해결 수단으로 본 발명의 실시예는, 기관; 및 기관 상에 형성된 서브 픽셀들을 포함하되, 서브 픽셀들은 제1호스트 물질로 이루어진 제1호스트층과, 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층과, 제2호스트 물질로 이루어진 제2호스트층으로 구성된 발광층을 각각 포함하는 유기전계발광표시장치를 제공한다.

[0009] 혼합층의 두께는 제1호스트층 및 제2호스트층을 합한 두께보다 두꺼울 수 있다.

[0010] 제1호스트 물질 및 제2호스트 물질은 서로 다른 물질로 이루어질 수 있다.

[0011] 제1호스트 물질 및 제2호스트 물질 중 하나는 정공타입 물질로 이루어지고 다른 하나는 전자타입 물질로 이루어질 수 있다.

[0012] 서브 픽셀들은 발광층의 하부 및 상부에 위치하는 전극들 및 기능층의 두께가 동일하고, 발광층의 두께만 서로 다를 수 있다.

[0013] 정공주입층, 정공수송층, 전자차단층, 정공차단층, 전자수송층 및 전자주입층 중 적어도 하나를 포함할 수 있다.

[0014] 서브 픽셀들은 기관 상에 서로 다른 색을 발광하며 서로 다른 두께를 갖는 서브 픽셀들을 포함할 수 있다.

[0015] 서브 픽셀들은 적어도 2개의 발광층을 포함하고, 적어도 2개의 발광층 중 하나 또는 둘은 제1호스트층, 혼합층 및 제2호스트층으로 이루어지며, 적어도 2개의 발광층은 제1발광층과, 제1발광층 상에 형성된 중간층과, 중간층 상에 형성된 제2발광층을 포함할 수 있다.

[0016] 서브 픽셀들은 제1호스트층, 혼합층 및 제2호스트층 중 적어도 하나의 두께가 서로 다를 수 있다.

[0017] 다른 측면에서 본 발명의 실시예는, 기관 상에 하부전극을 형성하는 단계; 하부전극들 상에 제1호스트 물질로 이루어진 제1호스트층과, 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층과, 제2호스트 물질로 이루어진 제2호스트층으로 구성된 발광층을 형성하는 단계; 및 발광층 상에 상부전극을 형성하는 단계를 포함하며, 발광층 형성 단계에서는 제1 및 제2호스트 물질이 각각 포함된 제1 및 제2호스트 소스부 및 도판트 물질이 포함된 도판트 소스부가 설치된 소스 증착부를 이용하고, 발광층 형성 단계에서는 소스 증착부를 스캔하듯이 이동시키며 증착하거나, 소스 증착부를 고정하고 기관을 스캔하듯이 이동시키며 증착하는 것을 특징으로 하는 유기전계발광표시장치의 제조방법을 제공한다.

[0018] 혼합층의 두께는 상기 제1호스트층 및 상기 제2호스트층을 합한 두께보다 두꺼울 수 있다.

[0019] 제1호스트 물질 및 제2호스트 물질 중 하나는 정공타입 물질로 이루어지고 다른 하나는 전자타입 물질로 이루어질 수 있다.

- [0020] 혼합층은 제1호스트 물질이 10 ~ 90 중량부를 갖고, 제2호스트 물질이 10 ~ 90 중량부를 갖고, 도판트 물질이 0.1 ~ 20 중량부를 가질 수 있다.
- [0021] 서브 픽셀들은 발광층의 하부 및 상부에 위치하는 전극들 및 기능층의 두께가 동일하고, 발광층의 두께만 서로 다를 수 있다.
- [0022] 서브 픽셀들은 기판 상에 서로 다른 색을 발광하며 서로 다른 두께를 갖는 서브 픽셀들을 포함할 수 있다.
- [0023] 서브 픽셀들은 적어도 2개의 발광층을 포함하고, 적어도 2개의 발광층 중 하나 또는 둘은 제1호스트층, 혼합층 및 제2호스트층으로 이루어지며, 적어도 2개의 발광층은 제1발광층과, 제1발광층 상에 형성된 중간층과, 중간층 상에 형성된 제2발광층을 포함할 수 있다. 하고, 제1 및 제2발광층 중 하나 또는 둘은 발광층으로 이루어질 수 있다.

발명의 효과

- [0024] 본 발명은 종래 구조 대비 비교적 적은 적층 구조를 사용하므로 두께의 제어가 용이하고, 재료 사용량의 저감 및 두께의 저감으로 제조 비용의 상승을 저지할 수 있으며 발광효율, 전력효율 및 수명을 향상시킬 수 있는 효과가 있다. 또한, 본 발명은 종래 구조 대비 비교적 적은 적층 구조를 사용하므로 공정 횟수의 저감 및 파인메탈마스크의 사용 횟수 저감에 따라 불량률을 최소화할 수 있는 효과가 있다.

도면의 간단한 설명

- [0025] 도 1은 본 발명의 제1실시예에 따른 서브 픽셀들의 구조도.
- 도 2는 도 1에 도시된 발광층의 제1예시도.
- 도 3은 도 1에 도시된 발광층의 제2예시도.
- 도 4는 도 1에 도시된 발광층의 제3예시도.
- 도 5는 종래의 구조 및 제1실시예의 구조를 비교 설명하기 위한 도면.
- 도 6은 표 1의 소자에 대한 EL 스펙트럼.
- 도 7은 표 1의 소자에 대한 구동전류 대비 구동전압을 나타낸 그래프.
- 도 8은 표 1의 소자에 대한 구동전류 대비 발광효율을 나타낸 그래프.
- 도 9는 표3의 소자에 대한 EL 스펙트럼.
- 도 10은 표3의 소자에 대한 구동전류 대비 구동전압을 나타낸 그래프.
- 도 11은 표3의 소자에 대한 구동전류 대비 발광효율을 나타낸 그래프.
- 도 12는 종래 구조 및 제1실시예의 구조에 대한 수명을 나타낸 그래프.
- 도 13은 제1실시예의 제1변형된 실시예.
- 도 14는 제1실시예의 제2변형된 실시예.
- 도 15는 제1실시예의 제3변형된 실시예.
- 도 16은 본 발명의 제2실시예에 따른 서브 픽셀의 구조도.
- 도 17은 제2실시예의 제1변형된 실시예.
- 도 18은 제2실시예의 제2변형된 실시예.
- 도 19는 제2실시예의 제3변형된 실시예.
- 도 20은 본 발명의 제3실시예에 따른 서브 픽셀들의 구조도.
- 도 21은 본 발명의 제4실시예에 따른 소스 증착부의 단면도.

도 22 및 도 23은 소스 증착부의 공정 방법을 설명하기 위한 도면.

도 24는 소스 증착부의 배치 예시도를 나타낸 측면도.

도 25 내지 도 27은 본 발명의 제4실시예에 따른 제조방법을 설명하기 위한 흐름도.

발명을 실시하기 위한 구체적인 내용

- [0026] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.
- [0027] 본 발명에 따른 유기전계발광표시장치에는 타이밍제어부, 데이터구동부, 스캔구동부 및 표시패널이 포함된다.
- [0028] 타이밍제어부는 외부 예컨대 영상처리부로부터 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호, 클럭신호 및 데이터신호를 공급받는다. 타이밍제어부는 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호, 클럭신호 등의 타이밍신호를 이용하여 데이터구동부와 스캔구동부의 동작 타이밍을 제어한다.
- [0029] 데이터구동부는 타이밍제어부로부터 공급된 데이터 타이밍 제어신호에 응답하여 타이밍제어부로부터 공급되는 데이터신호를 샘플링하고 래치하여 병렬 데이터 체계의 데이터신호로 변환한다. 데이터구동부는 감마기준전압에 대응하여 디지털 데이터신호를 병렬 데이터 체계의 아날로그 데이터신호로 변환한다. 데이터구동부는 데이터라인들을 통해 변환된 데이터신호를 표시패널에 포함된 서브 픽셀들에 공급한다.
- [0030] 스캔구동부는 타이밍제어부로부터 공급된 게이트 타이밍 제어신호에 응답하여 스캔신호를 순차적으로 생성한다. 스캔구동부는 스캔라인들을 통해 생성된 스캔신호를 표시패널에 포함된 서브 픽셀들에 공급한다.
- [0031] 표시패널은 매트릭스형태로 배치된 서브 픽셀들을 포함한다. 서브 픽셀들은 적색, 녹색 및 청색 서브 픽셀로 구성되거나 백색 서브 픽셀과 백색 서브 픽셀의 백색 광을 적색, 녹색 및 청색으로 변환하는 색변환층으로 구성될 수 있다. 서브 픽셀들은 패시브형 또는 액티브형으로 구성된다. 예컨대 액티브형 서브 픽셀에는 스캔신호에 응답하여 데이터신호를 공급하는 스위칭 트랜지스터, 데이터신호를 데이터전압으로 저장하는 커패시터, 데이터전압에 대응하여 구동전류를 생성하는 구동 트랜지스터 및 구동전류에 대응하여 광을 출사하는 유기발광다이오드가 포함된다. 액티브형 서브 픽셀들은 스위칭 트랜지스터, 구동 트랜지스터, 커패시터 및 유기 발광다이오드를 포함하는 2T(Transistor)1C(Capacitor) 구조로 구성되거나 3T1C, 4T2C, 5T2C 등과 같이 트랜지스터나 커패시터가 더 추가된 구조로 구성될 수도 있다. 또한, 서브 픽셀들은 구조에 따라 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식으로 형성될 수 있다.
- [0032] 한편, 표시패널을 구성하는 서브 픽셀들은 발광 효율과 색좌표를 개선하기 위한 마이크로 캐비티(micro cavity) 또는 스택(stack) 구조로 구성되는데, 이를 더욱 자세히 설명하면 다음과 같다.
- [0033] <제1실시예>
- [0034] 도 1은 본 발명의 제1실시예에 따른 서브 픽셀들의 구조도이고, 도 2는 도 1에 도시된 발광층의 제1예시도이며, 도 3은 도 1에 도시된 발광층의 제2예시도이고, 도 4는 도 1에 도시된 발광층의 제3예시도이다.
- [0035] 도 1에 도시된 바와 같이, 기판(110) 상에는 서로 다른 색 예컨대 적색, 녹색 및 청색을 발광하며 서로 다른 두께를 갖는 RGB 서브 픽셀들(RGB)이 형성된다. RGB 서브 픽셀들(RGB)에는 하부전극(120), 기능층(131), 발광층(135), 상부전극(140) 및 보호층(150)이 각각 포함된다. 여기서, 보호층(150)은 구조에 따라 생략될 수도 있다.
- [0036] RGB 서브 픽셀들(RGB)은 발광층(135)의 하부 및 상부에 위치하는 전극들(120, 140) 및 기능층(131)의 두께가 동일하고, 발광층(135)의 두께만 서로 다르게 형성된다.
- [0037] 하부전극(120)과 상부전극(140)은 발광 방식에 따라 각기 애노드전극과 캐소드전극으로 선택된다. 이하, 하부전극(120)은 애노드전극으로 선택되고 상부전극(140)은 캐소드전극으로 선택된 것을 일례로 설명한다.
- [0038] 하부전극(120)이 애노드전극으로 선택된 경우, 이는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등과 같이 산화물 전극으로 구성된 단층전극 또는 투명한 전극과 더불어 은(Ag) 등과 같이 반사전극이나 기타 저저항 금속이 더 포함된 다층전극으로 구성될 수 있으나 이에 한정되지 않는다.
- [0039] 상부전극(140)이 캐소드전극으로 선택된 경우, 일함수가 낮으면서 전도성이 우수하며 면저항이 낮은 물질을 사용하며 1족 혹은 2족의 알칼리금속 혹은 알칼리 토금속이 이용될 수 있으며 애노드전극에 사용되는 산화물 전극이 더 사용될 수도 있다. 캐소드전극의 예로는 은(Ag), 알루미늄(Al), 마그네슘(Mg), 리튬(Li), 칼슘(Ca), 플루오르화리튬(LiF), ITO, IZO 등으로 구성된 단층전극, 다층전극 또는 이들을 혼합한 혼합전극으로 구성될 수 있

으나 이에 한정되지 않는다.

- [0040] 기능층(131)은 정공의 주입을 원활하게 하는 정공주입층(HIL)으로 선택될 수 있다. 정공주입층은 p타입, n타입 및 유/무기 혼합층 중 하나로 구성될 수 있다. 정공주입층의 예로는 F4-TCNQ 및 TCNQ 유도체, HATCN 및 그 유도체, MoOx, NPD:MgF2, rubrene:MgF2, CuPc(copper phthalocyanine), PEDOT(poly(3,4)-ethylenedioxythiophene), PANI(polyaniline) 및 NPD(N,N-dinaphthyl-N,N'-diphenyl benzidine)로 이루어진 군에서 선택된 어느 하나 이상으로 이루어질 수 있으나 이에 한정되지 않는다.
- [0041] 한편, 위의 설명에서는 기능층(131)의 예로 정공주입층만 설명하였다. 그러나 기능층(131)은 정공주입층(HIL), 정공수송층(HTL), 전자차단층(EBL), 정공차단층(HBL), 전자수송층(ETL) 및 전자주입층(EIL) 중 적어도 하나를 포함할 수 있다. 그리고, 기능층(131)에 포함되는 층들은 제1호스트층 및 제2호스트층을 이루는 재료에 따라 생략될 수도 있다.
- [0042] 발광층(135)은 제1호스트층, 혼합층 및 제2호스트층으로 구성되며, RGB 서브 픽셀들(RGB)별로 적어도 하나의 두께가 서로 다르게 형성되는데 이에 대한 설명은 이하에서 계속한다.
- [0043] 도 2 내지 도 4에 도시된 바와 같이, RGB 서브 픽셀들(RGB)의 발광층(135)은 제1호스트 물질로 이루어진 제1호스트층(135_A), 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층(135_M) 및 제2호스트 물질로 이루어진 제2호스트층(135_B)으로 각각 구성된다.
- [0044] 도 2의 제1예시도와 같이, RGB 서브 픽셀들(RGB)의 발광층(135)의 경우 제1호스트층(135_A) 및 제2호스트층(135_B)의 두께는 동일하지만, 혼합층(135_M)의 두께는 서로 다르게 형성된다. 예컨대, RGB 서브 픽셀들(RGB)의 혼합층(135_M)의 두께 관계는 R 서브 픽셀(R) > G 서브 픽셀(G) > B 서브 픽셀(B)의 순이 된다.
- [0045] 도 3의 제2예시도와 같이, RGB 서브 픽셀들(RGB)의 발광층(135)의 경우 제2호스트층(135_B) 및 혼합층(135_M)의 두께는 동일하지만, 제1호스트층(135_A)의 두께는 서로 다르게 형성된다. 예컨대, RGB 서브 픽셀들(RGB)의 제1호스트층(135_A)의 두께 관계는 R 서브 픽셀(R) > G 서브 픽셀(G) > B 서브 픽셀(B)의 순이 된다.
- [0046] 도 4의 제3예시도와 같이, RGB 서브 픽셀들(RGB)의 발광층(135)의 경우 제1호스트층(135_A) 및 혼합층(135_M)의 두께는 동일하지만, 제2호스트층(135_B)의 두께는 서로 다르게 형성된다. 예컨대, RGB 서브 픽셀들(RGB)의 제2호스트층(135_B)의 두께 관계는 R 서브 픽셀(R) > G 서브 픽셀(G) > B 서브 픽셀(B)의 순이 된다.
- [0047] 도 2 내지 도 4의 예와 같이, 본 발명의 제1실시예에 따른 RGB 서브 픽셀들(RGB)은 발광층(135)을 구성하는 제1호스트층(135_A), 혼합층(135_M) 및 제2호스트층(135_B) 이상 3개의 층의 두께를 조절하는 방식으로 마이크로 캐비티 효과를 구현한다.
- [0048] 위의 설명에서, 제1호스트층(135_A)을 구성하는 제1호스트 물질 및 제2호스트층(135_B)을 구성하는 제2호스트 물질은 서로 다른 물질로 이루어진다. 예컨대, 제1호스트 물질은 홀 수송능력이 제2호스트 물질보다 우수한 정공타입 물질로 이루어지고, 제2호스트 물질은 전자 수송능력이 제1호스트 물질보다 우수한 전자타입 물질로 이루어진다.
- [0049] 제1호스트 물질로는 아릴아민 유도체, 바이페닐 유도체 등은 물론 열거하지 않은 금속 착체 및 순수 유기물 구조 등을 이용할 수 있으나 이에 한정되지 않는다. 제2호스트 물질로는 알루미늄 착체, 베릴륨 착체, 옥사디아졸 유도체 등은 물론 열거하지 않은 금속 착체 및 순수 유기물 구조 등을 이용할 수 있으나 이에 한정되지 않는다.
- [0050] 위의 설명에서, 도판트 물질은 인광 유기금속 착화합물 또는 형광 물질로 이루어진다. 인광 유기금속 착화합물로는 중금속(heavy metal)인 이리듐(Ir), 플래티늄(Pt), 금(Au), 오스뮴(Os) 등과 희토류계인 유로퓸(Eu), 터븀(Tb) 등을 이용할 수 있으나 이에 한정되지 않는다. 그리고 형광 물질로는 파이렌(pyrene) 유도체, 알루미늄 착체, 안트라센 유도체, 희토류착체, 아릴아민 유도체, 트리아졸 유도체, 루부렌 유도체 등을 이용할 수 있으나 이에 한정되지 않는다. 한편, 도판트의 경우 앞서 열거하거나 열거되지 않은 물질 중 하나 또는 그 이상을 사용할 수 있다.
- [0051] 도 5는 종래의 구조 및 제1실시예의 구조를 비교 설명하기 위한 도면이다.
- [0052] 도 5의 (a)는 마이크로 캐비티 효과를 내기 위한 종래 서브 픽셀들의 구조도이고, 도 5의 (b)는 마이크로 캐비티 효과를 내기 위한 제1실시예의 서브 픽셀들의 구조도이다.
- [0053] 종래 서브 픽셀들의 구조도는 도 5의 (a)에서 알 수 있듯이, 정공주입층(HIL: ①)부터 보호층(CPL: ⑩)까지 형성하기 위해 10 EA 이상의 챔버 공정이 요구된다. 그리고, 정공수송층(R'HTL, G'HTL: ③,④) 및 발광층(Red,

Green, Blue: ⑤,⑥,⑦)을 형성하기 위해 5 EA 이상의 마스크 공정이 요구된다.

[0054] 제1실시예의 서브 픽셀들의 구조는 도 5의 (b)에서 알 수 있듯이, 정공주입층(HIL: ①)부터 보호층(CPL: ⑥)까지 형성하기 위해 6 EA의 챔버 공정만이 요구된다. 그리고 발광층(Red, Green, Blue: ②,③,④)을 형성하기 위해 3 EA의 마스크 공정만이 요구된다.

[0055] 즉, 제1실시예의 서브 픽셀들의 구조는 종래 구조 대비 비교적 적은 적층 구조를 사용하므로 두께의 제어가 용이하다. 또한, 제1실시예의 서브 픽셀들의 구조는 종래 구조 대비 비교적 적은 적층 구조를 사용하므로 재료 사용량의 저감 및 두께의 저감으로 제조 비용의 상승을 저지할 수 있다. 또한, 제1실시예의 서브 픽셀들의 구조는 종래 구조 대비 비교적 적은 적층 구조를 사용하므로 공정 횟수의 저감 및 파인메탈마스크(fine metal mask)의 사용 횟수 저감에 따라 불량률을 최소화할 수 있다.

[0056] 본 발명의 제1실시예와 같이 챔버 공정과 마스크 공정 등을 저감할 수 있는 이유는 마이크로 캐비티 보강 간섭의 두께를 발광층에 한하여 적용하였기 때문이다. 그리고 발광층 챔버 내에서 사용되는 증착원으로 호스트 물질이 혼합된 혼합층을 적용하였기 때문이다.

[0057] 한편, 본 발명에서는 앞서 설명된 제1실시예의 구조에 대한 기대 효과를 실험하기에 앞서 제1실시예의 구조와 유사한 비교예의 구조를 제작하고 이를 실험하였다.

[0058] 실험은 615nm에서 발광 효율 등이 최대가 되도록 발광층의 광학 두께를 설정하였다. 이때, 이용한 식은 다음과 같다.

[0059] 마이크로 캐비티 보강간섭 두께 설정 $2nd = m\lambda$

[0060] 여기서, n은 유기물 굴절률, d는 두께(nm), m은 위상과 오더 = 1, λ 는 원하는 중심파장 = 615

[0061] 실험에서는 위의 식을 기반으로 A-1, A-2, A-3 이상 3개의 소자를 제작하였다. 여기서, 애노드전극으로는 은(Ag): 1000Å과 ITO: 100Å를 적층한 반사전극을 사용하였다. 그리고 발광층의 제1호스트 물질(Host A)로는 정공 이동도가 빠른 NPD를 사용하였다. 그리고 발광층의 제2호스트 물질(Host B)로는 전자 이동도가 빠른 Be complex 유도체를 사용하였다. 그리고 도판트(D)로는 Ir complex 유도체를 사용하였다. 그리고 기타 정공주입층(HIL), 캐소드전극(Cathode) 및 보호층(CPL)의 재료와 두께는 하기 표 1과 같다.

[0062] 하기 표 1은 A-1, A-2, A-3 소자의 구조, 재료 및 증착 두께를 나타내고, 하기 표 2-1은 표 1의 소자에 대한 구동전압(V), 구동전류(mA), 구동전류밀도J(mA/cm²), 발광효율(cd/A), 휘도(cd/m²), 전력효율(lm/W) 및 색좌표(x, y)를 나타내고, 표 2-2는 측정기준 2200 니트(nit)에서의 구동전압(V), 구동전류(mA/cm²), 발광효율(cd/A), 전력효율(lm/W), 색좌표(x, y) 및 양자효율(EQE(%))을 나타낸다.

[0063] 도 6은 표 1의 소자에 대한 EL 스펙트럼이고, 도 7은 표 1의 소자에 대한 구동전류 대비 구동전압을 나타낸 그래프이며, 도 8은 표 1의 소자에 대한 구동전류 대비 발광효율을 나타낸 그래프이다.

[0064] [표 1]

() 안 두께: 단위 Å

표 1	EL structure					Metal 챔버 Cathode	CPL 챔버 CPL
	HIL 챔버 HIL	EML 챔버 Host A + Host B			Host B		
A-1	HATCN (50)	—	Host A+B, 도판트 X 3% (1:1_1100)		—	LiF(10)/ Mg:Ag (9:1_140)	NPD (650)
A-2		(25)	Host A+B, 도판트 X 3% (1:1_1075)		—		
A-3		—	Host A+B, 도판트 X 3% (1:1_1075)		(25)		

[0065] [표 2-1]

표 2-1	V	mA	J(mA/cm ²)	cd/A	lm/W	cd/m ²	x	y	비고
A-1	5.2	0.9	10	17.2	10.4	1722	0.6595	0.3381	
A-2	5.0	0.9	10	24.0	15.2	2395	0.6585	0.3389	
A-3	3.7	0.9	10	19.7	16.9	1966	0.6583	0.3391	

[0067]

[0068] [표 2-2]

표 2-2	V	mA/cm ²	cd/A	lm/W	측정기준		EQE(%)
					x	y	
A-1	5.5	13.3	16.6	9.5	0.659	0.338	12.8
A-2	5.0	9.5	23.2	14.7	0.659	0.339	17.7
A-3	3.7	12.4	17.7	14.9	0.658	0.339	13.4

[0069]

[0070] 표 1의 구조는 하나의 EML 챔버 내에서 제1 및 제2호스트 물질 이상 두 종류 중 하나를 증착한 구조이다.

[0071] 표 1에서 A-1의 발광층 구조는 혼합층(Host A + Host B, 도판트 X)만 적용한 것이고, A-2의 발광층 구조는 제1 호스트층(Host A) 및 혼합층(Host A + Host B, 도판트 X)만 적용한 것이며, A-3의 발광층 구조는 혼합층(Host A + Host B, 도판트 X) 및 제2호스트층(Host B)만 적용한 것이다.

[0072] 상기 실험에서는 HTL 챔버와 ETL 챔버를 사용하지 않고, EML 챔버만을 이용하여 제1호스트 물질, 제2호스트 물질을 정공과 전자이송 위치에 50Å 이하(각각 25 Å)로 증착하였다.

[0073] 표 2-1은 표 1의 결과를 보기 위한 것이다. 그리고 표 2-2는 10 mA/cm²와 2,200nit(3 inch 패널에서 full white일 경우 필요로 하는 일반적인 요구 휘도)로 측정한 결과를 보기 위한 것이다.

[0074] 상기 실험 결과, 비교예의 구조는 정공 수송능력이 좋은 제1호스트 물질(Host A)을 정공주입층(HIL)과 발광층(EML) 사이에 25Å 증착한 것이 전류효율 측면에서 유리했고, 전자 수송능력이 좋은 제2호스트 물질(Host B)을 캐소드전극(Cathode)과 발광층(EML) 사이에 25Å 증착한 것이 구동전압 측면에서 우수했다. 그러나 비교예의 구조는 수명 면에서 모두 좋지 않은 결과가 나왔다.(도 6 내지 도 8 참조)

[0075] 이하, 다른 실험에서는 제1호스트층(Host A)과 제2호스트층(Host B) 사이에 위치하는 혼합층의 구조를 달리하였다. 이때, 발광층의 제1호스트 물질(Host A), 제2호스트 물질(Host B) 및 도판트(X)는 표 1의 실험에 사용된 재료와 같다. 그리고 기타 정공주입층(HIL), 캐소드전극(Cathode) 및 보호층(CPL)의 재료와 두께 또한 표 1의 실험에서 사용된 재료와 같다.

[0076] 하기 표 3은 B-1, B-2, C-1, C-2, C-3, C-4, C-5, D-1, D-2, D-3 소자의 구조, 재료 및 증착 두께를 나타내고, 하기 표 4-1은 표 3의 소자에 대한 구동전압(V), 구동전류(mA), 구동전류밀도J(mA/cm²), 발광효율(cd/A), 휘도(cd/m²), 전력효율(lm/W) 및 색좌표(x, y)를 나타내고, 표 4-2는 측정기준 2200 니트(nit)에서의 구동전압(V), 구동전류(mA/cm²), 발광효율(cd/A), 전력효율(lm/W), 색좌표(x, y) 및 양자효율(EQE(%))을 나타낸다.

[0077] 도 9는 표3의 소자에 대한 EL 스펙트럼이고, 도 10은 표3의 소자에 대한 구동전류 대비 구동전압을 나타낸 그래프이며, 도 11은 표3의 소자에 대한 구동전류 대비 발광효율을 나타낸 그래프이다.

[0078] [표 3]

() 안 두께: 단위 Å

표 3	EL structure					Metal 챔버 Cathode	CPL 챔버 CPL
	HIL 챔버	EML 챔버			Host B		
	HIL	Host A	Host A + Host B	Host B			
B1	HATCN (50)	(25)	Host B, 도판트 X 3% (1_1050)	(25)	LiF(10)/ Mg:Ag (9:1_140)	NPD (650)	
B2		(25)	Host A, 도판트 X 3% (1_1050)	(25)			
C1		(25)	HostA+B, 도판트 X 3% (3:1_1050)	(25)			
C2		(25)	HostA+B, 도판트 X 3% (2:1_1050)	(25)			
C3		(25)	HostA+B, 도판트 X 3% (1:1_1050)	(25)			
C4		(25)	HostA+B, 도판트 X 3% (1:2_1050)	(25)			
C5		(25)	HostA+B, 도판트 X 3% (1:3_1050)	(25)			
D1		(25)	HostA+B, 도판트 X 6% (1:1_1050)	(25)			
D2		(25)	HostA+B, 도판트 X 9% (1:1_1050)	(25)			
D3		(25)	HostA+B, 도판트 X 1% (1:1_1050)	(25)			

[0079]

[0080] [표 4-1]

표 4-1	V	mA	J(mA/cm ²)	cd/A	lm/W	cd/m ²	x	y	비고
B-1	3.6	0.9	10	9.6	8.3	955.2	0.6738	0.3231	
B-2	2.9	0.9	10	0.11	0.1	10.98	0.6719	0.3097	
C-1	3.5	0.9	10	16.6	14.8	1655	0.6689	0.3282	
C-2	3.6	0.9	10	21.2	18.4	2119	0.6679	0.3288	
C-3	3.9	0.9	10	27.7	22.6	2767	0.6672	0.3301	
C-4	4.1	0.9	10	22.3	16.9	2231	0.6648	0.332	
C-5	4.2	0.9	10	9.4	7.1	938	0.6662	0.3311	
D-1	3.9	0.9	10	27.0	21.8	2695	0.6663	0.3307	
D-2	3.5	0.9	10	22.2	19.7	2222	0.6702	0.3273	
D-3	3.7	0.9	10	34.3	29.0	3425	0.6517	0.3455	

[0081]

[0082] [표 4-2]

표 4-2	Volt	mA/cm ²	cd/A	lm/W	측정기준		EQE(%)
					2200	nit	
B-1	3.9	23.9	9.2	7.4	0.673	0.324	11.0
B-2	11.2	1991.9	0.2	0.1	0.334	0.153	0.4
C-1	3.5	13.5	16.3	14.5	0.669	0.329	15.8
C-2	3.5	10.7	20.5	18.3	0.668	0.329	19.3
C-3	3.6	7.6	28.9	25.3	0.667	0.330	26.3
C-4	3.8	9.3	23.6	19.3	0.665	0.332	20.6
C-5	4.3	17.4	12.6	9.2	0.666	0.331	11.3
D-1	3.5	7.8	28.0	25.0	0.667	0.331	24.7
D-2	3.5	10.6	20.8	18.9	0.670	0.327	19.6
D-3	3.4	6.2	35.5	32.8	0.652	0.345	24.7

[0083]

[0084] 표 3의 구조는 하나의 EML 챔버 내에서 제1 및 제2호스트 물질 이상 두 종류 중 하나를 증착한 비혼합층 구조와 제1 및 제2호스트 물질 이상 두 종류를 증착하여 혼합한 구조이다. 표 3의 구조는 모두 제1호스트층(Host A)과 제2호스트층(Host B) 사이에 비혼합층 또는 혼합층이 포함되며, 혼합층의 혼합비와 도판트의 도핑 농도를 달리 한 것이다.

[0085] 표 3에서 B-1 및 B-2의 발광층 구조는 비혼합층(Host B 또는 Host A, 도판트 X)을 적용한 것이고, C-1 내지 C-5의 발광층 구조는 혼합층(Host A + Host B, 도판트 X)을 적용하되, 혼합비만 달리한 것이며, D-1 내지 D-3의 발광층 구조는 혼합층(Host A + Host B, 도판트 X)을 적용하되, 혼합비와 도판트의 도핑 농도를 달리한 것이다. 여기서, B-1 및 B-2를 제외한 C-1 내지 C-5 및 D-1 내지 D-3는 본 발명의 제1실시예의 구조에 대응된다.

[0086] 상기 실험 결과, 발광층 구조는 비혼합층(Host B 또는 Host A, 도판트 X) 보다 혼합층(Host A + Host B, 도판트 X)이 적용된 경우 우수한 효율을 보였다. 그리고 발광층 구조는 혼합층(Host A + Host B, 도판트 X)을 구성하는 제1 및 제2호스트 물질의 혼합비가 1 : 1일 때, 우수한 효율을 보였다. 그리고 발광층 구조는 혼합층(Host A + Host B, 도판트 X)을 구성하는 제1 및 제2호스트 물질의 혼합비가 1 : 1이고, 도판트의 도핑 농도가 1%일 때, 가장 우수한 효율을 보였다.(도 9 내지 도 11 참조)

[0087] 한편, 종래 구조(도 5의 (a))와 제1실시예의 구조 중 가장 우수한 효율을 나타낸 표 3의 실험예 D-3(이하 제1실시예로 설명함)을 비교하면 다음과 같다.

[0088] 하기 표 5는 종래 구조 및 제1실시예의 소자의 구조, 재료 및 증착 두께를 나타내고, 하기 표 6은 측정기준 2200 니트(nit)에서 표 5의 소자에 대한 구동전압(V), 구동전류밀도J(mA/cm²), 발광효율(cd/A), 휘도(cd/m²), 전력효율(lm/W) 및 색좌표(x, y)를 나타낸다.

[0089] 도 12는 종래 구조 및 제1실시예의 구조에 대한 수명을 나타낸 그래프이다.

[0090] [표 5]

표 5	EL structure						
	HIL 챔버	HTL 챔버	R' HTL 챔버	REML 챔버	ETL 챔버	Metal 챔버	CPL 챔버
Ref.	HIL	HTL1 NPD (1200)	HTL2 TPD (750)	Host B Host + 도판트 X (450)	ETL Alq3 (360)	Cathode LiF(10)/ Mg:Ag (9:1_140)	CPL NPD (650)
D-3	HATCN (50)	-	-	Host A+B, 도판트 X (1100)	-		

[0091]

[0092] [표 6]

표 6	V	J(mA/cm ²)	cd/A	lm/W	cd/m ²	x	y	비고
Ref.	4.8	5.2	40.4	27.6	0.653	0.345	24.7	2200 nit
D-3	3.4	6.2	35.5	32.8	0.652	0.345	24.7	2200 nit

[0093]

[0094] 표 5 및 표 6을 통해 알 수 있듯이, 제1실시예의 구조(D-3)는 종래 구조(Ref) 대비 낮은 효율을 보이지만 구동 전압을 낮출 수 있다. 따라서, 제1실시예의 구조(D-3)는 종래 구조(Ref) 대비 전력효율 측면에서 18% 향상시킬 수 있었다. 그리고, 도 12에 도시된 바와 같이 제1실시예의 구조 중 D1 내지 D-3는 종래 구조(Ref) 대비 수명 측면에서 2 ~ 3배 우수한 특성을 보였다.

[0095] 위의 실험예들을 통해 알 수 있듯이, 혼합층(Host A + Host B, 도판트 X)의 두께는 제1호스트층(Host A) 및 제2호스트층(Host B)을 합한 두께보다 두꺼울 때, 보다 나은 발광효율, 전력효율 및 수명을 나타낸다. 혼합층(Host A + Host B, 도판트 X), 제1호스트층(Host A) 및 제2호스트층(Host B)의 두께는 해당 물질을 증착하는 증착 소스부의 증착 길이 및/또는 증착 비율에 따라 달라질 수 있는데 이는 이하의 제조방법에서 다루도록 한다.

[0096] 한편, 제1실시예의 구조에서 캐소드전극(Cathode)으로 사용되는 전극은 LiF:X / X:Ag의 전극을 사용할 수 있고, 여기서 X 는 아무것도 없거나 금속, 무기물일 수 있다. 여기서 말하는 금속은 예를 들면 Mg, 이테르븀(Yb), Li, Ca 등 일함수가 낮은 것을 사용할 수 있다. 그리고 캐소드전극(Cathode)으로 사용되는 전극의 두께는 LiF 가 포함된 부분은 10Å ~ 50Å이고, Ag 가 포함된 부분은 20Å ~ 400Å사이일 수 있으며, 각각의 비율은 1:10 ~ 10:1 일 수 있다.

[0097] 그리고 발광층 두께 설정은 도판트의 PL max peak 을 중심으로 하는 위치로 다음을 만족시켜 설정할 수 있다. 이때, d 값에 따라 발광층의 두께는 변경될 수 있다.

[0098] 마이크로 캐비티 보강간섭 두께 설정 $2nd = m\lambda$

[0099] 여기서, n은 유기물 굴절률, d는 두께(nm), m은 위상과 오더 = 1, λ 는 원하는 중심파장 = (B = 440 ~ 470, G = 500 ~ 550, R = 600 ~ 630)

[0100] 위의 설정된 d 값에서 d - (정공주입층 + 애노드전극의 두께)를 발광층의 두께로 할 수 있으며 이값은 ± 30nm 범위를 가질 수 있으나, 이는 소자를 구성하는 재료에 따라 달라질 수 있으므로 이에 한정되지 않는다.

[0101] 참고로, 앞선 실험에서 사용된 제1호스트 물질, 제2호스트 물질 및 도판트 물질과 그의 HOMO, LUMO 및 에너지

갭(E gap)은 다음의 표 7과 같다.

[표 7]

	실험 물질	HOMO	LUMO	E gap	비고
Host 1	NPD	- 5.5	- 2.5	3	Host A
Host 2	Be complex 유도체	- 5.8	-3	2.8	Host B
도판트 X	Ir complex 유도체	- 5.1	- 3.1	2	Dopant

여기서, 제1호스트 물질(Host A)의 경우 HOMO 레벨(level) 이 - 5.0 ~ - 5.5eV 이상인 것을 선택할 수 있고, 제2호스트 물질(Host B)의 경우 LUMO 레벨(level) 이 - 3.0 eV 이상인 것을 선택할 수 있다.

이하, 제1실시예의 변형된 실시예에 대하여 설명한다.

도 13은 제1실시예의 제1변형된 실시예이고, 도 14는 제1실시예의 제2변형된 실시예이며, 도 15는 제1실시예의 제3변형된 실시예이다.

제1 내지 제3변형된 실시예들은 앞서 설명된 제1실시예와 같이 발광층(135)의 구조가 동일하게 형성된다. 즉, RGB 서브 픽셀들별로 발광층(135)을 구성하는 제1호스트층, 혼합층 및 제2호스트층은 도 2의 제1예시도, 도 3의 제2예시도 및 도 4의 제3예시도 중 하나의 형태와 같이 두께가 서로 다르게 형성된다.

그리고 제1호스트층을 구성하는 제1호스트 물질 및 제2호스트층을 구성하는 제2호스트 물질은 서로 다른 물질로 이루어진다. 예컨대, 제1호스트 물질은 홀 수송능력이 제2호스트 물질보다 우수한 정공타입 물질로 이루어지고, 제2호스트 물질은 전자 수송능력이 제1호스트 물질보다 우수한 전자타입 물질로 이루어진다.

도 13에 도시된 바와 같이, 제1변형된 실시예는 정공주입층(HIL)이 생략된 구조를 갖는다. 따라서, 제1변형된 실시예의 RGB 서브 픽셀들은 하부전극(120), 발광층(135), 상부전극(140) 및 보호층(150)의 구조를 갖는다. 제1 변형된 실시예는 정공주입 특성 및 정공수송 특성이 모두 좋은 정공타입 물질과 전자주입 특성 및 전자수송 특성이 모두 좋은 전자타입 물질을 이용하여 제1호스트층과 제2호스트층을 형성한 경우에 해당된다.

도 14에 도시된 바와 같이, 제2변형된 실시예는 정공주입층(HIL) 및 정공수송층(HTL)이 더 추가된 구조를 갖는다. 따라서, 제2변형된 실시예의 RGB 서브 픽셀들은 하부전극(120), 정공주입층(131), 정공수송층(132), 발광층(135), 상부전극(140) 및 보호층(150)의 구조를 갖는다.

도 15에 도시된 바와 같이, 제3변형된 실시예는 정공주입층(HIL) 및 전자수송층(ETL)이 더 추가된 구조를 갖는다. 따라서, 제3변형된 실시예의 RGB 서브 픽셀들은 하부전극(120), 정공주입층(131), 발광층(135), 전자수송층(137), 상부전극(140) 및 보호층(150)의 구조를 갖는다.

제1 내지 제3변형된 실시예와 같이 RGB 서브 픽셀들은 정공주입층(131), 정공수송층(132) 및 전자수송층(137) 중 선택된 하나 또는 그 이상으로 기능층을 구성할 수 있다. 그리고 비선택된 기능층은 RGB 서브 픽셀들을 구성하는 층에서 생략(또는 삭제)함으로써 구조를 단순화할 수 있다.

제1 내지 제3변형된 실시예와 같이 RGB 서브 픽셀들에 포함된 기능층을 생략할 수 있는 이유는 제1호스트층과 제2호스트층이 정공타입 물질과 전자타입 물질로 형성되기 때문이다.

제1 내지 제3변형된 실시예에서는 기능층의 예로 정공주입층(131), 정공수송층(132) 및 전자수송층(137)만 도시하였으나 전자주입층이 더 포함될 수도 있다.

한편, 제1실시예 및 변형된 실시예의 구조는 서브 픽셀들이 적색, 녹색 및 청색을 발광하는 RGB 서브 픽셀들로 구성된 예를 일례로 하였다. 그러나, 본 발명은 제1실시예 및 변형된 실시예의 구조에 한정되지 않고 이하와 같은 구조에도 적용이 가능하다.

<제2실시예>

도 16은 본 발명의 제2실시예에 따른 서브 픽셀의 구조도이다.

도 16에 도시된 바와 같이, 본 발명의 제2실시예는 적어도 2개의 발광층을 갖는 스택(stack) 구조의 서브 픽셀에도 적용된다. 스택 구조의 서브 픽셀은 2개의 발광층을 이용하여 백색을 발광할 수 있으나 다른 색을 발광할 수도 있다.

- [0119] 본 발명의 제2실시예에 따른 스택 구조의 서브 픽셀에는 하부전극(120), 2개의 제1 및 제2발광층(135a; EML1, 135b; EML2), 기능층(131), 중간층(136), 상부전극(140) 및 보호층(150)이 포함된다. 여기서, 보호층(150)은 구조에 따라 생략될 수도 있다. 여기서, 하부전극(120)은 애노드전극으로 선택되고 상부전극(140)은 캐소드전극으로 선택된 것을 일례로 설명한다. 그리고 캐소드전극으로 선택된 상부전극(140)은 전자주입층(EIL) 기능을 함께하도록 구성된 것을 일례로 설명한다.
- [0120] 본 발명의 제2실시예에 따르면, 제1 및 제2발광층(135a, 135b) 중 하나 또는 둘은 제1실시예와 같이 제1호스트층, 혼합층 및 제2호스트층으로 구성된다. 그리고 제1 및 제2발광층(135a, 135b)을 구성하는 제1호스트층, 혼합층 및 제2호스트층은 적어도 하나의 두께가 서로 다르게 형성된다. 이에 대한 상세 설명은 제1실시예를 참조한다.
- [0121] 기능층(131; HIL)은 제1발광층(135a)에 정공을 주입하는 역할을 한다. 기능층(131)은 하부전극(120)과 제1발광층(135a) 사이에 존재하고, 이는 정공주입층(HIL)으로 선택된다.
- [0122] 중간층(136)은 제1 및 제2발광층(135a, 135b) 사이에서 계면 간의 에너지 밴드갭을 조절하며 차지를 생성하는 역할을 한다. 중간층(136a, 136b)은 N타입의 제1중간층(136a; N-type CGL)과 P타입의 제2중간층(136b; P-type CGL)으로 상호 구분되어 형성된다. 즉, 제1중간층(136a)과 제2중간층(136b)은 각기 다른 챔버를 통해 형성된다. 여기서, N타입의 제1중간층(136a)과 P타입의 제2중간층(136b)은 전극의 구조에 따라 P타입의 제2중간층(136b)과 N타입의 제1중간층(136a) 순으로 적층될 수 있다.
- [0123] 한편, 제1 및 제2발광층(135a, 135b)을 구성하는 제1호스트층, 혼합층 및 제2호스트층에 따라 기능층 예컨대, 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL) 등이 선택적으로 존재한다. 즉, 정공주입층(HIL), 정공수송층(HTL), 전자수송층(ETL)이 미 존재하거나 이들 중 적어도 하나가 생략된다.
- [0124] 이하, 제2실시예의 변형된 실시예에 대하여 설명한다.
- [0125] 도 17은 제2실시예의 제1변형된 실시예이고, 도 18은 제2실시예의 제2변형된 실시예이며, 도 19는 제2실시예의 제3변형된 실시예이다.
- [0126] 도 17에 도시된 바와 같이, 제1변형된 실시예는 적어도 2개의 발광층을 갖는 스택(stack) 구조의 서브 픽셀에도 적용된다. 스택 구조의 서브 픽셀은 2개의 발광층을 이용하여 백색을 발광할 수 있으나 다른 색을 발광할 수도 있다.
- [0127] 제1변형된 실시예에 따른 스택 구조의 서브 픽셀에는 하부전극(120), 2개의 제1 및 제2발광층(135a; EML1, 135b; EML2), 중간층(136), 상부전극(140) 및 보호층(150)이 포함된다. 여기서, 보호층(150)은 구조에 따라 생략될 수도 있다. 제1변형된 실시예 또한 하부전극(120)은 애노드전극으로 선택되고 상부전극(140)은 캐소드전극으로 선택된 것을 일례로 설명한다. 그리고 캐소드전극으로 선택된 상부전극(140)은 전자주입층(EIL) 기능을 함께하도록 구성된 것을 일례로 설명한다.
- [0128] 제1변형된 실시예 또한 제1 및 제2발광층(135a, 135b) 중 하나 또는 둘은 제1실시예와 같이 제1호스트층, 혼합층 및 제2호스트층으로 구성된다. 그리고 제1 및 제2발광층(135a, 135b)을 구성하는 제1호스트층, 혼합층 및 제2호스트층은 적어도 하나의 두께가 서로 다르게 형성된다. 이에 대한 상세 설명은 제1실시예를 참조한다.
- [0129] 중간층(136; CLGs)은 제1 및 제2발광층(135a, 135b) 사이에서 계면 간의 에너지 밴드갭을 조절하며 차지를 생성하는 역할을 한다. 다만, 제1변형된 실시예에 따른 중간층(136)은 N타입의 제1중간층과 P타입의 제2중간층이 상호 구분되지 않고 하나의 층으로 형성된다. 즉, 중간층(136)은 하나의 챔버를 통해 혼합되어 형성된다.
- [0130] 그리고, 제1변형된 실시예에 따른 스택 구조는 제2실시예와 달리 기능층이 모두 생략된다. 즉, 기능층이 모두 생략되어 미 존재하는 구조이다.
- [0131] 도 18에 도시된 바와 같이, 제2변형된 실시예는 적어도 2개의 발광층을 갖는 스택(stack) 구조의 서브 픽셀에도 적용된다. 스택 구조의 서브 픽셀은 2개의 발광층을 이용하여 백색을 발광할 수 있으나 다른 색을 발광할 수도 있다.
- [0132] 제2변형된 실시예에 따른 스택 구조의 서브 픽셀에는 하부전극(120), 2개의 제1 및 제2발광층(135a; EML1, 135b; EML2), 기능층(131a, 131b), 중간층(136), 상부전극(140) 및 보호층(150)이 포함된다. 여기서, 보호층(150)은 구조에 따라 생략될 수도 있다. 제2변형된 실시예 또한 하부전극(120)은 애노드전극으로 선택되고 상부전극(140)은 캐소드전극으로 선택된 것을 일례로 설명한다. 그리고 캐소드전극으로 선택된 상부전극(140)은

전자주입층(EIL) 기능을 함께하도록 구성된 것을 일례로 설명한다.

- [0133] 제2변형된 실시예 또한 제1 및 제2발광층(135a, 135b) 중 하나 또는 둘은 제1실시예와 같이 제1호스트층, 혼합층 및 제2호스트층으로 구성된다. 그리고 제1 및 제2발광층(135a, 135b)을 구성하는 제1호스트층, 혼합층 및 제2호스트층은 적어도 하나의 두께가 서로 다르게 형성된다. 이에 대한 상세 설명은 제1실시예를 참조한다.
- [0134] 중간층(136; CGLs)은 제1 및 제2발광층(135a, 135b) 사이에서 계면 간의 에너지 밴드갭을 조절하며 차지를 생성하는 역할을 한다. 다만, 제2변형된 실시예에 따른 중간층(136)은 N타입의 제1중간층과 P타입의 제2중간층이 상호 구분되지 않고 하나의 층으로 형성된다. 즉, 중간층(136)은 하나의 챔버를 통해 혼합되어 형성된다.
- [0135] 그리고, 제2변형된 실시예에 따른 스택 구조는 제2실시예와 달리 2개의 기능층(131a, 131b)이 존재한다. 제1기능층(131a)은 하부전극(120)과 제1발광층(135a) 사이에 존재하고, 제2기능층(131b)은 중간층(136)과 제2발광층(135b) 사이에 존재한다. 제1 및 제2기능층(131a, 131b)은 정공주입층(HIL) 또는 정공수송층(HTL)로 선택된다. 여기서, 제1 및 제2기능층(131a, 131b)은 제1호스트층 및 제2호스트층을 구성하는 물질의 특성에 따라 다른 기능층으로 대체될 수 있다.
- [0136] 도 19에 도시된 바와 같이, 제3변형된 실시예는 적어도 2개의 발광층을 갖는 스택(stack) 구조의 서브 픽셀에도 적용된다. 스택 구조의 서브 픽셀은 2개의 발광층을 이용하여 백색을 발광할 수 있으나 다른 색을 발광할 수도 있다.
- [0137] 제3변형된 실시예에 따른 스택 구조의 서브 픽셀에는 하부전극(120), 2개의 제1 및 제2발광층(135a; EML1, 135b; EML2), 기능층(137a, 137b), 중간층(136), 상부전극(140) 및 보호층(150)이 포함된다. 여기서, 보호층(150)은 구조에 따라 생략될 수도 있다. 제2변형된 실시예 또한 하부전극(120)은 애노드전극으로 선택되고 상부전극(140)은 캐소드전극으로 선택된 것을 일례로 설명한다. 그리고 캐소드전극으로 선택된 상부전극(140)은 전자주입층(EIL) 기능을 함께하도록 구성된 것을 일례로 설명한다.
- [0138] 제3변형된 실시예 또한 제1 및 제2발광층(135a, 135b) 중 하나 또는 둘은 제1실시예와 같이 제1호스트층, 혼합층 및 제2호스트층으로 구성된다. 그리고 제1 및 제2발광층(135a, 135b)을 구성하는 제1호스트층, 혼합층 및 제2호스트층은 적어도 하나의 두께가 서로 다르게 형성된다. 이에 대한 상세 설명은 제1실시예를 참조한다.
- [0139] 중간층(136; CGLs)은 제1 및 제2발광층(135a, 135b) 사이에서 계면 간의 에너지 밴드갭을 조절하며 차지를 생성하는 역할을 한다. 다만, 제2변형된 실시예에 따른 중간층(136)은 N타입의 제1중간층과 P타입의 제2중간층이 상호 구분되지 않고 하나의 층으로 형성된다. 즉, 중간층(136)은 하나의 챔버를 통해 혼합되어 형성된다.
- [0140] 그리고, 제3변형된 실시예에 따른 스택 구조는 제2실시예와 달리 2개의 기능층(137a, 137b)이 존재한다. 제1기능층(137a)은 제1발광층(135a)과 중간층(136) 사이에 존재하고, 제2기능층(137b)은 제2발광층(135b)과 상부전극(140) 사이에 존재한다. 제1 및 제2기능층(137a, 137b)은 전자수송층(ETL)로 선택된다. 여기서, 제1 및 제2기능층(137a, 137b) 또한 제1호스트층 및 제2호스트층을 구성하는 물질의 특성에 따라 다른 기능층으로 대체될 수 있다.
- [0141] 한편, 제2실시예 및 제2실시예의 변형된 실시예들에서는 4개의 구조만 언급하였다. 그리고 특정 기능층만 존재하는 것을 일례로 하였다. 그러나 기능층은 정공주입층(HIL), 정공수송층(HTL), 전자차단층(EBL), 정공차단층(HBL), 전자수송층(ETL) 및 전자주입층(EIL) 중 적어도 하나를 포함할 수 있다. 그리고, 기능층에 포함되는 층들은 제1호스트층 및 제2호스트층을 이루는 재료에 따라 모두 생략되거나 하나 이상이 존재할 수 있다.
- [0142] 즉, 본 발명의 제2실시예는 도 16 내지 도 19에 도시된 스택 구조뿐만 아니라 이 밖에 도시되어 있지 않은 다른 스택 구조에도 발광층의 구조를 제1실시예와 같이 형성하여 적용할 수 있음은 물론이다. 그리고 스택 구조의 경우, 표시장치뿐만 아니라 조명 등에도 적용될 수 있음은 물론이다.
- [0143] 한편, 본 발명은 제1 및 제2실시예의 구조에 한정되지 않고 이하와 같은 구조에도 적용이 가능하다.
- [0144] <제3실시예>
- [0145] 도 20은 본 발명의 제3실시예에 따른 서브 픽셀들의 구조도이다.
- [0146] 도 20에 도시된 바와 같이, 본 발명의 제3실시예는 백색 서브 픽셀의 백색 광을 적색(R), 녹색(G) 및 청색(B)으로 변환하는 색변환층(180)으로 구성된 구조에도 적용이 가능하다.
- [0147] 제3실시예의 경우, 서브 픽셀들이 모두 백색을 발광하는 백색 서브 픽셀로 구성되는 점과 백색 광을 적색(R),

녹색(G) 및 청색(B)으로 변환하는 색변환층(180)이 추가되는 점을 제외하면 제1실시예와 유사하다.

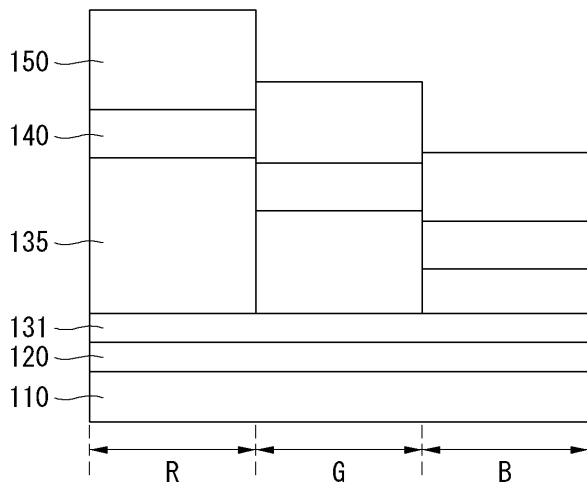
- [0148] 본 발명의 제3실시예에 따르면, 백색을 발광하는 발광층(135)은 제1실시예와 같이 제1호스트층, 혼합층 및 제2호스트층으로 구성된다. 그리고 발광층(135)을 구성하는 층들은 색변환층(180)이 변환하는 색에 대응하여 적어도 하나의 두께가 서로 다르게 형성된다. 예컨대, R 색변환층(180)에 대응되는 발광층(135)의 두께 > G 색변환층(180)에 대응되는 발광층(135)의 두께 > B 색변환층(180)에 대응되는 발광층(135)의 두께의 순으로 할 수 있다.
- [0149] 한편, 제3실시예에서는 색변환층(180)이 기관(110)과 하부전극(120) 사이에 위치하는 것을 일례로 하였다. 그러나, 색변환층(180)은 서브 픽셀들의 발광 방향에 따라 상부전극(140)과 보호층(150)의 사이 또는 보호층(150)의 상부에 위치하거나 기관(110)과 함께 밀봉되는 보호기관의 내측면에 위치할 수도 있다.
- [0150] 이하, 본 발명의 실시예들에 따른 서브 픽셀의 구조를 형성하기 위한 제조방법에 대해 설명한다.
- [0151] <제4실시예>
- [0152] 도 21은 본 발명의 제4실시예에 따른 소스 증착부의 단면도이고, 도 22 및 도 23은 소스 증착부의 공정 방법을 설명하기 위한 도면이며, 도 24는 소스 증착부의 배치 예시도를 나타낸 측면도이고, 도 25 내지 도 27은 본 발명의 제4실시예에 따른 제조방법을 설명하기 위한 흐름도이다.
- [0153] 도 21에 도시된 바와 같이, 본 발명의 제4실시예는 제1 및 제2호스트 물질이 각각 포함된 제1 및 제2호스트 소스부(HAP, HBP), 도판트 물질이 포함된 도판트 소스부(DP)가 설치된 소스 증착부를 포함하는 챔버를 이용하여 발광층을 형성한다.
- [0154] 도 21의 (a)와 같이, 소스 증착부는 직사각형(또는 사각형)의 제2 및 제1호스트 소스부(HBP, HAP)가 좌우에 설치되고, 제2 및 제1호스트 소스부(HBP, HAP)의 중앙에 직사각형(또는 사각형)의 도판트 소스부(DP)가 설치된 것을 이용할 수 있다. 이 구조에서 도판트 소스부(DP)는 1개만 설치된다.
- [0155] 도 21의 (b)와 같이, 소스 증착부는 직사각형(또는 사각형)의 제2 및 제1호스트 소스부(HBP, HAP)가 좌우에 설치되고, 제2 및 제1호스트 소스부(HBP, HAP)이 인접하는 중앙영역의 상하로 원형(또는 포인트형)의 도판트 소스부(DP)가 설치된 것을 이용할 수 있다. 이 구조에서 도판트 소스부(DP)는 2개가 설치된다.
- [0156] 도 21의 (c)와 같이, 소스 증착부는 직사각형(또는 사각형)의 제2 및 제1호스트 소스부(HBP, HAP)가 좌우에 설치되고, 제2 및 제1호스트 소스부(HBP, HAP)의 중심에 원형(또는 포인트형)의 도판트 소스부(DP)가 설치된 것을 이용할 수 있다. 이 구조에서 도판트 소스부(DP)는 1개만 설치된다.
- [0157] 도 21의 (d)와 같이, 소스 증착부는 원형(또는 포인트형)의 제2 및 제1호스트 소스부(HBP, HAP)가 좌우로 한 쌍씩 설치되고, 한 쌍의 제2 및 제1호스트 소스부(HBP, HAP)에 대응하여 중앙영역에 원형(또는 포인트형)의 도판트 소스부(DP)가 설치된 것을 이용할 수 있다. 이 구조에서 제2 및 제1호스트 소스부(HBP, HAP)는 각기 2개씩 설치되고, 도판트 소스부(DP) 또한 2개가 설치된다.
- [0158] 도 21의 (e)와 같이, 소스 증착부는 원형(또는 포인트형)의 제2 및 제1호스트 소스부(HBP, HAP)가 좌우로 한 쌍씩 설치되고, 한 쌍의 제2 및 제1호스트 소스부(HBP, HAP)에 대응하여 중앙영역의 상하에 원형(또는 포인트형)의 도판트 소스부(DP)가 설치된 것을 이용할 수 있다. 이 구조에서 제2 및 제1호스트 소스부(HBP, HAP)는 각기 2개씩 설치되고, 도판트 소스부(DP) 또한 2개가 설치된다.
- [0159] 도 21의 (f)와 같이, 소스 증착부는 원형(또는 포인트형)의 제2 및 제1호스트 소스부(HBP, HAP)가 좌우로 한 쌍씩 설치되고, 한 쌍의 제2 및 제1호스트 소스부(HBP, HAP)의 중심에 원형(또는 포인트형)의 도판트 소스부(DP)가 설치된 것을 이용할 수 있다. 이 구조에서 제2 및 제1호스트 소스부(HBP, HAP)는 각기 2개씩 설치되고, 도판트 소스부(DP)는 1개만 설치된다.
- [0160] 한편, 소스 증착부를 구성하는 도판트 소스부(DP), 제2 및 제1호스트 소스부(HBP, HAP)의 형성은 위의 구조에 한정되지 않고 다양한 형상을 가질 수 있다. 그리고, 도판트 소스부(DP), 제2 및 제1호스트 소스부(HBP, HAP)의 형상이 원형(또는 포인트형)을 가질 경우 이들은 더 많은 개수로 설치될 수 있다.
- [0161] 이하, 소스 증착부를 이용한 증착 방법에 대해 설명한다.
- [0162] 도 22에 도시된 바와 같이, 소스 증착부(190)는 기관(110)을 스캔하듯이 이동하며 제1호스트 물질, 제2호스트 물질 및 도판트 물질을 증착하도록 설비될 수 있다. 이때, 소스 증착부(190)는 X2 방향으로 기관(110)을 향해

스캔하듯이 이동할 수 있다. 그리고 소스 증착부(190)는 제1, 제2호스트 소스부(HAP, HBP) 및 도판트 소스부(DP)가 커버할 수 있는 크기(달리 설명하면, 증착할 수 있는 면적) 즉, 필요에 따라 Y 방향으로도 이동할 수 있고, 스캔 방향은 이와 반대가 될 수도 있다.

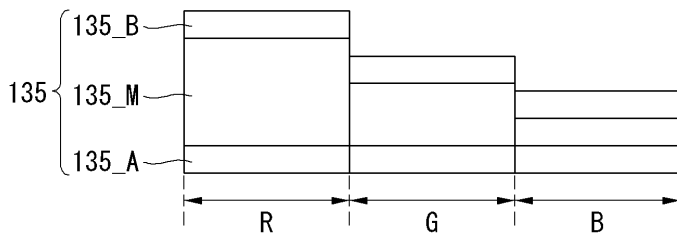
- [0163] 도 23에 도시된 바와 같이, 소스 증착부(190)는 고정되고 기관(110)이 스캔하듯이 이동하며 제1호스트 물질, 제2호스트 물질 및 도판트 물질을 증착하도록 설비될 수 있다. 이때, 기관(110)은 X1 방향으로 소스 증착부(190)를 향해 스캔하듯이 이동할 수 있다. 그리고 기관(110)은 제1, 제2호스트 소스부(HAP, HBP) 및 도판트 소스부(DP)가 커버할 수 있는 크기(달리 설명하면, 증착할 수 있는 면적) 즉, 필요에 따라 Y 방향으로도 이동할 수 있고, 스캔 방향은 이와 반대가 될 수도 있다.
- [0164] 도 24 (a)에 도시된 바와 같이, 제1, 제2호스트 소스부(HAP, HBP)는 도판트 소스부(DP)를 중심으로 기울어진 상태를 갖도록 배치될 수 있고, 제1, 제2호스트 소스부(HAP, HBP)의 증착 범위를 설정할 수 있는 증착막(BP)이 더 배치될 수 있다.
- [0165] 도 24 (b)에 도시된 바와 같이, 제1, 제2호스트 소스부(HAP, HBP) 및 도판트 소스부(DP)는 평행하게 배치될 수 있고, 제1, 제2호스트 소스부(HAP, HBP)의 증착 범위를 설정할 수 있는 증착막(BP)이 더 배치될 수 있다.
- [0166] 도 24 (a) 및 (b)에 도시되어 있진 않지만 도판트 소스부(DP) 또한 증착 범위를 설정할 수 있는 증착막이 더 배치될 수도 있다.
- [0167] 이하, 앞서 설명된 소스 증착부를 이용한 유기전계발광표시장치의 제조방법에 대해 설명한다.
- [0168] 도 25 내지 도 27에 도시된 바와 같이, 본 발명의 제4실시예에 따른 유기전계발광표시장치의 제조방법은 다음과 같이 이루어진다.
- [0169] 먼저, 기관(110) 상에 스위칭 트랜지스터, 구동 트랜지스터 및 커패시터를 포함하는 박막트랜지스터부를 형성한다.
- [0170] 다음, 박막트랜지스터부에 포함된 구동 트랜지스터의 소오스 또는 드레인전극에 연결되는 하부전극(120)을 형성한다.
- [0171] 다음, 하부전극(120) 상에 기능층(131) 예컨대 정공주입층을 형성하되, 이는 구조에 따라 생략될 수도 있다.
- [0172] 다음, 기능층(131) 상에 제1호스트 물질로 이루어진 제1호스트층(135_A)을 형성한다. 도 25와 같이, 제1호스트층(135_A)을 형성하는 단계에서는 실시예의 일례로 기관(110)을 X1방향으로 스캔하듯이 이동시킨다. 이후, 어느 시점에서 기관(110)은 제1호스트 소스부(HAP)의 증착범위(제1호스트층 증착 영역) 내에 진입하게 된다. 그러면, 제1호스트 소스부(HAP)로부터 증발된 제1호스트 물질이 먼저 증착되므로 기능층(131) 상에는 제1호스트층(135_A)만 형성된다.
- [0173] 다음, 제1호스트층(135_A) 상에 제1호스트 물질, 도판트 물질 및 제2호스트 물질이 혼합된 혼합층(135_M)을 형성한다. 도 26과 같이, 기관(110)은 X1방향으로 스캔하듯이 계속 이동하게 된다. 이후, 어느 시점에서 기관(110)은 제1호스트 소스부(HAP), 도판트 소스부(DP) 및 제2호스트 소스부(HBP)의 증착범위(제1호스트층 및 혼합층 증착 영역) 내에 진입하게 된다. 그러면, 기능층(131) 상에는 제1호스트층(135_A)이 계속된다. 그리고 제1호스트 소스부(HAP), 도판트 소스부(DP) 및 제2호스트 소스부(HBP)로부터 증발된 제1호스트 물질, 도판트 물질 및 제2호스트 물질은 혼합되어 증착되므로 제1호스트층(135_A) 상에는 혼합층(135_M)이 형성된다. 이후, 어느 시점에서 기관(110)은 제1호스트 소스부(HAP), 도판트 소스부(DP) 및 제2호스트 소스부(HBP)의 증착범위(혼합층 및 제2호스트층 증착 영역) 내에 진입하게 된다. 그러면, 제1호스트층(135_A) 상에는 혼합층(135_M)이 계속 형성됨과 더불어 기관(110)은 X1방향으로 스캔하듯이 계속 이동하게 되므로 혼합층(135_M) 상에는 제2호스트 물질로 이루어진 제2호스트층(135_B)의 일부가 형성된다.
- [0174] 다음, 혼합층(135_M) 상에 제2호스트 물질로 이루어진 제2호스트층(135_B)을 형성한다. 도 27과 같이, 기관(110)은 X1방향으로 스캔하듯이 계속 이동하게 된다. 이후, 어느 시점에서 기관(110)은 제2호스트 소스부(HBP)의 증착범위(제2호스트층 증착 영역) 내에 진입하게 된다. 그러면, 제2호스트 소스부(HBP)로부터 증발된 제2호스트 물질이 마지막으로 증착되므로 혼합층(135_M) 상에는 제2호스트층(135_B)이 형성된다.
- [0175] 다음, 제2호스트층(135_B) 상에 도 1에 도시된 바와 같이 상부전극(140)을 형성한다. 그리고 필요에 따라 보호층(150)을 더 형성하고, 보호기판을 구비하여 기관(110) 상에 형성된 소자를 밀봉한다.
- [0176] 위와 같은 방법으로 공정을 진행할 때, 제1호스트 물질 및 제2호스트 물질 중 하나는 정공타입 물질로 이루어지

도면

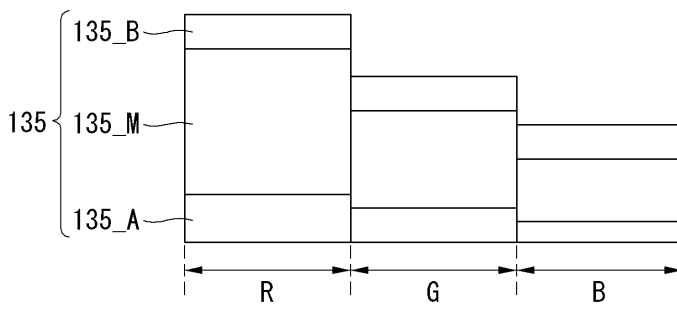
도면1



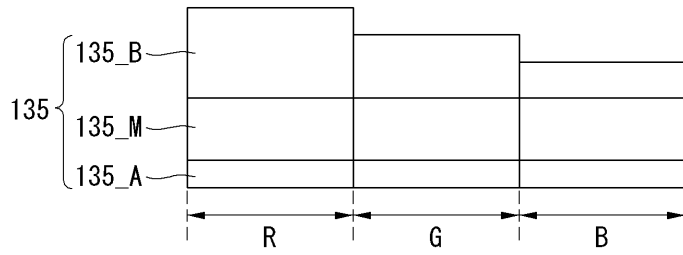
도면2



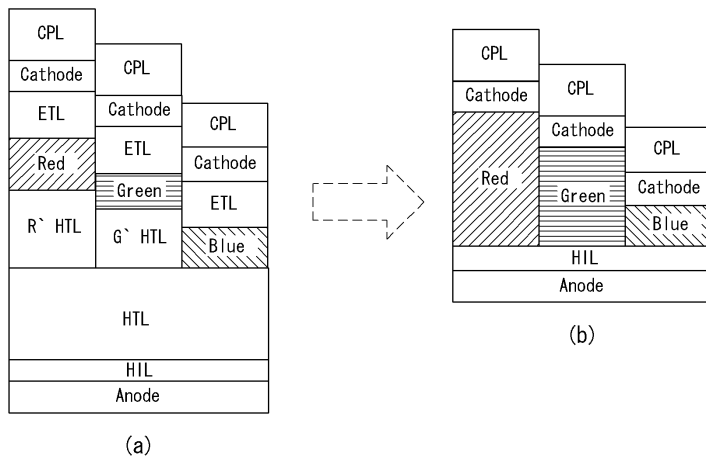
도면3



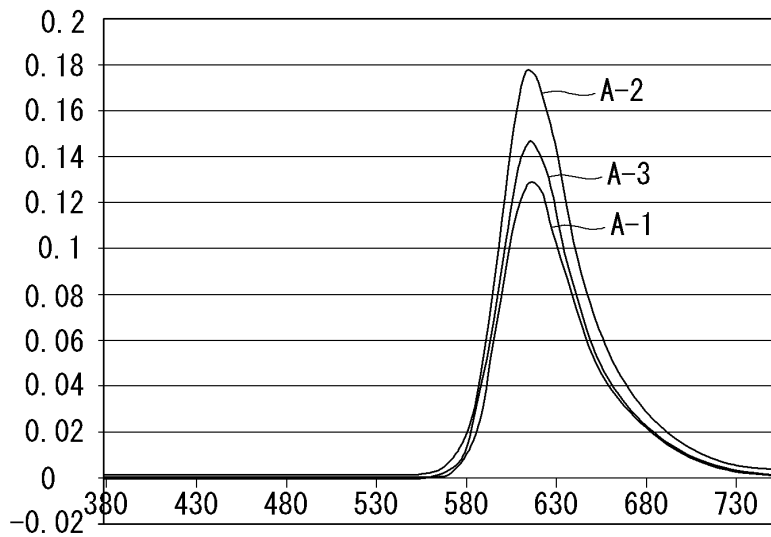
도면4



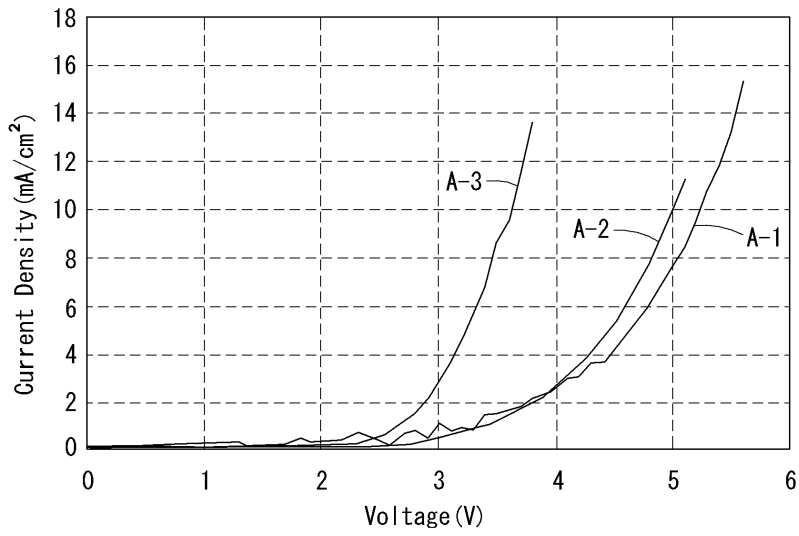
도면5



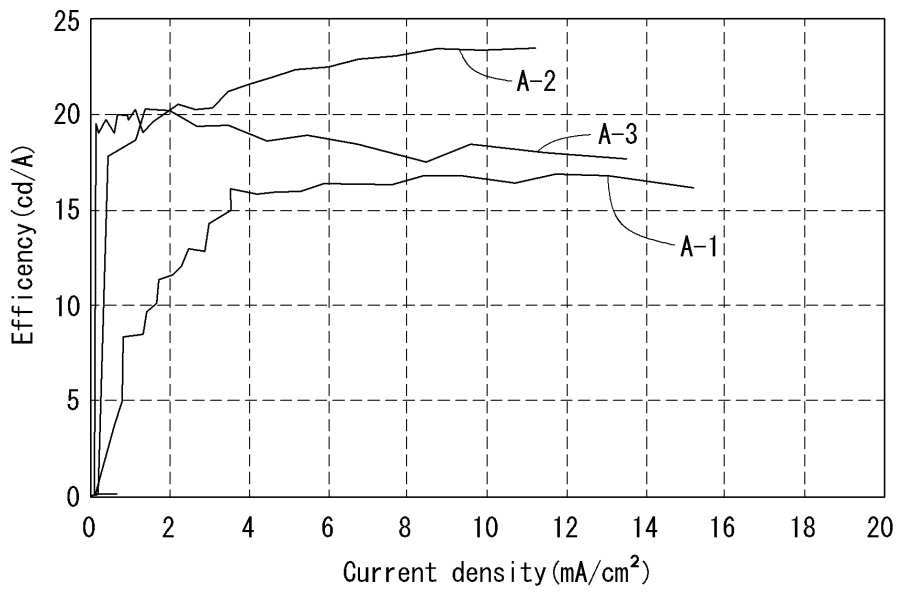
도면6



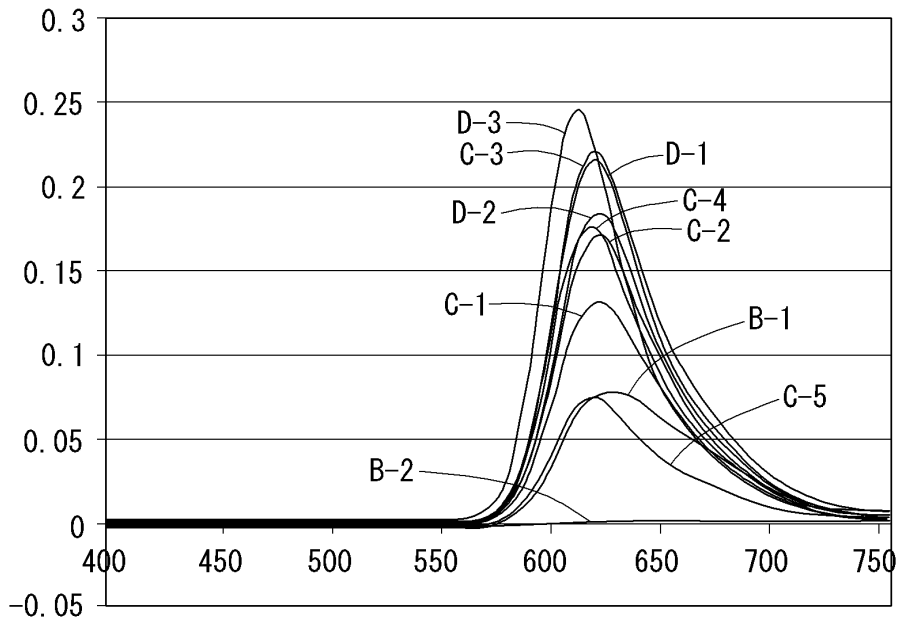
도면7



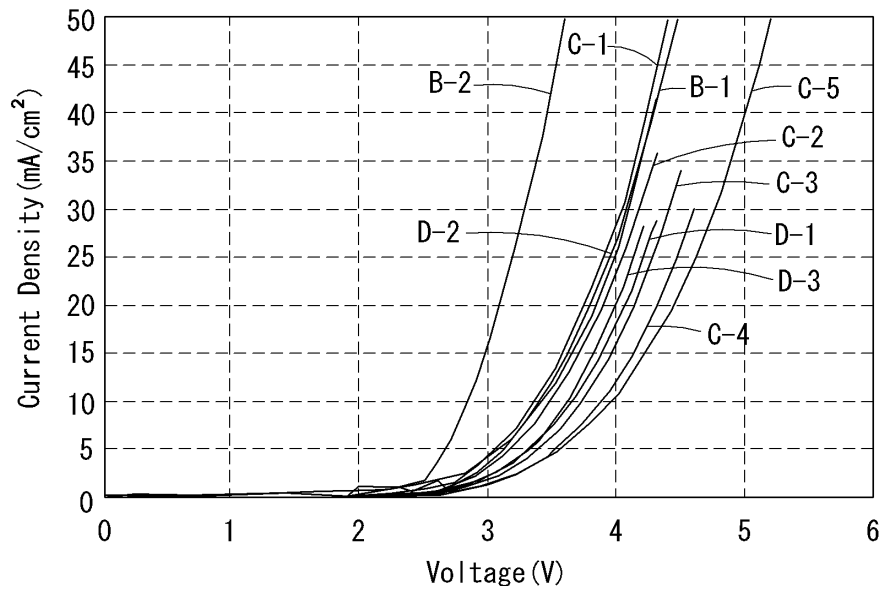
도면8



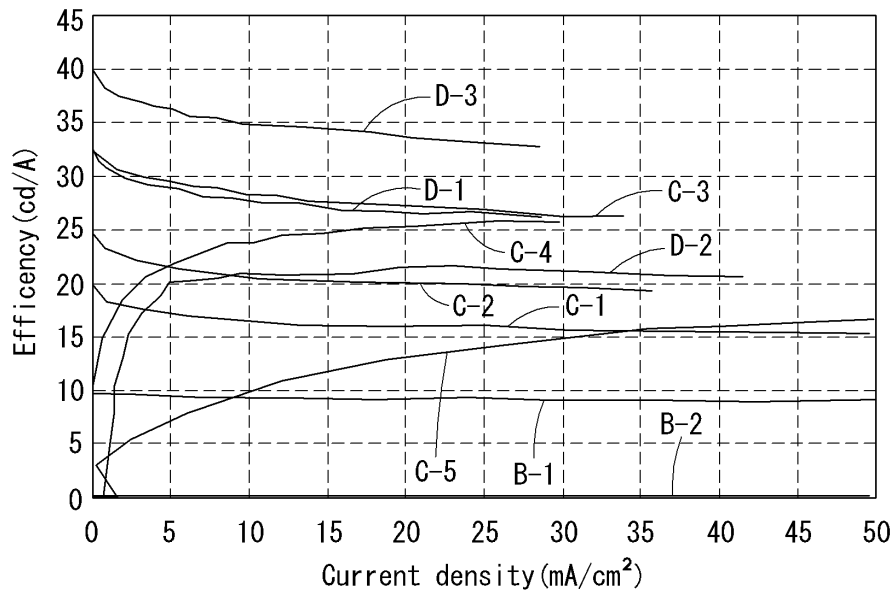
도면9



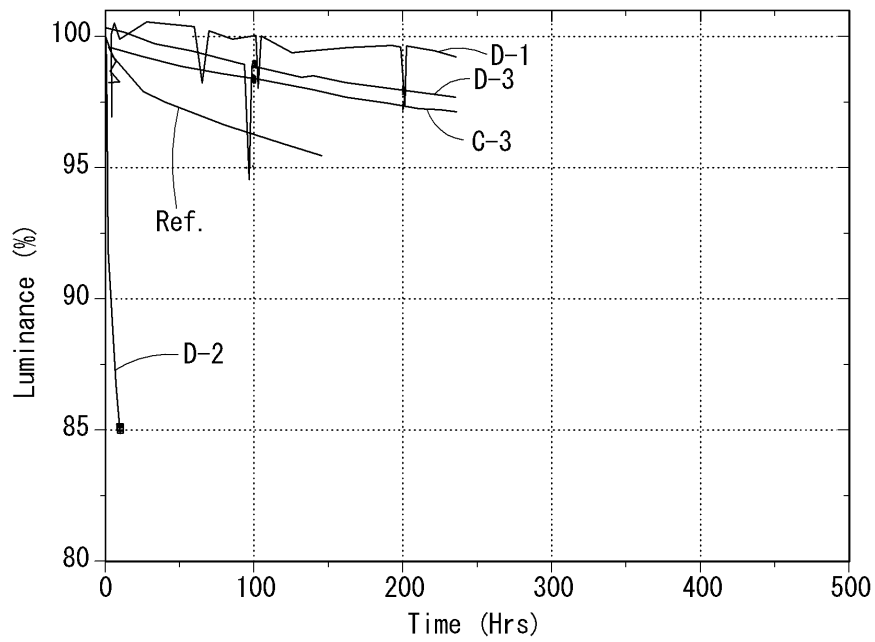
도면10



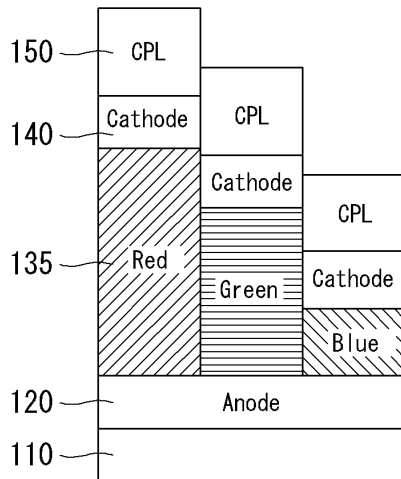
도면11



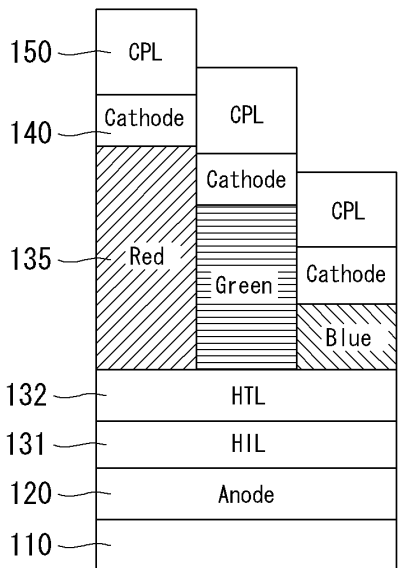
도면12



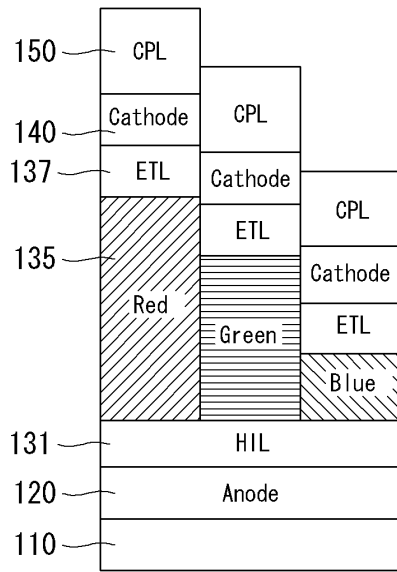
도면13



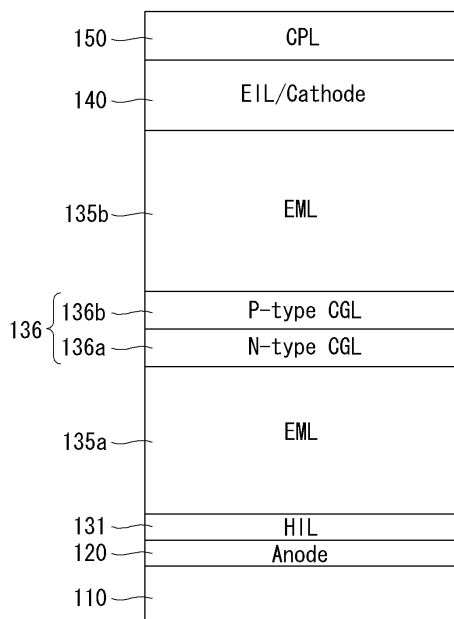
도면14



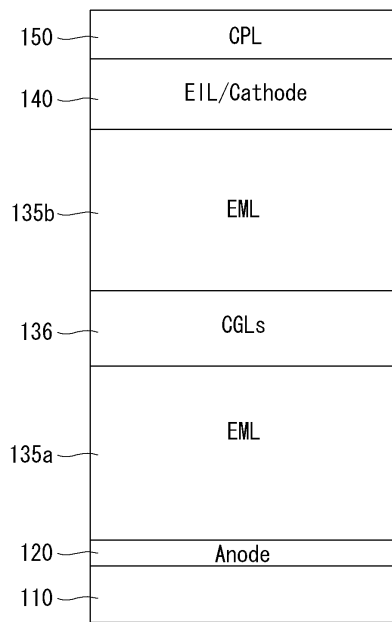
도면15



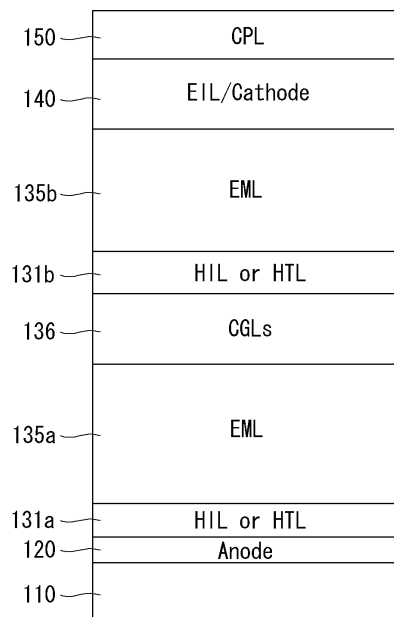
도면16



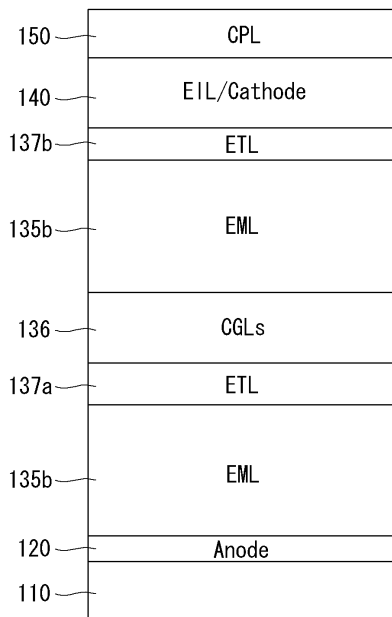
도면17



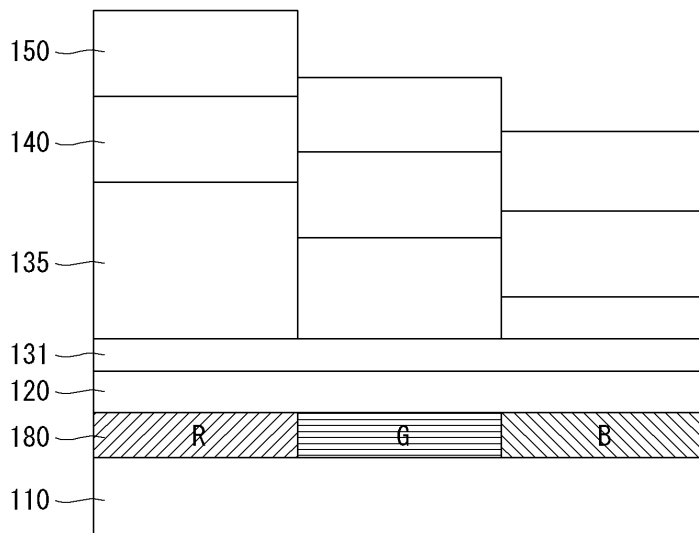
도면18



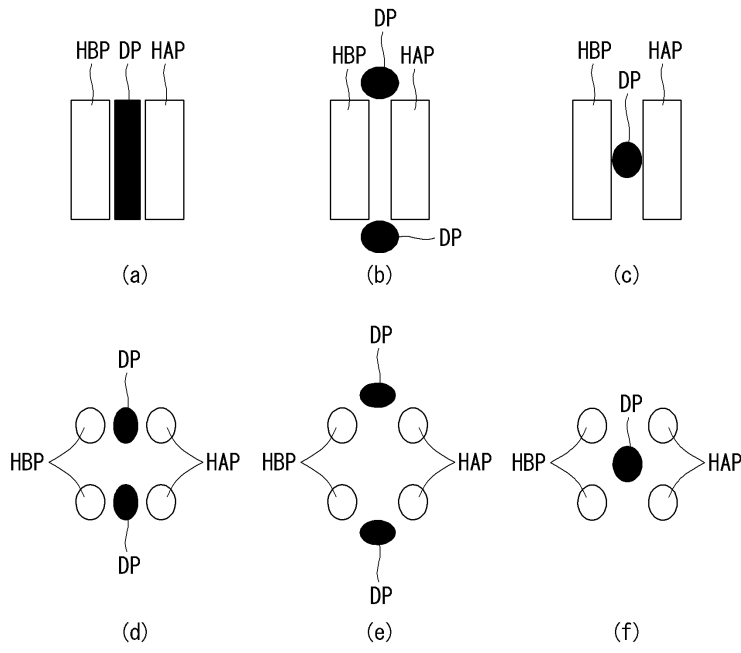
도면19



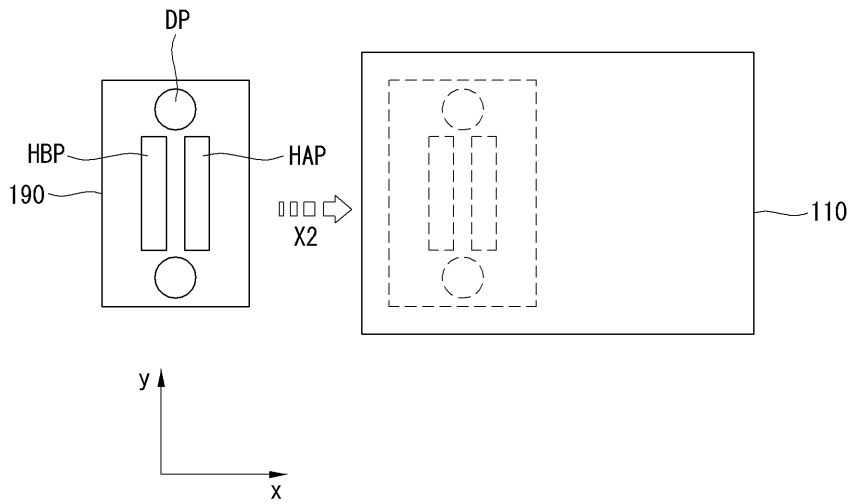
도면20



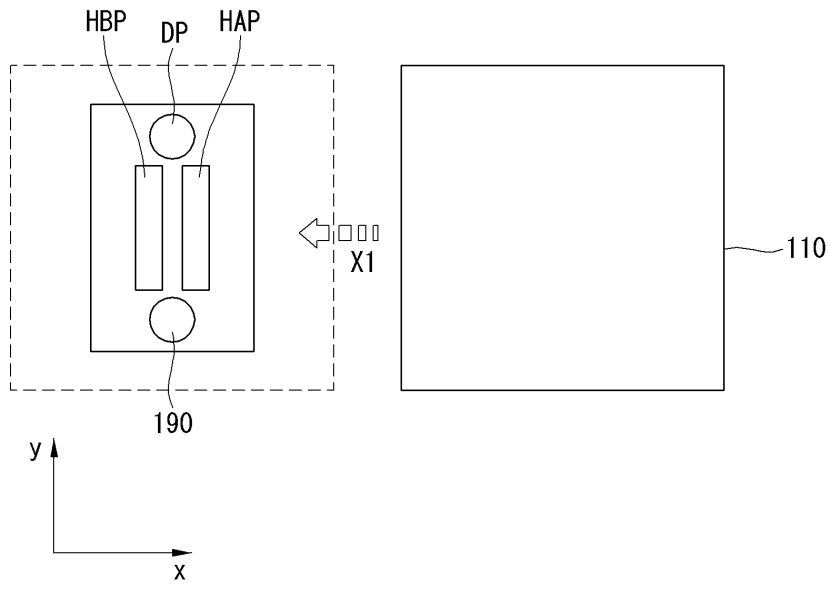
도면21



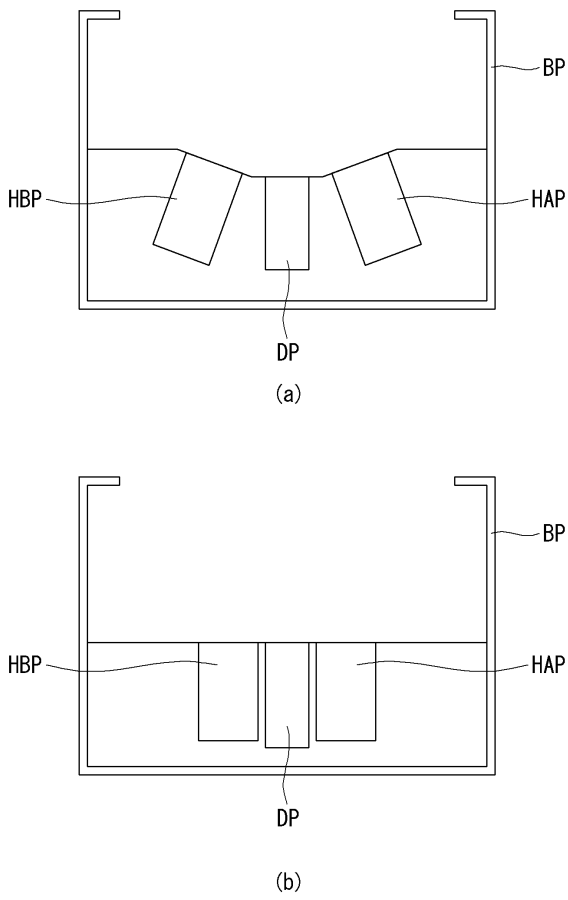
도면22



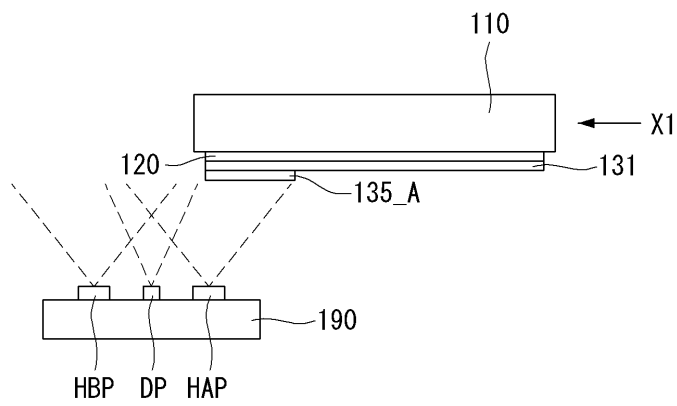
도면23



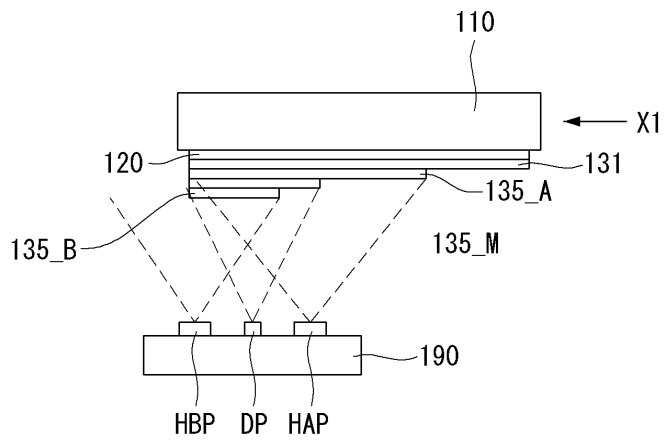
도면24



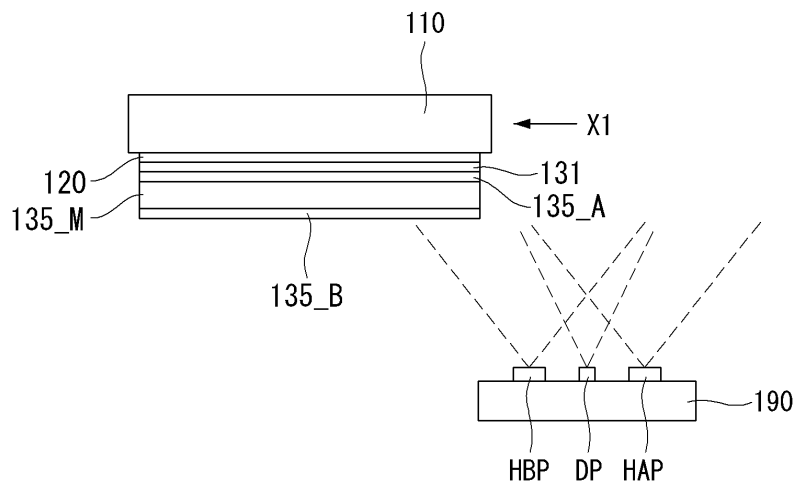
도면25



도면26



도면27



专利名称(译)	有机电致发光显示装置及其制造方法		
公开(公告)号	KR101929040B1	公开(公告)日	2018-12-13
申请号	KR1020120058452	申请日	2012-05-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SEOK JONG 이석종 LEE SE HEE 이세희		
发明人	이석종 이세희		
IPC分类号	H01L51/50 H01L51/56		
CPC分类号	H01L51/5265 H01L27/3211 H01L51/5024 H01L51/5088 H01L51/5092 H01L51/5056 H01L51/5072 H01L2251/5384 H01L2251/558 H01L51/52 H01L33/08 H01L51/56		
其他公开文献	KR1020130134728A		
外部链接	Espacenet		

摘要(译)

本发明的一个实施方案涉及一种半导体器件，包括：衬底；以及形成在基板上的子像素，其中子像素包括第一基质材料的第一基质层，第一基质材料的混合层，掺杂剂材料和第二基质材料，并且第二主层由第一主层和第二主层形成。

