



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년11월20일
(11) 등록번호 10-1920587
(24) 등록일자 2018년11월14일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01) H01L 27/32 (2006.01)
H01L 51/00 (2006.01)
(52) CPC특허분류
H01L 51/56 (2013.01)
H01L 27/3211 (2013.01)
(21) 출원번호 10-2017-7018007
(22) 출원일자(국제) 2017년01월10일
심사청구일자 2017년06월29일
(85) 번역문제출일자 2017년06월29일
(65) 공개번호 10-2017-0129679
(43) 공개일자 2017년11월27일
(86) 국제출원번호 PCT/CN2017/070715
(87) 국제공개번호 WO 2017/173874
국제공개일자 2017년10월12일
(30) 우선권주장
201610218186.7 2016년04월08일 중국(CN)
(56) 선행기술조사문헌
KR1020140081314 A*
US20040221806 A1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
보에 테크놀로지 그룹 컴퍼니 리미티드
중국 베이징 100016, 차오양 디스트릭트, 지우시
양치아오 로드 10호
오르도스 위엔성 옵토일렉트로닉스 컴퍼니 리미티드
중국 인너 몽고리아 017020 오르도스 동성 디스트릭트 오르도스 이쿱먼트 메뉴팩처링 베이스
(72) 발명자
양, 판
중국 100176 베이징 비디에이 디저 로드 넘버 9
궈, 쿤
중국 100176 베이징 비디에이 디저 로드 넘버 9
(뒷면에 계속)
(74) 대리인
양영준, 김성운, 백만기

전체 청구항 수 : 총 5 항

심사관 : 배성주

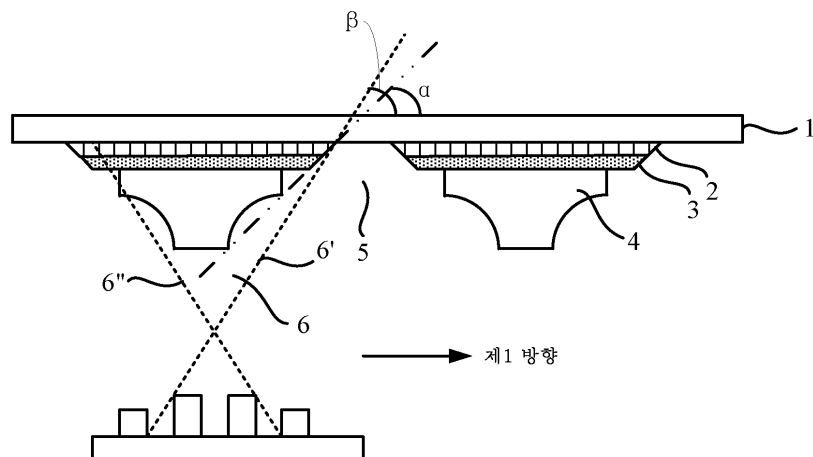
(54) 발명의 명칭 디스플레이 기관의 제조 방법, 디스플레이 기관 및 디스플레이 디바이스

(57) 요약

본 개시내용은 디스플레이 기관을 제조하는 방법, 디스플레이 기관 및 디스플레이 디바이스에 관한 것이다. 상기 방법은, 픽셀 영역을 한정하기 위해 기저부(1)의 하부 표면 상에 픽셀 한정 층(2)을 형성하는 단계; 픽셀 한정 층(2)의 하부 표면 상에 스페이서(3)를 형성하는 단계; 스페이서(3) 아래에 마스크 플레이트를 배열하는

(뒷면에 계속)

대표도 - 도9



단계; 및 기저부(1)의 하부 표면에 평행한 제1 방향을 따라 증착 소스를 이동시켜 픽셀 영역에 유기 발광 층(8)을 형성하는 단계를 포함한다. 픽셀 영역을 한정하기 위한, 제1 방향의 픽셀 한정 층(2)의 측부 표면과 기저부(1)의 하부 표면 사이의 예각은 제1 각도이다. 제1 방향의 증착 소스의 증착 영역(6)의 경계와 기저부(1)의 하부 표면 사이의 예각은 제2 각도이고, 제2 각도는 제1 각도 이상이다. 증착 소스가 픽셀 영역에 유기 발광 층(8)을 형성하는 것을 시작할 때, 스페이서(3) 및 마스크 플레이트는 증착 영역(6)의 제1 경계(6')를 차단하지 않는다. 증착 소스가 픽셀 영역에 유기 발광 층(8)을 형성하는 것을 중지할 때, 스페이서(3) 및 마스크 플레이트는 증착 영역(6)의 제2 경계(6'')를 차단하지 않는다.

(52) CPC특허분류

H01L 51/0011 (2013.01)

(72) 발명자

청, 텐이

중국 100176 베이징 비디에이 디저 로드 넘버 9

장, 이

중국 100176 베이징 비디에이 디저 로드 넘버 9

양, 위청

중국 100176 베이징 비디에이 디저 로드 넘버 9

평, 리만

중국 100176 베이징 비디에이 디저 로드 넘버 9

우, 옌

중국 100176 베이징 비디에이 디저 로드 넘버 9

양, 원빈

중국 100176 베이징 비디에이 디저 로드 넘버 9

류, 치

중국 100176 베이징 비디에이 디저 로드 넘버 9

라이, 웨이런

중국 100176 베이징 비디에이 디저 로드 넘버 9

류, 량량

중국 100176 베이징 비디에이 디저 로드 넘버 9

양, 즈융

중국 100176 베이징 비디에이 디저 로드 넘버 9

명세서

청구범위

청구항 1

디스플레이 기판을 제조하는 방법으로서,

픽셀 영역을 한정하기 위해 기저부(1)의 하부 표면 상에 픽셀 한정 층(2)을 형성하는 단계;

상기 픽셀 한정 층(2)의 하부 표면 상에 스페이서(3)를 형성하는 단계;

상기 스페이서(3) 아래에 마스크 플레이트를 배열하는 단계; 및

상기 기저부(1)의 상기 하부 표면에 평행한 제1 방향을 따라 증착 소스를 이동시켜 상기 픽셀 영역에 유기 발광 층(8)을 형성하는 단계를 포함하고,

상기 픽셀 영역을 한정하기 위한, 상기 제1 방향의 상기 픽셀 한정 층(2)의 측부 표면과 상기 기저부(1)의 상기 하부 표면 사이의 예각은 제1 각도이고,

상기 제1 방향의 상기 증착 소스의 증착 영역(6)의 경계와 상기 기저부(1)의 상기 하부 표면 사이의 예각은 제2 각도이고- 상기 제2 각도는 상기 제1 각도 이상임 -,

상기 픽셀 영역에 상기 유기 발광 층(8)을 형성하는 것을 시작하기 위해 상기 증착 소스가 상기 제1 방향으로 이동될 때, 상기 픽셀 한정 층(2) 아래의 상기 스페이서(3) 및 상기 스페이서(3) 아래의 상기 마스크 플레이트는 상기 증착 영역(6)의 제1 경계(6')를 차단하지 않고, 상기 픽셀 영역에 상기 유기 발광 층(8)을 형성하는 것을 중지하기 위해 상기 증착 소스가 상기 제1 방향으로 이동될 때, 상기 픽셀 한정 층(2) 아래의 상기 스페이서(3) 및 상기 스페이서(3) 아래의 상기 마스크 플레이트는 상기 증착 영역(6)의 제2 경계(6'')를 차단하지 않는, 방법.

청구항 2

제1항에 있어서,

상기 증착 소스는 상기 기저부(1)의 상기 하부 표면에 평행하고 상기 제1 방향에 수직인 제2 방향을 따라 연장되는 선형 소스이고,

상기 제1 방향의 상기 증착 영역(6)의 상기 경계와 상기 기저부(1)의 상기 하부 표면 사이의 상기 예각이 상기 제2 각도가 될 수 있게 하기 위해 상기 증착 소스의 양 측부에 배플들이 배열되는, 방법.

청구항 3

제2항에 있어서,

상기 제2 방향에서의, 상기 픽셀 한정 층(2) 및 아래에 형성된 상기 스페이서(3)의 측부 표면들은 상기 기저부(1)의 상기 하부 표면에 수직인, 방법.

청구항 4

제1항에 있어서, 상기 제2 각도는 상기 제1 각도와 동일한, 방법.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 유기 발광 층(8)을 형성하기 전에, 상기 기저부(1)의 상기 하부 표면 상에 제1 전극(7)을 형성하는 단계, 및

상기 유기 발광 층(8)을 형성한 후에, 상기 유기 발광 층(8)의 하부 표면 상에 제2 전극(9)을 형성하는 단계를 추가로 포함하는, 방법.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

발명의 설명

기술 분야

[0001] 본 출원은 2017년 1월 10일의 국제 출원일을 갖는 PCT/CN2017/070715의 미국 국내 단계 진입이며, 이는 2016년 4월 8일자로 출원된 중국 특허 출원 제201610218186.7호의 이익을 주장하고, 그 전체 개시내용이 본 명세서에 참고로 포함된다.

본 개시내용은 디스플레이 기술 분야에 관한 것으로, 특히 디스플레이 기판을 제조하는 방법, 디스플레이 기판 및 디스플레이 디바이스에 관한 것이다.

배경 기술

[0002] 유기 발광 다이오드(OLED) 디스플레이의 제조 프로세스에서, 일반적으로 유기 발광 층을 형성하기 위해 증착 프로세스가 사용된다. 종래 기술의 증착 방법에 따르면, 유기 발광 층은 상대적으로 두꺼운 중간 영역과 상대적으로 얇은 측부 표면 영역들을 갖는 단면 형상을 갖는다. 이는 유기 발광 층이 불균일한 두께를 가질 수 있게 한다. 형성된 단일 픽셀의 경우, 이는 상이한 영역들에서 상이한 발광 휘도를 초래할 수 있다. 그런데 한편, 복수의 픽셀의 경우, 이는 혼색(또는 컬러 바이어스)과 같은 문제점들을 초래할 수 있다.

[0003] 삭제

[0004] 삭제

[0005] 삭제

[0006] 삭제

[0007] 삭제

발명의 내용

해결하려는 과제

삭제

과제의 해결 수단

[0009] 본 개시내용의 양태에 따르면, 디스플레이 기판을 제조하는 방법이 제공된다. 상기 방법은, 픽셀 영역을 한정

하기 위해 기저부의 하부 표면 상에 픽셀 한정 층을 형성하는 단계; 픽셀 한정 층의 하부 표면 상에 스페이서를 형성하는 단계; 스페이서 아래에 마스크 플레이트를 배열하는 단계; 및 기저부의 하부 표면에 평행한 제1 방향을 따라 증착 소스를 이동시켜 픽셀 영역에 유기 발광 층을 형성하는 단계를 포함한다. 픽셀 영역을 한정하기 위한, 제1 방향의 픽셀 한정 층의 측부 표면과 기저부의 하부 표면 사이의 예각은 제1 각도이다. 제1 방향의 증착 소스의 증착 영역의 경계와 기저부의 하부 표면 사이의 예각은 제2 각도이고, 제2 각도는 제1 각도 이상이다. 픽셀 영역에 유기 발광 층을 형성하는 것을 시작하기 위해 증착 소스가 제1 방향으로 이동될 때, 픽셀 한정 층 아래의 스페이서 및 스페이서 아래의 마스크 플레이트는 증착 영역의 제1 경계를 차단하지 않는다. 또한, 픽셀 영역에 유기 발광 층을 형성하는 것을 중지하기 위해 증착 소스가 제1 방향으로 이동될 때, 픽셀 한정 층 아래의 스페이서 및 스페이서 아래의 마스크 플레이트는 증착 영역의 제2 경계를 차단하지 않는다.

- [0010] 본 개시내용의 실시예에 따르면, 증착 소스는 기저부의 하부 표면에 평행하고 제1 방향에 수직인 제2 방향을 따라 연장되는 선형 소스일 수 있다. 게다가, 배플들은 제1 방향의 증착 영역의 경계와 기저부의 하부 표면 사이의 예각이 제2 각도가 될 수 있게 하기 위해 증착 소스의 양 측부에 배열될 수 있다.
- [0011] 본 개시내용의 실시예에 따르면, 제2 방향에서의, 픽셀 한정 층 및 아래에 형성되는 스페이서의 측부 표면들은 기저부의 하부 표면에 수직일 수 있다.
- [0012] 본 개시내용의 실시예에 따르면, 제2 각도는 제1 각도와 동일할 수 있다.
- [0013] 본 개시내용의 실시예에 따르면, 상기 방법은, 유기 발광 층을 형성하기 전에 기저부의 하부 표면 상에 제1 전극을 형성하는 단계, 및 유기 발광 층을 형성한 후에 유기 발광 층의 하부 표면에 제2 전극을 형성하는 단계를 추가로 포함할 수 있다.
- [0014] 본 개시내용의 다른 양태에 따르면, 디스플레이 기판이 제공된다. 디스플레이 기판은, 기저부; 기저부의 하부 표면 상에 형성되어 픽셀 영역을 한정하는 픽셀 한정 층; 픽셀 한정 층의 하부 표면 상에 형성된 스페이서; 및 픽셀 영역에 형성된 유기 발광 층을 포함한다. 픽셀 영역을 한정하기 위한, 기저부의 하부 표면에 평행한 제1 방향의 픽셀 한정 층의 측부 표면과 기저부의 하부 표면 사이의 예각은 제1 각도이다. 또한, 기저부의 하부 표면에 수직이고 제1 방향에 평행한 유기 발광 층의 단면은 사다리꼴이고, 기저부의 하부 표면에 근접한 그 측부 길이는 기저부의 하부 표면으로부터 먼 그 측부 길이보다 작다.
- [0015] 본 개시내용의 실시예에 따르면, 기저부의 하부 표면에 평행하고 제1 방향에 수직인 제2 방향에서의, 픽셀 한정 층 및 아래에 형성된 스페이서의 측부 표면들은 기저부의 하부 표면에 수직일 수 있다.
- [0016] 본 개시내용의 실시예에 따르면, 디스플레이 기판은, 기저부의 하부 표면과 유기 발광 층 사이에 배열된 제1 전극; 및 유기 발광 층의 하부 표면에 배열된 제2 전극을 추가로 포함할 수 있다.
- [0017] 본 개시내용의 추가의 양태에 따르면, 디스플레이 디바이스가 제공된다. 디스플레이 디바이스는 본 개시내용의 상기의 실시예들 중 임의의 것에 따른 디스플레이 기판을 포함한다.
- [0018] 삭제

도면의 간단한 설명

- [0019] 본 개시내용의 특징들 및 이점들은 도면들을 참조함으로써 보다 명확하게 이해될 것이다. 도면들은 개략적이고, 본 개시내용에 대해 어떠한 제한들로서 이해되어서는 안된다. 도면들에서:
 도 1 내지 도 4는 종래 기술에서 증착을 통해 유기 발광 층을 형성하기 위한 개략적인 도면들을 도시한다;
 도 5는 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법의 개략적인 흐름도를 도시한다;
 도 6 내지 도 10은 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법에서의 단계들의 개략적인 단면도들을 도시한다;
 도 11은 본 개시내용의 다른 실시예에 따른 증착 소스의 이동에 대한 개략도를 도시한다;
 도 12a 및 도 12b는, 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법을 사용할 수 있는 픽셀 예들을 도시한다; 그리고
 도 13은 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법에 의해 제조된 디스플레이 기판의 개략

적인 단면도를 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0020] 본 개시내용의 상기의 목적들, 특징들 및 이점들을 보다 명확하게 이해하기 위해, 본 개시내용의 실시예들이 도면들 및 특정 구현예들을 참조하여 다음과 같이 보다 상세하게 설명될 것이다. 본 개시내용의 각각의 실시예에서 설명된 특징들이 상충하지 않는 경우에 본 개시내용의 다른 실시예들에 적용될 수 있다는 점을 유의해야 할 것이다.
- [0021] 본 개시내용의 충분한 이해를 용이하게 하기 위해 많은 세부 사항들이 이하에서 상세하게 설명될 것이다. 그러나, 본 개시내용은 여기서 설명된 것들과 상이한 다른 방식들을 사용하여 수행될 수도 있다. 따라서, 본 개시내용의 보호 범위는 이하에 개시될 특정 실시예들에 의해 제한되지 않는다.
- 도 1 내지 도 4는 종래 기술에서 증착을 통해 형성된 유기 발광 층의 개략도들을 도시한다.
- 도 1에 도시된 바와 같이, 마더 보드는 복수의 기관을 포함한다. 증착 소스(도시되지 않음)는 제2 방향(예를 들어, y 방향)을 따라 연장되는 선형 소스이고, 제2 방향과 교차하는 제1 방향(예를 들어, x 방향)으로 이동된다. 증착 소스의 재료들이 증발된 후, 각 기관 상의 원하는 영역이 마스크 플레이트에 의해 형성된다.
- 도 2는 종래 기술에 사용된 마스크 플레이트의 단면도를 도시한다. 도 2에 도시된 바와 같이, 마스크 플레이트는 복수의 차단 영역(11) 및 차단 영역(11)들 사이의 투과 영역(12)을 포함할 수 있다. 차단 영역(11)의 단면의 상부 에지는 하부 에지보다 큰 길이를 갖는다. 또한, 제조 프로세스의 제한들로 인해, 차단 영역(11)의 상부 부분은 일정한 두께를 갖는다. 즉, 차단 영역(11)의 단면은 그 상부 에지와 연결되고 기저부의 하부 표면에 실질적으로 수직인 측부 에지(120)를 갖는다.
- 증착 디바이스에서, 증착 소스의 양 측부에 중간 배플(13)들이 배열되고, 중간 배플(13)들과 측부 배플(14)들 사이에 도핑 재료들이 배열된다. 이러한 방식으로, 도 3에 도시된 바와 같이, 증착 소스의 증착 영역(15)이 형성될 수 있다. 증착 디바이스에 중간 배플(13)들 및 측부 배플(14)들이 배열될 때, 형성된 증착 영역(15)이 결정된다. 또한, 중간 배플(13)의 높이뿐만 아니라 중간 배플(13)과 측부 배플(14) 사이의 거리를 적절하게 튜닝함으로써 형성된 증착 영역(15)의 경계가 조정될 수 있다.
- 종래 기술의 증착 프로세스에서, 도 4에 도시된 바와 같이, 증착 소스가 제1 방향(예를 들어, x 방향)을 따라 이동할 때, 차단 영역(11)의 상부 부분이 특정 두께를 갖기 때문에(즉, 측부 에지(120)가 존재하기 때문에), 증착 영역(15)의 경계는, 증착 영역(15)의 제1 경계(예를 들어, 도면에 도시된 바와 같이 증착 영역(15)의 우측 경계)가 마스크 플레이트의 투과 영역(12)에 진입할 때 차단될 것이다. 따라서, 증착 영역(15)은 차단 영역(11)에 근접한 기저부(16)의 하부 표면의 일부 상에서 증착을 수행할 수 없다. 또한, 상기 문제점은 또한 증착 영역(15)의 제2 경계(예를 들어, 도면에 도시된 바와 같은 증착 영역(15)의 좌측 경계)가 투과 영역(12)을 떠날 때 존재한다. 따라서, 종래 기술의 증착 방법에 따르면, 투과 영역(12)에 형성된 유기 발광 층은 상대적으로 두꺼운 중간 영역과 상대적으로 얇은 측부 영역들을 갖는 단면 형상을 갖는다. 이는 유기 발광 층이 불균일한 두께를 가질 수 있게 한다. 형성된 단일 픽셀의 경우, 이는 상이한 영역들에서 상이한 발광 휘도를 초래할 수 있다. 한편, 복수의 픽셀의 경우, 이는 혼색(또는 컬러 바이어스)과 같은 문제점들을 초래할 수 있다.
- [0022] 도 5는 본 개시내용의 실시예에 따른 디스플레이 기관을 제조하는 방법의 개략적인 흐름도를 도시한다.
- [0023] 도 5에 도시된 바와 같이, 본 개시내용의 실시예에 따른 디스플레이 기관을 제조하는 방법은 다음과 같은 단계들: 픽셀 영역을 한정하기 위해 기저부의 하부 표면 상에 픽셀 한정 층을 형성하는 단계인 S1; 픽셀 한정 층의 하부 표면 상에 스페이서를 형성하는 단계인 S2; 스페이서 아래에 마스크 플레이트를 배열하는 단계인 S3; 및 기저부의 하부 표면에 평행한 제1 방향을 따라 증착 소스를 이동시켜 픽셀 영역에 유기 발광 층을 형성하는 단계인 S4를 포함할 수 있다.
- [0024] 도 6 내지 도 10은 본 개시내용의 실시예에 따른 디스플레이 기관을 제조하는 방법의 단계들의 개략적인 단면도를 도시한다. 다음으로, 도 5에 도시된 바와 같은 단계들이 도 6 내지 도 10을 참조하여 상세하게 설명될 것이다.
- [0025] 도 5 및 도 6을 참조하면, 픽셀 한정 층(2)은 픽셀 영역을 한정하기 위해 기저부(1)의 하부 표면 상에 형성될 수 있다. 픽셀 영역은 유기 발광 층이 형성될 영역이다. 픽셀 한정 층(2)을 형성하기 위한 재료 층은 퇴적, 스퍼터링 또는 코팅될 수 있고, 그 다음에 에칭되어 픽셀 한정 층(2)을 형성할 수 있다.

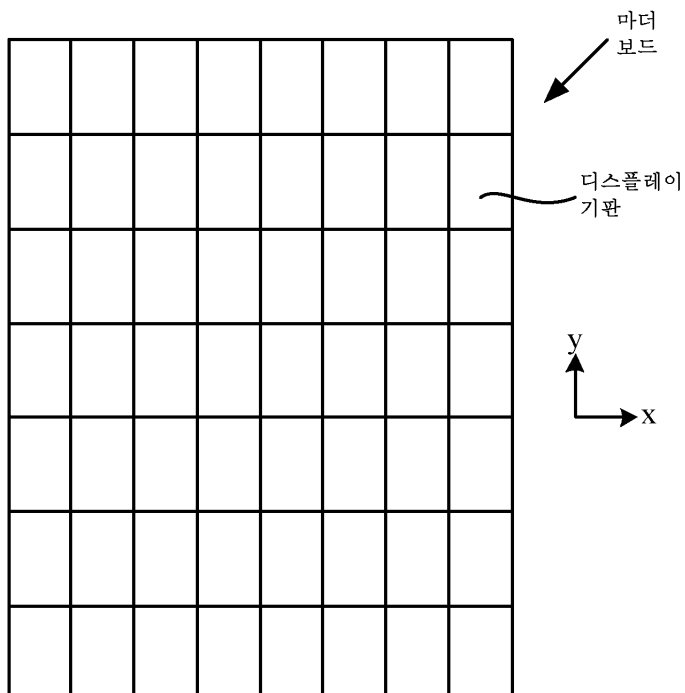
- [0026] 도 5 및 도 7을 참조하면, 픽셀 한정 층(2)의 하부 표면 상에 스페이서(3)가 형성될 수 있다. 도 7에 도시된 바와 같이, 픽셀 영역을 한정하기 위한, 제1 방향(즉, 유기 발광 층을 형성하기 위한 증착 소스의 이동 방향)의 픽셀 한정 층(2)의 측부 표면 B와 기저부(1)의 하부 표면 사이의 예각은 제1 각도 α 이다.
- [0027] 도 7에 도시된 바와 같이, 제1 방향의 스페이서(3)의 측부 표면 C와 픽셀 한정 층(2)의 대응하는 측부 표면 B는 동일 평면에 위치된다. 즉, 제1 방향의 스페이서(3)의 측부 표면 C와 기저부(1)의 하부 표면 사이의 예각은 제1 각도 α 이다. 그러나, 본 개시내용의 실시예들은 이에 한정되지 않는다. 제1 방향의 스페이서(3)의 측부 표면 C는 픽셀 한정 층(2)의 대응하는 측부 표면 B와 동일한 평면 내에 있지 않을 수 있다. 즉, 제1 방향의 스페이서(3)의 측부 표면 C와 기저부(1)의 하부 표면 사이의 예각은 제1 각도 α 이상일 수 있다.
- [0028] 픽셀 한정 층(2)을 형성하기 위한 재료 층 및 스페이서(3)를 형성하기 위한 재료 층은 기저부(1)의 하부 표면 상에 순차적으로 적층(예를 들어, 퇴적, 스퍼터링 또는 코팅)될 수 있다. 그 후, 픽셀 한정 층(2) 및 그 하부 표면 상의 스페이서(3)가 하나의 에칭 프로세스를 통해 형성된다. 이 경우, 제1 방향의 형성된 스페이서(3)의 측부 표면 C와 픽셀 한정 층(2)의 대응하는 측부 표면 B는 동일 평면에 위치될 수 있다. 그러나, 본 개시내용의 실시예들은 이에 한정되지 않는다. 픽셀 한정 층(2) 및 그 하부 표면 상의 스페이서(3)가 각각 형성될 수 있다. 이 경우, 제1 방향의 스페이서(3)의 측부 표면 C는 픽셀 한정 층(2)의 대응하는 측부 표면 B와 동일한 평면에 있지 않을 수 있다.
- [0029] 도 5 및 도 8을 참조하면, 마스크 플레이트가 스페이서(3) 아래에 배열될 수 있다. 도 2에 도시된 바와 같은 마스크 플레이트와 유사하게, 도 8에 도시된 바와 같은 마스크 플레이트는 복수의 차단 영역(4) 및 차단 영역(4)들 사이의 투과 영역(5)을 포함할 수 있다. 차단 영역(4)의 단면의 상부 에지는 하부 에지의 길이보다 더 긴 길이를 갖는다. 또한, 제조 프로세스의 제한들로 인해, 차단 영역(4)의 상부 부분은 특정 두께를 갖는다. 즉, 차단 영역(4)의 단면은 그 상부 에지와 연결되고 기저부(1)의 하부 표면에 실질적으로 수직인 측부 에지 DF를 갖는다. 또한, 차단 영역(4)의 단면의 하부 에지는 측부 에지 DF에 근접한 엔드포인트 E를 갖는다. 도 8에 도시된 바와 같이, 차단 영역(4)의 단면에서, 엔드포인트 D와 엔드포인트 E 사이의 연결 라인은 픽셀 한정 층(2)의 측부 표면 B 및 스페이서(3)의 측부 표면 C가 위치하는 평면 내에 위치될 수 있다. 그러나, 본 개시내용은 이에 한정되지 않는다.
- [0030] 도 5 및 도 9를 참조하면, 증착 소스는 기저부(1)의 하부 표면에 평행한 제1 방향(예를 들어, 도 1에 도시된 x 방향)을 따라 이동되어 픽셀 영역에 유기 발광 층을 형성할 수 있다. 제1 방향의 증착 소스의 증착 영역(6)의 경계(6' 또는 6'')와 기저부(1)의 하부 표면 사이의 예각은 제2 각도 β 이고, 제2 각도 β 는 제1 각도 α 이상일 수 있다.
- [0031] 도 9에 도시된 바와 같이, 픽셀 영역에 유기 발광 층을 형성하기 시작하기 위해 증착 소스가 제1 방향으로 이동될 때, 픽셀 한정 층(2) 아래의 스페이서(3) 및 스페이서(3) 아래의 마스크 플레이트는 증착 영역(6)의 제1 경계(6')를 차단하지 않는다. 도 10에 도시된 바와 같이, 픽셀 영역에 유기 발광 층을 형성하는 것을 중지하기 위해 증착 소스가 제1 방향으로 이동될 때, 픽셀 한정 층(2) 아래의 스페이서(3) 및 스페이서(3) 아래의 마스크 플레이트는 증착 영역(6)의 제2 경계(6'')를 차단하지 않는다.
- [0032] 본 실시예에 따르면, 증착 영역(6)의 제1 경계(6')가 투과 영역(5)을 통해 픽셀 영역에서 유기 발광 층을 형성하는 것을 시작할 때, 제2 각도 β 가 제1 각도 α 이상이기 때문에, 증착 영역(6)의 제1 경계(6')가 차단 영역(4)의 측부 에지 DF에 의해 차단되지 않을 것이라는 것이 보장될 수 있다. 이는 픽셀 한정 층(2)과 기저부(1)의 하부 표면 사이의 인터페이스로부터 유기 발광 층을 형성하는 것을 시작하는 것을 보장한다. 따라서, 이는 형성된 유기 발광 층의 두께가 균일하게 될 수 있게 하고, 픽셀들 내의 모든 영역들의 발광 휘도가 동일하게 될 수 있게 한다. 이는 디스플레이 기판이 전체적으로 혼색을 갖지 않도록 보장하는 것을 돕는다.
- [0033] 도 11은 본 개시내용의 다른 실시예에 따른 증착 소스의 이동에 대한 개략도를 도시한다.
- [0034] 도 11에 도시된 바와 같이, 차단 영역(4)의 단면에서, 엔드포인트 D와 엔드포인트 E 사이의 연결 라인은 픽셀 한정 층(2)의 측부 표면 B와 스페이서(3)의 측부 표면 C가 위치하는 평면에 위치되지 않는다. 그러나, 이는 균일한 두께의 유기 발광 층을 갖는 디스플레이 기판을 제조하기 위해 본 개시내용의 실시예들에 따른 디스플레이 기판을 제조하는 방법의 적용에 영향을 미치지 않는다.
- [0035] 도 11에 도시된 바와 같이, 픽셀 영역에 유기 발광 층을 형성하는 것을 시작하기 위해 증착 소스가 제1 방향으로 이동될 때, 픽셀 한정 층(2) 아래의 스페이서(3) 및 스페이서(3) 아래의 마스크 플레이트는 증착 영역(6)의 제1 경계(6')를 차단하지 않는다. 이는 형성된 유기 발광 층이 균일한 두께를 가질 수 있게 하는 것을 돕는다.

- [0036] 본 개시내용의 실시예에 따르면, 증착 소스는 기저부(1)의 하부 표면에 평행하고 제1 방향에 수직인 제2 방향(예를 들어, 도 1에 도시된 바와 같은 y 방향)을 따라 연장되는 선형 소스일 수 있다. 배플들은 제1 방향에서의 증착 영역(6)의 경계(6' 또는 6'')와 기저부(1)의 하부 표면 사이의 예각이 제2 각도 β 가 될 수 있게 하기 위해 증착 소스의 양 측부에 배열될 수 있다. 원하는 제2 각도 β 는 배플의 높이 및 배플들 사이의 거리를 조정함으로써 획득될 수 있다.
- [0037] 본 개시내용의 실시예에 따르면, 제2 방향에서의, 픽셀 한정 층(2) 및 아래에 형성된 스페이서(3)의 측부 표면들은 기저부(1)의 하부 표면에 수직일 수 있다. 본 실시예에 따르면, 증착 소스는 제2 방향을 따라 연장되는 선형 소스이다. 즉, 배플은 단지 제1 방향에서 증착 영역(6)에 대해 한정 기능을 갖고, 픽셀 한정 층(2) 및 스페이서(3)는 제2 방향에서 증착 영역(6)을 거의 차단하지 않을 것이다. 따라서, 픽셀 한정 층(2) 및 스페이서(3)의 측부 표면들을 제2 방향에서 한정할 필요가 없다.
- [0038] 도 12a 및 도 12b는 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법을 사용할 수 있는 픽셀 예들을 도시한다.
- [0039] 도 12a에 도시된 바와 같이, 직사각형 픽셀의 에지들 AD 및 BC는 제1 방향(즉, 증착 소스의 이동 방향)에 평행하다. 게다가, 에지들 AD 및 BC에 대응하는 픽셀 한정 층의 측부 표면 및 스페이서의 측부 표면은 기저부의 하부 표면에 수직이 되도록 설정할 수 있다. 또한, 기저부의 하부 표면에 대하여 예각이 제1 각도 α 가 되도록, 에지들 AB 및 CD에 대응하는 픽셀 한정 층의 측부 표면 및 스페이서의 측부 표면이 상기의 실시예들을 참조하여 설정될 수 있다. 도 12b에 도시된 바와 같이, 육각형 픽셀의 에지들 EF 및 BC는 제1 방향(즉, 증착 소스의 이동 방향)에 평행하다. 게다가, 에지들 EF 및 BC에 대응하는 픽셀 한정 층의 측부 표면 및 스페이서의 측부 표면이 기저부의 하부 표면에 수직이 되도록 설정될 수 있다. 또한, 기저부의 하부 표면에 대하여 예각이 제1 각도 α 가 되도록, 에지들 AB, AF, CD 및 DE에 대응하는 픽셀 한정 층의 측부 표면 및 스페이서의 측부 표면이 상기의 실시예들을 참조하여 설정될 수 있다. 이에 의해, 픽셀 한정 층 및 스페이서를 형성하는 프로세스가 단순화된다.
- [0040] 본 개시내용의 실시예에 따르면, 제2 각도 β 는 제1 각도 α 와 동일할 수 있다.
- [0041] 증착 영역 각도(즉, 제2 각도 β)가 작을수록, 증착으로부터 획득된 유기 발광 층의 균일성이 높을 것이다. 본 실시예에 따르면, 증착 영역 각도(즉, 제2 각도 β)는 최소일 수 있으면서, 상기의 실시예 효과가 달성되도록 보장된다. 이에 의해, 형성된 유기 발광 층의 두께 균일성이 최대 범위로 보장된다.
- [0042] 도 13은 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법에 의해 제조된 디스플레이 기판의 개략적인 단면도를 도시한다.
- [0043] 본 개시내용의 실시예에 따르면, 상기 방법은, 유기 발광 층(8)을 형성하기 전에 기저부(1)의 하부 표면 상에 제1 전극(7)을 형성하는 단계, 및 유기 발광 층(8)을 형성한 후에 유기 발광 층(8)의 하부 표면 상에 제2 전극(9)을 형성하는 단계를 추가로 포함할 수 있다.
- [0044] 제1 전극(7) 및 제2 전극(9)의 대향 영역은 이 2개 영역 중 더 작은 영역을 갖는 전극(예를 들어, 제1 전극(7))에 대응한다. 본 개시내용의 실시예에 따른 디스플레이 기판을 제조하는 방법에서, 대향 영역의 유기 발광 층(8)이 균일한 두께를 갖는 것이 보장될 수 있다.
- [0045] 본 개시내용의 실시예에 따른 디스플레이 기판은, 기저부(1); 기저부의 하부 표면 상에 형성되어 픽셀 영역을 한정하는 픽셀 한정 층(2); 픽셀 한정 층(2)의 하부 표면 상에 형성된 스페이서(3)(도 13에서는 도시되지 않음); 및 픽셀 영역에 형성된 유기 발광 층(8)을 포함할 수 있다. 픽셀 영역을 한정하기 위한, 기저부(1)의 하부 표면에 평행한 제1 방향의 픽셀 한정 층(2)의 측부 표면과 기저부(1)의 하부 표면 사이의 예각은 제1 각도이다. 또한, 도 13에 도시된 바와 같이, 기저부(1)의 하부 표면에 수직이고 제1 방향에 평행한 유기 발광 층(8)의 단면은 사다리꼴이고, 기저부(1)의 하부 표면에 근접한 그 측부 길이는 기저부(1)의 하부 표면으로부터 먼 그 측부 길이보다 작다.
- [0046] 본 개시내용의 실시예에 따르면, 기저부(1)의 하부 표면에 평행하고 제1 방향에 수직인 제2 방향에서의, 픽셀 한정 층(2) 및 아래에 형성된 스페이서(3)(도 13에 도시되지 않음)의 측부 표면들은 기저부(1)의 하부 표면에 수직일 수 있다.
- [0047] 본 개시내용의 실시예에 따르면, 디스플레이 기판은, 기저부(1)의 하부 표면과 유기 발광 층(8) 사이에 배열된 제1 전극(7); 및 유기 발광 층(8)의 하부 표면 상에 배열된 제2 전극(9)을 추가로 포함할 수 있다.

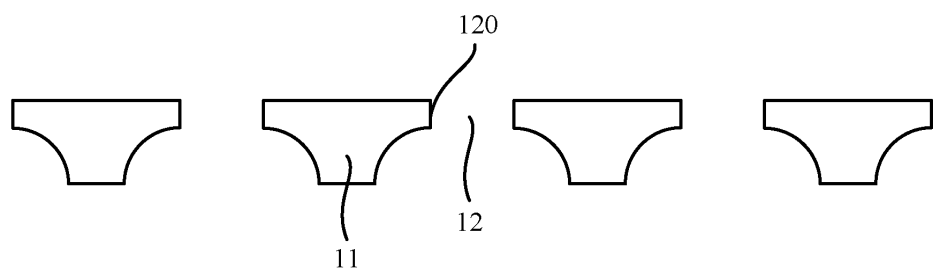
- [0048] 본 개시내용의 실시예에 따른 디스플레이 디바이스는 본 개시내용의 상기의 실시예들 중 임의의 것에 따른 디스플레이 기판을 포함할 수 있다. 본 실시예의 디스플레이 디바이스는 전자 페이퍼, 모바일 폰, 태블릿 컴퓨터, 텔레비전, 랩톱 컴퓨터, 디지털 포토 프레임, 네비게이터 등과 같은 디스플레이 기능을 갖는 임의의 제품 또는 컴포넌트일 수 있다는 점을 유의해야 한다.
- [0049] 본 개시내용의 기술적 해결책은 도면들을 참조하여 상세히 기술되었다. 도면들에서, 층들 및 영역들의 크기들이 설명의 명확성을 위해 과장될 수 있다는 점을 주목해야 한다. 또한, 요소 또는 층이 다른 요소 또는 층의 "위" 또는 "아래"에 있다고 언급될 때, 요소 또는 층은 다른 요소 또는 층 바로 위 또는 아래에 있을 수 있거나, 하나 이상의 중간 요소 또는 층이 있을 수 있다는 점이 이해될 수 있다. 또한, 요소 또는 층이 2개의 요소 또는 2개의 층 "사이"에 있다고 언급될 때, 요소 또는 층은 2개의 요소 또는 2개의 층 사이의 유일한 요소 또는 층일 수 있거나, 하나 이상의 중간 요소 또는 층이 존재할 수 있다는 점이 또한 이해될 수 있다. 이 문맥에서, 전체에 걸쳐 동일하거나 유사한 요소들을 나타내기 위해 동일하거나 유사한 참조 부호들이 사용된다.
- [0050] "제1", "제2"와 같은 용어들이 이 텍스트의 상이한 요소들 설명하는 데 사용될 수 있지만, 이들 요소는 이들 용어에 의해 제한되어서는 안된다는 점을 유의해야 한다. 이들 용어는 하나의 요소를 다른 요소와 구별하기 위해 서만 사용된다. 예를 들어, "제1 요소"는 실시예들의 교시로부터 벗어나지 않고서 "제2 요소"로 또한 지칭될 수 있다. "복수의"라는 용어는 달리 명시적으로 한정되지 않는 한, 2개 이상을 지칭한다.
- [0051] 위에서 언급한 것은 단지 본 개시내용의 바람직한 실시예들일 뿐이고, 본 개시내용을 제한하기 위해 사용되지 않는다. 본 기술분야의 통상의 기술자의 경우, 본 개시내용은 다양한 수정들 및 변형들을 가질 수 있다. 본 개시내용의 사상 및 원리 내에서 이루어진 임의의 보정, 동등한 대체, 개선 등은 본 개시내용의 보호 범위 내에 포함되어야 한다.

도면

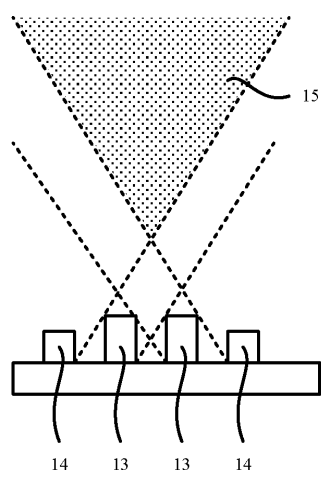
도면1



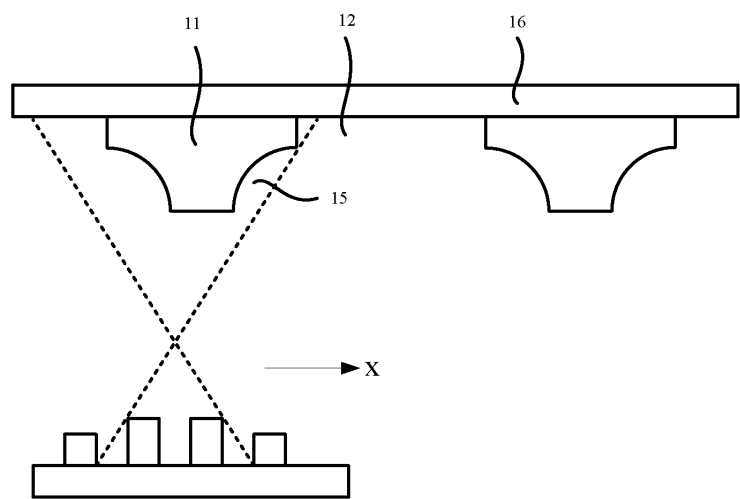
도면2



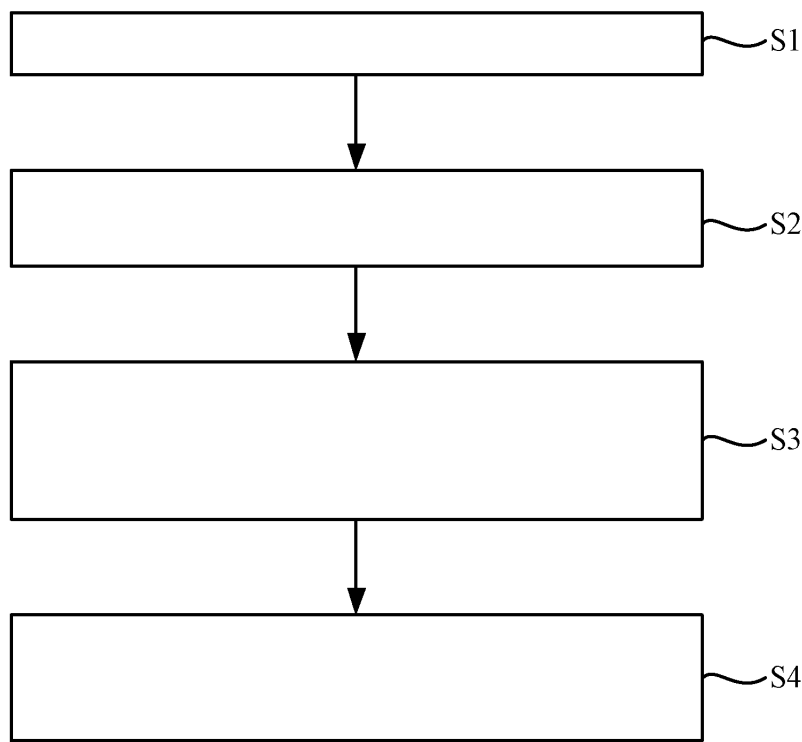
도면3



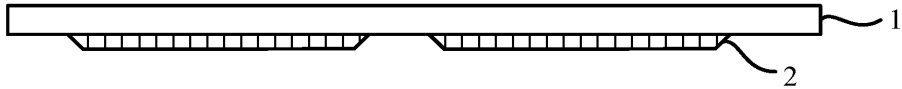
도면4



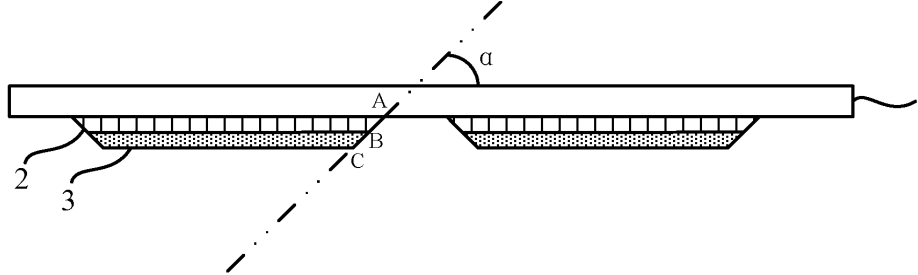
도면5



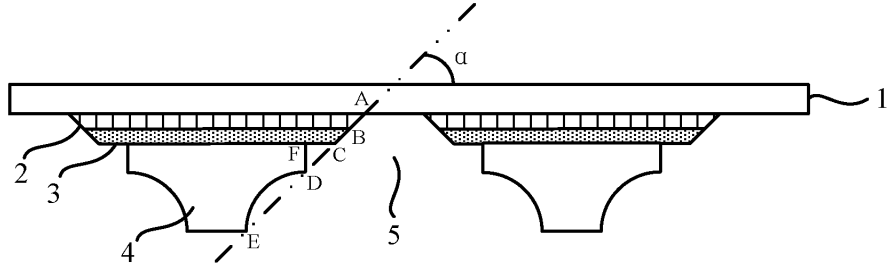
도면6



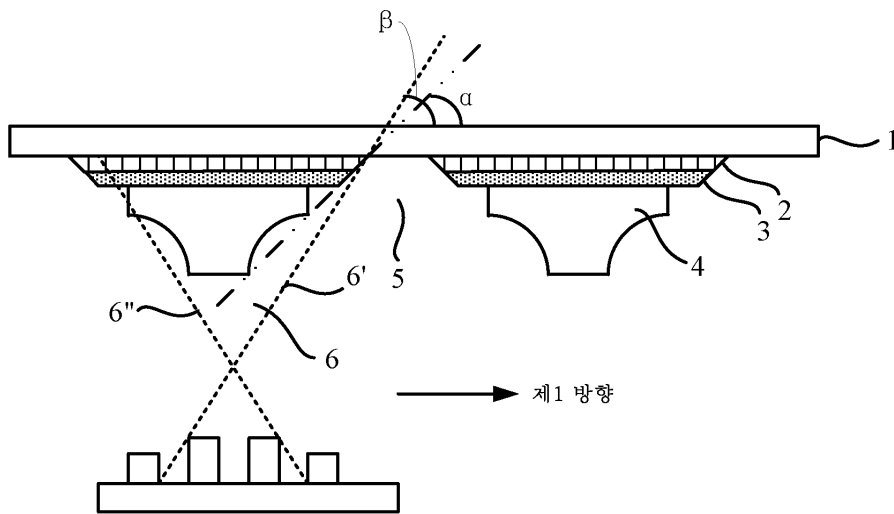
도면7



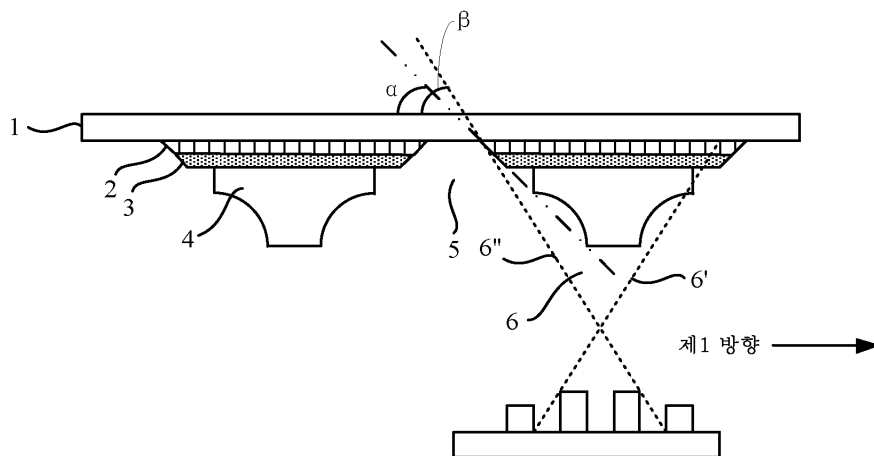
도면8



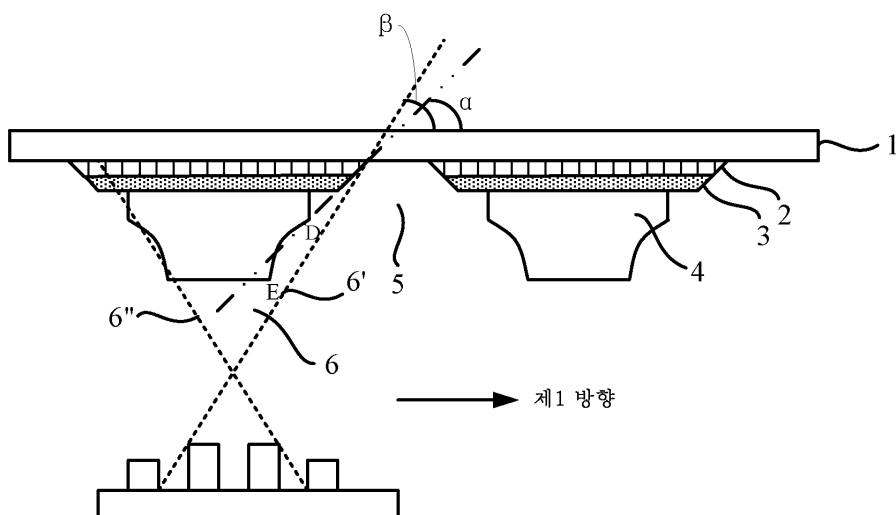
도면9



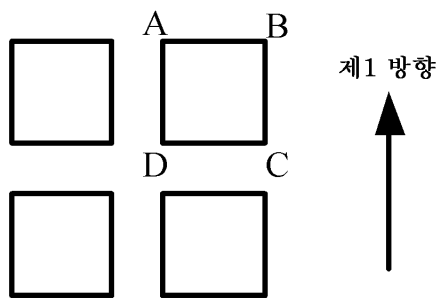
도면10



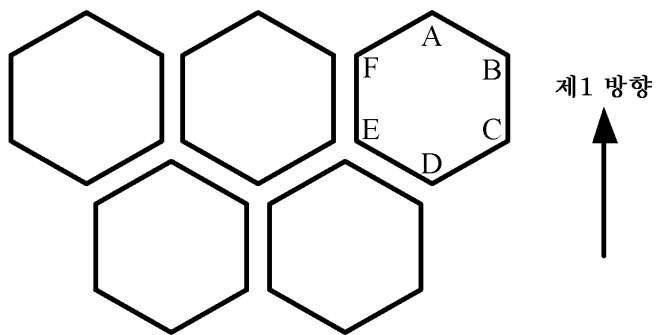
도면11



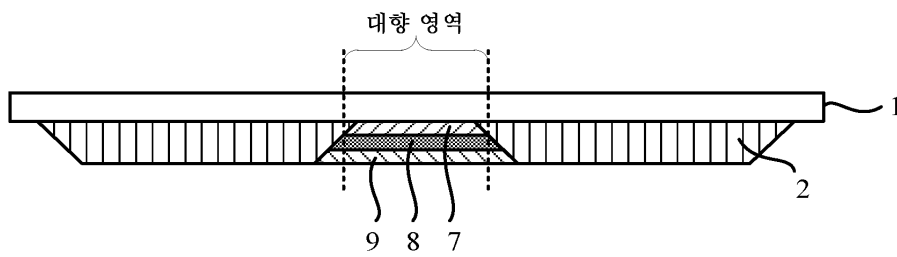
도면12a



도면12b



도면13



专利名称(译)	用于制造显示器基板，显示器基板和显示器件的方法		
公开(公告)号	KR101920587B1	公开(公告)日	2018-11-20
申请号	KR1020177018007	申请日	2017-01-10
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
申请(专利权)人(译)	博科技集团股份有限公司 鄂尔多斯香纳克元光电股份有限公司		
当前申请(专利权)人(译)	博科技集团股份有限公司 鄂尔多斯香纳克元光电股份有限公司		
[标]发明人	YANG FAN 양판 GUO KUN 귀곤 CHENG TIANYI 청텐이 ZHANG YI 장이 YANG YUQING 양위칭 PENG LIMAN 평리만 WU YAN 우옌 YANG WENBIN 양원빈 LIU QI 류치 LAI WEILIN 라이웨이린 LIU LIANGLIANG 류량량 YANG ZHIYONG 양즈용		
发明人	양,판 귀,곤 청,텐이 장,이 양,위칭 평,리만 우,옌 양,원빈 류,치 라이,웨이린 류,량량 양,즈용		
IPC分类号	H01L51/56 H01L27/32 H01L51/00		

CPC分类号	H01L51/56 H01L27/3211 H01L51/0011 C23C14/04 C23C14/042 C23C14/22 C23C14/24 H01L27/32 H01L27/3246 H01L27/3248 H01L27/326
代理人(译)	Yangyoungjun Gimseongun Baekmangi
优先权	201610218186.7 2016-04-08 CN
其他公开文献	KR1020170129679A
外部链接	Espacenet

摘要(译)

本公开内容涉及用于制造显示基板的方法，显示基板和显示装置。该方法包括在沉积源在基部（1）的底表面中移动的像素区域中形成有机发光层（8）的步骤和步骤：步骤：在下面设置掩模板的步骤具有间隔物（3）的根据平行的第一方向在像素限制层（2）的底表面上形成间隔物（3），在基底部分的底面上形成像素限制层（2）（1））以限制像素区域。像素限制层（2）的侧表面的底表面之间的锐角第一方向和用于限制像素区域的基部（1）是第一角度。第一方向的沉积源的沉积区域（6）的边界的底表面与基部（1）之间的锐角是第二角度，第二角度是第一角度异常。当开始沉积源在像素区域上形成有机发光层（8）时，间隔物（3）和掩模板不会阻挡沉积区域（6）的第一边界（6'）。当停止沉积源在像素区域上形成有机发光层（8）时，间隔物（3）和掩模板不会阻挡沉积区域的第二边界（6''）（6）。

