



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0064476
(43) 공개일자 2020년06월08일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2300/04 (2013.01)

(21) 출원번호 10-2018-0150645

(22) 출원일자 2018년11월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김정현

경기도 파주시 월롱면 엘지로 245

임명기

경기도 파주시 월롱면 엘지로 245

(74) 대리인

이승찬

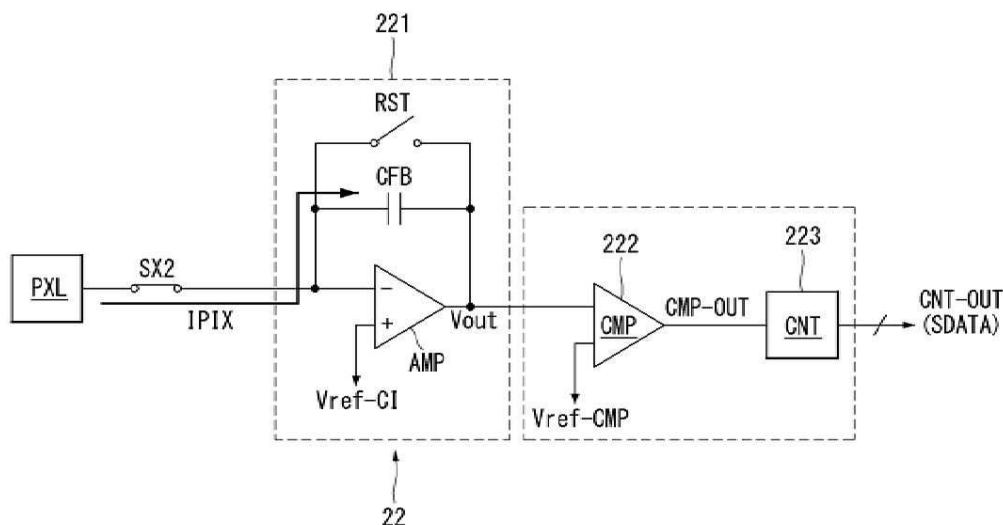
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 픽셀 센싱 장치와 그를 포함한 유기발광 표시장치, 및 유기발광 표시장치의 픽셀 센싱 방법

(57) 요약

본 발명의 실시예에 따른 픽셀 센싱 장치는 일 픽셀에 흐르는 픽셀 전류를 적분하여 미리 설정된 적분기 기준전압으로부터 변하는 센싱 출력 전압을 생성하는 전류 적분기; 상기 센싱 출력 전압을 미리 설정된 비교기 기준전압과 비교하여 상기 센싱 출력 전압이 상기 비교기 기준전압과 같아질 때에 비교기 출력 신호를 토글 시키는 비교기; 및 상기 비교기 출력 신호가 토글될 때까지의 시간을 카운트하고 그 카운트 값을 센싱 결과 데이터로서 출력하는 카운터를 포함한다.

대표도 - 도9



(52) CPC특허분류

G09G 2320/0233 (2013.01)

G09G 2320/0295 (2013.01)

명세서

청구범위

청구항 1

일 픽셀에 흐르는 픽셀 전류를 적분하여 미리 설정된 적분기 기준전압으로부터 변하는 센싱 출력 전압을 생성하는 전류 적분기;

상기 센싱 출력 전압을 미리 설정된 비교기 기준전압과 비교하여 상기 센싱 출력 전압이 상기 비교기 기준전압과 같아질 때에 비교기 출력 신호를 토글시키는 비교기; 및

상기 비교기 출력 신호가 토글될 때까지의 시간을 카운트하고 그 카운트 값을 센싱 결과 데이터로서 출력하는 카운터를 포함한 픽셀 센싱 장치.

청구항 2

제 1 항에 있어서,

상기 비교기 출력 신호는,

상기 센싱 출력 전압이 상기 적분기 기준전압으로부터 변하기 시작하는 제1 시점부터 상기 비교기 기준전압과 같아지는 제2 시점 직전까지 제1 논리값을 가진 후, 상기 제2 시점에서 제2 논리값으로 토글되는 픽셀 센싱 장치.

청구항 3

제 2 항에 있어서,

상기 카운터는,

카운트 클럭을 기반으로 상기 제1 시점에서 카운트 동작을 시작하고 상기 제2 시점에서 카운트 동작을 종료하여, 상기 비교기 출력 신호가 상기 제1 논리값으로 유지되는 시간을 카운트하는 픽셀 센싱 장치.

청구항 4

제 3 항에 있어서,

서로 다른 클럭 스피드를 갖는 복수의 기준 클럭들 중에서 어느 한 기준 클럭을 상기 카운트 클럭으로 선택하여 상기 카운터에 입력하는 선택부를 더 포함한 픽셀 센싱 장치.

청구항 5

제 4 항에 있어서,

상기 선택부는,

상기 비교기 출력 신호가 상기 제1 논리값으로 유지되는 시간이 짧을수록 상기 카운트 클럭으로 선택되는 기준 클럭의 클럭 스피드를 높이고,

상기 비교기 출력 신호가 상기 제1 논리값으로 유지되는 시간이 길수록 상기 카운트 클럭으로 선택되는 기준 클럭의 클럭 스피드를 낮추는 픽셀 센싱 장치.

청구항 6

제 3 항에 있어서,

상기 전류 적분기 내의 리셋 스위치가 턴 오프 되고 상기 비교기 출력 신호가 상기 제1 논리값을 갖는 경우에만 상기 카운터의 동작을 활성화시키고, 상기 비교기 출력 신호가 상기 제2 논리값으로 토글 되면 상기 카운터의 동작을 중지시키는 논리곱 소자를 더 포함한 픽셀 센싱 장치.

청구항 7

적어도 하나 이상의 픽셀과 상기 픽셀에 연결된 센싱 라인이 구비된 표시패널; 및

상기 센싱 라인을 통해 상기 픽셀에 연결되어 상기 픽셀의 구동 특성을 센싱하는 상기 청구항 제1항 내지 제6항 중 어느 한 항의 픽셀 센싱 장치를 포함한 유기발광 표시장치.

청구항 8

일 픽셀에 흐르는 픽셀 전류를 전류 적분기에서 적분하여 미리 설정된 적분기 기준전압으로부터 변하는 센싱 출력 전압을 생성하는 단계;

비교기에서 상기 센싱 출력 전압을 미리 설정된 비교기 기준전압과 비교하여 상기 센싱 출력 전압이 상기 비교기 기준전압과 같아질 때에 비교기 출력 신호를 토글 시키는 단계; 및

카운터에서 상기 비교기 출력 신호가 토글될 때까지의 시간을 카운트하여 카운트 값을 센싱 결과 데이터로서 출력하는 단계를 포함한 유기발광 표시장치의 픽셀 센싱 방법.

청구항 9

제 8 항에 있어서,

상기 비교기 출력 신호는,

상기 센싱 출력 전압이 상기 적분기 기준전압으로부터 변하기 시작하는 제1 시점부터 상기 비교기 기준전압과 같아지는 제2 시점 직전까지 제1 논리값을 가진 후, 상기 제2 시점에서 제2 논리값으로 토글되는 유기발광 표시장치의 픽셀 센싱 방법.

청구항 10

제 9 항에 있어서,

상기 카운터에서 상기 비교기 출력 신호가 토글될 때까지의 시간을 카운트하는 단계는,

카운트 클럭을 기반으로 상기 제1 시점에서 카운트 동작을 시작하고 상기 제2 시점에서 카운트 동작을 종료하여, 상기 비교기 출력 신호가 상기 제1 논리값으로 유지되는 시간을 카운트하는 단계인 유기발광 표시장치의 픽셀 센싱 방법.

청구항 11

제 10 항에 있어서,

서로 다른 클럭 스피드를 갖는 복수의 기준 클럭들 중에서 어느 한 기준 클럭을 선택부에서 상기 카운트 클럭으로 선택하여 상기 카운터에 입력하는 단계를 더 포함한 유기발광 표시장치의 픽셀 센싱 방법.

청구항 12

제 11 항에 있어서,

상기 서로 다른 클럭 스피드를 갖는 복수의 기준 클럭들 중에서 어느 한 기준 클럭을 선택부에서 상기 카운트 클럭으로 선택하는 단계는,

상기 비교기 출력 신호가 상기 제1 논리값으로 유지되는 시간이 짧을수록 상기 카운트 클럭으로 선택되는 기준 클럭의 클럭 스피드를 높이고,

상기 비교기 출력 신호가 상기 제1 논리값으로 유지되는 시간이 길수록 상기 카운트 클럭으로 선택되는 기준 클럭의 클럭 스피드를 낮추는 단계인 유기발광 표시장치의 픽셀 센싱 방법.

청구항 13

제 10 항에 있어서,

논리곱 소자를 이용하여, 상기 전류 적분기 내의 리셋 스위치가 턴 오프 되고 상기 비교기 출력 신호가 상기 제

1 논리값을 갖는 경우에만 상기 카운터의 동작을 활성화시키고, 상기 비교기 출력 신호가 상기 제2 논리값으로 토글 되면 상기 카운터의 동작을 중지시키는 단계를 더 포함한 유기발광 표시장치의 픽셀 센싱 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)와 구동 TFT(Thin Film Transistor)를 각각 포함한 픽셀들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 픽셀들에서 구현되는 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과 소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압"이라 함)에 따라 OLED에 흐르는 픽셀전류를 제어한다. 픽셀전류에 따라 OLED의 발광량과 화면의 휘도가 결정된다.

[0003] 구동 TFT의 문턱 전압과 전자 이동도, OLED의 동작점 전압 등은 픽셀의 구동 특성을 결정하므로 모든 픽셀들에서 동일해야 한다. 하지만, 공정 특성, 시변 특성 등 다양한 원인에 의해 픽셀들 간에 구동 특성이 달라질 수 있다. 이러한 구동 특성 차이는 휘도 편차를 초래하여 원하는 화상을 구현하는 데 제약이 된다. 픽셀들 간의 휘도 편차를 보상하기 위해, 픽셀들의 구동 특성을 센싱하고 그 센싱 결과를 기초로 입력 영상의 데이터를 보정하는 외부 보상 기술이 알려져 있다.

발명의 내용

해결하려는 과제

[0004] 외부 보상 기술에서 픽셀의 구동 특성을 센싱하기 위해, 센싱 수단과 아날로그-디지털 컨버터(Analog to Digital Converter, 이하 ADC라 함)를 이용하는 방식이 있다. 센싱 수단과 ADC는 드라이버 집적회로(Integrated Circuit, 이하 IC라 함)에 실장된다.

[0005] 센싱 수단은 센싱 출력 전압을 ADC로 출력하기 위해 샘플 앤 홀드회로와 스케일러 회로 등을 포함한다. 샘플 앤 홀드회로와 스케일러 회로는 각 센싱 채널마다 연결되므로 드라이브 IC에서 차지하는 면적이 크다.

[0006] ADC는 센싱 수단으로부터 입력되는 센싱 출력 전압을 디지털 신호로 변환한다. ADC는 센싱 가능한 입력 전압 범위 즉, 센싱 레인지가 미리 정해져 있다. 그런데, 센싱 레인지 내에서도 경계부(레인지의 시작 및 끝 부분)의 신뢰성이 떨어져 ADC에서 실제 센싱 가능한 구간은 명시된 센싱 레인지보다 좁다.

[0007] 따라서, 본 발명은 센싱 수단을 간소화하여 드라이버 IC의 칩 사이즈를 줄이면서도 실제 센싱 가능한 레인지를 넓혀 센싱의 신뢰성을 높일 수 있도록 한 픽셀 센싱 장치와 그를 포함한 유기발광 표시장치, 및 유기발광 표시장치의 픽셀 센싱 방법을 제공한다.

과제의 해결 수단

[0008] 본 발명의 실시예에 따른 픽셀 센싱 장치는 일 픽셀에 흐르는 픽셀 전류를 적분하여 미리 설정된 적분기 기준전압으로부터 변하는 센싱 출력 전압을 생성하는 전류 적분기; 상기 센싱 출력 전압을 미리 설정된 비교기 기준전압과 비교하여 상기 센싱 출력 전압이 상기 비교기 기준전압과 같아질 때에 비교기 출력 신호를 토글시키는 비교기; 및 상기 비교기 출력 신호가 토글될 때까지의 시간을 카운트하고 그 카운트 값을 센싱 결과 데이터로서 출력하는 카운터를 포함한다.

발명의 효과

[0009] 본 발명의 센싱부는 전류 적분기의 센싱 출력 전압이 특정 전압까지 도달하는 시간을 센싱하기 위해 비교기와 카운터를 구비한다.

[0010] 본 발명에 따르면, 기존의 샘플 앤 홀드회로, 스케일러 회로, ADC를 필요로 하지 않는다. 본 발명의 센싱부는 샘플 앤 홀드회로와 스케일러 회로 없이 구현되기 때문에 드라이버 IC의 칩 사이즈와 제조 비용을 줄이기 용이

하다.

[0011] 또한, 본 발명의 센싱부에 구비된 카운터는 기존의 전압 측정용 ADC보다 사용 가능한 센싱 레인지가 넓기 때문에 센싱의 정확성과 신뢰성을 높이기 유리하다.

[0012] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면이다.

도 2는 도 1의 표시패널에 구비된 픽셀 어레이의 일 예를 보여주는 도면이다.

도 3은 도 2의 픽셀 어레이에 연결된 데이터 구동부의 일 구성을 보여주는 도면이다.

도 4는 도 3에 도시된 픽셀의 일 등가 회로도이다.

도 5는 도 2의 픽셀 어레이에 연결된 데이터 구동부의 다른 구성을 보여주는 도면이다.

도 6은 도 5에 도시된 픽셀의 일 등가 회로도이다.

도 7 및 도 8은 본 발명의 비교예로서, 기존의 픽셀 센싱 장치와 그 동작을 보여주는 도면들이다.

도 9는 본 발명의 일 실시예에 따른 픽셀 센싱 장치를 보여주는 도면이다.

도 10은 본 발명의 일 실시예에 따른 픽셀 센싱 장치의 동작을 설명하기 위한 구동 파형도이다.

도 11 및 도 12는 본 발명의 일 실시예에 따른 픽셀 센싱 장치의 변형 예들을 보여주는 도면이다.

도 13은 본 발명의 일 실시예에 따른 픽셀 센싱 장치에서 카운트 클럭을 변경하여 센싱 해상도를 가변하기 위한 구성을 보여주는 도면이다.

도 14는 도 13의 카운트 클럭을 변경하여 센싱 해상도를 가변하는 구성의 동작을 설명하기 위한 구동 파형도이다.

발명을 실시하기 위한 구체적인 내용

[0014] 본 명세서의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나, 본 명세서는 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 명세서의 개시가 완전하도록 하며, 본 명세서가 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 명세서는 청구항의 범주에 의해 정의될 뿐이다.

[0015] 본 명세서의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 명세서가 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0016] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0017] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0018] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용될 수 있으나, 이 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 명세서의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0019] 본 명세서에서 표시패널의 기관 상에 형성되는 픽셀 회로는 n 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor) 구조의 TFT로 구현되거나 또는 p 타입 MOSFET 구조의 TFT로 구현될 수도 있다. TFT는 게이트(gate), 소스(source) 및 드레인(drain)을 포함한 3 전극 소자이다. 소스는 캐리어(carrier)를 트랜지스터에

공급하는 전극이다. TFT 내에서 캐리어는 소스로부터 흐르기 시작한다. 드레인은 TFT에서 캐리어가 외부로 나가는 전극이다. 즉, MOSFET에서의 캐리어의 흐름은 소스로부터 드레인으로 흐른다. n 타입 TFT (NMOS)의 경우, 캐리어가 전자(electron)이기 때문에 소스에서 드레인으로 전자가 흐를 수 있도록 소스 전압이 드레인 전압보다 낮은 전압을 가진다. n 타입 TFT에서 전자가 소스로부터 드레인 쪽으로 흐르기 때문에 전류의 방향은 드레인으로부터 소스 쪽으로 흐른다. 이에 반해, p 타입 TFT(PMOS)의 경우, 캐리어가 정공(hole)이기 때문에 소스로부터 드레인으로 정공이 흐를 수 있도록 소스 전압이 드레인 전압보다 높다. p 타입 TFT에서 정공이 소스로부터 드레인 쪽으로 흐르기 때문에 전류가 소스로부터 드레인 쪽으로 흐른다. MOSFET의 소스와 드레인은 고정된 것이 아니라는 것에 주의하여야 한다. 예컨대, MOSFET의 소스와 드레인은 인가 전압에 따라 변경될 수 있다.

- [0020] 한편, 본 명세서에서 TFT의 반도체층은 옥사이드 소자, 아몰포스 실리콘 소자, 폴리 실리콘 소자 중 적어도 어느 하나로 구현될 수 있다.
- [0021] 이하, 첨부된 도면을 참조하여 본 명세서의 실시예를 상세히 설명한다. 이하의 설명에서, 본 명세서와 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 명세서의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0022] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면이다. 그리고, 도 2는 도 1의 표시패널에 구비된 픽셀 어레이의 일 예를 보여주는 도면이다.
- [0023] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기발광 표시장치는 표시패널(10), 드라이버 IC(D-IC)(20), 보상 IC(30), 호스트 시스템(40), 및 저장 메모리(50)를 포함할 수 있다. 본 발명의 패널 구동부는 표시패널(10)에 구비된 게이트 구동부(15)와, 드라이버 IC(D-IC)(20)에 내장된 데이터 구동부(25)를 포함한다.
- [0024] 표시패널(10)에는 다수의 픽셀 라인들(PNL1~PNL4)이 구비되고, 각 픽셀라인에는 다수의 픽셀들(PXL)과 복수의 신호라인들이 구비된다. 본 발명에서 설명되는 “픽셀 라인”은 물리적인 신호라인이 아니라, 게이트라인의 연장 방향을 따라 서로 이웃한 픽셀들(PXL)과 신호 라인들의 집합체를 의미한다. 신호라인들은 픽셀들(PXL)에 디스플레이용 데이터전압(VDIS)과 센싱용 데이터전압(VSEN)을 공급하기 위한 데이터라인들(140), 픽셀들(PXL)에 픽셀 기준 전압(VREF)을 공급하기 위한 기준 전압라인들(150), 픽셀들(PXL)에 게이트신호를 공급하는 게이트라인들(160), 및 픽셀들(PXL)에 고전위 픽셀 전압을 공급하기 위한 고전위 전원 라인들(PWL)을 포함할 수 있다.
- [0025] 표시패널(10)의 픽셀들(PXL)은 매트릭스 형태로 배치되어 픽셀 어레이(Pixel array)를 구성한다. 도 2의 픽셀 어레이에 포함된 각 픽셀(PXL)은 데이터라인들(140) 중 어느 하나에, 기준 전압라인들(150) 중 어느 하나에, 고전위 전원 라인들(PWL) 중 어느 하나에, 그리고 게이트라인들(160) 중 어느 하나에 연결될 수 있다. 도 2의 픽셀 어레이에 포함된 각 픽셀(PXL)은 복수의 게이트라인들(160)에 연결될 수도 있다. 그리고, 도 2의 픽셀 어레이에 포함된 각 픽셀(PXL)은 전원 생성부로부터 저전위 픽셀 전압을 더 공급받을 수 있다. 전원생성부는 저전위 전원 라인 또는 패드부를 통해서 저전위 픽셀 전압을 픽셀(PXL)에 공급할 수 있다.
- [0026] 표시패널(10)에는 게이트 구동부(15)가 내장될 수 있다.
- [0027] 게이트 구동부(15)는 도 2의 픽셀 어레이의 게이트라인들(160)에 연결된 복수의 스테이지들을 포함할 수 있다. 스테이지들은 픽셀들(PXL)의 스위치 소자들을 제어하기 위한 게이트신호를 생성하여 게이트라인들(160)에 공급할 수 있다.
- [0028] 드라이버 IC(D-IC)(20)는 타이밍 제어부(21)와 데이터 구동부(25)를 포함한다. 데이터 구동부(25)는 센싱부(22)와 구동전압 생성부(23)를 포함할 수 있으나, 이에 한정되지 않는다.
- [0029] 타이밍 제어부(21)는 호스트 시스템(40)으로부터 입력되는 타이밍 신호들, 예컨대 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등을 참조로 게이트 구동부(15)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와, 데이터 구동부(25)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 생성할 수 있다.
- [0030] 데이터 타이밍 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함할 수 있으나 이에 한정되지 않는다. 소스 스타트 펄스는 구동전압 생성부(23)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 구동전압 생성부(23)의 출력 타이밍을 제어한다.
- [0031] 게이트 타이밍 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift

Clock) 등을 포함할 수 있으나, 이에 한정되지 않는다. 게이트 스타트 펄스는 첫 번째 게이트 출력을 생성하는 스테이지에 인가되어 그 스테이지의 동작을 활성화한다. 게이트 쉬프트 클럭은 스테이지들에 공통으로 입력되는 것으로서 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.

- [0032] 타이밍 제어부(21)는 패널 구동부의 동작 타이밍을 제어함으로써, 파워 온 기간, 각 프레임의 수직 액티브 기간, 각 프레임의 수직 블랭크 기간, 파워 오프 기간 중 적어도 어느 하나에서 픽셀들(PXL)의 구동 특성을 센싱할 수 있다. 여기서, 파워 온 기간은 시스템 전원이 인가된 후부터 화면이 켜지기 전까지의 기간이고, 파워 오프 기간은 화면이 꺼진 후부터 시스템 전원이 해제되기 전까지의 기간이다. 수직 액티브 기간은 화면 재생을 위해 영상 데이터가 표시패널(10)에 기입되는 기간이고, 수직 블랭크 기간은 이웃한 수직 액티브 기간들 사이에 위치하며 영상 데이터의 기입이 중지되는 기간이다. 픽셀들(PXL)의 구동 특성은 픽셀들(PXL)에 포함된 구동 소자들의 문턱전압과 전자 이동도를 포함한다.
- [0033] 타이밍 제어부(21)는 표시패널(10)의 픽셀 라인들(PNL1~PNL4)에 대한 센싱 구동 타이밍과 디스플레이 구동 타이밍을 정해진 시퀀스에 따라 제어함으로써, 디스플레이 구동과 센싱 구동을 구현할 수 있다.
- [0034] 타이밍 제어부(21)는 디스플레이 구동을 위한 타이밍 제어신호들(GDC,DDC)과 센싱 구동을 위한 타이밍 제어신호들(GDC,DDC)을 서로 다르게 생성할 수 있다. 센싱 구동은 센싱 대상 픽셀 라인에 포함된 픽셀들(PXL)에 센싱용 데이터전압(VSEN)을 기입하여 해당 픽셀들(PXL)의 구동 특성을 센싱하고, 센싱 결과 데이터(SDATA)를 기초로 해당 픽셀들(PXL)의 구동 특성 변화를 보상하기 위한 보상값을 업데이트하는 것을 의미한다. 그리고, 디스플레이 구동은 업데이트된 보상값을 기반으로 하여, 해당 픽셀들(PXL)에 입력될 디지털 영상 데이터를 보정하고, 보정된 영상 데이터(CDATA)에 대응되는 디스플레이용 데이터전압(VDIS)을 해당 픽셀들(PXL)에 인가하여 입력 영상을 표시하는 것을 의미한다.
- [0035] 구동전압 생성부(23)는 디지털 신호를 아날로그 신호로 변환하는 디지털-아날로그 변환기(Digital to Analog converter, 이하 DAC라 함)로 구현된다. 구동전압 생성부(23)는 센싱 구동에 필요한 센싱용 데이터전압(VSEN)과 디스플레이 구동에 필요한 디스플레이용 데이터전압(VDIS)을 생성하여 데이터라인들(140)에 공급한다. 구동전압 생성부(23)는 센싱 구동과 디스플레이 구동에 더 필요한 픽셀 기준 전압(VREF)을 생성하여 기준 전압라인들(150)에 공급한다.
- [0036] 디스플레이용 데이터전압(VDIS)은 보상 IC(30)에서 보정된 디지털 영상 데이터(CDATA)에 대한 디지털-아날로그 변환 결과로서, 제조값 및 보상값에 따라 픽셀 단위로 그 크기가 달라질 수 있다. 센싱용 데이터전압(VSEN)은 컬러 별로 구동소자의 구동 특성이 다를 것을 고려하여 R(적색),G(녹색),B(청색),W(백색) 픽셀들 단위로 다르게 설정될 수 있다.
- [0037] 센싱부(22)는 센싱 구동을 위해, 픽셀들(PXL)의 구동 특성, 예컨대, 구동 소자의 문턱전압과 전자 이동도, 발광 소자의 동작점 전압 등을 센싱 라인들을 통해 센싱할 수 있다. 센싱 라인들은 데이터라인들(140)로 구현될 수도 있고 기준 전압라인들(150)로 구현될 수도 있다. 다만, 데이터라인들(140)을 센싱 라인으로 활용하면 데이터 출력 채널과 센싱 채널을 일원화할 수 있어 드라이버 IC(D-IC)(20)의 패드 수 절감에 유리하다. 센싱부(22)는 각 픽셀(PXL)에 흐르는 픽셀 전류를 직접 센싱하는 전류 센싱형으로 구현될 수 있다. 이를 위해, 센싱부(22)는 전류 적분기와 비교기와 카운터를 포함할 수 있는 데, 이에 대해서는 도 9를 통해 자세히 설명한다.
- [0038] 센싱부(22)는 센싱 출력 전압이 특정 전압까지 도달하는 시간을 센싱한다. 센싱부(22)는 센싱 출력 전압이 특정 전압까지 도달하는 시간을 센싱 결과 데이터(SDATA)로 출력한다.
- [0039] 저장 메모리(50)는 센싱 구동시 센싱부(22)로부터 입력되는 센싱 결과 데이터(SDATA)를 저장한다. 저장 메모리(50)는 플래시 메모리로 구현될 수 있으나, 이에 한정되지 않는다.
- [0040] 보상 IC(30)는 보상부(31)와 보상 메모리(32)를 포함할 수 있다. 보상 메모리(32)는 저장 메모리(50)로부터 읽어들이는 디지털 센싱 결과 데이터(SDATA)를 보상부(31)에 전달한다. 보상 메모리(32)는 RAM(Random Access Memory), 예컨대 DDR SDRAM(Double Data Rate Synchronous Dynamic RAM)일 수 있으나, 이에 한정되지 않는다. 보상부(31)는 저장 메모리(50)로부터 읽어들이는 디지털 센싱 결과 데이터(SDATA)를 기반으로 각 픽셀 별로 보상 오프셋(Offset)과 보상 게인(Gain)을 연산하고, 연산된 보상 오프셋과 보상 게인에 따라 호스트 시스템(40)으로부터 입력 받은 영상 데이터를 보정하고, 보정된 영상 데이터(CDATA)를 드라이버 IC(20)에 공급한다.
- [0041] 도 3은 도 2의 픽셀 어레이에 연결된 데이터 구동부(25)의 일 구성을 보여주는 도면이다. 도 3의 데이터 구동부(25)는 픽셀들(PXL)의 구동 특성을 기준 전압라인들(150)을 통해 센싱하기 위한 것이다.

- [0042] 도 3을 참조하면, 데이터 구동부(25)는 데이터라인(140)을 통해 픽셀(PXL)의 제1 노드(구동 소자의 게이트전극에 연결됨)에 접속되고, 기준 전압라인(150)을 통해 픽셀(PXL)의 제2 노드(구동 소자의 소스전극에 연결됨)에 접속될 수 있다. 픽셀(PXL)의 제2 노드에는 픽셀 전류(IPIX)가 흐르기 때문에, 제2 스위치 소자를 통해 제2 노드에 접속된 기준 전압라인(150)이 센싱 라인으로 활용될 수 있다.
- [0043] 기준 전압라인(150)은 연결 스위치(SX1, SX2)를 통해 구동전압 생성부(23)와 센싱부(22)에 선택적으로 연결된다. 구동전압 생성부(23)는 센싱용 데이터전압(VSEN)과 디스플레이용 데이터전압(VDIS)을 생성하는 제1 구동전압 생성부(DAC1)와 픽셀 기준 전압(VREF)을 생성하는 제2 구동전압 생성부(DAC2)를 포함할 수 있다. 기준 전압라인(150)과 제2 구동전압 생성부(DAC2) 사이에는 제1 연결 스위치(SX1)가 접속되고, 기준 전압라인(150)과 센싱부(22) 사이에는 제2 연결 스위치(SX2)가 접속된다. 제1 연결 스위치(SX1)와 제2 연결 스위치(SX2)는 선택적으로 턴 온 된다. 픽셀 기준 전압(VREF)이 픽셀(PXL)에 기입되는 타이밍에 동기하여 제1 연결 스위치(SX1)만이 턴 온 되고, 픽셀(PXL)에 흐르는 픽셀 전류(IPIX)를 센싱하는 타이밍에 동기하여 제2 연결 스위치(SX2)만이 턴 온 된다. 따라서, 기준 전압라인(150)은 제1 및 제2 연결 스위치들(SX1, SX2)를 통해 제2 구동전압 생성부(DAC2)와 센싱부(22)에 선택적으로 연결된다.
- [0044] 도 4는 도 3에 도시된 픽셀의 일 등가 회로도이다.
- [0045] 도 4를 참조하면, 기준 전압라인(150)을 센싱 라인으로 활용하는 일 픽셀(PXL)은 OLED, 구동 TFT(DT), 스위치 TFT들(ST1, ST2), 및 스토리지 커패시터(Cst)를 포함한다. 구동 TFT(DT)와 스위치 TFT들(ST1, ST2)은 NMOS로 구현될 수 있으나 이에 한정되지 않는다.
- [0046] OLED는 구동 TFT(DT)로부터 인입되는 픽셀 전류에 대응되는 세기로 발광하는 발광 소자이다. OLED의 애노드 전극은 제2 노드(N2)에 접속되고, 캐소드 전극은 저전위 픽셀 전압(EVSS)의 입력단에 접속된다.
- [0047] 구동 TFT(DT)는 게이트-소스 간 전압에 대응하여 픽셀 전류를 생성하는 구동 소자이다. 구동 TFT(DT)의 게이트 전극은 제1 노드(N1)에 접속되고, 제1 전극은 고전위 전원 라인(PWL)을 통해 고전위 픽셀 전압(EVDD)의 입력단에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.
- [0048] 스위치 TFT들(ST1, ST2)은 구동 TFT(DT)의 게이트-소스 간 전압을 설정하고, 구동 TFT(DT)의 제2 전극과 기준 전압라인(150)을 연결하는 스위치 소자들이다.
- [0049] 제1 스위치 TFT(ST1)는 데이터라인(140)과 제1 노드(N1) 사이에 접속되어 게이트라인(160)으로부터의 게이트 신호(SCAN)에 따라 턴 온 된다. 제1 스위치 TFT(ST1)는 디스플레이 구동 또는 센싱 구동을 위한 프로그래밍 시에 턴 온 된다. 제1 스위치 TFT(ST1)가 턴 온 될 때, 센싱용 데이터전압(VSEN) 또는 디스플레이용 데이터전압(VDIS)이 제1 노드(N1)에 인가된다. 제1 스위치 TFT(ST1)의 게이트전극은 게이트라인(160)에 접속되고, 제1 전극은 데이터 라인(140)에 접속되며, 제2 전극은 제1 노드(N1)에 접속된다.
- [0050] 제2 스위치 TFT(ST2)는 기준 전압라인(150)과 제2 노드(N2) 사이에 접속되어 게이트라인(160)으로부터의 게이트 신호(SCAN)에 따라 턴 온 된다. 제2 스위치 TFT(ST2)는 디스플레이 구동 또는 센싱 구동을 위한 프로그래밍 시에 턴 온 되어, 픽셀 기준 전압(VREF)을 제2 노드(N2)에 인가한다. 또한, 제2 스위치 TFT(ST2)는 센싱 구동 중의 센싱 기간에서도 턴 온 되어 구동 TFT(DT)에서 생성된 픽셀 전류를 기준 전압라인(150)에 인가한다. 제2 스위치 TFT(ST2)의 게이트전극은 게이트라인(160)에 접속되고, 제1 전극은 기준 전압라인(150)에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.
- [0051] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어 구동 TFT(DT)의 게이트-소스 간 전압을 일정 기간 동안 유지한다.
- [0052] 도 5는 도 2의 픽셀 어레이에 연결된 데이터 구동부(25)의 다른 구성을 보여주는 도면이다. 도 5의 데이터 구동부(25)는 픽셀들(PXL)의 구동 특성을 데이터라인(140)을 통해 센싱하기 위한 것이다.
- [0053] 도 5를 참조하면, 데이터 구동부(25)는 기준 전압라인(150)을 통해 픽셀(PXL)의 제1 노드(구동 소자의 게이트전극에 연결됨)에 접속되고, 데이터라인(140)을 통해 픽셀(PXL)의 제2 노드(구동 소자의 소스전극에 연결됨)에 접속될 수 있다. 픽셀(PXL)의 제2 노드에는 픽셀 전류(IPIX)가 흐르기 때문에, 제2 스위치 소자를 통해 제2 노드에 접속된 데이터라인(140)이 센싱 라인으로 활용될 수 있다.
- [0054] 데이터라인(140)은 연결 스위치(SX1, SX2)를 통해 구동전압 생성부(23)와 센싱부(22)에 선택적으로 연결된다. 구동전압 생성부(23)는 센싱용 데이터전압(VSEN)과 디스플레이용 데이터전압(VDIS)을 생성하는 제1 구동전압 생성부(DAC1)와 픽셀 기준 전압(VREF)을 생성하는 제2 구동전압 생성부(DAC2)를 포함할 수 있다. 데이터라인(140)과

제1 구동전압 생성부(DAC1) 사이에는 제1 연결 스위치(SX1)가 접속되고, 데이터라인(140)과 센싱부(22) 사이에는 제2 연결 스위치(SX2)가 접속된다. 제1 연결 스위치(SX1)와 제2 연결 스위치(SX2)는 선택적으로 턴 온 된다. 센싱용 데이터전압(VSEN)과 디스플레이용 데이터전압(VDIS)이 픽셀(PXL)에 기입되는 타이밍에 동기하여 제1 연결 스위치(SX1)만이 턴 온 되고, 픽셀(PXL)에 흐르는 픽셀 전류(IPIX)를 센싱하는 타이밍에 동기하여 제2 연결 스위치(SX2)만이 턴 온 된다. 따라서, 데이터라인(140)은 제1 및 제2 연결 스위치들(SX1, SX2)를 통해 제1 구동전압 생성부(DAC1)와 센싱부(22)에 선택적으로 연결된다.

[0055] 도 6은 도 5에 도시된 픽셀의 일 등가 회로도이다.

[0056] 도 6을 참조하면, 데이터라인(140)을 센싱 라인으로 활용하는 일 픽셀(PXL)은 OLED, 구동 TFT(DT), 스위치 TFT들(ST1, ST2), 및 스토리지 커패시터(Cst)를 포함한다. 구동 TFT(DT)와 스위치 TFT들(ST1, ST2)은 NMOS로 구현될 수 있으나 이에 한정되지 않는다.

[0057] OLED는 구동 TFT(DT)로부터 인입되는 픽셀 전류에 대응되는 세기로 발광하는 발광 소자이다. OLED의 애노드 전극은 제2 노드(N2)에 접속되고, 캐소드 전극은 저전위 픽셀 전압(EVSS)의 입력단에 접속된다.

[0058] 구동 TFT(DT)는 게이트-소스 간 전압에 대응하여 픽셀 전류를 생성하는 구동 소자이다. 구동 TFT(DT)의 게이트 전극은 제1 노드(N1)에 접속되고, 제1 전극은 고전위 전원 라인(PWL)을 통해 고전위 픽셀 전압(EVDD)의 입력단에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.

[0059] 스위치 TFT들(ST1, ST2)은 구동 TFT(DT)의 게이트-소스 간 전압을 설정하고, 구동 TFT(DT)의 제2 전극과 데이터라인(140)을 연결하는 스위치 소자들이다.

[0060] 제1 스위치 TFT(ST1)는 기준 전압라인(150)과 제1 노드(N1) 사이에 접속되어 게이트라인(160)으로부터의 게이트 신호(SCAN)에 따라 턴 온 된다. 제1 스위치 TFT(ST1)는 디스플레이 구동 또는 센싱 구동을 위한 프로그래밍 시에 턴 온 된다. 제1 스위치 TFT(ST1)가 턴 온 될 때, 픽셀 기준 전압(VREF)이 제1 노드(N1)에 인가된다. 제1 스위치 TFT(ST1)의 게이트전극은 게이트라인(160)에 접속되고, 제1 전극은 기준 전압라인(150)에 접속되며, 제2 전극은 제1 노드(N1)에 접속된다.

[0061] 제2 스위치 TFT(ST2)는 데이터라인(140)과 제2 노드(N2) 사이에 접속되어 게이트라인(160)으로부터의 게이트 신호(SCAN)에 따라 턴 온 된다. 제2 스위치 TFT(ST2)는 디스플레이 구동 또는 센싱 구동을 위한 프로그래밍 시에 턴 온 되어, 센싱용 데이터전압(VSEN) 또는 디스플레이용 데이터전압(VDIS)을 제2 노드(N2)에 인가한다. 또한, 제2 스위치 TFT(ST2)는 센싱 구동 중의 센싱 기간에서도 턴 온 되어 구동 TFT(DT)에서 생성된 픽셀 전류를 데이터라인(140)에 인가한다. 제2 스위치 TFT(ST2)의 게이트전극은 게이트라인(160)에 접속되고, 제1 전극은 데이터라인(140)에 접속되며, 제2 전극은 제2 노드(N2)에 접속된다.

[0062] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속되어 구동 TFT(DT)의 게이트-소스 간 전압을 일정 기간 동안 유지한다.

[0063] 도 7 및 도 8은 본 발명의 비교예로서, 기존의 픽셀 센싱 장치와 그 동작을 보여주는 도면들이다.

[0064] 도 7을 참조하면, 본 발명의 비교예에 따른 픽셀 센싱 장치는 전류 적분기, 샘플 앤 홀드회로(SH), 스케일러 회로(SLR) 및 ADC를 포함할 수 있다.

[0065] 전류 적분기는 앰프(AMP)와 적분 커패시터(CFB)와 리셋 스위치(RST)를 포함한다. 앰프(AMP)는 센싱 라인으로부터 픽셀 전류(IPIX)를 입력 받는 반전(-) 입력단자, 적분기 기준전압(Vref-CI)을 입력 받는 비 반전(+) 입력단자, 및 센싱 출력 전압(Vout)이 생성되는 출력 단자를 포함한다. 앰프(AMP)의 반전(-) 입력단자와 출력 단자 사이에는 적분 커패시터(CFB)와 리셋 스위치(RST)가 병렬로 연결된다.

[0066] 샘플 앤 홀드회로(SH)는 센싱 출력 전압(Vout)을 샘플링하기 위한 샘플링 스위치와, 샘플링된 전압을 저장하기 위한 홀딩 커패시터와, 홀딩 커패시터에 저장된 샘플링 전압을 출력하기 위한 홀딩 스위치 등을 포함한다. 스케일러 회로(SLR)는 샘플 앤 홀드회로(SH)에서 샘플링된 전압 레벨을 ADC의 입력 레인지에 맞게 변경하는 회로이다.

[0067] ADC는 스케일러 회로(SLR)를 통과한 센싱 출력 전압(Vout)을 디지털 신호로 변환한다. ADC에는 센싱 가능한 입력 전압 범위 즉, 센싱 레인지가 미리 정해져 있지만, 센싱 레인지의 시작 부분과 끝 부분에서 신뢰성이 떨어져 ADC에서 실제 센싱 가능한 구간은 명시된 센싱 레인지보다 좁다.

[0068] 이러한 기존의 픽셀 센싱 장치에서는, 도 8과 같이 픽셀 전류(IPIX)가 일정 시간(ΔT) 동안 적분 커패시터(CF

B)에 축적됨에 따라 앰프(AMP)의 출력 단자에 로드되는 센싱 출력 전압(Vout)이 적분기 기준 전압(Vref-CI)으로부터 ΔV 만큼 리니어(linear)하게 감소하게 되고, 감소된 전압(Vout)을 ADC로 측정한다. 기존 센싱 방식은 ADC의 출력을 기반으로 ΔV 와 픽셀 전류(IPIX)의 변화를 알아낸다($IPIX=CFB*\Delta V/\Delta T$).

- [0069] 기존의 픽셀 센싱 장치는 샘플 앤 홀드회로(SH)와 스케일러 회로(SLR)로 인해 회로 사이즈가 크고, ADC의 센싱 가능한 레인지가 좁아 센싱의 정확도가 떨어진다.
- [0070] 도 9는 본 발명의 일 실시예에 따른 픽셀 센싱 장치를 보여주는 도면이다. 그리고, 도 10은 본 발명의 일 실시예에 따른 픽셀 센싱 장치의 동작을 설명하기 위한 구동 파형도이다.
- [0071] 본 발명의 픽셀 센싱 장치는 도 1, 도 3, 도 5의 센싱부(22)를 의미한다. 이하에서 후술할 본 발명의 센싱부(22)는 센싱 출력 전압(Vout)의 전압 변화(ΔV)를 기반으로 픽셀 전류(IPIX)의 변화를 알아내는 것이 아니라, 센싱 출력 전압이 특정 전압까지 도달하는 시간을 센싱한다. 본 발명은 센싱 출력 전압이 특정 전압까지 도달하는 시간을 기반으로 픽셀 전류(IPIX)의 변화를 알아내는 것이다.
- [0072] 이를 위해, 본 발명의 실시예에 따른 센싱부(22)는 도 9와 같이 전류 적분기(221), 비교기(COMP, 222), 카운터(CNT, 223)를 포함할 수 있다.
- [0073] 전류 적분기(221)는 표시패널(10)의 센싱 라인을 통해 일 픽셀(PXL)에 연결된다. 전류 적분기(221)는 픽셀(PXL)에 흐르는 픽셀 전류(IPIX)를 적분하여 적분기 기준전압(Vref-CI)으로부터 변화되는 센싱 출력 전압(Vout)을 생성한다.
- [0074] 전류 적분기(221)는 앰프(AMP)와 적분 커패시터(CFB)와 리셋 스위치(RST)를 포함한다. 앰프(AMP)는 센싱 라인으로부터 픽셀 전류(IPIX)를 입력 받는 반전(-) 입력단자, 적분기 기준전압(Vref-CI)을 입력 받는 비 반전(+) 입력단자, 및 센싱 출력 전압(Vout)이 생성되는 출력 단자를 포함한다. 적분 커패시터(CFB)는 앰프(AMP)의 반전(-) 입력단자와 출력 단자 사이에 접속된다. 앰프(AMP)의 반전(-) 입력단자와 출력 단자 사이에는 적분 커패시터(CFB)와 병렬로 리셋 스위치(RST)가 연결된다.
- [0075] 도 10의 초기화 기간(①)에서 리셋 스위치(RST)가 온 될 때 앰프(AMP)의 반전(-) 입력단자, 비 반전(+) 입력단자 및 출력 단자는 적분기 기준전압(Vref-CI)으로 리셋 된다. 이때, 적분기 기준전압(Vref-CI)이 센싱 출력 전압(Vout)으로 출력된다.
- [0076] 도 10의 센싱 기간(②)에서 리셋 스위치(RST)가 오프 되고 픽셀 전류(IPIX)가 적분 커패시터(CFB)에 인가되면, 앰프(AMP)의 출력 단자에서 생성되는 센싱 출력 전압(Vout)은 적분기 기준전압(Vref-CI)으로부터 점차 낮아진다. 이때, 센싱 출력 전압(Vout)의 감소 기울기는 픽셀 전류(IPIX)의 크기에 비례한다.
- [0077] 한편, 앰프(AMP)의 반전(-) 입력단자에 적분기 기준전압(Vref-CI)이 입력되고, 앰프(AMP)의 비 반전(+) 입력단자에 적분 커패시터(CFB)와 리셋 스위치(RST)가 연결되도록 전류 적분기(221)의 구조가 변경될 수 있다. 이 경우, 센싱 라인으로부터 입력된 픽셀 전류(IPIX)가 앰프(AMP)의 비 반전(+) 입력단자를 거쳐 적분 커패시터(CFB)에 인가되기 때문에, 앰프(AMP)의 출력 단자에서 생성되는 센싱 출력 전압(Vout)은 적분기 기준전압(Vref-CI)으로부터 점차 높아질 수 있다. 이때, 센싱 출력 전압(Vout)의 상승 기울기는 픽셀 전류(IPIX)의 크기에 비례한다.
- [0078] 본 발명의 기술적 사상은 전류 적분기(221)의 구조에 한정되지 않는다. 따라서, 센싱 출력 전압(Vout)은 적분기 기준전압(Vref-CI)으로부터 점차 낮아질 수도 있고, 높아질 수도 있다. 즉, 센싱 출력 전압(Vout)은 적분 커패시터(CFB)에 축적되는 픽셀 전류(IPIX)에 대응하여 적분기 기준전압(Vref-CI)으로부터 변화될 수 있다.
- [0079] 비교기(COMP, 222)는 적분기 기준전압(Vref-CI)으로부터 변하는 센싱 출력 전압(Vout)을 미리 설정된 비교기 기준전압(Vref-CMP)과 비교한다. 비교기(COMP, 222)는 센싱 출력 전압(Vout)이 비교기 기준전압(Vref-CMP)과 같아질 때에 비교기 출력 신호(CMP-OUT)를 토글(Toggle)시킨다. 여기서, 비교기 기준전압(Vref-CMP)은 특정 레벨로 고정되게 설정된다. 비교기 기준전압(Vref-CMP)을 램프 신호(Ramp Signal)로 구현할 수도 있는 데, 이 경우 노이즈 측면에서 안정성이 저하되고 IC 간 편차가 발생할 수 있다. 본 발명은 비교기 기준전압(Vref-CMP)을 특정 레벨로 고정되게 설정함으로써, 비교기 회로를 간소화할 수 있고 외부 노이즈 영향을 줄여 센싱의 정확도를 향상시킬 수 있다.
- [0080] 비교기(COMP, 222)는 센싱 출력 전압(Vout)이 적분기 기준전압(Vref-CI)으로부터 변하기 시작하는 제1 시점(센싱 기간(②)의 시작 타이밍)부터 비교기 기준전압(Vref-CMP)과 같아지는 제2 시점(센싱 기간(②)의 종료 타이밍) 직전까지 비교기 출력 신호(CMP-OUT)를 제1 논리값(H)으로 유지하고, 상기 제2 시점에서 비교기 출력 신호(CMP-

OUT)를 제1 논리값(H)에서 제2 논리값(L)으로 토글시킨다.

- [0081] 카운터(CNT,223)는 입력 카운트 클럭을 기반으로 상기 제1 시점에서 카운트 동작을 시작하고, 상기 제2 시점에서 카운트 동작을 종료(또는 중지)한다. 즉, 카운터(CNT,223)는 비교기 출력 신호(CMP-OUT)가 제1 논리값(H)으로 유지되는 시간(ΔT)을 카운트하고, 그 카운트 값(CNT-OUT)을 센싱 결과 데이터(SDATA)로서 출력한다.
- [0082] 픽셀(PXL)의 구동 특성이 변하면 동일한 센싱용 데이터전압(VSEN)에 대응하여 픽셀(PXL)에 흐르는 픽셀 전류(IPIX)가 변한다. 픽셀 전류(IPIX)가 변하면 적분기 기준전압(Vref-CI)으로부터 변화되는 센싱 출력 전압(Vout)의 변화 기울기가 변하고, 결국 센싱 출력 전압(Vout)과 비교기 기준전압(Vref-CMP)이 같아지는 데 걸리는 시간(ΔT)이 변한다. 본 발명은 센싱 출력 전압(Vout)이 기준전압(Vref-CMP)까지 도달하는 시간(ΔT)을 기반으로 픽셀 전류(IPIX)의 변화를 알아내는 것이다($IPIX = CFB * \{(Vref-CI) - (Vref-CMP)\} / \Delta T$).
- [0083] 이와 같이, 본 발명의 센싱부(22)에 따르면, 기존의 샘플 앤 홀드회로, 스케일러 회로, ADC를 필요로 하지 않는다. 본 발명의 센싱부(22)는 샘플 앤 홀드회로와 스케일러 회로 없이 구현되기 때문에 드라이버 IC(D-IC, 20)의 칩 사이즈와 제조 비용을 줄이기 용이하다.
- [0084] 또한, 본 발명의 카운터(CNT,223)는 기존의 전압 측정용 ADC보다 사용 가능한 센싱 레인지가 넓다. 즉, 카운터(CNT,223)가 10비트 카운터라면, 10비트 모두 사용 가능하여 센싱 레인지가 기존의 ADC보다 넓다. 따라서, 본 발명의 센싱부(22)는 ADC 없이 구현되기 때문에 ADC 센싱 레인지 제약에 따른 센싱 신뢰성 저하 문제를 해결할 수 있다.
- [0085] 도 11 및 도 12는 본 발명의 일 실시예에 따른 픽셀 센싱 장치의 변형 예들을 보여주는 도면이다.
- [0086] 도 11을 참조하면, 본 발명의 일 실시예에 따른 센싱부(22)는 앰프(AMP)의 반전(-) 입력단자와 비 반전(+) 입력단자 사이에 접속된 오프셋 제거회로를 더 포함할 수 있다.
- [0087] 오프셋 제거회로는 앰프(AMP)의 반전(-) 입력단자와 비 반전(+) 입력단자 간 발생할 수 있는 오프셋 편차를 상쇄하여 앰프의 비 반전(+) 입력단자에 입력된 적분기 기준 전압(Vref-CI)이 반전(-) 입력 단자에 동일하게 인가되도록 보정해 준다.
- [0088] 도 12를 참조하면, 본 발명의 일 실시예에 따른 센싱부(22)는 앰프(AMP)의 반전(-) 입력단자와 비 반전(+) 입력단자와 출력단자에 접속된 쇼핑 회로를 더 포함할 수 있다.
- [0089] 쇼핑 회로는 앰프(AMP)의 오프셋에 의해 센싱 출력 전압(Vout)에 발생할 수 있는 오차를 보정하기 위한 것으로, 정상 회로의 출력과 반전 회로의 출력의 평균을 통해 오프셋 영향이 상쇄되도록 보정해 준다.
- [0090] 도 13 및 도 14는 본 발명의 일 실시예에 따른 픽셀 센싱 장치에서 카운트 클럭을 변경하여 센싱 해상도를 가변하기 위한 구성과 동작을 보여주는 도면들이다.
- [0091] 도 13 및 도 14를 참조하면, 본 발명의 일 실시예에 따른 센싱부(22)는 선택부(SEL)와 논리곱 소자(AND)를 더 포함할 수 있다.
- [0092] 선택부(SEL)는 서로 다른 클럭 스피드를 갖는 복수의 기준 클럭들(RCLK1~RCLK3) 중에서 어느 한 기준 클럭을 카운트 클럭(CCLK)으로 선택하여 카운터(CNT,223)에 입력한다.
- [0093] 선택부(SEL)는 비교기 출력 신호(CMP-OUT)가 제1 논리값(H)으로 유지되는 시간이 짧을수록 카운트 클럭(CCLK)으로 선택되는 기준 클럭의 클럭 스피드를 높임으로써, 보다 정밀한 센싱을 구현하여 센싱의 정확성 및 신뢰성을 높일 수 있다.
- [0094] 한편, 선택부(SEL)는 비교기 출력 신호(CMP-OUT)가 제1 논리값(H)으로 유지되는 시간이 길수록 카운트 클럭(CCLK)으로 선택되는 기준 클럭의 클럭 스피드를 낮춤으로써, 센싱값의 포화 현상을 방지하여 센싱의 정확성 및 신뢰성을 높일 수 있다.
- [0095] 논리곱 소자(AND)는 전류 적분기(221) 내의 리셋 스위치(RST)가 턴 오프 되고 비교기 출력 신호(CMP-OUT)가 제1 논리값(H)을 갖는 경우에만 카운터(CNT,223)의 동작을 활성화(EN,H)시킨다. 논리곱 소자(AND)는 비교기 출력 신호(CMP-OUT)가 제2 논리값(L)으로 토글 되면 카운터(CNT,223)의 동작을 중지(EN,L)시킨다.
- [0096] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

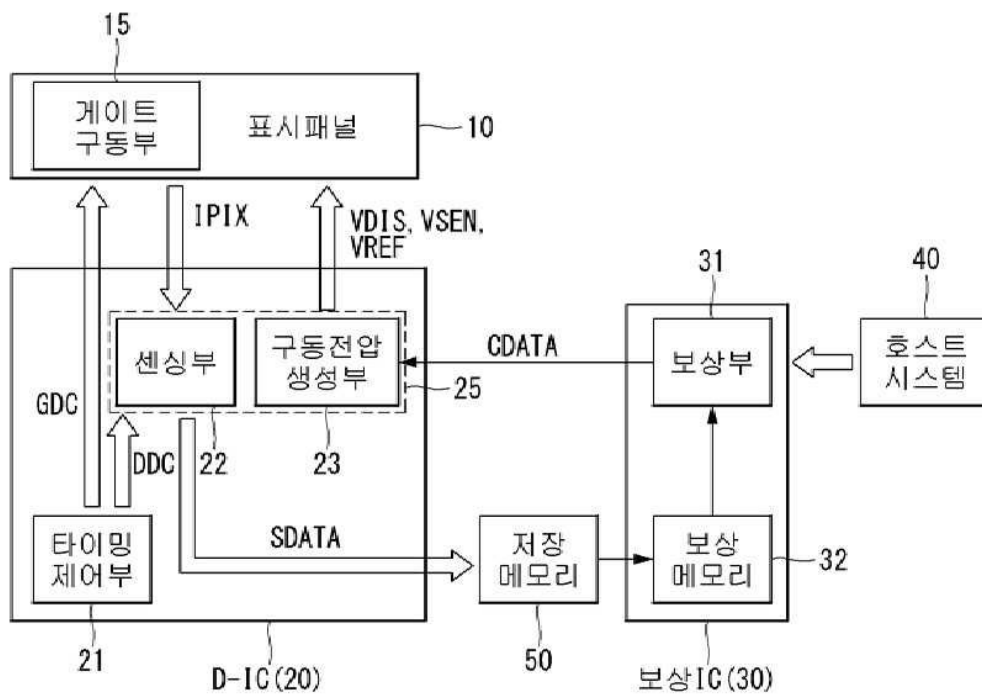
부호의 설명

[0097]

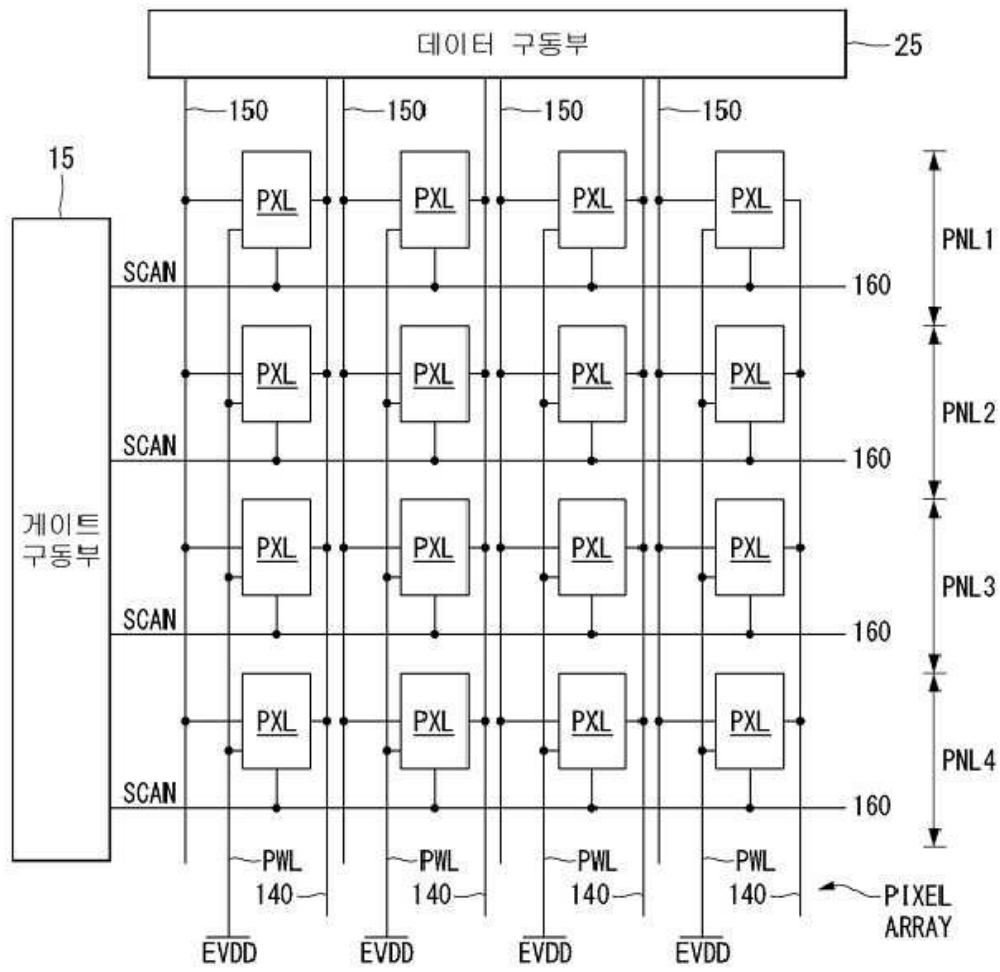
10: 표시패널 15: 게이트 구동부
20: 드라이버 IC 21: 타이밍 제어부
22: 센싱부 23: 구동전압 생성부
25: 데이터 구동부 221: 전류 적분기
222: 비교기 223: 카운터

도면

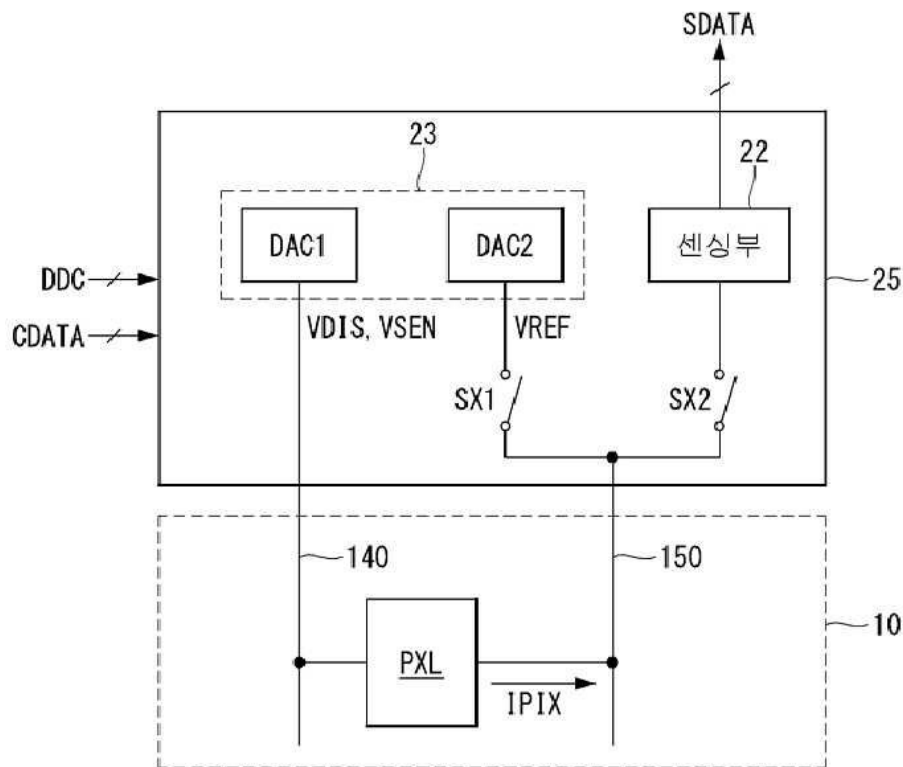
도면1



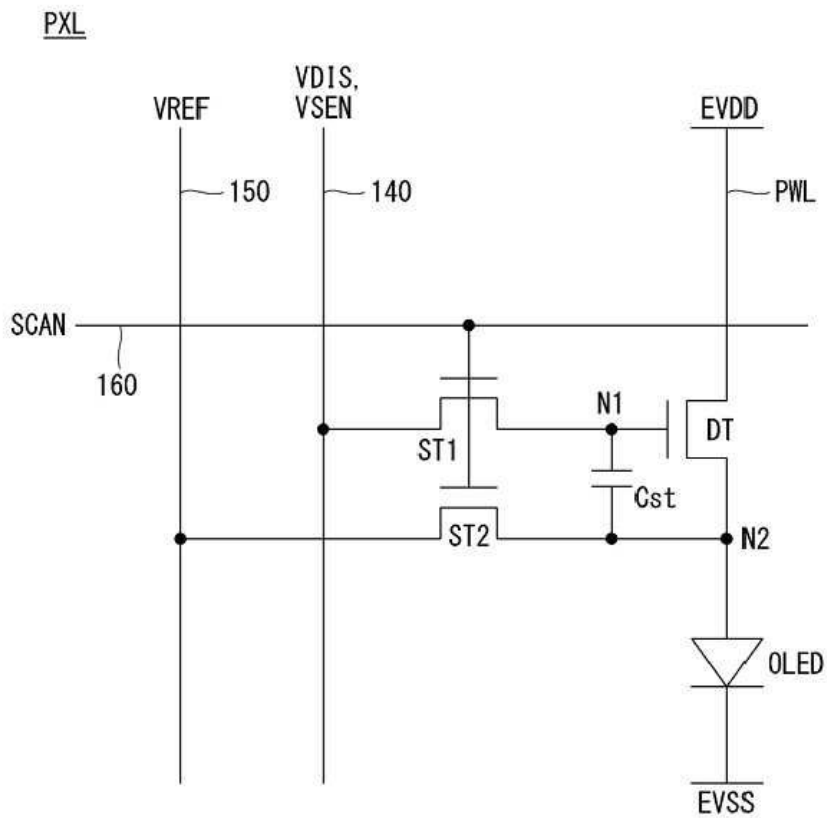
도면2



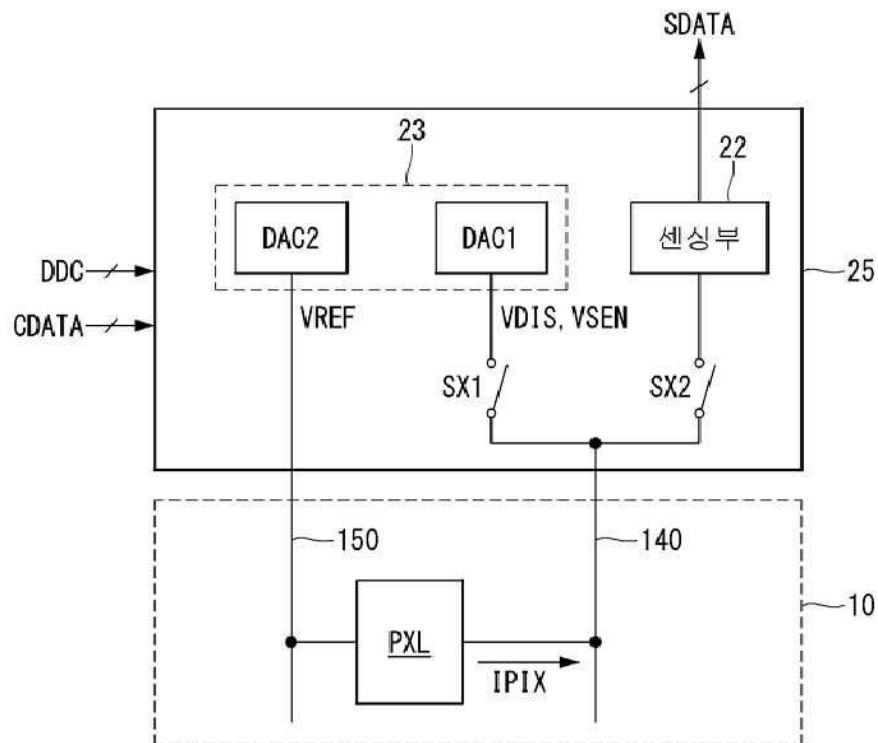
도면3



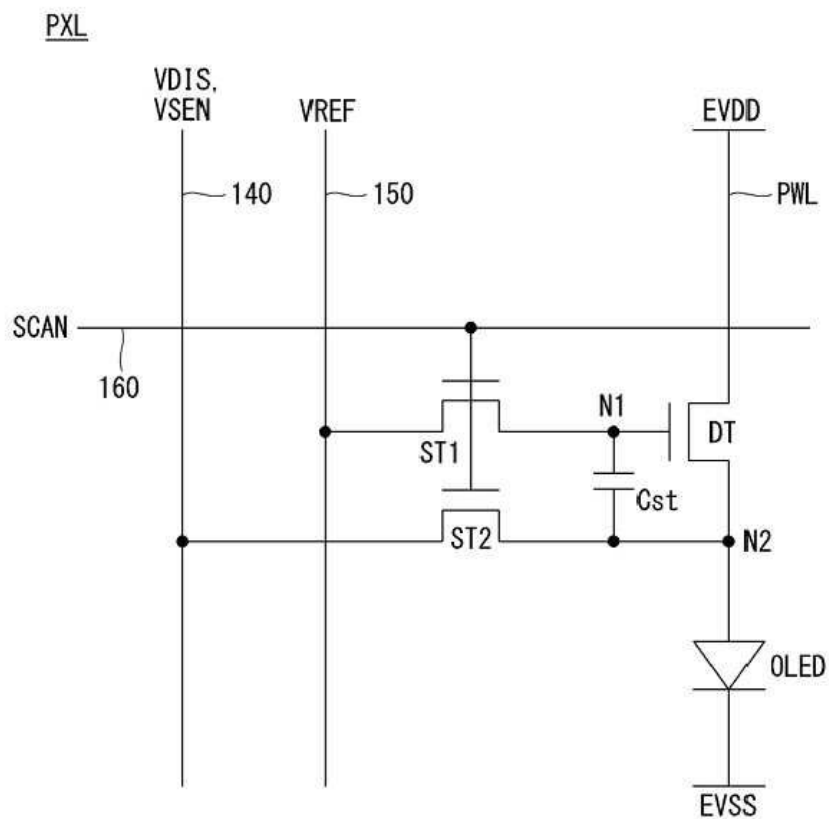
도면4



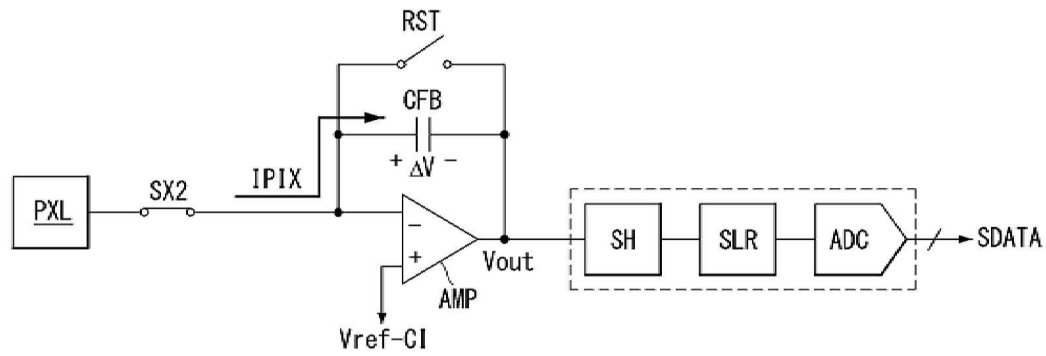
도면5



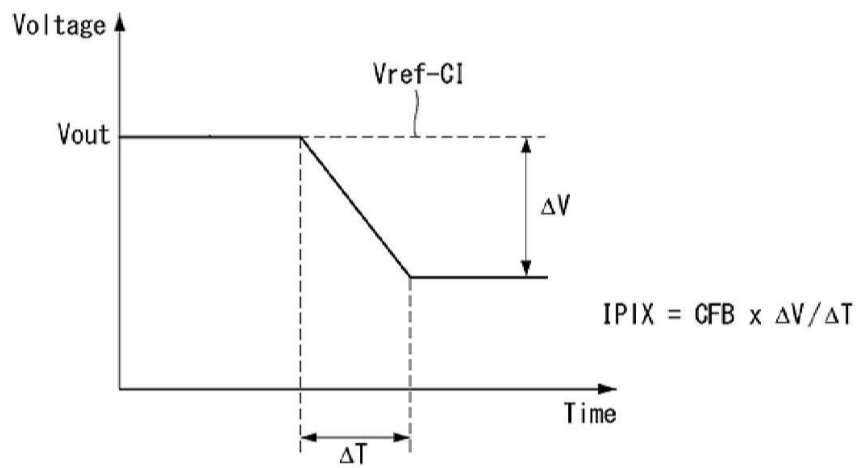
도면6



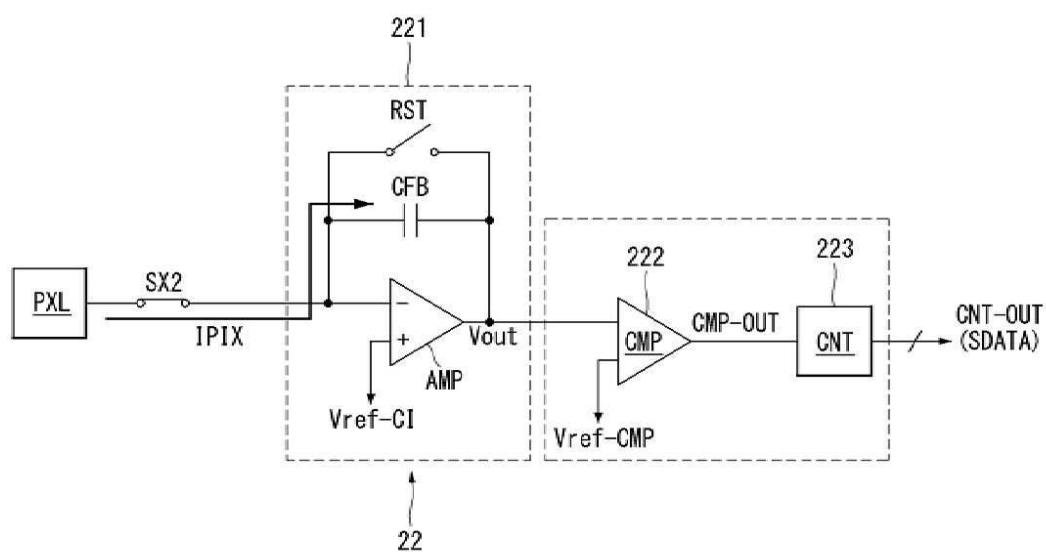
도면7



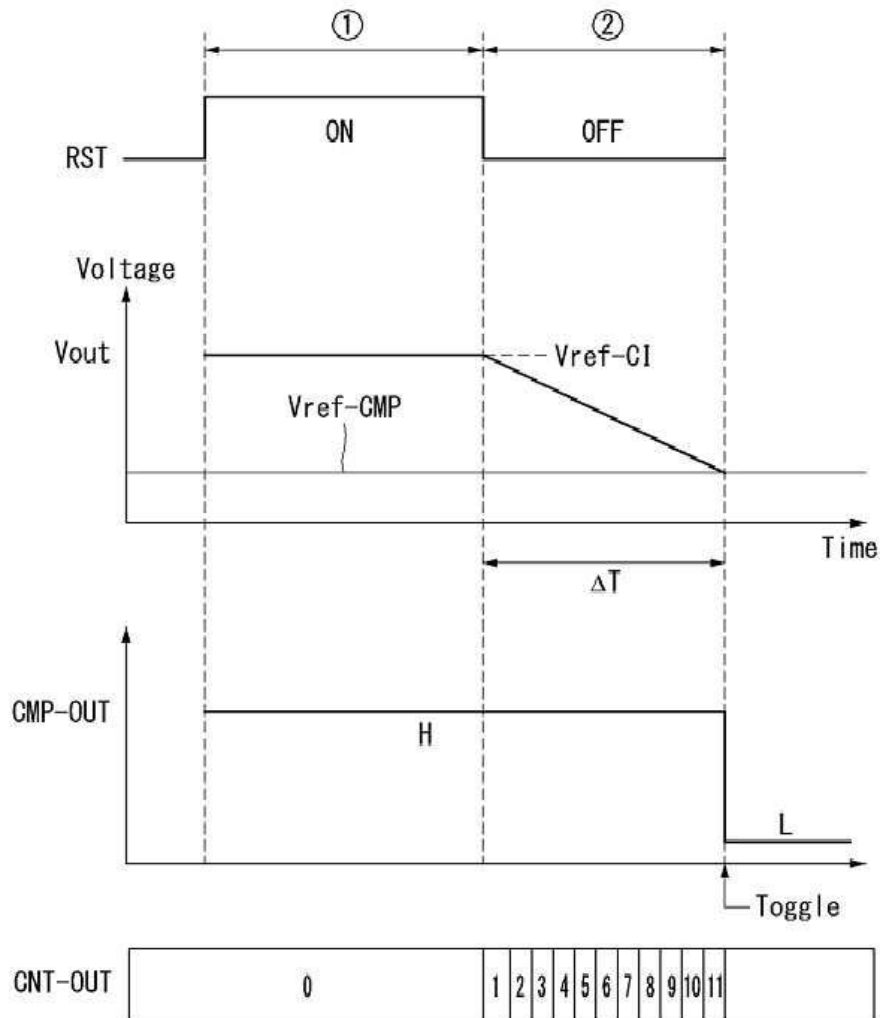
도면8



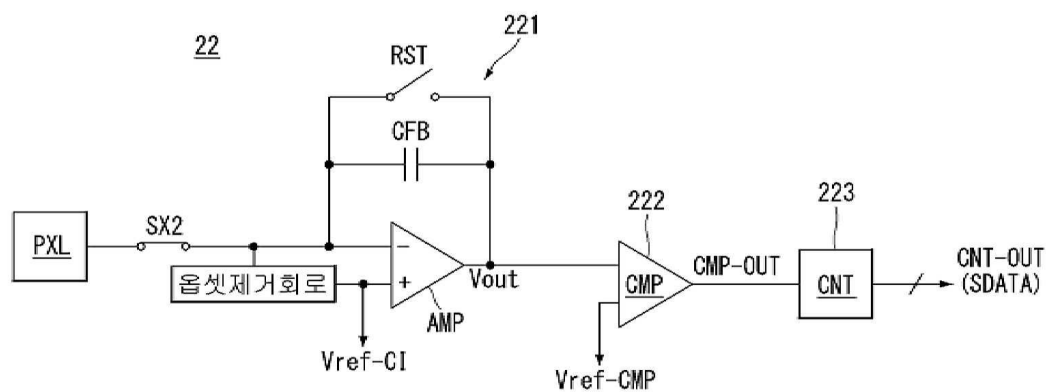
도면9



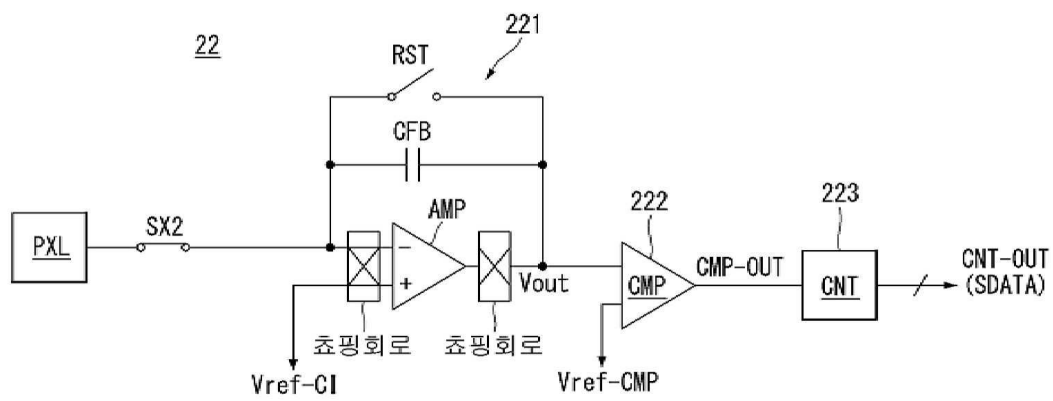
도면10



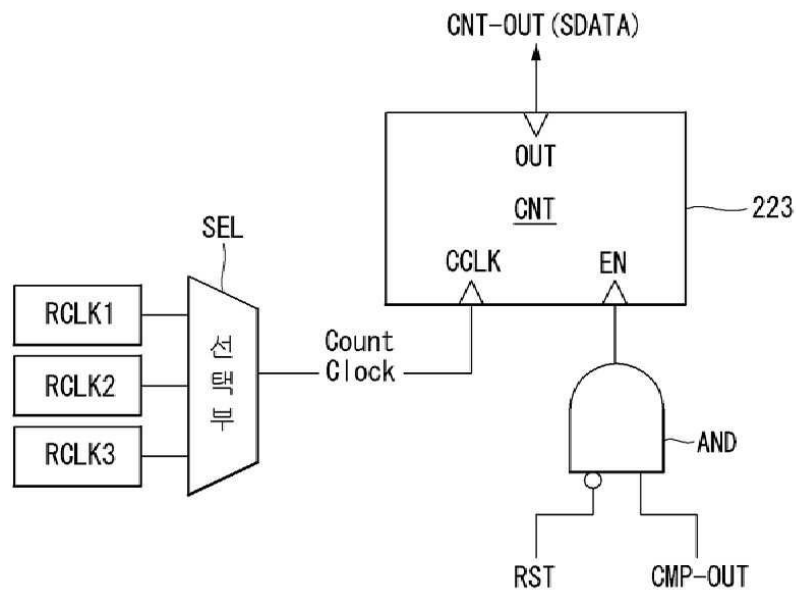
도면11



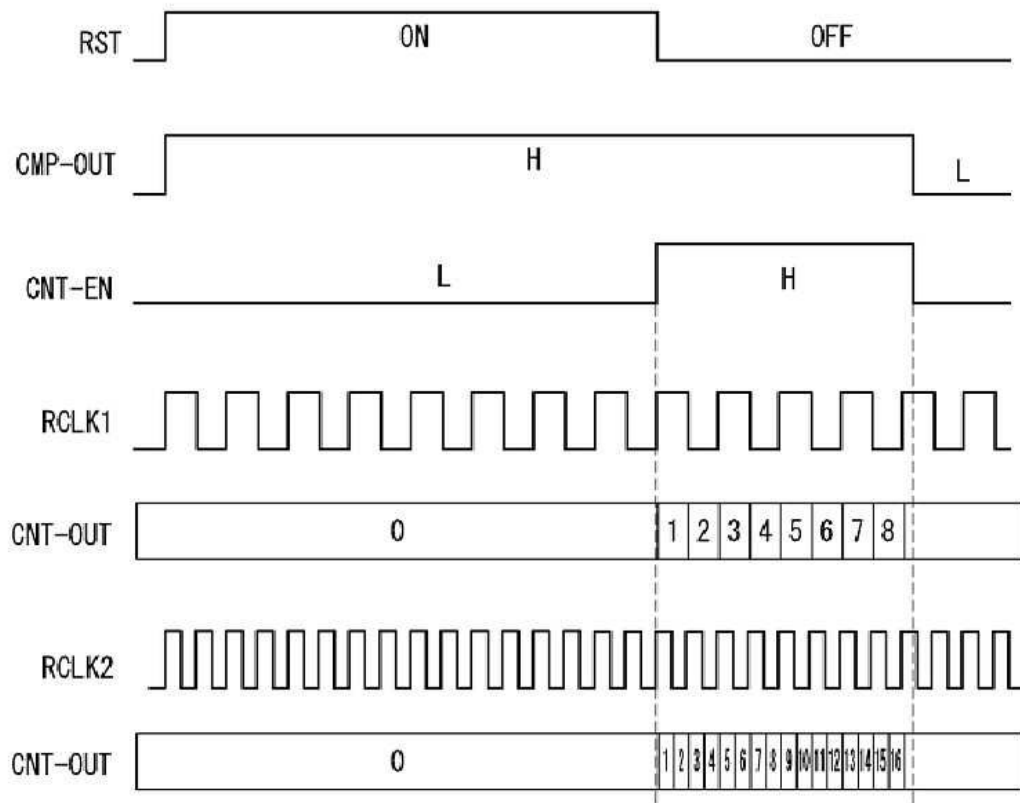
도면12



도면13



도면14



专利名称(译)	像素感测装置，包括该像素感测装置的有机发光显示装置以及有机发光显示装置的像素感测方法		
公开(公告)号	KR1020200064476A	公开(公告)日	2020-06-08
申请号	KR1020180150645	申请日	2018-11-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김정현 임명기		
发明人	김정현 임명기		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/04 G09G2320/0233 G09G2320/0295 G09G3/3275 G09G2310/027 G09G2310/0291 G09G2310/08 G09G2320/045 G09G2320/0693 G09G3/3225 G09G2300/0408 G09G2320/0285 G09G2320/029 G09G2320/043 G09G2330/10 G09G2330/12 G09G3/3258		
代理人(译)	이승찬		
外部链接	Espacenet		

摘要(译)

显示装置包括显示面板,感测电路和补偿电路。感测电路感测由显示面板的像素产生的电流。感测电路包括积分器电路,比较器和计数器。积分器电路被初始化为具有第一参考电压作为输出。积分器电路的输出根据检测到的电流以一定的速率变化。比较器将积分器电路的输出与第二参考电压进行比较。计数器从第一参考电压确定积分器电路的输出达到第二参考电压的时间。补偿电路接收所确定的时间,并从所接收的时间中确定补偿量。补偿电路还通过显示装置的后续显示帧中的确定的补偿量来补偿像素的显示电压。

