



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0028057
(43) 공개일자 2019년03월18일

(51) 국제특허분류(Int. Cl.)

G09G 3/3233 (2016.01)

(52) CPC특허분류

G09G 3/3233 (2013.01)

G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0115034

(22) 출원일자 2017년09월08일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

하원규

경기도 파주시 월롱면 엘지로 245

(74) 대리인

네이트특허법인

전체 청구항 수 : 총 12 항

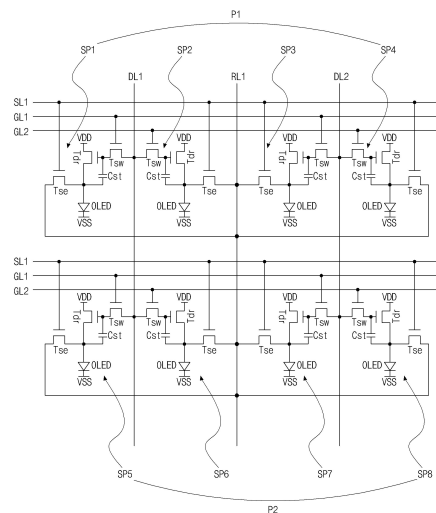
(54) 발명의 명칭 유기발광 표시장치 및 그 구동방법

(57) 요약

본 발명에 따르면, 각 화소에 포함된 제 1 내지 제 4 서브 화소의 센싱 트랜지스터의 게이트 전극을 1 개의 센싱 라인에 연결시키고, 드레인 전극을 동일한 기준라인에 연결시킨다.

이에 따라, 1개의 센싱 라인에 각 화소에 포함된 제 1 내지 제 4 서브 화소의 구동 트랜지스터의 전류를 동일한 기준전압 라인을 통해 센싱할 수 있게 되어, 센싱라인의 개수를 줄일 수 있으므로, 각 화소의 개구율을 높일 수 있게 된다.

대표도 - 도4



(52) CPC특허분류

G09G 2300/0452 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2310/061 (2013.01)

명세서

청구범위

청구항 1

제 1 및 제 2 데이터라인;

상기 제 1 및 제 2 데이터라인과 교차되는 제 1 및 제 2 게이트라인;

상기 제 1 및 제 2 게이트라인과 나란하게 배치되는 제 1 센싱라인;

상기 제 1 및 제 2 게이트라인과 교차되는 제 1 기준라인; 및

상기 제 1 및 제 2 게이트라인과 상기 제 1 및 제 2 데이터라인에 대응되는 제 1 내지 제 4 서브 화소를 포함하고,

상기 제 1 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 1 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고,

상기 제 2 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 2 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고,

상기 제 3 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 3 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고,

상기 제 4 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 4 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 제 1 내지 제 4 서브 화소 각각은,

유기발광다이오드;

상기 제 1 게이트라인 또는 상기 제 2 게이트라인 중 어느 하나의 게이트신호에 의해 턴-온되어, 구동 트랜지스터의 게이트 전극에 상기 제 1 데이터라인 또는 상기 제 2 데이터 라인 중 어느 하나의 데이터전압을 공급하는 상기 스위칭 트랜지스터;

게이트전극이 상기 스위칭 박막트랜지스터의 드레인전극과 연결되고, 드레인전극이 구동전압배선과 연결되고, 소스전극이 상기 유기발광다이오드와 연결되며, 게이트전압과 소스전압 간의 전압 차에 따라 상기 유기발광다이오드로 흐르는 전류량을 조정하는 구동 트랜지스터;

게이트전극이 상기 제 1 센싱라인과 연결되고, 드레인전극이 상기 제 1 기준라인과 연결되고, 소스전극이 상기 구동 트랜지스터의 소스전극과 연결되며, 상기 제 1 센싱라인의 센싱신호에 의해 턴-온되어 상기 구동 트랜지스터의 소스 전극을 상기 제 1 기준라인과 접속시키는 상기 센싱 트랜지스터

를 포함하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 제 1 내지 제 4 서브화소 각각은, 상기 구동 트랜지스터의 게이트전극 및 소스전극과 연결되는 스토리지 커패시터를 더 포함하는 유기발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 제 1 내지 제 4 서브 화소는 적색, 백색, 청색 및 녹색 서브 화소인 유기발광 표시장치.

청구항 5

제 1 항에 있어서,

1 프레임 기간은 액티브 기간과 블랭크 기간을 포함하고, 상기 블랭크 기간은 제1 및 제2 기간들을 포함하며,

상기 액티브 기간 동안 상기 제 1 및 제 2 게이트라인에 게이트신호들을 순차적으로 공급하고,

상기 블랭크 기간의 제 1 기간(T1) 동안 상기 제 1 및 제 2 게이트라인 각각에 게이트신호들을 동시에 공급하며,

상기 블랭크 기간의 상기 제 2 기간(T2) 동안 상기 제 1 및 제 2 게이트라인 중 하나에 게이트신호를 공급하는 게이트신호 출력부를 포함하는 유기발광 표시장치.

청구항 6

제 5 항에 있어서,

상기 블랭크 기간의 상기 제 1 및 제2 기간 동안 상기 제 1 센싱라인에 연결된 상기 제 1 내지 4 서브 화소 각각에 센싱신호를 공급하는 센싱신호 출력부를 포함하는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 액티브 기간 동안 상기 제 1 및 제 2 데이터라인 각각으로 해당 데이터 신호를 출력하고,

상기 블랭크 기간의 상기 제 1 및 제 2 기간 동안 상기 제 1 및 제 2 데이터라인 중 어느 하나에는 미센싱용 데이터 전압으로 미리 정의된 블랙 데이터 신호를 출력하며, 상기 제 1 및 제 2 데이터라인 중 다른 하나에는 상기 블랙 데이터신호와 센싱 데이터신호를 교번하여 출력하는 데이터구동부를 포함하는 유기발광 표시장치.

청구항 8

제 1 및 제 2 데이터라인과, 상기 제 1 및 제 2 데이터라인과 교차되는 제 1 및 제 2 게이트라인과, 상기 제 1 및 제 2 게이트라인과 나란하게 배치되는 제 1 센싱라인과, 상기 제 1 및 제 2 게이트라인과 교차되는 제 1 기준라인과, 상기 제 1 및 제 2 게이트라인과 상기 제 1 및 제 2 데이터라인에 대응되는 제 1 내지 제 4 서브 화소를 포함하는 유기발광 표시장치의 구동방법에 있어서,

1 프레임의 액티브 기간 동안 상기 제 1 및 제 2 게이트라인에 게이트신호들을 순차적으로 공급하고, 상기 제 1 및 제 2 데이터라인에 데이터신호를 공급하는 단계;

1 프레임의 블랭크 기간의 제 1 기간(T1) 동안 상기 제 1 및 제 2 게이트라인 각각에 게이트신호들을 동시에 공급하는 단계;

1 프레임의 블랭크 기간의 제 2 기간(T2) 동안 상기 제 1 및 제 2 게이트라인 중 하나에 게이트신호를 공급하는 단계;

상기 제 1 및 제2 기간 동안 상기 제 1 센싱라인에 연결된 상기 제 1 내지 4 서브 화소 각각에 센싱신호를 공급

하여 상기 제 1 내지 4 서브화소를 동시에 센싱하는 단계를 포함하는 유기발광 표시장치의 구동방법.

청구항 9

제 8 항에 있어서,

상기 제 1 및 제2 기간 동안 상기 제 1 센싱라인에 연결된 상기 제 1 내지 4 서브 화소 각각에 센싱신호를 공급하여 상기 제 1 내지 4 서브화소를 동시에 센싱하는 단계는,

데이터구동부에서 상기 제 1 및 제 2 기간 동안 상기 제 1 및 제 2 데이터라인 중 하나에는 미센싱용 데이터 전압으로 미리 정의된 블랙 데이터 신호를 출력하며, 상기 제 1 및 제 2 데이터라인 중 다른 하나에는 상기 블랙 데이터신호와 센싱 데이터신호를 교번하여 출력하는 단계를 포함하는 유기발광 표시장치의 구동방법.

청구항 10

제 8 항에 있어서,

상기 제 1 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 1 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고,

상기 제 2 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 2 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고,

상기 제 3 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 3 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고,

상기 제 4 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 4 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되는 유기발광 표시장치의 구동방법.

청구항 11

제 10 항에 있어서,

상기 제 1 내지 제 4 서브 화소 각각은,

유기발광다이오드;

상기 제 1 게이트라인 또는 상기 제 2 게이트라인 중 어느 하나의 게이트신호에 의해 턴-온되어, 구동 트랜지스터의 게이트 전극에 상기 제 1 데이터라인 또는 상기 제 2 데이터 라인 중 어느 하나의 데이터전압을 공급하는 상기 스위칭 트랜지스터;

게이트전극이 상기 스위칭 박막트랜지스터의 드레인전극과 연결되고, 드레인전극이 구동전압배선과 연결되고, 소스전극이 상기 유기발광다이오드와 연결되며, 게이트전압과 소스전압 간의 전압 차에 따라 상기 유기발광다이오드로 흐르는 전류량을 조정하는 구동 트랜지스터;

게이트전극이 상기 제 1 센싱라인과 연결되고, 드레인전극이 상기 제 1 기준라인과 연결되고, 소스전극이 상기 구동 트랜지스터의 소스전극과 연결되며, 상기 제 1 센싱라인의 센싱신호에 의해 턴-온되어 상기 구동 트랜지스터의 소스 전극을 상기 제 1 기준라인과 접속시키는 상기 센싱 트랜지스터

를 포함하는 유기발광 표시장치의 구동방법.

청구항 12

제 11 항에 있어서,

상기 제 1 내지 제 4 서브화소 각각은, 상기 구동 트랜지스터의 게이트전극 및 소스전극과 연결되는 스토리지 커패시터를 더 포함하는 유기발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 보다 상세하게는 소스 드라이브 IC의 개수를 줄임과 동시에 센싱 라인의 개수를 줄일 수 있는 유기발광 표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있다. 이에 따라, 최근에는 액정표시장치(LCD: Liquid Crystal Display), 플라즈마표시장치(PDP: Plasma Display Panel), 유기발광 표시장치(OLED: Organic Light Emitting Display)와 같은 여러가지 표시장치가 활용되고 있다.

[0003] 이들 중에서 유기발광 표시장치는 저전압 구동이 가능하고, 박형이며, 시야각이 우수하고, 응답속도가 빠른 특성이 있다.

[0004] 유기발광 표시장치는 다수의 데이터 라인, 다수의 게이트라인, 다수의 데이터라인과 다수의 게이트라인 각각의 교차부에 형성된 다수의 화소를 구비하는 표시패널, 다수의 게이트라인에 게이트신호를 공급하는 게이트 구동부, 및 다수의 데이터라인에 데이터 전압을 공급하는 데이터 구동부를 포함한다.

[0005] 여기서, 다수의 화소 각각은 유기발광다이오드(organic light emitting diode), 게이트 전극의 전압에 따라 유기발광다이오드에 공급되는 전류의 양을 조절하는 구동 트랜지스터(transistor), 게이트라인의 게이트신호에 답하여 데이터라인의 데이터전압을 구동 트랜지스터의 게이트전극에 공급하는 공급하는 스위칭 트랜지스터를 포함한다.

[0006] 유기발광 표시장치의 제조시의 공정 편차 또는 장기간 구동으로 인한 구동 트랜지스터의 문턱전압 쉬프트 등의 원인으로 인하여, 구동 트랜지스터의 문턱전압(threshold voltage)은 각각의 화소마다 달라질 수 있다.

[0007] 따라서, 각각의 화소에 동일한 데이터전압을 인가하는 경우 유기발광 다이오드에 공급되는 구동 트랜지스터의 전류(Ids)는 동일하여야 하지만, 각각의 화소에 동일한 데이터전압을 인가하더라도 화소 각각의 구동 트랜지스터의 문턱전압과 전하이동도의 차이로 인하여 유기발광다이오드에 공급되는 구동 트랜지스터의 전류(Ids)는 각각의 화소마다 달라진다.

[0008] 그 결과, 각각의 화소에 동일한 데이터전압을 인가하더라도, 유기발광 다이오드가 발광하는 휘도는 화소마다 달라지는 문제가 발생한다.

[0009] 이를 해결하기 위해, 구동 트랜지스터의 문턱전압을 보상하는 보상 방법이 제안되었다.

[0010] 상기 보상 방법은 크게 내부 보상방법과 외부 보상방법으로 구분된다.

[0011] 내부 보상방법은 화소의 내부에서 구동 트랜지스터의 문턱전압을 센싱하여 보상하는 방법이다.

[0012] 외부 보상 방법은 화소에 미리 설정된 데이터 전압을 공급하고, 미리 설정된 데이터 전압에 따라 화소의 구동 트랜지스터의 전류(Ids)를 센싱 라인을 통해 센싱하고 디지털 데이터로 변환하며, 센싱된 디지털 데이터를 이용하여 상기 화소에 공급될 디지털 비디오 데이터를 보상하는 방법이다.

[0013] 외부 보상 방법은 화소의 구동 트랜지스터의 전류(Ids)를 센싱라인을 통해 센싱하고 디지털 데이터인 센싱 데이터로 변환하여 출력하는 센싱 데이터 출력부가 필요하다.

[0014] 센싱 데이터 출력부는 데이터구동부의 소스 드라이브 IC에 내장되며, 이로 인해, 외부 보상 방법에서는 소스 드라이브 IC들이 데이터라인들뿐만 아니라 센싱라인들에 접속된다.

[0015] 이에 따라, 소스 드라이브 IC들의 개수가 증가하기 때문에, 유기발광 표시장치의 제조 비용이 상승하고, 센싱라인에 의한 개구율 저하가 문제된다.

발명의 내용

해결하려는 과제

- [0016] 본 발명은 제조 비용을 절감시킴과 동시에 서브 화소의 개구율을 높일 수 있는 유기발광 표시장치를 제공하는 것에 과제가 있다.

과제의 해결 수단

- [0017] 전술한 바와 같은 과제를 달성하기 위해, 본 발명은 제 1 및 제 2 데이터라인과, 상기 제 1 및 제 2 데이터라인과 교차되는 제 1 및 제 2 게이트라인과, 상기 제 1 및 제 2 게이트라인과 나란하게 배치되는 제 1 센싱라인과, 상기 제 1 및 제 2 게이트라인과 교차되는 제 1 기준라인과, 상기 제 1 및 제 2 게이트라인과 상기 제 1 및 제 2 데이터라인에 대응되는 제 1 내지 제 4 서브 화소를 포함하고, 상기 제 1 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 1 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고, 상기 제 2 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 2 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고, 상기 제 3 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 3 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고, 상기 제 4 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 4 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되는 유기발광 표시장치를 제공한다.
- [0018] 그리고, 상기 제 1 내지 제 4 서브 화소 각각은 유기발광다이오드와, 상기 제 1 게이트라인 또는 상기 제 2 게이트라인 중 어느 하나의 게이트신호에 의해 턴-온되어, 구동 트랜지스터의 게이트 전극에 상기 제 1 데이터라인 또는 상기 제 2 데이터 라인 중 어느 하나의 데이터전압을 공급하는 상기 스위칭 트랜지스터와, 게이트전극이 상기 스위칭 박막트랜지스터의 드레인전극과 연결되고, 드레인전극이 구동전압배선과 연결되고, 소스전극이 상기 유기발광다이오드와 연결되며, 게이트전압과 소스전압 간의 전압 차에 따라 상기 유기발광다이오드로 흐르는 전류량을 조정하는 구동 트랜지스터와, 게이트전극이 상기 제 1 센싱라인과 연결되고, 드레인전극이 상기 제 1 기준라인과 연결되고, 소스전극이 상기 구동 트랜지스터의 소스전극과 연결되며, 상기 제 1 센싱라인의 센싱 신호에 의해 턴-온되어 상기 구동 트랜지스터의 소스 전극을 상기 제 1 기준라인과 접속시키는 상기 센싱 트랜지스터를 포함할 수 있다.
- [0019] 여기서, 상기 제 1 내지 제 4 서브화소 각각은, 상기 구동 트랜지스터의 게이트전극 및 소스전극과 연결되는 스토리지 커패시터를 더 포함할 수 있다.
- [0020] 그리고, 상기 제 1 내지 제 4 서브 화소는 적색, 백색, 청색 및 녹색 서브 화소일 수 있다.
- [0021] 또한, 1 프레임 기간은 액티브 기간과 블랭크 기간을 포함하고, 상기 블랭크 기간은 제1 및 제2 기간들을 포함하며, 상기 액티브 기간 동안 상기 제 1 및 제 2 게이트라인에 게이트신호들을 순차적으로 공급하고, 상기 블랭크 기간의 제 1 기간(T1) 동안 상기 제 1 및 제 2 게이트라인 각각에 게이트신호들을 동시에 공급하며, 상기 블랭크 기간의 상기 제 2 기간(T2) 동안 상기 제 1 및 제 2 게이트라인 중 하나에 게이트신호를 공급하는 게이트 신호 출력부를 포함할 수 있다.
- [0022] 그리고, 상기 블랭크 기간의 상기 제 1 및 제2 기간 동안 상기 제 1 센싱라인에 연결된 상기 제 1 내지 4 서브 화소 각각에 센싱신호를 공급하는 센싱신호 출력부를 포함할 수 있다.
- [0023] 여기서, 상기 액티브 기간 동안 상기 제 1 및 제 2 데이터라인 각각으로 해당 데이터 신호를 출력하고, 상기 블랭크 기간의 상기 제 1 및 제 2 기간 동안 상기 제 1 및 제 2 데이터라인 중 어느 하나에는 미센싱용 데이터 전압으로 미리 정의된 블랙 데이터 신호를 출력하며, 상기 제 1 및 제 2 데이터라인 중 다른 하나에는 상기 블랙 데이터신호와 센싱 데이터신호를 교번하여 출력하는 데이터구동부를 포함할 수 있다.
- [0024] 한편, 본 발명은 제 1 및 제 2 데이터라인과, 상기 제 1 및 제 2 데이터라인과 교차되는 제 1 및 제 2 게이트라인과, 상기 제 1 및 제 2 게이트라인과 나란하게 배치되는 제 1 센싱라인과, 상기 제 1 및 제 2 게이트라인과 교차되는 제 1 기준라인과, 상기 제 1 및 제 2 게이트라인과 상기 제 1 및 제 2 데이터라인에 대응되는 제 1 내지 제 4 서브 화소를 포함하는 유기발광 표시장치의 구동방법에 있어서, 1 프레임의 액티브 기간 동안 상기 제 1 및 제 2 게이트라인에 게이트신호들을 순차적으로 공급하고, 상기 제 1 및 제 2 데이터라인에 데이터신호를

공급하는 단계와, 1 프레임의 블랭크 기간의 제 1 기간(T1) 동안 상기 제 1 및 제 2 게이트라인 각각에 게이트 신호들을 동시에 공급하는 단계와, 1 프레임의 블랭크 기간의 제 2 기간(T2) 동안 상기 제 1 및 제 2 게이트라인 중 하나에 게이트신호를 공급하는 단계와, 상기 제 1 및 제 2 기간 동안 상기 제 1 센싱라인에 연결된 상기 제 1 내지 4 서브 화소 각각에 센싱신호를 공급하여 상기 제 1 내지 4 서브화소를 동시에 센싱하는 단계를 포함하는 유기발광 표시장치의 구동방법을 제공한다.

[0025] 여기서, 상기 제 1 및 제 2 기간 동안 상기 제 1 센싱라인에 연결된 상기 제 1 내지 4 서브 화소 각각에 센싱신호를 공급하여 상기 제 1 내지 4 서브화소를 동시에 센싱하는 단계는 데이터구동부에서 상기 제 1 및 제 2 기간 동안 상기 제 1 및 제 2 데이터라인 중 하나에는 미센싱용 데이터 전압으로 미리 정의된 블랙 데이터 신호를 출력하며, 상기 제 1 및 제 2 데이터라인 중 다른 하나에는 상기 블랙 데이터신호와 센싱 데이터신호를 교번하여 출력하는 단계를 포함할 수 있다.

[0026] 또한, 상기 제 1 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 1 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고, 상기 제 2 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 1 데이터라인에 연결되며, 상기 제 2 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고, 상기 제 3 서브 화소의 스위칭 트랜지스터는 상기 제 1 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 3 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결되고, 상기 제 4 서브 화소의 스위칭 트랜지스터는 상기 제 2 게이트라인, 상기 제 2 데이터라인에 연결되며, 상기 제 4 서브 화소의 센싱 트랜지스터는 상기 제 1 센싱라인, 상기 제 1 기준라인에 연결될 수 있다.

[0027] 그리고, 상기 제 1 내지 제 4 서브 화소 각각은 유기발광다이오드와, 상기 제 1 게이트라인 또는 상기 제 2 게이트라인 중 어느 하나의 게이트신호에 의해 턴-온되어, 구동 트랜지스터의 게이트 전극에 상기 제 1 데이터라인 또는 상기 제 2 데이터 라인 중 어느 하나의 데이터전압을 공급하는 상기 스위칭 트랜지스터와, 게이트전극이 상기 스위칭 박막트랜지스터의 드레인전극과 연결되고, 드레인전극이 구동전압배선과 연결되고, 소스전극이 상기 유기발광다이오드와 연결되며, 게이트전압과 소스전압 간의 전압 차에 따라 상기 유기발광다이오드로 흐르는 전류량을 조정하는 구동 트랜지스터와, 게이트전극이 상기 제 1 센싱라인과 연결되고, 드레인전극이 상기 제 1 기준라인과 연결되고, 소스전극이 상기 구동 트랜지스터의 소스전극과 연결되며, 상기 제 1 센싱라인의 센싱신호에 의해 턴-온되어 상기 구동 트랜지스터의 소스 전극을 상기 제 1 기준라인과 접속시키는 상기 센싱 트랜지스터를 포함할 수 있다.

[0028] 여기서, 상기 제 1 내지 제 4 서브화소 각각은, 상기 구동 트랜지스터의 게이트전극 및 소스전극과 연결되는 스토리지 커패시터를 더 포함할 수 있다.

발명의 효과

[0029] 본 발명에서는, 데이터 라인의 개수를 절반으로 감소시켜 제조 비용을 절감시킴과 동시에, 서브 화소들의 구동 트랜지스터의 전류를 하나의 센싱라인을 통해 센싱하여 서브 화소의 개구율을 향상시킬 수 있게 된다.

도면의 간단한 설명

[0030] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 개략적으로 나타낸 블록도이다.

도 2는 데이터 구동부에 포함된 소스 드라이브 IC를 개략적으로 나타낸 블록도이다.

도 3은 본 발명의 실시예에 따른 유기발광 표시장치의 화소를 개략적으로 나타낸 도면이다.

도 4는 도 3의 회로도 개략적으로 나타낸 도면이다.

도 5은 본 발명의 실시예에 따른 유기발광장치의 센싱구동을 개략적으로 나타낸 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

[0031] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.

[0032] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 개략적으로 나타낸 블록도이고, 도 2는 데이터 구동부에 포함된 소스 드라이브 IC를 개략적으로 나타낸 블록도이다.

[0033] 도 1에 도시된 바와 같이, 본 발명의 실시예에 따른 유기발광 표시장치(100)는 표시패널(10), 데이터 구동부

(20), 게이트 구동부(40), 타이밍 제어부(60), 데이터 보상부(70), 기준전압 공급부(30)를 포함할 수 있다.

[0034] 표시패널(10)은 표시영역(AA)과 표시영역(AA)의 주변에 마련된 비표시영역(NA)을 포함한다.

[0035] 표시영역(AA)은 다수의 화소(Pixel)가 형성되어 화상을 표시하는 영역이며, 비표시영역(NA)은 표시영역이외의 영역을 의미한다.

[0036] 표시패널(10)에는 다수의 데이터라인(DL1~DLm), 다수의 기준라인(RL1~RLp), 다수의 게이트라인(GL1~GLn), 및 다수의 센싱라인(SL1~SLq)을 포함할 수 있다.

[0037] 여기서, 다수의 데이터라인(DL1~DLm)과 다수의 기준라인(RL1~RLp)은 다수의 게이트라인(GL1~GLn) 및 센싱라인(SL1~SLq)과 교차될 수 있다.

[0038] 그리고, 다수의 데이터라인(DL1~DLm)과 기준라인(RL1~RLp)은 서로 나란할 수 있으며, 다수의 게이트라인(GL1~GLn)과 센싱라인(SL1~SLq)은 서로 나란할 수 있다.

[0039] 본 발명의 실시예에 따른 유기발광 표시장치(100)의 각각의 화소는 데이터라인들(DL1~DLm) 중 두 개의 데이터라인, 다수의 기준전압 라인들(RL1~RLp) 중 하나의 기준전압라인, 다수의 게이트라인(GL1~GLn) 중 두 개의 게이트라인, 및 다수의 센싱라인(SL1~SLp) 중 하나의 센싱라인에 접속될 수 있다.

[0040] 여기서, 표시패널(10)의 각각의 화소는 다수의 서브 화소(Sub Pixel)를 포함할 수 있다.

[0041] 다수의 서브화소 각각은 유기발광다이오드(organic light emitting diode, OLED)와 유기발광다이오드(OLED)에 전류를 공급하기 위한 다수의 트랜지스터들을 포함할 수 있다.

[0042] 표시영역의 화소와 화소를 이루는 서브 화소들에 대해서는 차후 좀 더 자세히 살펴보도록 한다.

[0043] 한편, 데이터 구동부(20)는 다수의 소스 드라이브 IC(21)를 포함할 수 있다.

[0044] 도 2를 함께 참조하면, 소스 드라이브 IC(21)은 데이터전압 공급부(21A), 센싱 데이터 출력부(21B), 제 1 스위칭부(21C) 및 제 2 스위칭부(21D)를 포함할 수 있다.

[0045] 데이터전압 공급부(21A)는 다수의 데이터라인(DL1~DLm)에 접속되어 데이터전압(또는 데이터신호)들을 공급할 수 있다.

[0046] 또한, 데이터전압 공급부(21A)는 타이밍 제어부(60)로부터 보상 데이터(CDATA) 또는 센싱용 데이터(SDATA)와 데이터 타이밍 제어신호(DCS)를 입력 받을 수 있다.

[0047] 그리고, 데이터전압 공급부(21A)는 표시 모드에서 데이터 타이밍 제어신호(DCS)에 따라 보상 데이터(CDATA)를 화소의 유기발광다이오드(OLED)를 소정의 휘도로 발광하기 위한 데이터전압(또는 데이터신호)으로 변환하여 다수의 데이터라인(DL1~DLm)에 공급할 수 있다.

[0048] 예를 들어, 데이터 구동부(20)에 공급되는 보상 데이터(CDATA)가 8 비트인 경우, 데이터전압은 256 개의 전압들 중 어느 하나로 공급될 수 있다.

[0049] 또한, 데이터전압 공급부(21A)는 센싱 모드에서 데이터 타이밍 제어신호(DCS)에 따라 센싱용 데이터(SDATA)를 센싱 데이터전압(또는 센싱 데이터신호)으로 변환하여 다수의 데이터라인(DL1~DLm)에 공급할 수 있다.

[0050] 여기서, 센싱 데이터전압은 화소의 구동 트랜지스터의 전류를 센싱하기 위한 전압이다.

[0051] 그리고, 제 1 스위칭부(21C)는 다수의 기준라인(RL1~RLp)과 기준전압 공급부(30) 사이에 배치되어, 다수의 기준라인(RL1~RLp)과 기준전압 공급부(30) 사이의 접속을 스위칭할 수 있다.

[0052] 그리고, 제 1 스위칭부(21C)는 타이밍 제어부(60)로부터 입력되는 제1 스위치 제어신호에 의해 턴-온 및 턴-오프되는 다수의 제1 스위치(SW1)를 포함할 수 있다.

[0053] 여기서, 제 1 스위칭부(21C)의 제1 스위치(SW1)가 제1 스위치 제어신호에 의해 턴-온되는 경우, 다수의 기준라인(RL1~RLp)은 기준전압 공급부(30)에 연결되므로, 기준전압 공급부(30)의 기준전압이 다수의 기준라인(RL1~RLp)에 공급될 수 있다.

[0054] 한편, 제 2 스위칭부(21D)는 다수의 기준라인(RL1~RLp)과 센싱 데이터 출력부(21B) 사이에 연결되어, 다수의 기준라인(RL1~RLp)과 센싱 데이터 출력부(21B) 사이의 접속을 스위칭할 수 있다.

[0055] 여기서, 제 2 스위칭부(21D)는 타이밍 제어부(60)로부터 입력되는 제 2 스위치 제어신호에 의해 턴-온 및 턴-오프

프되는 다수의 제2 스위치(SW2)를 포함할 수 있다.

- [0056] 제 2 스위칭부(21D)의 제2 스위치(SW2)가 제2 스위치 제어신호에 의해 턴-온되는 경우, 다수의 기준라인(RL1~RLp)은 센싱 데이터 출력부(21B)에 접속되므로, 다수의 기준라인(RL1~RLp) 각각에 흐르는 전류가 센싱 데이터 출력부(21B)에 의해 센싱될 수 있다.
- [0057] 즉, 센싱 데이터 출력부(21B)는 다수의 기준라인(RL1~RLp) 각각에 흐르는 전류를 전압으로 변환하고, 변환된 전압을 디지털 데이터인 센싱 데이터(SD)로 변환할 수 있다.
- [0058] 이를 위해, 센싱 데이터 출력부(21B)는 다수의 기준라인(RL1~RLp) 각각에 흐르는 전류를 전압으로 변환하는 전류-전압 변환부와 전류-전압 변환부의 출력전압을 디지털 데이터인 센싱 데이터(SD)로 변환하는 아날로그 디지털 변환부(analog digital converter)를 포함할 수 있다.
- [0059] 그리고, 센싱 데이터 출력부(21B)는 센싱 데이터(SD)를 데이터 보상부(70)로 출력할 수 있다.
- [0060] 게이트 구동부(40)는 게이트신호 출력부(41)와 센싱신호 출력부(42)를 포함할 수 있다.
- [0061] 여기서, 게이트신호 출력부(41)는 다수의 게이트라인(GL1~GLn)에 연결되어 게이트신호를 공급할 수 있다.
- [0062] 즉, 게이트신호 출력부(41)는 타이밍 제어부(60)로부터 입력되는 게이트 타이밍 제어신호(SCS)에 따라 다수의 게이트라인(GL1~GLn)에 게이트신호를 각각 공급할 수 있다.
- [0063] 게이트신호 출력부(41)의 게이트신호 공급에 대해서는 차후 좀 더 자세히 살펴보도록 한다.
- [0064] 그리고, 센싱신호 출력부(42)는 다수의 센싱라인(SL1~SLq)에 연결되어 센싱신호를 공급할 수 있다.
- [0065] 즉, 센싱신호 출력부(42)는 타이밍 제어부(60)로부터 입력되는 센싱 타이밍 제어신호(SENCs)에 따라 다수의 센싱라인(SL1~SLq)에 센싱신호를 각각 공급할 수 있다.
- [0066] 센싱신호 출력부(42)의 센싱신호 공급에 대해서는 차후 좀 더 자세히 살펴보도록 한다.
- [0067] 게이트신호 출력부(41)와 센싱신호 출력부(42) 각각은 다수의 트랜지스터들을 포함하여 GIP(Gate driver InPanel) 방식으로 표시패널(10)의 비표시영역(NDA)에 직접 형성될 수 있다.
- [0068] 또한, 게이트신호 출력부(41)와 센싱신호 출력부(42) 각각은 구동 칩(chip) 형태로 형성되어 표시패널(10)에 접속되는 연성필름(미도시)상에 실장될 수도 있다.
- [0069] 타이밍 제어부(60)는 데이터 보상부(70)로부터 보상 데이터(CDATA) 또는 센싱용 데이터(SDATA)와 타이밍 신호를 입력받을 수 있다.
- [0070] 여기서, 타이밍 신호들은 수직동기신호(vertical sync signal), 수평동기신호(horizontal sync signal), 데이터 인에이블 신호(data enable signal), 및 도트 클럭(dot clock)을 포함할 수 있다.
- [0071] 그리고, 타이밍 제어부(60)는 데이터 구동부(20), 게이트신호 출력부(41), 및 센싱신호 출력부(42)의 동작 타이밍을 제어하기 위한 타이밍 제어신호를 생성할 수 있다.
- [0072] 예를 들어, 타이밍 제어신호들은 데이터 구동부(20)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DCS), 게이트신호 출력부(41)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(SCS), 및 센싱신호 출력부(42)의 동작 타이밍을 제어하기 위한 센싱 타이밍 제어신호(SENCs)를 생성할 수 있다.
- [0073] 그리고, 타이밍 제어부(60)는 보상 데이터(CDATA) 또는 센싱용 데이터(SDATA)와 데이터 타이밍 제어신호(DCS)를 데이터 구동부(20)로 출력할 수 있다.
- [0074] 또한, 타이밍 제어부(60)는 게이트 타이밍 제어신호(SCS)를 게이트신호 출력부(41)로 출력할 수 있다.
- [0075] 그리고, 타이밍 제어부(60)는 센싱 타이밍 제어신호(SENCs)를 센싱신호 출력부(42)로 출력할 수 있다.
- [0076] 또한, 타이밍 제어부(60)는 데이터 구동부(20)의 제 1 및 제 2 스위칭부들(21C, 21D)의 제 1 및 제 2 스위치들(SW1, SW2)을 제어하기 위한 제 1 및 제 2 스위칭 제어신호들을 출력할 수 있다.
- [0077] 여기서, 타이밍 제어부(60)는 1 프레임 기간을 액티브 기간과 블랭크 기간으로 분할하고, 액티브 기간 동안 표시패널(10)의 화소에 화상을 표시하고, 블랭크 기간 동안 화소의 구동 트랜지스터의 전류를 센싱하도록 제어할 수 있다.

- [0078] 1 프레임 기간의 액티브 기간과 블랭크 기간 동안 화소(P)들의 동작에 대해서는 차후 좀 더 자세히 살펴보도록 한다.
- [0079] 한편, 데이터 보상부(70)는 데이터 구동부(20)로부터 센싱 데이터(SD)를 입력받을 수 있다.
- [0080] 그리고, 데이터 보상부(70)는 센싱 데이터(SD)를 연산 처리하여 디지털 비디오 데이터(DATA)를 보상할 보상 데이터(CDATA)를 생성할 수 있다.
- [0081] 여기서, 데이터 보상부(70)는 보상 데이터(CDATA)를 저장하는 록-업 테이블 형태의 메모리를 포함할 수 있다.
- [0082] 즉, 데이터 보상부(70)는 외부로부터 디지털 비디오 데이터(DATA)에 보상 데이터를 적용하여 보상 데이터(CDATA)를 생성하고, 보상 데이터(CDATA)를 타이밍 컨트롤러(60)로 출력할 수 있다.
- [0083] 여기서, 데이터 보상부(70)는 타이밍 제어부(60)에 내장될 수 있다.
- [0084] 구체적으로, 센싱 데이터(SD)는 센싱용 데이터 전압을 다수의 화소 각각의 구동 트랜지스터의 게이트 전극에 공급하였을 때 구동 트랜지스터를 통해 흐르는 전류를 센싱한 데이터이다.
- [0085] 즉, 센싱 데이터(SD)는 구동 트랜지스터의 문턱전압이 반영된 구동 트랜지스터의 소스 전압의 디지털 데이터일 수 있다.
- [0086] 그리고, 디지털 비디오 데이터(DATA)에 보정 데이터를 적용함으로써 생성된 보상 데이터(CDATA)는 구동 트랜지스터(DT)의 문턱전압이 보상된 데이터일 수 있다.
- [0087] 따라서, 본 발명의 실시예는 센싱 데이터(SD)를 연산 처리하여 보정 데이터를 생성하고, 디지털 비디오 데이터(DATA)에 보정 데이터를 적용하여 보상 데이터(CDATA)를 생성함으로써, 구동 트랜지스터(DT)의 문턱전압을 외부 보상할 수 있게 한다.
- [0088] 기준전압 공급부(30)는 기준전압을 생성하여 데이터 구동부(20)의 소스 드라이브 IC(21)들에 공급할 수 있다.
- [0089] 여기서, 타이밍 제어부(60), 데이터 보상부(70), 및 기준전압 공급부(30)는 제어 회로보드에 실장될 수 있다.
- [0090] 여기서, 제어 회로보드는 연성 케이블에 의해 소스 회로보드에 연결될 수 있으며, 제어 회로보드는 인쇄회로보드(printed circuit board)일 수 있다.
- [0091] 도 3은 본 발명의 실시예에 따른 유기발광 표시장치의 화소를 개략적으로 나타낸 도면이다.
- [0092] 도 3에 도시한 바와 같이, 게이트 라인(X축 방향)으로 배열된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)를 포함하는 제 1 화소(P1)와, 게이트 라인(X축 방향)으로 배열된 제 5 내지 제 8 서브 화소(SP5, SP6, SP7, SP8)를 포함하는 제 2 화소(P2)가 데이터라인(Y축 방향)으로 배치된 것을 나타내었으나, 이는 일 예시이며 이에 한정되는 것은 아니다.
- [0093] 또한, 제 1 및 제 5 서브 화소(SP1, SP5)는 적색 광을 발광하는 서브 화소(R)이고, 제 2 및 제 6 서브 화소(SP2, SP6)들은 백색 광을 발광하는 서브 화소(W)이며, 제 3 및 제 7 서브 화소(SP3, SP7)들은 청색 광을 발광하는 서브 화소(B)이고, 제 4 및 제 8 서브 화소(SP4, SP8)는 녹색 광을 발광하는 서브 화소(G)일 수 있으나, 이는 일 예시이며, 이에 한정되는 것은 아니다.
- [0094] 제 1 및 제 2 화소(P1, P2)를 이루는 제 1 내지 8 서브 화소(SP1, SP2, SP3, SP4, SP5, SP6, SP7, SP8)는 다수의 게이트라인(GL1~GL4) 및 다수의 센싱라인(SL1, SL2)과 다수의 데이터라인(DL1, DL2)의 교차에 의해 형성되는 영역들에 배치될 수 있다.
- [0095] 즉, 게이트라인 방향(X축 방향)으로 이웃하는 서브 화소 사이에는 1 개의 데이터 라인이 배치될 수 있다.
- [0096] 이로 인해, 4 개의 서브화소는 2 개의 데이터라인(DL1, DL2)에 의하여 연결되므로, 각각의 화소(P1, P2)는 2 개의 데이터라인(DL1, DL2)에 의하여 연결될 수 있다.
- [0097] 구체적으로, 서로 인접한 두 개의 서브 화소는 어느 하나의 데이터라인에 연결되고, 서로 인접한 다른 두 개의 서브 화소들은 다른 하나의 데이터라인에 연결될 수 있다.
- [0098] 제 1 화소(P1)와 제 2 화소(P2)는 동일한 구조를 가지므로, 이하 제 1 화소(P1)를 기준으로 설명한다.
- [0099] 예를 들면, 제 1 화소(P1)의 제 1 및 제 2 서브 화소(SP1, SP2)는 제1 데이터라인(DL1)에 접속되고, 제 3 및 제 4 서브 화소(SP3, SP4)는 제2 데이터라인(DL2)에 접속될 수 있다.

- [0100] 또한, 제 1 화소(P1)에는 다수개의 게이트라인들(GL1, GL2)이 배치될 수 있다.
- [0101] 즉, 제 1 화소(P1)는 2 개의 게이트라인(GL1, GL2)에 접속될 수 있다. 구체적으로, 제 1 화소(P1)의 2개 서브 화소는 어느 하나의 게이트라인에 접속되고, 다른 2개의 서브 화소는 다른 하나의 게이트라인에 접속될 수 있다.
- [0102] 이때, 서로 인접한 두 개의 서브 화소는 서로 다른 게이트라인에 접속될 수 있으며, 서로 인접한 다른 두 개의 서브 화소 역시 서로 다른 게이트라인에 접속될 수 있다.
- [0103] 예를 들어, 제 1 및 제 3 서브 화소(SP1, SP3)는 제 1 게이트라인(GL1)에 연결될 수 있으며, 제 2 및 제 4 서브 화소(SP2, SP4)은 제 2 게이트라인(GL2)에 접속될 수 있다.
- [0104] 즉, 제 1 화소(P1)는 2 개의 데이터 라인(DL1, DL2)과 2 개의 게이트라인(GL1, GL2)에 연결됨으로써, 제 1 게이트라인(GL1)에 게이트신호가 공급될 때, 제 1 서브 화소(SP1)에는 제 1 데이터라인(DL1)의 데이터 전압을 공급하고, 제 3 서브 화소(SP3)에는 제 2 데이터라인(DL2)의 데이터 전압을 공급할 수 있게 된다.
- [0105] 또한, 제 2 게이트라인(GL2)에 게이트신호가 공급될 때, 제 2 서브 화소(SP2)에는 제 1 데이터 라인(DL1)의 데이터 전압을 공급하고, 제 4 서브 화소(SP4)에는 제 2 데이터 라인(DL2)의 데이터 전압을 공급할 수 있다.
- [0106] 즉, 본 발명의 실시예는 유기발광 표시장치(도1의 100)는 2 개의 게이트라인(GL1, GL2)과 2 개의 데이터라인(DL1, DL2)을 이용하여 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에 데이터 전압을 공급할 수 있게 된다.
- [0107] 이에 따라, 종래 1 개의 게이트라인과 4 개의 데이터라인들을 이용하여 제 1 내지 제4 서브 화소들에 데이터 전압을 공급할 때보다 데이터라인들의 개수를 절반으로 줄일 수 있게 되어, 소스 드라이브 IC의 개수를 줄일 수 있으므로 제조 비용을 절감할 수 있다.
- [0108] 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에는 하나의 센싱라인(SL1)이 배치되고, 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)는 하나의 센싱라인(SL1)에 접속될 수 있다.
- [0109] 또한, 제 2 서브 화소(SP2)와 제 3 서브 화소(SP3) 사이에는 기준라인(RL1)이 배치될 수 있다.
- [0110] 이로 인해, 제 1 화소(P1)의 제1 내지 제4 서브 화소(SP1, SP2, SP3, SP4)는 하나의 기준라인(RL1)에 연결될 수 있다.
- [0111] 즉, 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)는 하나의 센싱 라인(SL1)에 접속되고, 하나의 기준라인(RL1)에 접속된다.
- [0112] 이로 인해, 본 발명의 실시예에 따른 유기발광 표시장치(도1의 100)는 하나의 센싱라인(SL1)에 센싱 신호가 공급될 때, 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)의 구동 트랜지스터들의 전류를 하나의 기준전압 라인(RL1)을 통해 센싱할 수 있게 된다.
- [0113] 따라서, 센싱라인의 개수를 줄일 수 있으므로, 각각의 화소의 개구율을 높일 수 있다.
- [0114]
- [0115] 도 4는 도 3의 회로도를 개략적으로 나타낸 도면이다. 도 3을 함께 참조하여 설명한다.
- [0116] 도 4에 도시한 바와 같이, 제 1 및 제 2 화소(P1, P2)에 포함된 제 1 내지 제 8 서브 화소(SP1, SP2, SP3, SP4, SP5, SP6, SP7, SP8) 각각은 유기발광 다이오드(OLED), 구동 트랜지스터(Tdr), 스위칭 트랜지스터(Tsw), 센싱 트랜지스터(Tse), 및 스토리지 커패시터(Cst)를 포함할 수 있다.
- [0117] 제 1 화소(P1)와 제 2 화소(P2)는 동일한 구조를 가지므로, 이하 제 1 화소(P1)를 기준으로 설명한다.
- [0118] 여기서, 유기발광 다이오드(OLED)는 구동 트랜지스터(Tdr)를 통해 공급되는 전류에 따라 발광할 수 있다.
- [0119] 그리고, 유기발광 다이오드(OLED)의 애노드 전극은 구동 트랜지스터(Tdr)의 제1 전극에 접속되고, 캐소드 전극은 제 1 전원전압(VDD)보다 낮은 제 2 전원전압(VSS)이 공급되는 제2 전원라인에 접속될 수 있다.
- [0120] 또한, 유기발광 다이오드(OLED)는 애노드 전극(anode electrode), 정공 수송층(hole transporting layer), 유기발광층(organic light emitting layer), 전자 수송층(electron transporting layer), 및 캐소드 전극(cathode electrode)을 포함할 수 있다.
- [0121] 여기서, 유기발광 다이오드(OLED)는 애노드 전극과 캐소드 전극에 전압이 인가되면 정공과 전자가 각각 정공 수

송층과 전자 수송층을 통해 유기발광층으로 이동되며, 유기발광층에서 서로 결합하여 발광하게 된다.

- [0122] 제 1 서브 화소(SP1)는 적색 광을 발광하는 적색 유기발광 다이오드(OLED)를 포함할 수 있으며, 제 2 서브 화소(SP2)는 백색 광을 발광하는 백색 유기발광 다이오드(OLED)를 포함할 수 있고, 제 3 서브 화소(SP3)는 청색 광을 발광하는 청색 유기발광 다이오드(OLED)를 포함할 수 있으며, 제 4 서브 화소(GP)는 녹색 광을 발광하는 녹색 유기발광 다이오드(OLED)를 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [0123] 또한, 제1 내지 제4 서브 화소(SP1, SP2, SP3, SP4) 각각은 백색 유기발광 다이오드를 포함할 수도 있다. 이 경우, 제1 서브 화소(SP1)는 적색 컬러필터를 포함하고, 제3 서브 화소(SP3)는 청색 컬러필터를 포함하며, 제4 서브 화소(SP4)는 녹색 컬러필터를 포함할 수 있다.
- [0124] 구동 트랜지스터(Tdr)는 제 1 전원라인(미도시)과 유기발광 다이오드(OLED) 사이에 배치된다.
- [0125] 그리고, 구동 트랜지스터(Tdr)는 게이트전극과 소스전극의 전압 차에 따라 제1 전원라인로부터 유기발광 다이오드(OLED)로 흐르는 전류를 조정한다.
- [0126] 여기서, 구동 트랜지스터(Tdr)의 게이트 전극은 스위칭 트랜지스터(Tsw)의 드레인전극에 접속되고, 구동 트랜지스터(Tdr)의 소스전극은 유기발광 다이오드(OLED)의 애노드 전극에 접속되며, 구동 트랜지스터(Tdr)의 드레인전극은 제 1 전원전압(VDD)이 공급되는 제1 전원라인에 접속될 수 있다.
- [0127] 한편, 스위칭 트랜지스터(Tsw)는 게이트라인(GL1, GL2)의 게이트신호에 의해 턴-온되어 데이터라인(DL1, DL2)의 전압을 구동 트랜지스터(Tdr)의 게이트 전극에 공급한다.
- [0128] 여기서, 스위칭 트랜지스터(Tsw)의 게이트 전극은 게이트라인(GL1, GL2)에 접속되고, 스위칭 트랜지스터(Tsw)의 드레인전극은 구동 트랜지스터(Tdr)의 게이트 전극에 접속되며, 스위칭 트랜지스터(Tsw)의 소스전극은 데이터라인(DL1, DL2)에 접속될 수 있다.
- [0129] 한편, 센싱 트랜지스터(Tse)는 센싱라인(SL1)의 센싱신호에 의해 턴-온되어 기준라인(RL1)을 구동 트랜지스터(Tdr)의 제1 전극에 연결시킨다.
- [0130] 여기서, 센싱 트랜지스터(Tse)의 게이트 전극은 센싱라인(SL1)에 접속되고, 센싱 트랜지스터(Tse)의 드레인전극은 기준라인(RL1)에 연결되며, 센싱 트랜지스터(Tse)의 소스전극은 구동 트랜지스터(Tdr)의 소스전극에 접속될 수 있다.
- [0131] 한편, 스토리지 커패시터(Cst)는 구동 트랜지스터(Tdr)의 게이트 전극과 소스전극 사이에 형성된다.
- [0132] 여기서, 스토리지 커패시터(Cst)는 구동 트랜지스터(Tdr)의 게이트전압과 소스전압간의 차전압을 저장한다.
- [0133] 한편, 구동 트랜지스터(Tdr), 스위칭 트랜지스터(Tsw) 및 센싱 트랜지스터(Tse)가 N 타입 MOSFET(Metal Oxide Semiconductor Field Effect Transistor)으로 형성된 것으로 설명하였으나, 이에 한정되는 것은 아니다.
- [0134] 즉, 구동 트랜지스터(Tdr), 스위칭 트랜지스터(Tsw) 및 센싱 트랜지스터(Tse)은 P 타입 MOSFET으로 형성될 수도 있다.
- [0135] 이하, 제 1 화소(P1)의 제 1 내지 4 서브 화소(SP1, SP2, SP3, SP4) 각각의 표시 구간와 센싱 구간에서의 동작에 대하여 설명한다.
- [0136] 표시 구간에서 게이트라인(GL1, GL2)에 게이트신호가 공급될 때 제 데이터라인(DL1, DL2)의 데이터전압(또는 데이터신호)이 구동 트랜지스터(Tdr)의 게이트전극에 공급되고, 센싱라인(SL1)에 센싱신호가 공급될 때 기준라인(RL1)의 기준전압이 구동 트랜지스터(Tdr)의 소스 전극에 공급된다.
- [0137] 이에 따라, 표시 구간에서 구동 트랜지스터(Tdr)의 게이트전극의 전압과 소스 전극의 전압 간의 전압 차에 따라 흐르는 구동 트랜지스터(Tdr)의 전류가 유기발광다이오드(OLED)에 공급되며, 유기발광다이오드(OLED)는 발광하게 된다.
- [0138] 이때, 데이터전압은 구동 트랜지스터(Tdr)의 문턱전압을 보상한 전압이므로, 구동 트랜지스터(Tdr)의 전류는 구동 트랜지스터(Tdr)의 문턱전압에 의존하지 않는다.
- [0139] 또한, 센싱 구간에서 게이트라인(GL1, GL2)에 게이트신호가 공급될 때 데이터라인(DL1, DL2)의 센싱 데이터전압(또는 센싱 데이터신호)이 구동 트랜지스터(Tdr)의 게이트 전극에 공급되고, 센싱라인(SL1)에 센싱신호가 공급될 때 기준라인(RL1)의 기준전압이 구동 트랜지스터(Tdr)의 소스 전극에 공급된다.

- [0140] 또한, 센싱 구간에서 센싱라인(SL1)에 센싱신호에 의해 센싱 트랜지스터(Tse)를 턴-온시켜 구동 트랜지스터(Tdr)의 게이트 전극의 전압과 소스 전극의 전압 간의 전압 차에 따라 흐르는 구동 트랜지스터(Tdr)의 전류가 기준라인(RL1)으로 흐르도록 한다.
- [0141] 그 결과, 센싱 데이터 출력부(도 2의 21B)는 제2 스위칭부(도 2의 21D)의 스위칭에 따라 기준라인(RL1)에 흐르는 전류를 센싱하여 센싱 데이터(SD)를 출력할 수 있으며, 데이터 보상부(도 1의 70)는 센싱 데이터(SD)를 이용하여 구동 트랜지스터(Tdr)의 문턱전압을 외부 보상할 수 있다.
- [0142] 여기서, 제 1 화소(P1)에 포함된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4) 중 두 개의 서브 화소의 스위칭 트랜지스터(Tsw)의 게이트 전극은 어느 하나의 게이트라인에 연결되고, 다른 두 개의 서브 화소의 스위칭 트랜지스터(Tsw)의 게이트전극은 다른 하나의 게이트라인에 연결될 수 있다.
- [0143] 예를 들어, 제 1 및 제 3 서브 화소(SP1, SP3)의 스위칭 트랜지스터(Tsw)의 게이트 전극이 제 1 게이트라인(GL1)에 연결되는 경우, 제 2 및 제4 서브 화소(SP2, SP4)의 스위칭 트랜지스터(Tsw)의 게이트 전극이 제 2 게이트라인(GL2)에 연결될 수 있다.
- [0144] 또는, 제 1 및 제 3 서브 화소(SP1, SP3)의 스위칭 트랜지스터(Tsw)의 게이트 전극이 제 2 게이트라인(GL2)에 연결되는 경우, 제 2 및 제4 서브 화소(SP2, SP4)의 스위칭 트랜지스터(Tsw)의 게이트 전극이 제 1 게이트라인(GL1)에 연결될 수 있다.
- [0145] 그리고, 제 1 화소(P1)에 포함된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4) 중 두 개의 서브 화소의 스위칭 트랜지스터(Tsw)의 드레인 전극은 어느 하나의 데이터라인에 연결되고, 다른 두 개의 서브 화소의 스위칭 트랜지스터(Tsw)의 드레인 전극은 다른 하나의 데이터라인에 연결될 수 있다.
- [0146] 예를 들어, 제 1 및 제 2 서브 화소(SP1, SP2)의 스위칭 트랜지스터(Tsw)의 드레인 전극이 제 1 데이터라인(DL1)에 연결되는 경우, 제 3 및 제4 서브 화소(SP3, SP4)의 스위칭 트랜지스터(Tsw)의 드레인 전극들은 제 2 데이터 라인(DL2)에 연결될 수 있다.
- [0147] 즉, 본 발명의 실시예에 따른 유기발광 표시장치(도 1의 100)의 화소(P) 각각은 2 개의 게이트라인과 2 개의 데이터라인을 이용하여 제 1 내지 제 4 서브 화소에 데이터전압을 공급할 수 있다.
- [0148] 이에 따라, 종래 1 개의 게이트라인과 4 개의 데이터라인을 이용하여 제 1 내지 제 4 서브 화소에 데이터 전압을 공급할 때보다 데이터라인의 개수를 절반으로 줄일 수 있게 되어, 소스 드라이브 IC의 개수를 줄일 수 있으므로, 제조 비용을 절감할 수 있게 된다.
- [0149] 또한, 본 발명의 실시예에 따른 유기발광 표시장치(도 1의 100)는 각 화소에 포함된 서브 화소의 센싱 트랜지스터(Tse)의 게이트 전극은 동일한 센싱라인에 연결되고, 드레인 전극은 동일한 기준라인에 접속될 수 있다.
- [0150] 이에 따라, 동일한 센싱 라인에 각 화소에 포함된 제 1 내지 4 서브 화소의 구동 트랜지스터들의 전류들을 동일한 기준전압 라인을 통해 센싱할 수 있게 되어, 센싱라인의 개수를 줄일 수 있으므로, 각 화소의 개구율을 높일 수 있게 된다.
- [0151] 도 5은 본 발명의 실시예에 따른 유기발광장치의 센싱구동을 개략적으로 나타낸 타이밍도이다. 도 4를 함께 참조하여 설명한다.
- [0152] 도 5에서는 설명의 편의를 위해 제N(N은 양의 정수) 내지 제N+3 프레임 기간(frame periods)만을 예시하였다.
- [0153] 여기서, 60Hz의 주파수로 구동되는 경우, 1 초(1 second)에 60 개의 프레임 기간들이 포함될 수 있다. 이 경우, 프레임 기간 각각은 대략 16.67ms일 수 있다.
- [0154] 도 5에 도시한 바와 같이, 프레임 기간 각각은 액티브 기간(active period, AP)과 블랭크 기간(blank period, BP)을 포함할 수 있다.
- [0155] 액티브 기간(AP)은 표시패널(도 1의 10)의 화소의 서브 화소에 데이터 전압들이 공급되는 데이터 어드레싱(data addressing) 기간이다.
- [0156] 그리고, 블랭크 기간(BP)은 휴지 기간일 수 있으나, 본 발명의 실시예에 따른 유기발광 표시장치(도 1의 100)에서는 하나의 센싱 라인(SL1)에 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)의 구동 트랜지스터(Tdr)들의 전류들을 센싱하는 센싱 기간으로 동작할 수 있다.

- [0157] 액티브 기간(AP) 동안 게이트 하이 전압(VGH)의 제 1 및 제 2 게이트신호(Scan1, Scan2)는 제 1 및 제 2 게이트 라인(GL1, GL2) 각각에 순차적으로 인가될 수 있다.
- [0158] 이때, 제 1 및 제 2 데이터 전압(또는 데이터 신호)(D1, D2)은 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)에 동기화하여 제 1 및 제 2 데이터 라인(DL1, DL2)에 각각 공급될 수 있다.
- [0159] 따라서, 액티브 기간(AP) 동안 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 공급되는 게이트라인(GL1, GL2)에 접속된 서브 화소(SP1, SP2, SP3, SP4)는 데이터 라인(DL1, DL2)을 통해 데이터 전압(D1, D2)을 인가받을 수 있다.
- [0160] 액티브 기간(AP) 동안 게이트 하이 전압(VGH)의 제 1 센싱 신호(Sense1)는 제 1 센싱 라인(SL1)에 순차적으로 인가될 수 있다.
- [0161] 이때, 제 1 기준라인(RL1)에는 기준전압이 공급된다. 이에 따라, 액티브 기간(AP) 동안 제 1 센싱 신호(Sense 1)가 공급되는 제 1 센싱 라인(SL1)에 연결된 서브 화소(SP1, SP2, SP3, SP4)는 제 1 기준라인(RL1)을 통해 기준전압을 인가받을 수 있다.
- [0162] 게이트 하이 전압(VGH)은 서브 화소(SP1, SP2, SP3, SP4)의 스위칭 트랜지스터(Tsw)와 센싱 트랜지스터(Tse)를 턴-온시킬 수 있는 전압에 해당한다.
- [0163] 반면에, 게이트 로우 전압(VGL)은 서브 화소의 스위칭 트랜지스터(Tsw)와 센싱 트랜지스터(Tse)를 턴-오프시킬 수 있는 전압에 해당한다.
- [0164] 여기서, 게이트 로우 전압(VGL)은 게이트 하이 전압(VGH)보다 낮은 레벨의 전압일 수 있다.
- [0165] 한편, 제 1 센싱 라인(SL1)에 접속되는 4개의 서브 화소(SP1, SP2, SP3, SP4)가 제 1 및 제 2 게이트라인(GL1, GL2)에 접속된다.
- [0166] 이로 인해, 제 1 센싱 신호(Sense1)는 2 개의 게이트신호마다 인가될 수 있다.
- [0167] 즉, 제 1 센싱신호(Sense1)의 폭은 게이트신호(Scan1, Scan2) 각각의 폭보다 넓으며, 제 1 센싱 라인(SL1)에 접속되는 4 개의 서브 화소(SP1, SP2, SP3, SP4)가 2 개의 게이트라인(GL1, GL2)에 접속되는 경우, 제 1 센싱신호(Sense1)의 폭은 게이트신호(Scan1, Scan2) 각각의 폭보다 대략 2 배 넓을 수 있다.
- [0168] 제 n 프레임 내지 제 n+3 프레임의 액티브 기간(AP) 동안 제 1 화소(SP)의 제 1 내지 4 서브 화소(SP1, SP2, SP3, SP4) 각각의 동작은 다음과 같다.
- [0169] 첫 번째로, 액티브 기간(AP) 동안 게이트 하이 전압(VGH)의 제 1 및 제 2 게이트신호(Scan1, Scan2)는 제 1 및 제 2 게이트라인(GL1, GL2) 각각에 순차적으로 인가된다.
- [0170] 서브 화소(SP1, SP2, SP3, SP4) 각각의 스위칭 트랜지스터(Tsw)는 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 공급되는 경우 턴-온된다.
- [0171] 이로 인해, 구동 트랜지스터(Tdr)의 게이트 전극에는 데이터라인(DL1, DL2)의 데이터전압(또는 데이터 신호)(D1, D2)이 공급된다.
- [0172] 두 번째로, 액티브 기간(AP) 동안 센싱 트랜지스터(Tse)는 제 1 센싱라인(SL1)으로 공급되는 게이트 하이 전압(VGH)의 제 1 센싱신호(Sense1)에 의해 턴-온된다.
- [0173] 이로 인해, 구동 트랜지스터(Tdr)의 소스 전극에는 제 1 기준라인(RL1)의 기준전압이 공급된다.
- [0174] 액티브 기간(AP) 동안 구동 트랜지스터(Tdr)의 게이트 전압과 소스 전압 간의 차이는 스토리지 커패시터(Cst)에 저장된다.
- [0175] 스위칭 트랜지스터(Tsw)와 센싱 트랜지스터(Tse)가 모두 턴-오프되는 경우, 구동 트랜지스터(Tdr)의 게이트 전압과 소스 전압간의 차이에 따른 전류(Ids)는 유기발광 다이오드(OLED)로 흐른다.
- [0176] 데이터 전압(D1, D2)은 구동 트랜지스터(Tdr)의 문턱전압이 보상된 전압이므로, 구동 트랜지스터(Tdr)를 통해 유기발광 다이오드(OLED)로 흐르는 전류는 구동 트랜지스터(Tdr)의 문턱전압에 의존하지 않는다.
- [0177] 제 n 프레임의 블랭킹 기간(BP) 동안 제 1 화소(SP)의 제 1 내지 4 서브 화소(SP1, SP2, SP3, SP4) 각각의 동작은 다음과 같다.

- [0178] 블랭크 기간(BP)은 제1 내지 제2 기간(T1, T2)로 구분된다. 제 1 기간(T1)은 제 1 및 제 2 게이트라인(GL1, GL2)에 제 1 및 제 2 게이트신호(Scan1, Scan2)가 동시에 공급되는 기간이고, 제2 기간(T2)은 센싱하고자 하는 서브화소(SP1, SP2, SP3, SP4)에 연결된 하나의 게이트라인(GL1, GL2)에 게이트신호(Scan1, Scan2)가 공급되는 기간이다.
- [0179] 또한, 블랭크 기간(BP)의 제1 내지 제 2 기간(T1, T2)에는 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에 동시에 게이트 하이 전압(VGH)의 제 1 센싱 신호(Sense1)를 공급하는 기간이다.
- [0180] 예를 들어, 제 n 프레임 기간의 블랭크 기간(BP)의 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 동시에 공급될 수 있다.
- [0181] 이때, 블랙 데이터 전압의 제 1 및 제 2 데이터 전압(D1, D2)이 제1 기간(T1) 동안 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급될 수 있다.
- [0182] 따라서, 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)는 제 1, 2 데이터 라인(DL1, DL2)들을 통해 블랙 데이터 전압을 인가받을 수 있다.
- [0183] 그리고, 제 2 기간(T2) 동안 센싱하고자 하는 화소에 연결된 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 공급된다.
- [0184] 예를 들어, 제 n 프레임 기간의 블랭크 기간(BP)의 제 2 기간(T2) 동안 제 1 게이트라인(GL1)에만 게이트 하이 전압(VGH)의 제 1 게이트신호(Scan1)가 공급된다.
- [0185] 이에 따라, 제 2 기간(T2) 동안 제 1 게이트라인(GL1)에 연결된 제 1 및 제 3 서브화소(SP1, SP3)에만 게이트 하이 전압(VGH)의 제 1 게이트신호(Scan1)를 인가받을 수 있다
- [0186] 그리고, 센싱 데이터 신호의 제 1 데이터 전압(D1)이 제 2 기간(T2) 동안 제 1 데이터 라인(DL1)에 공급된다.
- [0187] 이에 따라, 제 2 기간(T2) 동안 상기 제 1 게이트라인(GL1)에 접속된 제 1 서브 화소(SP1)는 제 1 데이터 라인(DL1)을 통해 제 1 센싱 데이터 신호인 제 1 데이터 전압(D1)을 인가받을 수 있다.
- [0188] 이때, 블랙 데이터 전압의 제 2 데이터전압(D2)이 제 2 기간(T2) 동안 제 2 데이터 라인(DL2)에 공급된다.
- [0189] 이에 따라, 제 2 기간(T2) 동안 상기 제 1 게이트라인(GL1)에 접속된 제 3 서브 화소(SP3)는 제 2 데이터 라인(DL2)을 통해 블랙 데이터 전압을 인가받을 수 있다.
- [0190] 따라서, 제 n 프레임 기간의 블랭크 기간(BP)의 제 2 기간(T2) 동안 제 1 서브화소(SP1)의 구동 트랜지스터(Tdr)의 전류를 제 1 기준라인(RL1)을 통하여 센싱할 수 있게 된다.
- [0191] 즉, 제 n 프레임 기간의 블랭크 기간(BP) 동안 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에서 제 1 서브 화소(SP1)를 제외한 제 2 내지 제 4 서브 화소(SP2, SP3, SP4)에는 블랙 데이터전압이 인가됨으로써, 제 2 내지 제 3 서브 화소(SP2, SP3, SP4)의 영향을 받지 않고, 제 1 서브화소(SP1)의 구동 트랜지스터(Tdr)들의 전류를 정확하게 센싱할 수 있다.
- [0192] 제 n +1 프레임의 블랭크 기간(BP) 동안 제 1 화소(SP)의 제 1 내지 4 서브 화소(SP1, SP2, SP3, SP4) 각각의 동작은 다음과 같다.
- [0193] 블랭크 기간(BP)은 제1 내지 제2 기간(T1, T2)로 구분된다. 제 1 기간(T1)은 제 1 및 제 2 게이트라인(GL1, GL2)에 제 1 및 제 2 게이트신호(Scan1, Scan2)가 동시에 공급되는 기간이고, 제2 기간(T2)은 센싱하고자 하는 서브화소(SP1, SP2, SP3, SP4)에 연결된 하나의 게이트라인(GL1, GL2)에 게이트신호(Scan1, Scan2)가 공급되는 기간이다.
- [0194] 또한, 블랭크 기간(BP)의 제1 내지 제 2 기간(T1, T2)에는 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에 동시에 게이트 하이 전압(VGH)의 제 1 센싱 신호(Sense1)를 공급하는 기간이다.
- [0195] 예를 들어, 제 n+1 프레임 기간의 블랭크 기간(BP)의 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 동시에 공급될 수 있다.
- [0196] 이때, 블랙 데이터 전압의 제 1 및 제 2 데이터전압(D1, D2)가 제1 기간(T1) 동안 제 1 및 제 2 데이터 라인

(DL1, DL2)에 공급될 수 있다.

- [0197] 따라서, 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)는 제 1 및 제 2 데이터 라인(D1, D2)을 통해 블랙 데이터 전압을 인가받을 수 있다.
- [0198] 그리고, 제 2 기간(T2) 동안 센싱하고자 하는 화소에 연결된 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 공급된다.
- [0199] 예를 들어, 제 n+1 프레임 기간의 블랙 기간(BP)의 제 2 기간(T2) 동안 제 2 게이트라인(GL2)에만 게이트 하이 전압(VGH)의 제 2 게이트신호(Scan2)가 공급된다.
- [0200] 이에 따라, 제 2 기간(T2) 동안 제 2 게이트라인(GL2)에 연결된 제 2 및 제 4 서브화소(SP2, SP4)에만 게이트 하이 전압(VGH)의 제 2 게이트신호(Scan2)를 인가받을 수 있다
- [0201] 그리고, 센싱 데이터 신호의 제 1 데이터전압(D1)이 제 2 기간(T2) 동안 제 1 데이터 라인(DL1)에 공급된다.
- [0202] 이에 따라, 제 2 기간(T2) 동안 상기 제 2 게이트라인(GL2)에 접속된 제 2 서브 화소(SP2)는 제 1 데이터 라인(DL1)을 통해 센싱 데이터 신호를 인가받을 수 있다.
- [0203] 이때, 블랙 데이터 전압의 제 2 데이터전압(D2)이 제 2 기간(T2) 동안 제 2 데이터 라인(DL2)에 공급된다.
- [0204] 이에 따라, 제 2 기간(T2) 동안 상기 제 2 게이트라인(GL2)에 접속된 제 4 서브 화소(SP4)는 제 2 데이터 라인(DL2)들을 통해 블랙 데이터 전압을 인가받을 수 있다.
- [0205] 따라서, 제 n+1 프레임 기간의 블랙 기간(BP)의 제 2 기간(T2) 동안 제 2 서브화소(SP2)의 구동 트랜지스터(Tdr)의 전류를 제 1 기준라인(RL1)을 통하여 센싱할 수 있게 된다.
- [0206] 즉, 제 n+1 프레임 기간의 블랙 기간(BP) 제 2 기간 동안 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에서 제 2 서브화소(SP2)를 제외한 제 1, 제 3, 제 4 서브 화소(SP1, SP3, SP4)에는 블랙 데이터전압이 인가됨으로써, 제 1, 제 3, 제 4 서브 화소(SP1, SP3, SP4)의 영향을 받지 않고, 제 2 서브화소(SP2)의 구동 트랜지스터(Tdr)들의 전류를 정확하게 센싱할 수 있다.
- [0207] 제 n+2 프레임의 블랙 기간(BP) 동안 제 1 화소(SP)의 제 1 내지 4 서브 화소(SP1, SP2, SP3, SP4) 각각의 동작은 다음과 같다.
- [0208] 블랙 기간(BP)은 제1 내지 제2 기간(T1, T2)로 구분된다. 제 1 기간(T1)은 제 1 및 제 2 게이트라인(GL1, GL2)에 제 1 및 제 2 게이트신호(Scan1, Scan2)가 동시에 공급되는 기간이고, 제 2 기간(T2)은 센싱하고자 하는 서브화소(SP1, SP2, SP3, SP4)에 연결된 하나의 게이트라인(GL1, GL2)에 게이트신호(Scan1, Scan2)가 공급되는 기간이다.
- [0209] 또한, 블랙 기간(BP)의 제 1 내지 제 2 기간(T1, T2)에는 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에 동시에 게이트 하이 전압(VGH)의 제 1 센싱 신호(Sense1)를 공급하는 기간이다.
- [0210] 예를 들어, 제 n+2 프레임 기간의 블랙 기간(BP)의 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 동시에 공급될 수 있다.
- [0211] 이때, 블랙 데이터 전압의 제 1 및 제 2 데이터전압(D1, D2)이 제1 기간(T1) 동안 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급될 수 있다.
- [0212] 따라서, 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)는 제 1 및 제 2 데이터 라인(DL1, DL2)를 통해 블랙 데이터 전압을 인가받을 수 있다.
- [0213] 그리고, 제 2 기간(T2) 동안 센싱하고자 하는 화소에 연결된 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 공급된다.
- [0214] 예를 들어, 제 n+2 프레임 기간의 블랙 기간(BP)의 제 2 기간(T2) 동안 제 1 게이트라인(GL1)에만 게이트 하이 전압(VGH)의 제 1 게이트신호(Scan1)가 공급된다.
- [0215] 이에 따라, 제 2 기간(T2) 동안 제 1 게이트라인(GL1)에 연결된 제 1 및 제 3 서브화소(SP1, SP3)에만 게이트 하이 전압(VGH)의 제 1 게이트신호(Scan1)를 인가받을 수 있다.

- [0216] 그리고, 센싱 데이터 신호의 제 2 데이터전압(D2)이 제 2 기간(T2) 동안 제 2 데이터 라인(DL2)에 공급된다.
- [0217] 이에 따라, 제 2 기간(T2) 동안 상기 제 1 게이트라인(GL1)에 접속된 제 3 서브 화소(SP3)는 제 2 데이터 라인(DL1)을 통해 센싱 데이터 신호를 인가받을 수 있다.
- [0218] 이때, 블랙 데이터 전압의 제 1 데이터전압(D1)이 제 2 기간(T2) 동안 제 1 데이터 라인(DL1)에 공급된다.
- [0219] 이에 따라, 제 2 기간(T2) 동안 상기 제 1 게이트라인(GL1)에 접속된 제 1 서브 화소(SP1)는 제 1 데이터 라인(DL1)을 통해 블랙 데이터 전압이 인가받을 수 있다.
- [0220] 따라서, 제 n+2 프레임 기간의 블랭크 기간(BP)의 제 2 기간(T2) 동안 제3 서브 화소(SP3)의 구동 트랜지스터(Tdr)의 전류를 제 1 기준라인(RL1)을 통하여 센싱할 수 있게 된다.
- [0221] 즉, 제 n+2 프레임 기간의 블랭크 기간(BP) 동안 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에서 제 3 서브화소(SP3)를 제외한 제 1, 제 2, 제4 서브 화소(SP1, SP2, SP4)에는 블랙 데이터전압이 인가됨으로써, 제 1, 제 2, 제4 서브 화소(SP1, SP2, SP4)의 영향을 받지 않고, 제 3 서브화소(SP3)의 구동 트랜지스터(Tdr)들의 전류를 정확하게 센싱할 수 있다.
- [0222] 제 n +3 프레임의 블랭크 기간(BP) 동안 제 1 화소(SP)의 제 1 내지 4 서브 화소(SP1, SP2, SP3, SP4) 각각의 동작은 다음과 같다.
- [0223] 블랭크 기간(BP)은 제1 내지 제2 기간(T1, T2)로 구분된다. 제 1 기간(T1)은 제 1 및 제 2 게이트라인(GL1, GL2)에 제 1 및 제 2 게이트신호(Scan1, Scan2)가 동시에 공급되는 기간이고, 제 2 기간(T2)은 센싱하고자 하는 서브화소(SP1, SP2, SP3, SP4)에 연결된 하나의 게이트라인(GL1, GL2)에 게이트신호(Scan1, Scan2)가 공급되는 기간이다.
- [0224] 또한, 블랭크 기간(BP)의 제1 내지 제 2 기간(T1, T2)에는 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에 동시에 게이트 하이 전압(VGH)의 제 1 센싱 신호(Sense1)를 공급하는 기간이다.
- [0225] 예를 들어, 제 n+3 프레임 기간의 블랭크 기간(BP)의 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 동시에 공급될 수 있다.
- [0226] 이때, 블랙 데이터 전압의 제 1 및 제 2 데이터전압(D1, D2)이 제1 기간(T1) 동안 제 1 및 제 2 데이터 라인(DL1, DL2)에 공급될 수 있다.
- [0227] 따라서, 제 1 기간(T1) 동안 제 1 및 제 2 게이트라인(GL1, GL2)에 연결된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)는 제 1 및 제 2 데이터 라인(DL1, DL2)을 통해 블랙 데이터 전압을 인가받을 수 있다.
- [0228] 그리고, 제 2 기간(T2) 동안 센싱하고자 하는 화소에 연결된 게이트라인(GL1, GL2)에 게이트 하이 전압(VGH)의 게이트신호(Scan1, Scan2)가 공급된다.
- [0229] 예를 들어, 제 n+3 프레임 기간의 블랭크 기간(BP)의 제 2 기간(T2) 동안 제 2 게이트라인(GL2)에만 게이트 하이 전압(VGH)의 제 2 게이트신호(Scan2)가 공급된다.
- [0230] 이에 따라, 제 제 2 기간(T2) 동안 제 2 게이트라인(GL2)에 연결된 제 2 및 제 4 서브화소(SP2, SP4)에만 게이트 하이 전압(VGH)의 제 2 게이트신호(Scan2)를 인가받을 수 있다
- [0231] 그리고, 센싱 데이터 신호의 제 2 데이터전압(D2)이 제 2 기간(T2) 동안 제 2 데이터 라인(DL2)에 공급된다.
- [0232] 이에 따라, 제 2 기간(T2) 동안 상기 제 2 게이트라인(GL2)에 접속된 제 4 서브 화소(SP4)는 제 2 데이터 라인(DL2)을 통해 센싱 데이터 신호를 인가받을 수 있다.
- [0233] 이때, 블랙 데이터 전압의 제 1 데이터전압(D1)이 제 2 기간(T2) 동안 제 1 데이터 라인(DL1)에 공급된다.
- [0234] 이에 따라, 제 2 기간(T2) 동안 상기 제 2 게이트라인(GL2)에 접속된 제 2 서브 화소(SP2)는 제 2 데이터 라인(DL2)들을 통해 블랙 데이터 전압이 인가받을 수 있다.
- [0235] 따라서, 제 n+3 프레임 기간의 블랭크 기간(BP)의 제 2 기간(T2) 동안 제 4 서브화소(SP4)의 구동 트랜지스터(Tdr)의 전류를 제 1 기준라인(RL1)을 통하여 센싱할 수 있게 된다.
- [0236] 즉, 제 n+3 프레임 기간의 블랭크 기간(BP) 제 1 기간 동안 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에

서 제 4 서브화소(SP2)를 제외한 제 1, 제 2, 제 3 서브 화소(SP1, SP2, SP3)에는 블랙 데이터전압이 인가됨으로써, 제 1, 제 2, 제 3 서브 화소(SP1, SP2, SP3)의 영향을 받지 않고, 제 4 서브화소(SP4)의 구동 트랜지스터(Tdr)들의 전류를 정확하게 센싱할 수 있다.

[0237] 이와 같이, 본 발명의 실시예에 따른 유기발광 표시장치(도 1의 100)의 화소(P1, P2) 각각은 2 개의 게이트라인(GL1, GL2)과 2 개의 데이터라인(DL1, DL2)을 이용하여 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)에 데이터전압을 공급할 수 있다.

[0238] 이에 따라, 종래 1 개의 게이트라인과 4 개의 데이터라인을 이용하여 제 1 내지 제 4 서브 화소에 데이터 전압을 공급할 때보다 데이터라인의 개수를 절반으로 줄일 수 있게 되어, 소스 드라이브 IC의 개수를 줄일 수 있으므로, 제조 비용을 절감할 수 있게 된다.

[0239] 또한, 본 발명의 실시예에 따른 유기발광 표시장치(도 1의 100)는 각 화소에 포함된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)의 센싱 트랜지스터(Tse)의 게이트 전극을 동일한 센싱라인에 연결시키고, 드레인 전극을 동일한 기준라인에 연결시킬 수 있다.

[0240] 이에 따라, 동일한 센싱 라인에 각 화소에 포함된 제 1 내지 제 4 서브 화소(SP1, SP2, SP3, SP4)의 구동 트랜지스터(Tdr)의 전류를 동일한 기준전압 라인(RL1)을 통해 센싱할 수 있게 되어, 센싱라인의 개수를 줄일 수 있으므로, 각 화소의 개구율을 높일 수 있게 된다.

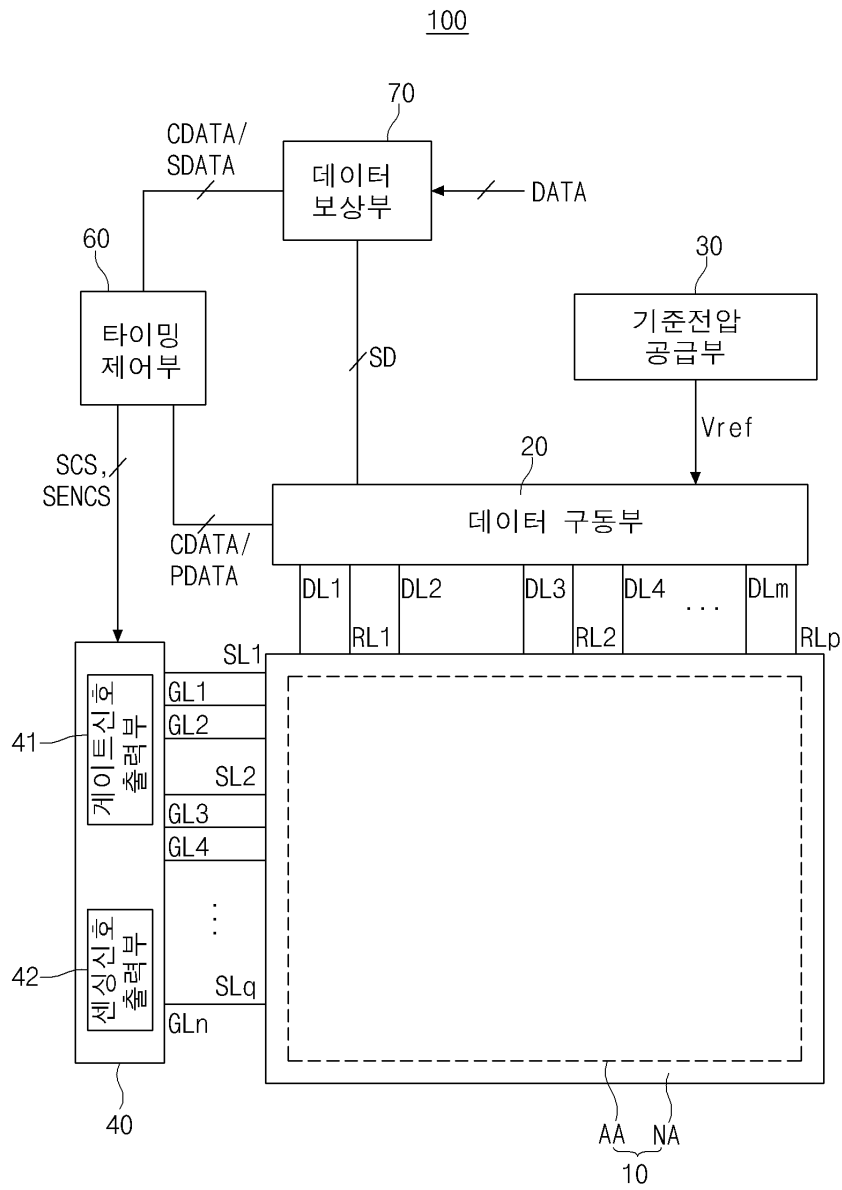
[0241] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

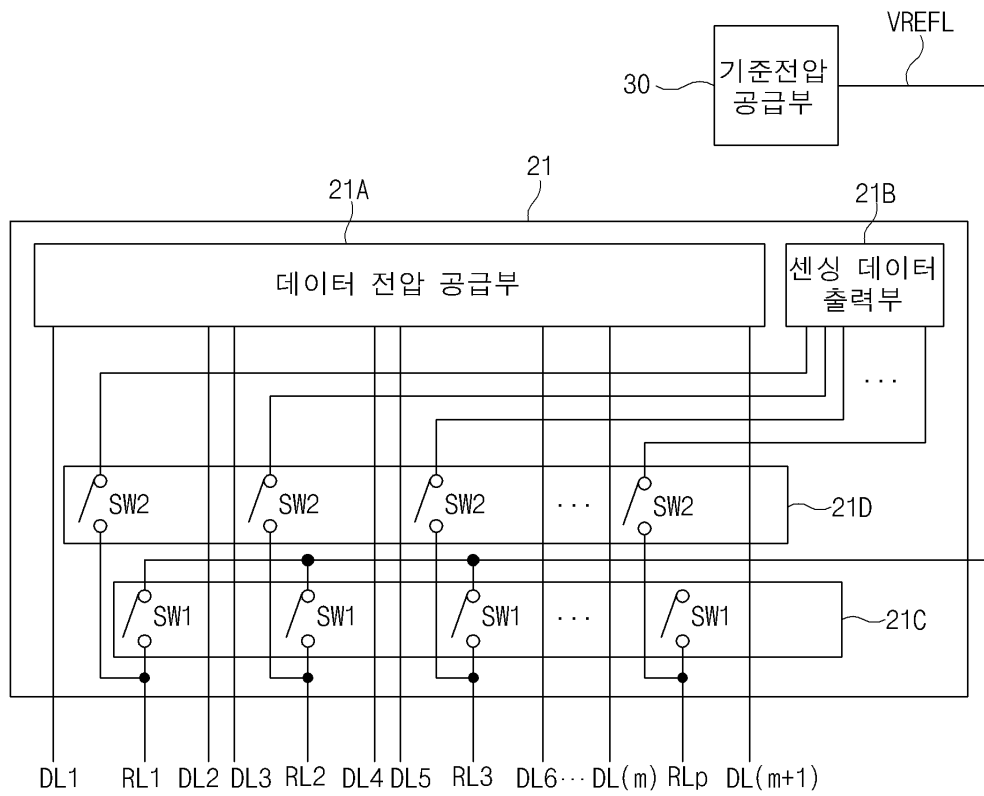
[0242]	GL1: 제 1 게이트라인	GL2: 제 2 게이트라인
	GL3: 제 3 게이트라인	GL4: 제 4 게이트라인
	DL1: 제 1 데이터라인	DL2: 제 2 데이터라인
	RL1: 제 1 기준라인	P1: 제 1 화소
	P2: 제 2 화소	SP1: 제 1 서브화소
	SP2: 제 2 서브화소	SP3: 제 3 서브화소
	SP4: 제 4 서브화소	SP5: 제 5 서브화소
	SP6: 제 6 서브화소	SP7: 제 7 서브화소
	SP8: 제 8 서브화소	Tsw: 스위칭 트랜지스터
	Tdr: 구동 트랜지스터	Tse: 센싱 트랜지스터
	OLED: 유기발광다이오드	Cst: 스토리지 커패시터
	VDD: 제 1 전원전압	VSS: 제 2 전원전압

도면

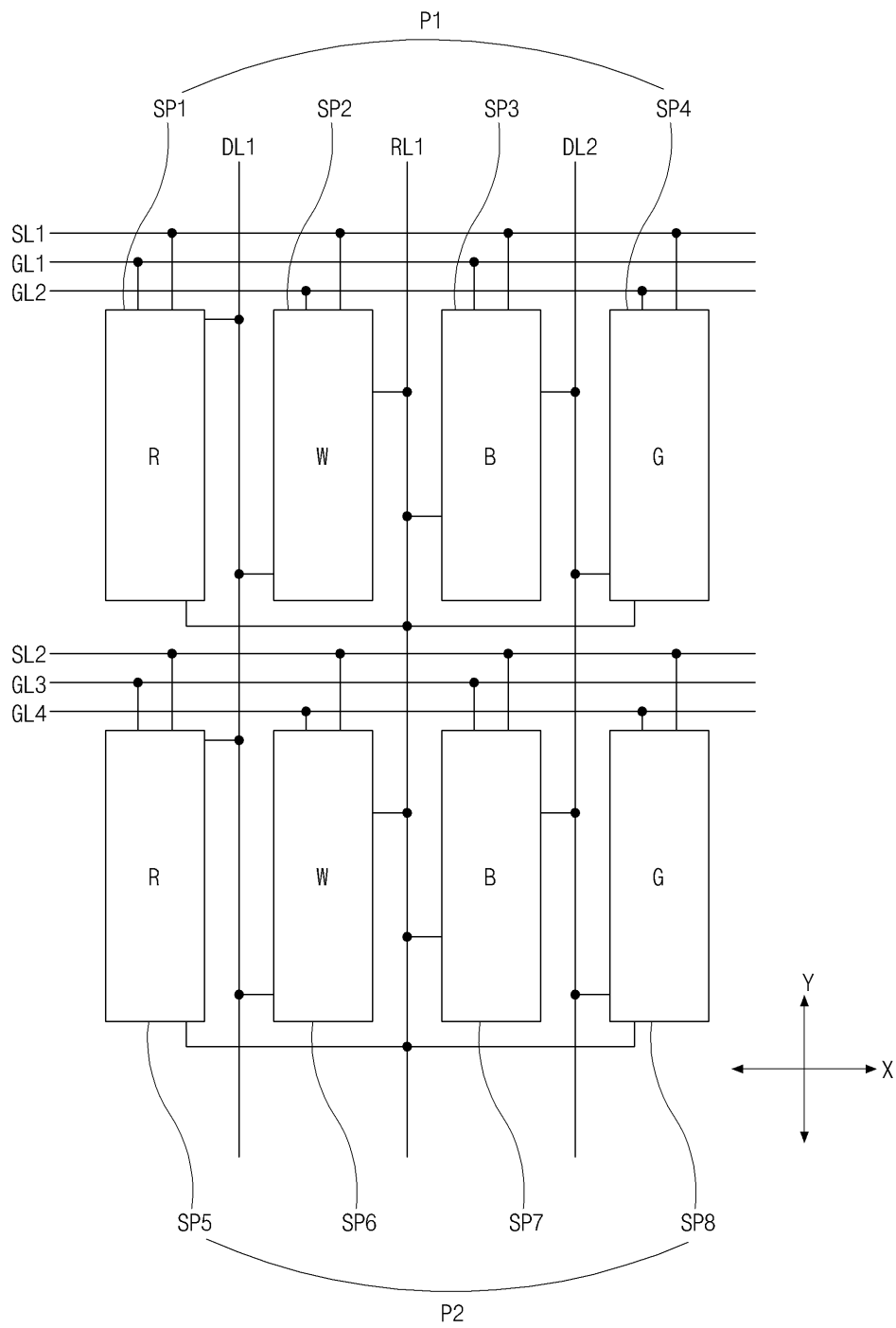
도면1



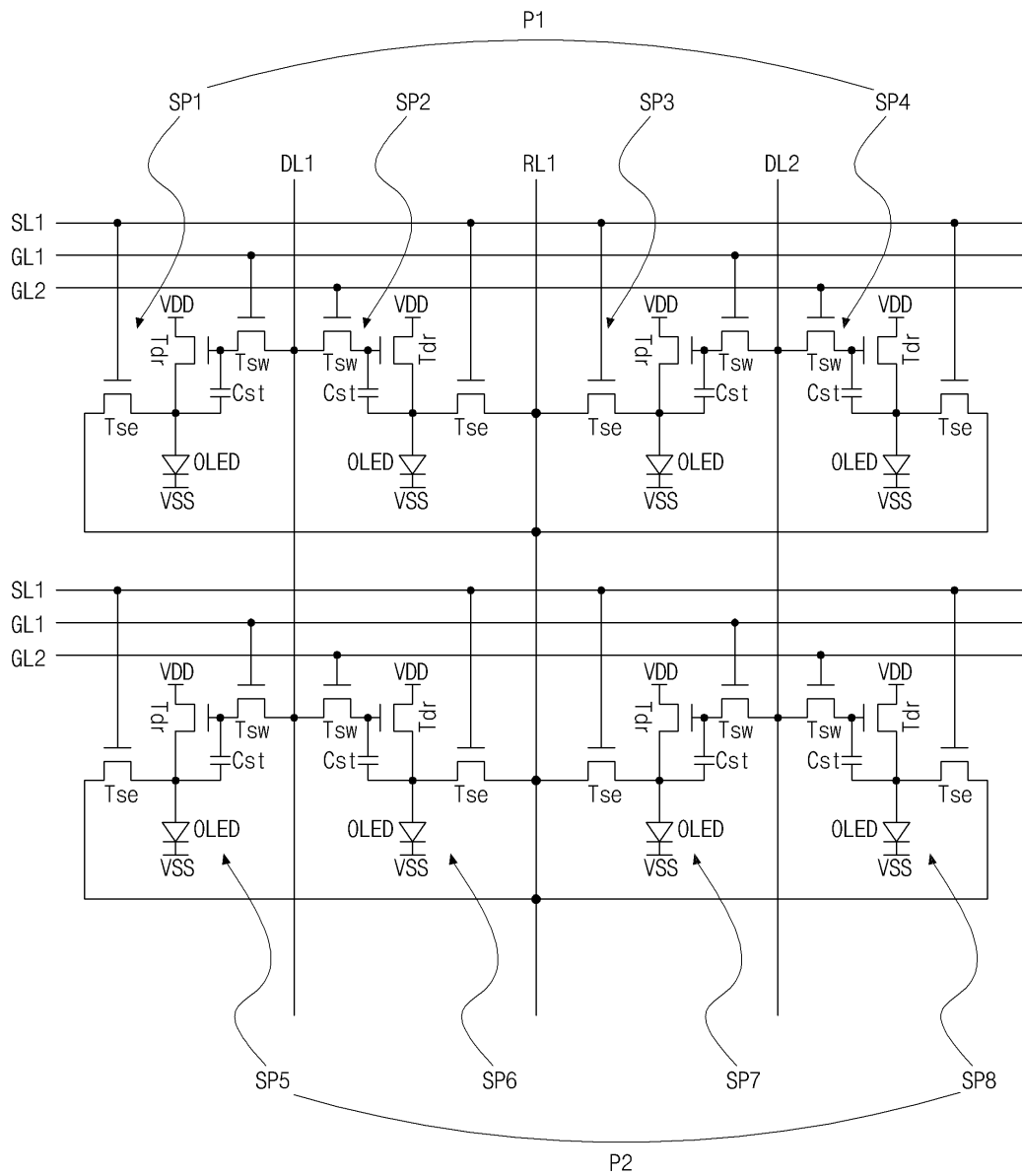
도면2



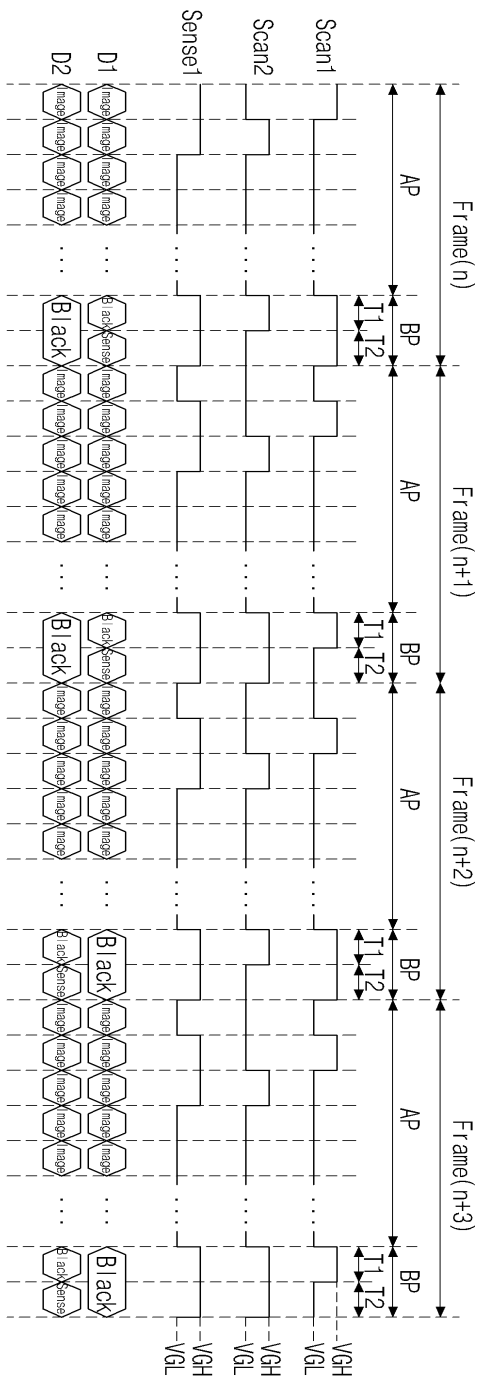
도면3



도면4



도면5



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020190028057A	公开(公告)日	2019-03-18
申请号	KR1020170115034	申请日	2017-09-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	하원규		
发明人	하원규		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0452 G09G2300/0842 G09G2310/061		
外部链接	Espacenet		

摘要(译)

根据本发明，每个像素中包括的第一至第四子像素的感测晶体管的栅电极连接至一条感测线，并且漏电极连接至相同的基准线。因此，每个像素中包括的第一至第四子像素的驱动晶体管的电流可以通过一条感测线中的相同基准电压线感测，从而减少了感测线的数量。可以增加开口率。

