



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0102733
(43) 공개일자 2018년09월18일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0029056

(22) 출원일자 2017년03월07일
심사청구일자 2017년03월07일

(71) 출원인

아이프라이م 리미티드

중국 홍콩 애드머럴티 하르코트 로드 12, 뱅크 오브 아메리카타워 13층 유니트 04

(72) 발명자

손병진

중국, 홍콩, 사이완호, 타이홍 38, 그랜드프라머
네이드, 타워3동, 32층 B

(74) 대리인

특허법인 정안

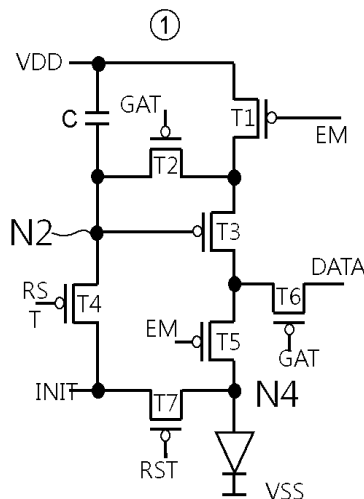
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 유기발광 표시 장치

(57) 요약

본 발명은 크로스토크(Cross-Talk)를 줄이고, 기준전압(Vref) 배선과 초기화(Vinit) 배선 없이 화소를 구현하여 고행상도 레이아웃(layout)이 가능한 유기발광 표시 장치에 관한 것이다.

대표도 - 도2



(52) CPC특허분류

G09G 2300/0426 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2320/0209 (2013.01)

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,
 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,
 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;
 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;
 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;
 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;
 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;
 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;
 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및
 리셋신호에 의해 스위칭되고, 초기화신호를 상기 제6 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함하는,
 유기발광 표시 장치.

청구항 2

제1 항에 있어서,
 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,
 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,
 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;
 스캔신호에 의해 스위칭되고, 소스 단자와 접속된 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;
 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;
 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;
 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;
 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT;
 리셋신호에 의해 스위칭되고, 초기화신호를 상기 제6 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT; 및
 제1 단자가 상기 N2 노드 접속되고, 제2 단자가 상기 초기화신호를 공급하는 초기화신호 라인, 상기 제4 TFT의 소스 단자 및 상기 제7 TFT의 소스 단자에 접속된 제1 커패시터;를 포함하는,
 유기발광 표시 장치.

청구항 3

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,
 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;

리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT;

리셋신호에 의해 스위칭되고, 초기화신호를 상기 제6 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT; 및

제1 단자가 상기 N2 노드 접속되고, 제2 단자가 상기 초기화신호를 공급하는 초기화신호 라인, 상기 제4 TFT의 소스 단자 및 상기 제7 TFT의 소스 단자에 접속된 제2 커패시터;를 포함하는,

유기발광 표시 장치.

청구항 4

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;

리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT;

리셋신호에 의해 스위칭되고, 초기화신호를 상기 제3 TFT의 출력단과 상기 제5 TFT의 입력단에 접속된 N3 노드로 출력하는 제7 TFT; 및

제1 단자가 상기 N2 노드 접속되고, 제2 단자가 상기 초기화신호를 공급하는 초기화신호 라인, 상기 제4 TFT의 소스 단자 및 상기 제7 TFT의 소스 단자에 접속된 제2 커패시터;를 포함하는,

유기발광 표시 장치.

청구항 5

제4 항에 있어서,

초기화 기간에 상기 N1 노드, N2 노드, N3 노드 및 N4 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 상기 N2 노드에 저장시키고,

발광 기간에 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

청구항 6

1항 내지 4항 중 어느 한 항에 있어서,

초기화 기간에 상기 N2 노드 및 N4 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N2 노드에 저장시키고,

발광 기간에 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

청구항 7

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 N3 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력되는 데이터 전압을 상기 N3 노드로 전달하는 제3 TFT;

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N1 노드로 출력하는 제6 TFT; 및

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 제5 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함하는,

유기발광 표시 장치.

청구항 8

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 상기 N3 노드로 전달하는 제3 TFT;

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 제5 TFT의 소스 단자로 출력하는 제6 TFT; 및

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 제5 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함하는,

유기발광 표시 장치.

청구항 9

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N3 노드로 출력하는 제7 TFT;를 포함하는,

유기발광 표시 장치.

청구항 10

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 VSS 전원에 접속되고, 제2 단자가 상기 N1 노드에 접속된 제1 커패시터;

스캔신호에 의해 스위칭되고, 상기 커패시터의 제2 단자가 접속된 제2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N3 노드로 출력하는 제7 TFT;를 포함하는,

유기발광 표시 장치.

청구항 11

7항 내지 10항 중 어느 한 항에 있어서,

초기화 기간에 상기 N2 노드 및 상기 N3 노드를 초기화 시키거나, 또는 상기 N2 노드 및 상기 N4 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N2 노드에 저장시키고,

발광 기간에 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

청구항 12

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 6개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제2 TFT;

스캔신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제3 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제4 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제5 TFT; 및

리셋신호에 의해 스위칭되고, 상기 초기화신호를 상기 제5 TFT의 출력 단자와 상기 유기발광 다이오드의 애노드 전극이 접속된 N4 노드로 출력하는 제6 TFT;를 포함하는,

유기발광 표시 장치.

청구항 13

제12 항에 있어서,

초기화 기간에 상기 N4 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 상기 N1 노드에 저장시키고,

발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 Vdata - Vth 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

청구항 14

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

스캔신호에 의해서 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제2 TFT;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT;

스캔신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및

리셋신호에 의해 스위칭되고, 상기 초기화신호를 상기 제5 TFT의 출력 단자와 상기 유기발광 다이오드의 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함하는,

유기발광 표시 장치.

청구항 15

제14 항에 있어서,

초기화 기간에 상기 N2 노드 및 상기 N4 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N1 노드에 저장시키고,

발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 $V_{data} - V_{th}$ 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

청구항 16

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 6개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제2 TFT;

게이트 단자와 소스 단자가 다이오드 커넥션되어 스캔신호에 의해 스위칭되고, 상기 스캔신호를 상기 N2 노드로 전달하는 제3 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제4 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제5 TFT; 및

게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N3 노드로 출력하는 제6 TFT;를 포함하는,

유기발광 표시 장치.

청구항 17

제16 항에 있어서,

제1 초기화 기간에 상기 N3 노드 및 상기 N4 노드를 초기화 시키고,

제2 초기화 기간에 상기 N3 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 합($V_{data} + V_{th}$) 값을 상기 N1 노드에 저장시키고,

발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 $V_{data} + V_{th}$ 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

청구항 18

복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서,

상기 복수의 화소 각각은 6개의 TFT와 적어도 1개의 커패시터를 포함하되,

발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT;

제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터;

상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제2 TFT;

게이트 단자와 소스 단자가 다이오드 커넥션되어 스캔신호에 의해 스위칭되고, 상기 스캔신호를 상기 N2 노드로

전달하는 제3 TFT;

발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제4 TFT;

스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제5 TFT; 및

게이트 단자와 소스 단자가 다이오드 컨넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 제5 TFT의 출력 단자와 상기 유기발광 다이오드의 애노드 전극이 접속된 N4 노드로 출력하는 제6 TFT;를 포함하는,

유기발광 표시 장치.

청구항 19

제18 항에 있어서,

초기화 기간에 상기 N4 노드를 초기화 시키고,

프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 합(Vdata + Vth) 값을 상기 N1 노드에 저장시키고,

발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 Vdata + Vth 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시키는,

유기발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시 장치에 관한 것으로, 보다 자세하게는 크로스토크(Cross-Talk)를 줄이고, 기준전압(Vref) 배선과 초기화(Vinit) 배선 없이 화소를 구현하여 고휘상도 레이아웃(layout)이 가능한 유기발광 표시 장치에 관한 것이다.

배경 기술

[0002] 최근에 들어 발광효율, 휘도, 시야각이 뛰어나며 응답속도가 빠른 발광 표시 장치가 주목 받고 있다. 평판 표시 장치로서 현재까지는 액정표시장치(Liquid Crystal Display Device)가 널리 이용되었지만, 액정표시장치는 별도의 광원으로 백라이트가 필요하고, 밝기, 명암비 및 시야각 등에서 기술적 한계가 있다. 이에, 자체발광이 가능하여 별도의 광원이 필요하지 않고, 밝기, 명암비 및 시야각 등에서 상대적으로 우수한 유기 발광장치(Organic Light Emitting Device)에 대한 관심이 증대되고 있다.

[0003] 유기발광 표시 장치는, 전자(electron)를 주입하는 음극(cathode)과 정공(hole)을 주입하는 양극(anode) 사이에 발광층이 형성된 구조로서, 음극에서 발생된 전자 및 양극에서 발생된 정공이 발광층 내부로 주입되면 주입된 전자 및 정공이 결합하여 엑시톤(exciton)이 생성되고, 생성된 엑시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광을 일으킴으로써 화상을 표시하는 표시장치이다.

[0004] 종래 기술에 따른 유기발광 표시 장치는 상기 유기 발광 다이오드(OLED)에 인가되는 구동 전류의 크기를 드라이빙 TFT(thin film transistor)를 통해 제어하게 되는데, 발광이 지속적으로 이루어지면서 드라이빙 TFT가 열화되어 문턱 전압(Vth)이 변화되는 문제점이 있다.

[0005] 이러한 문제점들을 개선하기 위해, TFT 또는 커패시터(Cap)를 추가로 형성시킨(예로서, 5TR 1Cap 구조, 5TR 2Cap 구조, 6TR 1Cap 구조) 유기발광 표시 장치가 제안되었다. 그러나, TFT와 커패시터(Cap)를 추가로 배치한 화소 구조에서도 드라이빙 TFT의 열화에 따른 문턱 전압(Vth) 편차의 문제점의 여전히 존재한다.

[0006] 또한, 유기발광 표시 장치는 공정 편차 등의 이유로 화소들 간에 구동 TFT의 문턱 전압(Vth) 및 이동도(mobility)의 특성 차이가 발생하여, OLED(organic light emitting diode)를 구동시키는 전류량이 달라지고 화소들 간에 휘도 편차가 발생하게 된다. 일반적으로, 초기의 구동 TFT의 특성 차이는 화면에 얼룩이나 무늬를 발생시키고, OLED를 구동하면서 발생하는 구동 TFT의 열화로 인한 특성 차이는 유기발광 표시 장치의 수명을 감소시키거나 크로스토크(Cross-Talk)를 발생시키는 문제점이 있다. 또한, 유기발광 표시 장치의 크기가

대형화되고, 고해상도로 변하는 추세에 있어, 크로스토크를 개선하면서 고해상도를 구현할 수 있는 화소의 개발이 요구된다.

선행기술문헌

특허문헌

[0007] (특허문헌 0001) 대한민국 공개특허공보 10-2012-0061146(2012년 06월 13일)

발명의 내용

해결하려는 과제

- [0008] 본 발명은 앞에서 설명한 문제점을 해결하기 위한 것으로, 크로스토크(Cross-Talk)를 줄일 수 있는 유기발광 표시 장치를 제공하는 것을 기술적 과제로 한다.
- [0009] 본 발명은 앞에서 설명한 문제점을 해결하기 위한 것으로, 기준전압(Vref) 배선과 초기화(Vinit) 배선 없이 화소를 구현하여 고해상도 레이아웃(layout)이 가능한 유기발광 표시 장치를 제공하는 것을 기술적 과제로 한다.
- [0010] 본 발명은 앞에서 설명한 문제점을 해결하기 위한 것으로, 드라이빙 TFT의 문턱전압(Vth)의 보상 성능이 향상된 유기발광 표시 장치를 제공하는 것을 기술적 과제로 한다.
- [0011] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

- [0012] 앞에서 설명한 목적을 달성하기 위한 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및 리셋신호에 의해 스위칭되고, 초기화신호를 상기 제6 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함한다.
- [0013] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 스캔신호에 의해 스위칭되고, 소스 단자와 접속된 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 제6 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT; 및 제1 단자가 상기 N2 노드 접속되고, 제2 단자가 상기 초기화신호를 공급하는 초기화신호 라인, 상기 제4 TFT의 소스 단자 및 상기 제7 TFT의 소스 단자에 접속된 제1 커패시터;를 포함한다.
- [0014] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을

상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 제6 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT; 및 제1 단자가 상기 N2 노드 접속되고, 제2 단자가 상기 초기화신호를 공급하는 초기화신호 라인, 상기 제4 TFT의 소스 단자 및 상기 제7 TFT의 소스 단자에 접속된 제2 커패시터;를 포함한다.

[0015] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 리셋신호에 의해 스위칭되고, 초기화신호를 상기 제3 TFT의 출력단과 상기 제5 TFT의 입력단에 접속된 N3 노드로 출력하는 제7 TFT; 및 제1 단자가 상기 N2 노드 접속되고, 제2 단자가 상기 초기화신호를 공급하는 초기화신호 라인, 상기 제4 TFT의 소스 단자 및 상기 제7 TFT의 소스 단자에 접속된 제2 커패시터;를 포함한다.

[0016] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 초기화 기간에 상기 N1 노드, N2 노드, N3 노드 및 N4 노드를 초기화 시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N2 노드에 저장시키고, 발광 기간에 상기 유기발광 다이오드를 발광시킨다.

[0017] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 초기화 기간에 상기 N2 노드 및 N4 노드를 초기화 시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N2 노드에 저장시키고, 발광 기간에 상기 유기발광 다이오드를 발광시킨다.

[0018] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 N3 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력되는 데이터 전압을 상기 N3 노드로 전달하는 제3 TFT; 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N1 노드로 출력하는 제6 TFT; 및 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 제5 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함한다.

[0019] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 상기 N3 노드로 전달하는 제3 TFT; 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 제5 TFT의 소스 단자로 출력하는 제6 TFT; 및 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 제5 TFT의 출력단과 상기 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함한다.

[0020] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를

포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 VDD 전원에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 N2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N3 노드로 출력하는 제7 TFT;를 포함한다.

[0021] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 VSS 전원에 접속되고, 제2 단자가 상기 N1 노드에 접속된 제1 커패시터; 스캔신호에 의해 스위칭되고, 상기 커패시터의 제2 단자가 접속된 제2 노드의 출력을 상기 N1 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N3 노드로 출력하는 제7 TFT;를 포함한다.

[0022] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 초기화 기간에 상기 N2 노드 및 상기 N3 노드를 초기화 시키거나, 또는 상기 N2 노드 및 상기 N4 노드를 초기화 시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N2 노드에 저장시키고, 발광 기간에 상기 유기발광 다이오드를 발광시킨다.

[0023] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 6개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제2 TFT; 스캔신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제3 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제4 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제5 TFT; 및 리셋신호에 의해 스위칭되고, 상기 초기화신호를 상기 제5 TFT의 출력 단자와 상기 유기발광 다이오드의 애노드 전극이 접속된 N4 노드로 출력하는 제6 TFT;를 포함한다.

[0024] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 초기화 기간에 상기 N4 노드를 초기화 시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N1 노드에 저장시키고, 발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 $V_{data} - V_{th}$ 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시킨다.

[0025] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 7개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 스캔신호에 의해서 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제2 TFT; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제3 TFT; 스캔신호에 의해 스위칭되고, 초기화신호를 상기 N2 노드로 전달하는 제4 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제5 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제6 TFT; 및 리셋신호에 의해 스위칭되고, 상기 초기화신호를 상기 제5 TFT의 출력 단자와 상기 유기발광 다이오드의 애노드 전극이 접속된 N4 노드로 출력하는 제7 TFT;를 포함한다.

[0026] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 초기화 기간에 상기 N2 노드 및 상기 N4 노드를 초기화 시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 상기 N1 노드에 저장시키고, 발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 $V_{data} - V_{th}$ 값이 상기

제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시킨다.

[0027] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 6개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제2 TFT; 게이트 단자와 소스 단자가 다이오드 커넥션되어 스캔신호에 의해 스위칭되고, 상기 스캔신호를 상기 N2 노드로 전달하는 제3 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제4 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제5 TFT; 및 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 N3 노드로 출력하는 제6 TFT;를 포함한다.

[0028] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 제1 초기화 기간에 상기 N3 노드 및 상기 N4 노드를 초기화시키고, 제2 초기화 기간에 상기 N3 노드를 초기화시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 합(Vdata + Vth) 값을 상기 N1 노드에 저장시키고, 발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 Vdata + Vth 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시킨다.

[0029] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 복수의 화소 각각에 배치된 유기발광 다이오드를 발광시켜 화상을 표시하는 유기발광 표시 장치에 있어서, 상기 복수의 화소 각각은 6개의 TFT와 적어도 1개의 커패시터를 포함하되, 발광 신호에 의해서 스위칭되고, VDD 전원을 N1 노드로 전달하는 제1 TFT; 제1 단자가 상기 N1 노드에 접속되고, 제2 단자가 N2 노드에 접속된 제1 커패시터; 상기 N2 노드의 신호에 의해 스위칭되고, 상기 N1 노드의 출력을 N3 노드로 전달하는 제2 TFT; 게이트 단자와 소스 단자가 다이오드 커넥션되어 스캔신호에 의해 스위칭되고, 상기 스캔신호를 상기 N2 노드로 전달하는 제3 TFT; 발광신호에 의해 스위칭되고, 상기 N3 노드에서 입력되는 데이터 전압을 유기발광 다이오드의 애노드 전극으로 전달하는 제4 TFT; 스캔신호에 의해 스위칭되고, 데이터 전압을 상기 N3 노드로 출력하는 제5 TFT; 및 게이트 단자와 소스 단자가 다이오드 커넥션되어 리셋신호에 의해 스위칭되고, 상기 리셋신호를 상기 제5 TFT의 출력 단자와 상기 유기발광 다이오드의 애노드 전극이 접속된 N4 노드로 출력하는 제6 TFT;를 포함한다.

[0030] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 초기화 기간에 상기 N4 노드를 초기화시키고, 프로그래밍 기간에 상기 데이터 전압(Vdata)과 상기 제6 TFT의 문턱전압(Vth)의 합(Vdata + Vth) 값을 상기 N1 노드에 저장시키고, 발광 기간에 상기 N1 노드를 VDD 전압으로 전환시키고, 상기 Vdata + Vth 값이 상기 제1 커패시터를 경유하여 상기 N2 노드로 전달되고, 상기 유기발광 다이오드를 발광시킨다.

[0031] 이 밖에도, 본 발명의 실시 예들을 통해 본 발명의 또 다른 특징 및 이점들이 새롭게 파악될 수도 있을 것이다.

발명의 효과

[0032] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 드라이빙 TFT의 문턱전압(Vth)을 보상하기 위해 다이오드 커넥션(Diode connection) 방식을 채택하고, 소스(Source) 노드를 데이터(Vdata)의 입력단으로 이용하고, 문턱전압(Vth)의 센싱(sensing) 시간에 드라이빙 게이트(Driving gate) 노드에 계조표현을 위한 데이터를 저장시켜 크로스토크를 감소시킬 수 있다.

[0033] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 드라이빙 TFT의 문턱전압(Vth)을 보상하기 위해 소스 플로어(source follower) 방식을 채택하고, 소스(Source) 노드를 데이터(Vdata)의 입력단으로 이용하고, 문턱전압(Vth)의 센싱(sensing) 시간에 드라이빙 게이트(Driving gate) 노드에 계조표현을 위한 데이터를 저장시켜 크로스토크를 감소시킬 수 있다.

[0034] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 기준전압(Vref) 배선과 초기화(Vinit) 배선 없이 화소를 구현하여 고행상도 레이아웃(layout)이 가능하게 한다.

[0035] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 드라이빙 TFT의 문턱전압(Vth)의 보상 성능이 향상시켜 표시 품질을 높일 수 있다.

[0036] 본 발명에서 얻을 수 있는 효과는 이상에서 언급한 효과들로 제한되지 않으며, 언급하지 않은 또 다른 효과들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

도면의 간단한 설명

- [0037] 도 1은 본 발명의 실시 예에 따른 유기발광 표시 장치를 나타내는 도면이다.
- 도 2는 본 발명의 제1 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 3은 도 2에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- 도 4는 본 발명의 제2 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 5는 본 발명의 제3 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 6은 본 발명의 제4 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 7은 도 6에 도시된 화소를 구동시키기 위한 다른 구동 신호를 나타내는 도면이다.
- 도 8는 본 발명의 제5 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 9는 도 8에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- 도 10은 본 발명의 제6 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 11은 본 발명의 제7 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 12는 본 발명의 제8 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 13는 본 발명의 제9 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 14는 도 13에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- 도 15는 본 발명의 제10 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 16은 도 15에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- 도 17은 본 발명의 제11 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 18은 도 17에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- 도 19는 본 발명의 제12 실시 예에 따른 화소 구조를 나타내는 도면이다.
- 도 20은 도 19에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- 도 21은 종래 기술에 따른 유기발광 표시 장치의 드라이빙 TFT의 문턱전압(V_{th})의 보상 성능을 나타내는 도면이다.
- 도 22는 본 발명의 실시 예에 따른 유기발광 표시 장치의 드라이빙 TFT의 문턱전압(V_{th})의 보상 성능을 나타내는 도면이다.
- 도 23은 본 발명의 실시 예에 따른 유기발광 표시 장치의 N2 노드의 전압과 전류 변화를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0038] 이하, 첨부한 도면을 참고로 하여 본 발명의 실시 예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예에 한정되지 않는다.
- [0039] 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 동일 또는 유사한 구성요소에 대해서는 동일한 참조 부호를 붙이도록 한다.
- [0040] 명세서 전체에서, 어떤 부분이 다른 부분과 "연결"되어 있다고 할 때, 이는 "직접적으로 연결"되어 있는 경우뿐 아니라, 그 중간에 다른 소자를 사이에 두고 "전기적으로 연결"되어 있는 경우도 포함한다. 또한 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.
- [0041] 어느 부분이 다른 부분의 "위에" 있다고 언급하는 경우, 이는 바로 다른 부분의 위에 있을 수 있거나 그 사이에 다른 부분이 수반될 수 있다. 대조적으로 어느 부분이 다른 부분의 "바로 위에" 있다고 언급하는 경우, 그 사이

에 다른 부분이 수반되지 않는다.

- [0042] 제1, 제2 및 제3 등의 용어들은 다양한 부분, 성분, 영역, 층 및/또는 섹션들을 설명하기 위해 사용되나 이들에 한정되지 않는다. 이들 용어들은 어느 부분, 성분, 영역, 층 또는 섹션을 다른 부분, 성분, 영역, 층 또는 섹션과 구별하기 위해서만 사용된다. 따라서, 이하에서 서술하는 제1 부분, 성분, 영역, 층 또는 섹션은 본 발명의 범위를 벗어나지 않는 범위 내에서 제2 부분, 성분, 영역, 층 또는 섹션으로 언급될 수 있다.
- [0043] 여기서 사용되는 전문 용어는 단지 특정 실시 예를 언급하기 위한 것이며, 본 발명을 한정하는 것을 의도하지 않는다. 여기서 사용되는 단수 형태들은 문구들이 이와 명백히 반대의 의미를 나타내지 않는 한 복수 형태들도 포함한다. 명세서에서 사용되는 "포함하는"의 의미는 특정 특성, 영역, 정수, 단계, 동작, 요소 및/또는 성분을 구체화하며, 다른 특성, 영역, 정수, 단계, 동작, 요소 및/또는 성분의 존재나 부가를 제외시키는 것은 아니다.
- [0044] "아래", "위" 등의 상대적인 공간을 나타내는 용어는 도면에서 도시된 한 부분의 다른 부분에 대한 관계를 보다 쉽게 설명하기 위해 사용될 수 있다. 이러한 용어들은 도면에서 의도한 의미와 함께 사용 중인 장치의 다른 의미나 동작을 포함하도록 의도된다. 예를 들면, 도면 중의 장치를 뒤집으면, 다른 부분들의 "아래"에 있는 것으로 설명된 어느 부분들은 다른 부분들의 "위"에 있는 것으로 설명된다. 따라서 "아래"라는 예시적인 용어는 위와 아래 방향을 전부 포함한다. 장치는 90° 회전 또는 다른 각도로 회전할 수 있고, 상대적인 공간을 나타내는 용어도 이에 따라서 해석된다.
- [0045] 다르게 정의하지는 않았지만, 여기에 사용되는 기술용어 및 과학용어를 포함하는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 일반적으로 이해하는 의미와 동일한 의미를 가진다. 보통 사용되는 사전에 정의된 용어들은 관련 기술문헌과 현재 개시된 내용에 부합하는 의미를 가지는 것으로 추가 해석되고, 정의되지 않는 한 이상적이거나 매우 공식적인 의미로 해석되지 않는다.
- [0046] 이하, 첨부한 도면을 참조하여 본 발명의 실시 예에 대하여 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시 예에 한정되지 않는다.
- [0047] 도 1은 본 발명의 실시 예에 따른 유기발광 표시 장치를 나타내는 도면이고, 도 2는 본 발명의 제1 실시 예에 따른 화소 구조를 나타내는 도면이다.
- [0048] 도 1 및 도 2를 참조하면, 본 발명의 실시 예에 따른 유기발광 표시 장치는 복수의 스캔라인들(리셋, 초기화, 발광)에 스캔펄스를 순차적으로 공급하기 위한 게이트 드라이버(120), 데이터전압을 데이터라인들(D1~Dm)에 공급하기 위한 데이터 드라이버(130), 상기 게이트 드라이버(120)와 데이터 드라이버(130)를 제어하기 위한 타이밍 컨트롤러(110) 및 표시패널(160)을 포함한다.
- [0049] 표시패널(160)에는 $m \times n$ (m 및 n 각각은 양의 정수) 개의 화소(SP)가 매트릭스 형태로 배치되어 있다. 또한, 표시패널(160)에는 VDD 전압을 각 화소에 공급하기 위한 VDD 라인, 데이터 전압(DATA)을 각 화소(SP)에 공급하기 위한 복수의 데이터 라인, 발광신호(EM)를 각 화소에 공급하기 위한 복수의 발광신호 라인, 리셋신호(RST)를 각 화소에 공급하기 위한 복수의 리셋신호 라인, 초기화신호를 각 화소에 공급하기 위한 복수의 초기화신호 라인이 배치되어 있다.
- [0050] 복수의 화소(SP) 각각은 데이터라인들(D1~Dm)과 스캔라인들(S1~Sn, R1~Rn, E1~En)의 교차로 정의된 화소 영역들에 형성되며, 7개의 TFT(T1~T7)와 1개의 커패시터 및 유기발광 다이오드(OLED)를 포함한다. 모든 화소(SP)에는 고전위 전원전압인 VDD 전압 및 저전위 전원전압인 VSS가 공통으로 공급된다.
- [0052] **제1 실시 예의 화소 구조**
- [0053] 도 2에 도시된 본 발명의 제1 실시 예에 따른 화소 구조를 살펴보면 7개의 TFT와 1개의 커패시터를 포함한다.
- [0054] 본 발명의 제1 실시 예에 따른 화소에서 커패시터(C)는 VDD 라인과 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 VDD 라인과 접속되고, 제2 단자는 N2 노드에 접속된다. N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0055] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 제2 TFT(T2)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.

- [0056] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다. 제2 TFT(T2)의 소스 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다.
- [0057] N2 노드에는 커패시터(C)의 제2 단자, 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0058] 제3 TFT(T3)의 게이트 단자는 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 제1 TFT(T1)의 드레인 단자 및 제2 TFT(T2)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT의 드레인 단자에 접속된다.
- [0059] 제4 TFT(T4)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 N2 노드에 접속된다. 제4 TFT(T4)의 소스 단자는 초기화신호(INIT) 라인에 접속되어 소스 단자에 초기화신호(INIT)가 공급된다.
- [0060] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 제7 TFT(T7)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.
- [0061] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인에 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자 및 제5 TFT(T5)의 소스 단자에 접속된다.
- [0062] 제7 TFT(T7)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호가 공급된다. 제7 TFT(T7)의 소스 단자는 초기화신호 라인에 접속되고 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제5 TFT(T5)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.
- [0063] 도 3은 도 2에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- [0064] 도 3을 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N4 노드를 초기화 시킨다.
- [0065] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0066] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0067] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1)의 게이트 단자 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.
- [0069] **제2 실시 예의 화소 구조**
- [0070] 도 4는 본 발명의 제2 실시 예에 따른 화소 구조를 나타내는 도면이다.
- [0071] 도 4를 참조하면, 본 발명의 제2 실시 예에 따른 화소는 커패시터(C)의 위치를 제외한 다른 TFT들이 도 2에 도시된 본 발명의 제1 실시 예에 따른 화소와 동일하게 배치되어 있다. 따라서, 도 2에 도시된 본 발명의 제1 실시 예에 따른 화소와 동일한 구성에 대한 상세한 설명은 생략하기로 한다.
- [0072] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다. 제2 TFT(T2)의 소스 단자는 제4 TFT(T4)의 소스 단자 및 커패시터의 제1 단자에 접속된다.
- [0073] N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자, 제4 TFT(T4)의 드레인 단자 및 커패시터의 제1 단자가 접속된다.
- [0074] 제3 TFT(T3)의 게이트 단자는 커패시터의 제1 단자, 제4 TFT(T4)의 드레인 단자와 접속된다. 제3 TFT(T3)의 소스 단자는 제1 TFT의 드레인 단자 및 제2 TFT(T2)의 드레인 단자와 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자와 접속된다.
- [0075] 커패시터의 제1 단자는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자에 접속된다. 커패시터의 제2 단자는 초기화신호(INIT) 라인, 제4 TFT의 소스 단자, 제7 TFT(T7)의 소스 단자에 접

속된다.

- [0076] 도 3에 도시된 구동 신호로 도 4에 도시된 본 발명의 제2 실시 예에 따른 화소를 구동시킬 수 있다.
- [0077] 도 3을 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N4 노드를 초기화 시킨다.
- [0078] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0079] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0080] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1)의 게이트 단자 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0082] 제3 실시 예의 화소 구조

- [0083] 도 5는 본 발명의 제3 실시 예에 따른 화소 구조를 나타내는 도면이다.
- [0084] 도 5를 참조하면, 본 발명의 제3 실시 예에 따른 화소는 커패시터의 개수와 위치를 제외한 다른 TFT들이 도 2에 도시된 본 발명의 제1 실시 예에 따른 화소 및 도 4에 도시된 본 발명의 제2 실시 예에 따른 화소와 동일하게 배치되어 있다. 따라서, 도 2에 도시된 본 발명의 제1 실시 예에 따른 화소 및 도 4에 도시된 본 발명의 제2 실시 예에 따른 화소와 동일한 구성에 대한 상세한 설명은 생략하기로 한다.
- [0085] 본 발명의 제3 실시 예에 따른 화소는 7개의 TFT(T1~T7)와 2개의 커패시터(C1, C2)를 포함한다.
- [0086] 본 발명의 제3 실시 예에 따른 화소에 배치된 제1 커패시터(C1)은 도 2에 도시된 본 발명의 제1 실시 예에 따른 화소의 커패시터와 동일하게 배치된다. 또한, 본 발명의 제3 실시 예에 따른 화소에 배치된 제2 커패시터(C2)은 도 4에 도시된 본 발명의 제2 실시 예에 따른 화소의 커패시터와 동일하게 배치된다.
- [0087] 도 5에 도시된 본 발명의 제3 실시 예에 따른 화소에서 제1 커패시터(C1)는 VDD 라인과 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 제1 커패시터(C1)의 제1 단자는 VDD 라인과 접속되고, 제2 단자는 N2 노드에 접속된다. N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0088] 도 5에 도시된 본 발명의 제3 실시 예에 따른 화소에서 제2 커패시터(C2)의 제1 단자는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자에 접속된다. 제2 커패시터(C2)의 제2 단자는 초기화신호(INIT) 라인, 제4 TFT의 소스 단자, 제7 TFT(T7)의 소스 단자에 접속된다.
- [0089] 도 3에 도시된 구동 신호로 도 5에 도시된 본 발명의 제3 실시 예에 따른 화소를 구동시킬 수 있다.
- [0090] 도 3을 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N4 노드를 초기화 시킨다.
- [0091] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0092] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0093] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1)의 게이트 단자 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0095] 제4 실시 예의 화소 구조

- [0096] 도 6은 본 발명의 제4 실시 예에 따른 화소 구조를 나타내는 도면이다.
- [0097] 도 6을 참조하면, 본 발명의 제4 실시 예에 따른 화소는 제5 TFT(T5), 제6 TFT(T6) 및 제7 TFT(T7)의 접속 구조를 제외한 다른 TFT들이 도 5에 도시된 본 발명의 제3 실시 예에 따른 화소와 동일하게 배치되어 있다. 따라서, 도 5에 도시된 본 발명의 제3 실시 예에 따른 화소와 동일한 구성에 대한 상세한 설명은 생략하기로 한다.
- [0098] 본 발명의 제4 실시 예에 따른 화소는 7개의 TFT(T1~T7)와 2개의 커패시터(C1, C2)를 포함한다.
- [0099] 본 발명의 제4 실시 예에 따른 화소에 배치된 제1 커패시터(C1)은 도 2에 도시된 본 발명의 제1 실시 예에 따른

화소의 커패시터와 동일하게 배치된다.

- [0100] 도 6에 도시된 본 발명의 제4 실시 예에 따른 화소에서 제1 커패시터(C1)는 VDD 라인과 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 제1 커패시터(C1)의 제1 단자는 VDD 라인과 접속되고, 제2 단자는 N2 노드에 접속된다. N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0101] 도 6에 도시된 본 발명의 제4 실시 예에 따른 화소에서 제2 커패시터(C2)의 제1 단자는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자에 접속된다. 제2 커패시터(C2)의 제2 단자는 초기화신호(INIT) 라인, 제4 TFT의 소스 단자, 제7 TFT(T7)의 소스 단자에 접속된다.
- [0102] N2 노드에는 제1 커패시터(C1)의 제2 단자, 제2 커패시터(C2)의 제1 단자, 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자, 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0103] 제3 TFT(T3)의 게이트 단자는 제2 커패시터(C2)의 제1 단자, 제4 TFT(T4)의 드레인 단자와 접속된다. 제3 TFT(T3)의 소스 단자는 제1 TFT의 드레인 단자 및 제2 TFT(T2)의 드레인 단자와 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자와 접속된다.
- [0104] 제4 TFT(T4)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 N2 노드에 접속된다. 제4 TFT(T4)의 소스 단자는 제7 TFT(T7)의 소스 단자 및 초기화신호(INIT) 라인에 접속되어 소스 단자에 초기화신호(INIT)가 공급된다.
- [0105] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자, 제6 TFT(T6)의 드레인 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 OLED의 애노드 전극에 접속된다.
- [0106] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자, 제5 TFT(T5)의 소스 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다.
- [0107] 제7 TFT(T7)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호가 공급된다. 제7 TFT(T7)의 소스 단자는 제2 커패시터(C2)의 제2 단자 및 초기화신호 라인에 접속되고 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제3 TFT(T3)의 드레인 단자, 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.
- [0108] 도 3에 도시된 구동 신호로 도 6에 도시된 본 발명의 제4 실시 예에 따른 화소를 구동시킬 수 있다.
- [0109] 도 3을 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드를 초기화 시킨다. 이때, N4 노드는 초기화 시키지 않는다.
- [0110] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0111] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0112] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1)의 게이트 단자 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.
- [0113] **제4 실시 예의 화소를 구동시키기 위한 다른 구동 신호**
- [0114] 도 7은 도 6에 도시된 화소를 구동시키기 위한 다른 구동 신호를 나타내는 도면이다.
- [0115] 도 7을 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N1 노드, N2 노드, N3 노드 및 N4 노드를 초기화시킨다.
- [0116] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0117] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0118] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1)의 게이트 단자 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0120] **제5 실시 예의 화소 구조**

[0121] 도 8는 본 발명의 제5 실시 예에 따른 화소 구조를 나타내는 도면이다.

[0122] 도 8을 참조하면, 커패시터(C)는 VDD 라인과 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 VDD 라인과 접속되고, 제2 단자는 N2 노드에 접속된다. N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0123] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인과 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 제3 TFT(T3)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0124] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다. 제2 TFT(T2)의 소스 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다.

[0125] N2 노드에는 커패시터(C)의 제2 단자, 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0126] 제3 TFT(T3)의 게이트 단자는 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 제1 TFT(T1)의 드레인 단자 및 제2 TFT(T2)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0127] 제4 TFT(T4)의 게이트 단자는 소스 단자와 다이오드 커넥션되어 있고, 제7 TFT(T7)의 소스 단자 및 리셋신호(RST) 라인과 접속되어 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 N2 노드에 접속된다. 제4 TFT(T4)의 소스 단자는 초기화신호(INIT) 라인과 접속되어 소스 단자에 초기화신호(INIT)가 공급된다.

[0128] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 제7 TFT(T7)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

[0129] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.

[0130] 제7 TFT(T7)의 게이트 단자와 소스 단자는 다이오드 커넥션되어 있고, 게이트 단자는 리셋신호(RST) 라인과 접속되어 게이트 단자에 리셋신호가 공급된다. 제7 TFT(T7)의 소스 단자는 초기화신호 라인과 접속되고 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제5 TFT(T5)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

[0131] 도 9는 도 8에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.

[0132] 도 9를 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N3 노드를 초기화 시키거나, 또는 N2 노드 및 N4 노드를 초기화 시킨다.

[0133] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.

[0134] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.

[0135] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0137] **제6 실시 예의 화소 구조**

[0138] 도 10은 본 발명의 제6 실시 예에 따른 화소 구조를 나타내는 도면이다.

[0139] 도 10을 참조하면, 커패시터(C)는 VDD 라인과 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 커패시터(C)의

제1 단자는 VDD 라인과 접속되고, 제2 단자는 N2 노드에 접속된다. N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0140] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 제2 TFT(T2)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.

[0141] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다. 즉, 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자와 제3 TFT(T3)의 소스 단자 사이에 접속된다.

[0142] 제2 TFT(T2)의 소스 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다.

[0143] N2 노드에는 커패시터(C)의 제2 단자, 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0144] 제3 TFT(T3)의 게이트 단자는 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 제1 TFT(T1)의 드레인 단자 및 제2 TFT(T2)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0145] 제4 TFT(T4)의 게이트 단자는 소스 단자와 다이오드 커넥션되어 있고, 제7 TFT(T7)의 소스 단자, 게이트 단자 및 리셋신호(RST) 라인에 접속되어 제4 TFT(T4)의 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 N2 노드에 접속된다. 제4 TFT(T4)의 소스 단자는 초기화신호(INIT) 라인에 접속되어 소스 단자에 초기화신호(INIT)가 공급된다.

[0146] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 제7 TFT(T7)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

[0147] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자 및 제5 TFT(T5)의 소스 단자에 접속된다.

[0148] 제7 TFT(T7)의 게이트 단자와 소스 단자는 다이오드 커넥션되어 있고, 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호가 공급된다. 제7 TFT(T7)의 소스 단자는 초기화신호 라인에 접속되고 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제5 TFT(T5)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

[0149] 도 9에 도시된 구동 신호로 도 10에 도시된 본 발명의 제6 실시 예에 따른 화소를 구동시킬 수 있다.

[0150] 도 9를 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N3 노드를 초기화 시키거나, 또는 N2 노드 및 N4 노드를 초기화 시킨다.

[0151] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.

[0152] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.

[0153] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0155] 제7 실시 예의 화소 구조

[0156] 도 11은 본 발명의 제7 실시 예에 따른 화소 구조를 나타내는 도면이다.

[0157] 도 11을 참조하면, 커패시터(C)는 VDD 라인과 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 VDD 라인과 접속되고, 제2 단자는 N2 노드에 접속된다. N2 노드에는 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0158] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)

의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 제2 TFT(T2)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.

[0159] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다. 즉, 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자와 제3 TFT(T3)의 소스 단자 사이에 접속된다. 제2 TFT(T2)의 소스 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다.

[0160] N2 노드에는 커패시터(C)의 제2 단자, 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0161] 제3 TFT(T3)의 게이트 단자는 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 제1 TFT(T1)의 드레인 단자 및 제2 TFT(T2)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0162] 제4 TFT(T4)의 게이트 단자는 소스 단자와 다이오드 커넥션되어 있고, 제7 TFT(T7)의 소스 단자, 게이트 단자 및 리셋신호(RST) 라인에 접속되어 제4 TFT(T4)의 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 커패시터(C)의 제2 단자, 제2 TFT(T2)의 소스 단자 및 제3 TFT(T3)의 게이트 단자(N2 노드)에 접속된다. 제4 TFT(T4)의 소스 단자는 제7 TFT(T7)의 게이트 단자, 소스 단자 및 초기화신호(INIT) 라인에 접속되어 제4 TFT(T4)의 소스 단자에 소스 단자에 초기화신호(INIT)가 공급된다.

[0163] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자, 제6 TFT(T6)의 드레인 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 OLED의 애노드 전극에 접속된다.

[0164] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인에 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자, 제5 TFT(T5)의 소스 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다.

[0165] 제7 TFT(T7)의 게이트 단자와 소스 단자는 다이오드 커넥션되어 있고, 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호가 공급된다. 제7 TFT(T7)의 소스 단자는 제4 TFT(T4)의 게이트 단자 및 초기화신호 라인에 접속되고 제7 TFT(T7)의 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제3 TFT(T3)의 드레인 단자, 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0166] 도 9에 도시된 구동 신호로 도 11에 도시된 본 발명의 제7 실시 예에 따른 화소를 구동시킬 수 있다.

[0167] 도 9를 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N3 노드를 초기화 시키거나, 또는 N2 노드 및 N4 노드를 초기화 시킨다.

[0168] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.

[0169] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.

[0170] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0172] 제8 실시 예의 화소 구조

[0173] 도 12는 본 발명의 제8 실시 예에 따른 화소 구조를 나타내는 도면이다.

[0174] 본 발명의 제8 실시 예에 따른 화소는 커패시터(C)의 위치를 제외한 다른 TFT들이 도 11에 도시된 본 발명의 제7 실시 예에 따른 화소와 동일하게 배치되어 있다. 따라서, 도 11에 도시된 본 발명의 제7 실시 예에 따른 화소와 동일한 구성에 대한 상세한 설명은 생략하기로 한다.

[0175] 도 12를 참조하면, 커패시터(C)는 VSS 라인과 N2 노드 및 제2 TFT(T2) 사이에 접속되어 있다. 구체적으로, 커패시터의 제1 단자는 VSS 라인과 접속되고, 제2 단자는 N2 노드 및 제2 TFT(T2)의 소스 단자에 접속된다.

[0176] N2 노드에는 커패시터(C)의 제2 단자 제2 TFT(T2)의 소스 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의

드레인 단자가 접속된다.

- [0177] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자에 접속된다. 즉, 제2 TFT(T2)의 드레인 단자는 제1 TFT(T1)의 드레인 단자와 제3 TFT(T3)의 소스 단자 사이에 접속된다. 제2 TFT(T2)의 소스 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다.
- [0178] 도 9에 도시된 구동 신호로 도 12에 도시된 본 발명의 제8 실시 예에 따른 화소를 구동시킬 수 있다.
- [0179] 도 9를 참조하면, 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N3 노드를 초기화 시키거나, 또는 N2 노드 및 N4 노드를 초기화 시킨다.
- [0180] 제2 구간(②)은 프로그래밍(programing) 구간으로, N2 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값(Vdata - Vth)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0181] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0182] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되어 OLED를 발광시킨다.

[0184] 제9 실시 예의 화소 구조

- [0185] 도 13는 본 발명의 제9 실시 예에 따른 화소 구조를 나타내는 도면이다.
- [0186] 도 13을 참조하면, 본 발명의 제9 실시 예에 따른 화소는 6개의 TFT와 1개의 커패시터를 포함한다.
- [0187] 커패시터(C)는 N1 노드와 N2 노드 사이에 배치되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 N1 노드에 접속되고, 제2 단자는 N2 노드에 접속된다.
- [0188] N1 노드에는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자가 접속된다. N2 노드에는 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0189] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 커패시터(C)의 제1 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.
- [0190] 본 발명의 제9 실시 예에 따른 화소는 다른 실시 예에서 배치되었던 제2 TFT(T2)를 포함하지 않는다.
- [0191] 제3 TFT(T3)의 게이트 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 커패시터(C)의 제1 단자 및 제1 TFT(T1)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT의 드레인 단자에 접속된다.
- [0192] 제4 TFT(T4)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 제4 TFT(T4)의 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 커패시터(C)의 제2 단자 및 제3 TFT(T3)의 게이트 단자(N2 노드)에 접속된다. 제4 TFT(T4)의 소스 단자는 제7 TFT(T7)의 소스 단자 및 초기화신호(INIT) 라인에 접속되어 제4 TFT(T4)의 소스 단자에 소스 단자에 초기화신호(INIT)가 공급된다.
- [0193] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자, 제6 TFT(T6)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 제7 TFT(T7)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.
- [0194] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자 및 제5 TFT(T5)의 소스 단자에 접속된다.
- [0195] 제7 TFT(T7)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호(RST)가 공급된다. 제7 TFT(T7)의 소스 단자는 제4 TFT(T4)의 소스 단자 및 초기화신호 라인에 접속되고 제7 TFT(T7)의 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제5 TFT(T5)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

- [0196] 도 14는 도 13에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.
- [0197] 도 14에 도시된 구동 신호로 도 13에 도시된 본 발명의 제9 실시 예에 따른 화소를 구동시킬 수 있다.
- [0198] 도 14를 참조하면, 소스 플로어(source follower) 타입(type)으로 화소를 구동시킨다.
- [0199] 제1 구간(①)은 초기화(initial) 구간으로, N4 노드를 초기화 시킨다.
- [0200] 제2 구간(②)은 프로그래밍(programing) 구간으로, N1 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값($Vdata - Vth$)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.
- [0201] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0202] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되고, N1 노드가 VDD 전압으로 전환되고, $Vdata - Vth$ 값이 커패시터(C)를 경유하여 N2 노드로 전달되어 OLED가 발광한다.
- [0204] **제10 실시 예의 화소 구조**
- [0205] 도 15는 본 발명의 제10 실시 예에 따른 화소 구조를 나타내는 도면이다.
- [0206] 도 15를 참조하면, 본 발명의 제10 실시 예에 따른 화소는 7개의 TFT와 1개의 커패시터를 포함한다.
- [0207] 커패시터(C)는 N1 노드와 N2 노드 사이에 배치되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 N1 노드에 접속되고, 제2 단자는 N2 노드에 접속된다.
- [0208] N1 노드에는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자가 접속된다. N2 노드에는 제2 TFT(T2)의 드레인 단자, 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.
- [0209] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 커패시터(C)의 제1 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.
- [0210] 제2 TFT(T2)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제2 TFT(T2)의 소스 단자는 제4 TFT(T4)의 소스 단자 및 초기화신호(INIT) 라인에 접속되어 제2 TFT(T2)의 소스 단자에 초기화신호가 공급된다. 제2 TFT(T2)의 드레인 단자는 제4 TFT(T4)의 드레인 단자 및 N2 노드에 접속된다.
- [0211] 제3 TFT(T3)의 게이트 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 커패시터(C)의 제1 단자 및 제1 TFT(T1)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT의 드레인 단자에 접속된다.
- [0212] 제4 TFT(T4)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 제4 TFT(T4)의 게이트 단자에 리셋신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 커패시터(C)의 제1 단자, 제2 TFT(T2)의 드레인 단자, 제3 TFT(T3)의 게이트 단자(N2 노드)에 접속된다. 제4 TFT(T4)의 소스 단자는 제2 TFT(T2)의 소스 단자, 제7 TFT(T7)의 소스 단자 및 초기화신호(INIT) 라인에 접속되어 제4 TFT(T4)의 소스 단자에 소스 단자에 초기화신호(INIT)가 공급된다.
- [0213] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자, 제6 TFT(T6)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 제7 TFT(T7)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.
- [0214] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자 및 제5 TFT(T5)의 소스 단자에 접속된다.
- [0215] 제7 TFT(T7)의 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호(RST)가 공급된다. 제7 TFT(T7)의 소스 단자는 제4 TFT(T4)의 소스 단자 및 초기화신호 라인에 접속되고 제7 TFT(T7)의 소스 단자에 초기화신호(INIT)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제5 TFT(T5)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.
- [0216] 도 16은 도 15에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다. 도 16에 도시된 구동 신호로

도 13에 도시된 본 발명의 제10 실시 예에 따른 화소를 구동시킬 수 있다.

[0217] 도 16을 참조하면, 소스 플로어(source follower) 타입(type)으로 화소를 구동시킨다.

[0218] 제1 구간(①)은 초기화(initial) 구간으로, N2 노드 및 N4 노드를 초기화 시킨다.

[0219] 제2 구간(②)은 프로그래밍(programing) 구간으로, N1 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 차이 값($V_{data} - V_{th}$)을 저장한다. 이를 통해, 제6 TFT(T6)의 문턱전압(Vth)을 센싱할 수 있다.

[0220] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.

[0221] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되고, N1 노드가 VDD 전압으로 전환되고, $V_{data} - V_{th}$ 값이 커패시터(C)를 경유하여 N2 노드로 전달되어 OLED가 발광한다.

[0223] 제11 실시 예의 화소 구조

[0224] 도 17은 본 발명의 제11 실시 예에 따른 화소 구조를 나타내는 도면이다.

[0225] 도 17을 참조하면, 본 발명의 제11 실시 예에 따른 화소는 6개의 TFT와 1개의 커패시터를 포함한다.

[0226] 커패시터(C)는 N1 노드와 N2 노드 사이에 배치되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 N1 노드에 접속되고, 제2 단자는 N2 노드에 접속된다.

[0227] N1 노드에는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자가 접속된다. N2 노드에는 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0228] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 커패시터(C)의 제1 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.

[0229] 본 발명의 제11 실시 예에 따른 화소는 다른 실시 예에서 배치되었던 제2 TFT(T2)를 포함하지 않는다.

[0230] 제3 TFT(T3)의 게이트 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 커패시터(C)의 제1 단자 및 제1 TFT(T1)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자, 제6 TFT(T6)의 드레인 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다.

[0231] 제4 TFT(T4)의 게이트 단자는 소스 단자와 다이오드 커넥션되어 있고, 게이트 단자는 스캔라인에 접속되어 제4 TFT(T4)의 게이트 단자에 스캔신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 커패시터(C)의 제2 단자 및 제3 TFT(T3)의 게이트 단자(N2 노드)에 접속된다. 제4 TFT(T4)의 소스 단자는 게이트 단자와 다이오드 커넥션되어 있다.

[0232] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자, 제6 TFT(T6)의 드레인 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 OLED의 애노드 전극에 접속된다.

[0233] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자, 제5 TFT(T5)의 소스 단자 및 제7 TFT(T7)의 드레인 단자에 접속된다.

[0234] 제7 TFT(T7)의 게이트 단자와 소스 단자는 다이오드 커넥션 되어 있고, 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호(RST)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제3 TFT(T3)의 드레인 단자, 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0235] 도 18은 도 17에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.

[0236] 도 18을 참조하면, 소스 플로어(source follower) 타입(type)으로 화소를 구동시킨다.

[0237] 제1 구간(①)은 제1 초기화(first initial) 구간으로, N3 노드 및 N4 노드를 초기화 시킨다. 이때, N2 노드는 초기화 시키지 않는다.

[0238] 제2 구간(②)은 제2 초기화(second initial) 구간으로, N3 노드를 초기화 시킨다. 이때, N2 노드는 초기화 시키

지 않는다.

[0239] 여기서, Vinit 라인을 줄이고, RST VGL로 초기화 시킨다.

[0240] 제3 구간(③)은 프로그래밍(programing) 구간으로, N1 노드에

[0241] 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압(Vth)의 합($V_{data} + V_{th}$)를 저장한다.

[0242] 여기서, 제1 구간(①)의 시작시점부터 제3 구간(③)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.

[0243] 제4 구간(④)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되고, N1 노드가 VDD 전압으로 전환되고, $V_{data} + V_{th}$ 값이 커패시터(C)를 경유하여 N2 노드로 전달되어 OLED가 발광한다.

[0245] 제12 실시 예의 화소 구조

[0246] 도 19는 본 발명의 제12 실시 예에 따른 화소 구조를 나타내는 도면이다.

[0247] 도 19를 참조하면, 본 발명의 제12 실시 예에 따른 화소는 6개의 TFT와 1개의 커패시터를 포함한다.

[0248] 커패시터(C)는 N1 노드와 N2 노드 사이에 배치되어 있다. 구체적으로, 커패시터(C)의 제1 단자는 N1 노드에 접속되고, 제2 단자는 N2 노드에 접속된다.

[0249] N1 노드에는 제1 TFT(T1)의 드레인 단자 및 제3 TFT(T3)의 소스 단자가 접속된다. N2 노드에는 제3 TFT(T3)의 게이트 단자 및 제4 TFT(T4)의 드레인 단자가 접속된다.

[0250] 제1 TFT(T1)의 게이트 단자는 발광신호(EM) 라인과 접속되어 게이트 단자에 발광신호가 공급된다. 제1 TFT(T1)의 소스 단자는 VDD 라인에 접속되어 소스 단자에 VDD 전압이 공급된다. 제1 TFT(T1)의 드레인 단자는 커패시터(C)의 제1 단자 및 제3 TFT(T3)의 소스 단자에 접속된다.

[0251] 본 발명의 제11 실시 예에 따른 화소는 다른 실시 예에서 배치되었던 제2 TFT(T2)를 포함하지 않는다.

[0252] 제3 TFT(T3)의 게이트 단자는 커패시터(C)의 제2 단자 및 N2 노드에 접속된다. 제3 TFT(T3)의 소스 단자는 커패시터(C)의 제1 단자 및 제1 TFT(T1)의 드레인 단자에 접속된다. 제3 TFT(T3)의 드레인 단자는 제5 TFT(T5)의 소스 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다.

[0253] 제4 TFT(T4)의 게이트 단자는 소스 단자와 다이오드 커넥션되어 있고, 게이트 단자는 스캔라인에 접속되어 제4 TFT(T4)의 게이트 단자에 스캔신호가 공급된다. 제4 TFT(T4)의 드레인 단자는 커패시터(C)의 제2 단자 및 제3 TFT(T3)의 게이트 단자(N2 노드)에 접속된다. 제4 TFT(T4)의 소스 단자는 게이트 단자와 다이오드 커넥션되어 있다.

[0254] 제5 TFT(T5)의 게이트 단자는 발광신호(EM) 라인에 접속되어 게이트 단자에 발광신호(EM)가 공급된다. 제5 TFT(T5)의 소스 단자는 제3 TFT(T3)의 드레인 단자 및 제6 TFT(T6)의 드레인 단자에 접속된다. 제5 TFT(T5)의 드레인 단자는 제7 TFT(T7)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

[0255] 제6 TFT(T6)의 게이트 단자는 스캔라인에 접속되어 게이트 단자에 스캔신호가 공급된다. 제6 TFT(T6)의 소스 단자는 데이터 라인과 접속되어 소스 단자에는 데이터 전압(DATA)이 공급된다. 제6 TFT(T6)의 드레인 단자는 제3 TFT(T3)의 드레인 단자 및 제5 TFT(T5)의 소스 단자에 접속된다.

[0256] 제7 TFT(T7)의 게이트 단자와 소스 단자는 다이오드 커넥션 되어 있고, 게이트 단자는 리셋신호(RST) 라인에 접속되어 게이트 단자에 리셋신호(RST)가 공급된다. 제7 TFT(T7)의 드레인 단자는 제5 TFT(T5)의 드레인 단자 및 OLED의 애노드 전극에 접속된다.

[0257] 도 20은 도 19에 도시된 화소를 구동시키기 위한 구동 신호를 나타내는 도면이다.

[0258] 도 20을 참조하면, 소스 플로어(source follower) 타입(type)으로 화소를 구동시킨다.

[0259] 제1 구간(①)은 초기화(initial) 구간으로, N4 노드를 초기화 시킨다. 이때, N2 노드는 초기화 시키지 않는다.

[0260] 여기서, Vinit 라인을 줄이고, RST VGL로 초기화 시킨다.

[0261] 제2 구간(②)은 프로그래밍(programing) 구간으로, N1 노드에 데이터 전압(Vdata)과 제6 TFT(T6)의 문턱전압

(Vth)의 합($V_{data} + V_{th}$)을 저장한다.

- [0262] 여기서, 제1 구간(①)의 시작시점부터 제2 구간(②)의 종료시점까지는 2수평주기(2H)의 시간을 가진다.
- [0263] 제3 구간(③)은 발광(Emission) 구간으로, 제1 TFT(T1) 및 제5 TFT(T5)의 게이트 단자에 발광신호(EM)가 공급되고, N1 노드가 VDD 전압으로 전환되고, $V_{data} + V_{th}$ 값이 커패시터(C)를 경유하여 N2 노드로 전달되어 OLED가 발광한다.
- [0264] 도 21은 종래 기술에 따른 유기발광 표시 장치의 드라이빙 TFT의 문턱전압(Vth)의 보상 성능을 나타내는 도면이다.
- [0265] 도 21을 참조하면, 대한민국 공개특허공보 10-2012-0061146호에서 제시한 6TR 1C 화소에 배치된 드라이빙 TFT의 문턱전압(Vth)의 보상 성능 및 전류 변환율을 살펴보면, N2 노드(Node 2)의 전압이 완전히 리셋되지 않음을 알 수 있다. 또한, 전류 변환율을 살펴보면, 화소의 휘도가 63 그레이(63 gray)이고, 문턱전압(Vth)의 변화가 $-0.5 \sim +0.5V$ 일 때, $-15.1\% \sim +18.4\%$ 의 전류 변환율을 가짐을 알 수 있다. 이로 인해, 드라이빙 TFT의 문턱전압(Vth)이 쉬프트하고, 문턱전압(Vth)의 보상 성능이 낮아지게 된다.
- [0266] 도 22는 본 발명의 실시 예에 따른 유기발광 표시 장치의 드라이빙 TFT의 문턱전압(Vth)의 보상 성능을 나타내는 도면이고, 도 23은 본 발명의 실시 예에 따른 유기발광 표시 장치의 N2 노드의 전압과 전류 변화를 나타내는 도면이다.
- [0267] 도 22 및 도 23을 참조하면, 본 발명의 제1 내지 제12 실시 예에 따른 화소에 배치된 드라이빙 TFT의 문턱전압(Vth)의 보상 성능 및 전류 변환율을 살펴보면, N2 노드(Node 2)의 전압이 리셋됨을 알 수 있다. 또한, 전류 변환율을 살펴보면, 화소의 휘도가 63 그레이(63 gray)이고, 문턱전압(Vth)의 변화가 $-0.5 \sim +0.5V$ 일 때, $-4.0\% \sim +5.6\%$ 의 전류 변환율을 가짐을 알 수 있다. 따라서, 종래 기술 대비 드라이빙 TFT의 보상 성능을 향상시킬 수 있다.
- [0268] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 드라이빙 TFT의 문턱전압(Vth)을 보상하기 위해 다이오드 커넥션(Diode connection) 방식을 채택하고, 소스(Source) 노드를 데이터(Vdata)의 입력단으로 이용하고, 문턱전압(Vth)의 센싱(sensing) 시간에 드라이빙 게이트(Driving gate) 노드에 계조표현을 위한 데이터를 저장시켜 크로스토크를 감소시킬 수 있다.
- [0269] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 드라이빙 TFT의 문턱전압(Vth)을 보상하기 위해 소스 플로어(source follower) 방식을 채택하고, 소스(Source) 노드를 데이터(Vdata)의 입력단으로 이용하고, 문턱전압(Vth)의 센싱(sensing) 시간에 드라이빙 게이트(Driving gate) 노드에 계조표현을 위한 데이터를 저장시켜 크로스토크를 감소시킬 수 있다.
- [0270] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 기준전압(Vref) 배선과 초기화(Vinit) 배선 없이 화소를 구현하여 고행상도 레이아웃(layout)이 가능하게 한다.
- [0271] 본 발명의 실시 예에 따른 유기발광 표시 장치는, 드라이빙 TFT의 문턱전압(Vth)의 보상 성능이 향상시켜 표시 품질을 높일 수 있다.
- [0272] 본 발명이 속하는 기술 분야의 당업자는 본 발명이 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있으므로, 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해해야만 한다. 본 발명의 범위는 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.
- [0273] 하나 이상의 예시적인 실시 예에서, 설명한 기능들은 하드웨어, 소프트웨어, 펌웨어, 또는 이들의 임의의 조합으로 구현될 수 있다. 소프트웨어로 구현된다면, 이 기능들은 컴퓨터 판독 가능 매체 상에 하나 이상의 명령 또는 코드로서 저장 또는 전송될 수 있다. 컴퓨터 판독 가능 매체는 한 장소에서 다른 장소로 컴퓨터 프로그램의 전달을 용이하게 하는 임의의 매체를 포함하는 통신 매체 및 컴퓨터 저장 매체를 모두 포함한다. 저장 매체는 컴퓨터에 의해 액세스 가능한 임의의 이용 가능한 매체일 수 있다. 한정이 아닌 예시로, 이러한 컴퓨터 판독 가능 매체는 RAM, ROM, EEPROM, CD-ROM이나 다른 광 디스크 저장소, 자기 디스크 저장소 또는 다른 자기 저장 디바이스, 또는 명령이나 데이터 구조의 형태로 원하는 프로그램코드를 전달 또는 저장하는데 사용될 수 있으며 컴퓨터에 의해 액세스 가능한 임의의 다른 매체를 포함할 수 있다. 또한, 임의의 접속이 컴퓨터 판독 가능 매체로 적절히 지칭된다. 예를 들어, 소프트웨어가 동축 케이블, 광섬유 케이블, 꼬임 쌍선, 디지털 가입자 회선

(DSL), 또는 적외선, 라디오 및 초고주파와 같은 무선 기술을 이용하여 웹사이트, 서버 또는 다른 원격 소스로부터 전송된다면, 동축 케이블, 광섬유 케이블, 꼬임 쌍선, DSL, 또는 적외선, 라디오 및 초고주파와 같은 무선 기술들이 매체의 정의에 포함된다. 여기서 사용된 것과 같은 디스크(disk 및 disc)는 콤팩트 디스크(CD), 레이저 디스크, 광 디스크, 디지털 다목적 디스크(DVD), 플로피디스크 및 블루레이 디스크를 포함하며, 디스크(disk)들은 보통 데이터를 자기적으로 재생하는 반면, 디스크(disc)들은 데이터를 레이저에 의해 광학적으로 재생한다. 상기의 조합들 또한 컴퓨터 판독 가능 매체의 범위 내에 포함되어야 한다.

[0274] 실시 예들이 프로그램 코드나 코드 세그먼트들로 구현될 때, 코드 세그먼트는 프로시저, 함수, 서브프로그램, 프로그램, 루틴, 서브루틴, 모듈, 소프트웨어 패키지, 클래스, 또는 명령들, 데이터 구조들, 또는 프로그램 명령문들의 임의의 조합을 나타낼 수 있는 것으로 인식해야 한다. 코드 세그먼트는 정보, 데이터, 인수(argument), 파라미터 또는 메모리 콘텐츠를 전달 및/또는 수신함으로써 다른 코드 세그먼트 또는 하드웨어 회로에 연결될 수 있다. 정보, 인수, 파라미터, 데이터 등은 메모리 공유, 메시지 전달, 토큰 전달, 네트워크 송신 등을 포함하는 임의의 적당한 수단을 이용하여 전달, 발송 또는 전송될 수 있다. 추가로, 어떤 측면들에서 방법 또는 알고리즘의 단계들 및/또는 동작들은 컴퓨터 프로그램 물건으로 통합될 수 있는 기계 판독 가능 매체 및/또는 컴퓨터 판독 가능 매체 상에 코드들 및/또는 명령들 중 하나 또는 이들의 임의의 조합이나 세트로서 상주할 수 있다.

[0275] 소프트웨어에서 구현에서, 여기서 설명한 기술들은 여기서 설명한 기능들을 수행하는 모듈들(예를 들어, 프로시저, 함수 등)로 구현될 수 있다. 소프트웨어 코드들은 메모리 유닛들에 저장될 수 있으며 프로세서들에 의해 실행될 수 있다. 메모리 유닛은 프로세서 내에 구현될 수도 있고 프로세서 외부에 구현될 수 있으며, 이 경우 메모리 유닛은 공지된 바와 같이 다양한 수단에 의해 프로세서에 통신 가능하게 연결될 수 있다.

[0276] 하드웨어 구현에서, 처리 유닛들은 하나 이상의 주문형 집적 회로(ASIC), 디지털 신호 프로세서(DSP), 디지털 신호 처리 디바이스(DSPD), 프로그래밍 가능 로직 디바이스(PLD), 현장 프로그래밍 가능 게이트 어레이(FPGA), 프로세서, 제어기, 마이크로컨트롤러, 마이크로프로세서, 여기서 설명한 기능들을 수행하도록 설계된 다른 전자 유닛들, 또는 이들의 조합 내에 구현될 수 있다.

[0277] 상술한 것은 하나 이상의 실시 예의 실례를 포함한다. 물론, 상술한 실시 예들을 설명할 목적으로 컴포넌트들 또는 방법들의 가능한 모든 조합을 기술할 수 있는 것이 아니라, 당업자들은 다양한 실시 예의 많은 추가 조합 및 치환이 가능함을 인식할 수 있다. 따라서 설명한 실시 예들은 첨부된 청구범위의 진의 및 범위 내에 있는 모든 대안, 변형 및 개조를 포함하는 것이다. 더욱이, 상세한 설명 또는 청구범위에서 "포함한다"라는 용어가 사용되는 범위에 대해, 이러한 용어는 "구성되는"이라는 용어가 청구범위에서 과도적인 단어로 사용될 때 해석되는 것과 같이 "구성되는"과 비슷한 식으로 포함되는 것이다.

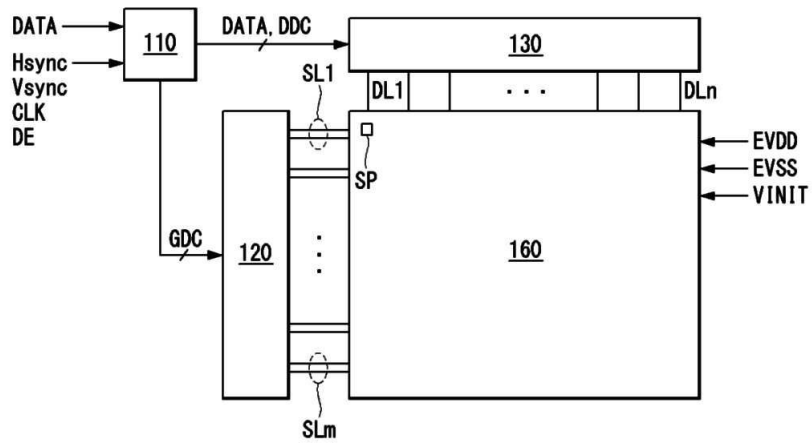
[0278] 더욱이, 본 출원에서 사용된 바와 같이, "컴포넌트", "모듈", "시스템" 등의 용어는 이에 한정되는 것은 아니지만, 하드웨어, 펌웨어, 하드웨어와 소프트웨어의 조합, 소프트웨어 또는 실행중인 소프트웨어와 같은 컴퓨터 관련 엔티티를 포함하는 것이다. 예를 들어, 컴포넌트는 이에 한정되는 것은 아니지만, 프로세서상에서 실행하는 프로세스, 프로세서, 객체, 실행 가능한 실행 스레드, 프로그램 및/또는 컴퓨터일 수도 있다. 예시로, 연산 디바이스 상에서 구동하는 애플리케이션과 연산 디바이스 모두 컴포넌트일 수 있다. 하나 이상의 컴포넌트가 프로세스 및/또는 실행 스레드 내에 상주할 수 있으며, 컴포넌트가 하나의 컴퓨터에 집중될 수도 있고 그리고/또는 2개 이상의 컴퓨터 사이에 분산될 수도 있다. 또한, 이들 컴포넌트는 각종 데이터 구조를 저장한 각종 컴퓨터 판독 가능 매체로부터 실행될 수 있다. 컴포넌트들은 하나 이상의 데이터 패킷(예를 들어, 로컬 시스템, 분산 시스템의 다른 컴포넌트와 그리고/또는 신호에 의해 다른 시스템들과 인터넷과 같은 네트워크를 거쳐 상호 작용하는 어떤 컴포넌트로부터의 데이터)을 갖는 신호에 따르는 등 로컬 및/또는 원격 프로세스에 의해 통신할 수 있다.

부호의 설명

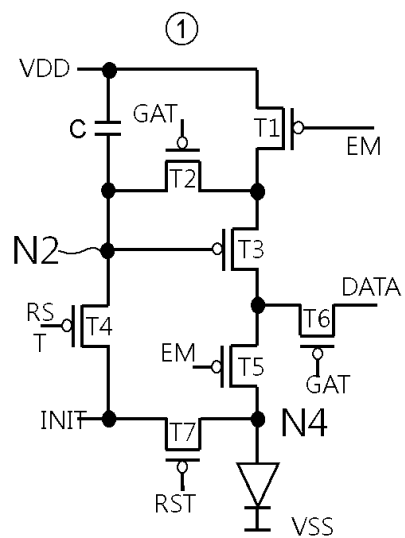
[0279] 110: 타이밍 컨트롤러
120: 게이트 드라이버
130: 데이터 드라이버
160: 표시패널

도면

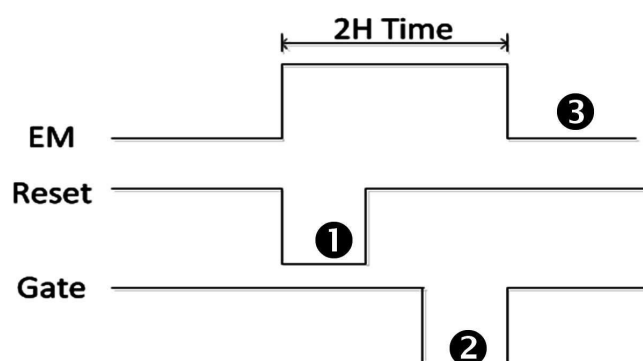
도면1



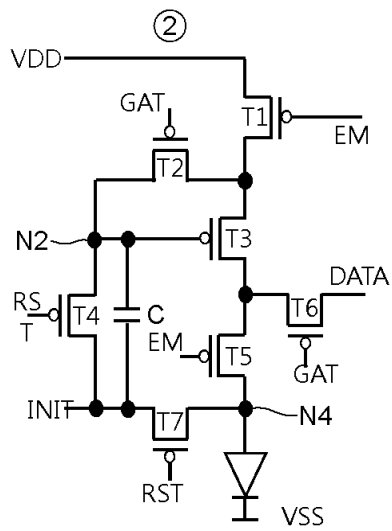
도면2



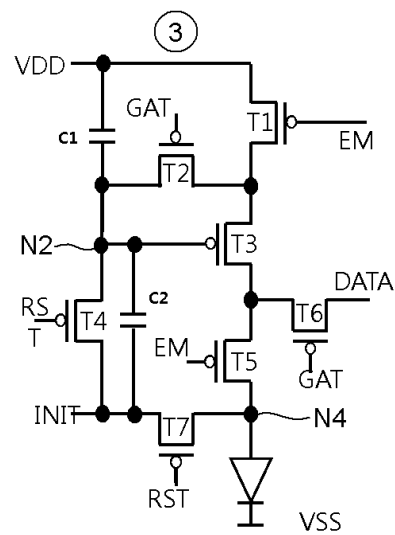
도면3



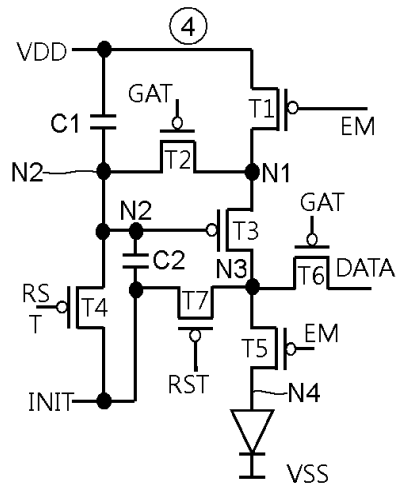
도면4



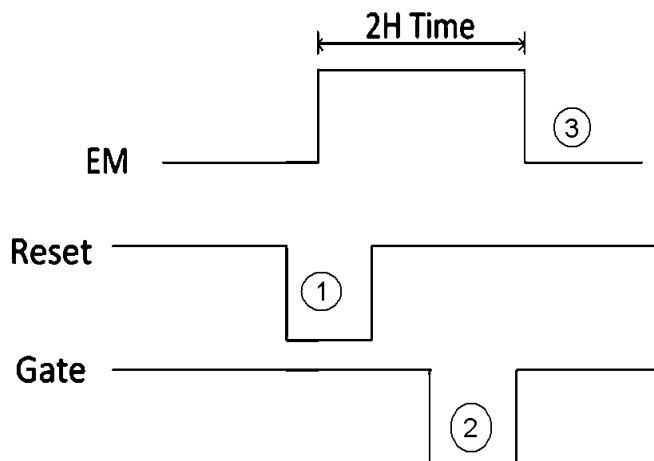
도면5



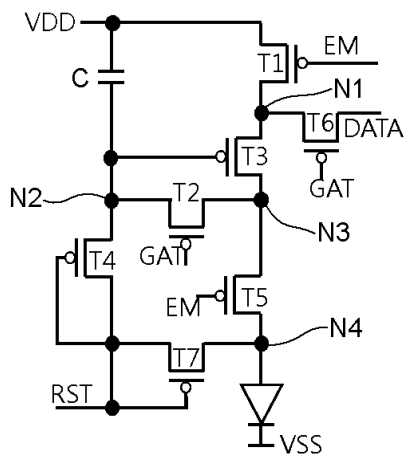
도면6



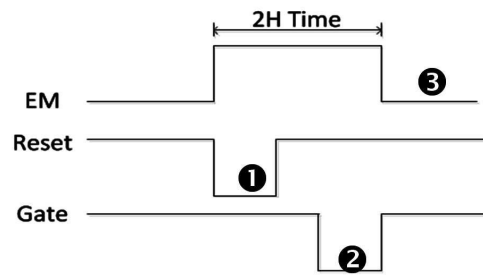
도면7



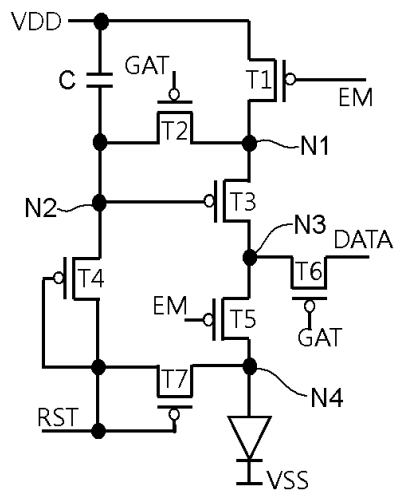
도면8



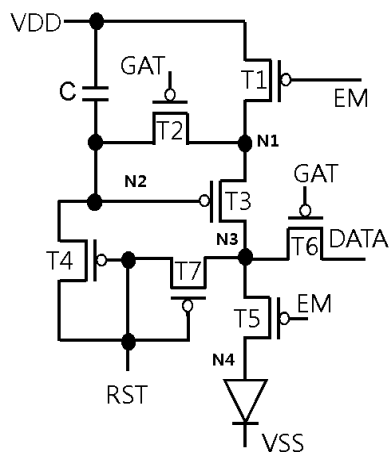
도면9



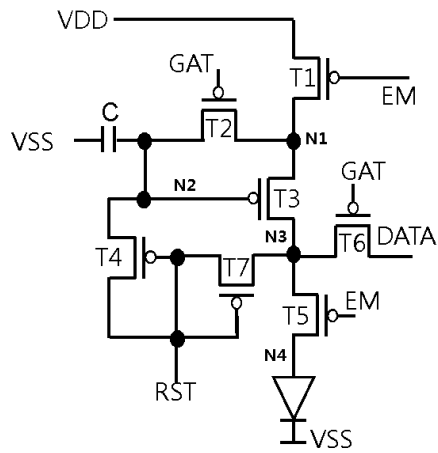
도면10



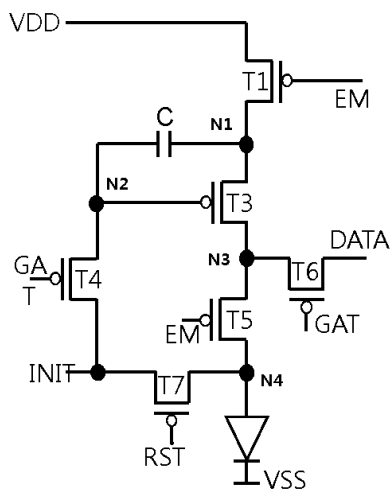
도면11



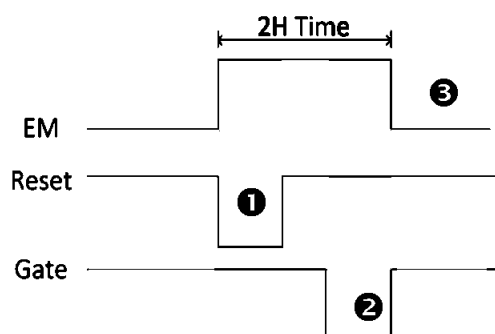
도면12



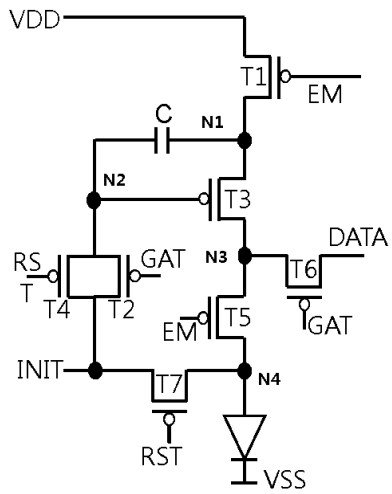
도면13



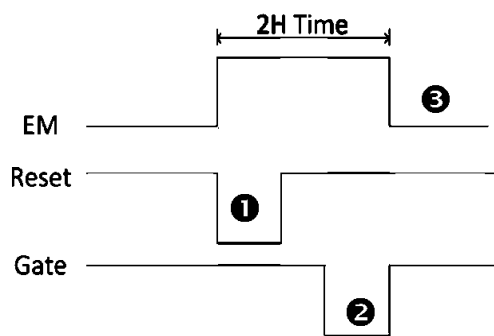
도면14



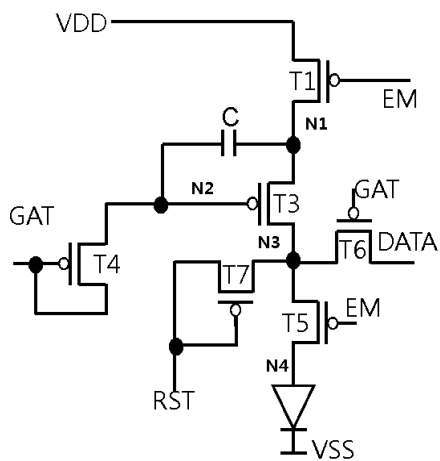
도면15



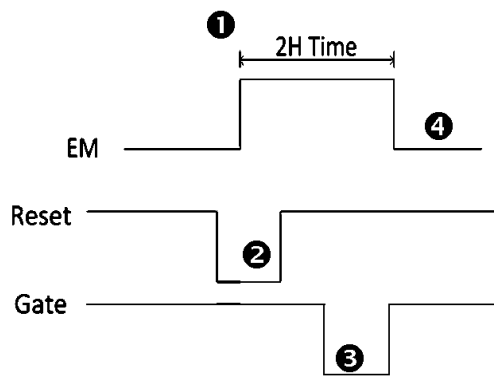
도면16



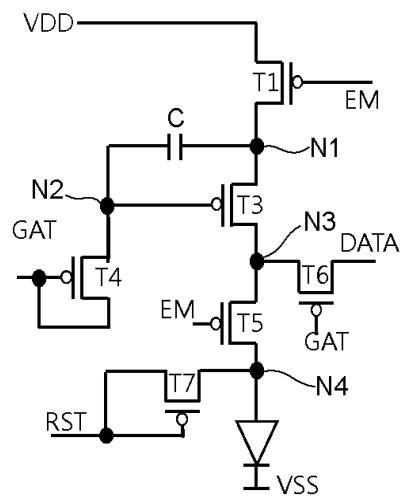
도면17



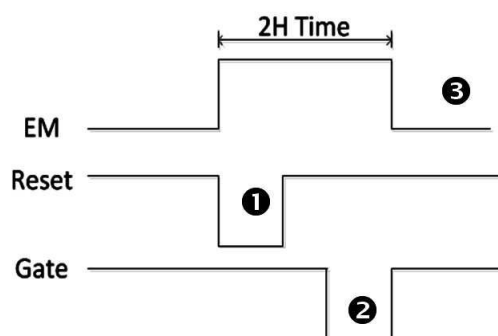
도면18



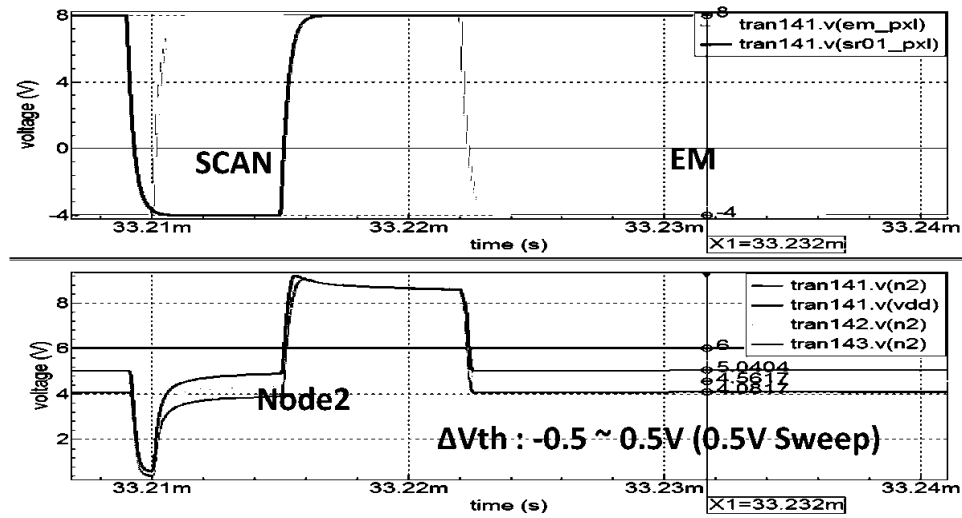
도면19



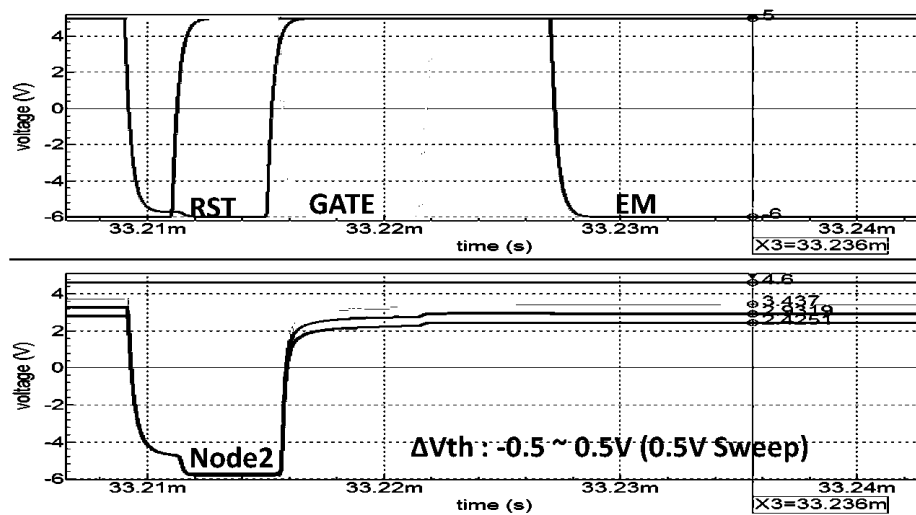
도면20



도면21



도면22



도면23

ΔV_{th}	Node2	VDD	$V_{gs} - V_{th}$	I_{oled}	$I_{oled} (\%)$ 픽셀 보상 성능
-0.5V	2.425	4.6	-1.675	11.6nA	+5.6%
-0V	2.932		-1.668	11.0nA	0%
+0.5V	3.437		-1.663	10.5nA	-4.0%

