

(52) CPC특허분류

H01L 27/3248 (2013.01)

H01L 27/3258 (2013.01)

H01L 27/3262 (2013.01)

H01L 51/0011 (2013.01)

H01L 51/56 (2013.01)

H01L 2227/32 (2013.01)

H01L 2251/56 (2013.01)

명세서

청구범위

청구항 1

제1 및 제2 전극을 가지는 발광 소자와;

상기 발광 소자와 접속된 박막트랜지스터와;

상기 박막트랜지스터 하부에서 상기 박막트랜지스터와 중첩되는 차광층과;

상기 제1 및 제2 전극 중 어느 한 전극과 접속되는 보조 상부 전극과;

상기 차광층과 동일 평면 상에 위치하며 상기 보조 상부 전극과 접속되는 보조 하부 전극을 구비하는 유기 발광 표시 장치.

청구항 2

제 1 항에 있어서,

상기 차광층 상에 위치하며 상기 차광층의 선평보다 좁은 버퍼막을 추가로 구비하며,

상기 박막트랜지스터의 액티브층은 상기 버퍼막 상에 위치하며 상기 버퍼막의 선평보다 좁은 폭을 가지는 유기 발광 표시 장치.

청구항 3

제 2 항에 있어서,

상기 박막트랜지스터의 소스 전극은 상기 차광층 및 상기 액티브층의 소스 영역과 접속되는 유기 발광 표시 장치.

청구항 4

제 3 항에 있어서,

상기 박막트랜지스터를 덮는 층간 절연막과;

상기 층간 절연막을 관통하여 상기 액티브층의 소스 영역 및 차광층을 노출시키는 소스 콘택홀과;

상기 층간 절연막을 관통하여 상기 액티브층의 드레인 영역을 노출시키는 드레인 콘택홀을 더 구비하며,

상기 소스 콘택홀의 선평은 상기 드레인 콘택홀의 선평보다 넓은 유기 발광 표시 장치.

청구항 5

제 4 항에 있어서,

상기 박막트랜지스터를 덮는 무기 보호막과;

상기 무기 보호막 및 상기 제1 전극 사이에 위치하는 한 층의 유기 보호막과;

상기 제1 전극 상에 위치하며 상기 제1 전극의 테두리를 따라 배치되는 बैं크를 더 구비하는 유기 발광 표시 장치.

청구항 6

제 4 항에 있어서,

상기 보조 하부 전극 및 상기 보조 상부 전극 사이에서 이들과 접속되는 보조 중간 전극을 더 구비하며,

상기 보조 중간전극은 상기 층간 절연막을 관통하는 제1 보조 콘택홀을 통해 보조 하부 전극과 접속되며,

상기 보조 중간 전극은 상기 무기 보호막 및 유기 보호막을 관통하는 제2 보조 컨택홀을 통해 상기 보조 상부 전극과 접속되는 유기 발광 표시 장치.

청구항 7

기판의 동일층 상에 차광층 및 보조 하부 전극을 형성하는 단계와;

상기 차광층 상에 박막트랜지스터를 형성하는 단계와;

상기 박막트랜지스터와 접속되는 제1 전극과, 상기 보조 하부 전극과 접속되는 보조 상부 전극과, 배크를 형성하는 단계와;

상기 제1 전극 상에 유기 발광층을 형성하는 단계와;

상기 유기 발광층 상에 상기 보조 상부 전극과 접속되는 제2 전극을 형성하는 단계를 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 8

제 7 항에 있어서,

상기 박막트랜지스터를 형성하는 단계는

상기 차광층과 중첩되는 액티브층을 형성하는 단계와;

상기 액티브층 상에 게이트 절연막 및 게이트 전극을 형성하는 단계와;

상기 게이트 전극을 덮는 층간 절연막을 형성하는 단계와;

상기 층간 절연막 상에 소스 및 드레인 전극을 형성하는 단계를 포함하며,

상기 차광층과 상기 액티브층 사이에는 상기 차광층의 선평보다 좁은 버퍼막이 형성되는 유기 발광 표시 장치의 제조 방법.

청구항 9

제 8 항에 있어서,

상기 액티브층, 상기 차광층, 상기 보조 하부 전극 및 상기 버퍼막은 동일한 하나의 마스크 공정으로 형성되는 유기 발광 표시 장치의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조 방법에 관한 것으로, 특히 구조를 단순화할 수 있고 마스크 공정수를 저감할 수 있는 유기 발광 표시 장치 및 그 제조 방법에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치(OLED)는 자발광 소자로서, 소비전력이 낮고, 고속의 응답 속도, 높은 발광 효율, 높은 휘도 및 광시야각을 가지고 있어, 차세대 평판 표시 장치로 주목받고 있다.

[0003] 유기 발광 표시 장치(OLED)는 유기 발광 소자를 통해 발광된 빛의 투과 방향에 따라 전면 발광 방식(top emission type)과 배면 발광 방식(bottom emission type)으로 나뉜다. 배면 발광 방식은 개구율이 저하되는 문제가 발생되기 때문에, 최근에는 전면 발광 방식이 주로 이용되고 있다.

[0004] 이러한, 유기 발광 표시장치를 제조하기 위해서는 포토 마스크를 이용한 마스크 공정이 다수번 수행된다. 각 마스크 공정은 세정, 노광, 현상 및 식각 등의 부속 공정들을 수반한다. 이에 따라, 한 번의 마스크 공정이 추가될 때마다, 유기 발광 표시장치를 제조하기 위한 제조 시간 및 제조 비용이 상승하고, 불량 발생률이 증가하여 제조 수율이 낮아지는 문제점이 있다. 따라서, 생산비를 절감하고, 생산수율 및 생산효율을 개선하기 위해서 마스크 공정 수를 줄이기 위한 방안이 요구되고 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명은 상기 문제점을 해결하기 위한 것으로서, 본 발명은 구조를 단순화할 수 있고 마스크 공정수를 저감할 수 있는 유기 발광 표시 장치 및 그 제조 방법을 제공하는 것을 기술적 과제로 한다.

과제의 해결 수단

[0006] 상기 목적을 달성하기 위하여, 본 발명에 따른 유기 발광 표시 장치에서는 차광층과 동일 평면 상에 위치하는 보조 하부 전극이 보조 상부 전극을 통해 제2 전극과 전기적으로 접속된다.

발명의 효과

[0007] 본 발명에서는 차광층, 액티브층 및 보조 하부 전극을 동일한 하나의 마스크 공정을 통해 형성하고, 제1 전극 및 बैं크를 동일한 하나의 마스크 공정을 통해 형성한다. 이에 따라, 본 발명에 따른 유기 발광 표시 장치는 종래보다 총 4회의 마스크 공정 수를 저감할 수 있어 생산성을 향상시킬 수 있으며 비용을 절감할 수 있다.

[0008] 또한, 본 발명에서는 보조 하부 전극이 차광층과 함께 기판 상에 동시에 형성되므로, 종래 보조 하부 전극과 박막트랜지스터 사이를 절연하기 위한 유기 보호막이 불필요하다. 이에 따라, 본 발명에 따른 유기 발광 표시 장치는 종래보다 유기 보호막을 단층으로 줄일 수 있으므로 구조가 단순화되고 박형화가 용이해진다.

도면의 간단한 설명

[0009] 도 1은 본 발명에 따른 유기 발광 표시 장치의 단면도이다.

도 2는 본 발명의 다른 실시 예에 따른 유기 발광 표시 장치의 단면도이다.

도 3은 도 1 및 도 2에 도시된 बैं크 및 제1 전극을 나타내는 평면도이다.

도 4a 내지 도 4h는 도 1에 도시된 유기 발광 표시 장치의 제조방법을 설명하기 위한 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0010] 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 상세하게 설명한다.

[0011] 도 1은 본 발명에 따른 유기 발광 표시 장치의 단면도이다.

[0012] 도 1에서 알 수 있듯이, 본 발명의 제1 실시예에 따른 유기 발광 표시 장치는 화소 영역(AA)과, 패드 영역(PA)을 구비한다.

[0013] 패드 영역(PA)에는 화소 영역(AA)에 위치하는 게이트 라인, 데이터 라인 및 전원 라인 각각에 구동 신호를 공급하는 다수의 패드(140)들이 형성된다. 다수의 패드(140)들 각각은 패드 하부 전극(142), 패드 중간 전극(144) 및 패드 상부 전극(146)을 구비한다.

[0014] 패드 하부 전극(142)은 그 패드 하부 전극(142)과 동일 형상의 게이트 절연막(112) 상에 게이트 전극(106)과 동일 재질로 형성된다.

[0015] 패드 중간 전극(144)은 층간 절연막(116)을 관통하는 패드 콘택홀(148)을 통해 노출된 패드 하부 전극(142)과 전기적으로 접속된다. 이 패드 중간 전극(144)은 층간 절연막(116) 상에서 소스 및 드레인 전극(108,110)과 동일 재질로 형성된다.

[0016] 패드 상부 전극(146)은 내식성 및 내산성이 강한 IT0, IZO 및 ITZO 등으로 형성되며 패드 중간 전극(144)과 직접 접촉된다. 이 패드 상부 전극(146)은 패드 중간 전극(144)의 상부면 및 측면을 덮도록 형성되어 패드 중간 전극(144)을 완전히 밀봉하게 된다. 이에 따라, 패드 상부 전극(146)은 제1 전극(152) 형성시 이용되는 식각액 등에 의해 패드 중간 전극(144)이 손상되거나, 패드 중간 전극(144)이 외부의 수분 등에 노출되어 패드 중간 전극(144)이 산화되는 것을 방지할 수 있다.

[0017] 화소 영역(AA)에는 차광층(102), 박막 트랜지스터(T), 보조 전극(130), बैं크(158), 발광 소자(OLED), 격벽(150)이 형성된다.

- [0018] 박막트랜지스터(T)는 게이트 전극(106), 소스 전극(108), 드레인 전극(110) 및 액티브층(120)을 구비한다.
- [0019] 게이트 전극(106)은 그 게이트 전극(106)과 동일 형상의 게이트 절연막(112) 상에 형성된다. 이 게이트 전극(106)은 게이트 절연막(112)을 사이에 두고 액티브층의 채널 영역(122)과 중첩된다. 이러한 게이트 전극(106)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있으나, 이에 한정되지 않는다.
- [0020] 드레인 전극(110)은 소스 전극(108)과 마주하며, 층간 절연막(116)을 관통하는 드레인 컨택홀(114D)을 통해 액티브층의 드레인 영역(126)과 접속된다. 또한, 드레인 전극(110)은 무기 보호막(118) 및 유기 보호막(128)을 관통하도록 형성된 화소 컨택홀(114P)을 통해 제1 전극(152)과 접속된다.
- [0021] 소스 전극(108)은 층간 절연막(116)을 관통하는 소스 컨택홀(114S)을 통해 액티브층의 소스 영역(124) 및 차광층(102)과 접속된다. 이 때, 소스 컨택홀(114S)은 액티브층의 소스 영역(124) 뿐만 아니라 차광층(102)의 상부면도 노출시킬 수 있도록 드레인 컨택홀(114D)보다 선평이 넓게 형성된다.
- [0022] 이러한 소스 전극(108) 및 드레인 전극(110)은 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu) 중 어느 하나 또는 이들의 합금으로 이루어진 단일층 또는 다중층일 수 있지만, 이에 한정되지 않는다. 예를 들어, 소스 및 드레인 전극(110)은 구리(Cu), 몰리브덴(Mo) 및 티타늄(Ti)이 적층된 구조로 형성된다.
- [0023] 액티브층(120)은 소스 전극(108)과 드레인 전극(110) 사이에 채널을 형성한다. 액티브층(120)은 채널 영역(122), 소스 영역(124) 및 드레인 영역(126)을 구비한다.
- [0024] 채널 영역(122)은 게이트 절연막(112)을 사이에 두고 게이트 전극(106)과 중첩된다. 이러한 채널 영역(122)은 버퍼막(104)을 사이에 두고 차광층(102)과 중첩됨으로써 외부광에 의해 채널 영역(122)이 도체화되는 것을 방지할 수 있다. 소스 영역(124)은 n형 또는 p형 불순물이 주입되며, 소스 컨택홀(114S)을 통해 소스 전극(108)과 접속된다. 드레인 영역(126)은 n형 또는 p형 불순물이 주입되며, 드레인 컨택홀(114D)을 통해 드레인 전극(110)과 접속된다. 한편, 본 발명에 따른 박막트랜지스터의 액티브층(120)은 산화물 반도체층으로 형성될 수도 있다.
- [0025] 액티브층(120)과 기판(101) 사이에는 버퍼막(104)과 차광층(102)이 형성된다.
- [0026] 차광층(102)은 액티브층의 채널 영역(122)과 중첩되도록 기판(101) 상에 형성된다. 이 차광층(102)은 외부로부터 입사되는 광을 흡수하거나 반사하므로, 채널 영역(122)으로 입사되는 광을 차단하거나 최소화할 수 있다. 이러한 차광층(102)은 Mo, Ti, Al, Cu, Cr, Co, W, Ta, Ni과 같은 불투명 금속으로 형성된다.
- [0027] 또한, 차광층(102)은 버퍼막(104)보다 선평이 넓으므로 버퍼막(104)보다 돌출되게 형성된다. 이러한 차광층(102)은 소스 컨택홀(114S)을 통해 노출되어 소스 전극(108)과 전기적으로 접속되므로, 플로팅 게이트로 동작하지 않게 된다. 이에 따라, 플로팅된 차광층에 의해 발생하는 박막트랜지스터의 문턱 전압 변화 등의 바디 효과를 억제할 수 있다.
- [0028] 버퍼막(104)은 유리 또는 폴리이미드(PI) 등과 같은 플라스틱 수지로 형성된 기판(101) 상에 산화 실리콘 또는 질화 실리콘으로 단층 또는 복층 구조로 형성된다. 이 버퍼막(104)은 기판(101)에서 발생하는 수분 또는 불순물의 확산을 방지하거나 결정화시 열의 전달 속도를 조절함으로써, 액티브층(120)의 결정화가 잘 이루어질 수 있도록 하는 역할을 한다. 이러한 버퍼막(104)은 차광층(102) 및 액티브층(120)과 동일 마스크로 형성된다. 이에 따라, 차광층(102) 및 액티브층(120) 사이에 위치하는 버퍼막(104)의 선평은 차광층(102)의 선평보다 좁고, 액티브층(120)의 선평과 같거나 넓게 형성된다.
- [0029] 보조 전극(130)은 제2 전극(156)의 저항성분을 낮추기 위해 제2 전극(156)과 전기적으로 접속된다. 이를 위해, 보조 전극(130)은 보조 하부 전극(132), 보조 중간 전극(134) 및 보조 상부 전극(136)을 구비한다.
- [0030] 보조 하부 전극(132)은 차광층(102)과 동일 평면인, 기판(101) 상에 차광층(102)과 동일 재질로 형성된다.
- [0031] 보조 중간 전극(134)은 층간 절연막(116)을 관통하는 제1 보조 컨택홀(138a)을 통해 노출된 보조 하부 전극(132)과 전기적으로 접속된다. 이러한 보조 중간 전극(134)은 소스 및 드레인 전극(108, 110)과 동일 평면 상에 동일 재질로 형성된다.
- [0032] 보조 상부 전극(136)은 무기 보호막(118) 및 유기 보호막(128)을 관통하는 제2 보조 컨택홀(138b)을 통해 노출된 보조 중간 전극(134)과 전기적으로 접속된다. 또한, 보조 상부 전극(136)은 बैं크(148)를 관통하는 제3 보조

컨택홀(138c)을 통해 노출되어 제2 전극(156)과 전기적으로 접속된다. 이러한 보조 상부 전극(136)은 제1 전극(152)과 동일 평면 상에 동일 재질로 형성되며, 제1 전극(152)과 이격되도록 형성된다.

[0033] 이러한 보조 하부 전극(132), 보조 중간 전극(134) 및 보조 상부 전극(136) 각각은 제2 전극(156)보다 고전도성을 가지는 Mo, Ti, Al, Cu, Cr, Co, W, Ta, Ni과 같은 불투명 금속으로 형성된다.

[0034] 한편, 보조 전극(130)은 도 2에 도시된 바와 같이 보조 중간 전극(134) 없이 보조 하부 전극(132)과 보조 상부 전극(136)으로 이루어질 수도 있다. 이 경우, 보조 상부 전극(136)은 층간 절연막(116)을 관통하는 제1 보조 컨택홀(138a)과, 무기 보호막(118) 및 유기 보호막(128)을 관통하는 제2 보조 컨택홀(138b)을 통해 보조 하부 전극(132)과 전기적으로 접속된다.

[0035] 이와 같이, 본 발명의 보조 하부 전극(132)은 차광층(102)과 동일 재질로 동시에 형성되므로, 평탄화를 위한 한 층의 유기 보호막(128)을 구비한다. 반면에, 종래 보조 하부 전극이 패드 상부 전극과 동시에 형성되는 구조에서는 보조 하부 전극과 박막트랜지스터 사이의 절연을 위한 제1 유기 보호막과, 보조 하부 전극 및 보조 상부 전극 사이에 위치하는 제2 유기 보호막을 구비한다. 이에 따라, 본 발명은 종래에 비해 한 층의 유기 보호막(128)만을 구비하므로 구조가 단순화되고 박형화가 용이해진다.

[0036] 발광 소자(OLED)는 박막 트랜지스터(T)의 드레인 전극(110)과 접속된 제1 전극(152)과, 제1 전극(152) 상에 형성되는 유기 발광층(154)과, 유기 발광층(154) 위에 형성된 제2 전극(156)을 구비한다.

[0037] 제1 전극(152)은 무기 보호막(118) 및 유기 보호막(128)을 관통하는 화소 컨택홀(114P)을 통해 노출된 드레인 전극(110)과 접속된다. 이 제1 전극(152)은 전면 발광형 유기 발광 표시 장치인 경우, 반사효율이 높은 금속물질층을 포함하도록 형성된다. 예를 들어, 제1 전극(152)은 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)과 같은 투명 도전층과, 알루미늄(Al), 은(Ag), APC(Ag:Pb;Cu) 등을 포함하는 금속층이 적층된 구조로 형성된다.

[0038] 또한, 제1 전극(152)은 유기 보호막(128)의 일부 및 बैं크(158)를 관통하도록 형성되는 분리홈(160)을 사이에 두고 보조 상부 전극(136)과 이격된다. 이 분리홈(160)에 의해 제1 전극(152) 및 보조 상부 전극(136) 간의 전기적인 쇼트 불량을 방지할 수 있다.

[0039] 유기 발광층(154)은 बैं크(158)에 의해 마련된 발광 영역의 제1 전극(152) 상에 형성된다. 유기 발광층(154)은 제1 전극(152) 상에 정공 관련층, 발광층, 전자 관련층 순으로 또는 역순으로 적층되어 형성된다.

[0040] बैं크(158)는 도 3에 도시된 바와 같이 제1 전극(152)의 테두리를 따라 형성된다. 즉, बैं크(158)는 제1 전극(152)의 측면으로부터 안쪽으로 일정거리 이격된 내측면(IS)과, 제1 전극(152)의 측면으로부터 바깥쪽으로 일정거리 이격된 외측면(OS)을 갖는다. 내측면(IS) 및 외측면(OS)을 갖는 बैं크(158)는 유기 발광층(154)이 형성되는 발광 영역을 제외한 제1 전극(152)의 상부면 및 측면을 덮도록 형성된다. 이에 따라, बैं크(158)는 발광 영역을 제외한 제1 전극(152)의 테두리를 따라 제1 전극(152)의 측면을 덮도록 형성되므로, 발광 영역이 개방된 섬(island)모양을 갖는다.

[0041] 제2 전극(156)은 유기 발광층(154) 및 बैं크(148)의 상부면 및 측면 상에 형성된다. 이 제2 전극(156)은 전면 발광형 유기 발광 표시 장치인 경우, 투명 전도성 산화막(Transparent Conductive Oxide; TCO)으로 형성된다. 이러한 제2 전극(156)은 격벽(150)이 위치하는 제3 보조 컨택홀(138c) 내에서 보조 상부 전극(136)과 전기적으로 접속된다.

[0042] 격벽(150)은 하부면에서 상부면으로 갈수록 폭이 점차적으로 증가하는 역테이퍼 형상으로 형성된다. 이에 따라, 직진성을 가지고 성막되는 유기 발광층(154)은 격벽(150)의 측면에 형성되기 어려워 격벽(150)에 의해 인접한 서브 화소의 유기 발광층(154)과 분리된다. 반면에, 유기 발광층(154)보다 스텝 커버리지가 좋은 제2 전극(156)은 격벽(150) 및 बैं크(158)의 측면에도 형성되므로 보조 상부 전극(136)과의 전기적 접촉이 용이하다.

[0043] 도 4a 내지 4h는 도 1에 도시된 유기 발광 표시 장치의 제조 방법을 설명하기 위한 단면도들이다.

[0044] 도 4a를 참조하면, 기판(101) 상에 보조 하부 전극(132), 차광층(102), 버퍼막(104) 및 액티브층(120)이 동시에 형성된다.

[0045] 구체적으로, 기판(101) 상에 증착 공정을 통해 불투명 금속층, 버퍼 절연막 및 아몰퍼스 실리콘 박막이 순차적으로 적층된다. 그런 다음, 하프톤 마스크 또는 슬릿 마스크를 이용한 포토리소그래피 공정을 통해 아몰퍼스 실리콘 박막 상에 다단 구조의 포토레지스트 패턴(162)이 형성된다. 이 다단 구조의 포토레지스트 패턴(162)을

마스크로 이용하여 아몰퍼스 실리콘 박막, 버퍼 절연막 및 불투명 금속층을 순차적으로 식각함으로써 액티브층(120), 버퍼막(104), 차광층(102) 및 보조 하부 전극(132)이 형성된다. 이 때, 아몰퍼스 실리콘 박막 및 버퍼 절연막은 불투명 금속층보다 과식각되므로, 액티브층(120) 및 버퍼막(104)은 차광층(102) 및 보조 하부 전극(132)보다 선평이 좁게 형성된다. 그런 다음, 포토레지스트 패턴(162)을 에싱함으로써 포토레지스트 패턴(162)의 두께가 얇아진다. 이 두께가 얇아진 포토레지스트 패턴(162)을 마스크로 이용하여 노출된 액티브층(120)을 식각한다. 이에 따라, 보조 하부 전극(132) 상부의 액티브층(120)은 제거되고, 차광층(102) 상부의 액티브층(120)은 버퍼막(104) 상에서 버퍼막(104)보다 선평이 좁게 형성된다. 그런 다음, 액티브층(120) 상부의 포토레지스트 패턴(162)은 스트립 공정을 통해 제거된다.

[0046] 도 4b를 참조하면, 보조 하부 전극(132), 차광층(102), 버퍼막(104) 및 액티브층(120)이 형성된 기판(101) 상에 게이트 절연막(112), 게이트 전극(106) 및 패드 하부 전극(142)이 동시에 형성된다.

[0047] 구체적으로, 보조 하부 전극(132), 차광층(102), 버퍼막(104) 및 액티브층(120)이 형성된 기판(101) 상에 게이트 절연막(112)이 형성되고, 그 위에 스퍼터링 등의 증착 방법으로 게이트 금속층이 형성된다. 게이트 절연막으로는 SiO_x , SiN_x 등과 같은 무기 절연 물질이 이용된다. 게이트 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 게이트 금속층 및 게이트 절연막을 동시에 패터닝함으로써 게이트 절연막(112), 게이트 전극(106) 및 패드 하부 전극(142)이 동시에 형성된다. 이 때, 게이트 절연막(112)은 게이트 전극(106) 및 패드 하부 전극(142) 하부에서 이들 각각과 동일 형상으로 형성된다.

[0048] 그리고, 게이트 전극(110)을 마스크로 이용하여 액티브층(120)에 n+형 또는 p+형 불순물을 주입함으로써 액티브층(120)의 소스 영역(124) 및 드레인 영역(124)이 형성된다.

[0049] 한편, 게이트 절연막(112)과 버퍼막(104)은 유사한 재질로 형성되므로, 게이트 절연막(112)의 식각시 보조 하부 전극(132) 상의 버퍼막(104)도 식각되어 제거된다.

[0050] 도 4c를 참조하면, 게이트 절연막(112), 게이트 전극(106) 및 패드 하부 전극(142)이 형성된 기판(101) 상에 소스 콘택홀(114S), 드레인 콘택홀(114D), 패드 콘택홀(148) 및 제1 보조 콘택홀(138a)을 가지는 층간 절연막(116)이 형성된다.

[0051] 구체적으로, 게이트 절연막(112), 게이트 전극(106) 및 패드 하부 전극(142)이 형성된 기판(101) 상에 PECVD 등의 증착 방법으로 층간 절연막(116)이 형성된다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 층간 절연막(116)이 패터닝됨으로써 소스 콘택홀(114S), 드레인 콘택홀(114D), 패드 콘택홀(148) 및 제1 보조 콘택홀(138a)이 형성된다. 이 때, 드레인 콘택홀(114D)은 액티브층의 드레인 영역(126)을 노출시키도록 형성된다. 소스 콘택홀(114S)은 드레인 콘택홀(114D)보다 선평이 넓게 형성되어 액티브층의 소스 영역(124) 및 차광층(102)을 노출시키도록 형성된다.

[0052] 도 4d를 참조하면, 층간 절연막(116)이 형성된 기판(101) 상에 소스 및 드레인 전극(108,110)과, 패드 중간 전극(144) 및 보조 중간 전극(134)이 형성된다.

[0053] 구체적으로, 층간 절연막(116) 상에 스퍼터링 등의 증착 방법으로 데이터 금속층이 형성된다. 데이터 금속층으로는 Mo, Ti, Cu, AlNd, Al, Cr 또는 이들의 합금과 같이 금속 물질이 단일층으로 이용되거나, 또는 이들을 이용하여 다층 구조로 이용된다. 그런 다음, 포토리소그래피 공정 및 식각 공정을 통해 데이터 금속층을 패터닝함으로써 층간 절연막(116) 상에 소스 및 드레인 전극(108,110)과, 패드 중간 전극(144) 및 보조 중간 전극(134)이 형성된다.

[0054] 도 4e를 참조하면, 소스 및 드레인 전극(108,110)과, 패드 중간 전극(144) 및 보조 중간 전극(134)이 형성된 기판(101) 상에 무기 보호막(118) 및 유기 보호막(128)이 형성된다.

[0055] 구체적으로, 소스 및 드레인 전극(108,110)과, 패드 중간 전극(144) 및 보조 중간 전극(134)이 형성된 기판(101) 상에 무기 보호막(118) 및 유기 보호막(128)이 순차적으로 적층된다. 그런 다음, 포토리소그래피 공정을 유기 보호막(128)이 패터닝되며, 그 유기 보호막(128)을 마스크로 이용하여 무기 보호막(118)을 식각함으로써 화소 콘택홀(114P) 및 제2 보조 콘택홀(138b)이 형성된다. 이 때, 유기 보호막(128) 및 무기 보호막(118)은 패드 영역(PA)에서 제거되어 패드 중간 전극(144)이 노출된다.

[0056] 도 4f를 참조하면, 화소 콘택홀(114P) 및 제2 보조 콘택홀(138b)을 가지는 무기 보호막(118) 및 유기 보호막(128)이 형성된 기판(101) 상에 패드 상부 전극(146)이 형성된다.

- [0057] 구체적으로, 무기 보호막(118) 및 유기 보호막(128)이 형성된 기판(101) 상에 투명 도전층이 적층된다. 그런 다음, 투명 도전층 상에 포토리소그래피 공정을 통해 포토레지스트 패턴(164)이 형성된다. 그 포토레지스트 패턴(164)을 마스크로 이용하여 투명 도전층을 패터닝함으로써 패드 중간 전극(144) 상에 패드 상부 전극(146)이 형성된다.
- [0058] 도 4g를 참조하면, 패드 상부 전극(146)이 형성된 기판(101) 상에 제1 전극(152) 및 बैं크(158)가 동시에 형성된다.
- [0059] 구체적으로, 패드 상부 전극(146) 형성시 이용된 포토레지스트 패턴(164)이 잔존하는 기판(101) 상에 적어도 1층의 도전막(166)이 전면 적층된다. 이 때, 도전막(166)은 투명 도전 물질/금속 물질/투명 도전 물질이 순차적으로 적층된 다층 구조로 형성된다. 예를 들어, 도전막(166)은 IT0/Ag alloy/IT0로 형성된다. 그런 다음, 하프톤 마스크 또는 슬릿 마스크를 이용한 포토리소그래피 공정을 통해 도전막(166) 상에 다단 구조의 감광성 패턴(168)이 형성된다. 이 다단 구조의 감광성 패턴(168)을 마스크로 이용하여 도전막(166)을 식각함으로써 제1 전극(171) 및 보조 상부 전극(136)이 형성된다. 이러한 도전막(166)의 식각 공정시 포토레지스트 패턴(164)이 패드 상부 전극(146)을 덮고 있기 때문에 패드 영역(PA)에 위치하는 패드 하부 전극(142), 패드 중간 전극(144) 및 패드 상부 전극(146)의 부식을 방지할 수 있다.
- [0060] 그런 다음, 다단 구조의 감광성 패턴을 에칭함으로써 화소 영역(AA)에 위치하는 감광성 패턴(168)은 두께가 얇아져 बैं크(158)가 된다. बैं크(158)는 제1 전극(152) 및 보조 상부 전극(136) 각각의 테두리를 따라 형성된다. 이 때, बैं크(158)는 제1 전극(152) 상의 발광 영역을 노출시킴과 동시에 제3 보조 컨택홀(138c) 및 분리홀(160)을 가지도록 형성된다. 제3 보조 컨택홀(138c)은 보조 상부 전극(136)을 노출시키며, 분리홀(160)은 बैं크(158) 및 유기 보호막(128)의 일부를 제거함으로써 제1 전극(152) 및 보조 상부 전극(136)이 전기적으로 쇼트되는 것을 방지할 수 있다. 한편, 다단 구조의 감광성 패턴(168)의 에칭 공정시 패드 영역(PA) 상의 포토레지스트 패턴(164)도 에칭되어 제거된다. 그런 다음, बैं크(158)는 큐어링(curing) 공정을 통해 리플로우(reflow)됨으로써 제1 전극(152) 및 보조 상부 전극(136)의 노출된 측면을 덮도록 형성된다. 이에 따라, 제1 전극(152)의 측면이 추후에 형성되는 제2 전극(156)과 전기적으로 단선(short)되는 것을 방지할 수 있다.
- [0061] 도 4h를 참조하면, 제1 전극(152) 및 बैं크(158)가 형성된 기판(101) 상에 격벽(150)이 형성된 후, 유기 발광층(154) 및 제2 전극(156)이 순차적으로 형성된다.
- [0062] 구체적으로, 제1 전극(152) 및 상부 보조 전극(136)과 बैं크(158)가 형성된 기판(101) 격벽용 유기 절연 물질을 도포한 다음, 그 유기 절연 물질을 패터닝함으로써 격벽(150)이 형성된다. 그런 다음, 유기 발광층(154)이 बैं크(158)에 의해 노출된 발광 영역에 형성되고, 유기 발광층(154)이 형성된 기판(101) 상에 제2 전극(156)이 형성된다.
- [0063] 이와 같이, 본 발명에서는 차광층(102), 액티브층(120) 및 보조 하부 전극(132)을 동일한 하나의 마스크 공정을 통해 형성하고, 제1 전극(152) 및 बैं크(158)를 동일한 하나의 마스크 공정을 통해 형성한다. 이에 따라, 본 발명에 따른 유기 발광 표시 장치는 종래보다 총 4회의 마스크 공정 수를 저감할 수 있어 생산성을 향상시킬 수 있으며 비용을 절감할 수 있다.
- [0064] 한편, 본 발명에서는 차광층(102), 액티브층(120) 및 보조 하부 전극(132)을 동일한 하나의 마스크 공정을 통해 형성하는 것을 예로 들어 설명하였지만, 이외에도 차광층(102) 및 보조 하부 전극(132)을 동일한 하나의 마스크 공정으로 형성한 후, 액티브층(120)을 별도의 마스크 공정으로 형성할 수도 있다.
- [0065] 이상의 설명은 본 발명을 예시적으로 설명한 것에 불과하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 본 발명의 기술적 사상에서 벗어나지 않는 범위에서 다양한 변형이 가능할 것이다. 따라서 본 발명의 명세서에 개시된 실시 예들은 본 발명을 한정하는 것이 아니다. 본 발명의 범위는 아래의 특허청구범위에 의해 해석되어야 하며, 그와 균등한 범위 내에 있는 모든 기술도 본 발명의 범위에 포함되는 것으로 해석해야 할 것이다.

부호의 설명

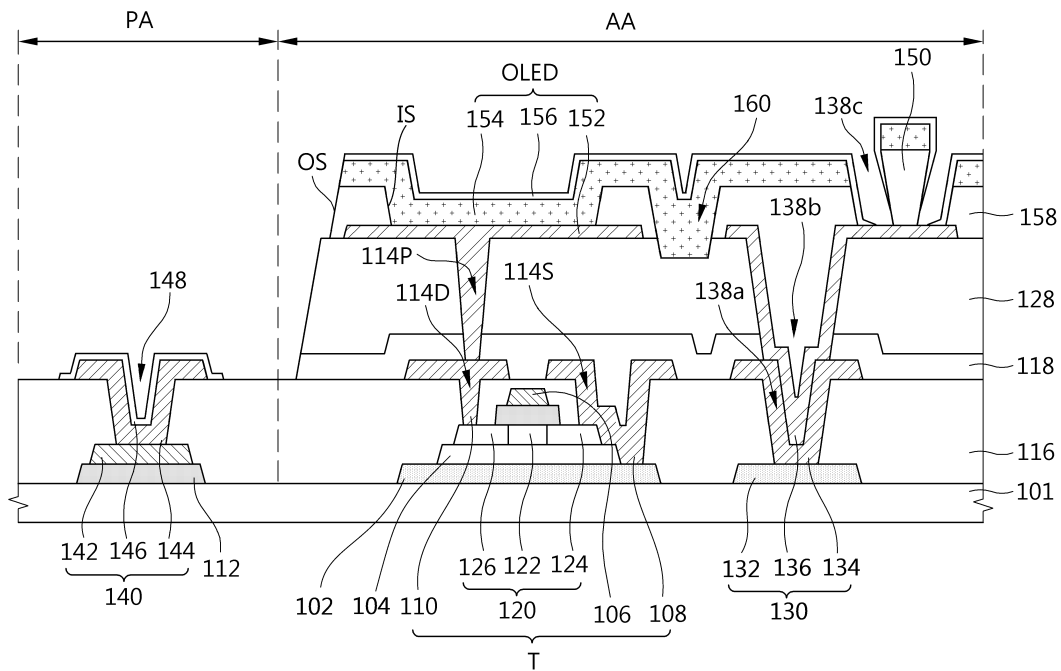
- [0066]
- | | |
|----------------|----------------|
| 101 : 기판 | 102 : 차광층 |
| 132 : 보조 하부 전극 | 134 : 보조 중간 전극 |
| 136 : 보조 상부 전극 | 152 : 제1 전극 |

156 : 제2 전극

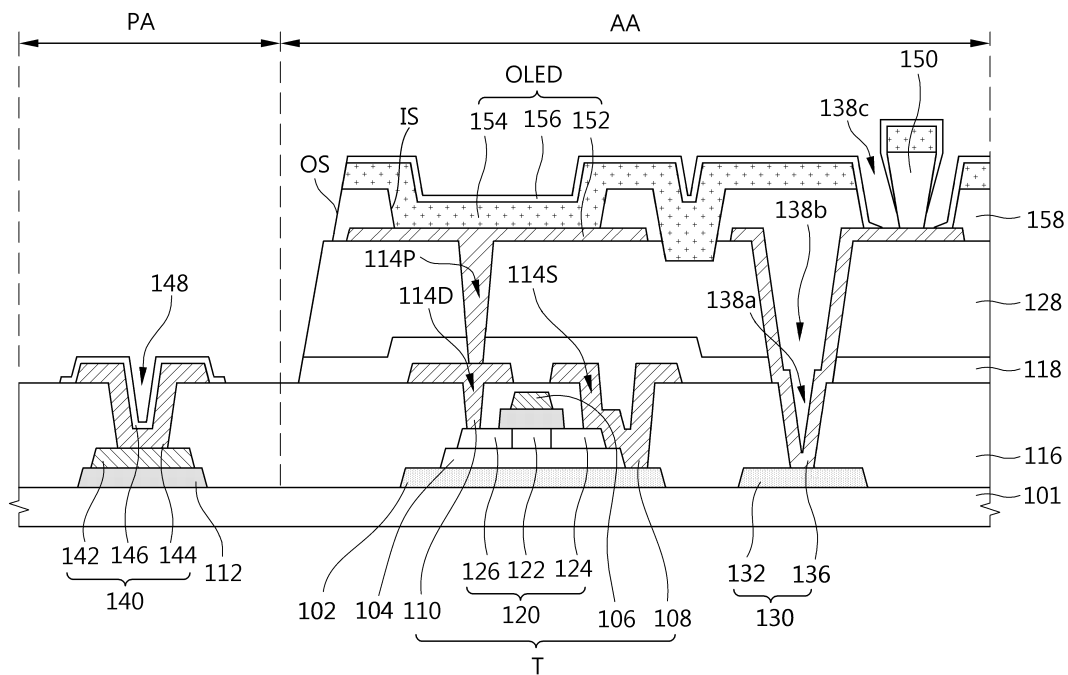
158 : 뱅크

도면

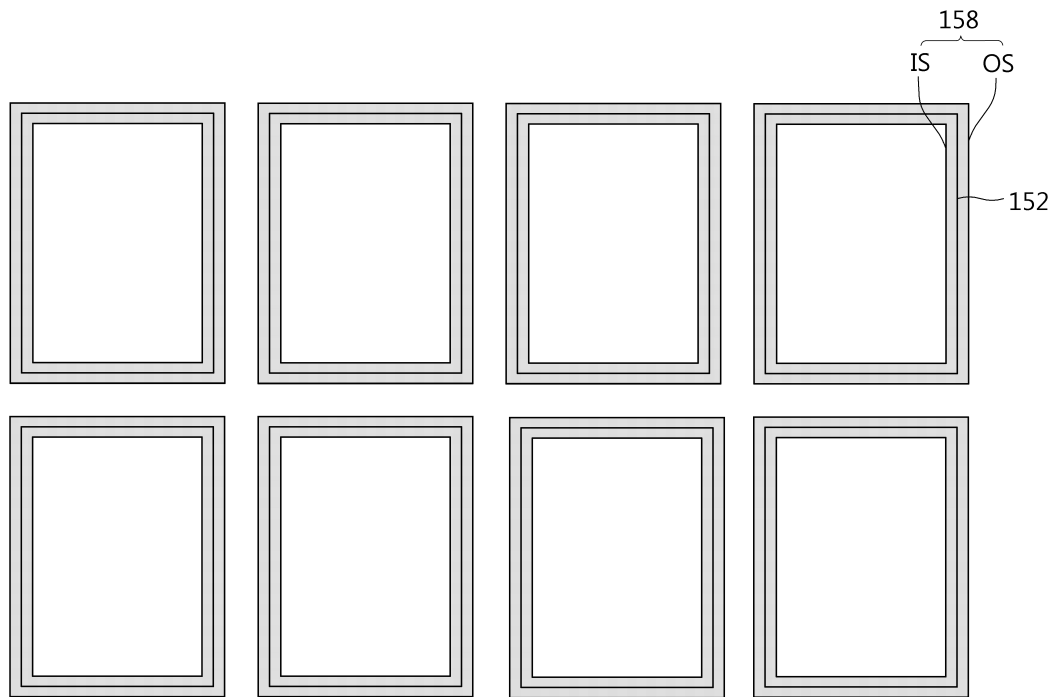
도면1



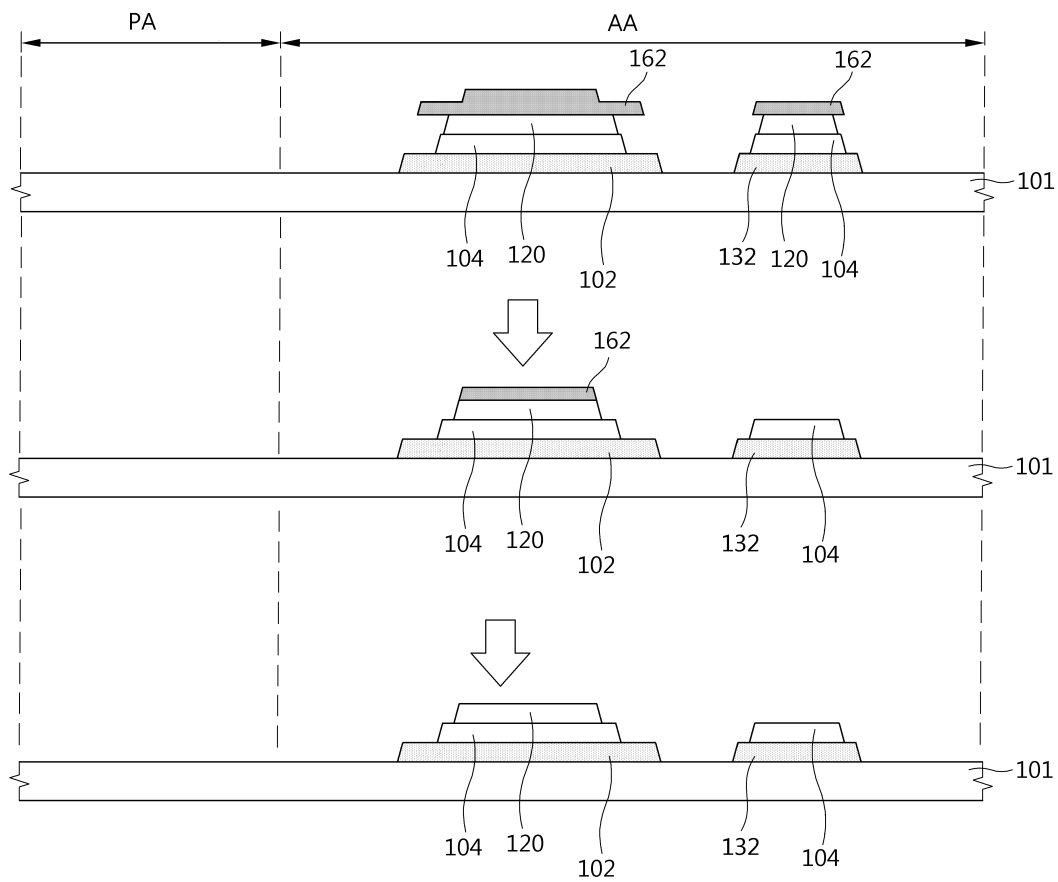
도면2



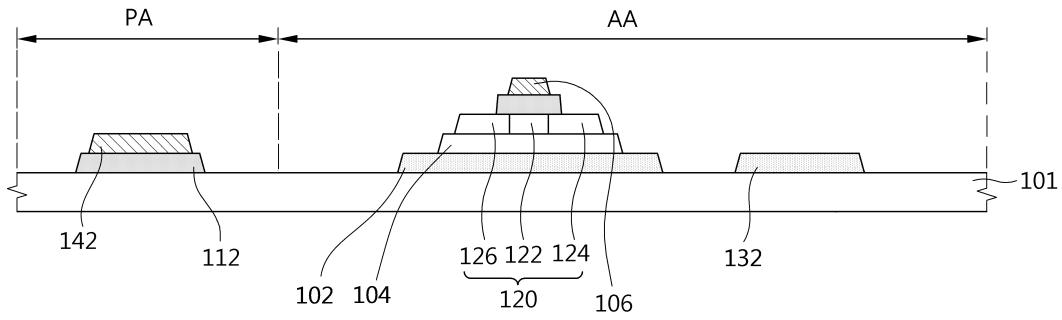
도면3



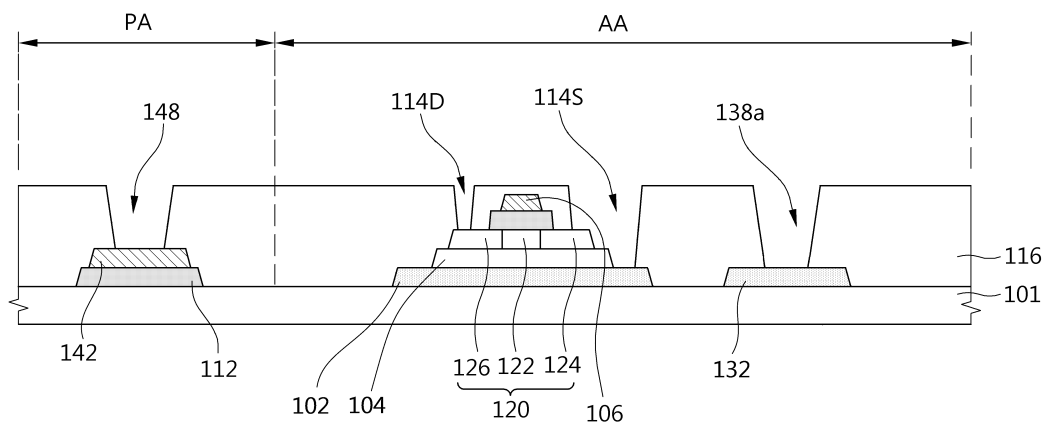
도면4a



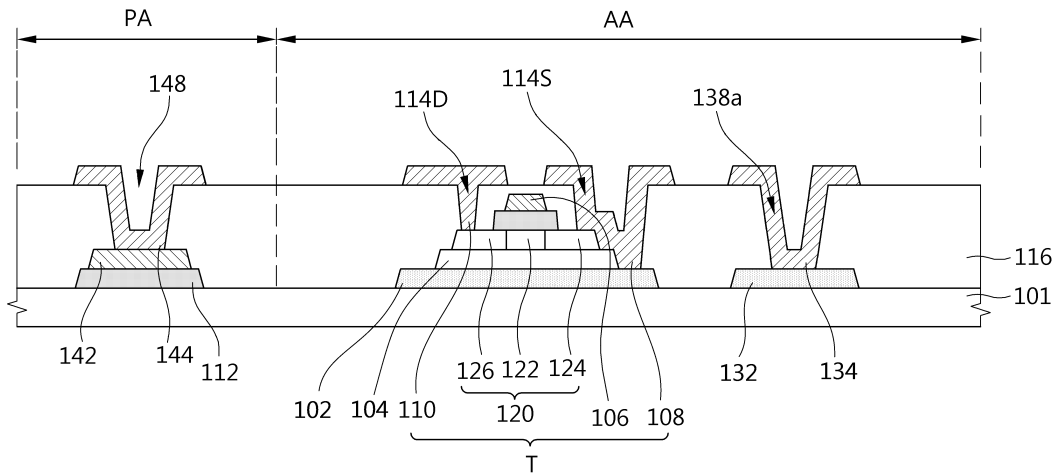
도면4b



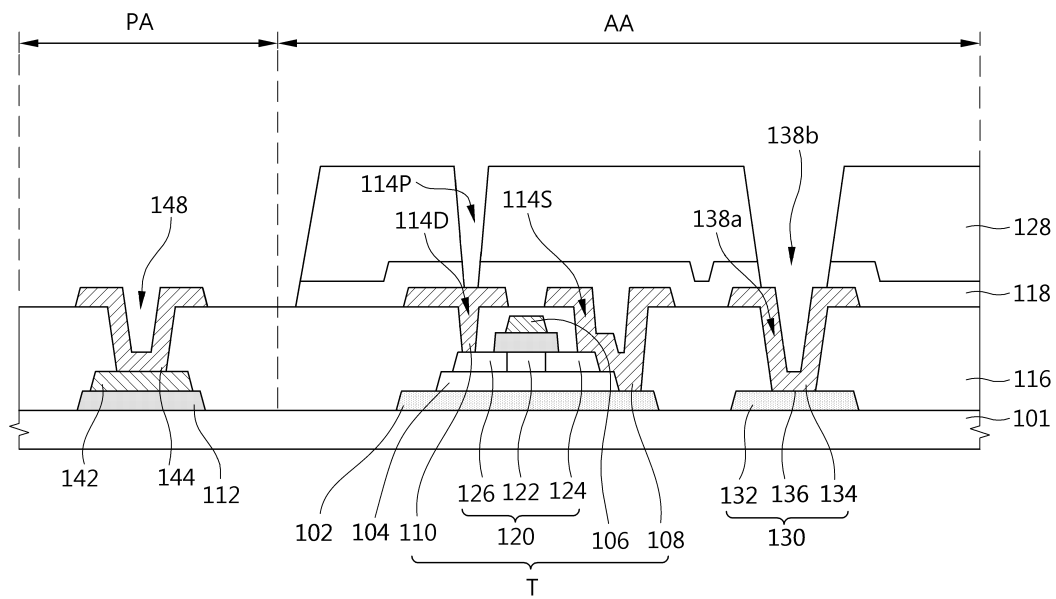
도면4c



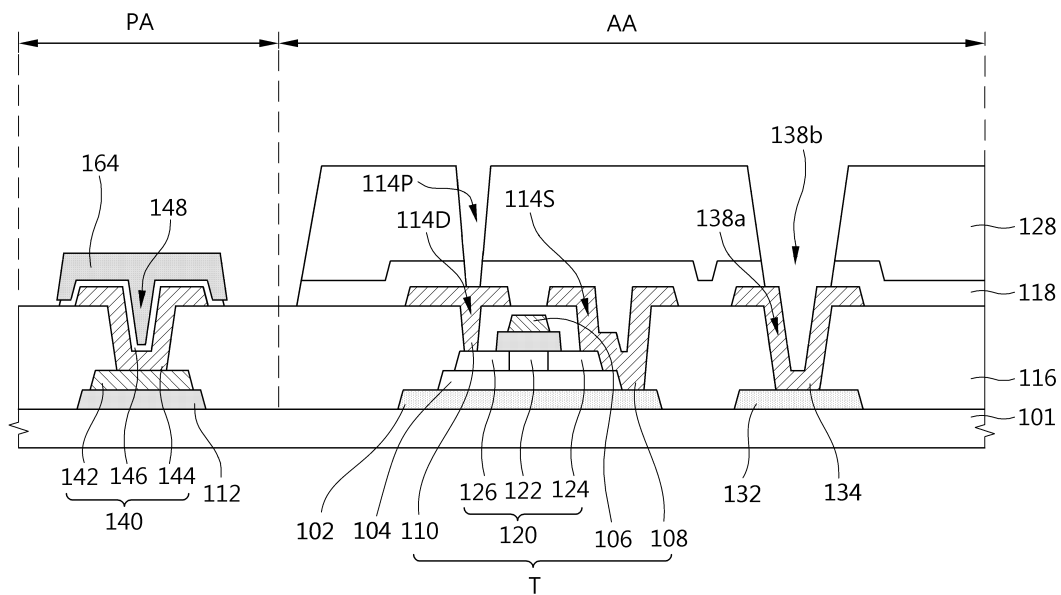
도면4d



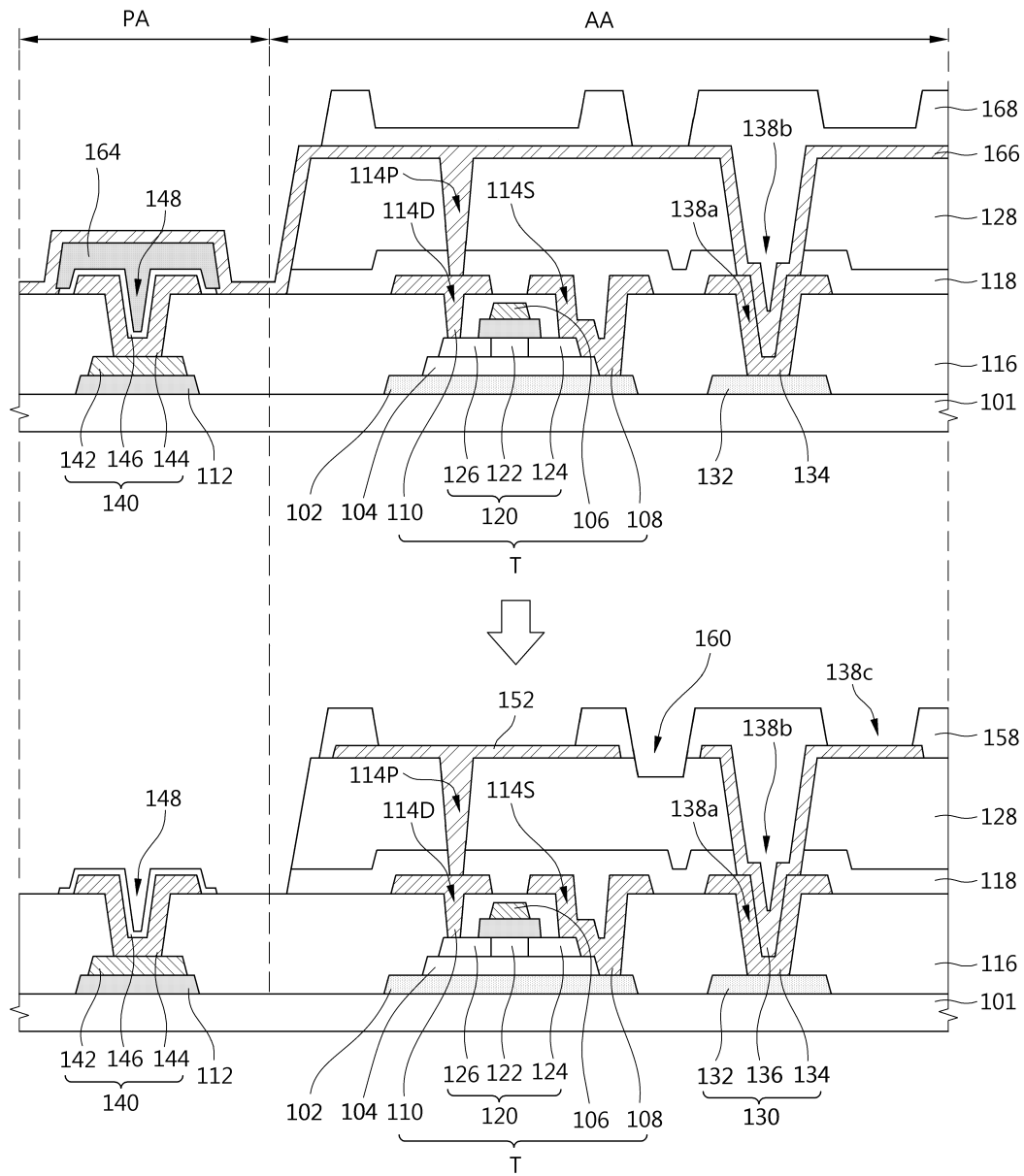
도면4e



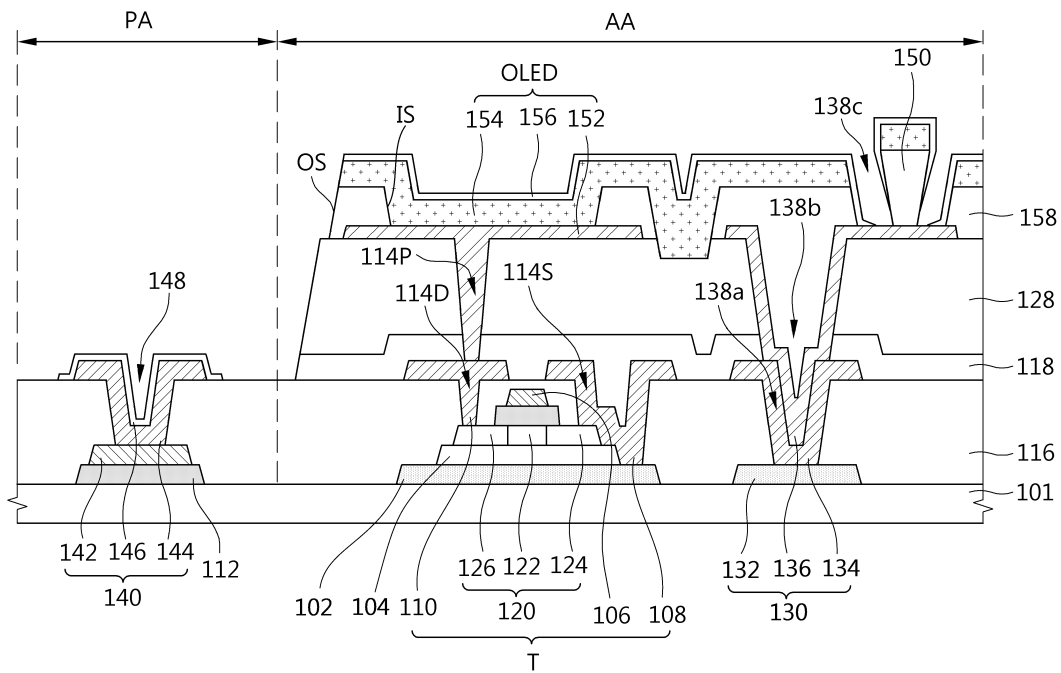
도면4f



도면4g



도면4h



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020170013553A	公开(公告)日	2017-02-07
申请号	KR1020150106336	申请日	2015-07-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SON SEOK WOO 손석우 KIM MIN JOO 김민주 WON SANG HYUK 원상혁		
发明人	손석우 김민주 원상혁		
IPC分类号	H01L27/32 H01L51/56 H01L51/00		
CPC分类号	H01L27/3272 H01L27/3248 H01L27/3262 H01L27/3258 H01L27/3246 H01L51/56 H01L51/0011 H01L2227/32 H01L2251/56		
代理人(译)	Bakyoungbok		
外部链接	Espacenet		

摘要(译)

有机发光显示器及其制造方法技术领域本发明涉及一种能够简化结构并减少掩模工艺数量的有机发光显示器及其制造方法。在根据本发明的有机发光显示器中，辅助下电极并且通过辅助上电极电连接到第二电极。

