



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0008359
(43) 공개일자 2017년01월24일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(52) CPC특허분류

H01L 27/3253 (2013.01)

H01L 27/3258 (2013.01)

(21) 출원번호 10-2015-0099222

(22) 출원일자 2015년07월13일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

안준용

경기도 용인시 기흥구 삼성로 95 (농서동)

(74) 대리인

리엔목특허법인

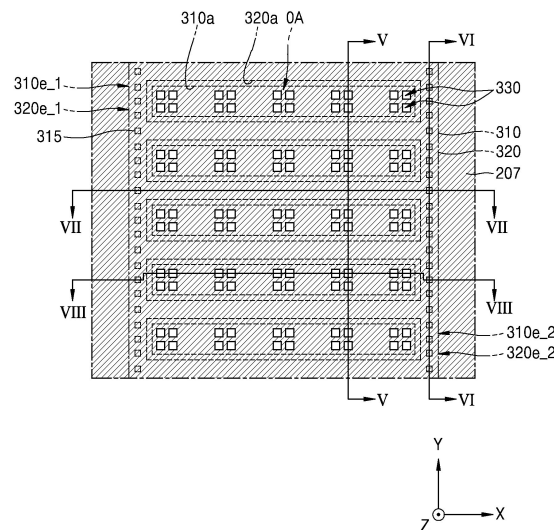
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 디스플레이 장치 및 그 제조 방법

(57) 요약

본 발명의 일 실시예는 표시 영역과 표시 영역을 둘러싸는 주변 영역이 형성되는 하부 기판과, 하부 기판에 대향하도록 배치되는 상부 기판과, 하부 기판의 표시 영역에 배치되는 디스플레이부와, 하부 기판의 주변 영역에 배치되어 하부 기판과 상부 기판을 접합하는 실링(Sealing) 부재와, 하부 기판과 실링(Sealing) 부재 사이에 개재되고, 제1 방향을 따라 형성되는 제1 관통부가 제1 방향과 교차하는 제2 방향으로 복수개 형성되는 제1 금속층과, 제1 금속층 상에 배치되고, 제1 관통부의 크기에 대응하거나 더 큰 크기를 갖는 복수개의 제2 관통부가 형성되는 제2 금속층과, 제1 금속층과 제2 금속층을 전기적으로 연결하는 연결부를 포함하는 유기 발광 디스플레이 장치를 개시한다.

대표도 - 도4



(52) CPC특허분류

H01L 27/3272 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

표시 영역과 표시 영역을 둘러싸는 주변 영역이 형성되는 하부 기관;
 상기 하부 기관에 대향하도록 배치되는 상부 기관;
 상기 하부 기관의 상기 표시 영역에 배치되는 디스플레이부;
 상기 하부 기관의 상기 주변 영역에 배치되어 상기 하부 기관과 상기 상부 기관을 접합하는 실링(Sealing) 부재;
 상기 하부 기관과 상기 실링(Sealing) 부재 사이에 개재되고, 제1 방향을 따라 형성되는 제1 관통부가 상기 제1 방향과 교차하는 제2 방향으로 복수개 형성되는 제1 금속층;
 상기 제1 금속층 상에 배치되고, 상기 제1 관통부의 크기에 대응하거나 더 큰 크기를 갖는 복수개의 제2 관통부가 형성되는 제2 금속층; 및
 상기 제1 금속층과 상기 제2 금속층을 전기적으로 연결하는 연결부;를 포함하는, 유기 발광 디스플레이 장치.

청구항 2

제1 항에 있어서,
 상기 하부 기관과 상기 제1 금속층 사이에 개재되는 배리어층을 더 포함하고,
 상기 복수개의 제1 관통부 및 상기 복수개의 제2 관통부를 통해 상기 하부 기관 또는 상기 배리어층의 적어도 일부가 노출되는 개구 영역을 갖는, 유기 발광 디스플레이 장치.

청구항 3

제2 항에 있어서,
 상기 제1 금속층과 상기 제2 금속층 사이에 개재되는 제1 절연막을 더 포함하고,
 상기 제1 절연막은 상기 개구 영역의 일부를 커버하며, 상기 개구 영역 상에 형성되는 복수개의 제1 미세홀을 포함하는, 유기 발광 디스플레이 장치.

청구항 4

제3 항에 있어서,
 상기 복수개의 제1 미세홀에 의해, 상기 하부 기관 또는 상기 배리어층의 적어도 일부가 노출되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 5

제3 항에 있어서,
 상기 복수개의 제1 미세홀의 내부에는 실링(Sealing) 부재가 매립되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 6

제3 항에 있어서,
 상기 제2 금속층 상에 배치되는 제2 절연막을 더 포함하고,
 상기 제2 절연막은 상기 개구 영역의 일부를 커버하며, 상기 개구 영역 상에 형성되는 복수개의 제2 미세홀을

포함하는, 유기 발광 디스플레이 장치.

청구항 7

제6 항에 있어서,

상기 복수개의 제2 미세홀에 의해, 상기 하부 기관 또는 상기 배리어층의 적어도 일부가 노출되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 8

제6 항에 있어서,

상기 복수개의 제2 미세홀의 내부에는 실링(Sealing) 부재가 매립되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 9

제6 항에 있어서,

상기 복수개의 제2 미세홀은 상기 복수개의 제1 미세홀에 대응하는 위치에 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 10

제1 항에 있어서,

상기 제2 금속층과 상기 연결부는 동일한 재질로 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 11

제1 항에 있어서,

상기 제1 금속층은 제2 금속층 보다 큰 전기 저항(electric resistance)을 갖는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 12

제1 항에 있어서,

상기 복수개의 제1 관통부 및 상기 제2 관통부는 장변과 단변을 갖는 스트라이프(stripe) 형상으로, 상기 제1 방향으로 연장되도록 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 13

제1 항에 있어서,

상기 복수개의 제1 관통부 및 상기 제2 관통부는 상기 제1 방향과 상기 제2 방향을 따라 각각 교번적으로 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 14

제1 항에 있어서,

상기 연결부는,

상기 하부 기관의 가장자리 방향에서 상기 제2 방향으로 연장되어 형성되는 제1 에지(edge)부와, 상기 디스플레이부 방향에서 상기 제2 방향으로 연장되어 형성되는 제2 에지(edge)부를 따라 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 15

제14 항에 있어서,

상기 연결부는 상기 각 제1 관통부 및 상기 제2 관통부 사이에 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 16

제14 항에 있어서,

상기 연결부는 상기 각 개구 영역 사이에 형성되는 것을 특징으로 하는, 유기 발광 디스플레이 장치.

청구항 17

제1 항에 있어서,

상기 디스플레이부는 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 포함하고,

상기 제1 금속층은 상기 게이트 전극과 동일층에 배치되며,

상기 제2 금속층은 상기 소스 전극 및 드레인 전극과 동일층에 배치되는, 유기 발광 디스플레이 장치.

청구항 18

표시 영역과 표시 영역을 둘러싸도록 형성되는 주변 영역을 갖는 하부 기판을 준비하는 단계;

상기 하부 기판의 상기 표시 영역 상에 디스플레이부를 형성하는 단계;

상기 하부 기판의 상기 주변 영역 상에, 제1 방향을 따라 연장하도록 형성되는 복수개의 제1 관통부를 갖는 제1 금속층을 형성하는 단계;

상기 제1 금속층 상에 복수개의 연결홀을 갖는 제1 절연막을 형성하는 단계;

상기 제1 절연막 상에 상기 복수개의 제1 관통부와 크기가 동일하거나 더 큰 복수개의 제2 관통부를 갖는 제2 금속층을 형성하는 단계;

상기 하부 기판 상에 상기 상부 기판을 배치한 후, 상기 하부 기판의 상기 주변 영역 상에 실링(Sealing) 부재를 형성하여 상기 하부 기판과 상기 상부 기판을 접합시키는 단계;를 포함하고,

상기 제1 절연막 상에 상기 제2 금속층을 형성하는 단계는,

상기 제1 절연막에 형성되는 상기 복수개의 연결홀에 상기 제2 금속층의 일부가 매립되어 상기 제1 금속층과 상기 제2 금속층을 전기적으로 연결하는 것을 특징으로 하는, 유기 발광 디스플레이 장치의 제조 방법.

청구항 19

제18 항에 있어서,

상기 제1 절연막은 상기 제1 관통부 및 상기 제2 관통부를 통해 노출되는 상기 하부 기판의 개구 영역을 커버하며,

상기 제1 절연막에는 상기 개구 영역 상에 형성되는 복수개의 제1 미세홀이 형성되는, 유기 발광 디스플레이 장치의 제조 방법.

청구항 20

제18 항에 있어서,

상기 제2 금속층을 덮는 제2 절연막을 형성하는 단계를 더 포함하고,

상기 제2 절연막은 상기 제1 관통부 및 상기 제2 관통부를 통해 노출되는 상기 하부 기판의 개구 영역을 커버하며,

상기 제2 절연막에는 상기 개구 영역 상에 형성되는 복수개의 제2 미세홀이 형성되는, 유기 발광 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것으로, 더 상세하게는 외부로부터 유입되는 정전기를 빠르게 분산시킬 수 있는 구조를 갖는 유기 발광 디스플레이 장치 및 그 제조 방법에 관한 것이다.

배경 기술

- [0002] 디스플레이 장치들 중, 유기발광 디스플레이 장치는 시야각이 넓고 컨트라스트가 우수할 뿐만 아니라 응답속도가 빠르다는 장점을 가지고 있어 차세대 디스플레이 장치로서 주목을 받고 있다.
- [0003] 일반적으로 유기발광 디스플레이 장치는 기판 상에 박막트랜지스터 및 유기발광소자들을 형성하고, 유기발광소자들이 스스로 빛을 발광하여 작동한다. 이러한 유기발광 디스플레이 장치는 휴대폰 등과 같은 소형 제품의 디스플레이로 사용되기도 하고, 텔레비전 등과 같은 대형 제품의 디스플레이로 사용되기도 한다.
- [0004] 유기발광 디스플레이 장치는 하부 기판과 상부 기판 사이에 이미지를 디스플레이하는 디스플레이부를 갖는다. 하부 기판과 상부 기판은 디스플레이부 외곽 형성되는 실링(Sealing) 부재에 의해 접합되고, 이를 통해 디스플레이부가 외부로부터 밀봉된다.
- [0005] 한편 최근 디스플레이 경향에 따라 디스플레이 패널 대비 최대한의 이미지를 디스플레이 할 수 있도록, 디스플레이부 주변에 형성되는 데드 스페이스(dead space)를 줄이려는 연구가 활발히 진행되고 있다.
- [0006] 전술한 배경기술은 발명자가 본 발명의 실시예들의 도출을 위해 보유하고 있었거나, 도출 과정에서 습득한 기술 정보로서, 반드시 본 발명의 실시예들의 출원 전에 일반 공중에게 공개된 공지기술이라 할 수는 없다.

발명의 내용

해결하려는 과제

[0007] 본 발명의 실시예들은 외부로부터 유입되는 정전기로 인한 디스플레이 회로부의 손상과 디스플레이 실링(Sealing)의 접합 불량률을 개선할 수 있는 유기 발광 디스플레이 장치 및 그 제조 방법을 제공하고자 한다.

과제의 해결 수단

- [0008] 본 발명의 일 실시예는 표시 영역과 표시 영역을 둘러싸는 주변 영역이 형성되는 하부 기판과, 하부 기판에 대향하도록 배치되는 상부 기판과, 하부 기판의 표시 영역에 배치되는 디스플레이부와, 하부 기판의 주변 영역에 배치되어 하부 기판과 상부 기판을 접합하는 실링(Sealing) 부재와, 하부 기판과 실링(Sealing) 부재 사이에 개재되고, 제1 방향을 따라 형성되는 제1 관통부가 제1 방향과 교차하는 제2 방향으로 복수개 형성되는 제1 금속층과, 제1 금속층 상에 배치되고, 제1 관통부의 크기에 대응하거나 더 큰 크기를 갖는 복수개의 제2 관통부가 형성되는 제2 금속층과, 제1 금속층과 제2 금속층을 전기적으로 연결하는 연결부를 포함하는 유기 발광 디스플레이 장치를 개시한다.
- [0009] 본 실시예에 있어서, 하부 기판과 제1 금속층 사이에 개재되는 배리어층을 더 포함하고, 복수개의 제1 관통부 및 복수개의 제2 관통부를 통해 하부 기판 또는 배리어층의 적어도 일부가 노출되는 개구 영역을 가질 수 있다.
- [0010] 본 실시예에 있어서, 제1 금속층과 제2 금속층 사이에 개재되는 제1 절연막을 더 포함하고, 제1 절연막은 개구 영역의 일부를 커버하며, 개구 영역 상에 형성되는 복수개의 제1 미세홀을 포함할 수 있다.
- [0011] 본 실시예에 있어서, 복수개의 제1 미세홀에 의해, 하부 기판 또는 배리어층의 적어도 일부가 노출되는 것을 특징으로 할 수 있다.
- [0012] 본 실시예에 있어서, 복수개의 제1 미세홀의 내부에는 실링(Sealing) 부재가 매립되는 것을 특징으로 할 수 있다.
- [0013] 본 실시예에 있어서, 제2 금속층 상에 배치되는 제2 절연막을 더 포함하고, 제2 절연막은 개구 영역의 일부를 커버하며, 개구 영역 상에 형성되는 복수개의 제2 미세홀을 포함할 수 있다.

- [0014] 본 실시예에 있어서, 복수개의 제2 미세홀에 의해, 하부 기관 또는 배리어층의 적어도 일부가 노출되는 것을 특징으로 할 수 있다.
- [0015] 본 실시예에 있어서, 복수개의 제2 미세홀의 내부에는 실링(Sealing) 부재가 매립되는 것을 특징으로 할 수 있다.
- [0016] 본 실시예에 있어서, 복수개의 제2 미세홀은 복수개의 제1 미세홀에 대응하는 위치에 형성되는 것을 특징으로 할 수 있다.
- [0017] 본 실시예에 있어서, 제2 금속층과 연결부는 동일한 재질로 형성되는 것을 특징으로 할 수 있다.
- [0018] 본 실시예에 있어서, 제1 금속층은 제2 금속층 보다 큰 전기 저항(electric resistance)을 갖는 것을 특징으로 할 수 있다.
- [0019] 본 실시예에 있어서, 복수개의 제1 관통부 및 제2 관통부는 장변과 단변을 갖는 스트라이프(stripe) 형상으로, 제1 방향으로 연장되도록 형성되는 것을 특징으로 할 수 있다.
- [0020] 본 실시예에 있어서, 복수개의 제1 관통부 및 제2 관통부는 제1 방향과 제2 방향을 따라 각각 교번적으로 형성되는 것을 특징으로 할 수 있다.
- [0021] 본 실시예에 있어서, 연결부는, 하부 기관의 가장자리 방향에서 제2 방향으로 연장되어 형성되는 제1 에지(edge)부와, 디스플레이부 방향에서 제2 방향으로 연장되어 형성되는 제2 에지(edge)부를 따라 형성되는 것을 특징으로 할 수 있다.
- [0022] 본 실시예에 있어서, 연결부는 각 제1 관통부 및 제2 관통부 사이에 형성되는 것을 특징으로 할 수 있다.
- [0023] 본 실시예에 있어서, 연결부는 각 개구 영역 사이에 형성되는 것을 특징으로 할 수 있다.
- [0024] 본 실시예에 있어서, 디스플레이부는 반도체층, 게이트 전극, 소스 전극 및 드레인 전극을 포함하는 박막 트랜지스터를 포함하고, 제1 금속층은 게이트 전극과 동일층에 배치되며, 제2 금속층은 소스 전극 및 드레인 전극과 동일층에 배치될 수 있다.
- [0025] 본 발명의 다른 실시예는 표시 영역과 표시 영역을 둘러싸도록 형성되는 주변 영역을 갖는 하부 기관을 준비하는 단계와, 하부 기관의 표시 영역 상에 디스플레이부를 형성하는 단계와, 하부 기관의 주변 영역 상에, 제1 방향을 따라 연장하도록 형성되는 복수개의 제1 관통부를 갖는 제1 금속층을 형성하는 단계와, 제1 금속층 상에 복수개의 연결홀을 갖는 제1 절연막을 형성하는 단계와, 제1 절연막 상에 복수개의 제1 관통부와 크기가 동일하거나 더 큰 복수개의 제2 관통부를 갖는 제2 금속층을 형성하는 단계와, 하부 기관 상에 상부 기관을 배치한 후, 하부 기관의 주변 영역 상에 실링(Sealing) 부재를 형성하여 하부 기관과 상부 기관을 접합시키는 단계를 포함하고, 제1 절연막 상에 제2 금속층을 형성하는 단계는, 제1 절연막에 형성되는 복수개의 연결홀에 제2 금속층의 일부가 매립되어 제1 금속층과 제2 금속층을 전기적으로 연결하는 것을 특징으로 하는 유기 발광 디스플레이 장치의 제조 방법을 개시한다.
- [0026] 본 실시예에 있어서, 제1 절연막은 제1 관통부 및 제2 관통부를 통해 노출되는 하부 기관의 개구 영역을 커버하며, 제1 절연막에는 개구 영역 상에 형성되는 복수개의 제1 미세홀이 형성될 수 있다.
- [0027] 본 실시예에 있어서, 제2 금속층을 덮는 제2 절연막을 형성하는 단계를 더 포함하고, 제2 절연막은 제1 관통부 및 제2 관통부를 통해 노출되는 하부 기관의 개구 영역을 커버하며, 제2 절연막에는 개구 영역 상에 형성되는 복수개의 제2 미세홀이 형성될 수 있다.
- [0028] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질 것이다.
- [0029] 이러한 일반적인 고 구체적인 측면이 시스템, 방법, 컴퓨터 프로그램, 또는 어떠한 시스템, 방법, 컴퓨터 프로그램의 조합을 사용하여 실시될 수 있다.

발명의 효과

- [0030] 상기한 바와 같이 이루어진 본 발명의 실시예들에 따르면, 외부로부터 유입되는 정전기를 빠르게 분산시킴으로써 디스플레이 회로부의 손상과 디스플레이 실링(Sealing)의 접합 불량을 개선할 수 있는 유기 발광 디스플레이 장치 그 제조 방법을 구현할 수 있다.

[0031] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0032] 도 1은 본 발명의 일 실시예에 관한 유기 발광 디스플레이 장치를 개략적으로 나타내는 평면도이다.

도 2는 도 1의 유기 발광 디스플레이 장치를 II-II선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.

도 3은 도 1의 화소부(PX)의 단면 구조를 개략적으로 나타내는 단면도이다.

도 4는 도 3의 IV부분의 일부를 확대하여 개략적으로 나타내는 평면도이다.

도 5는 도 4의 V-V선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.

도 6은 도 4의 VI-VI선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.

도 7은 도 4의 VII-VII선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.

도 8은 도 4의 VIII-VIII선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.

도 9는 도 4의 다른 실시예를 개략적으로 나타낸 평면도이다.

도 10은 도 4의 또 다른 실시예를 개략적으로 나타낸 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0033] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0034] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 또한, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 또한, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.

[0035] 또한, 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다. 또한, 어떤 실시예가 달리 구현 가능한 경우에 특정한 공정 순서는 설명되는 순서와 다르게 수행될 수도 있다. 예를 들어, 연속하여 설명되는 두 공정이 실질적으로 동시에 수행될 수도 있고, 설명되는 순서와 반대의 순서로 진행될 수 있다.

[0036] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0037] 도 1은 본 발명의 일 실시예에 관한 유기 발광 디스플레이 장치를 개략적으로 나타내는 평면도이고, 도 2는 도 1의 유기 발광 디스플레이 장치를 II-II선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.

[0038] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 관한 유기 발광 디스플레이 장치는 하부 기관(100)과, 하부 기관(100) 상에 배치되는 디스플레이부(200)와, 실링 부재(400)와, 실링 부재(400)를 통해 하부 기관(100)과 접합되는 상부 기관(500)을 구비한다.

[0039] 하부 기관(100)은 글라스재, 금속재, 또는 PET(Polyethylen terephthalate), PEN(Polyethylen naphthalate), 폴리이미드(Polyimide) 등과 같은 플라스틱재 등, 다양한 재료로 형성된 것일 수 있다. 이러한 하부 기관(100)은 복수개의 화소들을 포함하는 디스플레이부(200)가 배치되는 표시 영역(DA)과, 이 표시 영역(DA)을 감싸는 주변 영역(PA)을 가질 수 있다.

[0040] 상부 기관(500)은 하부 기관(100)과 마찬가지로, 글라스재, 금속재, 또는 PET(Polyethylen terephthalate), PEN(Polyethylen naphthalate), 폴리이미드(Polyimide) 등과 같은 플라스틱재 등, 다양한 재료로 형성된 것일 수 있다. 하부 기관(100)과 상부 기관(500)은 동일한 재료로 형성된 것일 수도 있고, 서로 상이한 재료로 형성된 것일 수도 있다.

- [0041] 하부 기판(100)과 상부 기판(500) 사이에는 실링 부재(400)가 배치될 수 있다. 이러한 실링 부재(400)는 하부 기판(100)의 주변 영역(PA) 상에는 배치될 수 있으며, 실링 부재(400)를 통해 상부 기판(500)을 하부 기판(100)에 접합하여 밀봉시킬 수 있다. 예컨대 실링 부재(400)는 프릿(frit) 또는 에폭시 등으로 형성할 수 있는데, 물론 본 발명이 이에 한정되는 것은 아니다.
- [0042] 디스플레이부(200)는 하부 기판(100)의 표시 영역(DA) 상에 배치되며 복수개의 화소(PX)들을 포함할 수 있다. 예컨대 디스플레이부(200)는 복수개의 박막 트랜지스터들과 이에 연결된 화소전극들을 포함하는 유기발광 디스플레이부일 수도 있고, 액정 디스플레이부일 수도 있다. 본 실시예에서는 디스플레이부(200)가 유기발광 디스플레이부인 경우에 대하여 설명한다. 이러한 디스플레이부(200)의 구체적인 구조에 관하여는 도 3에서 상세하게 도시되어 있다.
- [0043] 도 3은 도 1의 화소부(PX)의 단면 구조를 개략적으로 나타내는 단면도이다.
- [0044] 도 3을 참조하면, 디스플레이부(200)는 박막 트랜지스터(TFT), 커패시터(미도시) 및 박막 트랜지스터(TFT)와 전기적으로 연결된 유기발광소자(240)를 포함할 수 있다. 박막 트랜지스터(TFT)는 비정질실리콘, 다결정실리콘 또는 유기반도체물질을 포함하는 반도체층(202), 게이트 전극(204), 소스 전극(206s) 및 드레인 전극(206d)을 포함할 수 있다. 이하 박막 트랜지스터(TFT)의 일반적인 구성을 자세히 설명한다.
- [0045] 먼저 하부 기판(100) 상에는 하부 기판(100)의 면을 평탄화하기 위해 또는 박막 트랜지스터(TFT)의 반도체층(202)으로 불순물 등이 침투하는 것을 방지하기 위해, 실리콘옥사이드 또는 실리콘나이트라이드 등으로 형성된 배리어층(201)이 배치되고, 이 배리어층(201) 상에 반도체층(202)이 위치하도록 할 수 있다.
- [0046] 반도체층(202)의 상부에는 게이트 전극(204)이 배치되는데, 이 게이트 전극(204)에 인가되는 신호에 따라 소스 전극(206s) 및 드레인 전극(206d)이 전기적으로 소통된다. 게이트 전극(204)은 인접층과의 밀착성, 적층되는 층의 표면 평탄성 그리고 가공성 등을 고려하여, 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다.
- [0047] 이때 반도체층(202)과 게이트 전극(204)과의 절연성을 확보하기 위하여, 실리콘옥사이드 및/또는 실리콘나이트라이드 등으로 형성되는 게이트 절연막(203)이 반도체층(202)과 게이트 전극(204) 사이에 개재될 수 있다.
- [0048] 게이트 전극(204)의 상부에는 절연막들(205, 207)이 배치될 수 있는데, 이는 실리콘옥사이드 또는 실리콘나이트라이드 등의 물질로 단층으로 형성되거나 또는 도시된 것과 같이 다층으로 형성될 수 있다. 이와 같이 절연막들(205, 207)이 다층 구조로 형성된 경우에는, 절연막들(205, 207)은 제1 절연막(205)과 제2 절연막(207)을 포함할 수 있다.
- [0049] 도면에는 도시되지 않았으나, 상술한 것과 같이 절연막들(205, 207)이 다층 구조로 형성되는 경우에는, 다른 실시예로서 박막 트랜지스터(TFT)를 포함하는 백 플레인층의 구조에 따라 게이트 전극(204) 상부에 게이트 전극(204)과 일부 중첩되는 도전층(미도시)을 더 구비할 수 있다.
- [0050] 이러한 도전층은 제1 절연막(205)과 제2 절연막(207) 사이에 형성될 수 있고, 이 경우 제1 절연막(205)은 게이트 전극(204)과 상기 도전층을 절연하는 절연막으로서의 기능을 할 수 있다. 게이트 전극(204) 상부에 형성된 도전층 중 게이트 전극(204)과 중첩되는 부분은 커패시터로서의 기능을 가질 수 있다. 즉, 하부에 배치된 게이트 전극(204)이 커패시터의 하부 전극이 되고, 상부에 배치된 도전층이 커패시터의 상부 전극이 되는 것으로 이해될 수 있다. 이 경우에는 제1 절연막(205)은 유전막의 기능을 할 수 있다.
- [0051] 상술한 것과 같이 별도의 도전층이 형성되지 않는 경우에는, 제1 절연막(205)과 제2 절연막(207) 사이에만 후술할 제2 금속층(320, 도 4참조)이 배치될 수 있다.
- [0052] 절연막들(205, 207)의 상부에는 소스 전극(206s) 및 드레인 전극(206d)이 배치된다. 소스 전극(206s) 및 드레인 전극(206d)은 절연막들(205, 207)과 게이트 절연막(203)에 형성되는 콘택홀을 통하여 반도체층(202)에 각각 전기적으로 연결된다. 소스 전극(206s) 및 드레인 전극(206d)은 도전성 등을 고려하여 예컨대 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 은(Ag), 마그네슘(Mg), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 리튬(Li), 칼슘(Ca), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 구리(Cu) 중 하나 이상의 물질로 단층 또는 다층으로 형성될 수 있다.
- [0053] 한편, 하부 기판(100)의 상에 제3 절연막(208)이 배치될 수 있다. 이 경우 제3 절연막(208)은 평탄화막일 수 있다. 이러한 제3 절연막(208)은 박막 트랜지스터(TFT) 상부에 유기발광소자가 배치되는 경우 박막 트랜지스터

(TFT)의 상면을 대체로 평탄화하게 하고, 박막 트랜지스터(TFT) 및 각종 소자들을 보호하는 역할을 한다. 이러한 제3 절연막(208)은 예컨대 아크릴계 유기물 또는 BCB(Benzocyclobutene) 등으로 형성될 수 있다. 이때 도 3에 도시된 것과 같이, 배리어층(201), 게이트 절연막(203) 및 절연막(205, 207)은 하부 기판(100)의 전면(全面)에 형성될 수 있다.

[0054] 한편, 박막 트랜지스터(TFT) 상부에는 제4 절연막(209)이 배치될 수 있다. 이 경우 제4 절연막(209)은 화소정의막일 수 있다. 제4 절연막(209)은 상술한 제3 절연막(208) 상에 위치할 수 있으며, 화소전극(210)의 중앙부를 노출시키는 개구를 가질 수 있다. 이러한 제4 절연막(209)은 화소영역을 정의하는 역할을 한다.

[0055] 이러한 제4 절연막(209)은 예컨대 유기 절연막으로 구비될 수 있다. 그러한 유기 절연막으로는 폴리메틸메타크릴레이트(PMMA)와 같은 아크릴계 고분자, 폴리스티렌(PS), phenol그룹을 갖는 고분자 유도체, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 혼합물 등을 포함할 수 있다.

[0056] 한편, 제3 절연막(208) 상에는 유기발광소자(240)가 배치될 수 있다. 유기발광소자(240)는 화소전극(210), 발광층(EML: Emission Layer)을 포함하는 중간층(220) 및 대향전극(230)을 포함할 수 있다.

[0057] 화소전극(210)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다. (반)투명 전극으로 형성될 때에는 예컨대 ITO, IZO, ZnO, In₂O₃, IGO 또는 AZO로 형성될 수 있다. 반사형 전극으로 형성될 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 및 이들의 화합물 등으로 형성된 반사막과, ITO, IZO, ZnO, In₂O₃, IGO 또는 AZO로 형성된 층을 가질 수 있다. 물론 본 발명이 이에 한정되는 것은 아니고 다양한 재질로 형성될 수 있으며, 그 구조 또한 단층 또는 다층이 될 수 있는 등 다양한 변형이 가능하다.

[0058] 제4 절연막(209)에 의해 정의된 화소영역에는 중간층(220)이 각각 배치될 수 있다. 이러한 중간층(220)은 전기적 신호에 의해 빛을 발광하는 발광층(EML: Emission Layer)을 포함하며, 발광층(EML)을 이외에도 발광층(EML)과 화소전극(210) 사이에 배치되는 홀 주입층(HIL: Hole Injection Layer), 홀 수송층(HTL: Hole Transport Layer) 및 발광층(EML)과 대향전극(230) 사이에 배치되는 전자 수송층(ETL: Electron Transport Layer), 전자 주입층(EIL: Electron Injection Layer) 등이 단일 혹은 복합의 구조로 적층되어 형성될 수 있다. 물론 중간층(220)은 반드시 이에 한정되는 것은 아니고, 다양한 구조를 가질 수도 있음은 물론이다.

[0059] 발광층(EML)을 포함하는 중간층(220)을 덮으며 화소전극(210)에 대향하는 대향전극(230)이 하부 기판(100) 전면(全面)에 걸쳐서 배치될 수 있다. 대향전극(230)은 (반)투명 전극 또는 반사형 전극으로 형성될 수 있다.

[0060] 대향전극(230)이 (반)투명 전극으로 형성될 때에는 일함수가 작은 금속 즉, Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물로 형성된 층과 ITO, IZO, ZnO 또는 In₂O₃ 등의 (반)투명 도전층을 가질 수 있다. 대향전극(230)이 반사형 전극으로 형성될 때에는 Li, Ca, LiF/Ca, LiF/Al, Al, Ag, Mg 및 이들의 화합물로 형성된 층을 가질 수 있다. 물론 대향전극(230)의 구성 및 재료가 이에 한정되는 것은 아니며 다양한 변형이 가능함은 물론이다.

[0061] 도 4는 도 3의 IV부분의 일부를 확대하여 개략적으로 나타내는 평면도이다.

[0062] 도 4에서는 설명의 편의를 위해 실링 부재(400)는 나타나지 않았으며, 도 4에 나타난 구조의 상부에 실링 부재(400)가 배치될 수 있다. 이러한 실링 부재(400)는 실링 영역(SA) 상에 형성될 수 있다.

[0063] 도 4를 참조하면, 하부 기판(100)의 주변 영역(PA) 상에는 제1 금속층(310)이 배치될 수 있으며, 제1 금속층(310)은 하부 기판(100)과 실링 부재(400) 사이에 개재될 수 있다. 이러한 제1 금속층(310)은 복수개의 제1 관통부(310a)를 가질 수 있는데, 복수개의 제1 관통부(310a)는 도 4에 나타난 것과 같이 제1 방향(X축 방향)을 따라 연장되도록 형성될 수 있다. 즉, 복수개의 제1 관통부(310a)는 장변과 단변을 갖는 스트라이프(stripe) 형상으로 제2 방향(Y축 방향)으로 복수개가 평행하게 형성될 수 있다.

[0064] 제1 금속층(310) 상에는 제2 금속층(320)이 더 배치될 수 있으며, 제2 금속층(320)은 제1 금속층(310)과 실링 부재(400) 사이에 개재될 수 있다. 이러한 제2 금속층(320)은 복수개의 제2 관통부(320a)를 가질 수 있는데, 이러한 복수개의 제2 관통부(320a)는 복수개의 제1 관통부(310a)와 마찬가지로 제1 방향(X축 방향)을 따라 연장되도록 형성될 수 있다. 따라서, 제2 관통부(320a)들도 장변과 단변을 갖는 스트라이프(stripe) 형상으로 서로 평행하게 형성될 수 있다. 제2 관통부(320a)들은 제1 관통부(310a)들이 형성되는 위치에 대응하도록 형성될 수 있으며, 제1 관통부(310a)들과 동일하거나 더 큰 크기로 형성될 수 있다. 이와 같이, 제2 금속층(320)은 제1 금속층(310)의 상부에 형성될 수 있다.

- [0065] 제1 금속층(310)의 제1 관통부(310a)들 및 제2 금속층(320)의 제2 관통부(320a)들을 통해 하부 기판(100) 또는 배리어층(201)의 적어도 일부가 노출되는 개구 영역(OA)이 형성될 수 있다. 본 실시예에서는 개구 영역(OA)이 하부 기판(100)의 적어도 일부를 노출하는 것으로 도 4에 나타나 있으나, 본 발명의 실시예들이 이에 한정되는 것은 아니다. 즉, 전술한 바와 같이 개구 영역(OA)은 하부 기판(100)에 형성되는 배리어층(201)을 노출시킬 수도 있다.
- [0066] 한편, 제1 금속층(310)과 제2 금속층(320) 사이에는 제1 절연막(205)이 개재될 수 있고, 제2 금속층(320)과 실링부재(400) 사이에는 제2 절연막(207)이 개재될 수 있다. 제1 절연막(205) 및 제2 절연막(207)은 전술한 도 3의 설명에서 언급하였듯이 표시 영역(DA)에서 주변 영역(PA)까지 연장되어 형성될 수 있다.
- [0067] 도 4는 제2 금속층(320) 상에 배치되는 제2 절연막(207)을 나타내고 있다. 제2 절연막(207)은 개구 영역(OA)의 일부를 커버하도록 형성될 수 있다. 개구 영역(OA) 상에 형성된 제2 절연막(207)에는 복수개의 미세홀(330)이 형성될 수 있으며, 이러한 복수개의 미세홀(330)을 통해 하부 기판(100)의 일부가 노출될 수 있다.
- [0068] 한편, 제1 금속층(310)과 제2 금속층(320)은 연결부(315)를 통해 서로 전기적으로 연결될 수 있다. 연결부(315)는 제2 금속층(320)과 동일한 재질로 형성될 수 있다. 이러한 연결부(315)는, 하부 기판(100)의 가장자리를 따라 제2 방향(Y축 방향)으로 연장되어 형성되는 제1 에지부(310e_1)(320e_2)와, 제1 에지부(310e_1)(310e_2)와 반대되는 방향인 상기 디스플레이부 방향에서 제2 방향으로 연장되어 형성되는 제2 에지부(310e_2)(320e_2)를 따라 복수개가 형성될 수 있다. 이러한 연결부(315)에 대해서는, 후술할 도 6 내지 도 8에 대한 설명에서 구체적으로 설명하기로 한다.
- [0069] 도 5는 도 4의 V-V선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.
- [0070] 도 4 및 도 5를 참조하면, 하부 기판(100) 상에는 배리어층(201)이 형성되고, 배리어층(201) 상에는 게이트 절연막(203)이 형성될 수 있다. 이러한 배리어층(201)과 게이트 절연막(203)은 표시 영역(DA)에서 주변 영역(PA)까지 연장되도록 형성될 수 있으며, 즉 하부 기판(100)의 전면에 형성될 수 있다.
- [0071] 게이트 절연막(203) 상에는 제1 금속층(310)이 배치될 수 있다. 이러한 제1 금속층(310)은 개구 영역(OA)을 형성하는 복수개의 제1 관통부(310a)를 갖도록 형성될 수 있다. 상세히, 제1 금속층(310)에 제1 관통부(310a)들을 형성하는 과정에서, 하부에 배치된 배리어층(201) 및 게이트 절연막(203)의 일부가 함께 제거될 수 있다. 이와 같은 과정을 거쳐 제1 금속층(310)의 제1 관통부(310a)들은 하부 기판(100)의 일부를 노출시키는 개구 영역(OA)을 형성할 수 있다. 이러한 개구 영역(OA) 상에는 제1 절연막(205) 및 제2 절연막(207)에 의해 형성되는 복수개의 미세홀(330a, 330b)이 형성될 수 있으며, 복수개의 미세홀(330a, 330b)는 제1 절연막(205)에 형성되는 복수개의 제1 미세홀(330a) 및 제2 절연막(207)에 형성되는 복수개의 제2 미세홀(330b)을 포함할 수 있다.
- [0072] 제1 금속층(310) 상에는 제1 절연막(205)이 배치될 수 있는데, 제1 절연막(205)은 하부 기판(100) 전면에 형성될 수 있다. 제1 절연막(205)은 개구 영역(OA)의 적어도 일부를 커버하도록 개구 영역(OA) 상에도 형성될 수 있는데, 개구 영역(OA) 상에 형성된 제1 절연막(205)은 복수개의 제1 미세홀(330a)을 가질 수 있다. 본 실시예에서는 복수개의 제1 미세홀(330a)에 의해 하부 기판(100)의 일부가 노출될 수 있다. 다른 실시예로 배리어층(201)의 일부가 노출될 수도 있다.
- [0073] 다음으로, 제1 절연막(205) 상에는 제2 금속층(320)이 배치될 수 있는데, 제2 금속층(320)은 복수개의 제2 관통부(320a)를 갖도록 형성될 수 있다. 제2 금속층(320)에 형성된 제2 관통부(320a)들은 제1 금속층(310)에 형성된 제1 관통부(310a)들과 대응되는 위치에 형성될 수 있으며, 제1 관통부(310a)들과 동일하거나 더 큰 크기를 갖도록 형성될 수 있다. 이러한 제2 관통부(320a)들을 통해 하부 기판(100)의 일부를 노출시키는 개구 영역(OA)이 형성될 수 있다.
- [0074] 또한, 제2 금속층(320) 상에는 제2 절연막(207)이 배치될 수 있는데, 제2 절연막(207)은 하부 기판(100) 전면에 형성될 수 있다. 제2 절연막(207)은 개구 영역(OA)의 적어도 일부를 커버하도록 개구 영역(OA) 상에도 형성될 수 있는데, 개구 영역(OA) 상에 형성된 제2 절연막(207)은 복수개의 제2 미세홀(330b)을 가질 수 있다. 복수개의 제2 미세홀(330b)은 복수개의 제1 미세홀(330a)과 대응되는 위치에 형성될 수 있다. 따라서 복수개의 제2 미세홀(330b)에 의해 하부 기판(100)의 일부가 노출될 수 있으며, 다른 실시예로 배리어층(201)의 일부가 노출될 수도 있다.
- [0075] 이러한 제1 미세홀(330a)들 및 제2 미세홀(330b)들의 내부에는 실링 부재(400)가 매립될 수 있다. 제1 미세홀(330a) 및 제2 미세홀(330b)을 통해 실링 부재(400)와 접촉하는 하부 기판(100) 상에 접촉 면적을 넓힐 수

있다. 특히 복수개의 제1 관통부(310a)들 및 복수개의 제2 관통부(320a)를 연속적으로 연장되도록 형성함에 따라 미세홀들(300)이 형성될 수 있는 면적을 최대한 확장하여 실링 부재(400)가 하부 기판(100)과 접촉하는 면적을 최대한 넓혀 실링 부재(400)와 하부 기판(100)의 접합 강도를 현저히 향상시킬 수 있다.

- [0076] 도 6은 도 4의 VI-VI선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.
- [0077] 도 6은 제1 관통부(310a)와 제2 관통부(320a)가 형성되지 않은 부분, 즉 제2 에지부(310e_2)(320e_2)를 따라 형성되는 복수개의 연결부(315)의 절단면이 나타나도록 실링 영역(SA)의 일부를 절단하여 나타낸 단면도이다.
- [0078] 도 6을 참조하면, 전술한 바와 같이 하부 기판(100) 상에는 차례대로 배리어층(201)과 게이트 절연막(203), 그리고 게이트 절연막(203) 상에 형성되는 제1 금속층(310), 제1 절연막(205), 제2 금속층(320) 및 제2 절연막(207)이 형성될 수 있다.
- [0079] 여기서, 제1 금속층(310)과 제2 금속층(320) 사이에 개재되는 제1 절연막(205)에는 연결홀(205a)이 형성될 수 있으며, 이 연결홀(205a)에는 제2 금속층(320)과 동일한 재질을 갖는 연결부(315)가 형성될 수 있다.
- [0080] 연결부(315)는 전술한 바와 같이 제1 금속층(310)과 제2 금속층(320)을 전기적으로 연결하는 구성요소이다. 일반적으로, 제1 금속층(310)은 전술한 게이트 전극(204)와 동일층에 배치될 수 있으며, 제2 금속층(320)은 소스 전극(206s)과 드레인 전극(206d)과 동일층에 배치될 수 있다. 즉, 제1 금속층(310)은 배리어층(201)과 게이트 절연막(203) 상에 게이트 전극(204)이 형성될 때 함께 형성될 수 있으며, 제2 금속층(320) 또한 배리어층(201)과 게이트 절연막(203) 상에 소스 전극(206s)과 드레인 전극(206d)이 형성될 때 함께 형성될 수 있다. 또한, 제1 금속층(310)은 게이트 전극(204)과 동일한 재질로 형성될 수 있으며, 제2 금속층(320)은 소스 전극(206s)과 드레인 전극(206d)과 동일한 재질로 형성될 수 있다.
- [0081] 따라서, 연결부(315)는 소스 전극(206s)과 드레인 전극(206d)을 제2 절연막(207) 상에 형성하는 과정, 즉 제2 금속층(320)을 제1 절연막(205) 상에 형성하는 과정에서, 제1 절연막(205)에 형성되는 연결홀(205a)에 제2 금속층(320)과 동일한 재질의 도전성 물질이 매립됨으로써 형성될 수 있다.
- [0082] 일반적으로, 유기 발광 디스플레이 장치에 외부로부터 정전기가 유입되면, 주변 영역(PA)에 배치되는 제1 금속층(310)에 정전기가 축적됨으로써 하부 기판(100)과 실링 부재(400)와의 접합 불량이나, 제2 에지부(310e_2)(320e_2) 측에 연결되는 회로부가 손상되는 문제점이 있다. 더욱이, 제1 금속층(310)은 소스 전극(206s)이나 드레인 전극(206d)과 동일한 물성을 갖는 제2 금속층(320)보다 전기 저항이 상대적으로 큰 게이트 전극(204)과 동일한 재질로 형성되므로, 축적되는 정전기를 원활하게 분산시키지 못하고 제1 금속층(310)에 정전기 전하를 축적할 수 있다.
- [0083] 제2 금속층(320)은 제1 금속층(310)보다 전기 저항이 작은 물질로 형성될 수 있다. 상세히, 제1 금속층(310)은 제2 금속층(320)보다 약 10배 큰 전기 저항을 갖는 물질로 제조될 수 있다. 따라서, 제1 금속층(310)과 제2 금속층(320)을 전기적으로 연결하는 연결부(315)를 구비하면, 제1 금속층(310)에 축적되는 정전기 전하를 제2 금속층(320)을 통해 원활하게 분산시킬 수 있으며, 외부로부터 유입되는 정전기 전하가 회로 측으로 유입되는 것을 방지할 수 있다.
- [0084] 도 7은 도 4의 VII-VII선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.
- [0085] 도 7은 제1 에지부(310e_1)(320e_1)와 제2 에지부(310e_2)(320e_2)측에 제1 금속층(310)과 제2 금속층(320)을 전기적으로 연결하는 연결부(315)가 형성된 모습을 나타낸다.
- [0086] 도 4 및 도 7을 참조하면, 하부 기판(100) 상에 배리어층(201)이 형성되고, 배리어층(201) 상에는 게이트 절연막(203)이 형성될 수 있다. 배리어층(201)과 게이트 절연막(203)은 표시 영역(DA)에서 주변 영역(PA)까지 연장되도록 형성될 수 있으며, 즉 하부 기판(100)의 전면에 형성될 수 있다.
- [0087] 제1 관통부(310a) 및 제2 관통부(320a)들은 제1 방향(X축 방향)으로 연장되며, 타 방향(Y축 방향)으로 서로 이격되어 형성될 수 있다. 이와 같이 제1 관통부(310a) 및 제2 관통부(320a)들이 서로 이격되어 형성된 영역에는 제1 금속층(310)과 제2 금속층(320)이 연속적으로 배치될 수 있다.
- [0088] 도 8은 도 4의 VIII-VIII선을 따라 취한 단면을 개략적으로 나타내는 단면도이다.
- [0089] 도 8은 제1 관통부(310a) 및 제2 관통부(320a)들이 배치된 제1 방향(X축 방향)에 따라 취한 단면도로써, 제1 관통부(310a) 및 제2 관통부(320a)들이 형성되는 개구 영역(OA)에는 전술한 바와 같이 제1 절연막(205)과 제2 절연막(207)이 형성될 수 있다. 개구 영역(OA) 상에 배치되는 제1 절연막(205) 및 제2 절연막(207)에는 제1 미세

홀(330a) 및 제2 미세홀(330b)들이 형성될 수 있다. 이러한 제1 미세홀(330a), 제2 미세홀(330b), 제1 관통부(310a) 및 제2 관통부(320a)를 통해 하부 기관(100)의 일부가 노출될 수 있다.

[0090] 한편, 제1 금속층(310)은 하부 기관(100)의 가장자리 방향의 제1 에지부(310e_1)와 디스플레이부(200) 방향의 제2 에지부(310e_2)를 가질 수 있다. 제1 금속층(310) 상에 형성되는 제2 금속층(320)도 제1 금속층(310)과 마찬가지로 하부 기관(100)의 가장자리 방향의 제1 에지부(320e_1) 및 디스플레이부(200) 방향의 제2 에지부(320e_2)를 가질 수 있다

[0091] 이러한 제1 금속층(310) 및 제2 금속층(320)의 제1 에지부(310e_1)(320e_1)와 제2 에지부(310e_2)(320e_2)는 제1 관통부(310a)와 제2 관통부(320a)들이 형성되는 제1 방향(X축 방향)과 교차하는 제2 방향(Y축 방향)을 따라 연속적으로 연장될 수 있다.

[0092] 따라서, 도 8에 도시된 바와 같이, 제1 에지부(310e_1)(320e_1) 및 제2 에지부(310e_2)(320e_2)에는 제1 금속층(310)과 제2 금속층(320)이 배치될 수 있고, 이와 같이 중첩하여 형성되는 제1 금속층(310) 및 제2 금속층(320)은 캡(cap)을 확보하여 정전기가 디스플레이부(200) 측으로 유입되는 것을 방지하는 역할을 할 수 있다. 또한, 제1 에지부(310e_1)(320e_1)와 제2 에지부(310e_2)(320e_2)에 중첩하여 배치된 제1 금속층(310)과 제2 금속층(320)은 소정의 높이를 갖는 턱을 형성하여, 실링 부재(400)가 실링 영역 외곽까지 퍼지는 것을 방지할 수 있다.

[0093] 도 9는 도 4의 다른 실시예를 개략적으로 나타낸 평면도이다.

[0094] 도 9를 참조하면, 연결부(1315)는 도 4에 나타난 바와 같이 제1 에지부(1310e_1)(1320e_1)와 제2 에지부(1310e_2)(1320e_2) 측에 형성될 수도 있으나, 각각의 제1 관통부(1310a)와 제2 관통부(1320a) 사이에도 형성될 수 있다.

[0095] 도 10은 도 4의 또 다른 실시예를 개략적으로 나타낸 평면도이다.

[0096] 도 10을 참조하면, 연결부(2315)는 도 4 및 도 9에 나타난 바와 같이 제1 에지부(2310e_1)(2320e_1)와 제2 에지부(2310e_2)(2320e_2) 측과, 각각의 제1 관통부(2310a)와 제2 관통부(2320a) 사이 뿐만 아니라, 각 개구 영역(OA) 사이에도 형성될 수 있다.

[0097] 이러한 경우에는, 제1 관통부(2310a)와 제2 관통부(2320a)는 개구 영역(OA)에 인접한 위치에 형성되며, 각 개구 영역(OA) 사이에는 제1 금속층(2310)과 제2 금속층(2320)이 형성될 수 있다. 즉, 연결부(2315)는 제1 에지부(2310e_1)(2320e_1)와 제2 에지부(2310e_2)(2320e_2)가 연장 형성되는 제2 방향(Y축 방향)과, 제2 방향과 교차하는 제1 방향(X축 방향) 모두에 형성될 수 있다.

[0098] 도 9 및 도 10에 나타난 본 발명의 실시예들은 연결부(315, 1315, 2315)는 유기 발광 디스플레이 장치의 주변 영역(PA) 내에서 다양한 위치에 형성될 수 있음을 나타내는 예시으로써, 제1 금속층(1310, 2310)과, 제1 금속층(1310, 2310)의 전기 저항보다 작은 전기 저항을 갖는 제2 금속층(1320, 2320)을 전기적으로 연결할 수 있는 어떠한 위치에도 형성될 수 있다.

[0099] 이와 같은 구성에 의하면, 전술한 바와 같이 외부로부터 유입되는 정전기 전하가 제1 금속층(310, 1310, 2310)에 축적되지 않고, 제2 금속층(320, 1320, 2320)으로 전달됨으로써, 국부적인 정전기 전하 쏠림 현상을 방지하여 하부 기관(100)과 실링 부재(400)의 접합 불량을 방지할 수 있으며, 디스플레이부(200) 측으로 유입되는 정전기 전하를 차단할 수 있는 효과를 얻을 수 있다.

[0100] 본 발명의 실시예들은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

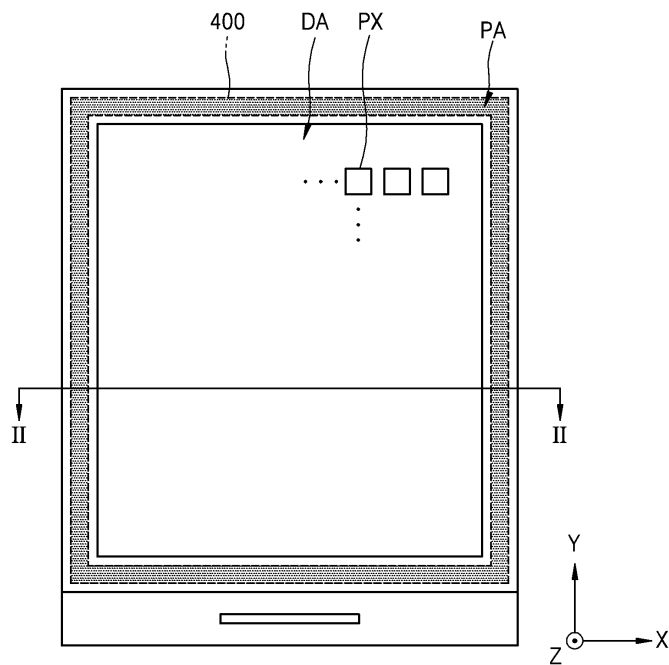
부호의 설명

[0101]	100: 하부 기관	210: 화소 전극
	200: 디스플레이부	220: 중간층
	201: 배리어층	230: 대향전극

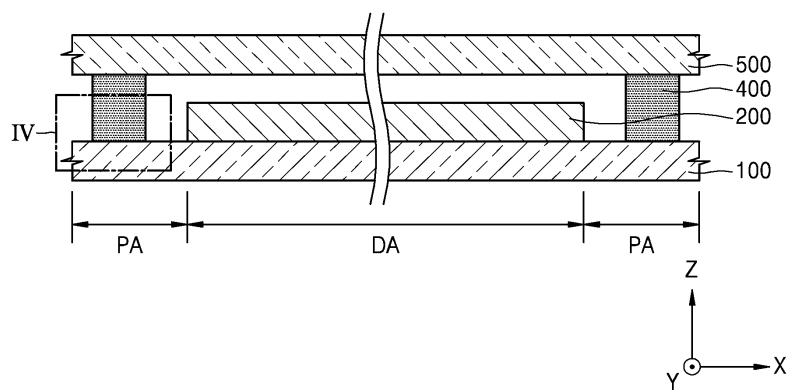
- | | |
|--------------|--------------|
| 202: 반도체층 | 240: 유기발광소자 |
| 203: 게이트 절연막 | 310: 제1 금속층 |
| 204: 게이트 전극 | 310a: 제1 관통부 |
| 205: 제1 절연막 | 315: 연결부 |
| 206d: 드레인 전극 | 320: 제2 금속층 |
| 206s: 소스 전극 | 320a: 제2 관통부 |
| 207: 제2 절연막 | 330a: 제1 미세홀 |
| 208: 제3 절연막 | 330b: 제2 미세홀 |
| 209: 제4 절연막 | |

도면

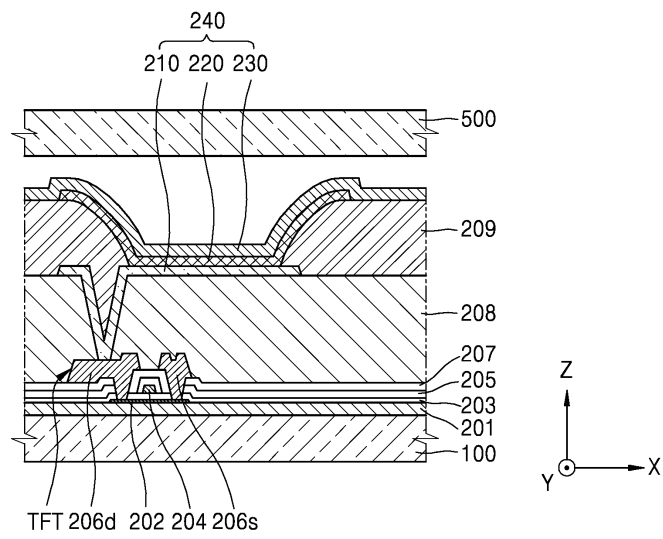
도면1



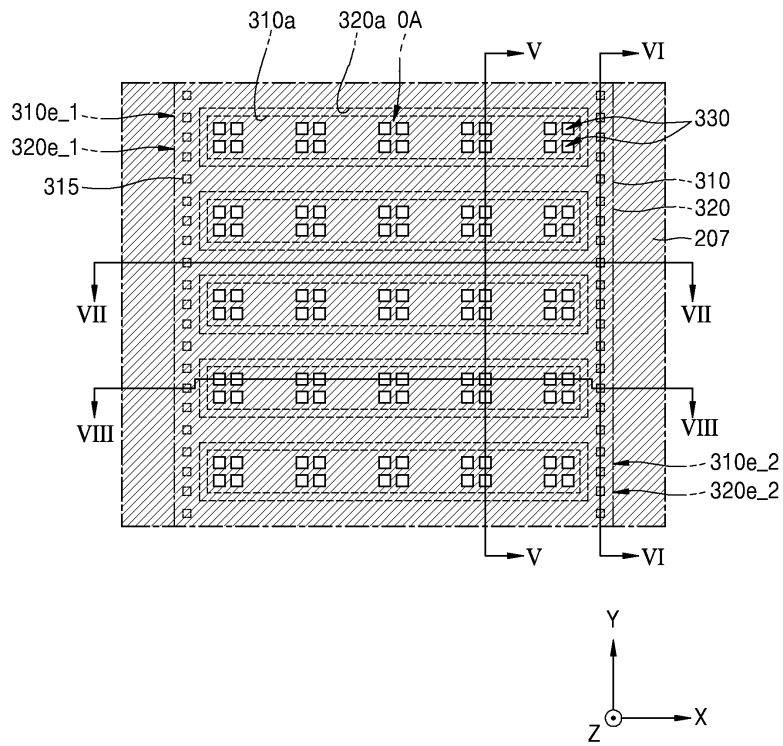
도면2



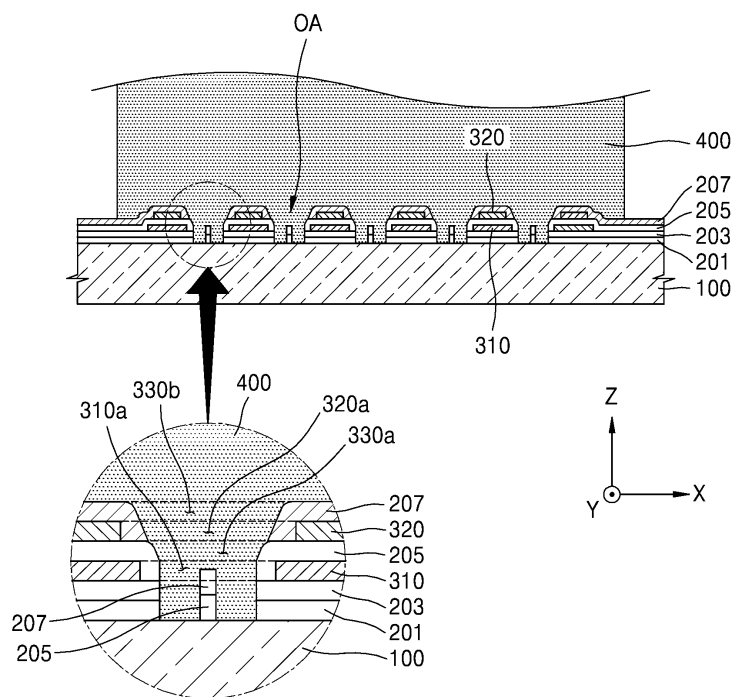
도면3



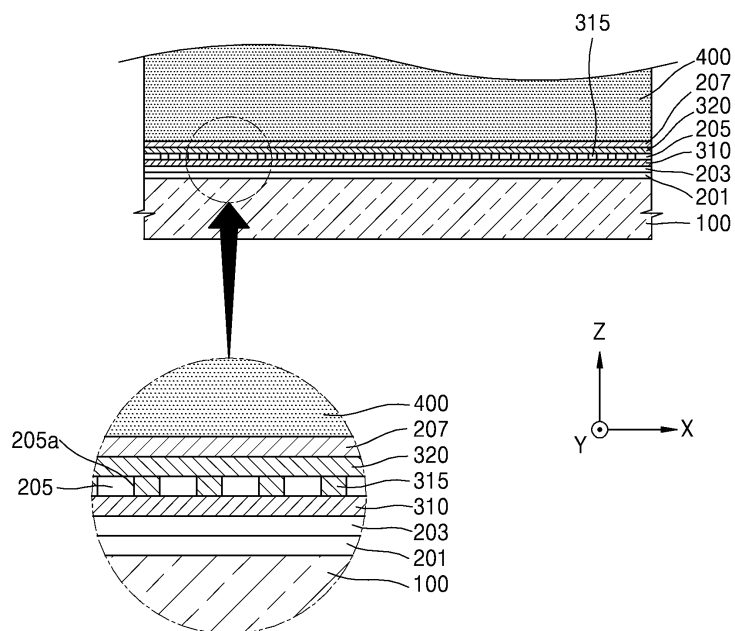
도면4



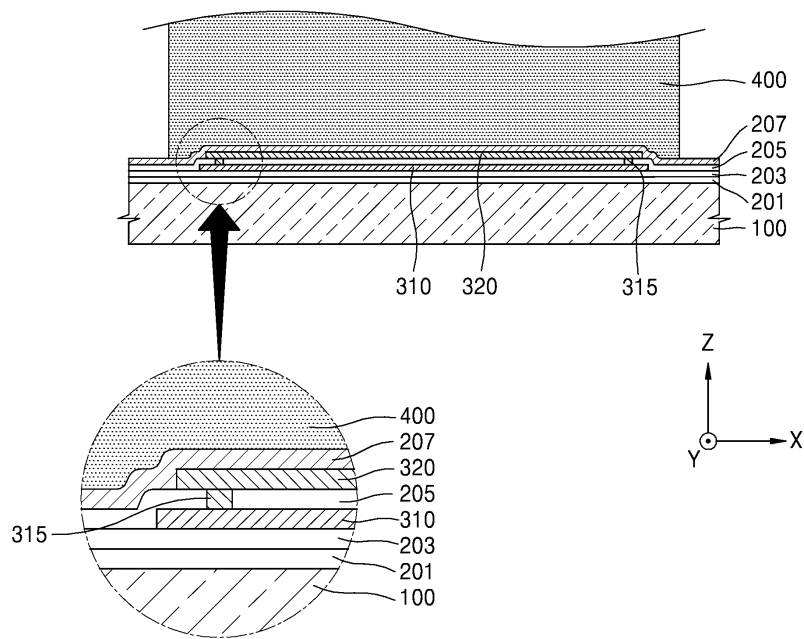
도면5



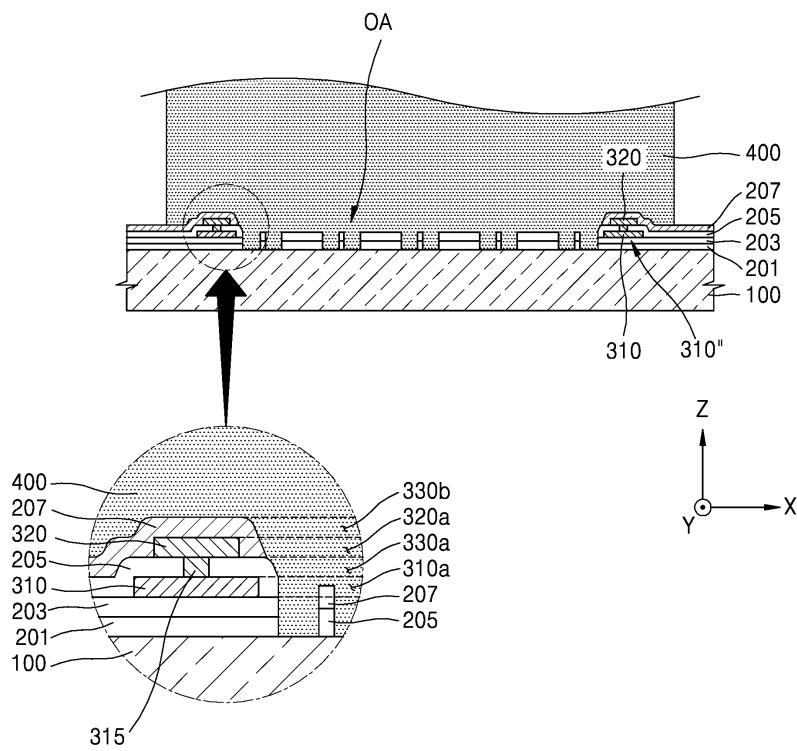
도면6



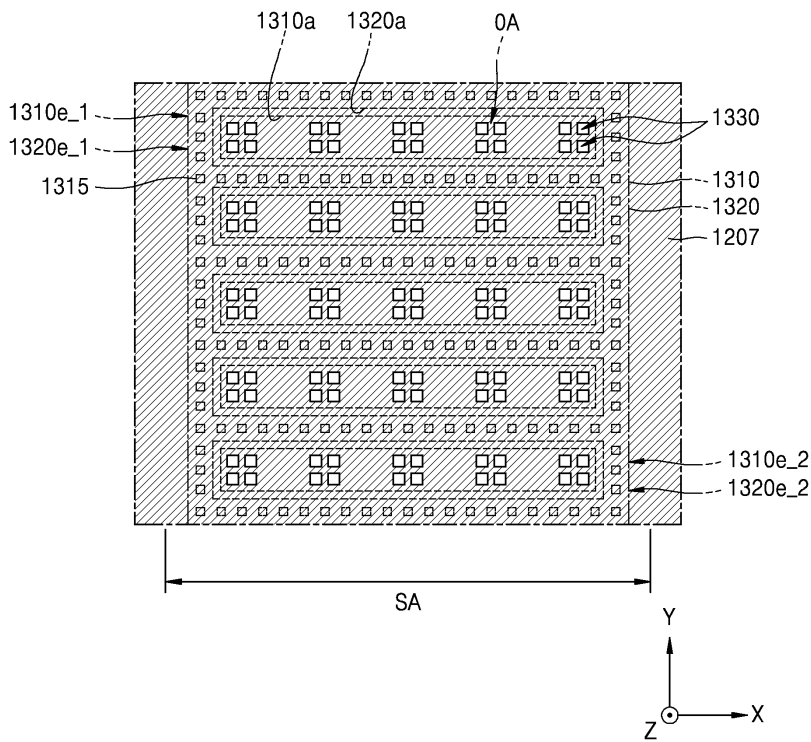
도면7



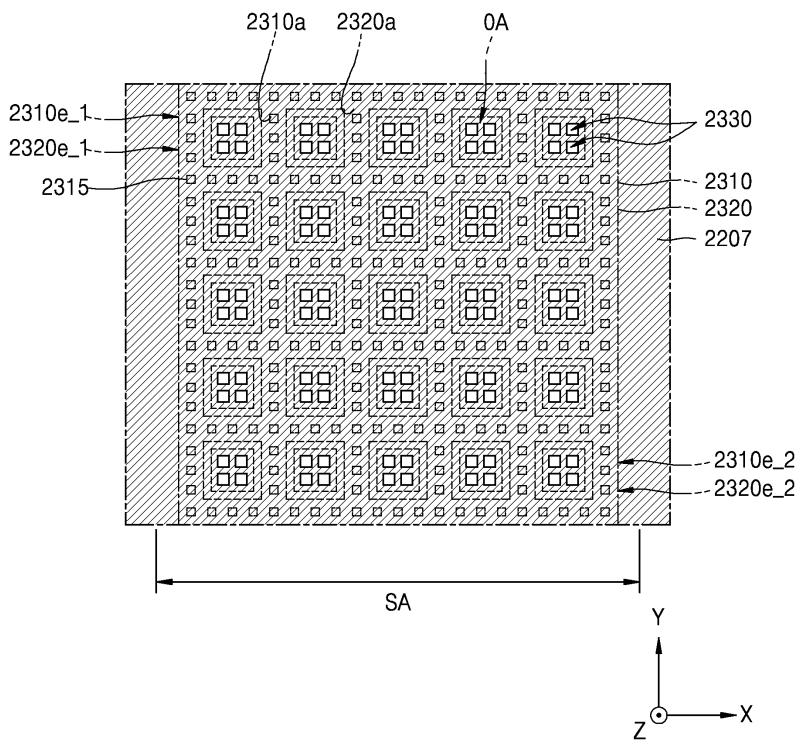
도면8



도면9



도면10



专利名称(译)	标题：OLED显示装置及其制造方法		
公开(公告)号	KR1020170008359A	公开(公告)日	2017-01-24
申请号	KR1020150099222	申请日	2015-07-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	AN JUN YONG 안준용		
发明人	안준용		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3253 H01L27/3258 H01L27/3272 H01L2227/32 H01L51/524 H01L51/5246 H01L51/525 H01L51/56 H01L27/3244		
外部链接	Espacenet		

摘要(译)

本发明的一个优选实施例公开了一种有机电致发光显示装置，包括第二金属层，第一金属层和连接部分，电连接具有第一金属层的第二金属层，该第一金属层在第二方向上形成多个。根据第一方向形成的第一穿透部分与第一方向相交，它插入在密封构件和下板和密封构件之间，并且其尺寸布置在第一金属层上并且它对应于第一金属层的尺寸下板和上板共轭的穿透部分或更大部分设置在上板的周边区域中，该上板设置成面对并且显示部分布置在下板和下板的显示区域中显示区域和显示区域周围的周边区域形成的板和下板。关于第二金属层，形成多个第二穿透部分。

