



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0130048
(43) 공개일자 2016년11월10일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(52) CPC특허분류

H01L 27/3248 (2013.01)

H01L 27/3246 (2013.01)

(21) 출원번호 10-2015-0062022

(22) 출원일자 2015년04월30일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

정성우

경기도 용인시 기흥구 삼성로 95 (농서동)

이상진

경기도 용인시 기흥구 삼성로 95 (농서동)

(74) 대리인

리엔목특허법인

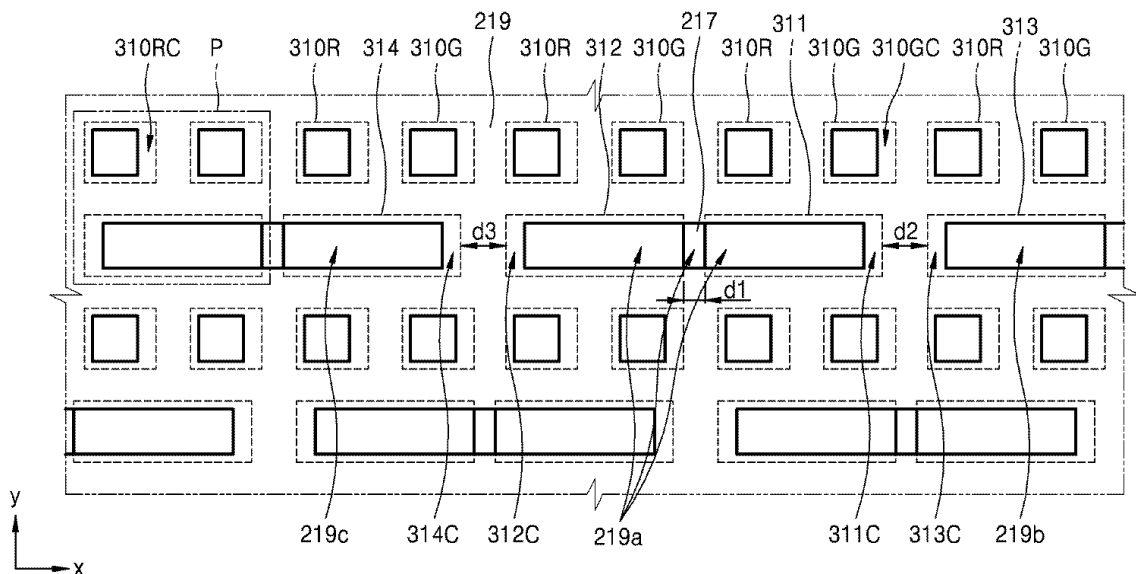
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기발광 디스플레이 장치

(57) 요약

본 발명은 휘도가 높아지면서도 정확한 이미지 구현이 가능한 유기발광 디스플레이 장치를 위하여, (i) 상호 이격되도록 인접하여 배치된 제1화소전극과 제2화소전극과, (ii) 상기 제1화소전극의 중앙부와, 상기 제1화소전극의 상기 제2화소전극 방향의 제1가장자리와, 상기 제2화소전극의 중앙부와, 상기 제2화소전극의 상기 제1화소전극 방향의 제2가장자리를 노출시키는 일체(一體) 형상의 제1개구를 갖는, 화소정의막을 구비하는, 유기발광 디스플레이 장치를 제공한다.

대표도



(52) CPC특허분류

H01L 27/326 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

상호 이격되도록 인접하여 배치된, 제1화소전극과 제2화소전극; 및

상기 제1화소전극의 중앙부와, 상기 제1화소전극의 상기 제2화소전극 방향의 제1가장자리와, 상기 제2화소전극의 중앙부와, 상기 제2화소전극의 상기 제1화소전극 방향의 제2가장자리를 노출시키는 일체(一體) 형상의 제1개구를 갖는, 화소정의막;을 구비하는, 유기발광 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 제1화소전극과 상기 제2화소전극에 대응하도록 일체로 형성된 발광층을 더 구비하는, 유기발광 디스플레이 장치.

청구항 3

제1항에 있어서,

상기 제1화소전극의 가장자리들 중 상기 제1가장자리 외의 부분들은 상기 화소정의막에 의해 덮이고, 상기 제2화소전극의 가장자리들 중 상기 제2가장자리 외의 부분들은 상기 화소정의막에 의해 덮이는, 유기발광 디스플레이 장치.

청구항 4

제1항에 있어서,

상기 제1화소전극 하부에 위치하며 상기 제1화소전극에 전기적으로 연결되는 제1박막트랜지스터;

상기 제2화소전극 하부에 위치하며 상기 제2화소전극에 전기적으로 연결되는 제2박막트랜지스터; 및

상기 제1박막트랜지스터와 상기 제2박막트랜지스터를 덮는 절연층;

을 더 구비하고,

상기 제1화소전극과 상기 제2화소전극은 상기 절연층 상에 위치하며, 상기 제1화소전극의 상기 제1박막트랜지스터와 전기적으로 연결되는 제1연결부분과 상기 제2화소전극의 상기 제2박막트랜지스터와 전기적으로 연결되는 제2연결부분은 상기 화소정의막으로 덮이는, 유기발광 디스플레이 장치.

청구항 5

제4항에 있어서,

상기 제1연결부분은 상기 제1화소전극의 상기 제2화소전극 방향의 반대방향에 위치하고, 상기 제2연결부분은 상기 제2화소전극의 상기 제1화소전극 방향의 반대방향에 위치하는, 유기발광 디스플레이 장치.

청구항 6

제1항에 있어서,

상기 제1화소전극의 상기 제2화소전극 방향의 반대방향에 위치하도록 상기 제1화소전극으로부터 이격되어 배치된, 제3화소전극; 및

상기 제2화소전극의 상기 제1화소전극 방향의 반대방향에 위치하도록 상기 제2화소전극으로부터 이격되어 배치된, 제4화소전극;

을 더 구비하고,

상기 화소정의막은 상기 제3화소전극의 중앙부를 노출시키는 제2개구와, 상기 제4화소전극의 중앙부를 노출시키는 제3개구를 가지며,

상기 제1화소전극과 상기 제3화소전극 사이의 제2간격과 상기 제2화소전극과 상기 제4화소전극 사이의 제3간격은 상기 제1화소전극과 상기 제2화소전극 사이의 제1간격보다 넓은, 유기발광 디스플레이 장치.

청구항 7

제6항에 있어서,

상기 화소정의막은, 상기 제3화소전극의 상기 제1화소전극 방향의 제3가장자리와, 상기 제4화소전극의 상기 제2화소전극 방향의 제4가장자리를 덮는, 유기발광 디스플레이 장치.

청구항 8

제7항에 있어서,

상기 제1화소전극 하부에 위치하며 상기 제1화소전극에 전기적으로 연결되는 제1박막트랜지스터;

상기 제2화소전극 하부에 위치하며 상기 제2화소전극에 전기적으로 연결되는 제2박막트랜지스터;

상기 제3화소전극 하부에 위치하며 상기 제3화소전극에 전기적으로 연결되는 제3박막트랜지스터;

상기 제4화소전극 하부에 위치하며 상기 제4화소전극에 전기적으로 연결되는 제4박막트랜지스터; 및

상기 제1박막트랜지스터 내지 상기 제4박막트랜지스터를 덮는 절연층;

을 더 구비하고,

상기 제1화소전극 내지 상기 제4화소전극은 상기 절연층 상에 위치하며, 상기 제1화소전극의 상기 제1박막트랜지스터와 전기적으로 연결되는 제1연결부분과, 상기 제2화소전극의 상기 제2박막트랜지스터와 전기적으로 연결되는 제2연결부분과, 상기 제3화소전극의 상기 제3박막트랜지스터와 전기적으로 연결되는 제3연결부분과, 상기 제4화소전극의 상기 제4박막트랜지스터와 전기적으로 연결되는 제4연결부분은 상기 화소정의막으로 덮이는, 유기발광 디스플레이 장치.

청구항 9

제8항에 있어서,

상기 제1연결부분은 상기 제1화소전극의 상기 제2화소전극 방향의 반대방향에 위치하고, 상기 제2연결부분은 상기 제2화소전극의 상기 제1화소전극 방향의 반대방향에 위치하며, 상기 제3연결부분은 상기 제3화소전극의 상기 제1화소전극 방향에 위치하고, 상기 제4연결부분은 상기 제4화소전극의 상기 제2화소전극 방향에 위치하는, 유기발광 디스플레이 장치.

청구항 10

제1항에 있어서,

상기 제1화소전극 및 상기 제2화소전극과 이격되어 배치된 추가화소전극을 더 구비하고, 상기 화소정의막은 상기 추가화소전극의 중앙부가 노출되도록 상기 추가화소전극의 모든 가장자리를 덮는, 유기발광 디스플레이 장치.

청구항 11

상호 이격되도록 일렬로 배치된 복수개의 화소전극들; 및

상기 복수개의 화소전극들 각각의 중앙부와, 상기 복수개의 화소전극들의 상호 인접한 가장자리들을 노출시키는 일체(一體) 형상의 개구를 갖는, 화소정의막;

을 구비하는, 유기발광 디스플레이 장치.

청구항 12

제11항에 있어서,

상기 복수개의 화소전극들에 대응하도록 일체로 형성된 발광층을 더 구비하는, 유기발광 디스플레이 장치.

청구항 13

제11항에 있어서,

상기 화소정의막은, 일렬로 배치된 상기 복수개의 화소전극들 중 일단에 위치한 마지막 화소전극의 상기 일단 방향 가장자리와, 일렬로 배치된 상기 복수개의 화소전극들 중 타단에 위치한 마지막 화소전극의 상기 타단 방향 가장자리와, 일렬로 배치된 상기 복수개의 화소전극들 각각의 상기 일단에서 상기 타단 방향으로 연장된 측과 평행한 양측 가장자리들을 덮는, 유기발광 디스플레이 장치.

청구항 14

제11항에 있어서,

상기 복수개의 화소전극들에 전기적으로 연결되는 복수개의 박막트랜지스터들; 및

상기 복수개의 박막트랜지스터들을 덮는 절연층;

을 더 구비하고, 상기 복수개의 화소전극들은 상기 절연층 상에 위치하며, 상기 복수개의 화소전극들의 상기 복수개의 박막트랜지스터들과 전기적으로 연결되는 연결부분들은 상기 화소정의막으로 덮이는, 유기발광 디스플레이 장치.

청구항 15

제11항에 있어서,

상기 복수개의 화소전극들과 이격되어 배치된 추가화소전극을 더 구비하고, 상기 화소정의막은 상기 추가화소전극의 중앙부가 노출되도록 상기 추가화소전극의 모든 가장자리를 덮는, 유기발광 디스플레이 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기발광 디스플레이 장치에 관한 것으로서, 더 상세하게는 휘도가 높아지면서도 정확한 이미지 구현이 가능한 유기발광 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 유기발광 디스플레이 장치는 화소전극과 대향전극 사이에 개재된 발광층에서 발생하는 광을 통해 이미지를 구현하는 디스플레이 장치이다. 이러한 유기발광 디스플레이 장치는 각 부화소들의 발광여부나 발광정도를 제어하기 위해, 화소전극이 박막트랜지스터에 전기적으로 연결되도록 하고, 그러한 박막트랜지스터를 통해 화소전극에 인가되는 전기적 신호를 제어한다.

발명의 내용

해결하려는 과제

[0003] 그러나 이러한 종래의 유기발광 디스플레이 장치에는, 고해상도에 대한 요구가 커짐에 따라 부화소의 크기가 작아지고, 이에 따라 부화소에서 충분한 휘도의 광을 방출하기 어렵다는 문제점이 있었다.

[0004] 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 휘도가 높아지면서도 정확한 이미지 구현이 가능한 유기발광 디스플레이 장치를 제공하는 것을 목적으로 한다. 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

[0005] 본 발명의 일 관점에 따르면, (i) 상호 이격되도록 인접하여 배치된 제1화소전극과 제2화소전극과, (ii) 상기 제1화소전극의 중앙부와, 상기 제1화소전극의 상기 제2화소전극 방향의 제1가장자리와, 상기 제2화소전극의 중

양부와, 상기 제2화소전극의 상기 제1화소전극 방향의 제2가장자리를 노출시키는 일체(一體) 형상의 제1개구를 갖는, 화소정의막을 구비하는, 유기발광 디스플레이 장치가 제공된다.

- [0006] 상기 제1화소전극과 상기 제2화소전극에 대응하도록 일체로 형성된 발광층을 더 구비할 수 있다.
- [0007] 상기 제1화소전극의 가장자리들 중 상기 제1가장자리 외의 부분들은 상기 화소정의막에 의해 덮이고, 상기 제2화소전극의 가장자리들 중 상기 제2가장자리 외의 부분들은 상기 화소정의막에 의해 덮이도록 할 수 있다.
- [0008] 상기 제1화소전극 하부에 위치하며 상기 제1화소전극에 전기적으로 연결되는 제1박막트랜지스터와, 상기 제2화소전극 하부에 위치하며 상기 제2화소전극에 전기적으로 연결되는 제2박막트랜지스터와, 상기 제1박막트랜지스터와 상기 제2박막트랜지스터를 덮는 절연층을 더 구비하고, 상기 제1화소전극과 상기 제2화소전극은 상기 절연층 상에 위치하며, 상기 제1화소전극의 상기 제1박막트랜지스터와 전기적으로 연결되는 제1연결부분과 상기 제2화소전극의 상기 제2박막트랜지스터와 전기적으로 연결되는 제2연결부분은 상기 화소정의막으로 덮이도록 할 수 있다. 나아가, 상기 제1연결부분은 상기 제1화소전극의 상기 제2화소전극 방향의 반대방향에 위치하고, 상기 제2연결부분은 상기 제2화소전극의 상기 제1화소전극 방향의 반대방향에 위치하도록 할 수 있다.
- [0009] 한편, 상기 제1화소전극의 상기 제2화소전극 방향의 반대방향에 위치하도록 상기 제1화소전극으로부터 이격되어 배치된 제3화소전극과, 상기 제2화소전극의 상기 제1화소전극 방향의 반대방향에 위치하도록 상기 제2화소전극으로부터 이격되어 배치된 제4화소전극을 더 구비하고, 상기 화소정의막은 상기 제3화소전극의 중앙부를 노출시키는 제2개구와 상기 제4화소전극의 중앙부를 노출시키는 제3개구를 가지며, 상기 제1화소전극과 상기 제3화소전극 사이의 제2간격과 상기 제2화소전극과 상기 제4화소전극 사이의 제3간격은 상기 제1화소전극과 상기 제2화소전극 사이의 제1간격보다 넓도록 할 수 있다. 이때, 상기 화소정의막은, 상기 제3화소전극의 상기 제1화소전극 방향의 제3가장자리와, 상기 제4화소전극의 상기 제2화소전극 방향의 제4가장자리를 덮을 수 있다.
- [0010] 나아가, 상기 제1화소전극 하부에 위치하며 상기 제1화소전극에 전기적으로 연결되는 제1박막트랜지스터와, 상기 제2화소전극 하부에 위치하며 상기 제2화소전극에 전기적으로 연결되는 제2박막트랜지스터와, 상기 제3화소전극 하부에 위치하며 상기 제3화소전극에 전기적으로 연결되는 제3박막트랜지스터와, 상기 제4화소전극 하부에 위치하며 상기 제4화소전극에 전기적으로 연결되는 제4박막트랜지스터와, 상기 제1박막트랜지스터 내지 상기 제4박막트랜지스터를 덮는 절연층을 더 구비하고, 상기 제1화소전극 내지 상기 제4화소전극은 상기 절연층 상에 위치하며, 상기 제1화소전극의 상기 제1박막트랜지스터와 전기적으로 연결되는 제1연결부분과, 상기 제2화소전극의 상기 제2박막트랜지스터와 전기적으로 연결되는 제2연결부분과, 상기 제3화소전극의 상기 제3박막트랜지스터와 전기적으로 연결되는 제3연결부분과, 상기 제4화소전극의 상기 제4박막트랜지스터와 전기적으로 연결되는 제4연결부분은 상기 화소정의막으로 덮이도록 할 수 있다.
- [0011] 그리고, 상기 제1연결부분은 상기 제1화소전극의 상기 제2화소전극 방향의 반대방향에 위치하고, 상기 제2연결부분은 상기 제2화소전극의 상기 제1화소전극 방향의 반대방향에 위치하며, 상기 제3연결부분은 상기 제3화소전극의 상기 제1화소전극 방향에 위치하고, 상기 제4연결부분은 상기 제4화소전극의 상기 제2화소전극 방향에 위치하도록 할 수 있다.
- [0012] 상기 제1화소전극 및 상기 제2화소전극과 이격되어 배치된 추가화소전극을 더 구비하고, 상기 화소정의막은 상기 추가화소전극의 중앙부가 노출되도록 상기 추가화소전극의 모든 가장자리를 덮을 수 있다.
- [0013] 본 발명의 다른 일 관점에 따르면, (i) 상호 이격되도록 일렬로 배치된 복수개의 화소전극들과, (ii) 상기 복수개의 화소전극들 각각의 중앙부와, 상기 복수개의 화소전극들의 상호 인접한 가장자리들을 노출시키는 일체(一體) 형상의 개구를 갖는, 화소정의막을 구비하는, 유기발광 디스플레이 장치가 제공된다.
- [0014] 상기 복수개의 화소전극들에 대응하도록 일체로 형성된 발광층을 더 구비할 수 있다.
- [0015] 상기 화소정의막은, 일렬로 배치된 상기 복수개의 화소전극들 중 일단에 위치한 마지막 화소전극의 상기 일단 방향 가장자리와, 일렬로 배치된 상기 복수개의 화소전극들 중 타단에 위치한 마지막 화소전극의 상기 타단 방향 가장자리와, 일렬로 배치된 상기 복수개의 화소전극들 각각의 상기 일단에서 상기 타단 방향으로 연장된 측과 평행한 양측 가장자리들을 덮을 수 있다.
- [0016] 상기 복수개의 화소전극들에 전기적으로 연결되는 복수개의 박막트랜지스터들과, 상기 복수개의 박막트랜지스터들을 덮는 절연층을 더 구비하고, 상기 복수개의 화소전극들은 상기 절연층 상에 위치하며, 상기 복수개의 화소전극들의 상기 복수개의 박막트랜지스터들과 전기적으로 연결되는 연결부분들은 상기 화소정의막으로 덮이도록 할 수 있다.

[0017] 상기 복수개의 화소전극들과 이격되어 배치된 추가화소전극을 더 구비하고, 상기 화소정의막은 상기 추가화소전극의 중앙부가 노출되도록 상기 추가화소전극의 모든 가장자리를 덮을 수 있다.

[0018] 전술한 것 외의 다른 측면, 특징, 이점은 이하의 발명을 실시하기 위한 구체적인 내용, 특허청구범위 및 도면으로부터 명확해질 것이다.

발명의 효과

[0019] 상기한 바와 같이 이루어진 본 발명의 일 실시예에 따르면, 휘도가 높아지면서도 정확한 이미지 구현이 가능한 유기발광 디스플레이 장치를 구현할 수 있다. 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0020] 도 1은 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치의 일부를 개략적으로 도시하는 단면도이다.

도 2는 도 1의 유기발광 디스플레이 장치의 일부를 개략적으로 도시하는 평면도이다.

도 3은 본 발명의 다른 일 실시예에 따른 유기발광 디스플레이 장치의 일부를 개략적으로 도시하는 평면도이다.

발명을 실시하기 위한 구체적인 내용

[0021] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0022] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0023] 이하의 실시예에서 층, 막, 영역, 판 등의 각종 구성요소가 다른 구성요소 "상에" 있다고 할 때, 이는 다른 구성요소 "바로 상에" 있는 경우뿐 아니라 그 사이에 다른 구성요소가 개재된 경우도 포함한다. 또한 설명의 편의를 위하여 도면에서는 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0024] 이하의 실시예에서, x축, y축 및 z축은 직교 좌표계 상의 세 축으로 한정되지 않고, 이를 포함하는 넓은 의미로 해석될 수 있다. 예를 들어, x축, y축 및 z축은 서로 직교할 수도 있지만, 서로 직교하지 않는 서로 다른 방향을 지칭할 수도 있다.

[0025] 도 1은 본 발명의 일 실시예에 따른 유기발광 디스플레이 장치의 일부를 개략적으로 도시하는 단면도이고, 도 2는 도 1의 유기발광 디스플레이 장치의 일부를 개략적으로 도시하는 평면도이다.

[0026] 본 실시예에 따른 유기발광 디스플레이 장치는 기판(100), 박막트랜지스터(220), 버퍼층(211), 게이트절연막(213), 층간절연막(215) 및 보호막 또는 평탄화층(217)을 구비한다. 물론 이 외에도 도 1 및 도 2에 도시된 것과 같이 보호막 평탄화층(217) 상에 위치한 제1화소전극(311), 제2화소전극(312), 제3화소전극(313), 발광층(321), 발광층(323), 화소정의막(219) 및 대향전극(미도시) 등을 구비할 수 있다. 도 1에서는 대향전극을 도시하지 않은 것이고, 도 2에서는 발광층(321), 발광층(323) 및 대향전극을 도시하지 않은 것으로 이해될 수 있다.

[0027] 기판(100)은 플라스틱 소재인 플렉서블 기판일 수 있다. 다만 기판(100)이 플라스틱 소재를 포함할 경우, 플라스틱 기판은 유리 기판에 비하여 수분이나 산소를 쉽게 투과시키기 때문에, 수분이나 산소에 취약한 유기발광소자를 열화시켜 유기발광소자의 수명이 저하될 수 있다. 따라서 이를 방지하기 위하여 기판(100)상에 실리콘 옥사이드 또는 실리콘나이트라이드 등의 단층으로 형성되거나 또는 다층으로 적층된 형태의 버퍼층(211)이 배치될 수 있다. 물론 기판(100)은 플라스틱 소재 외에 금속이나 글라스재 등으로 형성될 수도 있다.

[0028] 버퍼층(211)상에 위치한 박막트랜지스터(220)는 게이트전극(221), 소스전극(223), 드레인전극(225), 반도체층(227), 게이트절연막(213) 및 층간절연막(215)을 구비할 수 있다. 물론 박막트랜지스터(220)는 도 1에 도시된 것과 같이 반도체층(227)이 최하부에 위치하고 그 상부에 게이트전극(221)이 위치하며 최상부에 소스전극(223)과 드레인전극(225)이 위치한 형태를 취할 수도 있고, 이와 상이한 형태를 취할 수도 있다. 반도체층(227)은 다결정실리콘(poly-silicon), 비정질실리콘(amorphous silicon), 유기반도체층, 또는 전도성 산화물반도체층을 포

함할 수 있다.

- [0029] 게이트전극(221)은 반도체층(227)에 대응하도록 배치되는데, 이 게이트전극(221)에 인가되는 신호에 따라 소스전극(223)과 드레인전극(225) 사이에서 전기적 신호가 전달될 수 있다. 이때 반도체층(227)과 게이트전극(221)과의 절연성을 확보하기 위하여, 실리콘옥사이드 또는 실리콘나이트라이드 등으로 구성되는 게이트절연막(213)이 반도체층(227)과 게이트전극(221) 사이에 개재된다.
- [0030] 게이트전극(221)의 상부에는 층간절연막(215)이 배치되는데, 이는 실리콘옥사이드 또는 실리콘나이트라이드 등의 물질로 단층으로 형성되거나 또는 다층으로 적층된 형태로 형성될 수도 있다. 물론 층간절연막(215)의 재료가 이에 한정되는 것은 아니며 다양한 변형이 가능하며, 이는 다른 구성요소들에 있어서도 마찬가지이다. 층간절연막(215)의 상부에는 소스전극(223) 및 드레인전극(225)이 배치된다. 소스전극(223) 및 드레인전극(225)은 층간절연막(215)과 게이트절연막(213)에 형성되는 컨택홀을 통하여 반도체층(227)에 전기적으로 연결된다.
- [0031] 소스전극(223) 및 드레인전극(225)의 상부에는 보호막 또는 평탄화층(217)이 배치되어, 하부의 박막트랜지스터를 보호하거나 평탄화한다. 이 보호막 또는 평탄화층(217)은 다양한 형태로 구성될 수 있는데, BCB(benzocyclobutene) 또는 아크릴(acryl) 등과 같은 유기물이나 실리콘 옥사이드 또는 실리콘나이트라이드 등과 같은 무기물로 형성될 수도 있다. 물론 보호막 또는 평탄화층(217)은 단층으로 형성되거나 이중 혹은 다중층으로 구성될 수도 있는 등 다양한 변형이 가능하다.
- [0032] 이 보호막 또는 평탄화층(217) 상에 인접하되 상호 이격되도록 제1화소전극(311)과 제2화소전극(312)이 배치된다. 제1화소전극(311)과 제2화소전극(312)은 애노드 전극의 기능을 하고, 후술하는 것과 같은 대향전극은 캐소드 전극의 기능을 한다. 물론, 제1화소전극(311) 및 제2화소전극(312)과 대향전극의 극성은 반대로 될 수도 있다.
- [0033] 제1화소전극(311)과 제2화소전극(312)은 투명전극 또는 반사전극일 수 있다. 투명전극일 때에는 ITO, IZO, ZnO 또는 In_2O_3 로 형성될 수 있고, 반사전극일 때에는 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 또는 이들의 화합물 등으로 형성된 반사막과, 그 위에 ITO, IZO, ZnO 또는 In_2O_3 로 형성된 막을 포함할 수 있다.
- [0034] 화소정의막(219)은 이러한 제1화소전극(311)과 제2화소전극(312)의 일부를 덮는다. 구체적으로, 화소정의막(219)은 일체(一體) 형상의 제1개구(219a)를 갖는데, 이 제1개구(219a)는 제1화소전극(311)의 중앙부와, 제1화소전극(311)의 제2화소전극(312) 방향(-x 방향)의 제1가장자리와, 제2화소전극(312)의 중앙부와, 제2화소전극(312)의 제1화소전극(311) 방향(+x 방향)의 제2가장자리를 노출시킨다. 즉, 도 1 및 도 2에 도시된 것과 같이, 제1화소전극(311)의 가장자리들 중 (-x 방향의) 제1가장자리 외의 부분들은 화소정의막(219)에 의해 덮이고, 제2화소전극(312)의 가장자리들 중 (+x 방향의) 제2가장자리 외의 부분들은 화소정의막(219)에 의해 덮인다. 이에 따라 제1화소전극(311)과 제2화소전극(312) 사이에서는 제1화소전극(311)과 제2화소전극(312) 하부에 위치한 보호막 또는 평탄화층(217)이 화소정의막(219)에 의해 덮이지 않게 된다. 여기서 제1화소전극(311)의 (-x 방향의) 제1가장자리라 함은, 도 2에 도시된 것과 같이 xy평면에서의 제1화소전극(311)의 네 변들 중 제2화소전극(312) 방향(-x 방향)의 변에 있어서 가운데 부분 근방으로 이해될 수 있다. 마찬가지로 제2화소전극(312)의 (+x 방향의) 제2가장자리라 함은, 도 2에 도시된 것과 같이 xy평면에서의 제2화소전극(312)의 네 변들 중 제1화소전극(311) 방향(+x 방향)의 변에 있어서 가운데 부분 근방으로 이해될 수 있다.
- [0035] 물론 보호막 또는 평탄화층(217) 상에는 화소전극(310R)이나 화소전극(310G) 등과 같은 추가화소전극들도 다수 배치될 수 있다. 화소전극(310R)은 예컨대 적색부화소의 화소전극으로 이해될 수 있고, 화소전극(310G)은 예컨대 녹색부화소의 화소전극으로 이해될 수 있다. 이 경우 제1화소전극(311)과 제2화소전극(312)은 청색부화소들의 화소전극들로 이해될 수 있다. 한 개의 적색부화소, 한 개의 녹색부화소 및 한 개의 청색부화소는 도 2에 표시된 것과 같이 한 개의 화소(P)를 구성할 수 있다. 물론 본 발명이 이에 한정되는 것은 아니기에, 화소(P)는 다양한 부화소들을 포함할 수 있으며, 각 부화소들에서 생성되는 광의 파장 역시 적색, 녹색 및/또는 청색으로 한정되지 않는다고 할 것이다.
- [0036] 풀컬러 유기발광 디스플레이 장치를 구현하기 위해서는, 각 화소(P)가 예컨대 적색부화소, 녹색부화소 및 청색부화소를 포함할 필요가 있다. 이때 어느 한 부화소에서 방출되는 광의 휘도가 상대적으로 낮다면, 해당 부화소의 발광면적을 넓힘으로써 유기발광 디스플레이 장치의 전체적인 휘도 향상을 도모할 수 있다. 하지만 각 부화소들이 차지할 수 있는 면적, 즉 각 부화소의 화소전극이 차지할 수 있는 면적에 상한이 있을 수밖에 없으므로, 특정 부화소의 발광면적을 넓히는 것이 용이하지 않다.

- [0037] 하지만 본 실시예에 따른 유기발광 디스플레이 장치의 경우, 제1화소전극(311)의 특정부분과 제2화소전극(312)의 특정부분이 화소정의막(219)에 의해 덮이지 않도록 함으로써, 제1화소전극(311)의 면적과 제2화소전극(312)의 면적을 넓히지 않으면서도 발광면적을 획기적으로 높일 수 있다.
- [0038] 구체적으로 설명하면, 도 2에 도시된 것과 같이 화소전극(310R)이나 화소전극(310G)과 같은 추가화소전극들 각각은 그 모든 가장자리가 화소정의막(219)에 의해 덮인다. 이에 따라 도 2에서 점선으로 표시된 화소전극(310R)이나 화소전극(310G)의 전체가 아닌, 화소전극(310R)이나 화소전극(310G)의 화소정의막(219)에 의해 덮이지 않은 중앙부들만 노출된다. 그 결과, 화소전극(310R)의 전체가 아닌 노출된 부분만이 그 부화소의 발광면적이 되고, 화소전극(310G)의 전체가 아닌 노출된 부분만이 그 부화소의 발광면적이 된다. 하지만 예컨대 적색발광물질이나 녹색발광물질의 발광효율이 높다면, 적색부화소나 녹색부화소의 발광면적이 좁아지더라도 충분한 휘도의 적색광이나 녹색광이 발생하도록 할 수 있다.
- [0039] 하지만, 제1화소전극(311)과 제2화소전극(312)은 상호 마주보는 부분의 가장자리들인 제1가장자리와 제2가장자리가 화소정의막(219)에 의해 덮이지 않는다. 이에 따라 도 2에서 점선으로 표시된 제1화소전극(311)이나 제2화소전극(312)의 전체가 아니라 화소정의막(219)에 의해 덮이지 않은 부분들만 노출되더라도, 제1화소전극(311)의 중앙부와 제2화소전극(312)의 중앙부 외에 제1화소전극(311)의 제1가장자리와 제2화소전극(312)의 제2가장자리 역시 노출된다. 따라서 제1화소전극(311)을 포함하는 부화소에서의 발광면적과 제2화소전극(312)을 포함하는 부화소에서의 발광면적을 획기적으로 높일 수 있다. 예컨대 청색발광물질의 발광효율이 낮다면, 인접한 청색부화소들이 제1화소전극(311)과 제2화소전극(312)을 포함하도록 하여, 청색부화소에서 충분한 휘도의 청색광이 발생하도록 할 수 있다.
- [0040] 이러한 제1화소전극(311)과 제2화소전극(312) 상의 발광층(321)은, 도 1에 도시된 것과 같이 제1화소전극(311)과 제2화소전극(312)에 대응하도록 일체(一體)의 형상을 가질 수 있다. 물론 필요에 따라서는 제1화소전극(311)과 제2화소전극(312) 상에 서로 이격된 발광층들이 형성되도록 할 수도 있다. 참고로 도 1에서는 발광층(321)만을 도시하고 있지만, (화소전극(310R)이나 화소전극(310G)까지 포함하여) 복수개의 화소전극들에 있어서 일체로 형성되는 정공주입층이나 정공수송층이 위치하고, 이들 상에 발광층(321)이 위치하도록 할 수 있다. 그리고 발광층(321) 상에는 (화소전극(310R)이나 화소전극(310G)까지 포함하여) 복수개의 화소전극들에 있어서 일체로 형성되는 전자수송층이나 전자주입층 등이 위치할 수도 있다.
- [0041] 이러한 발광층(321)을 포함하는 층들 상에는 대향전극(미도시)이 위치한다. 대향전극은 (화소전극(310R)이나 화소전극(310G)까지 포함하여) 복수개의 화소전극들에 대응하는 일체(一體)의 전극으로서, 투명전극 또는 반사전극일 수 있다. 대향전극이 투명전극일 때는 Li, Ca, LiF/Ca, LiF/Al, Al, Mg 또는 이들의 화합물을 포함하는 막과, 그 위에 배치된 ITO, IZO, ZnO 또는 In_2O_3 등의 투명전극 형성용 물질로 형성된 보조 전극이나 버스 전극 라인을 포함할 수 있다. 그리고 대향전극이 반사형 전극일 때에는 Li, Ca, LiF/Ca, LiF/Al, Al, Mg 또는 이들의 화합물을 포함할 수 있다.
- [0042] 한편, 제1화소전극(311) 하부에는 제1박막트랜지스터(TFT1)가 위치하여 제1화소전극(311)에 전기적으로 연결되며, 제2화소전극(312) 하부에는 제2박막트랜지스터(TFT2)가 위치하여 제2화소전극(312)에 전기적으로 연결된다. 물론 그 외에도 제1박막트랜지스터(TFT1)에 전기적으로 연결되는 제1커패시터(Cap1)나, 제2박막트랜지스터(TFT2)에 전기적으로 연결되는 제2커패시터(Cap2) 등도 존재할 수 있다. 그리고 전술한 것과 같이 절연층인 보호막 또는 평탄화층(217)이 제1박막트랜지스터(TFT1)와 제2박막트랜지스터(TFT2)를 덮는다.
- [0043] 제1화소전극(311)은 제1박막트랜지스터(TFT1)에 전기적으로 연결되고 제2화소전극(312)은 제2박막트랜지스터(TFT2)에 전기적으로 연결되는바, 이는 절연층인 보호막 또는 평탄화층(217)에 형성된 콘택홀들을 통해 이루어진다. 이때, 제1화소전극(311)의 제1박막트랜지스터(TFT1)와 전기적으로 연결되는 제1연결부분(311C)과 제2화소전극(312)의 제2박막트랜지스터(TFT2)와 전기적으로 연결되는 제2연결부분(312C)은, 도 1 및 도 2에 도시된 것과 같이 화소정의막(219)으로 덮이도록 할 수 있다.
- [0044] 전술한 것과 같이 제1화소전극(311)과 제2화소전극(312)의 화소정의막(219)에 의해 덮이지 않은 부분 상에는 발광층(321)이 위치하게 된다. 만일 제1화소전극(311)의 제1박막트랜지스터(TFT1)와 전기적으로 연결되는 제1연결부분(311C)과 제2화소전극(312)의 제2박막트랜지스터(TFT2)와 전기적으로 연결되는 제2연결부분(312C)이 화소정의막(219)에 덮이지 않아 그 부분들 상에도 발광층(321)이 위치하게 되면, 발광층(321)의 하부구조가 평탄하거나 균일하지 않기에, 부화소들 내에서 위치에 따른 휘도 불량이 발생할 수 있다.
- [0045] 그러나 본 실시예에 따른 유기발광 디스플레이 장치의 경우, 제1화소전극(311)의 제1박막트랜지스터(TFT1)와 전

기적으로 연결되는 제1연결부분(311C)과 제2화소전극(312)의 제2박막트랜지스터(TFT2)와 전기적으로 연결되는 제2연결부분(312C)이 화소정의막(219)으로 덮이도록 한다. 이를 통해, 발광층(321)의 하부구조가 평탄하거나 균일하도록 하여, 고품질의 유기발광 디스플레이 장치를 구현할 수 있다. 물론 발광층(321)의 일부는 도 1에 도시된 것과 같이 화소정의막(219) 상에 위치할 수도 있다.

[0046] 이때, 전술한 것과 같이 제1화소전극(311)과 제2화소전극(312)은 상호 마주보는 부분의 가장자리들인 제1가장자리와 제2가장자리가 화소정의막(219)에 의해 덮이지 않는다. 따라서 제1연결부분(311C)은 제1화소전극(311)의 제2화소전극(312) 방향의 반대방향(+x 방향)에 위치하고, 제2연결부분(312C)은 제2화소전극(312)의 제1화소전극(311) 방향의 반대방향(-x 방향)에 위치하도록 할 수 있다.

[0047] 한편, 도 2에 도시된 것과 같이, 유기발광 디스플레이 장치에는, 제3화소전극(313)이, 제1화소전극(311)의 제2화소전극(312) 방향의 반대방향(+x 방향)에 위치하도록 제1화소전극(311)으로부터 이격되어 배치될 수 있다. 그리고 제4화소전극(314)이, 제2화소전극(312)의 제1화소전극(311) 방향의 반대방향(-x 방향)에 위치하도록 제2화소전극(312)으로부터 이격되어 배치될 수 있다. 이 경우, 화소정의막(219)은 제2개구(219b)와 제3개구(219c)를 가질 수 있는데, 제2개구(219b)는 제3화소전극(313)의 중앙부를 노출시키고, 제3개구(219c)는 제4화소전극(314)의 중앙부를 노출시킨다.

[0048] 물론 제3개구(219c)는 도 2에 도시된 것과 같이 제4화소전극(314)의 중앙부 외에도, 제4화소전극(314)의 제2화소전극(312) 방향의 반대방향(-x 방향)에 위치한 화소전극의 중앙부와, 이들의 인접한 가장자리 역시 노출시킬 수 있다. 제2개구(219b) 역시 도 2에 도시된 것과 같이 제3화소전극(313)의 중앙부 외에 제3화소전극(313)의 제1화소전극(311) 방향의 반대방향(+x 방향)의 가장자리 역시 노출시킬 수 있다. 도 2에는 도시되어 있지 않지만, 제2개구(219b)는 제3화소전극(313)의 제1화소전극(311) 방향의 반대방향(+x 방향)에 위치한 화소전극의 중앙부와, 그 화소전극의 제3화소전극(313) 방향의 가장자리 역시 노출시킬 수 있다. 물론, 화소정의막(219)은, 제3화소전극(313)의 제1화소전극(311) 방향의 제3가장자리와, 제4화소전극(314)의 제2화소전극(312) 방향의 제4가장자리를 덮는다.

[0049] 이때, 제1화소전극(311)과 제3화소전극(313) 사이의 제2간격(d2)과, 제2화소전극(312)과 제4화소전극(314) 사이의 제3간격(d3)은, 제1화소전극(311)과 제2화소전극(312) 사이의 제1간격(d1)보다 넓도록 할 수 있다.

[0050] 전술한 바와 같이 제1화소전극(311)과 제2화소전극(312)에 있어서 발광층(321)이 일체로 형성될 수 있다. 따라서 그러한 발광층(321)을 형성하기 위해 마스크를 이용한 증착법을 이용할 시, 마스크의 개구부의 형상은 화소정의막(219)의 제1개구(219a)의 형상에 대응할 수 있다. 한편, 제1화소전극(311)과 제3화소전극(313)에 있어서는 발광층이 일체로 형성될 필요가 없다. 따라서 발광층을 형성하기 위해 마스크를 이용한 증착법을 이용할 시, 마스크는 제1화소전극(311)과 제3화소전극(313) 사이에 대응하는 리브(rib)를 가짐으로써, 마스크의 개구부들의 형상이 변형되는 것을 방지할 수 있다.

[0051] 이때 마스크의 리브에 대응하는 부분에서는 발광층이 형성되지 않기에, 제1화소전극(311)과 제3화소전극(313) 사이의 제2간격(d2)이 충분히 커도 문제가 발생하지 않게 된다. 이는 제2화소전극(312)과 제4화소전극(314) 사이의 제3간격(d3)에서도 마찬가지이다. 따라서 제2간격(d2)과 제3간격(d3)이 제1간격(d1)보다 넓도록 함으로써, 발광층(321)과 발광층(323)을 형성할 시 사용되는 마스크의 개구부들의 형상이 변형되지 않도록 마스크가 리브들을 갖도록 할 수 있다. 아울러 마스크가 리브들을 지그재그 형상으로 가져 전체적으로 강건한 구조를 취할 수 있도록, 도 2에 도시된 것과 같이, 발광층을 공유하지 않는 화소전극들 사이 부분들이 디스플레이영역에 있어서 지그재그로 위치하도록 할 수 있다.

[0052] 한편, 제1화소전극(311)의 제1연결부분(311C)과 제2화소전극(312)의 제2연결부분(312C)에 대해 설명했던 것과 마찬가지로, 제3화소전극(313)의 제3박막트랜지스터(TFT3)와 전기적으로 연결되는 제3연결부분(313C)과, 제4화소전극(314)의 제4박막트랜지스터(미도시)와 전기적으로 연결되는 제4연결부분(314C)은 화소정의막(219)으로 덮이도록 할 수 있다. 이를 통해, 제3화소전극(313)이나 제4화소전극(314) 상에 형성되는 발광층의 하부구조가 평탄하거나 균일하도록 하여, 고품질의 유기발광 디스플레이 장치를 구현할 수 있다. 참고로 도 1에 도시된 것과 같이 제3화소전극(313)은 제3박막트랜지스터(TFT3) 외에 제2커패시터(Cap3)에도 전기적으로 연결될 수 있는 등, 다양한 변형이 가능함은 물론이다.

[0053] 상기와 같은 제1연결부분(311C) 내지 제4연결부분(314C)은, 전술한 것과 같이 발광층(321)이나 발광층(323)을 형성할 시 사용하는 마스크의 리브들이 위치하게 되는 부분들에 위치하도록 할 수 있다. 즉, 제1연결부분(311C)은 제1화소전극(311)의 제2화소전극(312) 방향의 반대방향(+x 방향)에 위치하고, 제2연결부분(312C)은 제2화

소전극(312)의 제1화소전극(311) 방향의 반대방향(-x 방향)에 위치하며, 제3연결부분(313C)은 제3화소전극(313)의 제1화소전극(311) 방향(-x 방향)에 위치하고, 제4연결부분(314C)은 제4화소전극(314)의 제2화소전극(312) 방향에 위치하도록 할 수 있다. 그러한 위치들이 발광층(321)이나 발광층(323)을 형성할 시 사용하는 마스크의 리브들이 위치하게 되는 부분들이고, 따라서 발광영역들 사이의 거리가 멀기에, 발광영역들의 면적을 줄이지 않으면서도 제1연결부분(311C) 내지 제4연결부분(314C)이 위치하도록 할 수 있기 때문이다.

[0054] 도 3은 본 발명의 다른 일 실시예에 따른 유기발광 디스플레이 장치의 일부를 개략적으로 도시하는 평면도이다.

[0055] 본 실시예에 따른 유기발광 디스플레이 장치의 경우, 상호 이격되도록 (x축을 따라) 일렬로 배치된 복수개의 화소전극(311)들을 구비한다. 그리고 화소정의막(219)이 일체(一體) 형상의 개구(219a)를 갖는데, 이 개구(219a)는 복수개의 화소전극(311)들 각각의 중앙부와, 복수개의 화소전극(311)들의 상호 인접한 가장자리들을 노출시킨다.

[0056] 물론 보호막 또는 평탄화층(217) 상에는 화소전극(310R)이나 화소전극(310G) 등과 같은 추가화소전극들도 다수 배치될 수 있다. 화소전극(310R)은 예컨대 적색부화소의 화소전극으로 이해될 수 있고, 화소전극(310G)은 예컨대 녹색부화소의 화소전극으로 이해될 수 있다. 이 경우 복수개의 화소전극(311)들은 청색부화소들의 화소전극들로 이해될 수 있다. 한 개의 적색부화소, 한 개의 녹색부화소 및 한 개의 청색부화소는 도 3에 표시된 것과 같이 한 개의 화소(P)를 구성할 수 있다. 물론 본 발명이 이에 한정되는 것은 아니기에, 화소(P)는 다양한 부화소들을 포함할 수 있으며, 각 부화소들에서 생성되는 광의 파장 역시 적색, 녹색 및/또는 청색으로 한정되지 않는다고 할 것이다.

[0057] 풀컬러 유기발광 디스플레이 장치를 구현하기 위해서는, 각 화소(P)가 예컨대 적색부화소, 녹색부화소 및 청색부화소를 포함할 필요가 있다. 이때 어느 한 부화소에서 방출되는 광의 휘도가 상대적으로 낮다면, 해당 부화소의 발광면적을 넓힘으로써 유기발광 디스플레이 장치의 전체적인 휘도 향상을 도모할 수 있다. 하지만 각 부화소들이 차지할 수 있는 면적, 즉 각 부화소의 화소전극이 차지할 수 있는 면적에 상한이 있을 수밖에 없으므로, 특정 부화소의 발광면적을 넓히는 것이 용이하지 않다.

[0058] 하지만 본 실시예에 따른 유기발광 디스플레이 장치의 경우, 복수개의 화소전극(311)들 각각의 중앙부 외에 복수개의 화소전극(311)들의 상호 인접한 가장자리들까지 화소정의막(219)에 의해 덮이지 않도록 함으로써, 복수개의 화소전극(311)들 각각의 면적을 넓히지 않으면서도 발광면적을 획기적으로 높일 수 있다.

[0059] 구체적으로 설명하면, 도 3에 도시된 것과 같이 화소전극(310R)이나 화소전극(310G)과 같은 추가화소전극들 각각은 그 모든 가장자리가 화소정의막(219)에 의해 덮인다. 이에 따라 도 3에서 점선으로 표시된 화소전극(310R)이나 화소전극(310G)의 전체가 아닌, 화소정의막(219)에 의해 덮이지 않은 중앙부들만 노출된다. 그 결과, 화소전극(310R)의 전체가 아닌 노출된 부분만이 그 부화소의 발광면적이 되고, 화소전극(310G)의 전체가 아닌 노출된 부분만이 그 부화소의 발광면적이 된다. 하지만 예컨대 적색발광물질이나 녹색발광물질의 발광효율이 높다면, 적색부화소나 녹색부화소의 발광면적이 좁아지더라도 충분한 휘도의 적색광이나 녹색광이 발생하도록 할 수 있다.

[0060] 하지만, 복수개의 화소전극(311)들은 그 중앙부들뿐만 아니라 상호 인접한 가장자리들까지 화소정의막(219)에 의해 덮이지 않는다. 이에 따라 도 3에서 점선으로 표시된 복수개의 화소전극(311)들의 전체가 아니라 화소정의막(219)에 의해 덮이지 않은 부분들만 노출되더라도, 복수개의 화소전극(311)들을 포함하는 부화소들 각각에서의 발광면적을 획기적으로 높일 수 있다. 예컨대 청색발광물질의 발광효율이 낮다면, 청색부화소들이 복수개의 화소전극(311)들을 포함하도록 하여, 청색부화소들에서 충분한 휘도의 청색광이 발생하도록 할 수 있다.

[0061] 이러한 복수개의 화소전극(311)들 상의 발광층은 복수개의 화소전극(311)들에 대응하도록 일체(一體)의 형상을 가질 수 있다. 물론 필요에 따라서는 복수개의 화소전극(311)들 상에 서로 이격된 발광층들이 형성되도록 할 수도 있다.

[0062] 한편, (x축을 따라) 일렬로 배치된 복수개의 화소전극(311)들 중 (-x 방향의) 일단에 위치한 마지막 화소전극(311)의 일단 방향(-x 방향) 가장자리와, 일렬로 배치된 복수개의 화소전극(311)들 중 (+x 방향의) 타단에 위치한 마지막 화소전극(311)의 타단 방향(+x 방향) 가장자리는, 화소정의막(219)에 의해 덮이게 된다. 물론 일렬로 배치된 복수개의 화소전극(311)들 각각의 일단에서 타단 방향으로 연장된 축(x축)과 평행한 양측 가장자리들 역시 화소정의막(219)에 의해 덮이게 된다.

[0063] 이러한 복수개의 화소전극(311)들에는 복수개의 박막트랜지스터들이 전기적으로 연결되는데, 이 복수개의 박막트랜지스터들은 절연층인 보호막 또는 평탄화층(217)으로 덮이고, 복수개의 화소전극(311)들은 절연층인 이 보

호막 또는 평탄화층(217) 상에 위치하게 된다. 그리고 복수개의 화소전극(311)들의 복수개의 박막트랜지스터들과 전기적으로 연결되는 연결부분(311C)들은, 화소정의막(219)으로 덮인다.

[0064] 전술한 것과 같이 복수개의 화소전극(311)들의 화소정의막(219)에 의해 덮이지 않은 부분 상에는 발광층이 위치하게 된다. 만일 복수개의 화소전극(311)들의 복수개의 박막트랜지스터들과 전기적으로 연결되는 연결부분(311C)들이 화소정의막(219)에 덮이지 않아 그 부분들 상에도 발광층이 위치하게 되면, 발광층의 하부구조가 평탄하거나 균일하지 않기에, 부화소들 내에서 위치에 따른 휘도 불량이 발생할 수 있다.

[0065] 그러나 본 실시예에 따른 유기발광 디스플레이 장치의 경우, 복수개의 화소전극(311)들의 복수개의 박막트랜지스터들과 전기적으로 연결되는 연결부분(311C)들이 화소정의막(219)으로 덮이도록 한다. 이를 통해, 발광층의 하부구조가 평탄하거나 균일하도록 하여, 고품질의 유기발광 디스플레이 장치를 구현할 수 있다. 이 경우, 복수개의 화소전극(311)들의 복수개의 박막트랜지스터들과 전기적으로 연결되는 연결부분(311C)들은, 도 3에 도시된 것과 같이 복수개의 화소전극(311)들 각각의 일단에서 타단 방향으로 연장된 축(x축)에 수직인 방향(+z 방향 또는 -z 방향) 가장자리에 위치하도록 할 수 있다.

[0066] 이와 같이 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

[0067] TFT1: 제1박막트랜지스터 TFT2: 제2박막트랜지스터

TFT3: 제3박막트랜지스터 100: 기판

211: 버퍼층 213: 게이트절연막

215: 층간절연막 217: 평탄화층

219: 화소정의막 310R, 310G: 추가화소전극

311: 제1화소전극 311C: 제1연결부분

312: 제2화소전극 312C: 제2연결부분

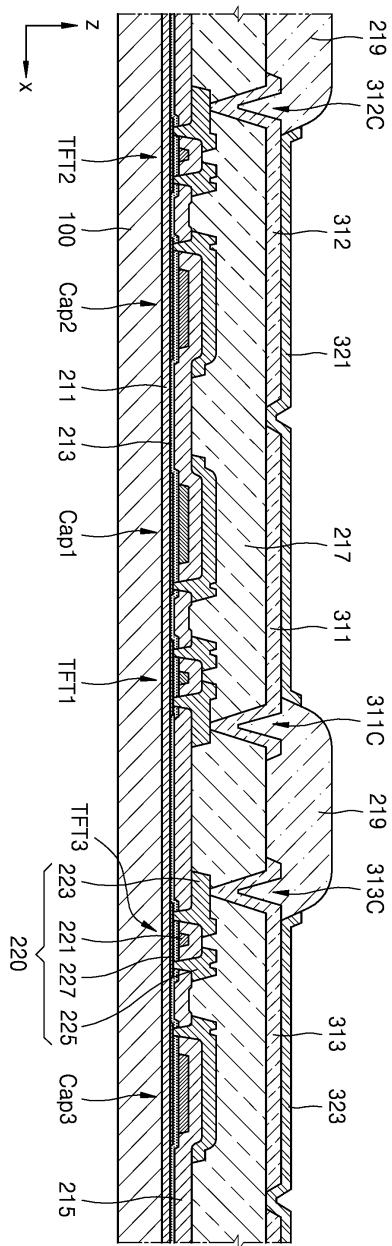
313: 제3화소전극 313C: 제3연결부분

314: 제4화소전극 314C: 제4연결부분

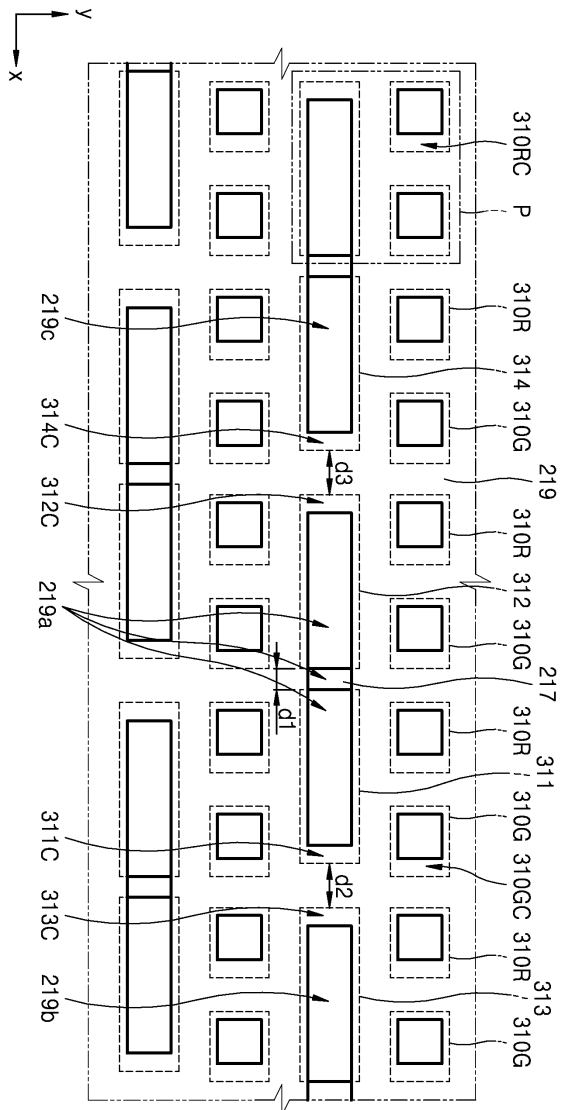
321, 323: 발광층

도면

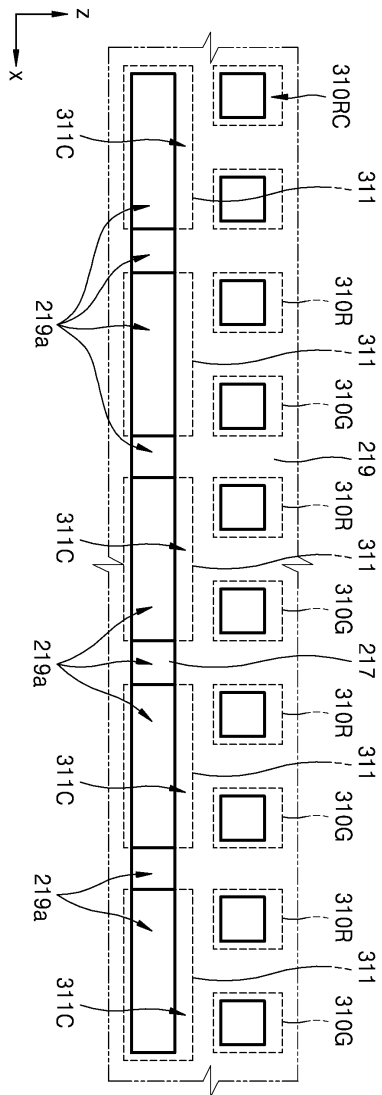
도면1



도면2



도면3



专利名称(译)	标题：OLED显示器设备		
公开(公告)号	KR1020160130048A	公开(公告)日	2016-11-10
申请号	KR1020150062022	申请日	2015-04-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JUNG SUNG WOO 정성우 LEE SANG SHIN 이상신		
发明人	정성우 이상신		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3248 H01L27/3246 H01L27/326 H01L2227/32 H01L27/3262 H01L51/50 H01L51/5203		
外部链接	Espacenet		

摘要(译)

(I) 第一像素电极和第二像素电极，彼此相邻设置以彼此分开， 以及
(ii) 第一像素电极和第二像素电极，第一像素电极的第一边缘，第二像素电极的方向，第二像素电极的中心部分，第二像素电极的第二边缘，第一像素电极的方向并且像素限定层具有单个像素形状的第一开口。

