



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0083154
(43) 공개일자 2016년07월12일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/56 (2006.01)
(21) 출원번호 10-2014-0192887
(22) 출원일자 2014년12월30일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
이기진
경기도 고양시 일산서구 후곡로 36 403동 1704호
(일산동, 후곡마을4단지아파트)
(74) 대리인
김은구, 송해모

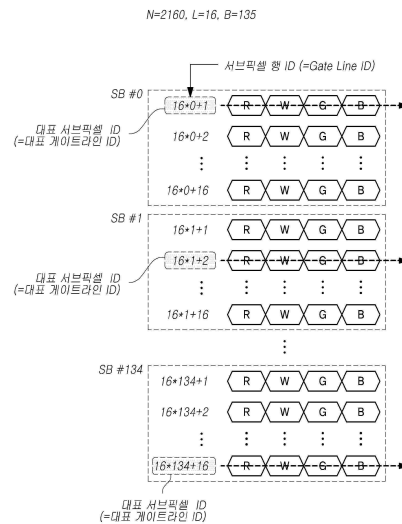
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광표시장치 및 그 구동방법

(57) 요약

본 실시예들은, 센싱 블록 기반의 센싱 방식을 통해 구동 트랜지스터들에 대한 특성치 편차에 대한 센싱 및 보상 시간을 단축할 수 있는 유기발광표시장치 및 그 구동방법에 관한 것이다.

대표도 - 도8



명세서

청구범위

청구항 1

다수의 데이터라인 및 다수의 게이트라인이 배치되고, 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시패널;

상기 다수의 데이터라인을 구동하는 데이터 구동부;

상기 다수의 게이트라인을 구동하는 게이트 구동부; 및

상기 데이터 구동부 및 상기 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하고,

상기 타이밍 컨트롤러는,

N개의 서브픽셀 행에 대응되는 N개의 신호 구간을 갖는 제1게이트구동제어신호를 상기 게이트 구동부로 출력하되,

상기 제1게이트구동제어신호에서, 상기 N개의 서브픽셀 행에 대응되는 N개의 신호 구간 중에서 선택된 $B(2 \leq B < N)$ 개의 대표 서브픽셀 행 각각에 대응되는 신호 구간의 길이는, 나머지 서브픽셀 행들 각각에 대응되는 구간의 길이에 비해 긴 것을 특징으로 하는 유기발광표시장치.

청구항 2

제1항에 있어서,

상기 타이밍 컨트롤러는,

B개의 하이레벨구간 및 B개의 로우레벨구간을 갖는 제2게이트구동제어신호를 상기 게이트 구동부로 출력하되,

상기 제2게이트구동제어신호에서 상기 B개의 하이레벨구간은 상기 B개의 대표 서브픽셀 행에 대응되고, 상기 B개의 로우레벨구간은 상기 나머지 서브픽셀 행들에 대응되는 것을 특징으로 하는 유기발광표시장치.

청구항 3

제1항에 있어서,

$L(L=N/B)$ 개의 서브픽셀 행을 각각 포함하는 B개의 센싱 블록에 대한 식별정보와, 상기 B개의 센싱 블록에 대응되는 B개의 대표 서브픽셀 행 또는 B개의 대표 게이트라인에 대한 식별정보를 저장하는 메모리를 더 포함하는 유기발광표시장치.

청구항 4

제3항에 있어서,

상기 다수의 서브픽셀 각각은,

상기 유기발광다이오드와, 상기 유기발광다이오드를 구동하는 구동 트랜지스터와, 게이트라인을 통해 게이트노드에 인가된 스캔신호에 의해 제어되고, 상기 구동 트랜지스터의 게이트 노드와 데이터라인 사이에 전기적으로 연결된 스위칭 트랜지스터를 포함하여 구성되고,

상기 다수의 서브픽셀 각각에서의 센싱노드의 전압을 센싱하고, 센싱된 전압을 토대로 센싱 데이터를 생성하여 상기 타이밍 컨트롤러로 전송하는 센싱 프로세스를 수행하는 아날로그 디지털 컨버터를 더 포함하는 유기발광표시장치.

청구항 5

제4항에 있어서,

상기 아날로그 디지털 컨버터는, 상기 데이터 구동부에 포함되는 것을 특징으로 하는 유기발광표시장치.

청구항 6

제4항에 있어서,

상기 센싱노드는,

상기 구동 트랜지스터의 소스 노드 또는 드레인 노드이고,

상기 센싱된 전압은,

상기 데이터 라인을 통해 상기 스위칭 트랜지스터의 드레인 노드 또는 소스 노드로 출력된 데이터전압과, 상기 구동 트랜지스터의 문턱전압으로 표현되는 것을 특징으로 하는 유기발광표시장치.

청구항 7

제4항에 있어서,

상기 타이밍 컨트롤러는,

상기 센싱 데이터를 토대로, 상기 B개의 대표 서브픽셀 행 각각에 포함된 서브픽셀들에서의 상기 구동 트랜지스터에 대한 문턱전압 편차를 파악하고, 상기 파악된 문턱전압 편차를 임계치와 비교하여,

비교 결과에 따라, 상기 B개의 센싱 블록 각각에 포함된 L개의 서브픽셀 행 중에서 대표 서브픽셀 행을 제외한 나머지 L-1개의 서브픽셀 행에 대한 상기 센싱 프로세스의 수행 여부를 결정하는 것을 특징으로 하는 유기발광표시장치.

청구항 8

제7항에 있어서,

상기 타이밍 컨트롤러는,

상기 파악된 문턱전압 편차가 상기 임계치 이상인 경우,

상기 B개의 센싱 블록 각각에 포함된 L개의 서브픽셀 행 중에서 대표 서브픽셀 행을 제외한 나머지 L-1개의 서브픽셀 행에 대한 상기 센싱 프로세스를 수행하는 것으로 결정하는 것을 특징으로 하는 유기발광표시장치.

청구항 9

제8항에 있어서,

상기 타이밍 컨트롤러는,

상기 나머지 L-1개의 서브픽셀 행에 대한 상기 센싱 프로세스를 수행한 이후,

상기 B개의 센싱 블록 각각에 포함된 L개의 서브픽셀 행에 대한 문턱전압 편차들 중에서 최대값을 선택하여 새로운 대표 서브픽셀 행을 선택하여,

상기 메모리에 저장된 상기 B개의 대표 서브픽셀 행 또는 상기 B개의 대표 게이트라인에 대한 식별정보를 업데이트시키는 것을 특징으로 하는 유기발광표시장치.

청구항 10

다수의 데이터라인 및 다수의 게이트라인이 배치되고, 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시장치의 구동방법에 있어서,

다수의 서브픽셀 행에서 둘 이상의 대표 서브픽셀 행을 설정하는 단계; 및

상기 둘 이상의 대표 서브픽셀 행에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱하는 단계; 및

상기 센싱한 문턱전압 편차가 임계치 미만이면, 센싱을 종료하고, 상기 센싱한 문턱전압 편차가 상기 임계치 이상이면, 상기 다수의 서브픽셀 행에서 상기 둘 이상의 대표 서브픽셀 행을 제외한 나머지 서브픽셀 행들에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱하는 단계를 포함하는 유기발광표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 실시예들은 유기발광표시장치 및 그 구동방법에 관한 것이다.

배경 기술

[0002] 최근, 표시장치로서 각광받고 있는 유기발광표시장치는 스스로 발광하는 유기발광다이오드(OLED: Organic Light Emitting Diode)를 이용함으로써 응답속도가 빠르고, 명암비(Contrast Ration), 발광효율, 휘도 및 시야각 등이 크다는 장점이 있다.

[0003] 이러한 유기발광표시장치의 유기발광표시패널에는 배치되는 각 서브픽셀은, 기본적으로, 유기발광다이오드와 이를 구동하는 구동 트랜지스터를 포함하여 구성된다.

[0004] 이러한 유기발광표시장치는, 데이터 구동부에서 출력되는 데이터 전압을 기준으로 결정된 구동 트랜지스터의 구동 전류로 유기발광다이오드의 밝기를 조절하여, 영상을 표현한다.

[0005] 한편, 유기발광표시패널 상의 각 서브픽셀 내 구동 트랜지스터는, 문턱전압, 이동도 등의 고유 특성치를 갖는다. 이러한 구동 트랜지스터는, 구동 시간이 증가함에 따라, 열화(Degradation)가 진행되어, 고유 특성치가 변하게 된다.

[0006] 이러한 구동 트랜지스터의 열화는, 각 서브픽셀에서의 구동 트랜지스터 간의 특성치 편차를 발생시켜, 서브픽셀 간의 휘도 편차를 초래하여, 화상 품질을 떨어뜨릴 수 있다.

[0007] 따라서, 서브픽셀 간의 휘도 편차를 보상해주는 기술, 즉, 구동 트랜지스터 간의 특성치 편차를 센싱하여 보상해주는 기술이 제안되었다.

[0008] 하지만, 유기발광표시패널에 배치된 서브픽셀들의 구동 트랜지스터에 대한 특성치 편차를 센싱하는데 상당한 시간이 걸리는 문제점이 있다. 특히, 해상도가 높아짐에 따라 서브픽셀 개수가 많아짐에 따라 센싱 시간이 더욱 길어지게 된다.

[0009] 또한, 이와 같이, 특성치 편차를 센싱하는데 상당한 시간이 걸리기 때문에, 특성치 편차를 보상하기 위한 보상 프로세스(예: 데이터 보상량 연산, 데이터 변경 등)를 수행하는 시점도 그만큼 늦어져, 오랜 시간이 지난 후에야, 최종적인 특성치 편차 보상 절차(휘도 편차 보상 절차)가 마무리될 수 있다.

[0010] 이와 같은 센싱 및 보상 지연은, 고객에게 상당한 불편을 줄 수 있다.

[0011] 또한, 센싱 및 보상이 특성치 편차가 실제로 발생한 시점에 이루어지지 않기 때문에, 센싱 및 보상이 불필요한 절차가 될 수도 있다.

[0012] 또한, 유기발광표시장치의 전원 오프 신호 발생 시, 센싱 및 보상이 진행되는 경우, 센싱 및 보상이 진행되는 도중에, 전원이 실제로 오프가 될 수도 있다. 이러한 경우, 전원이 실제로 오프 되기 이전에 진행된 일부 센싱 및 보상 절차는 무의미한 것이 되어 버려, 다음번에 센싱 및 보상 절차가 처음부터 다시 진행되는 단점도 있다.

[0013] 또한, 특성치 편차의 정도가 그리 크지 않은 경우, 빈번하게 진행되는 센싱 및 보상은 관련 정보(예: 센싱 데이터, 문턱전압 편차, 데이터 보상량 등)를 과도하게 누적하여 저장하게 되는 단점과, 이로 인해, 화상 품질을 오히려 떨어뜨릴 수 있는 단점도 있다.

발명의 내용

해결하려는 과제

[0014] 본 실시예들의 목적은, 센싱 및 보상 시간을 단축할 수 있는 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

[0015] 본 실시예들의 다른 목적은, 의미 없고 불필요한 센싱 및 보상 절차의 진행을 방지하는 유기발광표시장치 및 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0016] 일 실시예는, 다수의 데이터라인 및 다수의 게이트라인이 배치되고, 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시패널과, 다수의 데이터라인을 구동하는 데이터 구동부와, 다수의 게이트라인을 구동하는 게이트 구동부와, 데이터 구동부 및 게이트 구동부를 제어하는 타이밍 컨트롤러를 포함하되, 타이밍 컨트롤러는, N개의 서브픽셀 행에 대응되는 N개의 신호 구간을 갖는 제1게이트구동제어신호를 게이트 구동부로 출력하는 유기발광표시장치를 제공할 수 있다.

[0017] 이러한 유기발광표시장치의 타이밍 컨트롤러가 출력하는 제1게이트구동제어신호에서, N개의 서브픽셀 행에 대응되는 N개의 신호 구간 중 선택된 $B(2 \leq B < N)$ 개의 대표 서브픽셀 행 각각에 대응되는 신호 구간의 길이는, 나머지 서브픽셀 행들 각각에 대응되는 구간의 길이에 비해 길 수 있다.

[0018] 다른 실시예는, 다수의 데이터라인 및 다수의 게이트라인이 배치되고, 다수의 서브픽셀이 매트릭스 타입으로 배치된 유기발광표시장치의 구동방법을 제공할 수 있다.

[0019] 이러한 유기발광표시장치의 구동방법은, 다수의 서브픽셀 행에서 둘 이상의 대표 서브픽셀 행을 설정하는 단계와, 둘 이상의 대표 서브픽셀 행에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱하는 단계와, 센싱한 문턱전압 편차가 임계치 미만이면, 센싱을 종료하고, 센싱한 문턱전압 편차가 상기 임계치 이상이면, 다수의 서브픽셀 행에서 둘 이상의 대표 서브픽셀 행을 제외한 나머지 서브픽셀 행들에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱하는 단계 등을 포함할 수 있다.

발명의 효과

[0020] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 센싱 및 보상 시간을 단축할 수 있는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

[0021] 또한, 본 실시예들에 의하면, 의미 없고 불필요한 센싱 및 보상 절차의 진행을 방지하는 유기발광표시장치 및 그 구동방법을 제공할 수 있다.

도면의 간단한 설명

[0022] 도 1은 본 실시예들에 따른 유기발광표시장치의 개략적인 시스템 구성도이다.

도 2는 본 실시예들에 따른 유기발광표시장치의 서브픽셀 구조의 예시도이다.

도 3 및 도 4는 본 실시예들에 따른 유기발광표시장치의 픽셀 구조의 예시도이다.

도 5 및 도 6은 본 실시예들에 따른 유기발광표시장치의 센싱 구조 및 센싱 방식을 설명하기 위한 도면이다.

도 7은 본 실시예들에 따른 문턱전압 보상을 위한 센싱 블록을 나타낸 도면이다.

도 8 및 도 9는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작을 설명하기 위한 도면이다.

도 10은 본 실시예들에 따른 센싱 블록 기반의 센싱 방법의 흐름도이다.

도 11은 본 실시예들에 따른 센싱 블록 기반의 센싱 동작을 위한 센싱 블록 정보 테이블을 나타낸 도면이다.

도 12는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작의 예시도이다.

도 13은 본 실시예들에 따른 센싱 블록 기반의 센싱 동작을 위한 게이트 구동에 필요한 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 나타낸 도면이다.

도 14는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작의 예시에서, 센싱 블록 정보가 업데이트 되기 이전의 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 나타낸 도면이다.

도 15는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작의 예시에서, 센싱 블록 정보가 업데이트 된 이후의 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0023] 이하, 본 발명의 일부 실시예들을 예시적인 도면을 참조하여 상세하게 설명한다. 각 도면의 구성요소들에 참조부호를 부가함에 있어서, 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가질 수 있다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본

발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 수 있다.

- [0024] 또한, 본 발명의 구성 요소를 설명하는 데 있어서, 제 1, 제 2, A, B, (a), (b) 등의 용어를 사용할 수 있다. 이러한 용어는 그 구성 요소를 다른 구성 요소와 구별하기 위한 것일 뿐, 그 용어에 의해 해당 구성 요소의 본질, 차례, 순서 또는 개수 등이 한정되지 않는다. 어떤 구성 요소가 다른 구성요소에 "연결", "결합" 또는 "접속"된다고 기재된 경우, 그 구성 요소는 그 다른 구성요소에 직접적으로 연결되거나 또는 접속될 수 있지만, 각 구성 요소 사이에 다른 구성 요소가 "개재"되거나, 각 구성 요소가 다른 구성 요소를 통해 "연결", "결합" 또는 "접속"될 수도 있다고 이해되어야 할 것이다.
- [0025] 도 1은 본 실시예들에 따른 유기발광표시장치(100)의 개략적인 시스템 구성도이다.
- [0026] 도 1을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110), 데이터 구동부(120), 게이트 구동부(130) 및 타이밍 컨트롤러(140) 등을 포함한다.
- [0027] 유기발광표시패널(110)에는, C(C는 컬러 개수로서 3 또는 4)*M(M은 1 이상의 자연수)개의 데이터 라인(DL 1, DL 2, ... , DL C*M)이 배치되고, N(N은 1 이상의 자연수)개의 게이트 라인(GL 1, ... , GL N)이 배치되면, (C*M)*N개의 서브픽셀(SP: Sub-Pixel)이 배치될 수 있다.
- [0028] 한편, 유기발광표시패널(110)에는, 서브픽셀 구조에 따라, N(N은 1 이상의 자연수)개의 게이트 라인(GL 1', ... , GL N')이 더 배치될 수 있다.
- [0029] 이와 같이, N개의 게이트 라인(GL 1', ... , GL N')이 더 배치되는 경우에도, 서브픽셀 개수는, (C*M)*N개로 동일할 수 있으며, 이 경우, 하나의 서브픽셀에 2개의 게이트 라인이 연결되는 것이다.
- [0030] 데이터 구동부(120)는, C*M개의 데이터 라인(DL 1, DL 2, ... , DL C*M)을 구동한다.
- [0031] 게이트 구동부(130)는, N 또는 2N개의 게이트 라인(GL 1, ... , GL N, 또는 GL 1, ... , GL N, GL 1', ... , GL N')을 순차적으로 구동한다.
- [0032] 타이밍 컨트롤러(140)는, 데이터 구동부(120) 및 게이트 구동부(130)를 제어한다.
- [0033] 타이밍 컨트롤러(140)는, 각 프레임에서 구현하는 타이밍에 따라 스캔을 시작하고, 호스트 시스템(미도시)에서 입력되는 영상데이터를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 데이터(Data)를 출력하고, 스캔에 맞춰 적당한 시간에 데이터 구동을 통제한다.
- [0034] 게이트 구동부(130)는, 타이밍 컨트롤러(140)의 제어에 따라, 온(On) 전압 또는 오프(Off) 전압의 스캔 신호를 게이트 라인들로 순차적으로 공급하여 게이트 라인들을 순차적으로 구동한다.
- [0035] 게이트 구동부(130)는, 구동 방식에 따라서, 도 1에서와 같이, 표시패널(110)의 일 측에만 위치할 수도 있고, 경우에 따라서는, 양측에 위치할 수도 있다.
- [0036] 또한, 게이트 구동부(130)는, 다수의 게이트 드라이버 집적회로(Gate Driver IC)를 포함할 수 있는데, 이러한 다수의 게이트 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated mated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, GIP(Gate In Panel) 타입으로 구현되어 표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 배치될 수도 있다.
- [0037] 위에서 언급한 다수의 게이트 드라이버 집적회로 각각은 쉬프트 레지스터, 레벨 쉬프터 등을 포함할 수 있다.
- [0038] 데이터 구동부(120)는, 특정 게이트 라인이 열리면, 타이밍 컨트롤러(140)로부터 수신한 데이터(Data)를 아날로그 형태의 데이터 전압(Vdata)으로 변환하여 데이터 라인들로 공급함으로써, 데이터 라인들을 구동한다.
- [0039] 데이터 구동부(120)는, 다수의 소스 드라이버 집적회로(Source Driver IC, 데이터 드라이버 집적회로(Data Driver IC)라고도 함)를 포함할 수 있는데, 이러한 다수의 소스 드라이버 집적회로는, 테이프 오토메티드 본딩(TAB: Tape Automated Bonding) 방식 또는 칩 온 글래스(COG) 방식으로 표시패널(110)의 본딩 패드(Bonding Pad)에 연결되거나, 표시패널(110)에 직접 배치될 수도 있으며, 경우에 따라서, 표시패널(110)에 집적화되어 배치될 수도 있다.
- [0040] 위에서 언급한 다수의 소스 드라이버 집적회로 각각은, 쉬프트 레지스터, 래치, 디지털 아날로그 컨버터(DAC: Digital Analog Converter), 출력 버퍼 등을 포함하고, 경우에 따라서, 서브픽셀 보상을 위해 아날로그 전압 값을 센싱하여 디지털 값으로 변환하고 센싱 데이터를 생성하여 출력하는 아날로그 디지털 컨버터(ADC: Analog

Digital Converter)를 더 포함할 수 있다.

- [0041] 다수의 소스 드라이버 집적회로는, 칩 온 필름(COF: Chip On Film) 방식으로 구현될 수 있다. 다수의 소스 드라이버 집적회로 각각에서, 일 단은 적어도 하나의 소스 인쇄회로기판(Source Printed Circuit Board)에 본딩되고, 타 단은 표시패널(110)에 본딩된다.
- [0042] 한편, 위에서 언급한 호스트 시스템은 입력 영상의 영상데이터와 함께, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 데이터 인에이블(DE: Data Enable) 신호, 클럭 신호(CLK) 등을 포함하는 각종 타이밍 신호들을 타이밍 컨트롤러(140)로 전송한다.
- [0043] 타이밍 컨트롤러(140)는, 호스트 시스템으로부터 입력된 영상데이터(Data)를 데이터 구동부(120)에서 사용하는 데이터 신호 형식에 맞게 전환하여 전환된 영상데이터(Data)를 출력하는 것 이외에, 데이터 구동부(120) 및 게이트 구동부(130)를 제어하기 위하여, 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 입력 DE 신호, 클럭 신호 등의 타이밍 신호를 입력받아, 각종 제어 신호들을 생성하여 데이터 구동부(120) 및 게이트 구동부(130)로 출력한다.
- [0044] 예를 들어, 타이밍 컨트롤러(140)는, 게이트 구동부(130)를 제어하기 위하여, 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블 신호(GOE: Gate Output Enable) 등을 포함하는 게이트 제어 신호(GCS: Gate Control Signal)를 출력한다. 게이트 스타트 펄스(GSP)는 게이트 구동부(130)를 구성하는 게이트 드라이버 집적회로들의 동작 스타트 타이밍을 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 드라이버 집적회로들에 공통으로 입력되는 클럭 신호로서, 스캔 신호(게이트 펄스)의 쉬프트 타이밍을 제어한다. 게이트 출력 인에이블 신호(GOE)는 게이트 드라이버 집적회로들의 타이밍 정보를 지정하고 있다.
- [0045] 타이밍 컨트롤러(140)는, 데이터 구동부(120)를 제어하기 위하여, 소스 스타트 펄스(SSP: Source Start Pulse), 소스 샘플링 클럭(SSC: Source Sampling Clock), 소스 출력 인에이블 신호(SOE: Source Output Enable) 등을 포함하는 데이터 제어 신호(DCS: Data Control Signal)를 출력한다. 소스 스타트 펄스(SSP)는 데이터 구동부(120)를 구성하는 소스 드라이버 집적회로들의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 소스 드라이버 집적회로들 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭 신호이다. 소스 출력 인에이블 신호(SOE)는 데이터 구동부(120)의 출력 타이밍을 제어한다. 경우에 따라서, 데이터 구동부(120)에 입력된 영상데이터(Data)가 mini LVDS(Low Voltage Differential Signaling) 인터페이스 규격에 따라 전송된다면, 소스 스타트 펄스(SSP)와 소스 샘플링 클럭(SSC)은 생략될 수 있다.
- [0046] 도 1을 참조하면, 표시장치(100)는, 표시패널(110), 데이터 구동부(120) 및 게이트 구동부(130) 등으로 각종 전압 또는 전류를 공급해주거나 공급할 각종 전압 또는 전류를 제어하는 전원 컨트롤러(미도시)를 더 포함할 수 있다. 이러한 전원 컨트롤러는 전원 관리 집적회로(PMIC: Power Management IC)라고도 한다.
- [0047] 전술한 본 실시예들에 따른 유기발광표시장치(100)의 유기발광표시패널(110)에 배치된 C*M*N개의 서브픽셀(SP) 각각에는, 1개의 유기발광다이오드(OLED: Organic Light Emitting Diode)를 구동하기 위한 구동 회로로서, 구동 트랜지스터(DRT: Driving Transistor), 스캔신호에 의해 해당 행(Row)이 선택되면, 구동 트랜지스터의 게이트 노드에 데이터 전압을 인가해주기 위한 스위칭 트랜지스터(Switching Transistor)와, 데이터전압을 한 프레임 시간 동안 유지하는 역할을 하는 스토리지 캐패시터(Cstg: Storage Capacitor)를 기본적으로 포함하여 구성된다.
- [0048] 즉, 본 실시예들에 따른 유기발광표시장치(100)의 각 서브픽셀은, 2개 이상의 트랜지스터와 1개 이상의 캐패시터를 포함하여 구성된다.
- [0049] 한편, 각 서브픽셀 내 구동 트랜지스터(DRT)는, 문턱전압(Vth: Threshold Voltage), 이동도(Mobility) 등의 고유 특성치를 가지고 있다.
- [0050] 이러한 구동 트랜지스터(DRT)는, 구동 시간이 길어짐에 따라 열화(Degradation)가 진행되어, 고유 특성치도 변하게 된다.
- [0051] 따라서, 각 서브픽셀 내 구동 트랜지스터(DRT) 간의 고유 특성치 편차가 발생하고, 이로 인해, 각 서브픽셀 간의 휘도 편차가 초래될 수 있다.
- [0052] 이러한 각 서브픽셀 간의 휘도 편차는, 유기발광표시패널(110)에서의 휘도 불균일 현상을 야기시켜, 화상 품질

을 크게 떨어뜨릴 수 있다.

- [0053] 따라서, 본 실시예들에 따른 유기발광표시장치(100)는, 각 서브픽셀 내 구동 트랜지스터(DRT) 간의 고유 특성치를 센싱하여, 고유 특성치 편차를 파악하고, 이러한 고유 특성치 편차를 보상해주는 기술을 제공한다.
- [0054] 아래에서는, 이러한 고유 특성치 편차 보상 기술에 대하여, 더욱 상세하게 설명한다.
- [0055] 단, 아래에서는, 설명의 편의를 위해, 고유 특성치 편차 보상 기술로서 문턱전압 편차 보상 기술에 대하여 설명하고, 각 서브픽셀이, 1개의 유기발광다이오드(OLED), 3개의 트랜지스터 및 1개의 캐패시터를 포함하는 3T(Transistor)1C(Capacitor) 구조로 되어 있는 경우를 예로 들어 설명한다.
- [0056] 먼저, 3T1C 구조의 서브픽셀에 대하여 도 2를 참조하여 설명한다.
- [0057] 도 2는 본 실시예들에 따른 유기발광표시장치(100)의 서브픽셀 구조의 예시도이다.
- [0058] 도 2를 참조하면, 각 서브픽셀은, 1개의 유기발광다이오드(OLED) 이외에, 구동 트랜지스터(DRT), 스위칭 트랜지스터(T1), 센싱 트랜지스터(T2)를 포함하는 3개의 트랜지스터, 그리고, 1개의 스토리지 캐패시터(Cstg)를 포함하여 구성된 3T1C 구조로 되어 있다.
- [0059] 도 2에 예시된 서브픽셀 구조는, 구동 트랜지스터(DRT)의 고유 특성치(예: 문턱전압, 이동도)의 편차를 보상해 주기 위하여, 센싱 및 보상 기능이 적용된 구조의 예시도이다.
- [0060] 구동 트랜지스터(DRT)의 고유 특성치 편차 보상은, 서브픽셀의 휘도 편차 보상과 동일한 의미로 사용되고, 또한, 휘도 편차 보상을 위해서는 서브픽셀로 공급할 데이터를 변경해야 하므로, "데이터 보상"과도 동일한 의미로 사용된다. 즉, 트랜지스터 특성치 편차 보상, 휘도 편차 보상, 데이터 보상 및 픽셀 보상 등은 모두 동일한 의미로 사용된다.
- [0061] 구동 트랜지스터(DRT: Driving Transistor)는 유기발광다이오드(OLED)를 구동하는 트랜지스터로서, 게이트노드에 해당하는 제1노드(N1 노드), 유기발광다이오드(OLED)의 제1전극(예: 애노드 전극 또는 드레인 전극)에 전기적으로 연결되는 제2노드(N2 노드, 예: 소스 노드 또는 드레인 노드) 및 구동전압(EVDD)을 공급하기 위한 구동전압 라인(DVL: Driving Voltage Line)과 전기적으로 연결되는 제3노드(N3 노드, 예: 드레인 노드 또는 소스 노드)를 갖는다.
- [0062] 스위칭 트랜지스터(T1)는, 구동 트랜지스터(DRT)의 게이트노드에 해당하는 N1 노드에 데이터 전압(Vdata)을 인가해 주기 위한 트랜지스터로서, 해당 게이트라인(GL)을 통해 게이트노드에 인가된 스캔신호(SCAN)에 의해 제어되고, 구동 트랜지스터(DRT)의 게이트노드에 해당하는 N1 노드와 데이터 라인(DL) 사이에 전기적으로 연결된다.
- [0063] 스토리지 캐패시터(Cstg: Storage Capacitor)는 구동 트랜지스터(DRT)의 N1 노드와 N2 노드 사이에 전기적으로 연결되어, 한 프레임 시간 동안, 일정 전압을 유지하는 역할을 한다.
- [0064] 센싱 트랜지스터(T2)는, 해당 게이트 라인(GL')에서 게이트노드에 인가된 스캔신호의 일종인 센스신호(SENSE)에 의해 제어되며, 기준전압(Vref: Reference Voltage)을 공급하는 기준전압 라인(RVL: Reference Voltage Line)과 구동 트랜지스터(DRT)의 N2 노드 사이에 전기적으로 연결된다.
- [0065] 한편, 유기발광표시장치(100)는, 기준전압 라인(RVL)의 일 측에 연결된 스위치(SW)와, 이 스위치(SW)의 스위칭 동작에 의해, 기준전압 라인(RVL)과 전기적으로 연결될 수 있는 아날로그 디지털 컨버터(ADC)를 더 포함할 수 있다.
- [0066] 아날로그 디지털 컨버터(ADC)는, 다수의 서브픽셀 각각에서의 센싱노드의 전압을 센싱하고, 센싱된 전압을 토대로 센싱 데이터를 생성하여 타이밍 컨트롤러(140)로 전송하는 센싱 프로세스를 수행한다. 여기서, 센싱 노드는, 구동트랜지스터(DRT)의 문턱전압을 센싱할 수 있는 노드로서, 구동트랜지스터(DRT)의 N2 노드일 수 있다.
- [0067] 스위치(SW)는, 스위칭 타이밍 제어 신호에 따라, 기준전압 공급노드(210) 또는 아날로그 디지털 컨버터(ADC)에 연결된 노드(220)를 기준전압 라인(RVL)에 연결된 노드(230)와 연결해줄 수 있다.
- [0068] 스위치(SW)가, 스위칭 타이밍 제어 신호에 따라, 기준전압 공급노드(210)를 기준전압 라인(RVL)에 연결된 노드(230)와 연결해주면, 기준전압(Vref)이 기준전압 라인(RVL)에 공급되도록 하여, 턴 온 된 센싱 트랜지스터(T2)를 통해, 구동 트랜지스터(DRT)의 N2 노드에 기준전압(Vref)이 인가되도록 해줄 수 있다.
- [0069] 스위치(SW)가, 스위칭 타이밍 제어 신호에 따라, 아날로그 디지털 컨버터(ADC)에 연결된 노드(220)를 기준전압 라인(RVL)에 연결된 노드(230)와 연결해준 경우, 센싱부에 해당하는 아날로그 디지털 컨버터(ADC)는, 기준전압

라인(RVL)의 전압을 센싱할 수 있다

- [0070] 이때, 센싱 트랜지스터(T2)가 턴 온 된 경우, 아날로그 디지털 컨버터(ADC)는, 구동 트랜지스터(DRT)의 N2 노드의 전압을 센싱할 수 있다.
- [0071] 이와 같이, 아날로그 디지털 컨버터(ADC)가 전압을 센싱하는 센싱노드는, 구동 트랜지스터(DRT)의 소스 노드 또는 드레인 노드에 해당하는 N2 노드일 수 있다.
- [0072] 여기서, 아날로그 디지털 컨버터(ADC)가 센싱한 전압은, 데이터 라인(DL)을 통해 스위칭 트랜지스터(T1)의 드레인 노드 또는 소스 노드로 출력되어 구동 트랜지스터(DRT)의 N1 노드로 인가된 데이터전압(Vdata)과, 구동 트랜지스터(DRT)의 문턱전압(Vth)으로 표현될 수 있다(센싱한 전압=Vdata-Vth).
- [0073] 따라서, 아날로그 디지털 컨버터(ADC)가 센싱한 전압(Vdata-Vth)과 이미 알고 있는 데이터전압(Vdata)을 이용하여, 구동 트랜지스터(DRT)의 문턱전압(Vth)을 알아낼 수 있다.
- [0074] 아날로그 디지털 컨버터(ADC)는 다수의 서브픽셀 각각에서의 센싱노드의 전압을 센싱하고, 센싱된 전압을 디지털 값으로 변환하고, 변환된 디지털 값을 포함하는 센싱 데이터를 생성하여 타이밍 컨트롤러(140)로 전송하는 센싱 프로세스를 수행한다.
- [0075] 이러한 아날로그 디지털 컨버터(ADC)를 이용하면, 각 서브픽셀 내 센싱노드의 전압(아날로그 값)을 센싱하여 디지털 값으로 변환하여 타이밍 컨트롤러(140)로 제공함으로써, 타이밍 컨트롤러(140)가 디지털 값을 토대로 구동 트랜지스터(DRT)의 문턱전압을 정확하게 센싱할 수 있다.
- [0076] 여기서, 아날로그 디지털 컨버터(ADC)가 센싱한 전압은, 데이터전압(Vdata)과 구동 트랜지스터(DRT)의 문턱전압(Vth)으로 표현될 수 있다(센싱된 전압=Vdata-Vth).
- [0077] 타이밍 컨트롤러(140)는, 센싱 데이터를 수신하여, 수신된 센싱 데이터를 토대로, 각 서브픽셀 내 구동 트랜지스터(DRT)의 문턱전압(Vth)을 알아내어, 문턱전압 편차(ΔV_{th})를 파악할 수 있다.
- [0078] 여기서, 타이밍 컨트롤러(140)는, 수신한 센싱 데이터 또는 알아낸 문턱전압 또는 파악한 문턱전압 편차에 대한 데이터를 메모리(200)에 저장해둘 수 있다.
- [0079] 타이밍 컨트롤러(140)는, 문턱전압 편차(ΔV_{th})를 보상해주기 위하여, 각 서브픽셀에 대한 데이터 보상량($\Delta Data$)을 연산하고, 연산된 데이터 보상량($\Delta Data$)을 메모리(200)에 저장해둘 수 있다.
- [0080] 이와 같이, 각 서브픽셀에 대한 데이터 보상량이 연산된 이후, 타이밍 컨트롤러(140)는 각 서브픽셀에 대한 데이터 보상량을 기초로, 각 서브픽셀로 공급할 데이터를 변경하여 데이터 구동부(120)로 공급해주고, 데이터 구동부(120)는 공급받은 데이터를 데이터 전압으로 변환하여 서브픽셀들로 인가해줌으로써, 보상이 실제로 이루어지게 된다.
- [0081] 한편, 위에서 언급한 스위칭 타이밍 제어 신호는, 구동 트랜지스터(DRT)의 제2노드(N2)의 전압을 디스플레이 모드(Display Mode) 또는 센싱 모드(Sensing Mode)의 구동 동작에 맞게 설정해주기 위하여, 스위칭 동작(On/Off)을 제어하는 신호로서, 타이밍 컨트롤러(140)로부터 출력될 수 있다.
- [0082] 한편, 전술한 아날로그 디지털 컨버터(ADC)는, 데이터 구동부(120)에 포함된 다수의 소스 드라이버 집적회로 각각에 포함될 수 있다.
- [0083] 이와 같이, 보상을 위한 센싱 구성에 해당하는 아날로그 디지털 컨버터(ADC)를 각 소스 드라이버 집적회로에 포함시켜 구성함으로써, 부품 개수를 줄일 수 있고, 데이터 구동과 연계시켜 센싱 동작을 수행할 수 있는 장점이 있다.
- [0084] 한편, 기준전압 라인(RVL)은, 하나의 서브픽셀 열(Subpixel Column)마다 하나 씩 존재할 수도 있고, 둘 이상의 서브픽셀 열마다 하나씩 존재할 수도 있다.
- [0085] 한편, 도 2를 참조하면, 각 서브픽셀에서 2개의 트랜지스터(T1, T2)의 게이트노드로 2개의 스캔신호(SCAN, SENSE)를 인가해주는 2개의 게이트라인(GL, GL')은 서로 다른 게이트라인일 수도 있고 동일한 하나의 게이트라인일 수도 있다.
- [0086] 만약, 각 서브픽셀에서 2개의 트랜지스터(T1, T2)의 게이트노드로 2개의 스캔신호(SCAN, SENSE)를 인가해주는 2개의 게이트라인(GL, GL')이 서로 다른 게이트라인인 경우, 도 1에 도시된 N개의 게이트 라인(GL 1, GS 2, ...

, GL N) 각각은 2개의 게이트 라인을 포함하는 것으로 간주한다.

- [0087] 예를 들어, 도 1에서, GL 1은 해당 서브픽셀 내 스위칭 트랜지스터(T1)의 게이트노드로 스캔신호(SCAN)를 인가해주는 게이트라인 GL 1과, 해당 서브픽셀 내 센싱 트랜지스터(T2)의 게이트노드로 센스신호(SENSE)를 인가해주는 게이트라인 GL 1'을 포함한다.
- [0088] 도 3 및 도 4는 본 실시예들에 따른 유기발광표시장치의 픽셀 구조의 예시도이다.
- [0089] 도 3 및 도 4를 참조하면, 유기발광표시패널(110)에는 $C \times M \times N$ 개의 서브픽셀(SP)이 배치되고, $C \times M \times N$ 개의 서브픽셀(SP)에 의해, $M \times N$ 개의 픽셀(P: Pixel)이 정의된다.
- [0090] 여기서, "C"는 서브픽셀의 컬러(Color) 개수로서, 3 또는 4이다.
- [0091] 도 3을 참조하면, $C=3$ 인 경우, 하나의 픽셀(P)은, 적색 서브픽셀(R), 녹색 서브픽셀(G) 및 청색 서브픽셀(B)로 구성될 수 있다.
- [0092] 이 경우, 유기발광표시패널(110)에는 $3 \times M \times N$ 개의 서브픽셀(SP)이 배치되어, RGB 서브픽셀 구조의 $M \times N$ 개의 픽셀(P)이 정의된다.
- [0093] 도 4를 참조하면, $C=4$ 인 경우, 하나의 픽셀(P)은, 적색 서브픽셀(R), 흰색 서브픽셀(W), 녹색 서브픽셀(G) 및 청색 서브픽셀(B)로 구성될 수 있다.
- [0094] 이 경우, 유기발광표시패널(110)에는, $4 \times M \times N$ 개의 서브픽셀(SP)이 배치되어, RWGB 서브픽셀 구조의 $M \times N$ 개의 픽셀(P)이 정의된다.
- [0095] 만약, 유기발광표시패널(110)에, RWGB 서브픽셀 구조로 $4 \times M \times N$ 개의 서브픽셀(SP)이 배치되어 있고, 4개의 서브픽셀 열마다 하나의 기준전압 라인(RVL)이 배치되어 있는 경우, 도 6과 같이, 유기발광표시패널(110)과 센싱 구조를 나타낼 수 있다.
- [0096] 도 5 및 도 6은 본 실시예들에 따른 유기발광표시장치(100)의 센싱 구조 및 센싱 방식을 설명하기 위한 도면이다.
- [0097] 도 5는 본 실시예들에 따른 표시장치(100)의 평면도이다. 단, 도 5는 $C=4$ 인 경우로서, RWGB 서브픽셀 구조로, $4 \times M \times N$ 개의 서브픽셀이 유기발광표시패널(110)에 배치되어 있다.
- [0098] 도 5를 참조하면, 유기발광표시패널(110)에는, $4M$ 개의 데이터 라인(DL 1, DL 2, ..., DL $4M$), N 개의 게이트라인(GL 1, ..., GL N)이 배치되고, $4 \times M \times N$ 개의 서브픽셀이 배치되어, 4개의 서브픽셀(R, W, G, B)을 각각 포함하는 $M \times N$ 개의 픽셀이 정의된다.
- [0099] 도 5를 참조하면, 구동전압(EVDD)을 공급하는 구동전압 라인이 각 픽셀 열마다 2개씩 배치될 수 있다. 기준전압(Vref)을 공급하는 기준전압 라인(RVL)이 각 픽셀 열(4개의 서브픽셀 열)마다 1개씩 배치될 수 있다.
- [0100] 도 5를 참조하면, 각 픽셀 열(Pixel Column)에 대응되어 배치된 2개의 구동전압 라인은, 각 픽셀 열의 양측에, 즉, 적색 서브픽셀(R)의 좌측과 청색 서브픽셀(B)의 우측에 데이터 라인 형성 방향과 평행하게 형성될 수 있다.
- [0101] 예를 들어, $P(1,1), \dots, P(1,N)$ 을 포함하는 1번째 픽셀 열에 대응되어 배치된 2개의 구동전압 라인은 DVL 1과 DVL 1'이다. $P(m,1), \dots, P(m,N)$ 을 포함하는 m 번째 픽셀 열에 대응되어 배치된 2개의 구동전압 라인은 DVL m 과 DVL m' 이다. $P(M,1), \dots, P(M,N)$ 을 포함하는 M 번째 픽셀 열에 대응되어 배치된 2개의 구동전압 라인은 DVL M 과 DVL M' 이다. 여기서, DVL에 붙은 숫자는 픽셀 열을 식별하는 숫자이다.
- [0102] 도 5를 참조하면, 각 픽셀 열(Pixel Column)에 대응되어 형성된 2개의 구동전압 라인 중에서, 하나의 구동전압 라인은 적색 서브픽셀(R) 및 흰색 서브픽셀(W)로 구동전압(EVDD)을 공급하고, 나머지 구동전압 라인은 녹색 서브픽셀(G) 및 청색 서브픽셀(B)로 구동전압(EVDD)을 공급할 수 있다.
- [0103] 도 5를 참조하면, 유기발광표시패널(110)에는, 4개의 서브픽셀 열(즉, 1개의 픽셀 열)과 대응되어 하나씩 존재하는 기준전압 라인(RVL 1, ..., RVL m , ..., RVL M)이 배치되어 있다. 즉, 유기발광표시패널(110)에는, M 개의 기준전압 라인(RVL 1, ..., RVL m , ..., RVL M)이 존재한다.
- [0104] 예를 들어, 각 픽셀 열에 대응되어 형성된 1개의 기준전압 라인(RVL)이 각 픽셀 열의 중간에, 즉, 흰색 서브픽셀(W)과 녹색 서브픽셀(G) 사이에 데이터 라인 형성 방향과 평행하게 형성될 수 있다. 단, 도 5에서는, 픽셀 열을 구분하기 위하여, 기준전압 라인은, RVL에 픽셀 열을 식별하는 숫자(1, ..., m , ..., M)를 붙여서 표시한

다.

- [0105] 도 5를 참조하면, 각 픽셀 열(Pixel Column)마다 하나씩 배치된 기준전압 라인(RVL 1, ... , RVL m, ... , RVL M)은, 적색 서브픽셀(R), 흰색 서브픽셀(W), 녹색 서브픽셀(G) 및 청색 서브픽셀(B) 모두로 기준전압(Vref)을 공급할 수 있다.
- [0106] 한편, 도 5를 참조하면, M개의 기준전압 라인(RVL 1, ... , RVL m, ... , RVL M)에는 다수의 아날로그 디지털 컨버터(ADC)가 전기적으로 연결된다.
- [0107] 도 6을 참조하면, 다수의 아날로그 디지털 컨버터(ADC)는, 1번째 서브픽셀 행(GL 1로부터 스캔신호(SCAN)를 인가받는 서브픽셀들)에서, 적색 서브픽셀들을 동시에 센싱하고, 이어서, 흰색 서브픽셀들을 동시에 센싱하며, 이어서, 녹색 서브픽셀들을 동시에 센싱하고, 이어서, 청색 서브픽셀들을 동시에 센싱하고, 이와 같이, 1번째 서브픽셀 행에 대한 센싱 동작이 모두 완료되면, 2번째 서브픽셀 행(GL 2로부터 스캔신호(SCAN)를 인가받는 서브픽셀들)에 대해서도, 동일한 센싱 동작을 수행한다.
- [0108] 도 6을 참조하면, 다수의 아날로그 디지털 컨버터(ADC)는, 동일한 방식으로, N-1번째 서브픽셀 행(GL N-1로부터 스캔신호(SCAN)를 인가받는 서브픽셀들)에 대한 센싱 동작을 모두 수행하고, 이어서, N번째 서브픽셀 행(GL N으로부터 스캔신호(SCAN)를 인가받는 서브픽셀들)에 대한 센싱 동작을 모두 수행하게 되면, 유기발광표시패널(110)에 대한 센싱동작을 모두 완료하는 것이다.
- [0109] 따라서, 유기발광표시패널(110)에 배치된 $4*M*N$ 개의 서브픽셀을 모두 센싱하는데 걸리는 시간(T_{panel})은 " $(4*T_{sp})*N$ "이다. 여기서, T_{sp} 는 1개의 서브픽셀을 센싱하는데 걸리는 시간으로서, 하나의 서브픽셀 행에서, 동일 색상의 서브픽셀들을 함께 센싱되기 때문에, T_{sp} 는 하나의 서브픽셀 행에서 동일한 색상의 서브픽셀들을 모두 센싱하는데 걸리는 시간이라고도 할 수 있다. N은 서브픽셀 행의 개수로서, 스위칭 트랜지스터(T1)의 게이트 노드로 스캔신호(SCAN)를 공급하는 게이트라인들의 개수이다.
- [0110] 전술한 바와 같은 센싱 동작에 따라, 유기발광표시패널(110)에 배치된 모든 서브픽셀 내 구동 트랜지스터(DRT)에 대한 문턱전압을 센싱하여 문턱전압 편차를 알아내기 위해서는, 상당한 오래 시간(대략 수분 내지 수십 분 정도)이 필요할 수 있다.
- [0111] 또한, 문턱전압 편차를 알아내는데 상당한 시간이 걸리기 때문에, 문턱전압 편차를 보상하기 위한 보상 프로세스(예: 데이터 보상량 연산, 데이터 변경 등)를 수행하는 시점도 그만큼 늦어져, 오랜 시간이 지난 후에야, 최종적인 보상 절차가 마무리될 수 있다.
- [0112] 이와 같은 센싱 및 보상 지연은, 고객에게 상당한 불편을 줄 수 있다.
- [0113] 또한, 센싱 및 보상이 문턱전압 편차가 실제로 발생한 시점에 이루어지지 않기 때문에, 센싱 및 보상이 불필요한 절차가 될 수도 있다.
- [0114] 또한, 유기발광표시장치(100)의 전원 오프 신호 발생 시, 센싱 및 보상이 진행되는 경우, 센싱 및 보상이 진행되는 도중에, 전원이 실제로 오프가 될 수도 있다. 이러한 경우, 전원이 실제로 오프 되기 이전에 진행된 일부 센싱 및 보상 절차는 무의미한 것이 되어 버려, 다음번에 센싱 및 보상 절차가 처음부터 다시 진행되는 단점도 있다.
- [0115] 또한, 문턱전압 편차의 정도가 그리 크지 않은 경우, 빈번하게 진행되는 센싱 및 보상은 관련 정보(예: 센싱 데이터, 문턱전압 편차, 데이터 보상량 등)를 과도하게 누적하여 저장하게 되는 단점과, 이로 인해, 화상 품질을 오히려 떨어뜨릴 수 있는 단점도 있다.
- [0116] 이에, 본 실시예들은, 전술한 센싱 및 보상 방법의 단점들을 극복하여, 센싱 및 보상 시간은 크게 줄이고, 무의미한 센싱 및 보상 절차는 최소화할 수 있는 센싱 블록 기반의 센싱 방법을 제공한다.
- [0117] 본 실시예들에 따른 센싱 블록 기반의 센싱 방법에 따르면, 다수의 서브픽셀 행 전체에서의 구동 트랜지스터들의 특성치를 센싱하는 것이 아니라, 다수의 서브픽셀 행 중에서 선택된 둘 이상의 대표 서브픽셀 행에서의 구동 트랜지스터들에 대한 특성치 편차(예: 문턱전압 편차)를 센싱하고, 이렇게 센싱한 문턱전압 편차가 임계치 미만이면, 센싱을 종료하고, 센싱한 문턱전압 편차가 임계치 이상인 경우에만, 다수의 서브픽셀 행에서 둘 이상의 대표 서브픽셀 행을 제외한 나머지 서브픽셀 행들에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱한다.
- [0118] 아래에서는, 본 실시예들에 따른 센싱 블록 기반의 센싱 방법을 도 7 내지 도 15를 참조하여 설명한다.

- [0119] 도 7은 본 실시예들에 따른 문턱전압 보상을 위한 센싱 블록을 나타낸 도면이다. 도 8 및 도 9는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작을 설명하기 위한 도면이다.
- [0120] 도 7을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 문턱전압 보상을 위하여, 센싱 블록 기반의 센싱 방법을 제공한다.
- [0121] 이를 위해, 도 7에 도시된 바와 같이, 유기발광표시패널(110)에 배치된 N개의 서브픽셀 행들을 $L(2 \leq L < N)$ 개씩 묶어서 B($B: 2 \leq B < N$ 의 자연수, N: 서브픽셀 행 개수 또는 게이트라인 개수)개의 센싱 블록(SB #0, SB #1, ..., SB #(B-1))으로 그룹화시킨다.
- [0122] 여기서, B는 센싱 블록의 개수이고, L은 하나의 센싱 블록 내 서브픽셀 행의 개수이다.
- [0123] 도 7을 참조하면, B개의 센싱 블록(SB #0, SB #1, ..., SB #(B-1)) 각각은, L개의 서브픽셀 행을 포함한다.
- [0124] 여기서, L개의 서브픽셀 행은 L개의 게이트라인(GL)과 대응된다.
- [0125] 즉, L개의 서브픽셀 행 각각은, 하나의 게이트라인(GL)으로부터 스캔신호(SCAN)를 공급받는 동일한 행에 배치된 서브픽셀들의 집합으로서, 다수의 적색 서브픽셀(R), 다수의 흰색 서브픽셀(W), 다수의 녹색 서브픽셀(G) 및 다수의 청색 서브픽셀(B)을 포함한다.
- [0126] 도 7을 참조하면, SB #0은, L개의 서브픽셀 행을 포함한다.
- [0127] L개의 서브픽셀 행은 $L*0+1, L*0+2, \dots, L*0+L$ 로 식별될 수 있다.
- [0128] 또한, L개의 서브픽셀 행은 L개의 게이트라인(GL)과 대응될 수 있다.
- [0129] 따라서, L개의 서브픽셀 행에 대응되는 L개의 게이트라인(GL)도, $L*0+1, L*0+2, \dots, L*0+L$ 의 식별정보(ID: Identifier)로 식별될 수 있다.
- [0130] 여기서, L개의 게이트라인(GL)은, 도 2의 서브픽셀 구조를 갖고, $L*0+1$ 번째 서브픽셀 행, $L*0+2$ 번째 서브픽셀 행, ..., $L*0+L$ 서브픽셀 행에 속한 서브픽셀들에 배치된 스위칭 트랜지스터(T1)의 게이트노드로 스캔신호(SCAN)를 공급하는 게이트라인이다.
- [0131] 도 7을 참조하면, SB #1도, L개의 서브픽셀 행을 포함한다.
- [0132] L개의 서브픽셀 행은 $L*1+1, L*1+2, \dots, L*1+L$ 로 식별될 수 있다.
- [0133] 또한, L개의 서브픽셀 행은 L개의 게이트라인(GL)과 대응될 수 있다.
- [0134] 따라서, L개의 서브픽셀 행에 대응되는 L개의 게이트라인(GL)도, $L*1+1, L*1+2, \dots, L*1+L$ 의 식별정보(ID)로 식별될 수 있다.
- [0135] 여기서, L개의 게이트라인(GL)은, 도 2의 서브픽셀 구조를 갖고, $L*1+1$ 번째 서브픽셀 행, $L*1+2$ 번째 서브픽셀 행, ..., $L*1+L$ 서브픽셀 행에 속한 서브픽셀들에 배치된 스위칭 트랜지스터(T1)의 게이트노드로 스캔신호(SCAN)를 공급하는 게이트라인이다.
- [0136] 도 7을 참조하면, SB #(B-1)도, L개의 서브픽셀 행을 포함한다.
- [0137] L개의 서브픽셀 행은 $L*(B-1)+1, L*(B-1)+2, \dots, L*(B-1)+L$ 의 식별정보(ID: Identifier)로 식별될 수 있다.
- [0138] 또한, L개의 서브픽셀 행은 L개의 게이트라인(GL)과 대응된다.
- [0139] 따라서, L개의 서브픽셀 행에 대응되는 L개의 게이트라인(GL)도, $L*(B-1)+1, L*(B-1)+2, \dots, L*(B-1)+L$ 의 식별정보(ID)로 식별될 수 있다.
- [0140] 여기서, L개의 게이트라인(GL)은, 도 2의 서브픽셀 구조를 갖고, $L*(B-1)+1$ 번째 서브픽셀 행, $L*(B-1)+2$ 번째 서브픽셀 행, ..., $L*(B-1)+L$ 서브픽셀 행에 속한 서브픽셀들에 배치된 스위칭 트랜지스터(T1)의 게이트노드로 스캔신호(SCAN)를 공급하는 게이트라인이다.
- [0141] 이하에서는, 도 7과 같은 센싱 블록 기반의 센싱 방법을 예시적으로 설명한다. 예시적인 설명을 위해, UDD 해상도를 예로 들어, 서브픽셀 행 개수(=게이트라인 개수) N이 2160인 것으로 가정하고, 센싱 블록 개수 B가 135이고, 한 센싱 블록 내 서브픽셀 행 개수(즉, 한 센싱 블록에서의 게이트라인 개수) L이 16인 것으로 예를 든다.
- [0142] 도 8을 참조하면, 본 실시예들에 따른 유기발광표시장치(100)는, 유기발광표시패널(110)에 배치된 모든 서브픽

셀들, 즉, 모드 서브픽셀 행들에 대한 센싱 동작을 수행하는 것이 아니라, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 중에서 1개의 대표 서브픽셀 행에 대해서만 센싱 동작을 수행함으로써, 센싱 블록 기반의 센싱 동작을 수행한다.

- [0143] 도 8을 참조하면, SB #0에서는, 식별정보(ID)가 $16*0+1$ 인 대표 서브픽셀 행에 속한 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱한다. SB #1에서는, 식별정보(ID)가 $16*1+2$ 인 대표 서브픽셀 행에 속한 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱한다. SB #134에서는, 식별정보(ID)가 $16*134+16$ 인 대표 서브픽셀 행에 속한 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차를 센싱한다.
- [0144] 이와 같이, 본 실시예들에 따른 유기발광표시장치(100)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 중에서 하나의 대표 서브픽셀 행에 대해서만 센싱을 수행한 이후, 135개의 대표 서브픽셀 행(ID: $16*0+1$, $16*1+2$, ... , $16*134+16$) 각각에 속한 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차(ΔV_{th})가 미리 설정한 임계치보다 작으면, 유기발광표시패널(110)에 대한 센싱 및 보상 절차를 마무리하게 된다. 이때, 각 대표 서브픽셀 행에 속한 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차(ΔV_{th})를 보상해주기 위한 데이터 보상량을 연산할 수도 있고, 문턱전압 편차(ΔV_{th})가 매우 작은 경우, 데이터 보상량을 연산하지 않을 수도 있다.
- [0145] 만약, 135개의 대표 서브픽셀 행(ID: $16*0+1$, $16*1+2$, ... , $16*134+16$) 각각에 속한 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차(ΔV_{th})가 미리 설정한 임계치 이상인 경우, 도 9에 도시된 바와 같이, 135개의 대표 서브픽셀 행(ID: $16*0+1$, $16*1+2$, ... , $16*134+16$) 이외에, 나머지의 모든 서브픽셀 행에 대해서도 센싱을 수행하여, 유기발광표시패널(110)의 모든 구동 트랜지스터들에 대한 문턱전압 편차(ΔV_{th})를 파악하여, 이를 토대로, 모든 서브픽셀에 대한 데이터 보상량을 연산한다.
- [0146] 전술한 센싱 블록 기반의 센싱 방법을 도 10의 흐름도를 참조하고, 도 11의 메모리(200)에 저장된 센싱 블록 정보(1100)와, 도 12의 예시도를 참조하여 보다 구체적으로 설명한다.
- [0147] 도 10은 본 실시예들에 따른 센싱 블록 기반의 센싱 방법의 흐름도이다. 도 11은 본 실시예들에 따른 센싱 블록 기반의 센싱 동작을 위한 센싱 블록 정보(1100)를 나타낸 도면이다. 도 12는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작의 예시도이다.
- [0148] 도 10 내지 도 12를 참조하면, 먼저, 센싱 블록 정보(1100)를 초기화하여 메모리(200)에 저장한다(S1010).
- [0149] 도 10 및 도 11을 참조하면, 센싱 블록 정보(1100)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대한 식별정보(SB_ID)와, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대응된 135개의 대표 서브픽셀 행 또는 135개의 대표 게이트라인에 대한 식별정보(REP_LINE_ID)를 포함한다.
- [0150] 이러한 센싱 블록 정보(1100)의 초기화는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대한 식별정보(SB_ID)와, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대응된 135개의 대표 서브픽셀 행 또는 135개의 대표 게이트라인에 대한 식별정보(REP_LINE_ID)를 최초 설정하는 것을 의미한다.
- [0151] 도 10 및 도 11을 참조하면, 센싱 블록 정보(1100)의 초기화 시, 일 예로, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 중에서 1번째 서브픽셀 행을 대표 서브픽셀 행으로 초기화할 수 있다.
- [0152] 따라서, 초기화된 센싱 블록 정보(1100)에서, SB #0에 대응되는 대표 서브픽셀 행(대표 게이트라인)의 식별정보(REP_LINE_ID)는, $16*0+1$ 이고, SB #1에 대응되는 대표 서브픽셀 행(대표 게이트라인)의 식별정보(REP_LINE_ID)는, $16*1+1$ 이고, SB #2에 대응되는 대표 서브픽셀 행(대표 게이트라인)의 식별정보(REP_LINE_ID)는, $16*2+1$ 이고, SB #134에 대응되는 대표 서브픽셀 행(대표 게이트라인)의 식별정보(REP_LINE_ID)는, $16*134+1$ 이다.
- [0153] 이와 같이, 메모리(200)에 저장된 센싱 블록 정보(1100)를 확인하여, 센싱 블록 기반의 센싱 동작을 신속하게 수행할 수 있다.
- [0154] 도 10 및 도 12를 참조하면, 전술한 센싱 블록 정보 초기화(S1010) 이후, 타이밍 컨트롤러(140)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 별로, 대표 서브픽셀 행에서의 문턱전압 편차(ΔV_{th})를 획득한다(S1020).
- [0155] 더 구체적으로 설명하면, 도 10 및 도 12를 참조하면, 다수의 아날로그 디지털 컨버터(ADC)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대응되는 135개의 대표 서브픽셀 행(REP_LINE_ID: $16*0+1$, $16*1+1$, ... ,

16*134+1) 각각에 포함된 서브픽셀들에서의 센싱노드에 대한 전압을 센싱하여 센싱한 전압을 토대로 생성한 센싱 데이터를 타이밍 컨트롤러(140)로 전송한다.

- [0156] 이에 따라, 도 10 및 도 12를 참조하면, 타이밍 컨트롤러(140)는, 다수의 아날로그 디지털 컨버터(ADC)로부터 수신한 센싱 데이터를 토대로, 135개의 대표 서브픽셀 행(REP_LINE_ID: 16*0+1, 16*1+1, ... , 16*134+1)별로, 해당 대표 서브픽셀 행에 포함된 서브픽셀들에서의 구동 트랜지스터들에 대한 문턱전압 편차(ΔV_{th})를 파악하여 획득할 수 있다.
- [0157] 이후, 도 10 및 도 12를 참조하면, 타이밍 컨트롤러(140)는, 센싱 데이터를 토대로, 135개의 대표 서브픽셀 행(REP_LINE_ID: 16*0+1, 16*1+1, ... , 16*134+1) 각각에 포함된 서브픽셀들에서의 구동 트랜지스터들에 대하여 파악된 문턱전압 편차(ΔV_{th})를 미리 설정된 임계치와 비교한다(S1030).
- [0158] 즉, 타이밍 컨트롤러(140)는, 센싱 데이터를 토대로, 135개의 대표 서브픽셀 행(REP_LINE_ID: 16*0+1, 16*1+1, ... , 16*134+1)별로, 파악된 문턱전압 편차(ΔV_{th})와 임계치를 비교한다.
- [0159] 도 10 및 도 12를 참조하면, 타이밍 컨트롤러(140)는, 비교 결과에 따라, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 중에서 대표 서브픽셀 행을 제외한 나머지 L-1개의 서브픽셀 행에 대한 센싱 프로세스의 수행 여부를 결정할 수 있다.
- [0160] 이와 같이, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행을 모두 센싱하지 않고, 1개의 대표 서브픽셀 행만을 센싱하고, 센싱 결과 알게 된 문턱전압 편차를 임계치(화상 품질 향상을 위해 의미 있는 문턱전압 편차 보상이 필요한 최소 문턱전압 편차임)와 비교하여, 그 비교 결과에 따라, 대표 서브픽셀 행 이외에 나머지 서브픽셀 행들을 센싱하게 되기 때문에, 불필요한 센싱 절차 및 그에 따른 불필요한 센싱 시간을 줄여줄 수 있다.
- [0161] 도 10을 참조하면, 타이밍 컨트롤러(140)는, 문턱전압 편차(ΔV_{th})와 임계치의 비교 결과, 문턱전압 편차(ΔV_{th})가 임계치 미만이면, 135개의 대표 서브픽셀 행(REP_LINE_ID: 16*0+1, 16*1+1, ... , 16*134+1)별로 파악된 문턱전압 편차(ΔV_{th}) 또는 파악된 문턱전압 편차(ΔV_{th})를 보상해주기 위한 데이터 보상값을 연산하여 저장하거나, 데이터 보상값 연산 없이 바로 종료할 수 있다.
- [0162] 한편, 도 10 및 도 12를 참조하면, 타이밍 컨트롤러(140)는, 파악된 문턱전압 편차(ΔV_{th})가 임계치 이상인 경우, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 중에서 대표 서브픽셀 행(REP_LINE_ID: 16*0+1, 16*1+1, ... , 16*134+1)을 제외한 나머지 L-1개의 서브픽셀 행에 대한 센싱 프로세스를 수행하여, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 중 대표 서브픽셀 행을 제외한 나머지 서브픽셀 행 각각에 대해서도 문턱전압 편차를 파악할 수 있다(S1040).
- [0163] 이에 따라, 유기발광표시패널(110) 상의 모든 서브픽셀에서의 구동 트랜지스터들에 대한 문턱전압 편차를 모두 파악하게 된다.K
- [0164] 이와 같이, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)별로 대표 서브픽셀 행(REP_LINE_ID: 16*0+1, 16*1+1, ... , 16*134+1)에 대하여 파악된 문턱전압 편차(ΔV_{th})이 임계치 이상이 되는 경우, 즉, 문턱전압 편차 보상을 해야하는 의미있는 문턱전압 편차가 발생한 경우에 한해, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 포함된 나머지 서브픽셀 행들에 대하여 센싱 프로세스를 진행하기 때문에, 불필요한 센싱 및 보상 시간을 줄일 수 있다.
- [0165] 이후, 도 10 및 도 12를 참조하면, 타이밍 컨트롤러(140)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 대하여, 16개의 서브픽셀 행에 대한 파악된 16개의 문턱전압 편차 중에서 최대값을 선택하여 새로운 대표 서브픽셀 행을 선택한다.
- [0166] 이후, 도 10 및 도 12를 참조하면, 타이밍 컨트롤러(140)는, 메모리(200)에 저장된 센싱 블록 정보(1100) 상의 134개의 대표 서브픽셀 행 또는 134개의 대표 게이트라인에 대한 식별정보(REP_LINE_ID)를 업데이트 시킨다(S1050).
- [0167] 이와 같이, 센싱 블록 정보(1100) 상의 센싱 블록 별 대표 서브픽셀 행 또는 대표 게이트라인에 대한 식별정보(REP_LINE_ID)를 업데이트 하기 때문에, 최신의 문턱전압 편차 발생 상태를 기준으로, 센싱 및 보상 동작을 할 수 있고, 센싱 및 보상 시간을 효과적으로 줄이면서도, 전체적인 센싱을 해야 하는 상황을 정확하게 구별해낼 수 있다.

- [0168] 이때, 도 11 및 도 12를 참조하면, 16개의 새로운 대표 서브픽셀 행의 식별정보(REP_LINE_ID)는, 일 예로, $16*0+P$, $16*1+Q$, ... , $16*134+R$ 이다.
- [0169] 즉, SB #0에서는, $16*0+P$ 번째 서브픽셀 행(또는 게이트라인)이 대표 서브픽셀 행(또는 대표 게이트라인)을 변경되고, SB #1에서는, $16*1+Q$ 번째 서브픽셀 행(또는 게이트라인)이 대표 서브픽셀 행(또는 대표 게이트라인)을 변경되고, SB #134에서는, $16*134+R$ 번째 서브픽셀 행(또는 게이트라인)이 대표 서브픽셀 행(또는 대표 게이트라인)을 변경된다.
- [0170] 이후, 타이밍 컨트롤러(140)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 별로 파악된 문턱전압 편차(ΔV_{th}) 또는 파악된 문턱전압 편차(ΔV_{th})를 보상해주기 위한 데이터 보상을 연산하여 메모리(200)에 저장할 수 있다.
- [0171] 이때, 저장된 문턱전압 편차(ΔV_{th})가 다음의 센싱 블록 기반의 센싱 동작 시, 임계치로 사용될 수도 있다.
- [0172] 도 13은 본 실시예들에 따른 센싱 블록 기반의 센싱 동작을 위한 게이트 구동에 필요한 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 나타낸 도면이다.
- [0173] 도 13을 참조하면, 타이밍 컨트롤러(140)는, 센싱 블록 기반의 센싱 동작을 위한 게이트 구동에 필요한 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 게이트 구동부(130)로 출력한다.
- [0174] 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)는, 게이트 제어 신호(GCS)의 일종으로서, 제1게이트구동제어신호(VSC)는 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 각각에 대한 게이트 구동 타이밍을 제어하는 신호일 수 있다. 제2게이트구동제어신호(VOE)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 각각에 대한 센싱 여부를 지시하기 위한 제어 신호 또는 대표 서브픽셀 행을 지시하는 제어 신호일 수 있다.
- [0175] 전술한 제1게이트구동제어신호(VSC)는, 기존의 게이트제어신호 중 하나인 GSC를 이용할 수 있다. 제2게이트구동제어신호(VOE)는 기존의 게이트제어신호 중 하나인 GOE를 이용할 수도 있다.
- [0176] 도 14는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작의 예시에서, 센싱 블록 정보(1100)가 업데이트 되기 이전의 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 나타낸 도면이다. 도 15는 본 실시예들에 따른 센싱 블록 기반의 센싱 동작의 예시에서, 센싱 블록 정보(1100)가 업데이트 된 이후의 제1게이트구동제어신호(VSC) 및 제2게이트구동제어신호(VOE)를 나타낸 도면이다.
- [0177] 앞의 예시에서 언급한 바와 같이, 업데이트 이전의 센싱 블록 정보(1100)에서, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대응되는 135개의 대표 서브픽셀 행의 식별정보(ID)는, $16*0+1$, $16*1+1$, ... , $16*134+1$ 이다.
- [0178] 그리고, 업데이트 이후의 센싱 블록 정보(1100)에서, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대응되는 135개의 대표 서브픽셀 행의 식별정보(ID)는, $16*0+P$, $16*1+Q$, ... , $16*134+R$ 이다.
- [0179] 도 14 및 도 15를 참조하면, 타이밍 컨트롤러(140)는, N(예: 2160)개의 서브픽셀 행에 대응되는 N개의 신호 구간을 갖는 제1게이트구동제어신호(VSC)를 게이트 구동부(130)로 출력한다.
- [0180] 도 14 및 도 15를 참조하면, 제1게이트구동제어신호(VSC)에서, 2160개의 서브픽셀 행 각각에 대응되는 신호 구간 중에서 선택된 B(예: B=135)개의 대표 서브픽셀 행 각각에 대응되는 신호 구간의 길이는, 나머지 서브픽셀 행들 각각에 대응되는 구간의 길이에 비해 길다.
- [0181] 다시 말해, 도 14 및 도 15를 참조하면, 제1게이트구동제어신호(VSC)는, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134)에 대응되는 구간들이 연속해서 이어지는데, 하나의 센싱 블록에 대응되는 구간에는, 다시 16개의 서브픽셀 행에 대응되는 구간들이 존재한다.
- [0182] 도 14 및 도 15를 참조하면, 제1게이트구동제어신호(VSC)에서, 16개의 서브픽셀 행에 대응된 구간들의 길이를 보면, 대표 서브픽셀 행에 대응되는 구간의 길이가 대표 서브픽셀 행이 아닌 나머지 서브픽셀 행에 대응되는 구간의 길이보다 길다.
- [0183] 도 14 및 도 15를 참조하면, 제1게이트구동제어신호(VSC)는, 대표 서브픽셀 행에 대응되는 구간에서는 슬로우 클럭 모드(Slow Clock Mode)로 출력되고, 대표 서브픽셀 행이 아닌 나머지 서브픽셀 행에 대응되는 구간에서는 패스트 클럭 모드(Fast Clock Mode)로 출력된다.

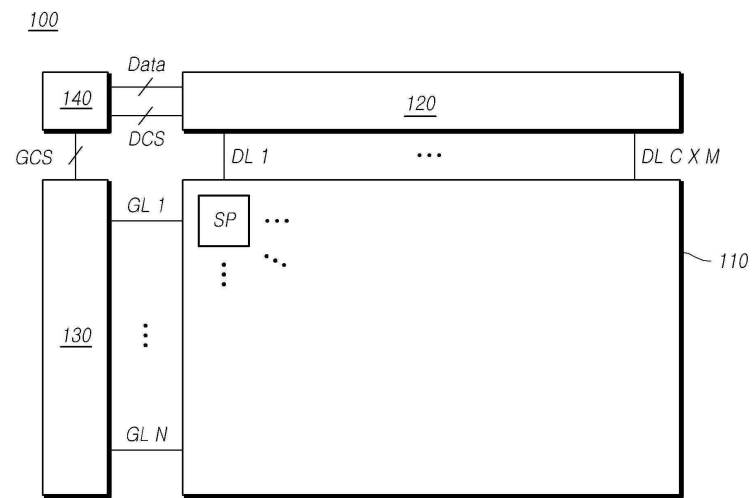
- [0184] 이러한 신호 파형을 갖는 제1게이트구동제어신호(VSC)를 이용하여, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 각각에 대한 게이트 구동 타이밍을 정확하게 제어하여, 전술한 바와 같은 센싱 블록 기반의 센싱 동작을 가능하게 할 수 있다.
- [0185] 도 14 및 도 15를 참조하면, 각 센싱 블록별 대표 서브픽셀 행에 대한 센싱 결과 파악된 문턱전압 편차가 임계치 이상이 되어, 나머지 서브픽셀 행들에 대한 센싱을 해야 하는 경우, 제1게이트구동제어신호(VSC)에서, 대표 서브픽셀 행에 대응되는 구간은, 대표 서브픽셀 행이 아닌 나머지 서브픽셀 행에 대응되는 구간보다 짧다. 즉, 실제로 센싱이 이루어지는 서브픽셀 행에 대응되는 구간은 센싱이 이루어지지 않는 서브픽셀 행에 대응되는 구간보다 길다.
- [0186] 한편, 도 14 및 도 15를 참조하면, 타이밍 컨트롤러(140)는, B(예: B=135)개의 하이레벨구간 및 B개의 로우레벨구간을 갖는 제2게이트구동제어신호(VOE)를 게이트 구동부(130)로 출력할 수 있다.
- [0187] 도 14 및 도 15를 참조하면, 제2게이트구동제어신호(VOE)에서, 135개의 하이레벨구간(또는 로우레벨구간)은 135개의 대표 서브픽셀 행에 대응되고, 135개의 로우레벨구간(또는 하이레벨구간)은 대표 서브픽셀 행이 아닌 나머지 서브픽셀 행들에 대응될 수 있다.
- [0188] 도 14 및 도 15를 참조하면, 각 센싱 블록별 대표 서브픽셀 행에 대한 센싱 결과 파악된 문턱전압 편차가 임계치 이상이 되어, 나머지 서브픽셀 행들에 대한 센싱을 해야 하는 경우, 제2게이트구동제어신호(VOE)에서, 135개의 대표 서브픽셀 행에 대응되는 구간은 로우레벨구간(또는 하이레벨구간)이고, 대표 서브픽셀 행이 아닌 나머지 서브픽셀 행에 대응되는 구간은 하이레벨구간(또는 로우레벨구간)이다. 즉, 실제로 센싱이 이루어지는 서브픽셀 행에 대응되는 구간은 하이레벨구간(또는 로우레벨구간)이고, 센싱이 이루어지지 않는 서브픽셀 행에 대응되는 구간은 로우레벨구간(또는 하이레벨구간)이다.
- [0189] 전술한 바와 같은 신호 파형을 갖는 제2게이트구동제어신호(VOE)를 이용하면, 135개의 센싱 블록(SB #0, SB #1, ... , SB #134) 각각에 포함된 16개의 서브픽셀 행 각각에 대한 센싱 여부를 정확하게 지시해줄 수 있고, 135개의 대표 서브픽셀 행을 정확하게 지시해주어, 전술한 바와 같은 센싱 블록 기반의 센싱 동작을 가능하게 하는 게이트 구동이 이루어질 수 있도록 해준다.
- [0190] 이상에서 설명한 바와 같은 본 실시예들에 의하면, 센싱 및 보상 시간을 단축할 수 있는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0191] 또한, 본 실시예들에 의하면, 의미 없고 불필요한 센싱 및 보상 절차의 진행을 방지하는 유기발광표시장치(100) 및 그 구동방법을 제공할 수 있다.
- [0192] 이상에서의 설명 및 첨부된 도면은 본 발명의 기술 사상을 예시적으로 나타낸 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위에서 구성의 결합, 분리, 치환 및 변경 등의 다양한 수정 및 변형이 가능할 것이다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

부호의 설명

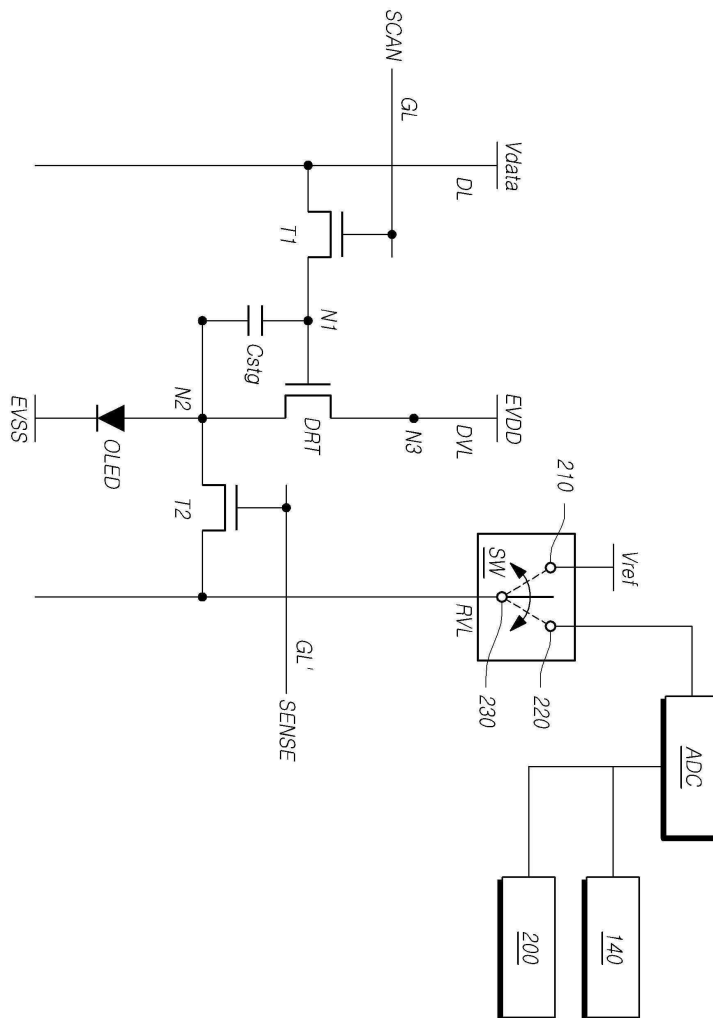
- [0193] 100: 표시장치
110: 표시패널
120: 데이터 구동부
130: 게이트 구동부
140: 타이밍 컨트롤러

도면

도면1

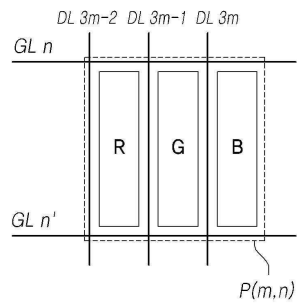


도면2



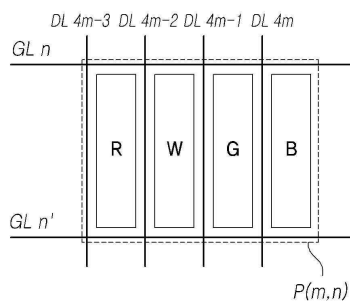
도면3

$$C=3, \quad 1 \leq m \leq M, \quad 1 \leq n \leq N$$

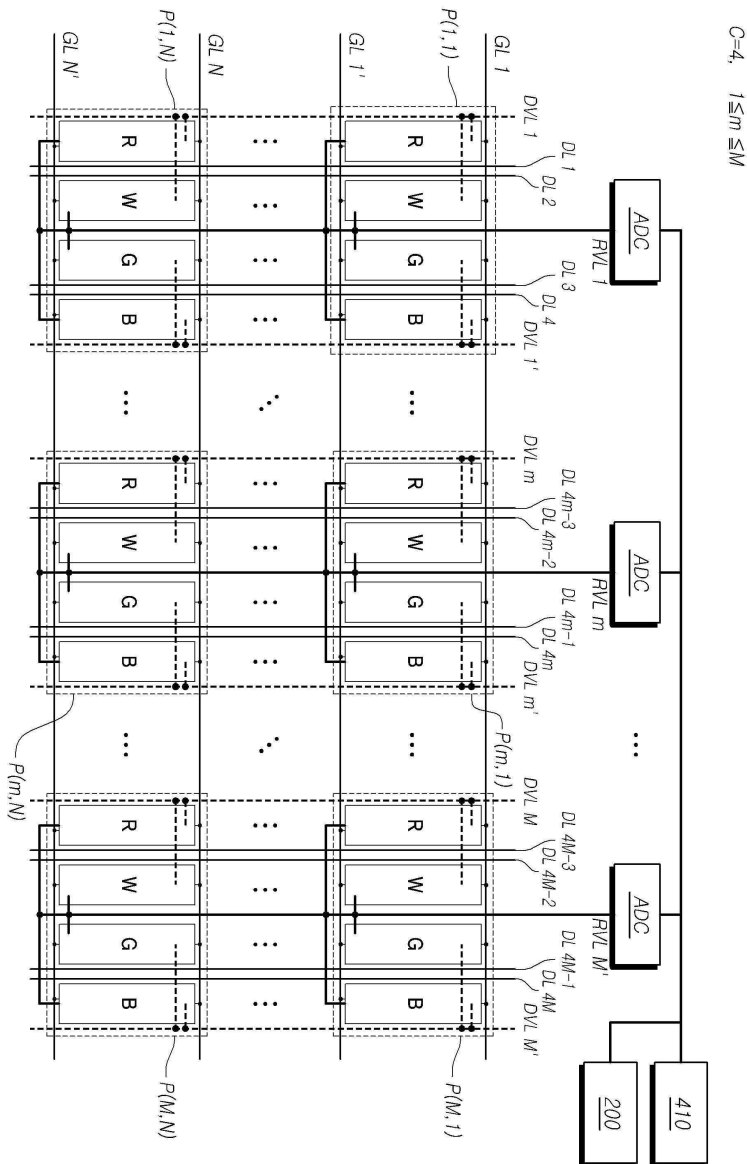


도면4

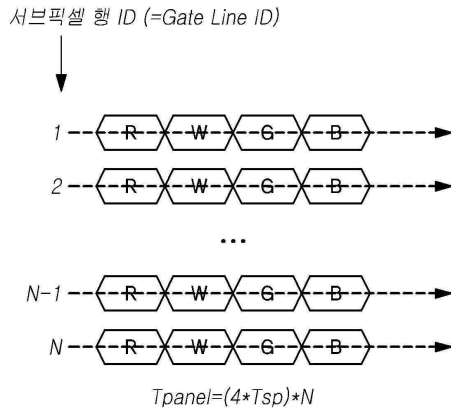
$$C=4, \quad 1 \leq m \leq M, \quad 1 \leq n \leq N$$



도면5

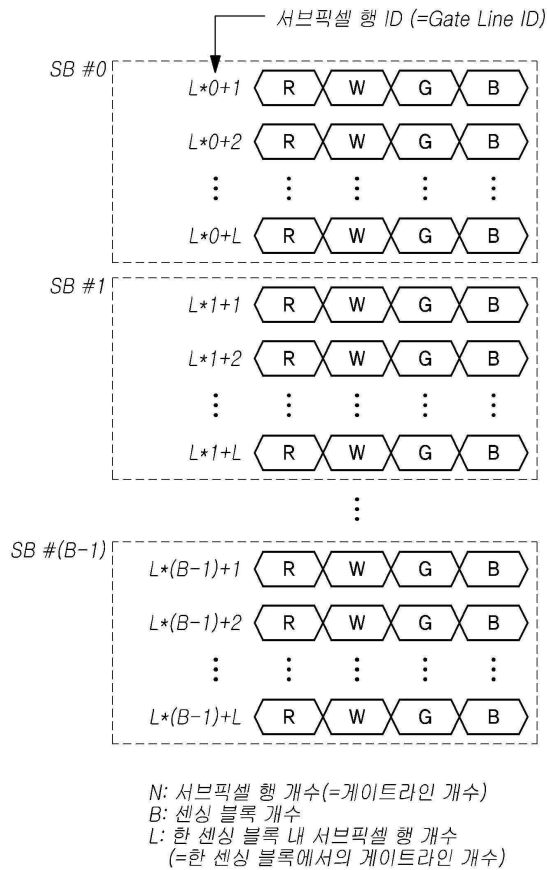


도면6



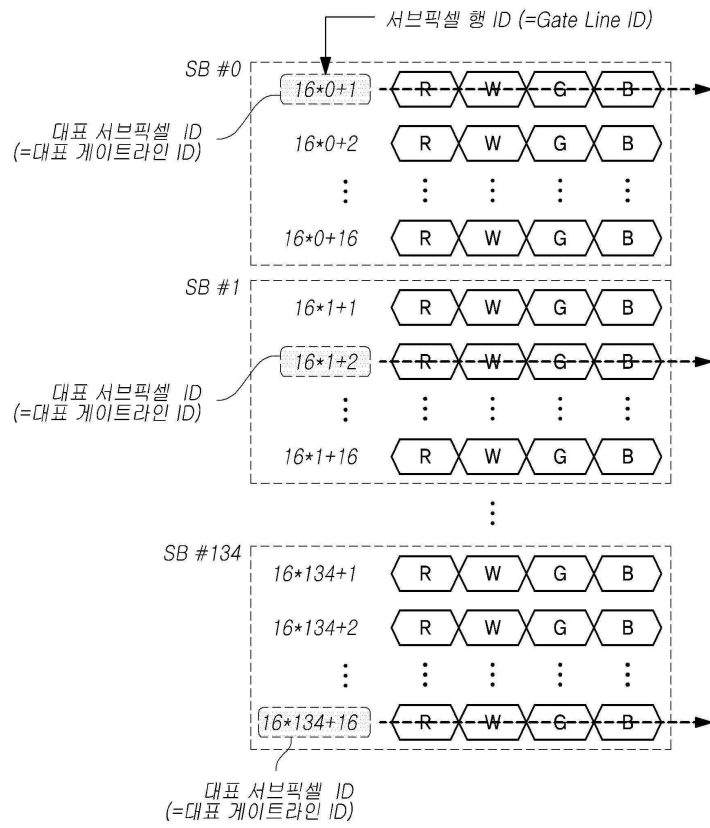
- R 동일 GL에 연결된 적색 서브픽셀(R)의 집합
- W 동일 GL에 연결된 흰색 서브픽셀(W)의 집합
- G 동일 GL에 연결된 녹색 서브픽셀(G)의 집합
- B 동일 GL에 연결된 청색 서브픽셀(B)의 집합

도면7



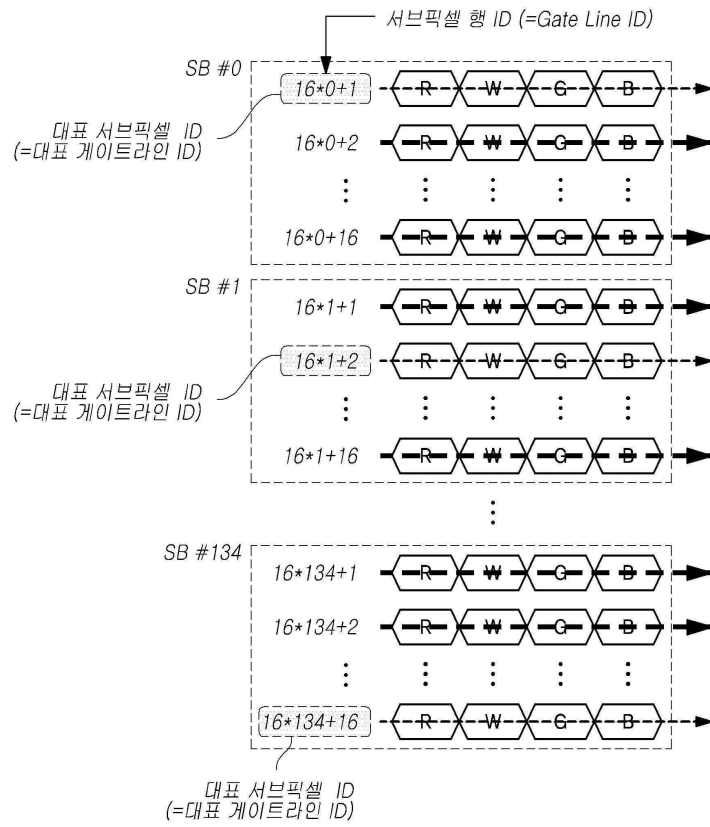
도면8

$N=2160, L=16, B=135$

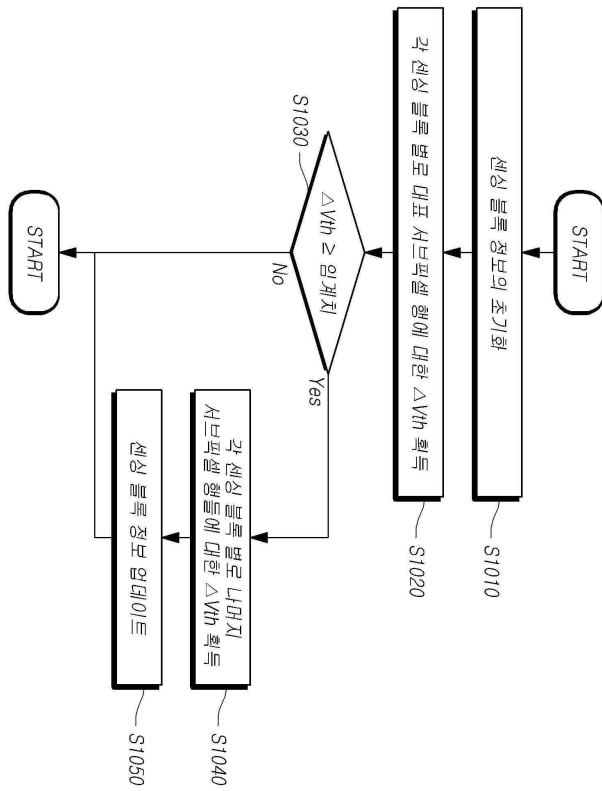


도면9

$$N=2160, L=16, B=135 (N=B \times L)$$

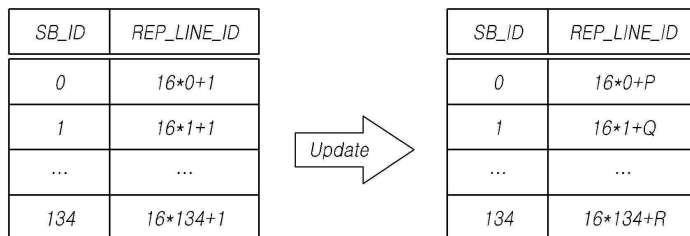


도면10

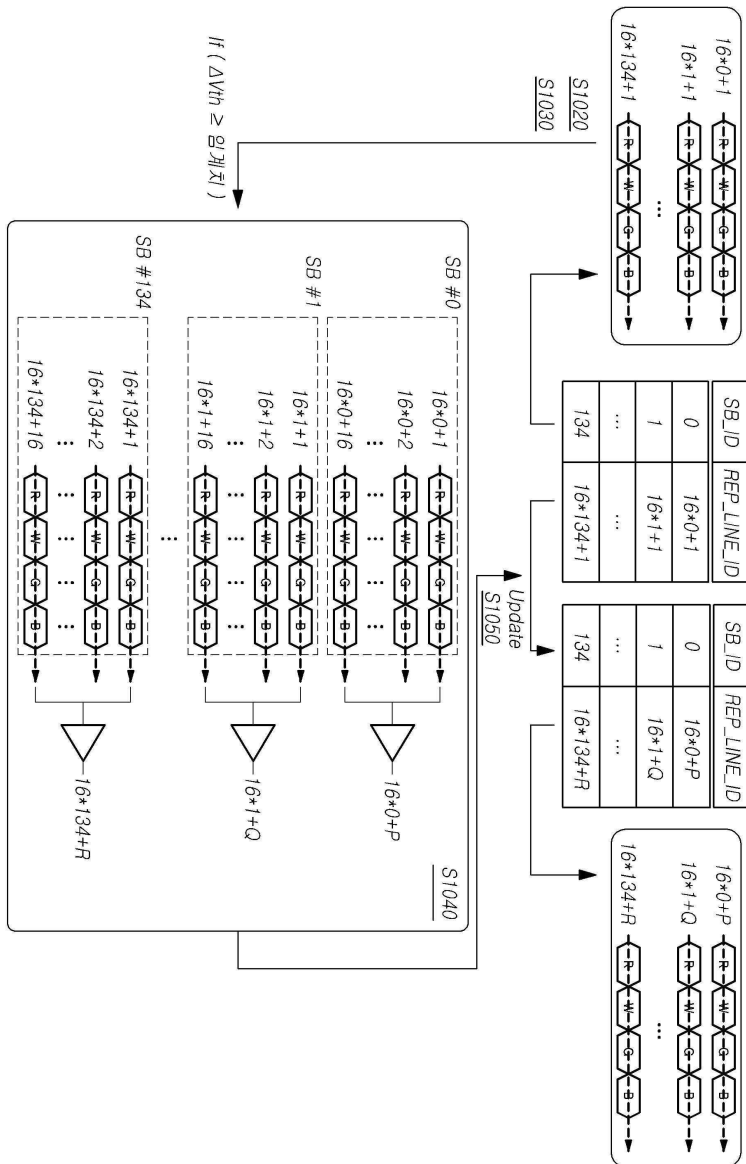


도면11

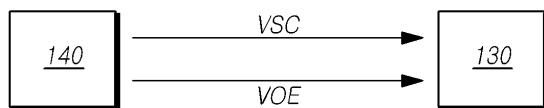
1100



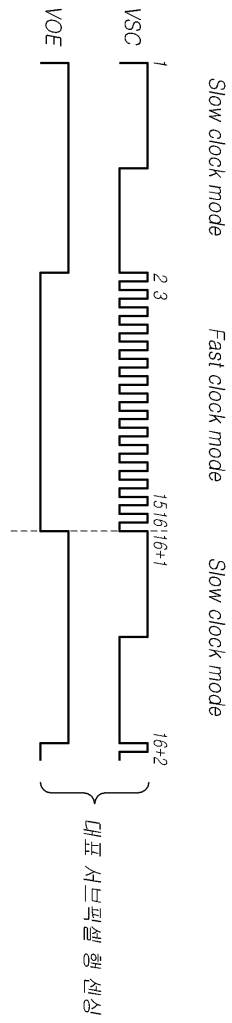
도면12



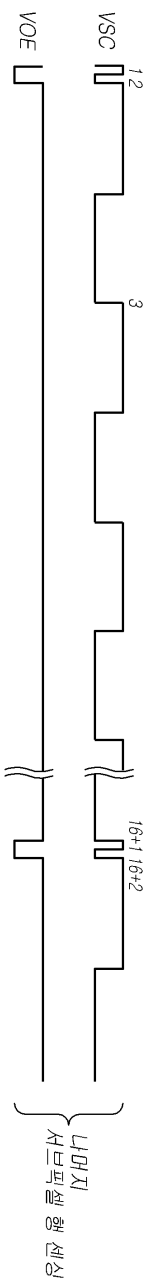
도면13



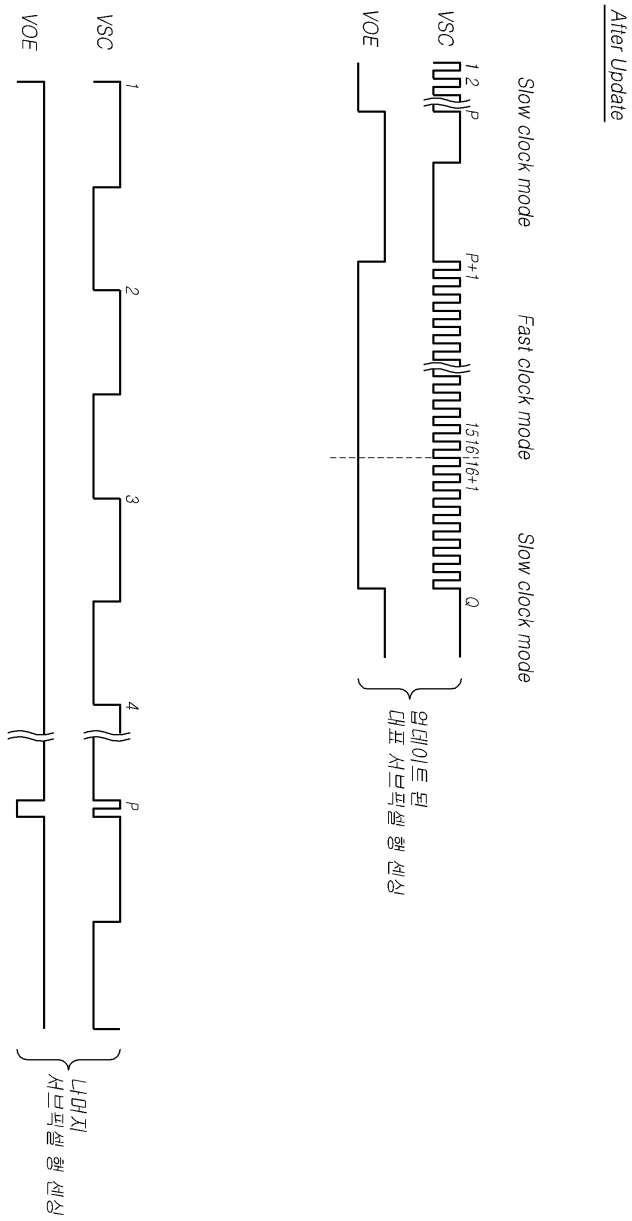
Before Update



도면14



도면15



专利名称(译)	标题：有机发光显示器及其驱动方法		
公开(公告)号	KR1020160083154A	公开(公告)日	2016-07-12
申请号	KR1020140192887	申请日	2014-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE KI JIN 이기진		
发明人	이기진		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202		
代理人(译)	Gimeungu 宋.		
外部链接	Espacenet		

摘要(译)

本实施例涉及一种有机发光显示装置及其驱动方法，其能够通过基于感测块的感测方法缩短关于驱动晶体管的特征值偏差的感测和补偿时间。

