



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0074772  
(43) 공개일자 2016년06월29일

(51) 국제특허분류(Int. Cl.)  
*H01L 27/32* (2006.01) *H01L 51/56* (2006.01)  
(21) 출원번호 10-2014-0182985  
(22) 출원일자 2014년12월18일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
이선미  
경기 하남시 덕풍공원로 38, 109동 2201호 (덕풍  
동, 자이아파트)  
심종식  
경기 고양시 일산서구 호수로 710, 1702동 1602호  
(주엽동, 강선마을17단지아파트)  
(74) 대리인  
김기문

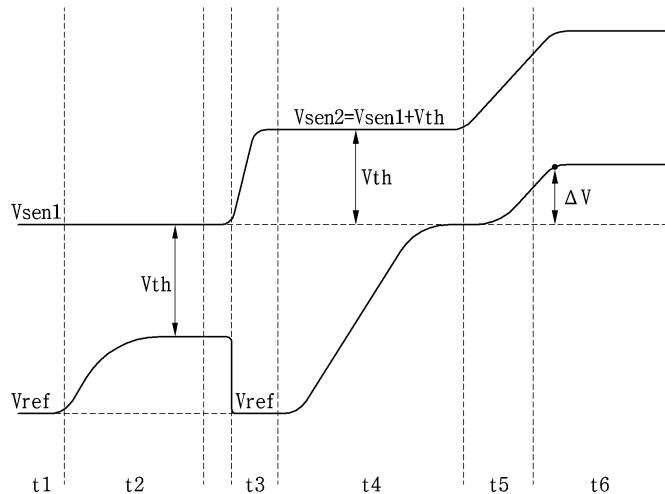
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그의 구동 방법

### (57) 요약

본 발명에 따른 실시예는 구동 트랜지스터의 문턱 전압의 편차에 무관하게 유기 발광 소자의 애노드 전극 상의 전압을 일정하게 유지함으로써 유기 발광 소자의 애노드 전극 상의 전압이 동작점까지 상승함에 따른 부스팅 로스가 균일하게 하여 휙도 편차를 보상할 수 있다.

대 표 도 - 도5



## 명세서

### 청구범위

#### 청구항 1

데이터 라인과 게이트 라인 그룹 및 레퍼런스 라인에 접속된 화소를 포함하며, 상기 화소는,

유기 발광 소자;

상기 유기 발광 소자에 흐르는 전류를 제어하며, 반도체층을 사이에 두고 서로 중첩되는 제 1 및 제 2 게이트 전극을 포함하는 구동 트랜지스터;

상기 데이터 라인에 공급되는 데이터 전압을 상기 제 1 게이트 전극에 연결된 제 1 노드에 선택적으로 공급하는 제 1 스위칭 트랜지스터;

제 1 또는 제 2 센싱용 전압을 상기 제 2 게이트 전극에 선택적으로 공급하는 제 2 스위칭 트랜지스터;

상기 구동 트랜지스터의 소스 전극에 연결된 제 2 노드를 상기 제 1 노드에 선택적으로 접속시키는 제 3 스위칭 트랜지스터;

상기 레퍼런스 라인을 상기 제 2 노드에 선택적으로 접속시키는 제 4 스위칭 트랜지스터;

상기 제 2 게이트 전극과 상기 제 2 노드 간에 접속되어 상기 구동 트랜지스터의 문턱 전압을 저장하는 제 1 커페시터; 및

상기 제 1 및 제 2 노드 간에 접속되어 상기 제 1 및 제 2 노드의 차전압을 저장하는 제 2 커페시터를 포함하고,

상기 제 2 센싱용 전압은 상기 제 1 센싱용 전압과 상기 구동 트랜지스터의 문턱 전압의 합 전압인 유기 발광 표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 화소는 제1 초기화 기간에

상기 제 2 스위칭 트랜지스터 및 상기 제 4 스위칭 트랜지스터를 턴 온시켜 상기 제 2 게이트 전극 상에 상기 제 1 센싱용 전압 및 상기 제 2 노드 상에 레퍼런스 전압을 인가하는 유기 발광 표시 장치.

#### 청구항 3

제 2 항에 있어서,

상기 화소는 문턱 전압 검출 기간에

상기 제 1 센싱용 전압에 따라 상기 구동 트랜지스터의 소스 팔로워 모드로 구동 시켜 상기 제 2 노드 전압을 상승시키고 상기 제 1 커페시터에 상기 구동 트랜지스터의 문턱 전압을 저장하며,

상기 제 2 노드 상의 전압을 검출하여 상기 구동 트랜지스터의 문턱 전압을 검출하는 유기 발광 표시 장치.

#### 청구항 4

제 2 항에 있어서,

상기 화소는 제 2 초기화 기간에

상기 제 2 스위칭 트랜지스터 및 상기 제 4 스위칭 트랜지스터를 턴 온시켜 상기 제 2 게이트 전극 상에 상기 제 2 센싱용 전압을 공급하고 상기 제 2 노드 상에 레퍼런스 전압을 인가하는 유기 발광 표시 장치.

#### 청구항 5

제 4 항에 있어서,

상기 화소는 부스팅 로스 보상 기간에

상기 제 4 스위칭 트랜지스터를 턴 오프 시켜 상기 제 2 센싱용 전압에 따라 상기 구동 트랜지스터의 소스 팔로워 모드로 구동 시켜 상기 제 2 노드 상의 전압을 상기 제 1 센싱용 전압으로 상승시켜 상기 제 1 커패시터에 상기 구동 트랜지스터의 문턱 전압을 저장하는 유기 발광 표시 장치.

#### 청구항 6

제 5 항에 있어서,

상기 제 2 내지 제 4 스위칭 트랜지스터를 턴 오프시키고,

상기 제 1 스위칭 트랜지스터를 턴 온 시켜 상기 제 1 노드에 데이터 전압을 기입하여 상기 유기 발광 소자를 발광시키는 유기 발광 표시 장치.

#### 청구항 7

제 1 항에 있어서,

상기 제 1 및 제 2 센싱용 전압은 상기 데이터 라인을 통해 상기 제 2 게이트 전극에 공급되는 유기 발광 표시 장치.

#### 청구항 8

제 1 항에 있어서,

상기 화소는 센싱용 전압 라인을 더 포함하고,

상기 제 1 및 제 2 센싱용 전압은 상기 센신용 전압 라인을 통해 상기 제 2 게이트 전극에 공급되는 유기 발광 표시 장치.

#### 청구항 9

유기 발광 소자, 상기 유기 발광 소자에 흐르는 전류를 제어하며 반도체층을

사이에 두고 서로 중첩되는 제 1 및 제 2 게이트 전극을 포함하는 구동 트랜지스터, 상기 구동 트랜지스터의 제 2 게이트 전극과 소스 전극 간에 접속된 제 1 커패시터, 및 상기 제 1 게이트 전극과 소스 전극 간에 접속된 제 2 커패시터를 포함하는 화소를 가지는 유기 발광 표시 장치의 구동 방법으로서,

제 1 센싱용 전압을 상기 제 2 게이트 전극에 공급하고 레퍼런스 전압을 상기 소스 전극에 공급하는 제 1 초기화 단계;

상기 구동 트랜지스터를 소스 팔로워 모드로 구동 시켜 상기 제 1 커패시터에 상기 구동 트랜지스터의 문턱 전압을 저장하는 단계;

상기 문턱 전압을 검출하는 단계;

제 2 센신용 전압을 상기 제 2 게이트 전극에 공급하고 상기 레퍼런스 전압을 상기 소스 전극에 공급하는 제 2 초기화 단계;

상기 구동 트랜지스터를 소스 팔로워 모드로 구동 시켜 상기 소스 전극의 전압을 상기 제 1 센싱용 전압으로 상승시키는 단계;를 포함하고

상기 제 2 센싱용 전압은 상기 제 1 센싱용 전압과 상기 구동 트랜지스터의 문턱 전압의 합 전압인 유기 발광 표시 장치의 구동 방법.

#### 청구항 10

제9 항에 있어서,

상기 제1 게이트 전극에 데이터 전압을 인가하는 단계;

상기 제1 게이트 전극의 전압과 상기 소스 전극의 전압의 차 전압을 상기 제2 커패시터에 저장하는 단계; 및  
상기 제 1 및 제 2 커패시터의 전압으로 상기 구동 트랜지스터를 구동시켜 상기 유기 발광 소자를 발광시키는  
단계;를 더 포함하는 유기 발광 표시 장치의 구동 방법.

## 발명의 설명

### 기술 분야

[0001]

본 발명은 표시 장치에 관한 것으로, 보다 구체적으로는, 박막 트랜지스터를 포함하는 유기 발광 표시 장치에  
관한 것이다.

### 배경 기술

[0002]

최근, 정보화 사회로 시대가 발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표  
시 장치의 중요성이 증대되고 있다. 평판 표시장치 중 박막 트랜지스터를 포함하는 액정 표시 장치 및 유기 발  
광 표시 장치는 해상도, 컬러 표시, 화질 등에서 우수하여 텔레비전, 노트북, 태블릿 컴퓨터, 또는 데스크 탑  
컴퓨터의 표시 장치로 널리 상용화되고 있다. 특히, 유기 발광 표시 장치는 고속의 응답속도를 가지며, 소비 전  
력이 낮고, 자체 발광이므로 시야각에 문제가 없어 차세대 평판 표시 장치로 주목받고 있다.

[0003]

도 1은 일반적인 유기 발광 표시 장치의 화소 구조를 설명하기 위한 회로도

[0004]

이다. 도 1을 참조하면, 일반적인 유기 발광 표시 장치의 화소(P)는 스위칭 트랜지스터(Tsw), 구동 트랜지스터  
(Tdr), 커패시터(Cst) 및 유기 발광 소자(OLED)를 구비한다.

[0005]

상기 스위칭 트랜지스터(Tsw)는 스캔 라인(SL)에 공급되는 스캔 펄스(SP)에 따라 스위칭되어 데이터 라인(DL)에  
공급되는 데이터 전압(Vdata)을 구동 트랜지스터(Tdr)에 공급한다.

[0006]

상기 구동 트랜지스터(Tdr)는 스위칭 트랜지스터(Tsw)로부터 공급되는 데이터 전압(Vdata)에 따라 스위칭되어  
구동 전원 라인으로부터 공급되는 구동 전원(EVdd)으로부터 유기 발광 소자(OLED)로 흐르는 데이터 전류(Iole  
d)를 제어한다.

[0007]

상기 커패시터(Cst)는 구동 트랜지스터(Tdr)의 게이트 단자와 소스 단자 사이에 접속되어 구동 트랜지스터(Td  
r)의 게이트 단자에 공급되는 데이터 전압(Vdata)에 대응되는 전압을 저장하고, 저장된 전압으로 구동 트랜지스  
터(Tdr)의 턴-온시킨다.

[0008]

상기 유기 발광 소자(OLED)는 구동 트랜지스터(Tdr)의 소스 단자와 캐소드라인(EVss) 사이에 전기적으로 접속되  
어 구동 트랜지스터(Tdr)로부터 공급되는 데이터 전류(Ioled)에 의해 발광한다.

[0009]

이러한 일반적인 유기 발광 표시 장치의 각 화소(P)는 데이터 전압(Vdata)에 따른 구동 트랜지스터(Tdr)의 스위  
칭을 이용하여 유기 발광 소자(OLED)에 흐르는 데이터 전류(Ioled)의 크기를 제어하여 유기 발광 소자(OLED)를  
발광시킴으로써 소정의 영상을 표시하게 된다. 그러나, 일반적인 유기 발광 표시 장치에서는 박막 트랜지스터  
(Thin Film Transistor)의 제조 공정의 불균일성에 따라 트랜지스터(Tdr, Tsw), 특히 구동 트랜지스터(Tdr)의  
문턱 전압(Vth)이 화소별로 다르게 나타나는 문제점이 있다. 따라서, 일반적인 유기 발광 표시 장치에서는 각  
화소에 포함된 박막 트랜지스터의 문턱 전압의 초기 산포 또는 경시적인 문턱 전압의 변화(shift)로 인하여 박  
막 트랜지스터 및 표시 패널의 신뢰성이 저하된다는 문제점이 있다. 이러한 문제점을 해결하고자 박막 트랜지스  
터의 문턱전압을 반영한 데이터 전압을 인가함으로써 박막 트랜지스터의 문턱전압의 편차를 보상하는 기술이 많  
이 소개되고 있다. 그러나 일반적인 문턱전압의 보상 방식에 있어서 문턱전압을 보상하고 이를 기초하여 화상을  
표시하는 발광 기간에 구동 트랜지스터의 문턱전압에 따라서 구동 트랜지스터의 소스 노드 상의 전압, 즉 구동  
트랜지스터의 소스 노드에 연결된 유기 발광 소자의 애노드 전극의 전압이 달라진다. 이처럼 유기 발광 소자의  
애노드 전극의 전압이 달라짐에 따라 애노드 전극 상의 전압이 유기 발광 소자의 동작점까지 상승할 때 발생하  
는 부스팅 로스(boosting loss) 정도는 동작점까지 상승 전 애노드 전극 상의 전압에 따라 달라져 휘도 편차가  
발생하는 문제가 있다.

## 발명의 내용

### 해결하려는 과제

- [0010] 본 발명에 따른 실시예는 전술한 문제점을 해결하고자 안출된 것으로, 구동 트랜지스터의 구동 특성 변화를 보상할 수 있도록 한 유기 발광 표시 장치 및 그의 구동 방법을 제공하는 것을 기술적 과제로 한다.
- [0011] 또한, 본 발명에 따른 실시예는 구동 트랜지스터의 문턱 전압을 보상하면서 구동 트랜지스터의 보상을 위한 스위칭 트랜지스터의 신뢰성 및 수명을 연장시킬 수 있도록 한 유기 발광 표시 장치 및 그의 구동 방법을 제공하는 것을 다른 기술적 과제로 한다.
- [0012] 또한, 본 발명에 따른 실시예는 화소들 간의 구동 트랜지스터의 문턱 전압을 정확하게 보상하여 화질을 개선할 수 있도록 한 유기 발광 표시 장치 및 그의 구동 방법을 제공하는 것을 또 다른 기술적 과제로 한다.
- [0013] 또한, 본 발명에 따른 실시예는 구동 트랜지스터의 문턱 전압의 편차에 무관하게 유기 발광 소자의 애노드 전극 상의 전압을 일정하게 유지함으로써 유기 발광 소자의 애노드 전극 상의 전압이 동작점까지 상승함에 따른 부스팅 로스가 균일하게 하여 휘도 편차를 보상할 수 있다.
- [0014] 위에서 언급된 본 발명의 기술적 과제 외에도, 본 발명의 다른 특징 및 이점들이 이하에서 기술되거나, 그러한 기술 및 설명으로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

### 과제의 해결 수단

- [0015] 본 발명에 따른 실시예는 데이터 라인과 게이트 라인 그룹 및 래퍼런스 라인에 접속된 화소를 포함하며, 상기 화소는, 유기 발광 소자, 상기 유기 발광 소자에 흐르는 전류를 제어하며, 반도체층을 사이에 두고 서로 중첩되는 제 1 및 제 2 게이트 전극을 포함하는 구동 트랜지스터, 상기 데이터 라인에 공급되는 데이터 전압을 상기 제 1 게이트 전극에 연결된 제 1 노드에 선택적으로 공급하는 제 1 스위칭 트랜지스터, 제 1 또는 제 2 센싱용 전압을 상기 제 2 게이트 전극에 선택적으로 공급하는 제 2 스위칭 트랜지스터, 상기 구동 트랜지스터의 소스 전극에 연결된 제 2 노드를 상기 제 1 노드에 선택적으로 접속시키는 제 3 스위칭 트랜지스터, 상기 래퍼런스 라인을 상기 제 2 노드에 선택적으로 접속시키는 제 4 스위칭 트랜지스터, 상기 제 2 게이트 전극과 상기 제 2 노드 간에 접속되어 상기 구동 트랜지스터의 문턱 전압을 저장하는 제 1 커패시터 및 상기 제 1 및 제 2 노드 간에 접속되어 상기 제 1 및 제 2 노드의 차전압을 저장하는 제 2 커패시터를 포함하고, 상기 제 2 센싱용 전압은 상기 제 1 센싱용 전압과 상기 구동 트랜지스터의 문턱 전압의 합 전압인 것을 특징으로 하여, 제 2 센싱용 전압에 따라 상기 구동 트랜지스터가 소스 팔로워 모드로 동작 시 상기 구동 트랜지스터의 소스 단자, 즉 유기 발광소자의 애노드 단자의 전압이 상기 제 1 센싱용 전압이 되도록 하고, 상기 구동 트랜지스터의 문턱 전압의 쉬프트에 무관하게 발광 구동 시 상기 제 1 센싱용 전압으로부터 동작점까지 부스팅 정도를 동일하게 함으로써 화질을 균일하게 할 수 있다.

### 발명의 효과

- [0016] 본 발명의 실시예에 따르면, 구동 트랜지스터의 문턱 전압을 외부에서 센싱하고 데이터 보정을 통해 구동 트랜지스터의 문턱 전압을 외부 보상 방식으로 보상할 수 있으며, 이를 통해 화소들 간의 구동 트랜지스터의 문턱 전압 편차를 정확하게 보상하여 화질을 개선할 수 있다는 효과가 있다.
- [0017] 또한, 본 발명에 따른 실시예는 구동 트랜지스터의 문턱 전압의 편차에 무관하게 유기 발광 소자의 애노드 전극 상의 전압을 일정하게 유지함으로써 유기 발광 소자의 애노드 전극 상의 전압이 동작점까지 상승함에 따른 부스팅 로스가 균일하게 하여 휘도 편차를 보상할 수 있는 효과가 있다.

### 도면의 간단한 설명

- [0018] 도 1은 일반적인 유기 발광 표시 장치의 화소 구조를 설명하기 위한 회로도.  
 도 2는 본 발명의 실시 예에 따른 유기 발광 표시 장치에 있어서, 본 발명의 실시 예에 따른 화소의 구조를 나타내는 도면.  
 도 3은 도 2에 도시된 구동 트랜지스터의 구조를 설명하기 위한 도면.  
 도 4는 본 발명의 실시예에 따른 게이트 라인 그룹의 스캔 제어 라인, 센싱 제어 라인 및 리셋 제어 라인 상의 신호 과정도.  
 도 5는 도 4의 과정도에 따른 2 게이트 전극 및 제2노드 상의 전압 과정도.

도 6 내지 도 11은 본 발명의 실시예에 따른 유기 발광 표시 장치의 동작을 나타낸 도면.

도 12는 본 발명의 다른 실시 예에 따른 화소의 구조를 나타내는 도면.

도 13은 본 발명의 또 다른 실시 예에 따른 화소의 구조를 나타내는 도면.

도 14는 본 발명의 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면.

도 15는 본 발명의 실시 예에 따른 유기 발광 표시 장치의 구동을 개념적으로 설명하기 위한 도면.

도 16은 도 14에 도시된 컬럼 구동부를 설명하기 위한 도면.

### 발명을 실시하기 위한 구체적인 내용

[0019]

이하, 본 발명의 실시예에 의한 유기 발광 표시 장치 및 그의 구동 방법의 도면을 참고하여 상세하게 설명한다. 다음에 소개되는 실시 예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시 예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 장치의 크기 및 두께 등은 편의를 위하여 과장되어 표현될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조 번호들은 동일한 구성요소들을 나타낸다.

[0020]

본 명세서에서 서술되는 용어의 의미는 다음과 같이 이해되어야 할 것이다. 단수의 표현은 문맥상 명백하게 다르게 정의하지 않는 한 복수의 표현을 포함하는 것으로 이해되어야 하고, "제 1", "제 2" 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위한 것으로, 이를 용어들에 의해 권리범위가 한정 되어서는 아니 된다. "포함하다" 또는 "가지다" 등의 용어는 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. "적어도 하나"의 용어는 하나 이상의 관련 항목으로부터 제시 가능한 모든 조합을 포함하는 것으로 이해되어야 한다. 예를 들어, "제 1 항목, 제 2 항목 및 제 3 항목 중에서 적어도 하나"의 의미는 제 1 항목, 제 2 항목 또는 제 3 항목 각각 뿐만 아니라 제 1 항목, 제 2 항목 및 제 3 항목 중에서 2개 이상으로부터 제시 될 수 있는 모든 항목의 조합을 의미한다. "상에"라는 용어는 어떤 구성이 다른 구성의 바로 상면에 형성되는 경우 뿐만 아니라 이들 구성들 사이에 제3의 구성이 개재되는 경우까지 포함하는 것을 의미한다.

[0021]

이하에서는 본 발명에 따른 유기 발광 표시 장치 및 그의 구동 방법의 바람직한 실시 예를 첨부된 도면을 참조하여 상세히 설명한다.

[0022]

도 2는 본 발명의 실시 예에 따른 유기 발광 표시 장치에 있어서, 본 발명의 제 1 실시 예에 따른 화소의 구조를 나타내는 도면이고, 도 3은 도 2에 도시된 유기 발광 소자의 구조를 나타낸 도면이다. 그리고 도 4는 도 2에 도시된 구동 트랜지스터의 구조를 설명하기 위한 도면이다.

[0023]

도 2를 참조하면, 본 발명의 제 1 실시 예에 따른 화소(P)는 데이터 라인(DL), 게이트 라인 그룹(GLG), 레퍼런스 라인(RL), 제 1 구동 전원 라인(PL1) 및 제 2 구동 전원 라인(PL2)에 접속된다.

[0024]

상기 데이터 라인(DL)은 표시 패널(미도시)의 제 1 방향, 예컨대 세로 방향을 따라 형성된다. 이러한 상기 데이터 라인(DL)에는 데이터 구동부(미도시)로부터 데이터 전압(Vdata)이 공급된다.

[0025]

상기 게이트 라인 그룹(GLG)은 상기 데이터 라인(DL)과 교차하도록 표시 패널의 제 2 방향, 예컨대 가로 방향을 따라 형성된다. 상기 게이트 라인 그룹(GLG)은 스캔 제어 라인(Lscan), 센싱 제어 라인(Lsense) 및 리셋 제어 라인(Lreset)을 포함하여 이루어진다.

[0026]

상기 레퍼런스 라인(RL)은 상기 데이터 라인(DL)과 나란하도록 형성된다. 이러한 레퍼런스 라인(RL)은 일정한 직류 레벨의 레퍼런스 전압(Vref)이 공급되는 레퍼런스 전원 라인에 선택적으로 연결되어 있거나, 후술되는 센싱부에 연결되거나 플로팅 상태가 될 수 있다.

[0027]

상기 제 1 구동 전원 라인(PL1)은 상기 데이터 라인(DL)과 나란하도록 형성되고, 외부로부터 고전위 전압(EVdd)이 공급된다.

[0028]

상기 제 2 구동 전원 라인(PL2)은 상기 유기 발광 소자에 접속되도록 통자 또는 라인 형태로 형성되고, 외부로부터 저전위 전압(EVss)이 공급된다.

[0029]

상기 화소(P)는 적색 화소, 녹색 화소, 청색 화소, 또는 백색 화소 등이 될 수 있다. 이러한 상기 화소(P)는 유기 발광 소자(OLED), 구동 트랜지스터(Tdr), 제 1 내지 제 4 스위칭 트랜지스터(Tsw1, Tsw2, Tsw3, Tsw4), 제

1 및 제 2 커패시터(C1, C2)를 포함하여 구성된다. 여기서, 상기 트랜지스터(Tsw1, Tsw2, Tsw3, Tsw4, Tdr) 각각은 N형 박막 트랜지스터(Thin Film Transistor; TFT)로서, a-Si TFT, poly-Si TFT, Oxide TFT, 또는 Organic TFT 등이 될 수 있다.

[0030] 상기 유기 발광 소자(OLED)는 고전위 전압(EVdd)이 공급되는 제 1 구동 전원 라인(PL1)과 저전위 전압(EVss)이 공급되는 제 2 구동 전원 라인(PL2) 사이에 접속된다. 도 3을 참조하면, 이러한 상기 유기 발광 소자(OLED)는 상기 구동 트랜지스터(Tdr)의 소스 전극인 제 2 노드(n2)에 연결된 애노드 전극, 애노드 전극 상에 형성된 유기층(미도시) 및 유기층에 연결된 캐소드 전극을 포함한다. 이때, 유기층은 정공 수송층/ 유기 발광층/전자 수송층의 구조 또는 정공 주입층/정공 수송층/유기 발광층/전자 수송층/전자 주입층의 구조를 가지도록 형성될 수 있다. 나아가, 상기 유기층은 유기 발광층의 발광 효율 및/또는 수명 등을 향상시키기 위한 기능층을 더 포함하여 이루어질 수 있다. 그리고, 상기 캐소드 전극은 게이트 라인 그룹(GLG) 또는 데이터 라인(DL)의 길이 방향을 따라 화소행 또는 화소열별로 형성되거나 모든 화소(P)에 공통적으로 연결되도록 형성된 제 2 구동 전원 라인(PL2)에 연결된다. 이와 같은, 상기 유기 발광 소자(OLED)는 상기 구동 트랜지스터(Tdr)의 구동에 따라 제 1 구동 전원 라인(PL1)으로부터 제 2 구동 전원 라인(PL2)으로 흐르는 전류에 의해 발광한다.

[0031] 상기 구동 트랜지스터(Tdr)는 상기 제 1 구동 전원 라인(PL1)과 상기 유기 발광 소자(OLED)의 애노드 전극 사이에 접속되어 게이트-소스 간의 전압에 따라 상기 유기 발광 소자(OLED)로 흐르는 전류 량을 제어한다. 이를 위해, 상기 구동 트랜지스터(Tdr)는, 도 4에 도시된 바와 같이, 제 1 게이트 전극(g1\_Tdr), 게이트 절연층(12), 반도체층(14), 소스 전극(s\_Tdr), 드레인 전극(d\_Tdr), 보호층(16) 및 제 2 게이트 전극(g2\_Tdr)을 포함하여 이루어진다.

[0032] 상기 제 1 게이트 전극(g1\_Tdr)은 표시 패널의 트랜지스터 어레이 기판(10)에 형성된다.

[0033] 상기 게이트 절연층(12)은 상기 제 1 게이트 전극(g1\_Tdr)을 덮도록 트랜지스터 어레이 기판(10) 상에 형성된다. 상기 반도체층(14)은 상기 제 1 게이트 전극(g1\_Tdr)에 중첩되도록 상기 게이트 절연층(12) 상에 형성된다. 이러한 상기 반도체층(14)은 비정질 실리콘(a-Si), 다결정 실리콘(poly-Si), 산화물(Oxide), 또는 유기물(Organic)로 이루어질 수 있다. 여기서, 산화물 반도체층은 Zinc Oxide, Tin Oxide, Ga-In-Zn Oxide, In-Zn Oxide, 또는 In-Sn Oxide 등의 산화물로 이루어지거나, 상기 산화물에 Al, Ni, Cu, Ta, Mo, Zr, V, Hf 또는 Ti 물질의 이온이 도핑된 산화물로 이루어질 수 있다.

[0034] 상기 소스 전극(s\_Tdr)은 상기 제 2 게이트 전극(g1\_Tdr)에 중첩되는 반도체층(14)의 일측 영역에 형성된다. 상기 드레인 전극(d\_Tdr)은 상기 소스 전극(s\_Tdr)과 이격되면서 상기 제 1 게이트 전극(g1\_Tdr)에 중첩되는 반도체층(14)의 타측 영역에 형성된다.

[0035] 상기 보호층(16)은 상기 반도체층(14)과 상기 소스 및 드레인 전극(s\_Tdr, d\_Tdr)을 덮도록 트랜지스터 어레이 기판(110) 상에 형성된다.

[0036] 상기 제 2 게이트 전극(g2\_Tdr)은 상기 반도체층(14)을 사이에 두고 상기 제2 게이트 전극(g1\_Tdr)과 일부 또는 전부 중첩되도록 보호층(16)에 형성된다.

[0037] 이와 같은, 상기 구동 트랜지스터(Tdr)의 문턱 전압은 반도체층(14)을 사이에 두고 서로 중첩되는 제 1 게이트 전극(g1\_Tdr)과 제 2 게이트 전극(g2\_Tdr)에 인가되는 전압에 따라 변화(shift)되게 된다. 구체적으로, 상기 제 2 게이트 전극(g2\_Tdr)을 포함하는 구동 트랜지스터(Tdr)는 제 2 게이트 전극(g2\_Tdr)에 높은 전압이 인가될수록 게이트-소스 전압(Vgs)이 낮아지는 특성이 있으며, 상기 구동트랜지스터(Tdr)의 문턱 전압(Vth)은 상기 제 2 게이트 전압이 높은 전압 레벨을 가질수록 낮아지는 특성이 있다. 이에 따라, 상기 구동 트랜지스터(Tdr)의 문턱 전압(Vth)은 상기 제 2 게이트 전극(g2\_Tdr)에 공급되는 전압에 음(negative)의 상관 관계를 가지도록 변화되게 된다.

[0038] 다시 도 2 및 도 4를 참조하면, 상기 제 1 스위칭 트랜지스터(Tsw1)는 상기 스캔 제어 라인(Lscan)에 공급되는 스캔 제어 신호(CS1)에 의해 턴-온되어 데이터 라인(DL)에 공급되는 데이터 전압(Vdata)을 상기 구동 트랜지스터(Tdr)의 제 1 게이트 전극(g1\_Tdr)에 연결되어 있는 제 1 노드(n1)에 공급한다. 이를 위해, 상기 제 1 스위칭 트랜지스터(Tsw1)는 스캔 제어 라인(Lscan)에 연결된 게이트 전극, 데이터 라인(DL)에 연결된 제 1 전극 및 상기 제 1 노드(n1)에 연결된 제 2 전극을 포함한다. 여기서, 상기 제 1 스위칭 트랜지스터(Tsw1)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 전극 또는 드레인 전극이 될 수 있다.

[0039] 상기 제 2 스위칭 트랜지스터(Tsw1)는 상기 센싱 제어 라인(Lsense)에 공급되는 센싱 제어 신호(CS2)에 의해 턴-온되어 상기 데이터 라인(DL)에 공급되는 센싱용 전압(Vdata\_sen)을 상기 구동 트랜지스터(Tdr)의 제 2 게이트

전극(g2\_Tdr)에 공급한다. 이를 위해, 상기 제 2 스위칭 트랜지스터(Tsw2)는 상기 센싱 제어 라인(Lsense)에 연결된 게이트 전극, 상기 데이터 라인(DL)에 연결된 제 1 전극 및 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)에 연결된 제 2 전극을 포함한다. 여기서, 상기 제 2 스위칭 트랜지스터(Tsw2)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 전극 또는 드레인 전극이 될 수 있다.

[0040] 상기 제 3 스위칭 트랜지스터(Tsw3)는 상기 센싱 제어 라인(Lsense)에 공급되는 센싱 제어 신호(CS2)에 의해 턴-온되어 상기 구동 트랜지스터(Tdr)의 소스 전극(s\_Tdr)에 연결되어 있는 제 2 노드(n2)를 상기 제 1 노드(n1)에 접속(short)시킨다. 즉, 상기 제 3 스위칭 트랜지스터(Tsw3)는 상기 구동 트랜지스터(Tdr)의 제1 게이트 전극(g1\_Tdr)과 소스 전극(s\_Tdr)을 선택적으로 접속(short)시킨다. 이를 위해, 상기 제 3 스위칭 트랜지스터(Tsw3)는 상기 센싱 제어 라인(Lsense)에 연결된 게이트 전극, 상기 제 1 노드(n1)에 연결된 제 1 전극 및 상기 제 2 노드(n2)에 연결된 제 2 전극을 포함한다. 여기서, 상기 제 3 스위칭 트랜지스터(Tsw3)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 전극 또는 드레인 전극이 될 수 있다. 상기 제 4 스위칭 트랜지스터(Tsw4)는 상기 리셋 제어 라인(Lreset)에 공급되는 리셋 제어 신호(CS3)에 의해 턴-온되어 레퍼런스 라인(RL)을 상기 제 2 노드(n2)에 접속시킨다. 이를 위해, 상기 제 4 스위칭 트랜지스터(Tsw4)는 상기 리셋 제어 라인(Lreset)에 연결된 게이트 전극, 상기 레퍼런스 라인(RL)에 연결된 제1 전극 및 상기 제 2 노드(n2)에 연결된 제 2 전극을 포함한다. 여기서, 상기 제4 스위칭 트랜지스터(Tsw4)의 제 1 및 제 2 전극은 전류의 방향에 따라 소스 전극 또는 드레인 전극이 될 수 있다.

[0041] 상기 제 1 커패시터(C1)는 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)과 상기 제 2 노드(n2) 간에 접속되어 제 2 스위칭 트랜지스터(Tsw2)의 스위칭에 따라 상기 구동 트랜지스터(Tdr)의 게이트-소스 전압, 즉 문턱 전압(Vth)을 저장한다. 이를 위해, 상기 제 1 커패시터(C1)의 제 1 전극은 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)에 연결되고, 상기 제 1 커패시터(C1)의 제 2 전극은 상기 제 2 노드(n2)에 연결된다.

[0042] 상기 제 2 커패시터(C2)는 상기 제 1 노드(n1)와 상기 제 2 노드(n2) 간에 접속되어 상기 제 1 내지 제 3 스위칭 트랜지스터(Tsw1, Tsw2, Tsw3)의 스위칭에 따라 상기 데이터 라인(DL)에 공급되는 데이터 전압(Vdata)을 저장하고, 저장된 전압으로 구동 트랜지스터(Tdr)를 구동시킨다. 이를 위해, 상기 제 2 커패시터(C2)의 제 1 전극은 상기 제 1 노드(n1)에 연결되고, 상기 제 2 커패시터(C2)의 제 2 전극은 상기 제 2 노드(n2)에 연결된다.

[0043] 한편 센싱용 전압(Vsen)을 제공하기 위한 별도의 센싱용전압 라인을 구비하지 않고 데이터 라인(DL)을 이용함으로써 개구율이 향상되는 효과가 있다.

[0044] 전술한 상기 제 1 내지 제 4 스위칭 트랜지스터(Tsw2, Tsw2, Tsw3, Tsw4)는 상기 표시용 데이터 전압(Vdata)과 제1 센싱용 전압(Vsen1)의 차전압(Vdata-Vsen1)에 의해 결정되는 전류로 유기 발광 소자(OLED)를 발광시키는 스위칭부를 구성한다. 즉, 상기 스위칭부는 게이트 라인 그룹(GLG)에 공급되는 제어 신호(CS1, CS2, CS3)에 따라 스위칭되어 상기 구동 트랜지스터(Tdr)의 문턱 전압을 상기 제 1 커패시터(C1)에 저장하고, 표시용 데이터 전압(Vdata)과 제1 센싱용 전압(Vsen1)의 차전압(Vdata-Vsen1)을 저장한 후, 상기 제 1 및 제 2 커패시터(C1, C2) 각각에 저장된 전압을 이용하여 표시용 데이터 전압(Vdata)과 제1 센싱용 전압(Vsen1)의 차전압(Vdata-Vsen1)에 의해 결정되는 전류로 유기 발광 소자(OLED)를 발광시킨다. 따라서, 본 발명의 실시 예에 따른 화소(P)는 구동 트랜지스터(Tdr)의 문턱 전압 변화를 자동으로 보상할 수 있다.

[0045] 한편 문턱 전압 센싱 구동은 수직 블랭크 구간마다 적어도 하나의 수평 라인에 대해 수행될 수 있으나, 이에 한정되지 않는다. 여기서, 상기 수직 블랭크 구간은 수직 동기 신호의 블랭크 구간, 또는 이전 프레임의 마지막 데이터 인에이블 신호와 현재 프레임의 첫번째 데이터 인에이블 신호 사이의 구간에서 상기 수직 동기 신호의 블랭크 구간에 중첩되도록 설정될 있다. 또한 사용자의 설정, 설정된 주기(또는 시간)마다, 수직 블랭크 구간마다 적어도 한 수평 라인씩 센싱하는 방식으로 복수의 프레임에 동안 수행되거나, 유기 발광 표시 장치의 전원 온 구간, 유기 발광 표시 장치의 전원 오프 구간, 설정된 구동 시간 이후 전원 온 구간, 또는 설정된 구동 시간 이후 전원 오프 구간마다 적어도 한 프레임 내에서 모든 수평 라인에 대해 순차적으로 수행될 수 있다.

[0046] 도 4는 본 발명의 실시예에 따른 게이트 라인 그룹의 스캔 제어 라인, 센싱 제어 라인 및 리셋 제어 라인 상의 신호 파형도이고, 도 5는 도 4의 파형도에 따른 2 게이트 전극 및 제2노드 상의 전압 파형도이다. 그리고 도 6 내지 도 11은 본 발명의 실시예에 따른 유기 발광 표시 장치의 동작을 나타낸 도면이다.

[0047] <제1 초기화 및 문턱전압 센싱 기간: t1~t2>

[0048] 도 6 및 도 7은 본 발명의 실시 예에 따른 유기 발광 표시 장치의 구동 모드에 있어서, 화소의 문턱 전압 센싱 구동을 설명하기 도면들이다.

[0049] <제1 초기화 기간(t1)>

[0050] 먼저, 도 4, 도 5 및 도 6에 도시된 바와 같이, 상기 제1 초기화 기간(t1)에서는, 제 1 스위칭 트랜지스터(Tsw1)가 게이트 오프 전압(Voff)의 스캔 제어 신호(CS1)에 의해 턴-오프되고, 제 2 및 제 3 스위칭 트랜지스터(Tsw2, Tsw3)가 게이트 온 전압(Von)의 센싱 제어 신호(CS2)에 의해 턴-온되며, 제 4 스위칭 트랜지스터(Tsw4)가 게이트 온 전압(Von)의 리셋 제어 신호(CS3)에 의해 턴-온된다. 이때, 상기 데이터 라인(DL)에는 제1 센싱용 전압(Vsen1)이 공급되고, 상기 레퍼런스 라인(RL)에는 레퍼런스 전압(Vref)이 공급된다. 여기서, 제1 센싱용 전압(Vsen1)은 상기 구동 트랜지스터(Tdr)를 소스 팔로워 모드로 구동시키기 위한 바이어스 전압 레벨을 가지며, 상기 레퍼런스 전압(Vref)은 0V ~ 1V 범위의 전압 레벨을 가질 수 있다. 그리고, 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)에는 제1 센싱용 전압(Vsen1)이 공급되므로, 상기 제 1 커패시터(C1)는 상기 제1 센싱용 전압(Vsen1)과 레퍼런스 전압(Vref)의 차전압(Vsen1-Vref)으로 초기화된다. 이때, 상기 유기 발광 소자(OLED)는 제 4 스위칭 트랜지스터(Tsw4)를 통해 제 2 노드(n2)에 공급되는 레퍼런스 전압(Vref)에 의해 발광하지 않는다. 전술한 바와 같이 제1 및 제2 노드(n1, n2)과 제2 게이트 전극(g2\_Tdr)의 전압을 초기화 하여 후술할 문턱 전압 검출의 정확도를 향상시킬 수 있다.

[0051] <문턱 전압 센싱 기간(t2)>

[0052] 도 4, 도 5 및 도 7에 도시된 바와 같이, 상기 문턱 전압 센싱 기간(t2)에서는, 제 1 내지 제 4 스위칭 트랜지스터(Tsw1 내지 Tsw4) 각각이 상기 초기화 기간(T1)의 스위칭 상태를 유지하고, 제1 센싱용 전압(Vsen1)이 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)에 계속 공급되고 있는 상태에서, 상기 레퍼런스 라인(RL)이 외부의 센싱부(236)에 접속된다. 여기서, 상기 레퍼런스 라인(RL)은 일정 시간 동안 플로팅 상태를 유지한 후, 상기 센싱부(236)에 접속될 수도 있다. 이에 따라, 상기 문턱 전압 센싱 기간(t2)에서, 상기 구동 트랜지스터(Tdr)가 제2 게이트 전극(g2\_Tdr)에 공급되는 제1 센싱용 전압(Vsen1)에 의해 소스 팔로워 모드로 동작함에 따라 상기 구동 트랜지스터(Tdr)에 흐르는 전류에 대응되는 전압이 상기 레퍼런스 라인(RL)에 충전된다. 그리고 상기 구동 트랜지스터(Tdr)에 흐르는 전류는 제1 센싱용 전압(Vsen1)과 제2 노드(N2)의 전압의 차이가 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)이 될 때까지 흐른다. 그 후 상기 센싱부(236)가 상기 레퍼런스 라인(RL)의 전압을 센싱(또는 샘플링)하고, 이를 상기 제1 센싱용 전압(Vsen1)과 비교함으로써 구동 트랜지스터(Tdr)의 문턱 전압을 검출하고 아날로그-디지털 변환을 통해 제2 센싱용 데이터 전압(Vsen2)을 생성하게 된다. 전술한 바와 같이 문턱 전압을 검출 시 외부 보상 방식을 이용함으로써 문턱 전압 정보를 외부에서 정보처리할 수 있고, 구체적으로 후술할 부스팅 로스 보상을 위해 필요한 제2 센싱용 전압(Vsen2)을 생성하기 위한 정보 처리가 이루어질 수 있다.

[0053] <제2 초기화 및 부스팅 로스 보상 기간: t3~t4>

[0054] 도 8 내지 도 11은 본 발명의 실시 예에 따른 유기 발광 표시 장치의 구동 모드에 있어서, 부스팅 로스 보상 구동을 설명하기 도면들이다.

[0055] <제2 초기화 기간(t2)>

[0056] 도 4, 도 5 및 도 8에 도시된 바와 같이, 제2 초기화 기간(t2)에서는 제 1 스위칭 트랜지스터(Tsw1)가 게이트 오프 전압(Voff)의 스캔 제어 신호(CS1)에 의해 턴-오프되고 있고, 제 2 및 제 3 스위칭 트랜지스터(Tsw2, Tsw3)가 게이트 온 전압(Von)의 센싱 제어 신호(CS2)에 의해 턴-온되며, 제 4 스위칭 트랜지스터(Tsw4)가 게이트 온 전압(Von)의 리셋 제어 신호(CS3)에 의해 턴-온된다. 이때, 상기 데이터 라인(DL)에는 제2 센싱용 전압(Vsen2)이 공급되고, 상기 레퍼런스 라인(RL)에는 레퍼런스 전압(Vref)이 공급된다. 여기서, 상기 제2 센싱용 전압(Vsen2)은 제1 센싱용 전압(Vsen1)과 검출된 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 합 전압으로 정의할 수 있다. 즉,  $Vsen2=Vsen1+Vth$ 로 정의할 수 있다. 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)에는 제2 센싱용 전압(Vsen2)이 공급되므로, 상기 제 1 커패시터(C1)는 제2 센싱용 전압(Vsen2)과 레퍼런스 전압(Vref)의 차전압(Vsen2-Vref)으로 초기화된다. 이때, 상기 유기 발광 소자(OLED)는 제 4 스위칭 트랜지스터(Tsw4)를 통해 제 2 노드(n2)에 공급되는 레퍼런스 전압(Vref)에 의해 발광하지 않는다.

[0057] 전술한 바와 같이 제1 및 제2 노드(n1, n2)과 제2 게이트 전극(g2\_Tdr)의 전압을 제 초기화 하여 후술할 부스팅 로스 보상 기간에서 유기발광소자(OLED)의 애노드 전극 상의 전압을 제1 센싱용 전압(Vsen1)으로 정확히 매칭시킬 수 있다.

[0058] <부스팅 로스 보상 기간(t4)>

[0059] 도 4, 도 5 및 도 9에 도시된 바와 같이, 제 1 스위칭 트랜지스터(Tsw1)가 턴-오프 상태를 유지하고, 제 2 및 제 3 스위칭 트랜지스터(Tsw2, Tsw3)가 턴-온 상태를 유지하며, 제 4 스위칭 트랜지스터(Tsw4)가 게이트 오프 전압(Voff)의 리셋 제어 신호(CS3)에 의해 턴-오프된다. 이때, 상기 데이터 라인(DL)에는 제2 센싱용 전압(Vsen2)이 지속적으로 공급된다. 이에 따라, 상기 부스팅 로스 보상 기간(t4)에서, 제 4 스위칭 트랜지스터(Tsw4)가 턴-오프됨에 따라, 상기 구동 트랜지스터(Tdr)는, 도 5에 도시된 바와 같이, 상기 제 2 게이트 전극(g2\_Tdr)에 공급되는 제2 센싱용 전압(Vsen2)에 의해 소스 팔로워 모드로 구동되어 구동 트랜지스터(Tdr)의 문턱 전압(Vth)에 대응되는 전압이 제 1 커패시터(C1)에 저장되게 된다. 즉, 제 4 스위칭 트랜지스터(Tsw4)가 턴-오프되면, 상기 구동 트랜지스터(Tdr)에 전류가 흐르고, 이 전류에 의해 상기 구동 트랜지스터(Tdr)의 소스 전압(Vs\_Tdr)인 제 2 노드(n2)의 전압이 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2\_Tdr)에 공급되는 제2 센싱용 전압(Vsen2)의 전압 레벨을 향해 상승하게 되고, 제 2 노드(n2)의 전압은 상기 구동 트랜지스터(Tdr)의 문턱전압(Vth)만큼의 전하가 상기 제 1 커패시터(C1)에 충전될 때까지 상승하게 된다. 상기 제 1 커패시터(C1)에 저장된 상기 구동트랜지스터(Tdr)의 문턱 전압(Vth)은 다음 발광 기간(t5) 동안 유지되게 된다.

[0060] <데이터 기입 기간 및 발광 기간(t5, t6)>

[0061] 도 4, 도 5, 도 10에 도시된 바와 같이, 상기 데이터 기입 기간(t5)에서는, 제 2 및 제 3 스위칭 트랜지스터(Tsw2, Tsw3)가 게이트 오프 전압(Voff)의 센싱 제어 신호(CS2)에 의해 턴-오프되고, 제 4 스위칭 트랜지스터(Tsw4)가 게이트 오프 전압(Voff)의 리셋 제어 신호(CS3)에 의해 턴-오프를 유지하고, 제 1 스위칭 트랜지스터(Tsw1)가 게이트 온 전압(Von)의 스캔 제어 신호(CS1)에 의해 턴-온된다. 그리고, 상기 데이터 라인(DL)에는 표시용 데이터 전압(Vdata)이 공급된다. 이 경우 제1 노드(n1)에는 상기 표시용 데이터 전압(Vdata)이 충전되고, 제1 및 제2 노드(n1, n2) 상의 전위차에 따라 구동 트랜지스터(Tdr)에 전류가 흐르면서 상기 제2 노드(n2)의 전압은 상승한다. 그리고 제1 커패시터(C1)의 커플링 현상에 따라 상기 제2 노드(n2)의 전압 상승량만큼 제2 게이트 전극(g2)의 전압도 상승하여 상기 제1 커패시터(C1)의 충전 전압은 문턱 전압(Vth)을 유지하게 된다. 그리고 도 4, 도 5, 도 11에 도시된 바와 같이, 발광 기간(t6)에서 제 1 스위칭 트랜지스터(Tsw1)가 턴-오프되고, 구동 트랜지스터(Tdr)의 전류에 의해 제2 노드(n2) 상의 전압이 상승하고 제2 커패시터(C2)의 커플링 현상에 따라 풀로팅된 제1 노드(n1) 상의 전압도 상승한다. 그리고 제2 노드(n2) 상의 전압이 유기 발광 소자(OLED)의 동작점이 되면, 상기 유기 발광 소자(OLED)가 턴온하면서 제1 구동 전원 라인(PL1)으로부터 제 2 구동 전원 라인(PL2)으로 전류가 흐르고, 이 전류에 비례하여 유기 발광 소자(OLED)가 발광하게 된다. 그리고, 상기 제1 커패시터(C1)의 전압이 지속적으로 유지되어 다음 프레임까지 유기 발광 소자(OLED)가 지속적으로 발광하게 된다. 이와 같은, 상기 발광 기간(t6)에서는, 제 1 및 제 2 커패시터(C1, C2)에 저장된 전압(Vdata-Vsen1, Vth)에 의해 상기 구동 트랜지스터(Tdr)가 구동됨으로써 유기 발광 소자(OLED)는, 하기의 수학식 1과 같이, 데이터 전압(Vdata)과 제1 센싱용 전압(Vsen1)의 차전압(Vdata-Vsen1)에 의해 결정되는 구동 트랜지스터(Tdr)의 전류(Ids\_Tdr)에 의해 발광하게 된다.

[0062] 수학식 1

$$\begin{aligned}
 Ids_{-Tdr} &= \frac{K}{2} \times (Vgs - Vth)^2 \\
 &= \frac{K}{2} \times (((Vdata - Vsen1) + Vth) - Vth)^2 \\
 &= \frac{K}{2} \times (Vdata - Vsen1)^2
 \end{aligned}$$

[0063]

[0064] 상기 수학식 1에서, "K"는 정공 또는 전자의 이동도(mobility)이다.

[0065] 한편 도 5를 참조하면, 본 발명에 따른 실시예는 부스팅 로스 보상 기간(t4)에서 유기 발광 소자(OLED)의 애노드 전극 상의 전압은 제1 센싱용 전압(Vsen1)에 이르게 된다. 이는 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 변화에 무관하다. 그리하여 유기 발광 소자(OLED)의 동작점까지의 전압 변화량(delta V)은 구동 트랜지스터(Tdr)의 문턱 전압(Vth)의 변화에 무관하게 일정하게 된다. 이와 같이 전압 변화량(delta V)이 일정하므로 애노드 전극 상의 전압이 동작점에 이를 때까지 상승할 때 발생하는 부스팅 로스는 문턱 전압(Vth)의 변화와 무관하게 일정하게 되므로, 전체적으로 부스팅 로스가 일정해져 화질의 균일도가 상승하는 효과를 가진다.

[0066] 도 12는 본 발명의 다른 실시 예에 따른 화소의 구조를 나타내는 도면이다.

- [0067] 도 12는 본 발명의 다른 실시 예에 따른 화소의 구조를 나타내는 도면으로서, 이는 제 2 스위칭 트랜지스터에 센싱용 전압을 공급하기 위한 센싱용 전압 라인을 추가로 구성한 것이다.
- [0068] 먼저, 전술한 본 발명의 실시 예의 화소(P)에서는, 상기 제 2 스위칭 트랜지스터(Tsw2)의 제 1 전극은 데이터 라인(DL)에 연결되어 상기 센싱 제어 신호(CS2)에 따라 데이터 라인(DL)에 공급되는 센싱용 전압(Vsen)을 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2)에 공급한다. 반면에, 도 12에서 알 수 있듯이, 본 발명의 다른 실시 예에 따른 화소(P)에서는, 상기 제 2 스위칭 트랜지스터(Tsw2)의 제 1 전극에 연결되는 센싱용 전압 라인(SVL)이 추가로 형성되어 있다. 상기 센싱용 전압 라인(SVL)에는 외부로부터 센싱용 전압(Vsen)이 독립적으로 공급되게 된다. 따라서, 본 발명의 다른 실시 예에 따른 화소(P)는 본 발명의 실시 예의 화소(P)와 동일한 효과를 제공할 수 있다. 다만, 본 발명의 실시 예의 화소(P)와 대비하면, 본 발명의 다른 실시 예에 따른 화소(P)의 경우, 상기 센싱용 전압 라인(SVL)이 차지하는 영역만큼 개구율이 감소하지만, 데이터 라인(DL)에 데이터 전압(Vdata)과 센싱용 전압(Vsen)을 공급하는 컬럼(column) 구동부(미도시)의 전압 트랜지션을 줄여 소비 전력 감소 등의 효과를 가질 수 있다.
- [0069] 도 13은 본 발명의 또 다른 실시 예에 따른 화소의 구조를 나타내는 도면으로서, 이는 구동 트랜지스터(Tdr)의 제 1 및 제 2 게이트 전극의 연결 구조를 변경하여 구성한 것이다. 이하에서는 상이한 구성에 대해서만 설명하기로 한다. 먼저, 전술한 본 발명의 실시 예의 화소(P)에서, 상기 구동 트랜지스터(Tdr)의 제 1 게이트 전극(g1)은 제 1 노드(n1)를 통해 제 1 및 제 3 스위칭 트랜지스터(Tsw1, Tsw3) 및 제 2 커페시터(C2)에 연결되고, 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2)은 제 2 스위칭 트랜지스터(Tsw2) 및 제 1 커페시터(C1)에 연결된다. 반면에, 도 13에서 알 수 있듯이, 본 발명의 또 다른 실시 예에 따른 화소(P)의 구조에서는, 상기 구동 트랜지스터(Tdr)의 제 1 및 제 2 게이트 전극(g1, g2)의 위치가 서로 바뀌어 형성된다. 즉, 상기 구동 트랜지스터(Tdr)의 제 1 게이트 전극(g1)은 제 2 스위칭 트랜지스터(Tsw2) 및 제 1 커페시터(C1)에 연결되고, 상기 구동 트랜지스터(Tdr)의 제 2 게이트 전극(g2)은 제 1 노드(n1)를 통해 제 1 및 제 3 스위칭 트랜지스터(Tsw1, Tsw3) 및 제 2 커페시터(C2)에 연결된다. 즉, 상기 제 1 게이트 전극(g1)은 상기 반도체층 상에 형성되고, 상기 제 2 게이트 전극(g2)은 상기 제 1 게이트 전극(g1)과 중첩되도록 상기 반도체층 아래에 형성된다. 상기 구동 트랜지스터(Tdr)의 제 1 및 제 2 게이트 전극(g1, g2)은, 도 3에 도시된 바와 같이, 반도체층을 사이에 두고 서로 중첩되도록 형성되기 때문에 상기 구동 트랜지스터(Tdr)의 제 1 및 제 2 게이트 전극(g1, g2)의 연결 구조가 서로 바뀌더라도 본 발명의 제 3 실시 예에 따른 화소(P)는 본 발명의 실시 예의 화소(P)와 동일하게 구동되게 된다. 추가적으로, 본 발명의 또 다른 실시 예에 따른 화소(P)는 도 12에 도시된 바와 같이, 상기 센싱용 전압 라인(SVL)을 더 포함하여 구성될 수 있다. 따라서, 본 발명의 또 다른 실시 예에 따른 화소(P)는 본 발명의 앞서 설명한 실시 예의 화소(P)와 동일한 효과를 제공할 수 있다. 도 14는 본 발명의 실시 예에 따른 유기 발광 표시 장치를 설명하기 위한 도면이고, 도 15는 본 발명의 실시 예에 따른 유기 발광 표시 장치의 구동을 개념적으로 설명하기 위한 도면이며, 도 16은 도 14에 도시된 컬럼(column) 구동부를 설명하기 위한 도면이다.
- [0070] 도 14 내지 도 16을 참조하면, 본 발명의 실시 예에 따른 유기 발광 표시 장치는 표시 패널(100) 및 패널 구동부(200)를 포함할 수 있다. 표시 패널(100)은 복수의 데이터 라인(DL1 내지 DLn), 복수의 레퍼런스 라인(RL1 내지 RLn), 복수의 게이트 라인 그룹(GLG1 내지 GLGm) 및 복수의 화소(P)를 포함할 수 있다. 상기 복수의 데이터 라인(DL1 내지 DLn) 각각은 상기 표시 패널(100)의 제 1 방향, 즉 세로 방향을 따라 일정한 간격을 가지고 나란하게 형성될 수 있다. 상기 복수의 레퍼런스 라인(RL1 내지 RLn) 각각은 상기 복수의 데이터 라인(DL1 내지 DLn) 각각과 나란하도록 일정한 간격으로 형성되고, 일정한 직류 레벨을 가지는 레퍼런스 전압(Vref)을 외부로부터 공급받을 수 있다. 복수의 게이트 라인 그룹(GLG1 내지 GLGm) 각각은 상기 데이터 라인(DL)과 교차하도록 표시 패널의 제 2 방향, 예컨대 가로 방향을 따라 형성될 수 있다. 상기 복수의 데이터 라인(DL1 내지 DLn) 각각은 스캔 제어 라인(Lscan), 센싱 제어 라인(Lsense) 및 리셋 제어 라인(Lreset)을 포함하여 이루어질 수 있다. 추가적으로, 상기 표시 패널(100)은 각 화소(P)에 접속되는 제 1 구동 전원라인(PL1) 및 제 2 구동 전원라인(PL2)을 더 포함하여 구성될 수 있으며, 경우에 따라 전술한 센싱용 전압 라인(SVL)을 더 포함하여 구성될 수도 있다.
- [0071] 상기 제 1 구동 전원 라인(PL1)은 상기 데이터 라인(DL)과 나란하도록 형성되어 화소열에 형성된 화소(P)에 연결되고, 외부로부터 고전위 전압(EVdd)이 공급될 수 있다. 상기 제 2 구동 전원 라인(PL2)은 상기 유기 발광 소자에 접속되도록 통자 또는 라인 형태로 형성되고, 외부로부터 저전위 전압(EVss)이 공급될 수 있다.
- [0072] 복수의 화소(P) 각각은 적색 화소, 녹색 화소, 청색 화소 및 백색 화소 중 어느 하나일 수 있다. 하나의 영상을 표시하는 하나의 단위 화소는 인접한 적색 화소, 녹색 화소, 청색 화소 및 백색 화소를 포함하거나, 적색 화소, 녹색 화소 및 청색 화소를 포함할 수 있다. 이러한 복수의 화소(P) 각각은 전술한 실시 예에 따른 화소 구조를

가지므로 이에 대한 중복 설명은 생략하기로 한다.

[0073] 상기 패널 구동부(200)는 전술한 바와 같이, 상기 표시 패널(100)에 형성된 각 화소(P)를 보상 모드로 동작시킨다. 상기 보상 모드는 각 프레임의 표시 구간(DP)에 수평 라인마다 순차적으로 수행될 수 있다. 상기 보상 모드의 문턱 전압 센싱 구동은 프레임 사이의 수직 블랭크 구간(BP)마다 적어도 하나의 수평 라인의 화소들(P)에 대해 수행될 수 있다. 예를 들어, 상기 표시 패널(100)에 1080개의 수평 라인이 존재할 경우, 보상 구동은 수직 블랭크 구간(BP)마다 한 수평 라인씩 순차적으로 수행되어 총 1080 프레임에 걸쳐 수행될 수 있다. 이 경우, 수직 블랭크 구간마다 적어도 한 수평 라인씩 수행함으로써 보상 모드를 위한 프레임당 스위칭 트랜지스터들(Tsw1 내지 Tsw4)의 스위칭 드레터를 매우 작게 감소시킴으로써 스위칭 트랜지스터들(Tsw1 내지 Tsw4)의 신뢰성을 향상시킨다. 추가적으로, 유기 발광 표시 장치의 전원 온 구간, 유기 발광 표시 장치의 전원 오프 구간, 설정된 구동 시간 이후 전원 온 구간, 또는 설정된 구동 시간 이후 전원 오프 구간에서는 적어도 한 프레임의 표시 구간(DP) 또는 표시 구간(DP)과 수직 블랭크 구간(BP)을 통해 모든 수평 라인에 대해 순차적으로 수행될 수 있다. 상기 패널 구동부(200)는, 문턱 전압 검출 시, 상기 복수의 레퍼런스 라인(RL1 내지 RLn) 각각을 통해 상기 화소별 구동 트랜지스터(Tdr)의 문턱 전압을 센싱하여 제2 센싱용 전압(Vsen2)를 생성할 수 있다. 상기 패널 구동부(200)는 타이밍 제어부(210), 게이트 구동 회로부(220) 및 컬럼(column) 구동부(230)를 포함하여 구성될 수 있다. 상기 타이밍 제어부(210)는 외부로부터 입력되는 타이밍 동기 신호(TSS)에 기초하여 상기 게이트 구동 회로부(220) 및 컬럼(column) 구동부(230)를 보상 모드로 제어하기 위한 게이트 제어 신호(GCS)와 데이터 제어 신호(DCS)를 각각 생성한다. 상기 보상 모드의 문턱 전압 센싱 구동 도는 부스팅 로스 보상 구동에서, 상기 타이밍 제어부(210)는 센싱용 전압(Vsen)을 생성해 컬럼(column) 구동부(230)에 제공할 수 있다.

[0074] 상기 게이트 구동 회로부(220)는 모드에 따라 상기 타이밍 제어부(210)로부터 공급되는 게이트 제어 신호(GCS)에 응답하여, 제어 신호(CS1, CS2, CS3)를 생성하여 표시 패널(100)에 형성된 제어 라인들(Lscan, Lsense, Lreset)에 공급한다. 일 예에 따른 게이트 구동 회로부(220)는 스캔 라인 구동부(221), 센싱 라인 구동부(223) 및 리셋 라인 구동부(225)를 포함하여 구성될 수 있다. 상기 스캔 라인 구동부(221)는 각 게이트 라인 그룹(GLG1 내지 GLGm)의 스캔 제어 라인(Lscan)에 연결된다. 이러한 상기 스캔 라인 구동부(221)는 상기 게이트 제어 신호(GCS)에 응답하여, 스캔 제어 신호(CS1)를 생성하여 각 게이트 라인 그룹(GLG1 내지 GLGm)의 스캔 제어 라인(Lscan)에 순차적으로 공급한다. 상기 센싱 라인 구동부(223)는 각 게이트 라인 그룹(GLG1 내지 GLGm)의 제1 센싱 제어 라인(Lsense)에 연결된다. 이러한 상기 제1 센싱 라인 구동부(223)는 상기 게이트 제어 신호(GCS)에 응답하여, 센싱 제어 신호(CS2)를 생성하여 각 게이트 라인 그룹(GLG1 내지 GLGm)의 센싱 제어 라인(Lsense)에 순차적으로 공급한다. 상기 리셋 라인 구동부(225)는 각 게이트 라인 그룹(GLG1 내지 GLGm)의 리셋 제어 라인(Lreset)에 연결된다. 이러한 상기 리셋 라인 구동부(225)는 상기 게이트 제어 신호(GCS)에 응답하여, 리셋 제어 신호(CS3)를 생성하여 각 게이트 라인 그룹(GLG1 내지 GLGm)의 리셋 제어 라인(Lreset)에 순차적으로 공급한다. 이와 같은, 상기 게이트 구동 회로부(220)는 각 화소(P)의 박막 트랜지스터 형성 공정과 함께 상기 표시 패널(100) 상에 직접 형성되거나 접적 회로(IC) 형태로 형성되어 상기 제어 라인들(Lscan, Lsense, Lreset)의 일측에 연결될 수 있다.

[0075] 상기 컬럼(column) 구동부(230)는 상기 복수의 데이터 라인(DL1 내지 DLn)과 상기 복수의 레퍼런스 라인(RL1 내지 RLn) 각각에 연결되고, 필요한 데이터 전압(Vdata)(또는 센싱용 전압(Vsen)을 해당 데이터 라인(DL)에 공급할 수 있다. 상기 컬럼(column) 구동부(230)는, 데이터 구동부(232), 스위칭부(234), 및 센싱부(236)를 포함하여 구성될 수 있다. 상기 데이터 구동부(232)는 상기 타이밍 제어부(210)로부터 공급되는 데이터 제어 신호(DCS)에 응답하여, 상기 타이밍 제어부(210)로부터 공급되는 표시용 화소 데이터(또는 센싱용 데이터)(DATA)를 데이터 전압(Vdata)으로 변환하여 해당하는 데이터 라인(DL1 내지 DLn)에 공급한다. 이러한 상기 데이터 구동부(232)는 쉬프트 레지스터부, 래치부, 계조 전압 생성부, 및 제1 내지 제n 디지털-아날로그 컨버터를 포함하여 구성될 수 있다.

[0076] 상기 스위칭부(234)는 상기 타이밍 제어부(210)로부터 공급되는 스위칭 제어 신호(미도시)에 응답하여, 상기 레퍼런스 라인(RL)에 레퍼런스 전압(Vref)을 공급하거나 상기 레퍼런스 라인(RL)을 상기 센싱부(236)에 접속시키거나, 상기 레퍼런스 라인(RL)을 일정 시간 동안 플로팅시킨 후 상기 센싱부(236)에 접속시킬 수 있다. 즉, 상기 스위칭부(234)는 제1 및 제2 초기화 기간(T1)에서 상기 레퍼런스 전압(Vref)을 레퍼런스 라인(RL)에 공급한다. 또한, 상기 스위칭부(234)는 문턱 전압 검출 기간(t2)에 상기 레퍼런스 라인(RL)을 센싱부(236)에 접속시키거나, 상기 레퍼런스 라인(RL)을 일정 시간 동안 플로팅 시킨 후 상기 센싱부(236)에 접속시킬 수 있다. 이를 위해, 일 예에 따른 스위칭부(234)는 복수의 레퍼런스 라인(RL1 내지 RLn)에 각각과 센싱부(236)에 연결되는 복수의 선택기(234a 내지 234n)를 포함하여 구성될 수 있으며, 상기 선택기(234a 내지 234n)는 멀티플렉서로 이루

어질 수 있다. 상기 센싱부(236)는 상기 스위칭부(234)를 통해 복수의 레퍼런스 라인(RL1 내지 RLn)에 연결되어 복수의 레퍼런스 라인(RL1 내지 RLn) 각각의 전압을 센싱하고, 센싱 전압에 대응되는 제2 센싱용 전압(Vsen2)을 생성하여 타이밍 제어부(210)에 제공한다. 이를 위해, 상기 센싱부(236)는 상기 스위칭부(234)를 통해 복수의 레퍼런스 라인(RL1 내지 RLn)에 연결되어 센싱 전압을 아날로그-디지털 변환하여 상기 제2 센싱용 전압(Vsen2)을 생성하는 복수의 아날로그-디지털 변환기(236a 내지 236n)를 포함하여 구성될수 있다.

[0077] 이상과 같은, 본 발명에 따른 유기 발광 표시 장치는 4개의 스위칭 트랜지스터(Tsw1 내지 Tsw4)의 스위칭 변경을 통해 구동 트랜지스터(Tdr)의 문턱 전압을 보상하여 구동할 수 있다. 즉, 본 발명은 4개의 스위칭 트랜지스터(Tsw1 내지 Tsw4)의 스위칭에 따라 외부 보상을 통해 구동 트랜지스터(Tdr)의 문턱 전압을 센싱하고 이를 바탕으로 제2 센싱용 전압(Vsen2)을 생성하고, 구동 트랜지스터(Tdr)의 문턱 전압을 제 1 커패시터(C1)에 저장함으로써 구동 트랜지스터(Tdr)의 문턱 전압을 내부 보상 방식으로 보상할 수 있으며, 이 경우, 제 1 커패시터(C1)에 저장된 구동 트랜지스터(Tdr)의 문턱 전압을 지속적으로 유지시키면서 유기 발광 소자(OLED)를 발광시킴으로써 구동 트랜지스터(Tdr)의 보상을 위한 스위칭 트랜지스터(Tsw1 내지 Tsw4)의 열화를 줄여 신뢰성 및 수명을 연장시킬 수 있다. 또한, 본 발명은 4개의 스위칭 트랜지스터(Tsw1 내지 Tsw4)의 스위칭에 따라 구동 트랜지스터(Tdr)의 문턱전압 편차를 정확하게 보상하여 화질을 개선할 수 있다. 또한 본 발명에 따른 유기 발광 표시 장치는 발광 기간 전 문턱 전압의 변화에도 불구하고 유기 발광 소자의 애노드 전극상의 전압이 항상 제1 센싱용 전압(Vsen1)과 동일한 전압이 되도록 함으로써, 유기 발광 소자의 동작점까지 상승하는데 발생하는 부스팅 로스를 균일하게 하여 화질의 균일도를 높일 수 있다.

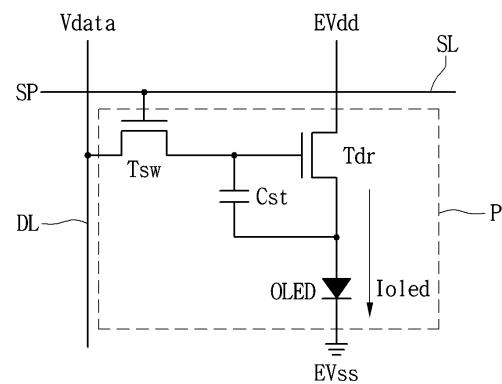
[0078] 이상에서 설명한 본 발명은 전술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사항을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다. 그러므로, 본 발명의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

### 부호의 설명

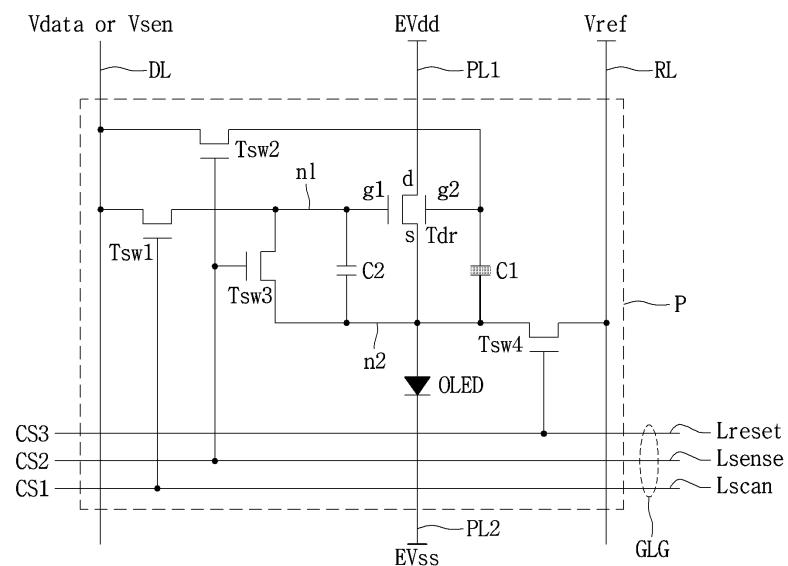
- 100: 표시 패널
- 200: 패널 구동부
- 210: 타이밍 제어부
- 220: 게이트 구동 회로부
- 221: 스캔 라인 구동부
- 223: 센싱 라인 구동부
- 225: 리셋 라인 구동부
- 230: 컬럼(column) 구동부
- 232: 데이터 구동부
- 234: 스위칭부
- 236: 센싱부

## 도면

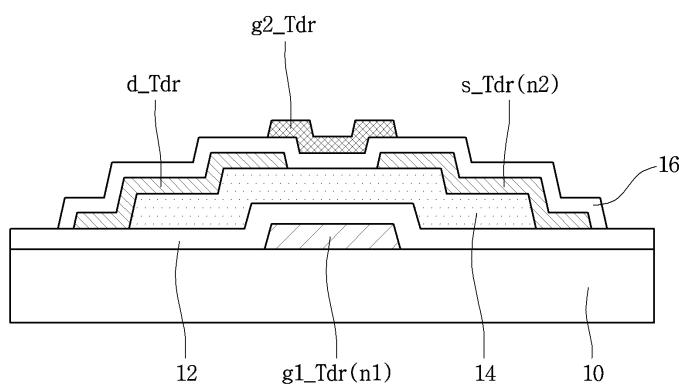
## 도면1



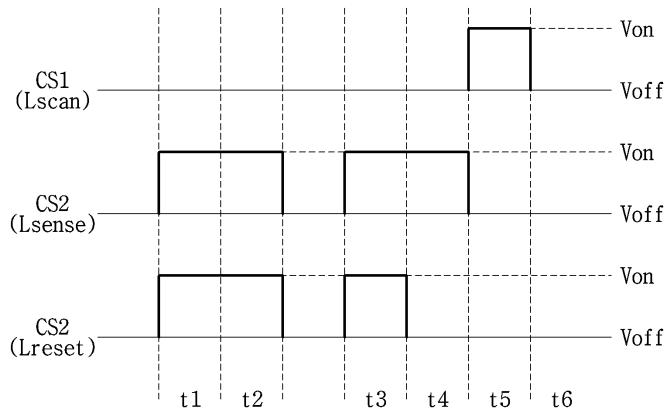
## 도면2



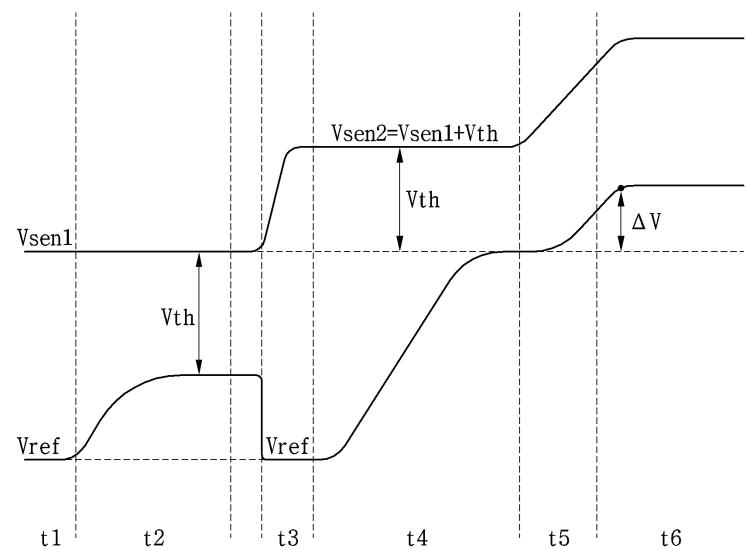
## 도면3



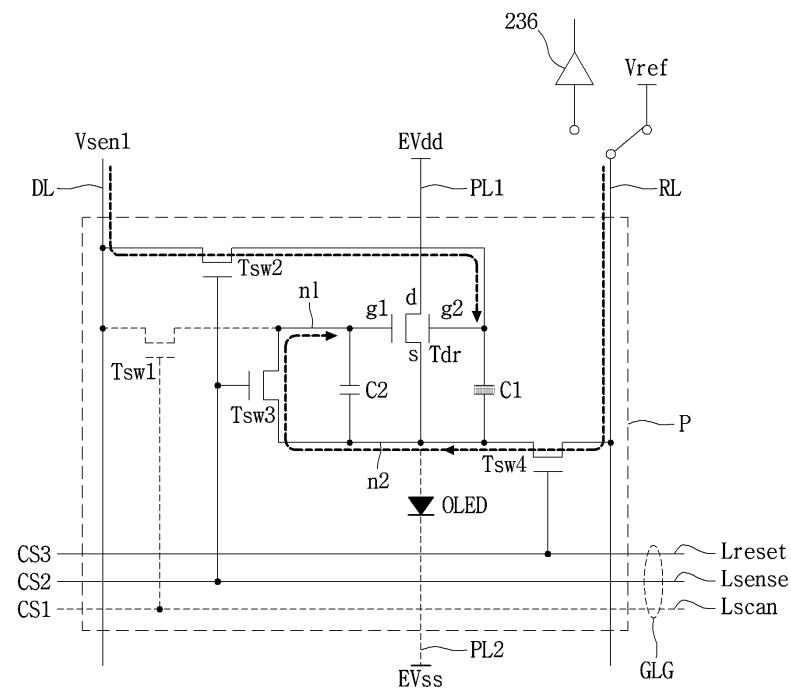
## 도면4



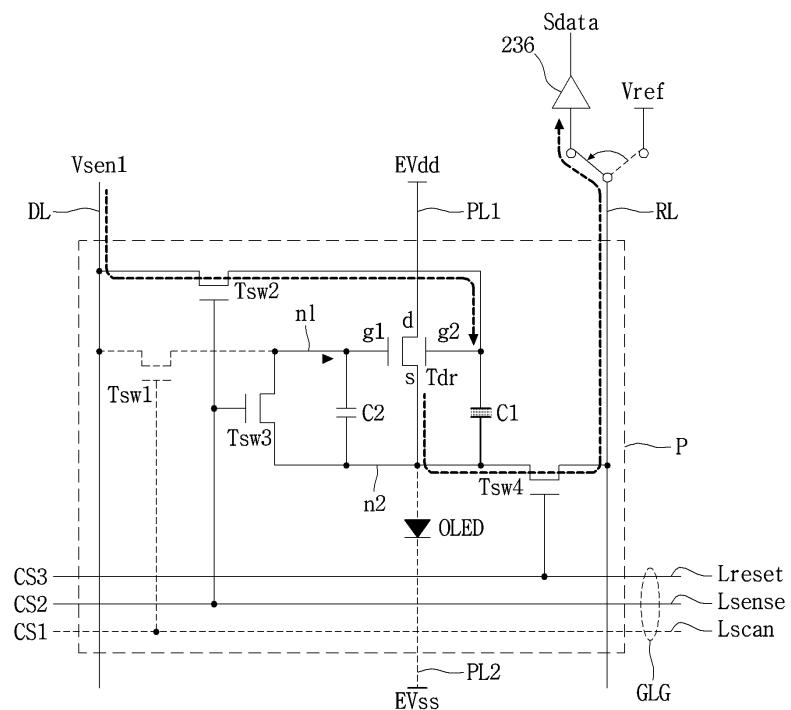
## 도면5



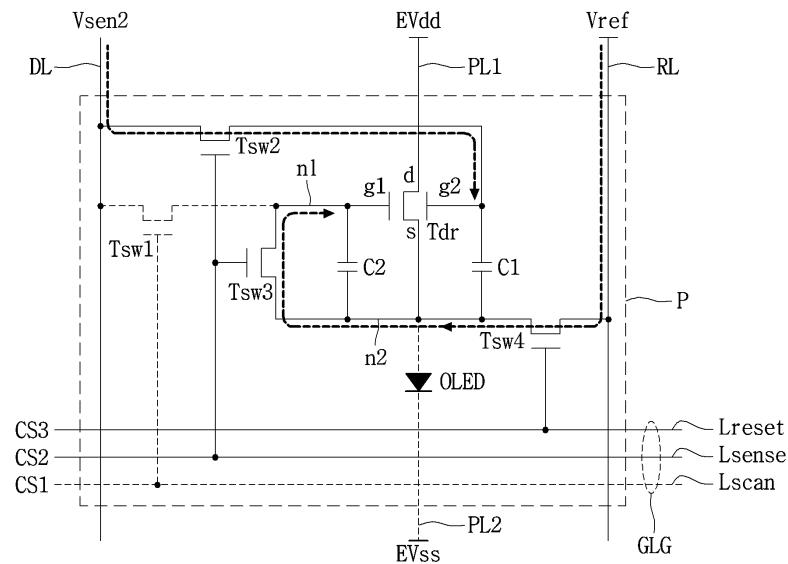
## 도면6



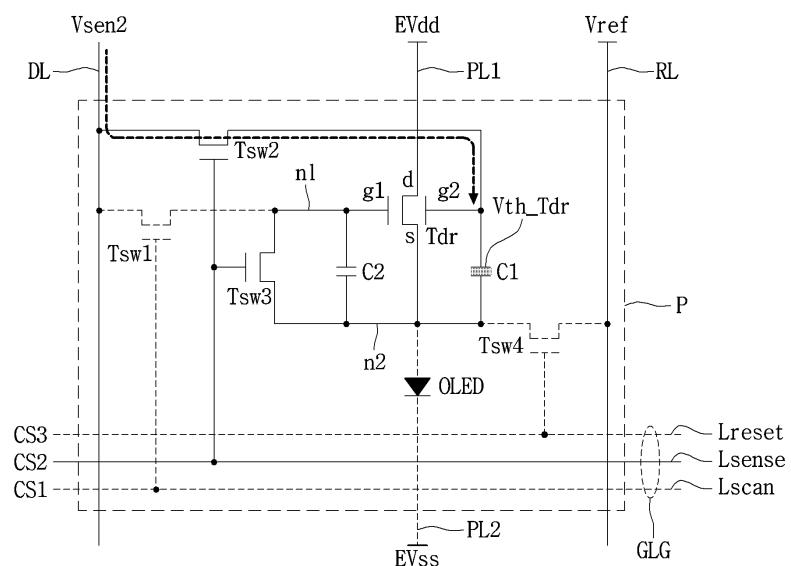
## 도면7



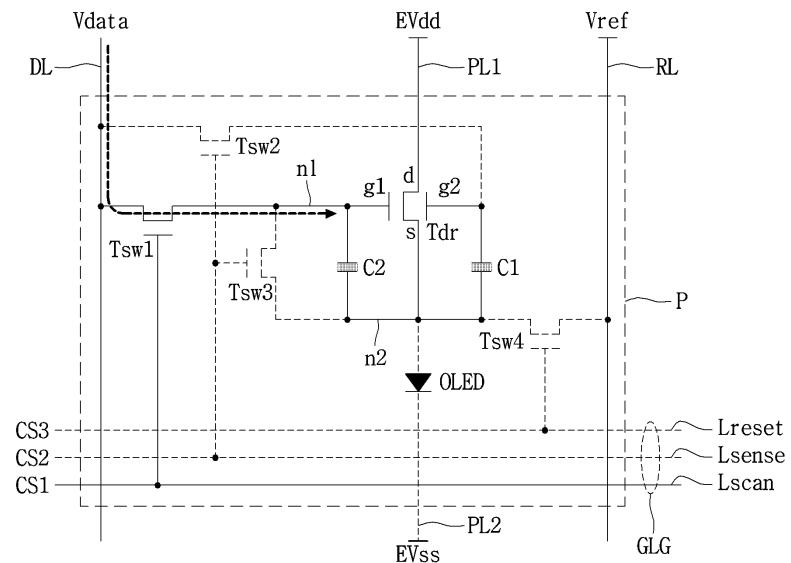
## 도면8



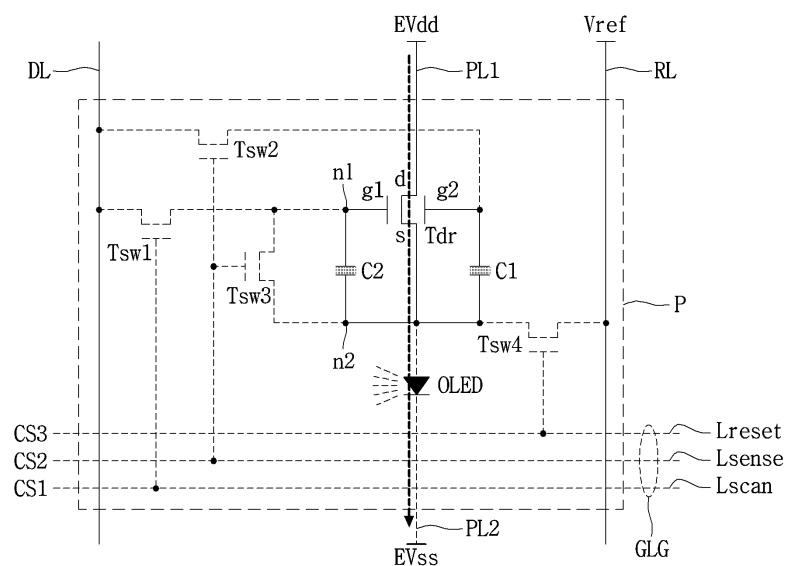
## 도면9



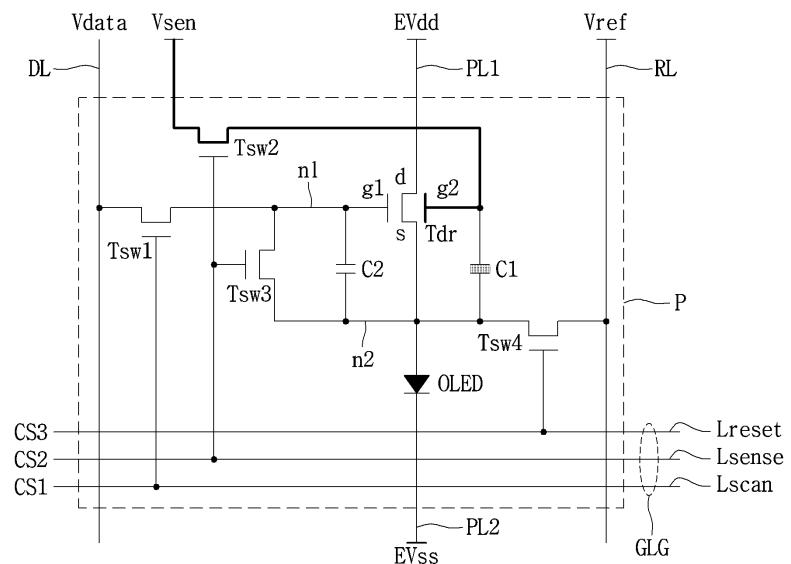
도면10



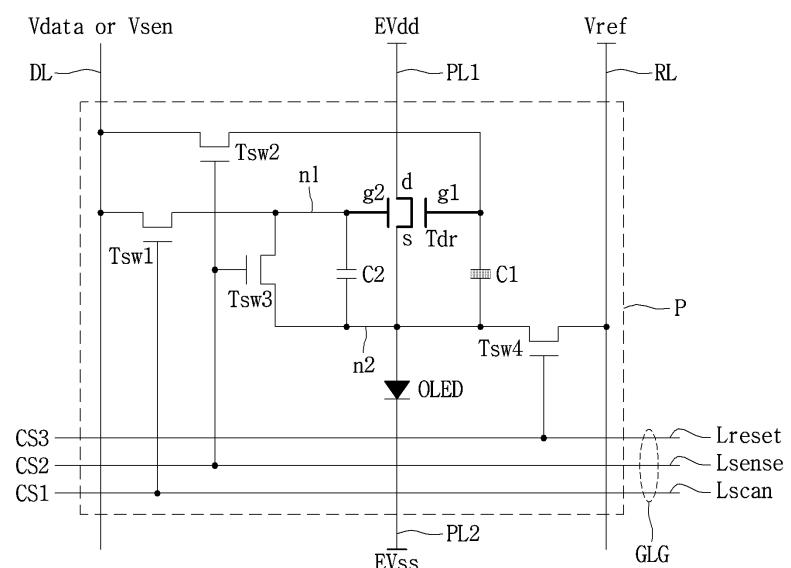
도면11



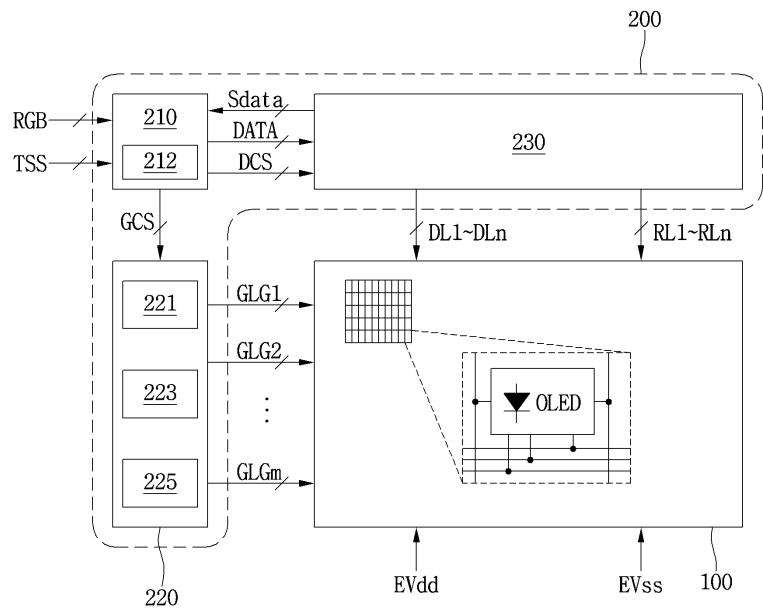
## 도면12



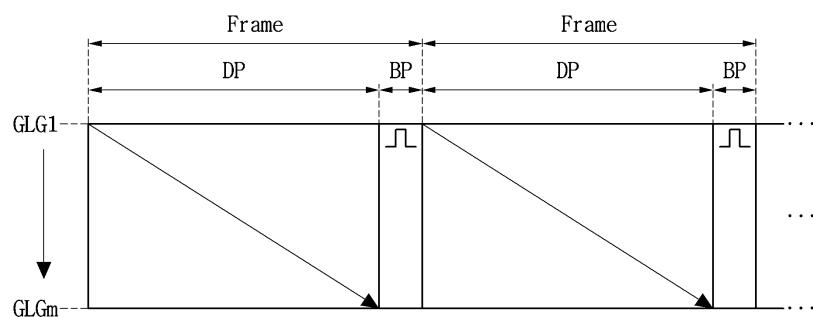
## 도면13



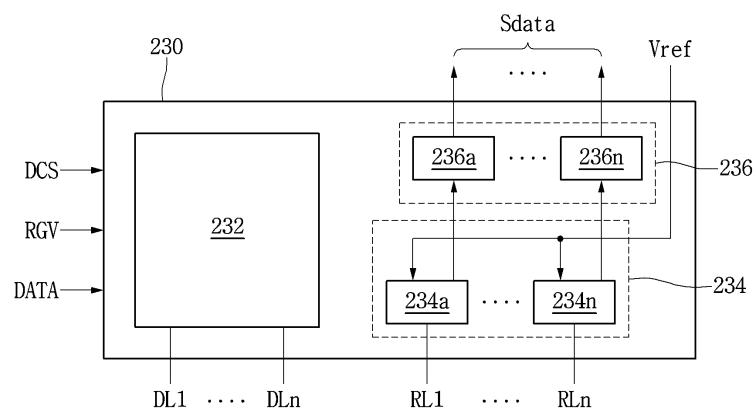
## 도면14



## 도면15



## 도면16



专利名称(译)	标题 : OLED显示装置及其驱动方法		
公开(公告)号	<a href="#">KR1020160074772A</a>	公开(公告)日	2016-06-29
申请号	KR1020140182985	申请日	2014-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SEON MI 이선미 SHIM JONG SIK 심종식		
发明人	이선미 심종식		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/32 H01L51/56 H01L27/3202		
代理人(译)	金kimoon		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

由于无关，根据本发明的实施例，有源发光装置的阳极上的电压在驱动晶体管的阈值电压与升压ROS的阈值电压相对于工作点和电压的偏差中有规律地保持。升高有机发光装置的阳极电极上的电压可以补偿亮度变化。

