



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0063818
(43) 공개일자 2015년06월10일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) G09F 9/33 (2006.01)

H01L 51/52 (2006.01)

(21) 출원번호 10-2013-0148648

(22) 출원일자 2013년12월02일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김정환

경기도 용인시 기흥구 삼성2로 95 (농서동)

허성권

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

강신섭, 문용호, 이용우

전체 청구항 수 : 총 13 항

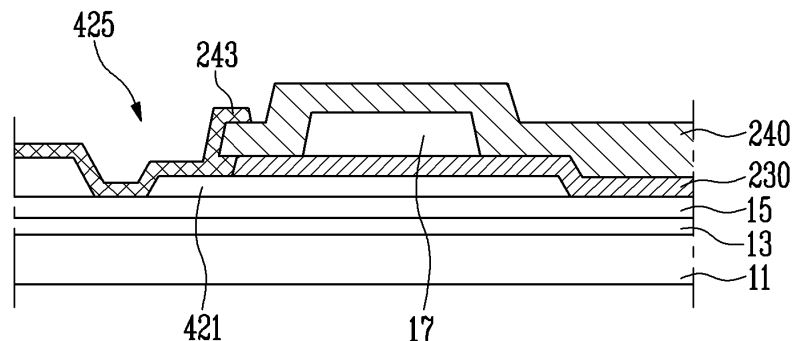
(54) 발명의 명칭 유기 발광 표시장치 및 그의 제조방법

(57) 요약

본 발명은 발광 영역과 비발광 영역을 포함하는 유기 발광 표시장치에 있어서, 상기 발광 영역에 배치되어 제1 및 제2 전극과, 두 전극 사이에 형성된 유기 발광층을 포함하는 유기 발광 소자와, 상기 비발광 영역에 배치되어 상기 제1 및 제2 전극으로 구동 전압을 제공하는 구동전압 공급라인과, 상기 비발광 영역에 배치되며 상기 제1 전극과 접촉되어 상기 구동전압 공급라인으로부터 제공되는 구동전압을 상기 접촉되는 전극으로 공급하는 콘택부를 포함하고, 상기 콘택부는 제2 도전층이 제1 도전층을 감싸는 형태로 패터닝된 다중 레이어로 형성된다.

본 발명에 따르면 비발광 영역의 전극 콘택부의 언더 컷(under-cut) 구조를 최소화할 수 있는 유기 발광 표시장치 및 그의 제조방법에 관한 것이다.

대표도 - 도3



(72) 발명자

박종현

경기도 용인시 기흥구 삼성2로 95 (농서동)

이창호

경기도 용인시 기흥구 삼성2로 95 (농서동)

명세서

청구범위

청구항 1

발광 영역과 비발광 영역을 포함하는 유기 발광 표시장치에 있어서,

상기 발광 영역에 배치되는 제1 및 제2 전극과, 두 전극 사이에 형성된 유기 발광층을 포함하는 유기 발광 소자;

상기 비발광 영역에 배치되어 상기 제1 및 제2 전극으로 구동 전압을 제공하는 구동전압 공급라인;

상기 비발광 영역에 배치되어 상기 제1 전극과 접촉되어 상기 구동전압 공급라인으로부터 제공되는 구동전압을 상기 접촉되는 전극으로 공급하는 컨택부;를 포함하고,

상기 컨택부는 제2 도전층이 제1 도전층을 감싸는 형태로 패터닝된 다중 레이어로 형성되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 2

제1 항에 있어서,

상기 제1 도전층은 게이트 전극층이고, 상기 제2 도전층은 데이터 전극층인 것을 특징으로 하는 유기 발광 표시장치.

청구항 3

제1 항에 있어서,

상기 컨택부는 상기 제1 및 제2 도전층 사이에 형성된 층간 절연막을 더 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 4

제2 항에 있어서,

상기 제1 및 제2 도전층은 일괄 식각되는 것을 특징으로 하는 유기 발광 표시장치.

청구항 5

제1 항에 있어서,

상기 컨택부는 상기 제1 도전층 하부에 형성되어 컨택홀을 통해 상기 제1 전극과 전기적으로 연결되는 금속층을 더 포함하는 것을 특징으로 하는 유기 발광 표시장치.

청구항 6

제5 항에 있어서,

상기 금속층은 투명한 도전 물질로 이루어지는 것을 특징으로 하는 유기 발광 표시장치.

청구항 7

제1 항에 있어서,

상기 제1 전극은 화소 전극인 것을 특징으로 하는 유기 발광 표시장치.

청구항 8

제7 항에 있어서,

상기 화소 전극은 애노드 전극인 것을 특징으로 하는 유기 발광 표시장치.

청구항 9

발광 영역과 비발광 영역이 정의된 기판 상에 제1 도전 패턴을 형성하는 단계;

상기 비발광 영역에 형성된 제1 도전 패턴 상에서 상기 제1 도전 패턴과 직접적으로 접촉되는 제1 금속층을 형성하는 단계;

상기 제1 금속층 상에 층간 절연막 및 제2 금속층을 순차적으로 형성하는 단계;

상기 제1 및 제2 금속층을 일괄 식각하여 제1 도전 패턴의 일부를 노출시키도록 상기 제1 금속층을 패터닝하여 제2 도전 패턴을 형성함과 동시에 상기 제2 도전 패턴의 가장자리를 감싸는 상기 제2 금속층을 패터닝하여 제3 도전 패턴을 형성하는 단계;

상기 발광 영역에서 상기 비발광 영역의 노출된 제1 도전 패턴과 전기적으로 접속되는 화소 전극을 형성하는 단계;를 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 10

제9 항에 있어서,

상기 제2 및 제3 도전 패턴을 형성하는 단계는,

상기 층간 절연막 및 제2 금속층이 형성된 기판 전면에 포토레지스트 층을 순차적으로 증착하고, 상기 제2 금속층의 일부를 노출시키는 형태의 포토레지스트 패턴을 형성하는 단계;

상기 포토레지스트 패턴이 형성된 기판을 식각액에 노출시켜 상기 노출된 제2 금속층 및 그 하부에 대응되게 증착된 제1 금속층을 동시에 제거하여 상기 제1 도전 패턴의 일부를 노출시키도록 상기 제1 및 제2 금속층을 패터닝하는 단계;를 더 포함하는 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 11

제9 항에 있어서,

상기 제2 도전 패턴은 게이트 전극층이고, 상기 제3 도전 패턴은 데이터 전극층인 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 12

제9 항에 있어서,

상기 화소 전극은 애노드 전극인 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

청구항 13

제9 항에 있어서,

상기 제1 도전 패턴은 투명한 도전 물질인 것을 특징으로 하는 유기 발광 표시장치의 제조방법.

발명의 설명

기술 분야

[0001]

본 발명은 유기 발광 표시장치에 관한 것으로, 특히 전극 컨택부에서의 언더 컷(under-cut) 구조에 의한 불량률 최소화하는 유기 발광 표시장치 및 그의 제조방법에 관한 것이다.

배경 기술

[0002]

유기 발광 표시장치(organic light emitting display)는 빛을 방출하는 유기 발광 소자를 가지고 화상을 표시하는 자발광형 표시장치이다. 유기 발광 표시장치는 액정표시장치(liquid crystal display)와 달리 별도의 광원을 필요로 하지 않으므로 상대적으로 두께와 무게를 줄일 수 있다.

- [0003] 또한, 유기 발광 표시장치는 낮은 소비 전력, 높은 휘도 및 높은 반응 속도 등의 고품위 특성을 나타내므로 전자 기기의 차세대 표시장치로 주목받고 있다.
- [0004] 일반적으로 유기 발광 소자는 제1 전극과 제2 전극 사이에 유기 발광층(EML: Emitting Layer)을 포함하고 있어 각 전극에 전압을 가하면, 제1 전극으로부터 공급받는 정공(Hole)과 제2 전극으로부터 공급받은 전자(electron)가 유기 발광층 내부로 주입되어 유기 발광층 내에서 전자와 정공이 재결합하여 정공-전자 쌍인 여기자(exciton)를 형성하고 다시 여기자가 바닥 상태로 돌아오면서 발생하는 에너지에 의해 발광하게 된다.
- [0005] 제1 전극과 제2 전극은 각각 대응되는 배선에 접속되어 외부의 구동부로부터 구동 전압을 제공받아 유기 발광층에 전계를 인가한다.
- [0006] 한편, 제1 전극 또는 제2 전극은 기관의 비발광 영역에 위치하는 컨택부를 통해 외부의 구동부(배선 포함)와 전기적으로 접속된다. 컨택부는 제1 전극 또는 제2 전극과 컨택홀 등을 통해 전기적으로 접속되는 구동전압배선들로 구성될 수 있다.
- [0007] 컨택부에 위치하는 구동전압배선들은 기관 상에 형성된 투명한 도전층, 게이트 전극층 및 데이터 전극층 등을 포함하는 레이어로 구성될 수 있으며 일괄 식각 공정을 통해 패터닝된다.
- [0008] 일괄 식각 공정 시, 식각액에 반응하여 게이트 전극층의 측면이 식각되어 언더 컷(under-cut) 형태를 이루게 되고 상기 언더 컷(under-cut) 부분에 공극이 발생한다.
- [0009] 이러한 언더 컷(under-cut) 구조에 의한 공극 발생으로 인해 게이트 전극층 상부에 형성되는 절연막의 크랙(crack) 또는 굽힘이 발생할 수 있고 이로 인해 절연 기능이 저하되어 컨택부에서 게이트 전극층과 데이터 전극층 간에 쇼트가 발생할 수 있다.
- [0010] 또한, 컨택부의 패터닝 공정 이후 세정 공정 등을 거치면서 수분 등이 언더 컷(under-cut) 구조에 잔류하여 후속 공정에 영향을 미쳐 컨택부의 불량을 초래할 수 있다.

발명의 내용

해결하려는 과제

- [0011] 상술한 문제점을 해결하기 위해 안출된 본 발명의 목적은 전극 컨택부에서 언더 컷(under-cut) 불량을 최소화할 수 있는 유기 발광 표시장치 및 그의 제조방법을 제공하는 것이다.

과제의 해결 수단

- [0012] 상기한 바와 같은 목적을 달성하기 위한 본 발명의 실시예의 특징에 따르면, 본 발명은 발광 영역과 비발광 영역을 포함하는 유기 발광 표시장치에 있어서, 상기 발광 영역에 배치되어 제1 및 제2 전극과, 두 전극 사이에 형성된 유기 발광층을 포함하는 유기 발광 소자와, 상기 비발광 영역에 배치되어 상기 제1 및 제2 전극으로 구동 전압을 제공하는 구동전압 공급라인과, 상기 비발광 영역에 배치되며 상기 제1 전극과 접촉되어 상기 구동전압 공급라인으로부터 제공되는 구동전압을 상기 접촉되는 전극으로 공급하는 컨택부를 포함하고, 상기 컨택부는 제2 도전층이 제1 도전층을 감싸는 형태로 패터닝된 다중 레이어로 형성되는 것을 특징으로 한다.
- [0013] 또한, 상기 제1 도전층은 게이트 전극층이고, 상기 제2 도전층은 데이터 전극층인 것을 특징으로 한다.
- [0014] 또한, 상기 제1 및 제2 도전층은 일괄 식각되는 것을 특징으로 한다.
- [0015] 또한, 상기 컨택부는 상기 제1 도전층 하부에 형성되어 컨택홀을 통해 상기 제1 전극과 전기적으로 연결되는 금속층을 더 포함하는 것을 특징으로 한다.
- [0016] 또한, 상기 금속층은 투명한 도전 물질로 이루어지는 것을 특징으로 한다.
- [0017] 또한, 상기 제1 전극은 화소 전극인 것을 특징으로 한다.
- [0018] 또한, 상기 화소 전극은 애노드 전극인 것을 특징으로 한다.
- [0019] 또한, 본 발명은 발광 영역과 비발광 영역이 정의된 기관 상에 제1 도전 패턴을 형성하는 단계와, 상기 비발광 영역에 형성된 제1 도전 패턴 상에서 상기 제1 도전 패턴과 직접적으로 접촉되는 제1 금속층을 형성하는 단계와, 상기 제1 금속층 상에 층간 절연막 및 제2 금속층을 순차적으로 형성하는 단계와, 상기 제1 및 제2 금속층을 일괄 식각하여 제1 도전 패턴의 일부를 노출시키도록 상기 제1 금속층을 패터닝하여 제2 도전 패턴을 형

성함과 동시에 상기 제2 도전 패턴의 가장자리를 감싸는 상기 제2 금속층을 패터닝하여 제3 도전 패턴을 형성하는 단계와, 상기 발광 영역에서 상기 비발광 영역의 노출된 제1 도전 패턴과 전기적으로 접속되는 화소 전극을 형성하는 단계를 포함한다.

[0020] 또한, 상기 제2 및 제3 도전 패턴을 형성하는 단계는, 상기 층간 절연막 및 제2 금속층이 형성된 기판 전면에서 포토레지스트층을 순차적으로 증착하고, 상기 제2 금속층의 일부를 노출시키는 형태의 포토레지스트 패턴을 형성하는 단계와, 상기 포토레지스트 패턴이 형성된 기판을 식각액에 노출시켜 상기 노출된 제2 금속층 및 그 하부에 대응되게 증착된 제1 금속층을 동시에 제거하여 상기 제1 도전 패턴의 일부를 하부에 대응되게 증착된 제1 금속층을 동시에 제거하여 상기 제1 도전 패턴의 일부를 노출시키도록 상기 제1 및 제2 금속층을 패터닝하는 단계를 더 포함한다.

[0021] 또한, 상기 제2 도전 패턴은 게이트 전극층이고, 상기 제3 도전 패턴은 데이터 전극층인 것을 특징으로 한다.

[0022] 또한, 상기 화소 전극은 애노드 전극인 것을 특징으로 한다.

[0023] 또한, 상기 제1 도전 패턴은 투명한 도전 물질인 것을 특징으로 한다.

발명의 효과

[0024] 이상 살펴본 바와 같은 본 발명에 따르면, 전극 컨택부에서 게이트 전극의 측면부가 식각되지 않도록 데이터 전극층으로 게이트 전극층을 커버하여 일괄 식각하여 게이트 전극의 언더 컷(under-cut) 구조를 방지할 수 있는 유기 발광 표시장치 및 그의 제조방법을 제공할 수 있다.

도면의 간단한 설명

[0025] 도 1은 본 발명의 실시예에 따른 유기 발광 표시장치의 한 화소에 대한 등가 회로도이다.

도 2는 도 1의 구동 박막트랜지스터의 개략적인 단면도이다.

도 3은 본 발명의 실시예에 따른 유기 발광 표시장치의 전극 컨택부 및 전원 라인의 개략적인 단면도이다.

도 4a 내지 도 4e는 도 3의 전극 컨택부 및 전원라인의 제조 공정을 순차적으로 나타낸 단면도들이다.

발명을 실시하기 위한 구체적인 내용

[0026] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

[0027] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되는 실시예들을 참조하면 명확해질 것이다.

[0028] 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 고안의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성요소를 지칭한다.

[0029] 또한, 본 발명을 명확하게 설명하기 위해서는 설명과 관계없는 부분은 생략하였으며, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0030] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 그리고 도면에서 설명의 편의를 위해 일부 층 및 영역의 두께를 과장되게 나타내었다.

[0031] 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.

[0032] 이하, 본 발명의 실시예들 및 이를 설명하기 위한 도면들을 참고하여 본 발명의 실시예에 의한 유기 발광 표시장치 및 그의 제조방법에 대해 설명하도록 한다.

[0033] 도 1은 본 발명의 실시예에 따른 유기 발광 표시장치의 한 화소에 대한 등가 회로도이고, 도 2는 도 1의 구동 박막트랜지스터의 개략적인 단면도이다.

[0034] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 유기 발광 표시장치의 한 화소는 게이트라인(GL) 및 데이터라인(DL)과 접속된 스위치 박막트랜지스터(T1)와, 스위치 박막트랜지스터(T1) 및 전원 라인(PL)과 유기 발광 소

자(E)에 접속된 구동 박막트랜지스터(T2)와, 전원 라인(PL)과 스위칭 박막트랜지스터(T1)의 드레인 전극 사이에 접속된 스토리지 캐패시터(C)와, 구동 박막트랜지스터(T2)에 접속된 유기 발광 소자(E)를 포함한다.

- [0035] 스위칭 박막트랜지스터(T1)는 게이트라인(GL)에 스캔 펄스가 공급되면 턴-온 되어 데이터라인(DL)에 공급된 데이터 신호를 스토리지 캐패시터(C) 및 구동 박막트랜지스터(T2)의 게이트 전극으로 공급한다.
- [0036] 구동 박막트랜지스터(T2)는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원 라인(PL)으로부터 유기 발광 소자(E)로 공급되는 전류를 제어함으로써 유기 발광 소자의 발광량을 조절하게 된다.
- [0037] 그리고, 스위칭 박막트랜지스터(T1)가 턴-오프(turn-off) 되더라도 스토리지 캐패시터(C)에 충전된 전압에 의해 구동 박막트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 유기 발광 소자(E)의 발광을 유지하게 한다.
- [0038] 구동 박막트랜지스터(T2)는 도 2에 도시된 바와 같이, 기판(11) 상에 형성된 버퍼층(13)과, 버퍼층(13) 상에 형성되며 액티브층(12a)과 소스 및 드레인 영역(12b, 12c)을 포함한 반도체층(12)과, 반도체층(12) 상에 형성된 제1 절연막(15)과, 제1 절연막(15)의 일 영역 상에 형성되며 액티브층(12a)의 폭에 대응되는 크기를 갖는 게이트 전극(14)과, 게이트 전극(14) 상에 형성된 제2 절연막(17)과, 제2 절연막(17) 상에 형성된 소스 및 드레인 전극(16a, 16b)과, 소스 및 드레인 전극(16a, 16b) 상에 형성된 보호층(21)을 포함한다.
- [0039] 구동 박막트랜지스터(T2)의 게이트 전극(14)은 서로 상이한 재료의 금속층이 순차적으로 적층된 제1 및 제2 게이트 전극(14a, 14b)으로 구성될 수 있다.
- [0040] 구동 박막트랜지스터(T2)의 드레인 전극(16b)은 보호층(21) 상에 형성된 관통홀을 통해 제1 전극(18)과 전기적으로 접속된다.
- [0041] 제1 전극(18)이 형성된 기판(11)은 제1 전극(18)의 일 영역을 노출하는 개구부를 구비한 화소 정의막(25)과, 화소 정의막(25) 상에 형성된 유기 발광층(19)과, 유기 발광층(19)을 포함하여 화소 정의막(25) 상에 형성된 제2 전극(20)을 포함한다.
- [0042] 제1 및 제2 전극(18, 20)과 그 사이에 형성된 유기 발광층(19)은 유기 발광 소자(E)를 구성한다.
- [0043] 유기 발광 소자(E)의 제1 전극(18)은 화소마다 형성되는 애노드 전극으로 화소 전극의 기능을 수행하고, 제2 전극(20)은 기판(11) 전면에 형성되는 캐소드 전극으로 공통전극의 기능을 수행할 수 있다. 이때, 제1 및 제2 전극(18, 20)의 극성은 반대로 되어도 무방하다.
- [0044] 기판(11)의 방향으로 화상이 구현되는 배면 발광형(bottom emission type)일 경우, 제1 전극(18)은 투명 전극이 되고, 제2 전극(20)은 반사 전극이 될 수 있다. 이때, 제1 전극(18)은 일함수가 높은 ITO, IZO, ZnO, In2O3 등으로 형성되고, 제2 전극(20)은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 등으로 형성될 수 있다.
- [0045] 제2 전극(20)의 방향으로 화상이 구현되는 전면 발광형(top emission type)일 경우, 제1 전극(18)은 반사 전극으로 구비될 수 있고, 제2 전극(20)은 투명 전극으로 구비될 수 있다. 이때, 제1 전극(18)이 되는 반사 전극은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물 등으로 형성된 반사막과, 일함수가 높은 ITO, IZO, ZnO 또는 In2O3 등을 포함하여 구비될 수 있다. 또한, 제2 전극(20)이 되는 투명 전극은 일함수가 작은 금속 즉, Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, Li, Ca 및 이들의 화합물을 증착한 후, 그 위에 ITO, IZO, ZnO 또는 In2O3 등의 투명 도전물질로 보조 전극층이나 버스 전극 라인을 형성할 수 있다.
- [0046] 양면 발광형의 경우, 제1 및 제2 전극(18, 20) 모두를 투명 전극으로 구비될 수 있다.
- [0047] 제1 및 제2 전극(18, 20)은 반드시 상술한 물질로 형성되는 것에 한정되지 않으며, 전도성 유기물이나, Ag, Mg, Cu 등 도전 입자들이 포함된 전도성 페이스트 등으로 형성할 수도 있다. 이러한 전도성 페이스트를 사용할 경우, 잉크젯 프린팅 방법을 사용하여 프린팅할 수 있으며, 프린팅 후에는 소성하여 전극으로 형성할 수 있다.
- [0048] 한편, 제1 전극(18)은 전원 라인(PL)으로부터 전원 전압을 제공받으며, 전극 컨택부(도시하지 않음)에 의해 전원 라인(PL)과 전기적으로 접속된다. 이러한 전극 컨택부는 비발광 영역에 위치하여 화소에 형성된 제1 전극(18)과 전원 라인(PL)을 전기적으로 연결한다.
- [0049] 도 3은 본 발명의 실시예에 따른 유기 발광 표시장치의 전극 컨택부 및 전원 라인의 개략적인 단면도이다.
- [0050] 도 3을 참조하면, 유기 발광 표시장치의 전극 컨택부 및 전원 라인은 기판(11) 상에 형성된 버퍼층(13)과, 버퍼

층(13) 상에 형성된 제1 절연막(15)과, 제1 절연막(15) 상에 형성된 제1 금속 패턴(421)과, 제1 금속 패턴(421) 상에 형성된 제2 금속 패턴(230)과, 제2 금속 패턴(230) 상에 형성되어 제2 금속 패턴(230)을 감싸는 제3 금속 패턴(240) 및 제1 금속 패턴(421)과 콘택홀(425)을 통해 전기적으로 접속된 도전층(243)을 포함한다.

[0051] 또한, 유기 발광 표시장치의 콘택부는 제2 및 제3 금속 패턴(230, 240) 사이에 형성된 제2 절연막(17)을 더 포함한다.

[0052] 제2 절연막(17)을 사이에 두고 기판(11) 상에 형성된 제2 및 제3 금속 패턴(230, 240)은 전원 라인(PL)을 구성하고, 제1 금속 패턴(421)은 전원 라인(PL)과 제1 전극(도 2의 18)으로부터 연장된 도전층(243)을 전기적으로 연결하는 전극 콘택부의 기능을 수행한다.

[0053] 기판(11)은 소자를 형성하기 위한 재료로 기계적 강도나 치수 안정성이 우수한 것을 선택할 수 있다. 기판(11)의 재료로는 유리판, 금속판, 세라믹판 또는 플라스틱(폴리카보네이트 수지, 아크릴 수지, 염화비닐 수지, 폴리에틸렌테레프탈레이트 수지, 폴리이미드 수지, 폴리에스테르 수지, 에폭시 수지, 실리콘 수지, 불소 수지 등)등을 예로 들 수 있으나 이에 한정되지 않는다.

[0054] 버퍼층(13)은 기판(11)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 구동 소자들을 보호하기 위해 형성될 수 있으며, 기판(11)의 재질에 따라 생략할 수도 있다.

[0055] 제1 및 제2 절연막(15, 17)은 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_2) 또는 이들의 이중층으로 형성되며 그 하부 및 상부에 위치하는 금속층들을 절연시키는 역할을 한다.

[0056] 제1 금속 패턴(421)은 제1 절연막(15) 상에 형성되며 후속 공정에 의해 형성되는 콘택홀(425)을 통해 도전층(243)과 전기적으로 접속되고, 구동 박막트랜지스터(T2)의 제1 게이트 전극(14a)과 동일한 재질 및 동일 공정으로 형성될 수 있다.

[0057] 일례로, 제1 금속 패턴(421)은 투명한 도전 물질인 ITO 등으로 형성될 수 있다.

[0058] 이때, 도전층(243)은 구동 박막트랜지스터(T2)의 드레인 전극(16b)과 전기적으로 접속된 제1 전극(18)으로부터 연장되며, 제1 전극(18)과 상이한 명칭을 부여하여 제1 전극(18)과 도전층(243)을 구분하기로 한다.

[0059] 이로 인해, 도전층(243)과 연장된 제1 전극(18)이 제1 금속 패턴(421)을 통해 전원 라인(PL)과 전기적으로 접속되어 전원 라인(PL)으로부터 전원 전압을 제공받는다.

[0060] 제2 금속 패턴(230)은 도전성 금속으로 제1 금속 패턴(421) 상에 직접적으로 형성되며, 알루미늄(Al), 알루미늄 합금(Al alloy), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr) 및 티타늄(Ti) 등으로 이루어진 군에서 선택되는 1종일 수 있다.

[0061] 이때, 제2 금속 패턴(230)은 구동 박막트랜지스터(T2)의 제2 게이트 전극(14b)과 동일한 재질 및 동일 공정으로 형성될 수 있다.

[0062] 제 3 금속 패턴(240)은 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 텅스텐몰리브덴(MoW), 티타늄(Ti), 알루미늄(Al) 및 알루미늄합금(Al alloy) 등으로 이루어진 군에서 1종 이상으로 선택되며 제2 절연막(17) 상에서 제2 금속 패턴(230)을 감싸는 형태로 형성된다.

[0063] 이때, 제3 금속 패턴(240)은 구동 박막트랜지스터(T2)의 소스 및 드레인 전극(16a, 16b)과 동일한 재질 및 동일 공정으로 형성될 수 있다.

[0064] 제2 및 제3 금속 패턴(230, 240)은 동시에 식각되어 패터닝되는데, 제3 금속 패턴(240)이 제2 금속 패턴(230)을 감싸는 형태로 이루어져 있어 식각 공정에서 제2 금속 패턴(230)의 측면 식각 정도를 제어하여 제2 금속 패턴(230)의 측면부가 오버 식각되어 발생하는 언더 컷(under-cut) 구조를 방지할 수 있다.

[0065] 즉, 제3 금속 패턴(240)은 제2 금속 패턴(230)의 측면을 감싸고 있어 식각 공정 시 제2 금속 패턴(230)의 측면부가 오버 식각되지 않게 하여 제2 금속 패턴(230)의 언더 컷(under-cut) 구조를 방지하고 언더 컷(under-cut) 구조에 의한 공극 발생을 줄여 그에 따른 불량을 방지한다.

[0066] 이하, 전극 콘택부의 제조 방법에 대해 상세히 설명한다.

[0067] 도 4a 내지 도 4e는 도 3의 전극 콘택부 및 전원 라인의 제조 공정을 순차적으로 나타낸 단면도들이다.

[0068] 도 4a에 도시된 바와 같이, 기판(11) 상에 버퍼층(13), 제1 절연막(15) 및 투명한 도전 물질로 구성된 제1 금속

패턴(421)을 순차적으로 형성한다.

- [0069] 이어, 제1 금속 패턴(421)이 형성된 기판(11) 상에 제1 금속 패턴(421)을 전부 감싸는 제2 금속층(230')을 형성한다.
- [0070] 제2 금속층(230')의 재료로는 상술한 바와 같이 알루미늄(Al), 알루미늄 합금(Al alloy), 티타늄(Ti), 은(Ag), 몰리브덴(Mo), 몰리브덴 합금(Mo alloy), 텅스텐(W), 텅스텐 실리사이드(WSi₂) 등을 예로 들 수 있으나 이에 한정되지 않는다.
- [0071] 이때, 제2 금속층(230')은 기판(11) 상에서 제1 절연막(15)의 일부분이 노출되도록 패터닝될 수 있다.
- [0072] 다음, 도 4b에 도시된 바와 같이, 제2 금속층(230')이 형성된 기판(11) 상에 제2 절연막(17)을 형성한다. 또한, 제2 절연막(17)이 형성된 기판(11) 전면에 제3 금속층(240')을 형성한다.
- [0073] 이때, 제2 절연막(17)은 제1 절연막(15)의 노출된 부분과 제2 금속층(230')의 일부분 상에 형성되도록 사진, 식각 방법에 의해 패터닝될 수 있으며 식각 방법으로는 건식 식각 방법으로 사용할 수 있으나 이에 한정되지 않는다.
- [0074] 제3 금속층(240')은 패터닝된 제2 절연막(17)이 형성된 기판(11) 전면에 형성된다. 제3 금속층(240')의 재료로는 알루미늄(Al), 알루미늄(Al), 알루미늄 합금(Al alloy), 몰리브덴(Mo), 크롬(Cr), 티타늄 나이트라이드(TiN), 몰리브덴 나이트라이드(MoN) 또는 크롬 나이트라이드(CrN) 등과 같은 금속층을 포함하여 단층 또는 다층 구조로 형성될 수 있으나 이에 한정되지 않는다.
- [0075] 다음, 도 4c에 도시된 바와 같이, 제3 금속층(240')이 형성된 기판(11) 상에 제3 금속층(240')의 일부를 노출시키는 포토레지스트 패턴(250)을 형성한다.
- [0076] 연속하여 도 4d에 도시된 바와 같이, 포토레지스트 패턴(250)을 마스크로 하여 기판(11) 상에 형성된 제3 금속층(240')의 식각 공정을 수행하여 기판(11)의 일부 영역에 형성된 제2 절연막(17)을 노출시키는 제3 금속 패턴(240)이 형성된다.
- [0077] 제3 금속층(240')이 식각될 때 제2 금속층(230')도 동시에 식각되어 기판(11) 상에서 제1 금속 패턴(421)의 일부를 노출시키는 컨택홀(425)을 포함한 제2 금속 패턴(230)이 형성된다.
- [0078] 제3 금속층(240')이 제2 금속층(230')을 감싸도록 기판(11) 상에 형성되기 때문에 식각 공정에서 제2 금속층(230')의 측면부는 오버 식각되지 않아 언더 컷(under-cut) 형태를 갖지 않는다.
- [0079] 도 4e에 도시된 바와 같이, 제2 및 제3 금속 패턴(230, 240)이 형성된 기판(11) 상에서 제1 전극(도 2의 18)으로부터 연장 형성되며 컨택홀(425)에 의해 제1 금속 패턴(421)과 전기적으로 접속되는 도전층(243)이 형성된다. 도전층(243)은 제1 전극(도 2의 18)으로부터 연장되며 제1 전극(18)과 동일한 재질 및 동일 공정으로 형성된다.
- [0080] 상술한 바와 같이, 유기 발광 표시장치의 전극 컨택부에서 제2 금속 패턴(230)의 측면부가 언더 컷(under-cut) 구조를 갖지 않으므로 언더 컷(under-cut)에 의한 공극 발생을 최소화하며 공극에 따른 불량도 방지할 수 있다.
- [0081] 본 발명이 속하는 기술분야의 상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허 청구범위에 의하여 나타내어지며, 특허 청구범위의 의미 및 범위 그리고 균등 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

부호의 설명

- [0082] 11: 기판 12: 반도체층
- 13: 버퍼층 14: 게이트 전극
- 15: 제1 절연막 16a/16b: 소스 및 드레인 전극
- 17: 제2 절연막 18: 제1 전극
- 19: 유기 발광층 20: 제2 전극
- 21: 보호층 25: 화소 정의막

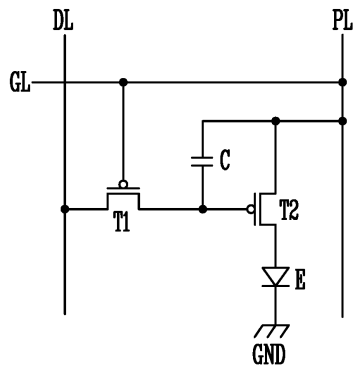
230: 제2 금속 패턴 240: 제3 금속 패턴

243: 도전층 421: 제1 금속 패턴

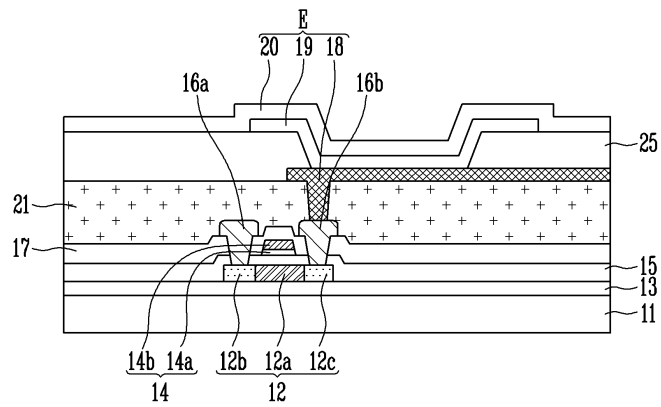
425: 콘택홀

도면

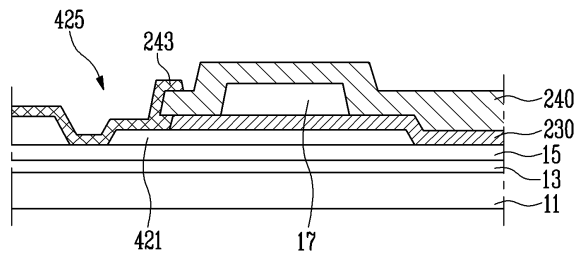
도면1



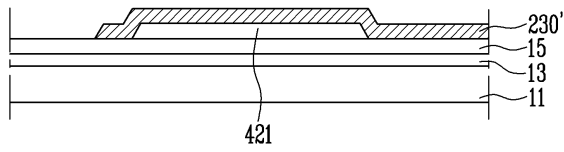
도면2



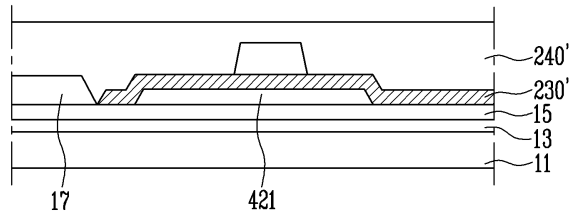
도면3



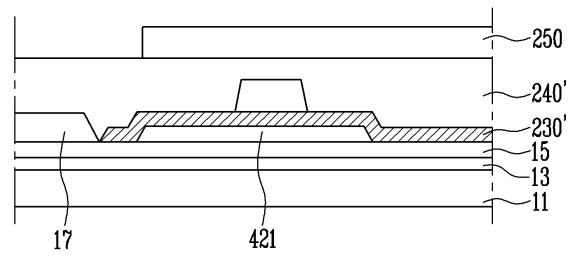
도면4a



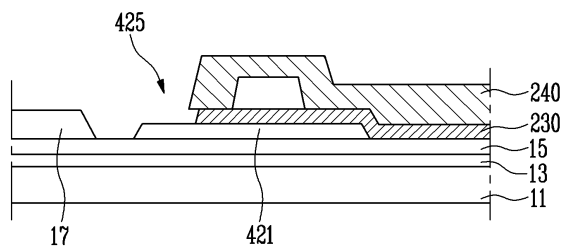
도면4b



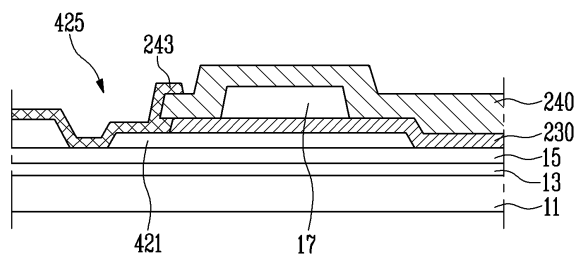
도면4c



도면4d



도면4e



专利名称(译)	标题：OLED显示器及其制造方法		
公开(公告)号	KR1020150063818A	公开(公告)日	2015-06-10
申请号	KR1020130148648	申请日	2013-12-02
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星DISPLAY CO. , LTD.		
当前申请(专利权)人(译)	三星DISPLAY CO. , LTD.		
[标]发明人	JEONGHWAN KIM SEONGKWEON HEO JONGHYUN PARK CHANGHO LEE		
发明人	JEONGHWAN KIM SEONGKWEON HEO JONGHYUN PARK CHANGHO LEE		
IPC分类号	H01L27/32 G09F9/33 H01L51/52		
CPC分类号	H01L51/5203 H01L51/56 H01L27/3248 H01L51/0023 H01L27/3276		
代理人(译)	康SIN SEOB 永和的月亮 LEE , YONGWOO		
外部链接	Espacenet		

摘要(译)

有机发光显示器包括发光区域和非发光区域。有机发光显示器包括设置在发光区域中的第一和第二电极，以及形成在两个电极之间的有机发光层。驱动电压供应线，设置在发光区域中并向第一和第二电极提供驱动电压；驱动电压供应线，设置在非发光区域中并与第一电极接触，以及用于将接触部分供应到接触电极的接触部分，其中接触部分形成为多层图案，使得第二导电层围绕第一导电层。根据本发明，提供了一种能够使非发光区域中的电极接触部分的底切结构最小化的有机发光显示器及其制造方法。

