



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0140419
(43) 공개일자 2014년12월09일

(51) 국제특허분류(Int. Cl.)

H01L 51/50 (2006.01)

(21) 출원번호 10-2013-0061261

(22) 출원일자 2013년05월29일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

이율규

경기도 용인시 기흥구 삼성2로 95 (농서동)

박선

경기도 용인시 기흥구 삼성2로 95 (농서동)

(뒷면에 계속)

(74) 대리인

리엔텍특허법인

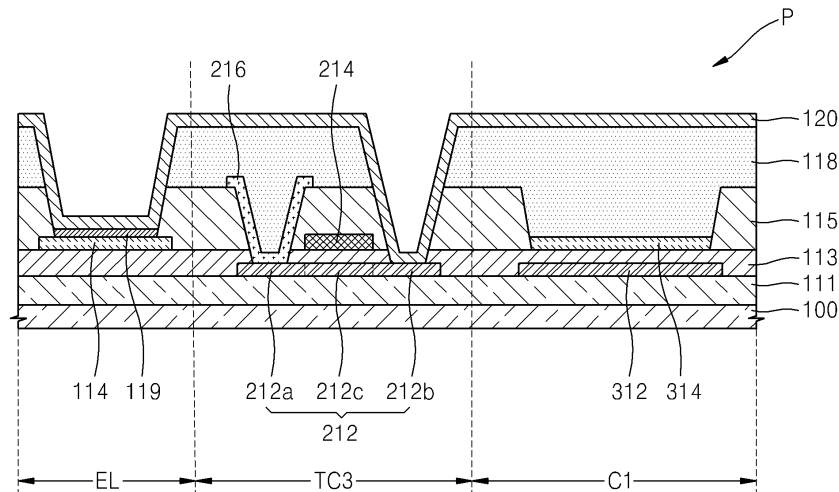
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기 발광 디스플레이 장치

(57) 요약

본 발명은 유기 발광 디스플레이 장치에 관한 것이다. 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치는, 기판 상에 형성된 트랜지스터의 활성층, 상기 활성층 및 제1 절연층 상에 형성된 게이트 전극, 상기 게이트 전극 상에 형성되고, 상기 활성층의 소스 및 드레인 영역을 노출시키는 제2 절연층 상기 제2 절연층 상에 위치하고, 노출된 상기 드레인 영역과 접속하는 드레인 전극 상기 드레인 전극 상의 제3 절연층 및 상기 제3 절연층 상의 캐소드 전극을 포함하고, 상기 캐소드 전극은 상기 제1 절연층, 상기 제2 절연층 및 상기 제3 절연층을 관통하여 상기 활성층의 소스 영역과 접속할 수 있다. 이에 의해, 유기발광표시장치의 개구율이 향상될 수 있다.

대표도 - 도4



(72) 발명자

송지훈

경기도 용인시 기흥구 삼성2로 95 (농서동)

조규식

경기도 용인시 기흥구 삼성2로 95 (농서동)

특허청구의 범위

청구항 1

기관 상에 형성된 트랜지스터의 활성층;

상기 활성층 및 제1 절연층 상에 형성된 게이트 전극;

상기 게이트 전극 상에 형성되고, 상기 활성층의 소스 및 드레인 영역을 노출시키는 제2 절연층;

상기 제2 절연층 상에 위치하고, 노출된 상기 드레인 영역과 접속하는 드레인 전극;

상기 드레인 전극 상의 제3 절연층; 및

상기 제3 절연층 상의 캐소드 전극;을 포함하고,

상기 캐소드 전극은 상기 제1 절연층, 상기 제2 절연층 및 상기 제3 절연층을 관통하여 상기 활성층의 소스 영역과 접속하는 유기 발광 디스플레이 장치.

청구항 2

제1항에 있어서,

상기 소스 영역과 상기 캐소드 전극 사이에 소스 전극을 더 포함하는 유기 발광 디스플레이 장치.

청구항 3

제1항에 있어서,

상기 트랜지스터는 초기화 트랜지스터인 유기 발광 디스플레이 장치.

청구항 4

제3항에 있어서,

상기 캐소드 전극은 상기 초기화 트랜지스터로 초기화 전압을 인가하는 유기 발광 디스플레이 장치.

청구항 5

제4항에 있어서,

상기 초기화 전압은 제2 전원 전압(ELVSS)인 유기 발광 디스플레이 장치.

청구항 6

제1항에 있어서,

상기 제1 절연층 상의 애노드 전극, 상기 애노드 전극 상의 유기발광층 및 상기 유기발광층 상에 위치하는 상기 캐소드 전극으로 구성되는 유기발광소자를 더 포함하는 유기 발광 디스플레이 장치.

청구항 7

제1항에 있어서,

상기 제1 절연층의 하부 및 상부에 위치하는 하부전극과 상부전극을 포함하고, 상기 제1 절연층을 유전층으로 하는 커패시터를 더 포함하는 유기 발광 디스플레이 장치.

청구항 8

제1항에 있어서,

상기 기관 상에 버퍼층을 더 포함하는 유기 발광 디스플레이 장치.

청구항 9

제1항에 있어서,

상기 캐소드 전극 상에 밀봉 부재를 더 포함하는 유기 발광 디스플레이 장치.

청구항 10

애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하는 유기발광층을 포함하는 유기발광소자; 및

상기 유기발광소자로 전류를 공급하기 위한 화소 회로;를 포함하고,

상기 화소 회로는 초기화 트랜지스터를 포함하며,

상기 초기화 트랜지스터의 소스 영역은 상기 캐소드 전극과 접속하고, 상기 캐소드 전극은 상기 초기화 트랜지스터로 초기화 전압을 인가하는 유기 발광 디스플레이 장치.

청구항 11

제10항에 있어서,

상기 애노드 전극으로는 제1 전원 전압(ELVDD)이 인가되고, 상기 캐소드 전극으로는 제2 전원 전압(ELVSS)이 인가되며,

상기 제2 전원 전압은 상기 초기화 전압으로 상기 초기화 트랜지스터로 인가되는 유기 발광 디스플레이 장치.

청구항 12

제10항에 있어서,

상기 화소 회로는 구동 트랜지스터를 더 포함하고,

상기 초기화 트랜지스터의 드레인 영역은 상기 구동 트랜지스터의 게이트 전극과 연결된 유기 발광 디스플레이 장치.

청구항 13

제12항에 있어서,

상기 구동 트랜지스터의 상기 게이트 전극으로 상기 제2 전원 전압(ELVSS)이 게이트 신호로 인가되는 유기 발광 디스플레이 장치.

청구항 14

제10항에 있어서,

상기 초기화 트랜지스터는,

기관 상에 형성된 활성층;

상기 활성층을 덮는 제1 절연막 상에 형성된 게이트 전극;

상기 게이트 전극을 덮는 제2 절연막의 콘택홀에 의해 노출된 상기 활성층의 드레인 영역과 접속하는 드레인 전극;

상기 드레인 전극 상의 제3 절연막;을 포함하고,

상기 캐소드 전극은 상기 제1 절연막, 제2 절연막 및 상기 제3 절연막을 관통하여 상기 소스 영역과 접속하는 유기 발광 디스플레이 장치.

청구항 15

제14항에 있어서,

상기 소스 영역과 상기 캐소드 사이에 소스 전극을 더 포함하는 유기 발광 디스플레이 장치.

명세서

기술 분야

[0001] 본 발명은 유기 발광 디스플레이 장치에 관한 것으로, 보다 상세하게는 개구율을 향상시킬 수 있는 유기 발광 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 디스플레이 장치는 시야각, 콘트라스트(contrast), 응답속도, 소비전력 등의 측면에서 특성이 우수하기 때문에 MP3 플레이어(MP3 player)나 휴대폰 등과 같은 개인용 휴대기기에서 텔레비전(TV)에 이르기까지 응용 범위가 확대되고 있다.

[0003] 이와 같은 유기 발광 디스플레이 장치는, 하나 이상의 트랜지스터와 커패시터를 구비하는 복수의 화소들을 포함하며, 상기 화소들은 각각 초기화 구간, 보상/데이터 이동 구간, 및 주사/발광 구간으로 구분하여 동작할 수 있다.

[0004] 한편, 초기화 구간에서는, 각 화소에 포함된 초기화 트랜지스터로 초기화 전압(Vint)이 인가되는데, 보통 초기화 전압(Vint)은 화소 내에서 별도로 형성된 초기화 전압선에 의해 공급된다. 또한, 각 화소에는 초기화 전압선과 초기화 트랜지스터를 전기적으로 연결하기 위한 비아 홀이 존재한다. 다만, 초기화 전압선과 비아 홀은 각각 일정 면적을 차지하고 형성되어 있는바, 초기화 전압(Vint)을 초기화 전압선에 의해 공급하게 되면, 초기화 전압선 및 비아 홀이 형성된 만큼 화소 개구부가 감소하게 된다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적은, 개구율을 향상시킬 수 있는 유기 발광 디스플레이 장치를 제공함에 있다.

과제의 해결 수단

[0006] 상기 목적을 달성하기 위한 본 발명의 일 측면에 따른 유기 발광 디스플레이 장치는, 기판 상에 형성된 트랜지스터의 활성층, 상기 활성층 및 제1 절연층 상에 형성된 게이트 전극, 상기 게이트 전극 상에 형성되고, 상기 활성층의 소스 및 드레인 영역을 노출시키는 제2 절연층, 상기 제2 절연층 상에 위치하고, 노출된 상기 드레인 영역과 접속하는 드레인 전극, 상기 드레인 전극 상의 제3 절연층 및 상기 제3 절연층 상의 캐소드 전극을 포함하고, 상기 캐소드 전극은 상기 제1 절연층, 상기 제2 절연층 및 상기 제3 절연층을 관통하여 상기 활성층의 소스 영역과 접속할 수 있다.

[0007] 본 발명에 있어서, 상기 소스 영역과 상기 캐소드 전극 사이에 소스 전극을 더 포함할 수 있다.

[0008] 본 발명에 있어서, 상기 트랜지스터는 초기화 트랜지스터일 수 있다.

[0009] 본 발명에 있어서, 상기 캐소드 전극은 상기 초기화 트랜지스터로 초기화 전압을 인가할 수 있다.

[0010] 본 발명에 있어서, 상기 초기화 전압은 제2 전원 전압(ELVSS)일 수 있다.

[0011] 본 발명에 있어서, 상기 제1 절연층 상의 애노드 전극, 상기 애노드 전극 상의 유기발광층 및 상기 유기발광층 상에 위치하는 상기 캐소드 전극으로 구성되는 유기발광소자를 더 포함할 수 있다.

[0012] 본 발명에 있어서, 상기 제1 절연층의 하부 및 상부에 위치하는 하부전극과 상부전극을 포함하고, 상기 제1 절연층을 유전층으로 하는 커패시터를 더 포함할 수 있다.

[0013] 본 발명에 있어서, 상기 기판 상에 버퍼층을 더 포함할 수 있다.

[0014] 본 발명에 있어서, 상기 캐소드 전극 상에 밀봉 부재를 더 포함할 수 있다.

[0015] 또한, 상기 목적을 달성하기 위한 본 발명의 다른 측면에 따른 유기 발광 디스플레이 장치는, 애노드 전극, 캐소드 전극 및 상기 애노드 전극과 상기 캐소드 전극 사이에 위치하는 유기발광층을 포함하는 유기발광소자 및 상기 유기발광소자로 전류를 공급하기 위한 화소 회로를 포함하고, 상기 화소 회로는 초기화 트랜지스터를 포함

하며, 상기 초기화 트랜지스터의 소스 영역은 상기 캐소드 전극과 접속하고, 상기 캐소드 전극은 상기 초기화 트랜지스터로 초기화 전압을 인가할 수 있다.

[0016] 본 발명에 있어서, 상기 애노드 전극으로는 제1 전원 전압(ELVDD)이 인가되고, 상기 캐소드 전극으로는 제2 전원 전압(ELVSS)이 인가되며, 상기 제2 전원 전압은 상기 초기화 전압으로 상기 초기화 트랜지스터로 인가될 수 있다.

[0017] 본 발명에 있어서, 상기 화소 회로는 구동 트랜지스터를 더 포함하고, 상기 초기화 트랜지스터의 드레인 영역은 상기 구동 트랜지스터의 게이트 전극과 연결될 수 있다.

[0018] 본 발명에 있어서, 상기 구동 트랜지스터의 상기 게이트 전극으로 상기 제2 전원 전압(ELVSS)이 게이트 신호로 인가될 수 있다.

[0019] 본 발명에 있어서, 상기 초기화 트랜지스터는, 기판 상에 형성된 활성층, 상기 활성층을 덮는 제1 절연막 상에 형성된 게이트 전극, 상기 게이트 전극을 덮는 제2 절연막의 콘택홀에 의해 노출된 상기 활성층의 드레인 영역과 접속하는 드레인 전극, 상기 드레인 전극 상의 제3 절연막을 포함하고, 상기 캐소드 전극은 상기 제1 절연막, 제2 절연막 및 상기 제3 절연막을 관통하여 상기 소스 영역과 접속할 수 있다.

[0020] 본 발명에 있어서, 상기 소스 영역과 상기 캐소드 사이에 소스 전극을 더 포함할 수 있다.

발명의 효과

[0021] 본 발명의 일 실시예에 따르면, 초기화 전압선을 제거하여 화소 개구부를 넓게 설계할 수 있는 공간을 제공함으로써, 유기발광표시장치의 개구율이 향상될 수 있다.

[0022] 본 발명의 효과는 상술한 내용 이외에도, 도면을 참조하여 이하에서 설명할 내용으로부터도 도출될 수 있음은 물론이다.

도면의 간단한 설명

[0023] 도 1은 본 발명의 일 실시예에 따른 유기 발광 디스플레이 장치를 개략적으로 도시한 블록도이다.

도 2는 도 1의 유기 발광 디스플레이 장치의 화소의 회로도이다.

도 3은 도 2의 화소의 구동을 설명하기 위한 타이밍도이다.

도 4는 도 1의 유기 발광 디스플레이 장치의 일부 구성요소를 개략적으로 도시한 단면도이다.

도 5는 도 4의 유기 발광 디스플레이 장치의 변형예를 개략적으로 도시한 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0024] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고, 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. 본 발명을 설명함에 있어서 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.

[0025] 또한 각 도면에서, 구성요소는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었으며, 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다. 또한, 각 구성요소의 설명에 있어서, 상(on)에 또는 하(under)에 형성되는 것으로 기재되는 경우에 있어, 상(on)과 하(under)는 직접 또는 다른 구성요소를 개재하여 형성되는 것을 모두 포함하며, 상(on) 및 하(under)에 대한 기준은 도면을 기준으로 설명한다.

[0026] 도 1은 본 발명의 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

[0027] 도 1을 참조하면, 본 발명의 실시예에 의한 유기 발광 디스플레이 장치(1)는 복수의 화소(P)를 포함하는 표시 패널(10), 주사 구동부(20), 데이터 구동부(30), 및 제어부(40)를 포함할 수 있다.

[0028] 주사 구동부(20), 데이터 구동부(30), 및 제어부(40)는 각각 별개의 반도체 칩에 형성될 수도 있고, 하나의 반도체 칩에 집적될 수도 있다. 또한, 주사 구동부(20)는 표시 패널(10)과 동일한 기판 상에 형성될 수도 있다.

- [0029] 표시 패널(10)에는 가로방향으로 복수의 주사선(SL)이 형성되어 있고, 세로방향으로 주사선(SL)과 수직으로 교차하는 복수의 데이터선(DL)이 형성되어 있다. 복수의 주사선(SL)과 복수의 데이터선(DL)의 교차부에는 대략 행렬 형태로 배열된 복수의 화소(P)가 형성된다.
- [0030] 한편, 도 1에 도시되어 있지는 않으나, 표시 패널(10)에는 발광 제어 신호를 공급하는 복수의 발광 제어선, 전원전압을 공급하는 구동 전압선 등이 추가로 형성될 수 있다.
- [0031] 다만, 초기화 전압(Vint)을 공급하기 위한 초기화 전압선은 따로 형성되지 않으며, 캐소드 전극(도 4의 120)에 의해 제2 전원전압(ELVSS)이 초기화 전압(Vint)으로써 공급될 수 있다. 따라서, 초기화 전압선 및 초기화 전압선과 초기화 트랜지스터(도 2의 TC3)를 전기적으로 연결시키기 위한 비아 홀의 형성을 생략할 수 있고, 이에 따라, 화소 개구부를 넓게 설계할 수 있는 공간을 제공함으로써, 유기 발광 디스플레이 장치(1)의 개구율이 향상될 수 있다. 이에 관하여서는 도 2 내지 도 4를 참조하여 자세하게 후술하기로 한다.
- [0032] 주사 구동부(20)는 복수의 주사선(SL)을 통하여 표시 패널(10)에 주사 신호를 생성하여 순차적으로 공급할 수 있다.
- [0033] 데이터 구동부(30)는 복수의 데이터선(DL)을 통하여 표시 패널(10)에 데이터 신호를 순차적으로 공급할 수 있다. 데이터 구동부(30)는 제어부(40)로부터 입력되는 계조를 가지는 입력 영상 데이터(DATA)를 전압 또는 전류 형태의 데이터 신호로 변환한다.
- [0034] 제어부(40)는 주사 제어 신호(SCS)와 데이터 제어 신호(DCS)를 생성하여 주사 구동부(20)와 데이터 구동부(30)로 각각 전달한다. 이에 따라 주사 구동부(20)는 주사선에 대하여 차례로 주사 신호를 인가하고, 데이터 구동부(30)는 각 화소(P)에 데이터 신호를 인가한다. 또한, 제1 전원전압(ELVDD), 제2 전원전압(ELVSS), 발광 제어 신호(EM) 등이 제어부(40)의 제어 하에 각 화소(P)에 인가될 수 있다.
- [0035] 도 2는 본 발명의 일 실시예에 따른 화소의 회로도이고, 도 3은 도 2의 화소의 구동을 설명하기 위한 타이밍도이다.
- [0036] 도 2를 참조하면, 화소(P)는 유기발광소자(OLED)와, 유기발광소자(OLED)로 전류를 공급하기 위한 화소 회로(C)를 구비한다.
- [0037] 유기발광소자(OLED)의 애노드 전극(도 4의 114)은 화소 회로(C)에 연결되고, 캐소드 전극(도 4의 120)은 제2 전원 전압(ELVSS)을 공급하는 제2 전원과 연결된다. 유기발광소자(OLED)는 화소 회로(C)로부터 공급되는 전류에 대응하여 소정 휘도로 발광한다.
- [0038] 일 예로, 화소 회로(C)는 8개의 트랜지스터(TC1 내지 TC8) 및 2개의 커패시터(C1 및 C2)를 구비할 수 있다.
- [0039] 제1 트랜지스터(TC1)의 게이트 전극은 주사선으로부터 주사 신호(S)를 인가 받고, 제1 전극은 데이터선에 연결되어 데이터 신호(D)를 인가 받으며, 제2전극은 제1 노드(N1)에 연결될 수 있다.
- [0040] 제2 트랜지스터(TC2)의 게이트 전극은 제1 제어신호(GW)를 인가 받고, 제1 전극은 제1 노드(N1)에 연결되며, 제2 전극은 제2 노드(N2)에 연결될 수 있다.
- [0041] 제3 트랜지스터(TC3)의 게이트 전극은 제2 제어신호(GI)를 인가 받고, 제1 전극은 캐소드 전극에 연결되어 초기화 전압(Vint)으로써 제2 전원 전압(ELVSS)을 인가 받고, 제2 전극은 제3 노드(N3)에 연결될 수 있다. 즉, 제3 트랜지스터(TC3)는 초기화 트랜지스터로 구동한다.
- [0042] 제4 트랜지스터(TC4)의 게이트 전극은 제1 제어신호(GW)를 인가 받고, 제1 전극은 제3 노드(N3)에 연결되고, 제2 전극은 제4 노드(N4)에 연결될 수 있다.
- [0043] 제5 트랜지스터(TC5)의 게이트 전극은 제2 제어신호(GI)를 인가 받고, 제1 전극은 제1 전원에 연결되어 제1 전원 전압(ELVDD)을 인가 받고, 제2 전극은 제2 노드(N2)에 연결될 수 있다.
- [0044] 제6 트랜지스터(TC6)의 게이트 전극은 제3 노드(N3)에 연결되고, 제1 전극은 제2 노드(N2)에 연결되고, 제2 전극은 제4 노드(N4)에 연결될 수 있다. 제6 트랜지스터(TC6)는 구동 트랜지스터로서의 역할을 수행하며, 제6 트랜지스터(TC6)의 게이트 전극으로는 제2 전원 전압(ELVSS)이 게이트 신호로 인가된다.
- [0045] 제7 트랜지스터(TC7)의 게이트 전극은 제3제어신호(GE)를 인가 받고, 제1 전극은 제4 노드(N4)에 연결되고, 제2 전극은 유기발광소자(OLED)의 애노드 전극(도 4의 114)에 연결될 수 있다.

- [0046] 제8 트랜지스터(TC8)의 게이트 전극은 제3 제어신호(GE)를 인가 받고, 제1 전극은 제1 전원에 연결되어 제1 전원 전압(ELVDD)을 인가 받고, 제2 전극은 제2 노드(N2)에 연결될 수 있다.
- [0047] 제1 커패시터(C1)는 제1 노드(N1)와 제3 전원전압(Vhold)을 공급하는 제3 전원 사이에 연결될 수 있다. 제1 커패시터(C1)는 제1 트랜지스터(TC1)가 턴 온(Turn on)될 때, 데이터선으로부터 공급되는 데이터 신호(D)에 대응하는 전압을 충전한다. 제3 전원은 소정의 전압의 고정 전원(예를 들면, 직류 전원)으로 설정될 수 있으며, 예를 들어, 제1 전원 전압(ELVDD)을 인가하는 제1 전원으로 설정될 수 있으나, 이에 한정되는 것은 아니다. 제2 커패시터(C2)는 제3 노드(N3)와 제1 전원 사이에 연결될 수 있다.
- [0048] 도 3을 참조하면, 각 화소(P)는 동시 발광 방식으로 구동되며, 각 프레임 별로, 초기화 구간(Int), 보상/데이터 이동 구간(Vth/Dtrans), 및 주사/발광 구간(Scan/Emission)으로 구분하여 동작한다. 주사/발광 구간(Scan/Emission)에서는 주사 신호가 각 주사선에 대해 순차적으로 입력되고, 이에 대응하여 각 화소(P)에 데이터 신호가 순차적으로 입력된다. 각 화소(P)에 구비된 구동 트랜지스터의 초기화 및 문턱전압 보상, 데이터 이동, 각 화소(P)의 발광 동작은 프레임 별로 동시에 구현된다.
- [0049] 초기화 구간(Int)에서 제1 전원 전압(ELVDD)이 하이 레벨로 인가되고, 제2 전원 전압(ELVSS) 및 제2 제어 신호(GI)가 로우 레벨로 인가된다. 이에 따라, 제3 트랜지스터(TC3)와 제5 트랜지스터(TC5)가 턴 온 되어, 제2 노드(N2)로 제1 전원 전압(ELVDD)이 인가되고 제3 노드(N3)로 초기화 전압(Vint)이 인가된다.
- [0050] 한편, 본 발명에 의하면, 초기화 전압(Vint)을 공급하기 위한 초기화 전압선을 따로 구성하지 않고, 캐소드 전극(도 4의 120)이 제3 트랜지스터(TC3)와 연결되어, 제2 전원 전압(ELVSS)이 초기화 전압(Vint)으로써 제3 노드(N3)로 인가될 수 있다.
- [0051] 초기화 전압(Vint)과 제2 전원 전압(ELVSS)은 모두 기저전압(Ground Voltage)로 설정될 수 있는바, 초기화 전압(Vint)은 제2 전원 전압(ELVSS)으로 대체 가능하다. 따라서, 초기화 전압선을 제거할 수 있고, 제거된 초기화 전압선의 면적만큼 화소 개구부를 넓게 설계할 수 있으므로, 유기 발광 디스플레이 장치(1)의 개구율이 향상될 수 있다.
- [0052] 보상/데이터 이동 구간(Vth/Dtrans)에서는 제1 전원 전압(ELVDD), 제2 전원 전압(ELVSS), 제1 제어 신호(GW)가 로우 레벨로 인가된다. 이에 따라 제2 트랜지스터(TC2)가 턴 온되어 제1 커패시터(C1)에 저장되어 있던 N-1 프레임의 주사 구간 동안 화소(P)에 기입된 데이터 신호(D)가 제2 노드(N2)로 이동한다. 또한, 제4 트랜지스터(TC4)가 턴 온되어 제6 트랜지스터(TC6)는 다이오드 연결되고, 다이오드 연결된 제6 트랜지스터(TC6)를 통해 전류가 흐르게 되어, 제6 트랜지스터(TC6)의 문턱 전압을 보상하면서, 제2 커패시터(C2)에는 제1 전원 전압(ELVDD)과 제2 노드(N2)의 전압 차가 저장된다.
- [0053] 주사/발광 구간(Scan/Emission)에서는 주사 구간 및 발광 구간이 동시에 진행된다. 주사/발광 구간(Scan/Emission)에서 제1 전원 전압(ELVDD)이 하이 레벨로 인가되고, 제2 전원 전압(ELVSS) 및 제3 제어신호(GE)가 로우 레벨로 인가된다. 그리고, 로우 레벨의 주사 신호(S1 내지 Sn+1)가 각 주사선에 순차적으로 입력되어 제1 트랜지스터(TC1)는 턴 온되고, 각 주사선에 연결된 화소(P)에 N 프레임의 데이터 신호가 순차적으로 입력된다.
- [0054] 한편, 제2 트랜지스터(TC2)는 턴 오프되어 제1 노드(N1)와 제2 노드(N2)를 차단한다. 그리고, 제7 트랜지스터(TC7) 및 제8 트랜지스터(TC8)가 턴 온되어, 턴 온된 제6 트랜지스터(TC6)를 통해 제1 전원 전압(ELVDD)과 유기 발광소자(OLED)의 캐소드 전극(도 4의 120)까지의 전류 경로가 형성되고, N-1 프레임의 주사 구간 동안 화소(P)에 기입되어 제2 커패시터(C2)에 저장된 데이터 신호에 대응하는 휘도로 유기 발광 소자(OLED)가 발광한다. 이때 모든 화소(P)가 동시에 발광한다. 즉, 주사/발광 구간(Scan/Emission)에서는 N 프레임의 데이터 신호가 주사 신호에 따라 순차적으로 입력되고, 이와 동시에, N-1 프레임의 데이터 신호에 대응하여 모든 화소(P)가 동시에 발광한다. 한편, 발광 구간(Emission)은 주사 구간(Scan)과 일부 중첩하되, 주사 구간(Scan)보다 짧게 수행될 수 있다.
- [0055] 여기서 순차적으로 인가되는 주사 신호의 폭을 2 수평시간(2H)으로 인가하며, 인접하는 주사 신호들의 폭, 예를 들어, n-1번째 주사 신호(Sn-1)의 폭과 n번째 주사 신호(Sn)의 폭은 1H 이하만큼 중첩되도록 인가하는 것이 바람직하다. 이는 표시 영역의 대면적화에 의한 신호선의 RC 지연(delay)에 따른 충전 부족 현상을 극복하기 위함이다.
- [0056] 도 4는 유기 발광 디스플레이 장치(1)의 화소(P)의 일부 구성요소를 개략적으로 도시한 단면도이고, 도 5은 도

4의 유기 발광 디스플레이 장치의 화소(P)의 변형예(P')를 개략적으로 도시한 단면도이다.

- [0057] 전술한 바와 같이, 각 화소(P)는 8개의 트랜지스터(TC1 내지 TC8)와 2개의 커패시터(C1 및 C2)를 구비하고, 주사선(SL), 데이터선(DL) 등을 포함할 수 있으나, 도 4 및 도 5에서는 설명의 편의상 유기발광소자(OELD), 제3 트랜지스터(TC3) 및 제1 커패시터(C1)만을 도시하고 이들 구성요소에 대해서만 설명하기로 한다.
- [0058] 먼저, 기판(100)은 SiO₂를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다. 다만, 기판(100)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재료 형성할 수도 있다.
- [0059] 기판(100) 상에는 버퍼층(111)이 더 형성될 수 있다. 버퍼층(111)은 기판(100)의 상부에 평탄한 면을 제공하고 수분 및 이물이 침투하는 것을 방지한다.
- [0060] 제3 트랜지스터(TC3)는 활성층(212), 게이트 전극(214) 및 드레인 전극(216)을 포함할 수 있다.
- [0061] 보다 구체적으로, 버퍼층(111)상에는 제3트랜지스터(TC3)의 활성층(212)이 형성된다. 활성층(212)은 아모퍼스 실리콘 또는 폴리 실리콘과 같은 무기 반도체로 형성될 수 있다. 또한 활성층(212)은 유기 반도체 또는 산화물 반도체 기타 다양한 물질로 형성될 수 있다. 활성층(212)은 불순물의 도핑에 의해 형성된 소스영역(212b)과 드레인영역(212a) 그리고 소스영역(212b)과 드레인영역(212a) 사이의 채널영역(212c)을 포함한다.
- [0062] 활성층(212) 상에는 게이트 절연막인 제1절연층(113)을 사이에 두고 활성층(212)의 채널영역(212c)에 대응되는 위치에 게이트 전극(214)이 구비된다. 게이트 전극(214)으로는 제2 제어신호(도 2의 GI)가 인가된다.
- [0063] 게이트전극(214) 상에는 층간 절연막인 제2절연층(115)이 형성된다. 제2 절연층(115)은 활성층(212)의 드레인영역(212a) 및 소스 영역(212b)을 노출시키는 콘택홀을 구비한다.
- [0064] 제2 절연층(115) 상에는 콘택홀에 의해 노출된 활성층(212)의 드레인영역(212a)에 접속하는 드레인전극(216)이 구비되며, 드레인전극(216) 상에는 제3절연층(118)이 구비된다. 제3절연층(118)은 유기 절연막으로 구비될 수 있다.
- [0065] 한편, 소스영역(212b)의 상부에 위치하는 제1 절연층(113), 제2 절연층(115) 및 제3 절연층(118)에는 비아 홀이 형성되며, 상기 비아 홀을 통해 캐소드 전극(120)이 소스영역(212b)과 접속한다.
- [0066] 즉, 캐소드 전극(120)은 제1 절연층(113), 제2 절연층(115) 및 제3 절연층(118)을 관통하여 활성층(212)의 소스영역(212b)과 직접 접할 수 있다. 캐소드 전극(120)은 상술한 바와 같이 제2 전원 전압(ELVSS)을 공급하는 제2 전원과 연결되어 있으므로, 초기화 트랜지스터인 제3 트랜지스터(TC3)에는 초기화 전압(Vint)으로써 제2 전원 전압(ELVSS)이 인가될 수 있다.
- [0067] 다만, 본 발명은 이에 한하지 않으며, 도 5에 도시된 바와 같이 제3 트랜지스터(TC3)에는 소스영역(212b)과 접속하는 소스전극(218)이 더 구비될 수 있다. 이와 같은 경우는 캐소드 전극(120)은 비아 홀을 통해 소스전극(218)과 전기적으로 접속하게 된다.
- [0068] 이와 같이, 초기화 전압(Vint)을 캐소드 전극(120)에 의해 제2 전원 전압(ELVSS)으로 인가하게 되면, 초기화 전압(Vint)을 인가하기 위한 초기화 전압선을 따로 구성하지 않을 수 있다. 즉, 초기화 전압선이 배치될 넓이만큼 화소 개구부를 넓게 설계할 수 있다. 보통 초기화 전압선은 화소(P)의 일측 방향을 따라 길게 형성되고, 폭이 대략 20 μ m 정도 이므로, 이와 같은 초기화 전압선을 제거함에 따라, 유기 발광 디스플레이 장치(1)의 개구율은 약 7 내지 8% 증가할 수 있다.
- [0069] 유기발광소자(OLED)는 애노드 전극(114), 유기발광층(119) 및 캐소드 전극(120)을 포함할 수 있다.
- [0070] 보다 구체적으로, 버퍼층(111) 및 제1절연층(113) 상에는 애노드 전극(114)이 형성될 수 있다. 애노드 전극(114)은 게이트전극(214)과 동일한 투명도전물로 형성될 수 있다. 투명도전물은 예를 들어, 인듐틴옥사이드(indium tin oxide: ITO), 인듐징크옥사이드(indium zinc oxide: IZO), 징크옥사이드(zinc oxide: ZnO), 인듐옥사이드(indium oxide: In₂O₃), 인듐갈륨옥사이드(indium gallium oxide: IGO), 및 알루미늄징크옥사이드(aluminum zinc oxide: AZO)을 포함하는 그룹에서 선택된 적어도 하나 이상을 포함할 수 있다. 애노드 전극(114)은 화소 회로(도 2의 C)에 연결된다.
- [0071] 애노드 전극(114) 상에는 유기발광층(119)이 형성되고, 유기발광층(119)에서 방출된 광은 애노드 전극(114)을 통하여 기판(100) 측으로 방출될 수 있다.
- [0072] 유기발광층(119)은 저분자 유기물 또는 고분자 유기물일 수 있다. 발광층(119)이 저분자 유기물일 경우, 유기발

광층(H19)을 중심으로 홀 수송층(hole transport layer: HTL), 홀 주입층(hole injection layer: HIL), 전자 수송층(electron transport layer: ETL) 및 전자 주입층(electron injection layer: EIL) 등이 적층될 수 있다. 이외에도 필요에 따라 다양한 층들이 적층 될 수 있다. 이때, 사용 가능한 유기 재료로 구리 프탈로시아닌(CuPc: copper phthalocyanine), N'-디(나프탈렌-1-일)-N(N'-Di(naphthalene-1-yl)-N), N'-디페닐-벤지딘(N'-diphenyl-benzidine: NPB), 트리스-8-하이드록시퀴놀린 알루미늄(tris-8-hydroxyquinoline aluminum)(Alq3) 등을 비롯하여 다양하게 적용 가능하다.

[0073] 한편, 유기발광층(119)이 고분자 유기물질일 경우, 유기발광층(119) 외에 홀 수송층(HTL)이 포함될 수 있다. 홀 수송층은 폴리에틸렌 디히드록시티오펜 (PEDOT: poly-(3,4)-ethylene-dihydroxy thiophene)이나, 폴리아닐린 (PANI: polyaniline) 등을 사용할 수 있다. 이때, 사용 가능한 유기 재료로 PPV(Poly-Phenylenevinylene)계 및 폴리플루오렌(Polyfluorene)계 등의 고분자 유기물을 사용할 수 있다.

[0074] 유기발광층(119) 상에는 공통 전극으로 캐소드전극(120)이 형성되며, 캐소드전극(120)은 제2 전원 전압(ELVSS)을 공급하는 제2 전원과 연결된다.

[0075] 캐소드전극(120)은 반사 물질을 포함하는 반사 전극으로 구성될 수 있다. 이때, 캐소드전극(120)은 Al, Mg, Li, Ca, LiF/Ca, 및 LiF/Al에서 선택된 하나 이상의 물질을 포함할 수 있다.

[0076] 캐소드전극(120)이 반사전극으로 구비됨으로써, 유기발광층(119)에서 방출된 빛은 캐소드전극(120)에 반사되어 투명도전물로 구성된 애노드 전극(114)을 통과하여 기판(100) 측으로 방출될 수 있다.

[0077] 제1 커패시터(C1)는 제1 절연층(113)을 유전층으로 하고, 제1 절연층의 하부 및 상부에 각각 위치하는 하부전극(312)과 상부전극(314)을 포함할 수 있다.

[0078] 보다 구체적으로, 기판(100) 및 버퍼층(111) 상에는, 활성층(212)과 동일 재료로 형성된 제1커패시터(C1)의 하부전극(312)이 형성되고, 애노드전극(114)과 동일 재료로 형성된 제1커패시터(C1)의 상부전극(314)이 제1절연층(113) 상에 형성된다.

[0079] 또한, 도 4 및 도 5에는 도시하지 않았으나, 캐소드전극(120)의 상부에는 밀봉 부재(미도시)가 배치될 수 있다. 밀봉 부재(미도시)는 외부의 수분이나 산소 등으로부터 유기발광층(119)등을 보호하기 위해 형성하는 것으로 글라스 또는 플라스틱으로 형성할 수 있고, 또는 유기물과 무기물의 복수의 중첩된 구조일 수도 있다.

[0080] 이상에서는 본 발명의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 특정의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어져서는 안될 것이다.

부호의 설명

[0081] 1: 유기 발광 디스플레이 장치

10: 표시 패널

20: 주사 구동부

30: 데이터 구동부

40: 제어부

100: 기판

111: 버퍼충

113: 제1 절연층

114: 애노드 전극

115: 제2 절연층

118: 제3 절연층

119: 유기발광층

120: 캐소드 전극

212: 활성층

214: 게이트 전국

216: 드레인 전극

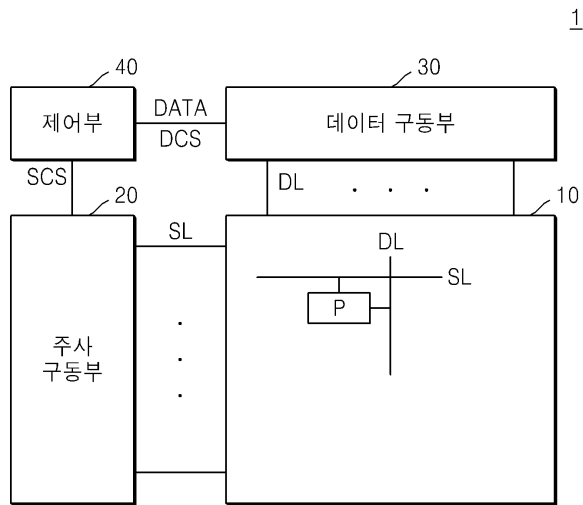
218: 소스 전극

312: 하부전극

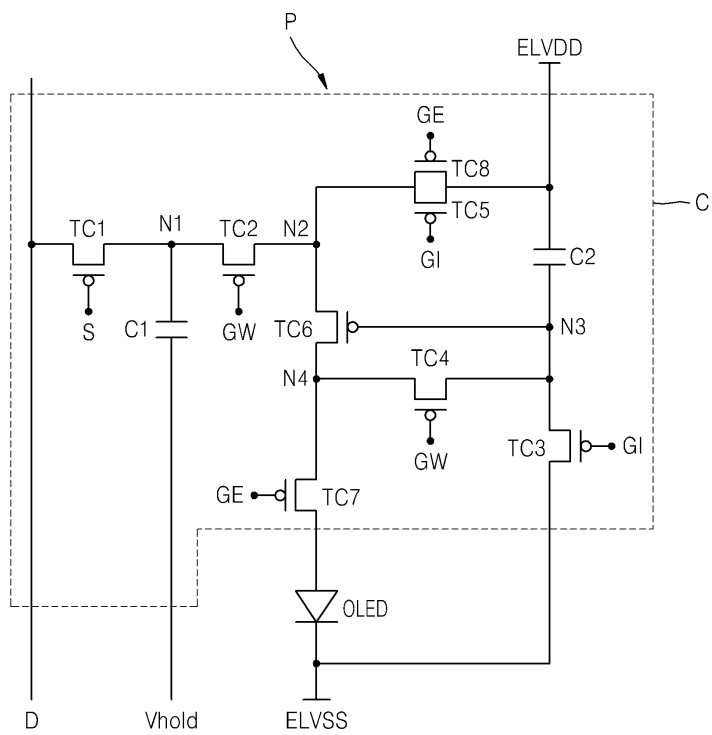
314: 상부전극

도면

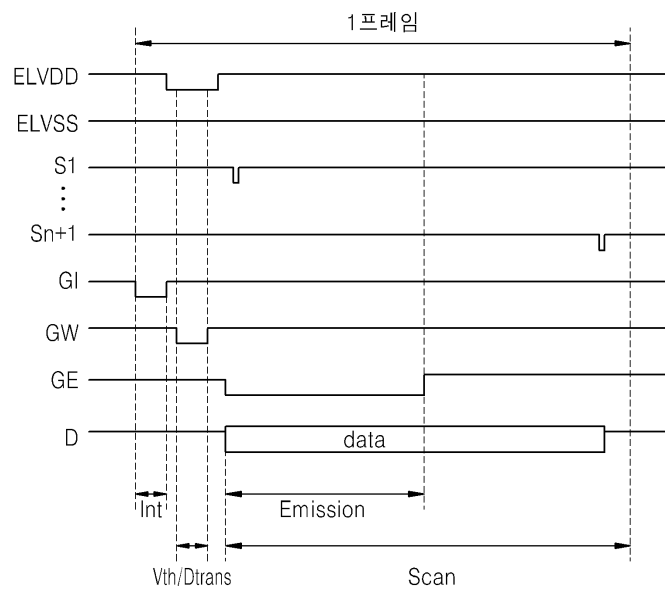
도면1



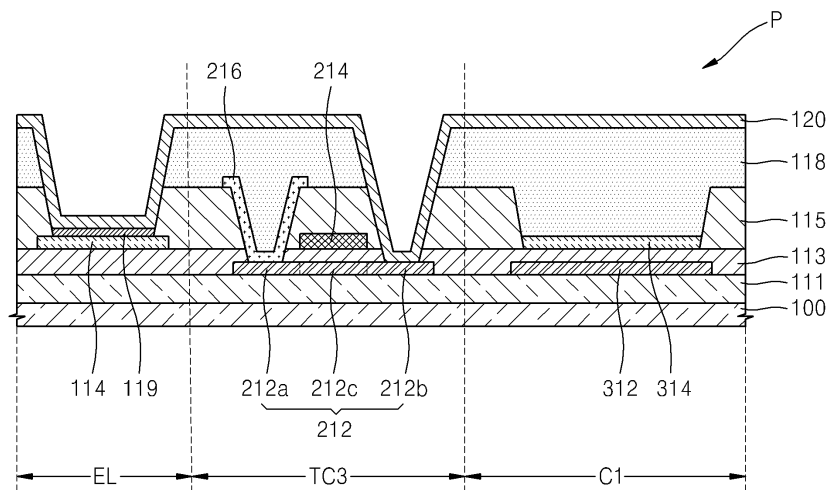
도면2



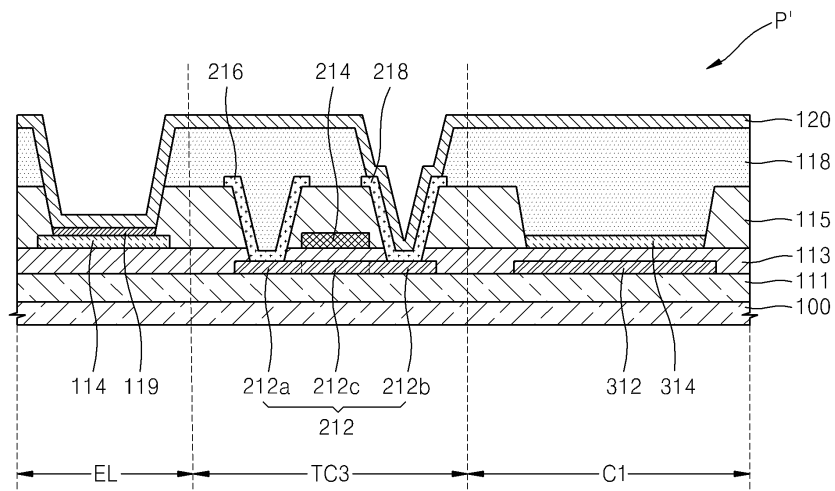
도면3



도면4



도면5



专利名称(译)	标题：OLED显示器设备		
公开(公告)号	KR1020140140419A	公开(公告)日	2014-12-09
申请号	KR1020130061261	申请日	2013-05-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE YUL KYU 이율규 PARK SUN 박선 SONG JI HOON 송지훈 CHO KYU SIK 조규식		
发明人	이율규 박선 송지훈 조규식		
IPC分类号	H01L51/50		
CPC分类号	H01L27/3258 G09G3/3233 G09G2300/043 G09G2300/0465 G09G2300/0852 G09G2300/0861 G09G2310/0205 G09G2320/0223 H01L27/3248 H01L27/3237 H01L27/3262		
其他公开文献	KR102069194B1		
外部链接	Espacenet		

摘要(译)

有机发光显示装置本发明涉及有机发光显示装置。根据本发明实施例的有机发光显示装置包括形成在基板上的晶体管的有源层，形成在有源层和第一绝缘层上的栅电极，形成在栅电极上的源电极，漏电极连接到暴露的漏区，漏电极上的第三绝缘层和第三绝缘层上的阴电极，其中阴极电极可以通过第一绝缘层，第二绝缘层和第三绝缘层连接到有源层的源区。因此，可以提高有机发光显示装置的开口率。

