



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0030067
(43) 공개일자 2019년03월21일

(51) 국제특허분류(Int. Cl.)
G09G 3/3233 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2230/00 (2013.01)

(21) 출원번호 10-2017-0117323
(22) 출원일자 2017년09월13일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
김규진
경기도 파주시 월롱면 엘지로 245
이주희
경기도 파주시 월롱면 엘지로 245
김태훈
경기도 파주시 월롱면 엘지로 245

(74) 대리인
특허법인로얄

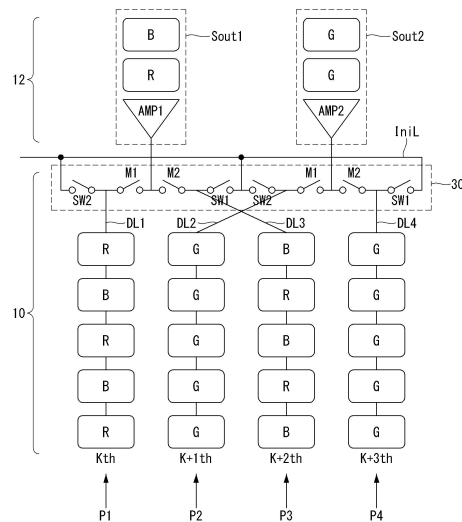
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 멀티플렉서를 이용한 유기발광 표시장치

(57) 요약

본 발명의 멀티플렉서를 이용한 유기발광 표시장치는 표시패널, 데이터 구동부 및 멀티플렉서를 포함한다. 표시패널에는 제1 내지 제4 데이터라인, 제1 내지 제4 데이터라인들과 각각 연결되는 제1 내지 제4 픽셀이 배치된다. 데이터 구동부는 제1 및 제3 데이터라인에 데이터전압을 공급하는 제1 출력버퍼, 및 제2 및 제4 데이터라인에 데이터전압을 공급하는 제2 출력버퍼를 포함한다. 멀티플렉서는 제1 출력버퍼로부터의 데이터전압을 제1 및 제3 데이터라인에 시분할로 분배하고, 제2 출력버퍼로부터의 데이터전압을 제2 및 제4 데이터라인에 시분할로 분배한다. 멀티플렉서는 제1 내지 제4 데이터라인들 중에서 제1 및 제2 출력버퍼와 연결되지 않는 데이터라인을 초기화 전압을 제공하는 초기화 전압라인과 연결시킨다.

대표도 - 도7



(52) CPC특허분류

G09G 2300/0452 (2013.01)

G09G 2300/0842 (2013.01)

G09G 2310/0297 (2013.01)

명세서

청구범위

청구항 1

제1 내지 제4 데이터라인, 상기 제1 내지 제4 데이터라인들과 각각 연결되는 제1 내지 제4 픽셀이 배치된 표시 패널;

상기 제1 및 제3 데이터라인에 데이터전압을 공급하는 제1 출력버퍼, 및 상기 제2 및 제4 데이터라인에 데이터 전압을 공급하는 제2 출력버퍼를 포함하는 데이터 구동부; 및

상기 제1 출력버퍼로부터의 데이터전압을 제1 및 제3 데이터라인에 시분할로 분배하고, 상기 제2 출력버퍼로부터의 데이터전압을 제2 및 제4 데이터라인에 시분할로 분배하는 멀티플렉서를 포함하고,

상기 멀티플렉서는

상기 제1 내지 제4 데이터라인들 중에서 상기 제1 및 제2 출력버퍼와 연결되지 않는 데이터라인을 초기화 전압을 제공하는 초기화 전압라인과 연결시키는 멀티플렉서를 이용한 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 멀티플렉서는

제1 제어신호에 응답하여, 상기 제1 출력버퍼와 상기 제1 데이터라인을 연결시키고, 상기 제2 출력버퍼와 상기 제2 데이터라인을 연결시키는 제1 데이터 스위치들; 및

상기 제1 제어신호와 역위상을 갖는 제2 제어신호에 응답하여, 상기 제1 출력버퍼와 상기 제3 데이터라인을 연결시키고, 상기 제2 출력버퍼와 상기 제4 데이터라인을 연결시키는 제2 데이터 스위치들을 포함하는 멀티플렉서를 이용한 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 멀티플렉서는

상기 제1 제어신호에 응답하여 상기 제3 및 제4 데이터라인을 상기 초기화 전압라인 연결시키는 제1 초기화 스위치; 및,

상기 제2 제어신호에 응답하여 상기 제1 및 제2 데이터라인을 상기 초기화 전압라인 연결시키는 제2 초기화 스위치를 포함하는 멀티플렉서를 이용한 유기발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 제1 및 제2 제어신호 각각의 출력기간은 하나의 픽셀라인에 데이터를 기입하는 1수평기간(1H)인 멀티플렉서를 이용한 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

제n 픽셀라인에 데이터를 기입하는 n 번째 샘플링 기간은 제1 샘플링 기간 및 제2 샘플링 기간을 포함하고,

상기 제1 제어신호는 상기 n 번째 샘플링 기간의 제2 샘플링 기간 및 (n+1)번째 샘플링 기간의 제1 샘플링 기간 동안 턴-온 전압을 유지하는 멀티플렉서를 이용한 유기발광 표시장치.

청구항 6

제 1 항에 있어서,

상기 표시패널은

기수 번째 픽셀라인에서 상기 제1 내지 제4 픽셀들은 각각 R,G,B,G색상이고, 우수 번째 픽셀라인에서 상기 제1 내지 제4 픽셀들은 각각 B,G,R,G 색상이며, R색상의 픽셀들은 동일한 컬럼라인에 배치되는 멀티플렉서를 이용한 유기발광 표시장치.

청구항 7

제 2 항에 있어서,

상기 픽셀들은 유기발광 다이오드 및 상기 유기발광 다이오드를 구동하는 구동 트랜지스터를 포함하고,

상기 초기화 전압은 상기 유기발광 다이오드의 턴-오프 전압인 멀티플렉서를 이용한 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

n 번째 픽셀라인에 배치된 상기 제1 내지 제4 픽셀들은 각각

초기화 기간 동안, 상기 구동트랜지스터의 게이트전극이 상기 초기화 전극으로 초기화되고,

상기 초기화 기간에 이어지는 제1 샘플링 기간 동안, 상기 제1 제어신호는 턴-온 전압이 되어, 상기 제1 및 제2 픽셀들의 상기 구동 트랜지스터의 소스 전극에 상기 데이터전압을 인가하고,

상기 제1 샘플링 기간에 이어지는 제2 샘플링 기간 동안, 상기 제2 제어신호는 턴-온 전압이 되어, 상기 제3 및 제4 픽셀들의 상기 구동 트랜지스터의 소스 전극에 상기 데이터전압을 인가하는 멀티플렉서를 이용한 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 멀티플렉서는

상기 제1 샘플링 기간 동안, 상기 제3 및 제4 데이터라인을 상기 초기화 전압라인 연결시키고,

상기 제2 샘플링 기간 동안, 상기 제1 및 제2 데이터라인을 상기 초기화 전압라인 연결시키는 초기화 스위치를 더 포함하는 멀티플렉서를 이용한 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 멀티플렉서를 이용한 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: OLED)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 유기발광다이오드는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 표시장치의 해상도가 높아지면서 데이터라인을 구동하는 데이터 구동부의 사이즈가 커지고 있다. 일반적으로

데이터라인들 각각은 하나의 출력채널로부터 제공되는 데이터전압을 공급받는다. 데이터 구동부의 사이즈를 줄이기 위해서 하나의 출력채널을 두 개 이상의 데이터라인에 시분할로 분배하는 방법이 이용되기도 한다. 멀티플렉서를 이용하여 데이터전압을 분배할 때 데이터전압을 인가받지 않는 데이터라인은 플로팅 상태가 된다.

[0005] 내부 보상 방법을 이용하는 유기발광 표시장치에서 픽셀에 인가되는 데이터전압은 구동 트랜지스터의 문턱전압이 반영된 상태로 구동 트랜지스터의 게이트 노드와 접속되는 특정 노드에 저장된다. 따라서, 내부 보상 방식의 유기발광 표시장치에서 멀티플렉서를 이용하여 데이터전압을 인가받지 않는 동안에 이전 프레임의 데이터전압이 플로팅 상태인 데이터라인에 저장되고, 그 결과 현재 데이터를 기입받을 때 이전 프레임의 데이터전압의 영향을 받는 문제점이 있다.

[0006] 또한, 멀티플렉서를 이용하여 데이터전압을 분배할 때에는 픽셀 어레이에 따라 데이터전압의 출력 순서가 다시 설정된 데이터 구동부를 제작하여야 하는 문제점이 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 이전 데이터의 영향을 배제하고 정확한 데이터기입을 할 수 있는 멀티플렉서를 이용한 유기발광 표시장치를 제공하기 위한 것이다.

[0008] 또한, 본 발명은 데이터전압의 색상 출력 순서를 변경하지 않으면서 멀티플렉서를 적용할 수 있는 멀티플렉서를 이용한 유기발광 표시장치를 제공하기 위한 것이다.

과제의 해결 수단

[0009] 본 발명의 멀티플렉서를 이용한 유기발광 표시장치는 표시패널, 데이터 구동부 및 멀티플렉서를 포함한다. 표시패널에는 제1 내지 제4 데이터라인, 제1 내지 제4 데이터라인들과 각각 연결되는 제1 내지 제4 픽셀이 배치된다. 데이터 구동부는 제1 및 제3 데이터라인에 데이터전압을 공급하는 제1 출력버퍼, 및 제2 및 제4 데이터라인에 데이터전압을 공급하는 제2 출력버퍼를 포함한다. 멀티플렉서는 제1 출력버퍼로부터의 데이터전압을 제1 및 제3 데이터라인에 시분할로 분배하고, 제2 출력버퍼로부터의 데이터전압을 제2 및 제4 데이터라인에 시분할로 분배한다. 멀티플렉서는 제1 내지 제4 데이터라인들 중에서 제1 및 제2 출력버퍼와 연결되지 않는 데이터라인을 초기화 전압을 제공하는 초기화 전압라인과 연결시킨다.

발명의 효과

[0010] 본 발명은 시분할로 데이터전압을 분배하는 과정에서, 데이터전압을 인가받지 않는 픽셀들에 초기화전압을 공급한다. 이에 따라 데이터전압이 공급되지 않는 동안에 데이터라인이 플로팅 상태가 되는 것을 방지하여, 데이터라인의 기생 커패시터에 이전 데이터전압이 남아있는 것을 방지한다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 실시 예에 따른 유기발광 표시장치를 나타내는 도면이다.

도 2는 실시 예에 의한 픽셀의 회로도이다.

도 3은 도 2에 도시된 픽셀을 구동하기 위한 게이트신호들의 타이밍을 나타내는 도면이다.

도 4는 제1 실시 예에 의한 멀티플렉서를 나타내는 도면이다.

도 5는 제1 실시 예에 의한 멀티플렉서 제어신호의 타이밍을 나타내는 도면이다.

도 6a 및 도 6b는 제2 데이터라인과 연결되는 픽셀의 샘플링 기간의 동작을 설명하는 도면들이다.

도 7은 제2 실시 예에 의한 멀티플렉서를 나타내는 도면이다.

도 8은 제2 실시 예에 의한 멀티플렉서 제어신호의 타이밍을 나타내는 도면이다.

도 9a 내지 도 9d는 제2 실시 예에 의한 멀티플렉서의 데이터전압 분배방식을 설명하는 도면들이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예들을 상세히 설명한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다.
- [0013] 이하, 도면을 참조하여 본 발명의 실시 예에 대하여 설명하기로 한다.
- [0014] 도 1은 본 발명의 실시 예에 의한 유기발광 표시장치를 나타내는 도면이다.
- [0015] 도 1을 참조하면, 본 발명의 실시 예에 의한 유기발광 표시장치는 표시패널(10), 데이터 구동부(12), 게이트 구동부(13), 및 타이밍 콘트롤러(11)를 구비한다.
- [0016] 표시패널(10)에는 다수의 데이터라인(DL)과, 다수의 게이트라인부(GL)가 교차되고, 이 교차영역마다 픽셀(P)들이 매트릭스 형태로 배치된다. 픽셀(P)들 각각은 도시하지 않은 전원발생부로부터 고전위 구동전압(VDD)과 저전위 구동전압(VSS)을 공급받는다.
- [0017] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동부(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동부(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0018] 데이터 구동부(12)는 타이밍 콘트롤러(11)로부터 제공받은 데이터 제어신호(DDC) 및 영상 데이터를 바탕으로 데이터전압을 생성하고, 데이터라인(DL)에 데이터전압을 공급한다.
- [0019] 게이트 구동부(13)는 타이밍 콘트롤러(11)로부터의 게이트 제어신호(GDC)를 기반으로 게이트신호를 발생하고, 게이트신호는 스캔신호들 및 에미션신호를 포함할 수 있다. 게이트 구동부(13)는 GIP(Gate-driver In Panel) 형태로 표시패널(10)에 직접 형성될 수 있다.
- [0020] 도 2는 내부보상 동작을 수행하는 픽셀의 일례를 나타내는 도면이다. 특히, 도 2는 제n 픽셀라인(HLn)에 배치된 픽셀을 도시하고 있다. 이하, 도 2에 도시된 픽셀을 중심으로 내부보상 방법을 살펴보면 다음과 같다.
- [0021] 도 1 및 도 2를 참조하면, 실시 예에 의한 픽셀은 구동 트랜지스터(DT), 제1 내지 제6 트랜지스터들(T1~T6) 및 스토리지 커패시터(Cst)를 포함한다. 게이트라인부(GL)는 스캔신호(SCAN(n))를 공급받는 스캔라인 및 에미션신호(EM(n))를 공급받는 에미션라인을 포함한다.
- [0022] 구동 트랜지스터(DT)는 자신의 소스-게이트 간 전압(Vsg)에 따라 유기발광소자(OLED)에 인가되는 구동전류를 제어한다. 구동트랜지스터(DT)의 게이트전극은 제1 노드(N1)에 접속되고, 소스전극은 제3 노드(N3)에 접속되며, 드레인전극은 제2 노드(N2)에 접속된다. 제1 트랜지스터(T1)는 제n 스캔신호(SCAN(n))에 응답하여, 제1 노드(N1)와 제2 노드(N2)를 연결시킨다. 제2 트랜지스터(T2)는 제n 스캔신호(SCAN(n))에 응답하여, 데이터라인(14)과 제3 노드(N3)를 연결시킨다. 제3 트랜지스터(T3)는 제n 에미션신호(EM(n))에 응답하여, 제3 노드(N3)와 고전위 구동전압(VDD)의 입력단을 연결시킨다. 제4 트랜지스터(T4)는 제n 에미션신호(EM(n))에 응답하여, 제2 노드(N2)와 제4 노드(N4)를 연결시킨다. 제5 트랜지스터(T5)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 제1 노드(N1)와 초기화전압(Vini)의 입력단을 연결시킨다. 제6 트랜지스터(T6)는 제n 스캔신호(SCAN(n))에 응답하여, 초기화전압(Vini)의 입력단과 제4 노드(N4)를 연결시킨다. 그리고, 스토리지 커패시터(Cst)는 제1 노드(N1)와 초기화전압(Vini)의 입력단 사이에 접속된다.
- [0023] 도 3은 도 2에 도시된 픽셀을 구동하기 위한 게이트신호들의 타이밍을 나타내는 도면이다. 도 2 및 도 3을 참조하여, 픽셀의 구동을 살펴보면 다음과 같다.
- [0024] 이니셜 기간(Pi)에서, 제5 트랜지스터(T5)는 제n-1 스캔신호(SCAN(n-1))에 응답하여, 제1 노드(N1)와 초기화전압(Vini)의 입력단을 연결시킨다. 그 결과 제1 노드(N1)는 초기화전압(Vini)으로 초기화된다. 초기화전압(Vini)은 유기발광다이오드(OLED)의 동작전압보다 충분히 낮은 전압 범위 내에서 선택되고, 저전위 구동전압(VSS)과 같거나 저전위 구동전압(VSS)보다 낮게 설정될 수 있다.
- [0025] 샘플링 기간(Ps)에서, 제n 스캔신호(SCAN(n))에 응답하여, 제1 트랜지스터(T1), 제2 트랜지스터(T2) 및 제6 트랜지스터(T6)는 턴-온 된다. 그 결과, 제1 트랜지스터(T1)는 제1 노드(N1) 및 제2 노드(N2)를 다이오드 연결(diode connection)시킨다. 제2 트랜지스터(T2)는 데이터라인(DL)으로부터 공급받는 데이터전압(VData)을 제3 노드(N3)에 충전시킨다. 제6 트랜지스터(T6)는 고전위구동전압(VDD)을 제4 노드(N4)에 충전시킨다.
- [0026] 샘플링 기간(Ps)에서, 구동트랜지스터(DT)의 소스-드레인 사이에는 전류(Ids)가 흐르며, 이에 따라 제2 노드

(N2)의 전압은 데이터전압(Vdata)과 구동트랜지스터(DT)의 문턱전압(Vth)의 합(Vdata(n)+Vth)이 된다. 제1 노드(N1)는 제2 노드(N2)와 동일한 전압이 된다.

[0027] 에미션 기간(Pe)에서, 제3 트랜지스터(T3)는 제n 에미션신호(EM(n))에 응답하여, 고전위 구동전압(VDD)을 제2 노드(N2)에 공급한다. 그리고, 제4 트랜지스터(T4)가 턴 온 되어서, 제2 노드(N2) 및 제4 노드(N4)가 연결된다. 에미션 기간(Te)에서, 구동 트랜지스터(DT)의 게이트-소스 간에 세팅된 전압에 따라 제3 노드(N3)에서 제2 노드(N2)를 경유하는 전류가 발생한다.

[0028] 에미션 기간(Pe)에서 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)에 대한 관계식은 하기 수학적 식 1과 같이 된다.

[0029] [수학적 식 1]

[0030]
$$I_{OLED} = k/2(V_{gs} - V_{th})^2 = k/2(V_g - V_s - V_{th})^2 = k/2\{(V_{data} + V_{th}) - V_{DD} - V_{th}\}$$

[0031] [수학적식1]은 결국 " $k/2(V_{data} - V_{DD})^2$ "로 정리된다.

[0032] 수학적 식 1에서, k/2는 구동트랜지스터(DT)의 전자 이동도, 기생 커패시턴스 및 채널 용량 등에 의해 결정되는 비례 상수를 나타낸다. 결국 발광 기간(Te) 동안, 유기발광다이오드(OLED)에 흐르는 구동전류는 구동 트랜지스터(DT)의 문턱전압(Vth)의 영향을 받지 않는다.

[0033] 진술한 구동방법은 픽셀 회로의 내부 보상 방법을 중심으로 설명되었다. 본 발명에 의한 표시장치는 멀티플렉서(30)를 이용하여 데이터전압을 시분할로 분배한다. 멀티플렉서(30)를 이용하여 데이터전압을 시분할로 분배하는 동작을 자세히 살펴보면 다음과 같다.

[0034] 도 4는 제1 실시 예에 의한 데이터 구동부의 출력버퍼의 데이터전압을 분배하는 멀티플렉서의 구조를 나타내는 도면이다. 도 5는 샘플링 기간 동안의 스캔신호 및 멀티플렉서를 제어하는 제어신호들의 타이밍을 나타내는 도면이다.

[0035] 도 4를 참조하면, 멀티플렉서(30)는 데이터 구동부(12)의 출력버퍼들(AMP1, AMP2) 각각을 두 개의 데이터라인(DL)에 시분할로 분배한다. 데이터 구동부(12)의 출력채널들(Sout1, Sout2)은 각각 출력버퍼들(AMP1, AMP2)을 통해서 데이터전압을 공급한다.

[0036] 멀티플렉서(30)는 제1 출력버퍼(AMP1)가 출력하는 데이터전압을 제1 데이터라인(DL1) 및 제2 데이터라인(DL2)에 시분할로 분배하고, 제2 출력버퍼(AMP2)가 출력하는 데이터전압을 제3 데이터라인(DL3) 및 제4 데이터라인(DL4)에 시분할로 분배한다.

[0037] 멀티플렉서(30)는 출력버퍼들(AMP1, AMP2)과 데이터라인(DL)을 스위칭하는 데이터 스위칭부(M1, M2) 및 초기화 전압라인(IiniL)과 데이터라인(DL)을 스위칭하는 초기화전압 스위칭부(SW1, SW2)를 포함한다.

[0038] 데이터 스위칭부(M1, M2)는 출력버퍼들(AMP1, AMP2)과 기수 번째 데이터라인들(DL1, DL3)을 연결시키는 제1 데이터 스위치(M1)들 및 출력버퍼들(AMP1, AMP2)과 우수 번째 데이터라인들(DL2, DL4)을 연결시키는 제2 데이터 스위치(M2)들을 포함한다.

[0039] 초기화전압 스위칭부(SW1, SW2)는 초기화 전압라인(IiniL)과 우수 번째 데이터라인들(DL2, DL4)을 연결시키는 제1 초기화 스위치(SW1)들 및 초기화 전압라인(IiniL)과 기수 번째 데이터라인들(DL1, DL3)을 연결시키는 제2 초기화 스위치(SW2)들을 포함한다.

[0040] 제1 데이터 스위치(M1)들 및 제1 초기화 스위치(SW1)들은 제1 샘플링 기간(Ts1)에 인가되는 제1 제어신호(MUX1)에 응답하여 턴-온된다. 제2 데이터 스위치(M2)들 및 제2 초기화 스위치(SW2)들은 제2 샘플링 기간(Ts2)에 인가되는 제2 제어신호(MUX2)에 응답하여 턴-온된다.

[0041] 결과적으로, 제1 샘플링 기간(Ts1) 동안 기수 번째 픽셀들(P1, P3)은 제1 데이터 스위치(M1)를 통해서 데이터전압을 공급받고, 우수 번째 픽셀들(P2, P4)은 제1 초기화 스위치(SW1)를 통해서 초기화전압을 공급받는다.

[0042] 제2 샘플링 기간(Ts2) 동안 우수 번째 픽셀들(P2, P4)은 제2 데이터 스위치(M2)를 통해서 데이터전압을 공급받고, 기수 번째 픽셀들(P1, P3)은 제2 초기화 스위치(SW2)를 통해서 초기화전압을 공급받는다.

[0043] 도 6a는 및 도 6b는 각각 제1 샘플링 기간과 제2 샘플링 기간에서 우수 번째 컬럼라인의 픽셀, 예컨대 제2 컬럼라인 픽셀의 샘플링 동작을 설명하는 도면들이다. 제1 샘플링 기간(Ts1)은 임의의 픽셀라인에 배치된 픽셀들

중에서 기수 번째 픽셀들에 데이터전압을 공급하는 기간이고, 제2 샘플링 기간(T_{s2})은 임의의 픽셀라인에 배치된 픽셀들 중에서 우수 번째 픽셀들에 데이터전압을 공급하는 기간이다. 이하, 제1 픽셀라인(HL1)의 제1 샘플링 기간(T_{s1}) 및 제2 샘플링 기간(T_{s2})을 살펴보면 다음과 같다. 그리고, 본 명세서에서 k번째 컬럼라인에 배치된 픽셀들은 제1 픽셀들, (k+1)번째 컬럼라인에 배치된 픽셀들은 제2 픽셀들, (k+2)번째 컬럼라인에 배치된 픽셀들은 제3 픽셀들, (k+3)번째 컬럼라인에 배치된 픽셀들은 제4 픽셀들로 지칭하여 설명하기로 한다.

[0044] 도 5 및 도 6a를 참조하면, 제1 샘플링 기간(T_{s1}) 동안, 제1 초기화 스위치(SW1)는 제1 제어신호(MUX1)에 응답하여 턴-온된다. 그 결과, 제2 픽셀(p_2)들은 초기화 전압라인(IiniL)으로부터 초기화전압(V_{ini})을 공급받는다. 이니셜 기간에서 구동 트랜지스터(DT)의 게이트 전극은 초기화전압이 기입된 상태이기 때문에, 제1 샘플링 기간(T_{s1})에서 구동 트랜지스터(DT)의 V_{gs} 는 전위차가 없는 상태이다.

[0045] 도 5 및 도 6b를 참조하면, 제2 샘플링 기간(T_{s2}) 동안, 제2 데이터 스위치(M2)는 제2 제어신호(MUX2)에 응답하여, 제1 출력버퍼(AMP1)과 제2 데이터라인(DL2)을 연결시킨다. 그 결과, 제2 픽셀(P_2)들은 데이터라인(DL)으로부터 데이터전압을 공급받는다. 제2 샘플링 기간(T_{s2})에서, 제n 스캔신호(SCAN(n))에 응답하여, 제1 트랜지스터(T1), 제2 트랜지스터(T2) 및 제6 트랜지스터(T6)는 턴-온 된다. 그 결과, 제1 트랜지스터(T1)는 제1 노드(N1) 및 제2 노드(N2)를 다이오드 연결(diode connection)시킨다. 제2 트랜지스터(T2)는 제2 데이터라인(DL2)으로부터 공급받는 데이터전압(V_{data2})을 제3 노드(N3)에 충전시킨다. 제6 트랜지스터(T6)는 고전위구동전압(VDD)을 제4 노드(N4)에 충전시킨다.

[0046] 결과적으로, 제2 샘플링 기간(T_{s2})에서, 구동트랜지스터(DT)의 소스-드레인 사이에는 전류(I_{ds})가 흐르며, 이에 따라 제2 노드(N2)의 전압은 데이터전압(V_{data2})과 구동트랜지스터(DT)의 문턱전압(V_{th})의 합($V_{data(n)}+V_{th}$)이 된다. 제1 노드(N1)는 제2 노드(N2)와 동일한 전압이 된다.

[0047] 살펴본 바와 같이, 제1 실시 예에 의한 유기발광 표시장치는 출력버퍼가 공급하는 데이터전압을 멀티플렉서를 이용하여 분배하기 때문에 데이터 구동부의 사이즈를 1/2 수준으로 줄일 수 있다. 특히, 데이터라인들 중에서 출력버퍼와 연결되지 않아서 데이터전압을 공급하지 않는 데이터라인들에는 초기화전압(V_{ini})을 인가함으로써, 데이터라인의 기생 커패시터(C_{para})에 충전된 이전 데이터전압을 초기화시킬 수 있다.

[0048] 만약, 제1 샘플링 기간(T_{s1}) 동안, 제2 데이터라인(DL)에 초기화전압(V_{ini})을 공급하지 않으면, 제2 픽셀(P_2)들은 데이터전압을 공급받기 이전에 플로팅 상태가 된다. 따라서, 제1 샘플링 기간(T_{s1})에서 제2 데이터라인(DL)에 형성되는 기생 커패시터(C_{para})에는 이전 프레임의 데이터전압이 충전된 상태가 된다. 제2 샘플링 기간(T_{s2})에서 제2 픽셀(P_2)들은 제1 출력버퍼(AMP1)로부터 제공받는 데이터전압과 기생 커패시터(C_{para})에 형성된 이전 프레임의 데이터전압을 함께 제공받는다. 그 결과, 제2 픽셀(P_2)들은 정확한 센싱 동작이 이루어지지 않는다.

[0049] 이에 반해서, 본 발명은 동일한 픽셀라인에 배치된 픽셀들이 제1 및 제2 샘플링 기간으로 분할되어 데이터전압을 공급받을 때, 제1 및 제2 샘플링 기간 중에서 데이터전압을 공급받지 않는 구간에서는 데이터라인에 초기화전압을 인가하여 데이터라인을 초기화한다. 따라서, 데이터라인의 기생 커패시터에 의해서 이전 데이터전압이 센싱 동작에 관여하는 것을 방지할 수 있다.

[0050] 도 7은 본 발명의 제2 실시 예에 의한 멀티플렉서의 구조를 나타내는 도면이다. 도 8은 제2 실시 예에 의한 스캔신호 및 멀티플렉서를 제어하는 제어신호들의 타이밍을 나타내는 도면이다.

[0051] 도 7 및 도 8을 참조하면, 멀티플렉서(30)는 데이터 구동부(12)의 출력버퍼들(AMP1,AMP2)이 각각 출력하는 데이터전압을 두 개의 데이터라인(DL)에 시분할로 분배한다. 제1 및 제2 출력버퍼(AMP2)은 데이터전압을 생성하고, 제1 및 제2 출력버퍼(AMP1,AMP2)를 통해서 데이터전압을 출력한다. 멀티플렉서(30)는 제1 출력버퍼(AMP1)이 출력하는 데이터전압을 제1 데이터라인(DL1) 및 제3 데이터라인(DL3)에 시분할로 분배하고, 제2 출력버퍼(AMP2)이 출력하는 데이터전압을 제2 데이터라인(DL2) 및 제4 데이터라인(DL4)에 시분할로 분배한다. 또한, 멀티플렉서(30)는 데이터라인(DL)들이 데이터전압을 인가받지 않는 기간 동안, 데이터라인들과 초기화 전압라인(IiniL)을 연결시키는 스위치 소자들을 포함한다.

[0052] 구체적으로, 멀티플렉서(30)는 출력버퍼들(AMP1,AMP2)과 데이터라인(DL)을 스위칭하는 데이터 스위칭부(M1,M2) 및 초기화 전압라인(IiniL)과 데이터라인(DL)을 스위칭하는 초기화전압 스위칭부(SW1,SW2)를 포함한다. 제1 및 제2 출력버퍼(AMP2)이 공급하는 데이터전압을 제1 내지 제4 데이터라인들(DL1~DL4)로 분배하는 구성을 중심으로 멀티플렉서를 살펴보면 다음과 같다.

[0053] 데이터 스위칭부(M1,M2)는 제1 및 제2 데이터 스위치들(M1,M2)을 포함한다. 제1 데이터 스위치(M1)들은 각각

제1 제어신호(MUX1)에 응답하여, 제1 출력버퍼(AMP1)과 제1 데이터라인(DL1)을 연결시키고, 제2 출력버퍼(AMP2)과 제2 데이터라인(DL2)을 연결시킨다. 제2 데이터 스위치(M2)는 제2 제어신호(MUX2)에 응답하여, 제1 출력버퍼(AMP1)과 제3 데이터라인(DL3)을 연결시키고, 제2 출력버퍼(AMP2)과 제4 데이터라인(DL4)을 연결시킨다.

- [0054] 초기화전압 스위칭부(SW1, SW2)는 제1 및 제2 초기화 스위치들(SW1, SW2)을 포함한다. 제1 초기화 스위치(SW1)들은 각각 제1 제어신호(MUX1)에 응답하여, 초기화 전압라인(IiniL)과 제3 데이터라인(DL3)을 연결시키고, 초기화 전압라인(IiniL)과 제4 데이터라인(DL4)을 연결시킨다.
- [0055] 제2 초기화 스위치(SW2)들은 각각 제2 제어신호(MUX2)에 응답하여, 초기화 전압라인(IiniL)과 제1 데이터라인(DL1)을 연결시키고, 초기화 전압라인(IiniL)과 제2 데이터라인(DL2)을 연결시킨다.
- [0056] 도 9a는 내지 도 9d는 2H 기간 동안, 제1 픽셀라인 및 제2 픽셀라인에 멀티플렉서가 데이터전압을 분배하는 동작을 설명하는 도면들이다.
- [0057] 제1 기간(t1) 및 제2 기간(t2)은 제n 스캔신호(SCAN(n))를 인가되는 동안 제1 픽셀라인(HL1)에 배치된 픽셀들을 샘플링하는 기간이다. 제1 기간(t1)은 제1 제어신호(MUX1)에 응답하여 데이터전압을 공급하는 제1 샘플링 기간이고, 제2 기간(t2)은 제2 제어신호(MUX2)에 응답하여 데이터전압을 공급하는 제2 샘플링 기간이다.
- [0058] 제3 기간(t3) 및 제4 기간(t4)은 제(n+1) 스캔신호(SCAN(n+1))를 인가되는 동안 제2 픽셀라인(HL2)에 배치된 픽셀들을 샘플링하는 기간이다. 제3 기간(t3)은 제2 제어신호(MUX2)에 응답하여 데이터전압을 공급하는 제1 샘플링 기간이고, 제4 기간(t4)은 제1 제어신호(MUX1)에 응답하여 데이터전압을 공급하는 제2 샘플링 기간이다.
- [0059] 도 8 및 도 9a를 참조하면, 제1 기간(t1) 동안, 제1 데이터 스위치(M1)들은 제1 제어신호(MUX1)에 응답하여 턴-온 된다. 그 결과, 제1 데이터라인(DL1)은 제1 출력버퍼(AMP1)로부터 R_데이터전압을 공급받고, 제2 데이터라인(DL2)은 제2 출력버퍼(AMP2)로부터 G_데이터전압을 공급받는다.
- [0060] 제1 기간(t1) 동안 제n 스캔신호(SCAN(n))는 턴-온 전압이고, 제1 픽셀라인(HL1)에 배치된 제1 픽셀(P1) 및 제2 픽셀(P2)들은 샘플링 동작을 수행한다. 제2 실시 예에서 샘플링 동작은 전술한 실시 예와 동일한 원리로 수행되기 때문에 자세한 설명을 생략하기로 한다.
- [0061] 제1 기간(t1) 동안, 제1 초기화 스위치(SW1)들은 제1 제어신호(MUX1)에 응답하여 턴-온된다. 그 결과, 제3 데이터라인(DL3)에 연결되는 제3 픽셀(P3) 및 제4 데이터라인(DL4)에 연결되는 제4 픽셀(P4)은 초기화전압(Vini)을 공급받는다. 제1 기간(t1) 동안, 제1 픽셀라인(HL1)에서 샘플링 동작을 수행하지 않는 제3 픽셀(P3) 및 제4 픽셀(P4)들은 초기화전압을 인가받기 때문에, 데이터라인이 플로팅 상태가 되어서 이전 프레임의 데이터전압을 기생 커패시터에 저장하고 있는 현상을 방지한다.
- [0062] 도 8 및 도 9b를 참조하면, 제2 기간(t2) 동안, 제2 데이터 스위치(M2)들은 제2 제어신호(MUX2)에 응답하여 턴-온 된다. 그 결과, 제3 데이터라인(DL3)은 제1 출력버퍼(AMP1)로부터 B_데이터전압을 공급받고, 제4 데이터라인(DL4)은 제2 출력버퍼(AMP2)로부터 G1_데이터전압을 공급받는다. 제2 기간(t2) 동안 제n 스캔신호(SCAN(n))는 턴-온 전압이고, 제1 픽셀라인(HL)에서 제3 픽셀(P3) 및 제4 픽셀(P4)들은 샘플링 동작을 수행한다.
- [0063] 제2 기간(t2) 동안, 제2 초기화 스위치(SW2)들은 제2 제어신호(MUX2)에 응답하여 턴-온된다. 그 결과, 제1 데이터라인(DL1)에 연결되는 제1 픽셀(P1) 및 제2 데이터라인(DL2)에 연결되는 제2 픽셀(P2)들은 초기화전압(Vini)을 공급받는다.
- [0064] 도 8 및 도 9c를 참조하면, 제3 기간(t3) 동안, 제2 데이터 스위치(M2)들은 턴-온 상태를 유지한다. 그 결과, 제3 데이터라인(DL3)은 제1 출력버퍼(AMP1)로부터 R_데이터전압을 공급받고, 제4 데이터라인(DL4)은 제2 출력버퍼(AMP2)로부터 G1_데이터전압을 공급받는다. 제3 기간(t3) 동안 제(n-1) 스캔신호(SCAN(n-1))는 턴-온 전압이고, 제2 픽셀라인(HL2)에서 제3 픽셀(P3) 및 제4 픽셀(P4)들은 샘플링 동작을 수행한다.
- [0065] 제3 기간(t3) 동안, 제2 초기화 스위치(SW2)들은 제2 제어신호(MUX2)에 응답하여 턴-온된다. 그 결과, 제1 데이터라인(DL1)에 연결되는 제1 픽셀(P1) 및 제2 데이터라인(DL2)에 연결되는 제2 픽셀(P2)들은 초기화전압(Vini)을 공급받는다.
- [0066] 도 8 및 도 9d를 참조하면, 제4 기간(t4) 동안, 제1 데이터 스위치(M1)들은 제1 제어신호(MUX1)에 응답하여 턴-온 된다. 그 결과, 제1 데이터라인(DL1)은 제1 출력버퍼(AMP1)로부터 B_데이터전압을 공급받고, 제2 데이터라인(DL2)은 제2 출력버퍼(AMP2)로부터 G1_데이터전압을 공급받는다.
- [0067] 제4 기간(t4) 동안 제(n-1) 스캔신호(SCAN(n-1))는 턴-온 전압이고, 제2 픽셀라인(HL2)에 배치된 제1 픽셀(P1)

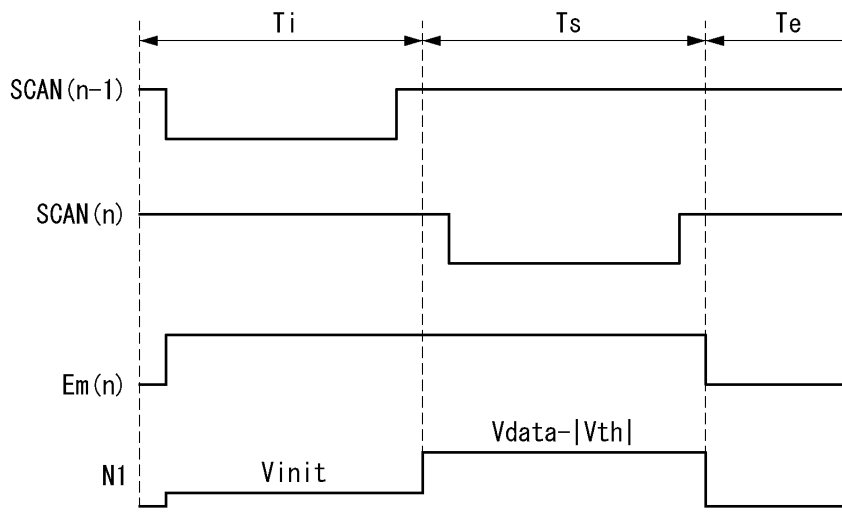
및 제2 픽셀(P2)들은 샘플링 동작을 수행한다.

- [0068] 제1 기간(t1) 동안, 제1 초기화 스위치(SW1)들은 제1 제어신호(MUX1)에 응답하여 턴-온된다. 그 결과, 제3 데이터라인(DL3)에 연결되는 제3 픽셀(P3) 및 제4 데이터라인(DL4)에 연결되는 제4 픽셀(P4)은 초기화전압(Vini)을 공급받는다.
- [0069] 제2 실시 예는 제1 제어신호(MUX1) 및 제2 제어신호(MUX2)들의 출력기간을 1H로 설정함으로써, 샘플링 기간 내에서 데이터라인이 출력버퍼들(AMP1, AMP2)로부터 데이터전압을 직접 인가받지 않을 때에 플로팅 상태가 되는 구간을 모두 제거할 수 있다.
- [0070] 그리고 제2 실시 예는 제2 기간(t2)에서, 제1 출력버퍼(AMP1) 및 제2 출력버퍼(AMP2)들과 제2 데이터라인(DL2) 및 제3 데이터라인(DL3)이 교차하여 연결되기 때문에, 멀티플렉서(30)를 이용하기 위해서 데이터전압의 출력순서를 변경한 새로운 데이터 구동부(12)를 제작할 필요가 없다.
- [0071] 도 9a 내지 도 9d에 도시된, 펜 타일 방식의 픽셀 어레이는 기수 번째 픽셀라인들(HL1,HL3)에는 R,G,B,G 색상의 픽셀들이 반복되고, 우수 번째 픽셀라인들(HL2,HL4)에는 B,G,R,G 색상의 픽셀들이 반복된다. 즉, 기수 번째 컬럼라인에서는 R,B 색상의 픽셀들이 반복되고, 우수 번째 컬럼라인에서는 G색상의 픽셀들이 반복된다. 픽셀 어레이에 대응하여, 멀티플렉서를 적용하지 않는 일반적인 데이터 구동부는 기수 번째 출력버퍼가 R,B 색상의 데이터전압을 교번적으로 출력하고, 우수 번째 출력버퍼가 G색상의 데이터전압을 출력한다.
- [0072] 도 9a 내지 도 9d에 도시된 펜 타일 방식의 픽셀 어레이에 제1 실시 예에 의한 멀티플렉서를 적용하면, 제1 픽셀라인에는 R,G,B,G 순서의 데이터전압이 아니라, R,B,G,G의 데이터전압이 순차적으로 기입된다. 따라서, 펜 타일 방식의 표시장치에는 제1 실시 예의 멀티플렉서를 그대로 적용하기에 곤란하다.
- [0073] 하지만, 제2 실시 예에 의한 멀티플렉서는 제1 출력버퍼(AMP1)의 데이터전압이 제1 데이터라인(DL1)과 제3 데이터라인(DL3)에 공급되고, 제2 출력버퍼(AMP2)의 데이터전압이 제2 데이터라인(DL2)과 제4 데이터라인(DL4)에 공급된다. 그 결과, 도 9a 내지 도 9d에서 살펴본 바와 같이, 제1 출력버퍼(AMP1)가 R,B,R,B의 순서로 출력하고 제2 출력버퍼(AMP2)가 G,G,G,G의 색상을 출력하여도, 멀티플렉서(30)는 픽셀 어레이 구조에 대응되도록 데이터전압을 분배한다.
- [0074] 또한, 제2 실시 예에 의한 표시장치는 멀티플렉서(30)를 제어하는 제어신호(MUX1,MUX2)의 턴-온 기간이 1H 기간이다. 즉, 제2 실시 예에서 제어신호(MUX1,MUX2)의 턴-온 기간이 제1 실시 예에 비하여 2배이기 때문에 제어신호(MUX1,MUX2)의 트랜지션이 1/2 수준으로 줄어들고, 제어신호를 출력하기 위한 소비전력을 줄일 수 있다.
- [0075] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

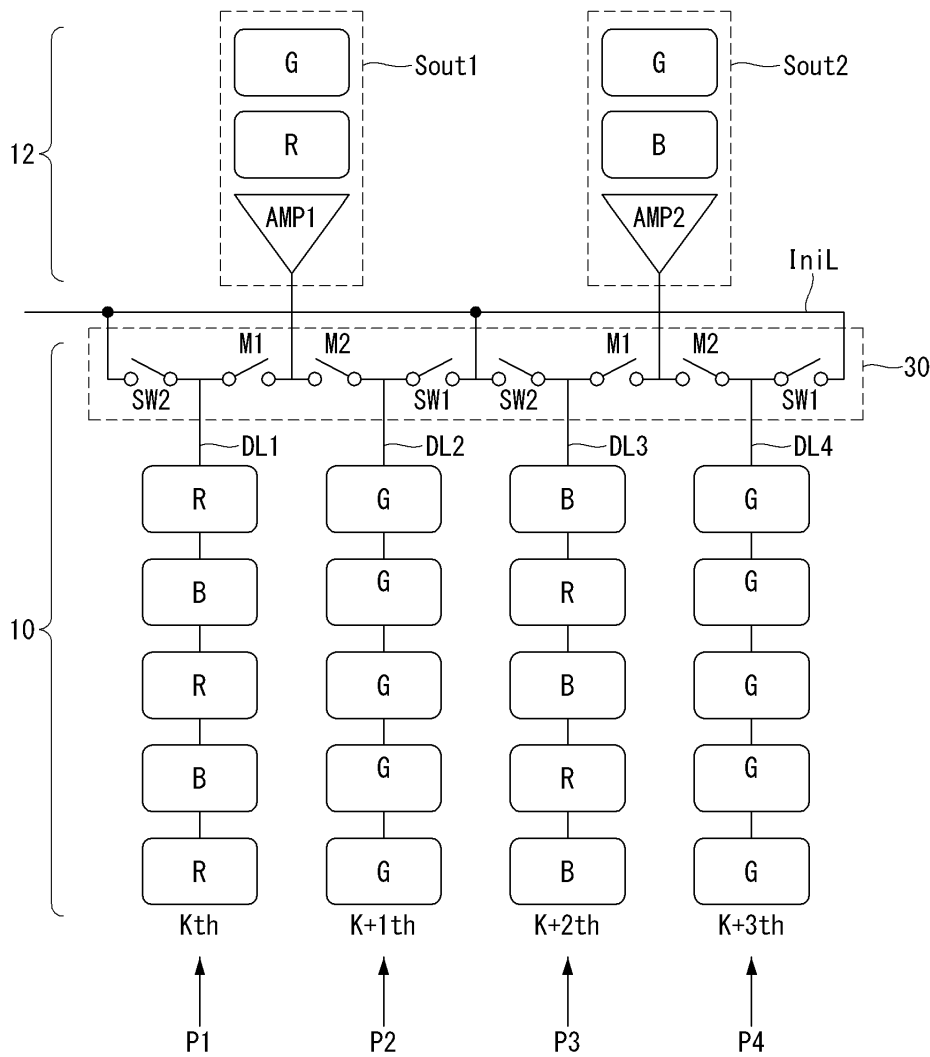
부호의 설명

- [0076] 10: 표시패널 11: 타이밍 컨트롤러
- 12: 데이터 구동부 13: 게이트 구동부
- DL: 데이터라인들 GL: 게이트라인들
- 30: 멀티플렉서 M1,M2: 데이터 스위치들
- SW1,SW2: 초기화 스위치들

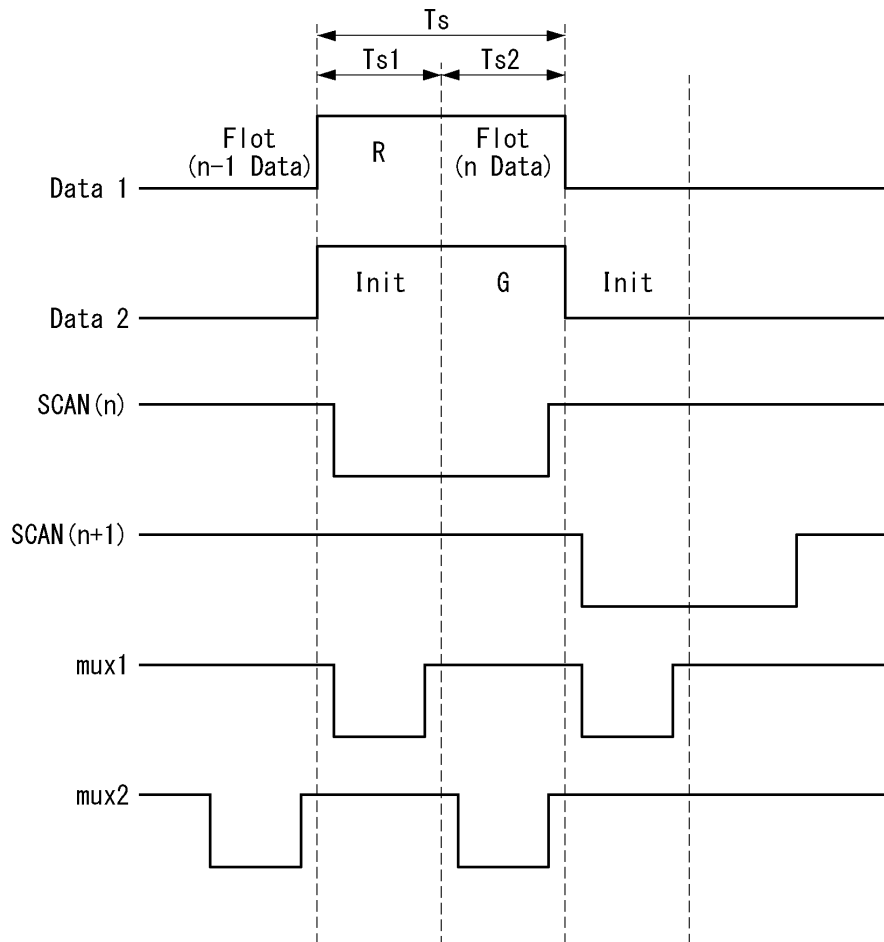
도면3



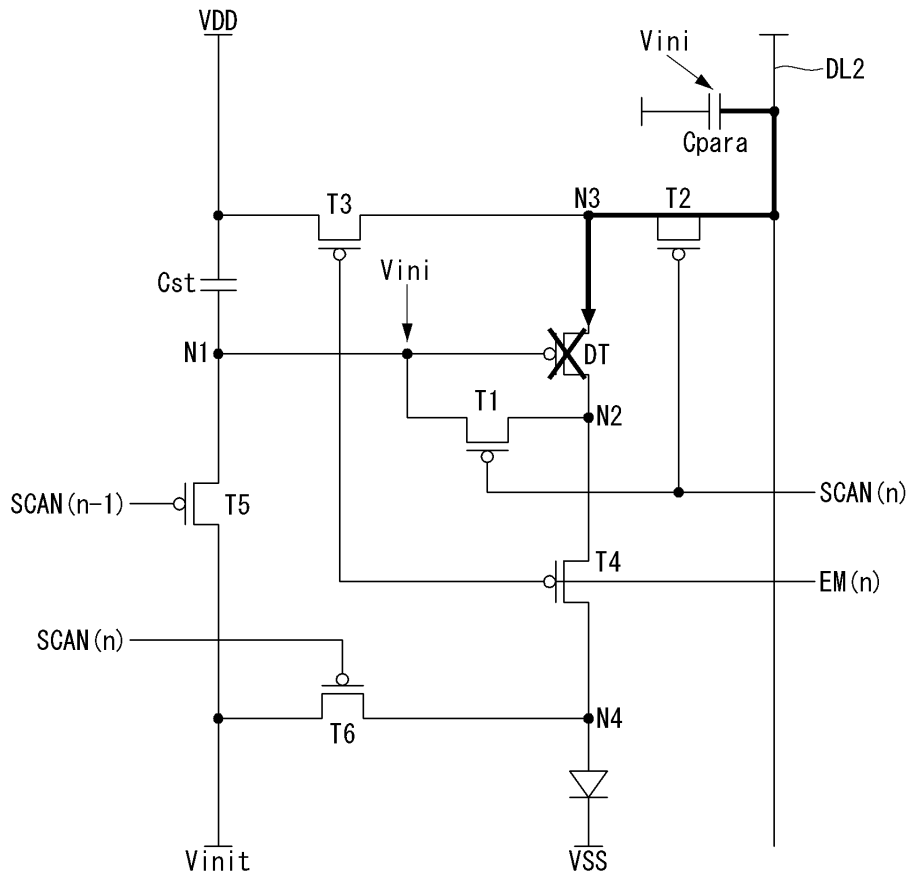
도면4



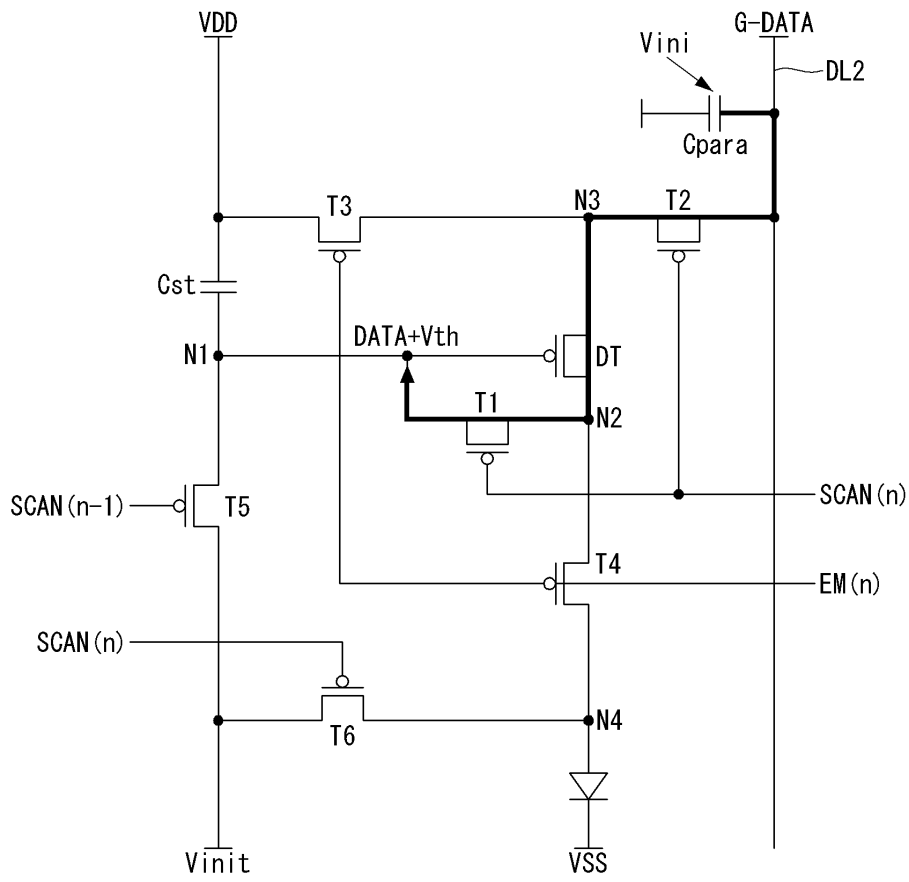
도면5



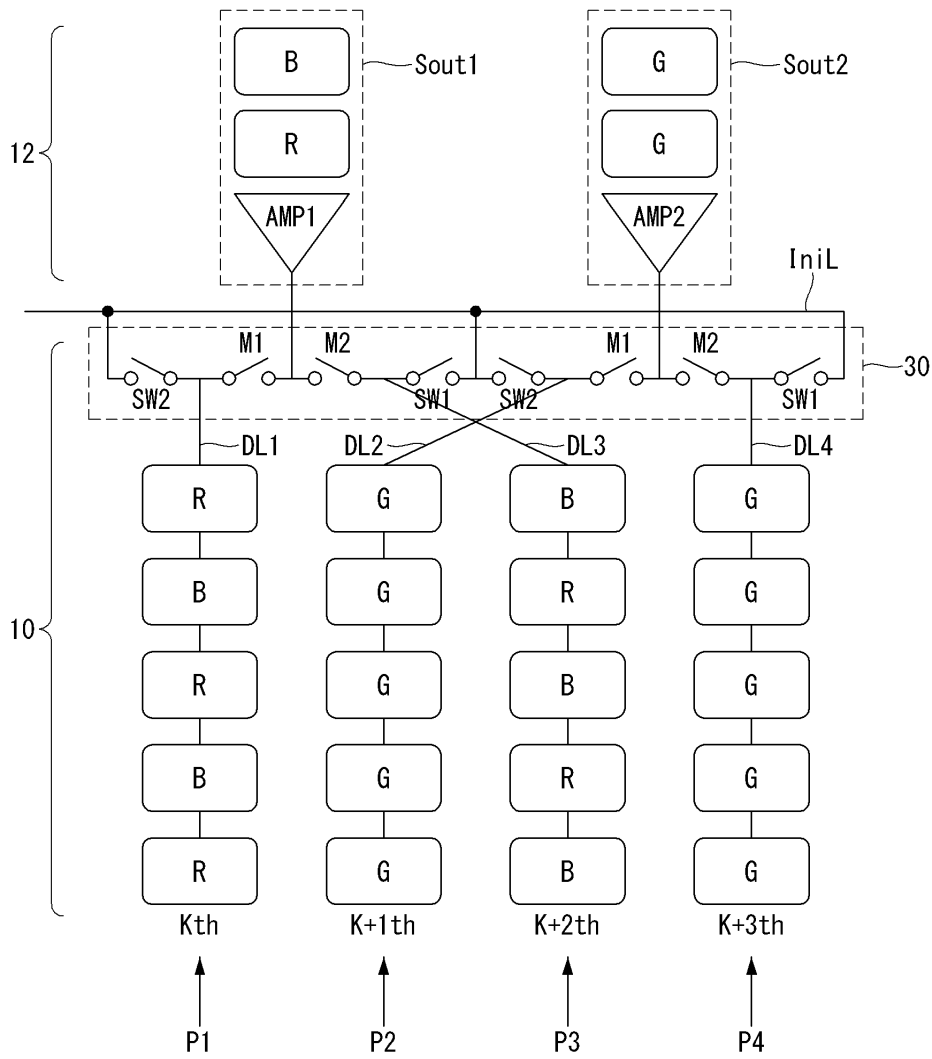
도면6a



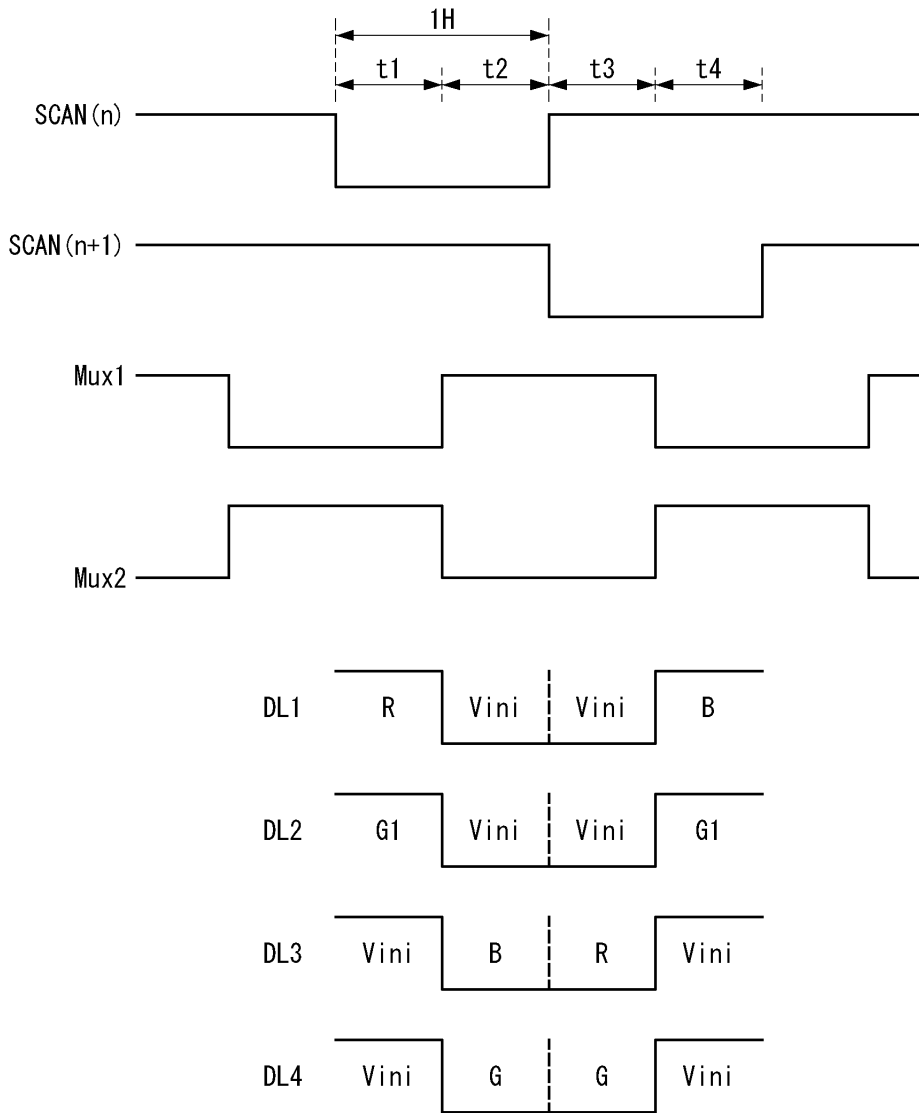
도면6b



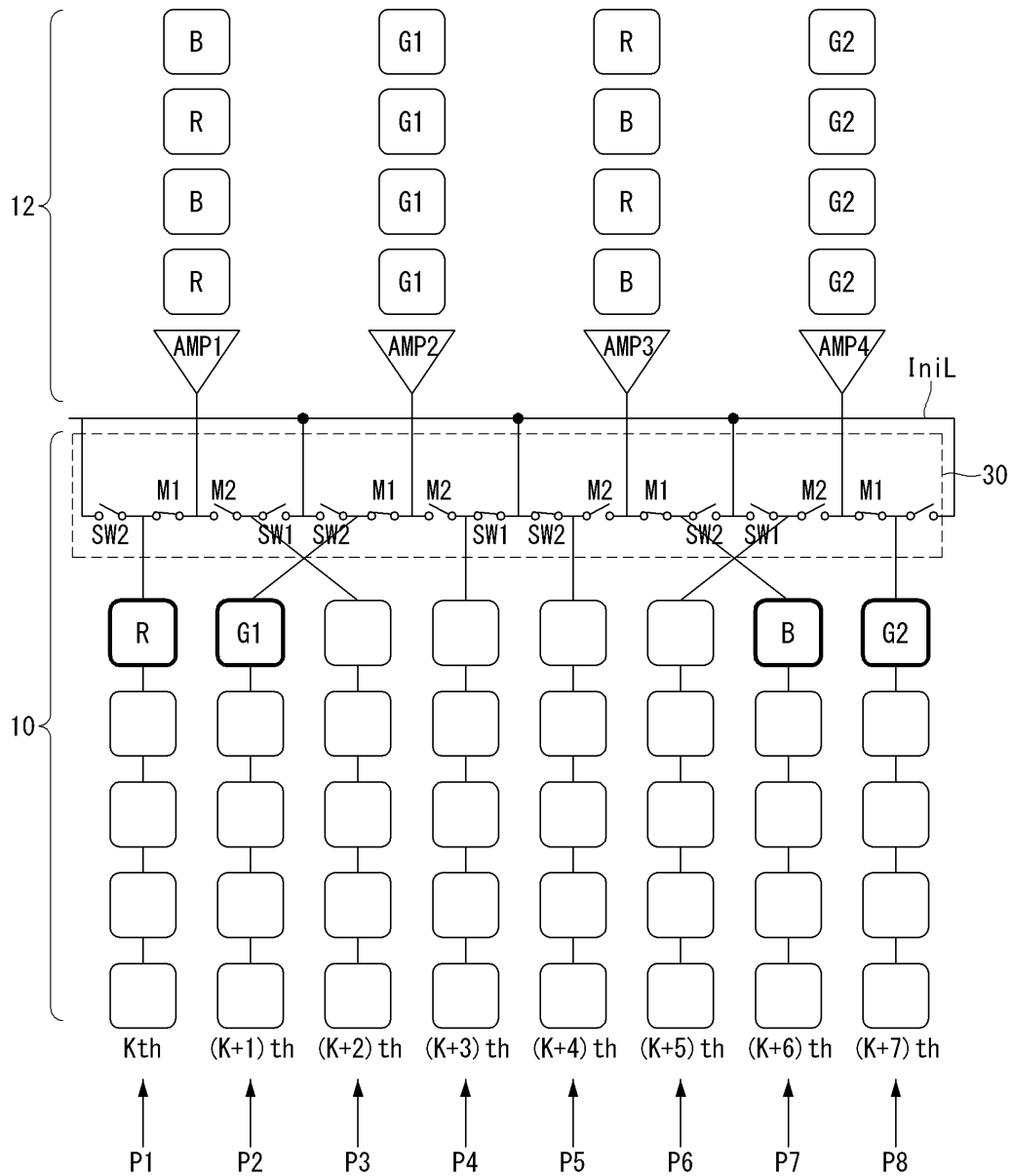
도면7



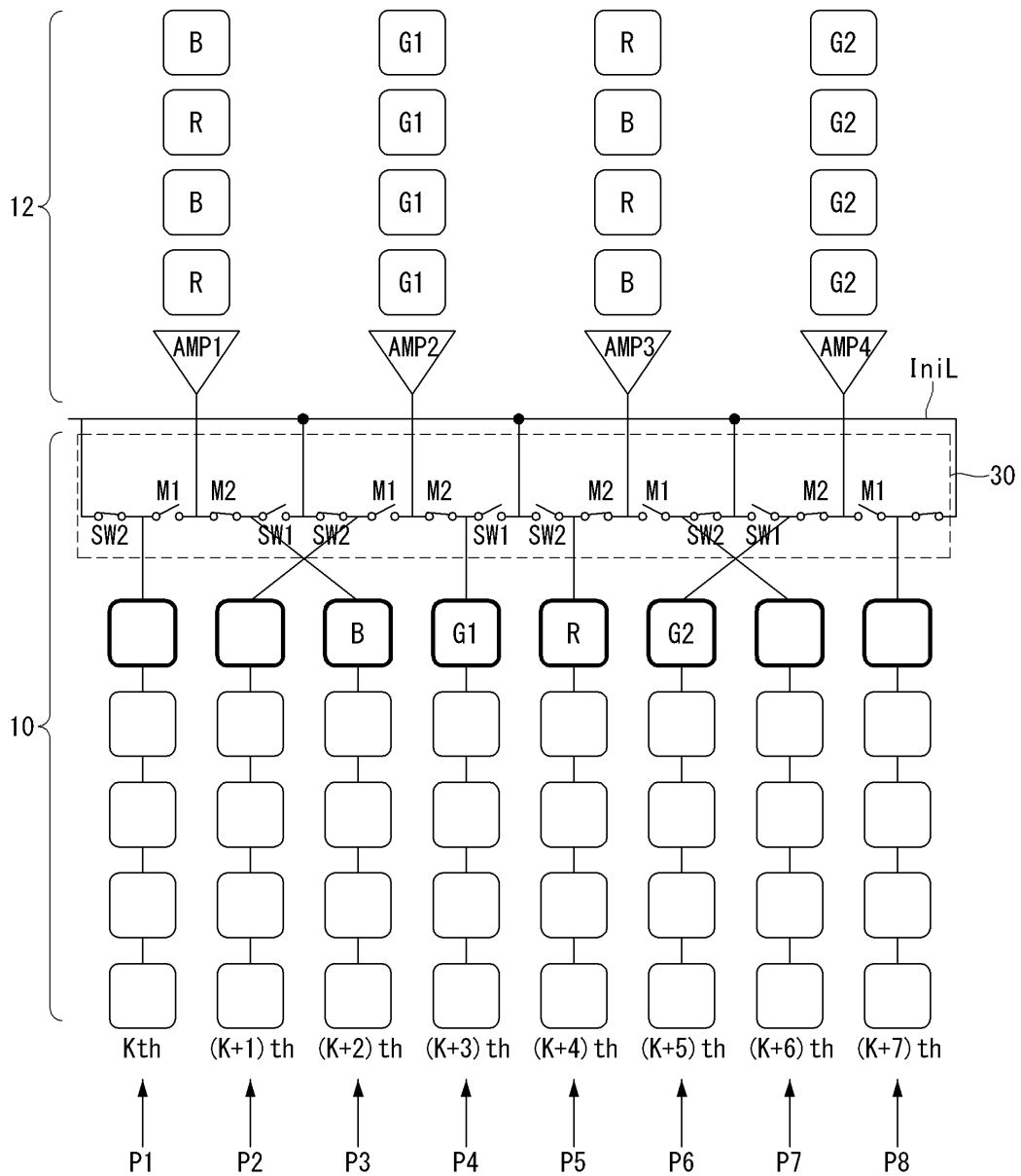
도면8



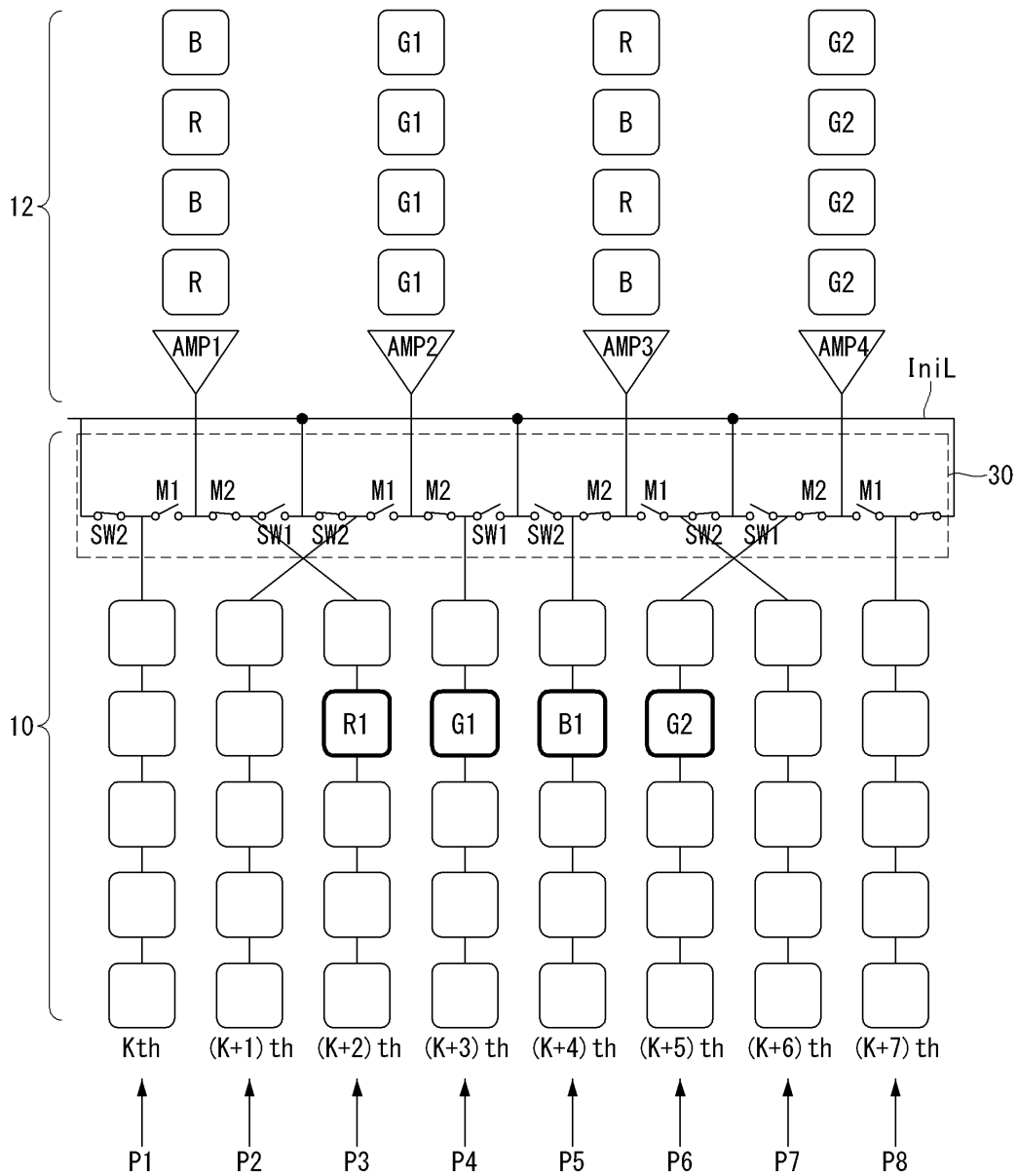
도면9a



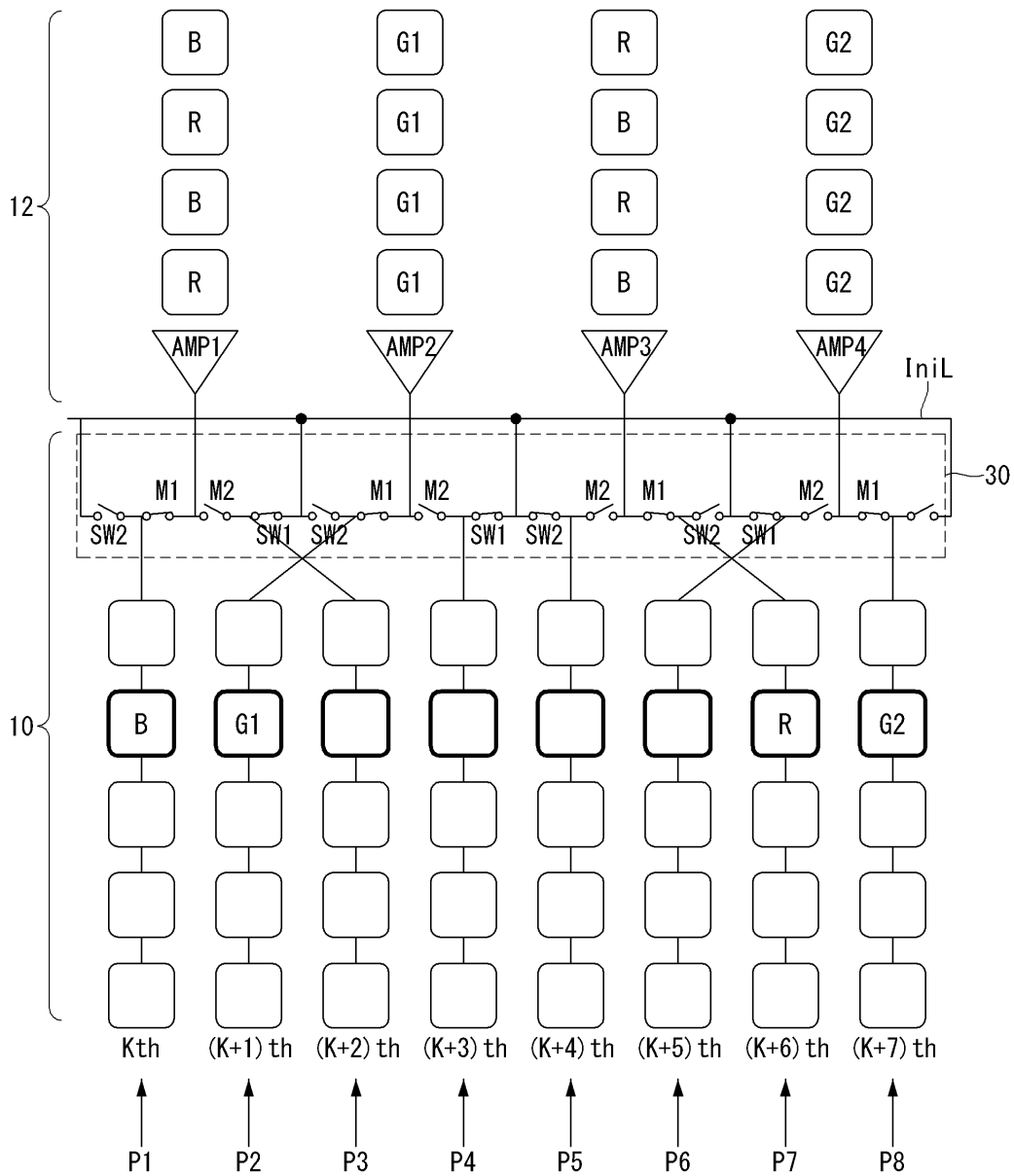
도면9b



도면9c



도면9d



专利名称(译)	OLED显示器使用多路复用器		
公开(公告)号	KR1020190030067A	公开(公告)日	2019-03-21
申请号	KR1020170117323	申请日	2017-09-13
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김규진 이주희 김태훈		
发明人	김규진 이주희 김태훈		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2230/00 G09G2300/0452 G09G2300/0842 G09G2310/0297 G09G3/3275 G09G3/3291 G09G2300/0819 G09G2310/0248 G09G2310/0262 G09G2320/045 G09G2300/0443 G09G2310/0291		
外部链接	Espacenet		

摘要(译)

使用本发明的多路复用器的有机发光显示装置包括显示面板，数据驱动器和多路复用器。连接到第一至第四数据线和第一至第四数据线的第一至第四像素设置在显示面板上。数据驱动器包括向第一和第三数据线提供数据电压的第一输出缓冲器，以及向第二和第四数据线提供数据电压的第二输出缓冲器。多路复用器以时分方式将来自第一输出缓冲器的数据电压分配给第一和第三数据线，并且以时分方式将来自第二输出缓冲器的数据电压分配给第二和第四数据线。多路复用器将第一至第四数据线中的未连接至第一和第二输出缓冲器的数据线与提供初始化电压的初始化电压线连接。

