

(52) CPC특허분류

H01L 21/02255 (2013.01)

H01L 27/3248 (2013.01)

H01L 27/3258 (2013.01)

H01L 29/786 (2013.01)

H01L 51/56 (2013.01)

G09G 2300/0842 (2013.01)

H01L 2227/32 (2013.01)

명세서

청구범위

청구항 1

구동 트랜지스터 영역 및 스위칭 트랜지스터 영역을 포함하는 기판;

상기 기판 상의 상기 구동 트랜지스터 영역에 배치된 열전도 패턴;

상기 기판 상에 상기 열전도 패턴을 덮도록 배치된 버퍼층; 및

상기 버퍼층 상의 상기 구동 트랜지스터 영역 및 상기 스위칭 트랜지스터 영역에 각각 배치된 구동 트랜지스터 및 스위칭 트랜지스터;를 포함하는, 박막트랜지스터 어레이 기판.

청구항 2

제1항에 있어서,

상기 열전도 패턴은 약 104 W/m² 내지 약 106 W/m²의 열전도도를 갖는 물질을 포함하는, 박막트랜지스터 어레이 기판.

청구항 3

제1항에 있어서,

상기 열전도 패턴은 상기 버퍼층보다 열전도도가 높은, 박막트랜지스터 어레이 기판.

청구항 4

제1항에 있어서,

상기 열전도 패턴은 실리콘 산화물(SiO₂), 실리콘 질화물(SiN_x), 비정질 실리콘, 및 다결정 실리콘을 포함하는 그룹에서 선택된 적어도 하나의 물질보다 열전도도가 높은, 박막트랜지스터 어레이 기판.

청구항 5

제1항에 있어서,

상기 열전도 패턴은 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 적어도 하나의 물질을 포함하는, 박막트랜지스터 어레이 기판.

청구항 6

제1항에 있어서,

상기 버퍼층은 실리콘 산화물(SiO₂) 및 실리콘 질화물(SiN_x) 중 적어도 하나를 포함하는, 박막트랜지스터 어레이 기판.

청구항 7

제1항에 있어서,

상기 구동 트랜지스터는,

상기 버퍼층 상에 상기 열전도 패턴에 대응되도록 배치된 구동 활성층 및 상기 구동 활성층의 적어도 일부 상에 배치된 구동 게이트 전극을 포함하고,

상기 스위칭 트랜지스터는,

상기 버퍼층 상에 배치된 스위칭 활성층 및 상기 스위칭 활성층의 적어도 일부 상에 배치된 스위칭 게이트 전극

을 포함하며,

상기 구동 활성층은 상기 스위칭 활성층보다 결정의 크기가 불균일한, 박막트랜지스터 어레이 기판.

청구항 8

제7항에 있어서,

상기 구동 트랜지스터와 평면상 중첩되게 배치된 커패시터를 더 포함하며,

상기 커패시터는 하부 전극으로 기능하는 상기 구동 게이트 전극 및 상기 구동 게이트 전극에 대향하는 상부 전극을 포함하는, 박막트랜지스터 어레이 기판.

청구항 9

제7항에 있어서,

상기 구동 활성층은 구동 소스 영역, 상기 구동 소스 영역과 이격되어 있는 구동 드레인 영역, 및 상기 구동 소스 영역과 상기 구동 드레인 영역 사이에 배치된 구동 채널 영역을 포함하며,

상기 열전도 패턴은, 상기 기판과 적어도 상기 구동 채널 영역 사이에 배치되도록 패턴닝된, 박막트랜지스터 어레이 기판.

청구항 10

구동 트랜지스터 영역 및 스위칭 트랜지스터 영역을 포함하는 기판 상의 상기 구동 트랜지스터 영역에 열전도 패턴을 형성하는 단계;

상기 기판 상에 상기 열전도 패턴을 덮는 버퍼층을 형성하는 단계;

상기 버퍼층 상에 비정질 실리콘층을 형성하는 단계;

레이저 빔을 조사하여 상기 비정질 실리콘층을 다결정 실리콘으로 결정화하는 단계;

상기 다결정 실리콘으로 구성된 층을 패턴닝하여 상기 구동 트랜지스터 영역 및 상기 스위칭 트랜지스터 영역에 각각 구동 반도체층 및 스위칭 반도체층을 형성하는 단계;

상기 구동 반도체층 및 상기 스위칭 반도체층을 덮는 하부 게이트 절연막을 형성하는 단계;

상기 하부 게이트 절연막 상에 상기 구동 반도체층의 일부 및 상기 스위칭 반도체층의 일부에 각각 대응되도록 구동 게이트 전극 및 스위칭 게이트 전극을 형성하는 단계; 및

상기 구동 게이트 전극 및 상기 스위칭 게이트 전극을 각각 마스크로 이용하여 상기 구동 반도체층 및 상기 스위칭 반도체층에 도핑을 수행하여 구동 소스 영역, 구동 드레인 영역, 및 구동 채널 영역을 포함하는 구동 활성층 및 스위칭 소스 영역, 스위칭 드레인 영역, 및 스위칭 채널 영역을 포함하는 스위칭 활성층을 형성하는 단계;를 포함하는 박막트랜지스터 어레이 기판의 제조 방법.

청구항 11

제10항에 있어서,

상기 열전도 패턴을 형성하는 단계는,

상기 기판 상에 열전도 물질을 형성하는 단계; 및

적어도 상기 스위칭 트랜지스터 영역에 형성된 상기 열전도 물질을 제거함으로써, 상기 구동 트랜지스터 영역에 대응되는 상기 열전도 패턴을 형성하는 단계;를 포함하는, 박막트랜지스터 어레이 기판의 제조 방법.

청구항 12

제10항에 있어서,

상기 열전도 패턴은 상기 버퍼층보다 열전도도가 높은, 박막트랜지스터 어레이 기판의 제조 방법.

청구항 13

제10항에 있어서,

상기 열전도 패턴은 비정질 실리콘, 다결정 실리콘, 실리콘 산화물(SiO_2), 및 실리콘 질화물(SiN_x)을 포함하는 그룹에서 선택된 적어도 하나의 물질보다 열전도도가 높은, 박막트랜지스터 어레이 기판의 제조 방법.

청구항 14

제10항에 있어서,

상기 열전도 패턴은 약 $104 \text{ W/m}^\circ\text{C}$ 내지 약 $106 \text{ W/m}^\circ\text{C}$ 의 열전도도를 갖는, 박막트랜지스터 어레이 기판의 제조 방법.

청구항 15

제10항에 있어서,

상기 열전도 패턴은 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 적어도 하나의 물질을 포함하는, 박막트랜지스터 어레이 기판의 제조 방법.

청구항 16

제10항에 있어서,

상기 버퍼층은 실리콘 산화물(SiO_2) 및 실리콘 질화물(SiN_x) 중 적어도 하나를 포함하는, 박막트랜지스터 어레이 기판의 제조 방법.

청구항 17

구동 트랜지스터 영역 및 스위칭 트랜지스터 영역을 포함하는 기판;

상기 기판 상의 상기 구동 트랜지스터 영역에 배치된 열전도 패턴;

상기 기판 상에 상기 열전도 패턴을 덮도록 배치된 버퍼층;

상기 버퍼층 상의 상기 구동 트랜지스터 영역 및 상기 스위칭 트랜지스터 영역에 각각 배치된 구동 트랜지스터 및 스위칭 트랜지스터;

상기 구동 트랜지스터와 전기적으로 연결된 화소 전극;

상기 화소 전극에 대향하는 공통 전극; 및

상기 화소 전극과 상기 공통 전극 사이에 배치된 유기 발광층;을 포함하는 유기 발광 표시 장치.

청구항 18

제17항에 있어서,

상기 열전도 패턴은 상기 버퍼층보다 열전도도가 높으며,

상기 열전도 패턴은 약 $104 \text{ W/m}^\circ\text{C}$ 내지 약 $106 \text{ W/m}^\circ\text{C}$ 의 열전도도를 갖는, 유기 발광 표시 장치.

청구항 19

제17항에 있어서,

상기 구동 트랜지스터는,

상기 버퍼층 상에 상기 열전도 패턴에 대응되도록 배치된 구동 활성층 및 상기 구동 활성층의 적어도 일부 상에 배치된 구동 게이트 전극을 포함하고,

상기 스위칭 트랜지스터는,

상기 버퍼층 상에 배치된 스위칭 활성층 및 상기 스위칭 활성층의 적어도 일부 상에 배치된 스위칭 게이트 전극을 포함하며,

상기 구동 활성층은 상기 스위칭 활성층보다 결정의 크기가 불균일한, 유기 발광 표시 장치.

청구항 20

제19항에 있어서,

상기 구동 트랜지스터와 평면상 중첩되게 배치된 커패시터를 더 포함하며,

상기 커패시터는 하부 전극으로 기능하는 상기 구동 게이트 전극 및 상기 구동 게이트 전극에 대향하는 상부 전극을 포함하는, 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 박막트랜지스터 어레이 기관, 그 제조 방법, 및 박막트랜지스터 어레이 기관을 포함하는 유기 발광 표시 장치에 관한 것으로, 더욱 상세하게는 구동 트랜지스터의 구동 범위를 개선한 박막트랜지스터 어레이 기관, 그 제조 방법, 및 박막트랜지스터 어레이 기관을 포함하는 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치, 액정 표시 장치 등과 같은 표시 장치는 박막트랜지스터(Thin Film Transistor: TFT), 커패시터, 및 복수의 배선을 포함한다. 표시 장치가 제작되는 기관은 TFT, 커패시터, 및 배선 등의 미세 패턴으로 이루어지고, TFT, 커패시터 및 배선 간의 복잡한 연결에 의해 표시 장치가 작동된다.

[0003] 최근 콤팩트하고 해상도가 높은 표시 장치에 대한 요구가 증가함에 따라, 표시 장치에 포함된 TFT, 커패시터 및 배선들 간의 효율적인 공간 배치와 연결 구조에 대한 요구가 높아지고 있다.

[0004] 한편, 유기 발광 표시 장치는 정공 주입 전극과 전자 주입 전극 그리고 이들 사이에 형성되어 있는 유기 발광층을 포함하는 유기 발광 소자를 구비하며, 정공 주입 전극에서 주입되는 정공과 전자 주입 전극에서 주입되는 전자가 유기 발광층에서 결합하여 생성된 엑시톤(exciton)이 여기 상태(excited state)로부터 기저 상태(ground state)로 떨어지면서 빛을 발생시키는 자발광형 표시 장치이다.

[0005] 자발광형 표시 장치인 유기 발광 표시 장치는 별도의 광원이 불필요하므로 저전압으로 구동이 가능하고 경량의 박형으로 구성할 수 있으며, 시야각, 콘트라스트(contrast), 응답 속도 등의 특성이 우수하기 때문에 MP3 플레이어나 휴대폰 등과 같은 개인용 휴대기기에서 텔레비전(TV)에 이르기까지 응용 범위가 확대되고 있다.

발명의 내용

해결하려는 과제

[0006] 유기 발광 표시 장치는 유기 발광 소자를 구동하기 위한 구동 회로부를 포함하며 구동 회로부는 유기 발광 소자에 흐르는 전류량을 제어하는 구동 트랜지스터를 포함한다.

[0007] 상기 구동 트랜지스터는 소정의 구동 범위(driving range)를 가지며, 구동 범위가 넓을수록 유기 발광 소자로부터 방출되는 빛의 계조를 더욱 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다. 그러나, 구동 범위를 증가시키기 위하여 구동 트랜지스터에 포함된 채널 영역의 길이를 길게 구성할 수 있으나, 이 경우 채널 영역이 차지하는 공간이 넓어져 고해상도의 유기 발광 표시 장치를 구현하기 어려운 문제가 존재한다.

[0008] 본 발명의 실시예들은 구동 트랜지스터에 포함된 채널 영역이 차지하는 공간을 최소화하면서 구동 범위를 개선한 박막트랜지스터 어레이 기관, 그 제조 방법, 및 박막트랜지스터 어레이 기관을 포함하는 유기 발광 표시 장치를 제공한다.

과제의 해결 수단

[0009] 본 발명의 일 실시예에 따른 박막트랜지스터 어레이 기관은, 구동 트랜지스터 영역 및 스위칭 트랜지스터 영역

을 포함하는 기관; 상기 기관 상의 상기 구동 트랜지스터 영역에 배치된 열전도 패턴; 상기 기관 상에 상기 열전도 패턴을 덮도록 배치된 버퍼층; 및 상기 버퍼층 상의 상기 구동 트랜지스터 영역 및 상기 스위칭 트랜지스터 영역에 각각 배치된 구동 트랜지스터 및 스위칭 트랜지스터;를 포함한다.

- [0010] 상기 열전도 패턴은 약 104 W/m² 내지 약 106 W/m²의 열전도도를 갖는 물질을 포함할 수 있다.
- [0011] 상기 열전도 패턴은 상기 버퍼층보다 열전도도가 높을 수 있다.
- [0012] 상기 열전도 패턴은 실리콘 산화물(SiO₂), 실리콘 질화물(SiN_x), 비정질 실리콘, 및 다결정 실리콘을 포함하는 그룹에서 선택된 적어도 하나의 물질보다 열전도도가 높을 수 있다.
- [0013] 상기 열전도 패턴은 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 적어도 하나의 물질을 포함할 수 있다.
- [0014] 상기 버퍼층은 실리콘 산화물(SiO₂) 및 실리콘 질화물(SiN_x) 중 적어도 하나를 포함할 수 있다.
- [0015] 상기 구동 트랜지스터는, 상기 버퍼층 상에 상기 열전도 패턴에 대응되도록 배치된 구동 활성층 및 상기 구동 활성층의 적어도 일부 상에 배치된 구동 게이트 전극을 포함하고, 상기 스위칭 트랜지스터는, 상기 버퍼층 상에 배치된 스위칭 활성층 및 상기 스위칭 활성층의 적어도 일부 상에 배치된 스위칭 게이트 전극을 포함하며, 상기 구동 활성층은 상기 스위칭 활성층보다 결정의 크기가 불균일할 수 있다.
- [0016] 상기 구동 트랜지스터와 평면상 중첩되게 배치된 커패시터를 더 포함하며, 상기 커패시터는 하부 전극으로 기능하는 상기 구동 게이트 전극 및 상기 구동 게이트 전극에 대향하는 상부 전극을 포함할 수 있다.
- [0017] 상기 구동 활성층은 구동 소스 영역, 상기 구동 소스 영역과 이격되어 있는 구동 드레인 영역, 및 상기 구동 소스 영역과 상기 구동 드레인 영역 사이에 배치된 구동 채널 영역을 포함하며, 상기 열전도 패턴은, 상기 기관과 적어도 상기 구동 채널 영역 사이에 배치되도록 패터닝될 수 있다.
- [0018] 본 발명의 일 실시예에 따른 박막트랜지스터 어레이 기관의 제조 방법은, 구동 트랜지스터 영역 및 스위칭 트랜지스터 영역을 포함하는 기관 상의 상기 구동 트랜지스터 영역에 열전도 패턴을 형성하는 단계; 상기 기관 상에 상기 열전도 패턴을 덮는 버퍼층을 형성하는 단계; 상기 버퍼층 상에 비정질 실리콘층을 형성하는 단계; 레이저 빔을 조사하여 상기 비정질 실리콘층을 다결정 실리콘으로 결정화하는 단계; 상기 다결정 실리콘으로 구성된 층을 패터닝하여 상기 구동 트랜지스터 영역 및 상기 스위칭 트랜지스터 영역에 각각 구동 반도체층 및 스위칭 반도체층을 형성하는 단계; 상기 구동 반도체층 및 상기 스위칭 반도체층을 덮는 하부 게이트 절연막을 형성하는 단계; 상기 하부 게이트 절연막 상에 상기 구동 반도체층의 일부 및 상기 스위칭 반도체층의 일부에 각각 대응되도록 구동 게이트 전극 및 스위칭 게이트 전극을 형성하는 단계; 및 상기 구동 게이트 전극 및 상기 스위칭 게이트 전극을 각각 마스크로 이용하여 상기 구동 반도체층 및 상기 스위칭 반도체층에 도핑을 수행하여 구동 소스 영역, 구동 드레인 영역, 및 구동 채널 영역을 포함하는 구동 활성층 및 스위칭 소스 영역, 스위칭 드레인 영역, 및 스위칭 채널 영역을 포함하는 스위칭 활성층을 형성하는 단계;를 포함한다.
- [0019] 상기 열전도 패턴을 형성하는 단계는, 상기 기관 상에 열전도 물질을 형성하는 단계; 및 적어도 상기 스위칭 트랜지스터 영역에 형성된 상기 열전도 물질을 제거함으로써, 상기 구동 트랜지스터 영역에 대응되는 상기 열전도 패턴을 형성하는 단계;를 포함할 수 있다.
- [0020] 상기 열전도 패턴은 상기 버퍼층보다 열전도도가 높을 수 있다.
- [0021] 상기 열전도 패턴은 비정질 실리콘, 다결정 실리콘, 실리콘 산화물(SiO₂), 및 실리콘 질화물(SiN_x)을 포함하는 그룹에서 선택된 적어도 하나의 물질보다 열전도도가 높을 수 있다.
- [0022] 상기 열전도 패턴은 약 104 W/m² 내지 약 106 W/m²의 열전도도를 가질 수 있다.
- [0023] 상기 열전도 패턴은 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 적어도 하나의 물질을 포함할 수 있다.
- [0024] 상기 버퍼층은 실리콘 산화물(SiO₂) 및 실리콘 질화물(SiN_x) 중 적어도 하나를 포함할 수 있다.
- [0025] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는, 구동 트랜지스터 영역 및 스위칭 트랜지스터 영역을 포함하는 기관; 상기 기관 상의 상기 구동 트랜지스터 영역에 배치된 열전도 패턴; 상기 기관 상에 상기 열전도 패

턴을 덮도록 배치된 버퍼층; 상기 버퍼층 상의 상기 구동 트랜지스터 영역 및 상기 스위칭 트랜지스터 영역에 각각 배치된 구동 트랜지스터 및 스위칭 트랜지스터; 상기 구동 트랜지스터와 전기적으로 연결된 화소 전극; 상기 화소 전극에 대향하는 공통 전극; 및 상기 화소 전극과 상기 공통 전극 사이에 배치된 유기 발광층;을 포함한다.

[0026] 상기 열전도 패턴은 상기 버퍼층보다 열전도도가 높으며, 상기 열전도 패턴은 약 104 W/m℃ 내지 약 106 W/m℃의 열전도도를 가질 수 있다.

[0027] 상기 구동 트랜지스터는, 상기 버퍼층 상에 상기 열전도 패턴에 대응되도록 배치된 구동 활성층 및 상기 구동 활성층의 적어도 일부 상에 배치된 구동 게이트 전극을 포함하고, 상기 스위칭 트랜지스터는, 상기 버퍼층 상에 배치된 스위칭 활성층 및 상기 스위칭 활성층의 적어도 일부 상에 배치된 스위칭 게이트 전극을 포함하며, 상기 구동 활성층은 상기 스위칭 활성층보다 결정의 크기가 불균일할 수 있다.

[0028] 상기 구동 트랜지스터와 평면상 중첩되게 배치된 커패시터를 더 포함하며, 상기 커패시터는 하부 전극으로 기능하는 상기 구동 게이트 전극 및 상기 구동 게이트 전극에 대향하는 상부 전극을 포함할 수 있다.

발명의 효과

[0029] 본 발명의 실시예들에 따르면, 구동 트랜지스터의 채널 영역이 차지하는 공간을 최소화하면서 구동 범위를 개선한 박막트랜지스터 어레이 기관, 그 제조 방법, 및 박막트랜지스터 어레이 기관을 포함하는 유기 발광 표시 장치를 제공할 수 있다.

[0030] 물론 이러한 효과에 의해 본 발명의 범위가 한정되는 것은 아니다.

도면의 간단한 설명

[0031] 도 1은 일 실시예에 따른 유기 발광 표시 장치의 일 화소의 등가 회로도이다.

도 2는 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

도 3a 내지 도 3f는 도 2의 유기 발광 표시 장치를 제조하는 방법을 순차적으로 나타낸 단면도들이다.

도 4는 다른 실시예에 따른 유기 발광 표시 장치의 일 화소의 등가 회로도이다.

도 5는 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0032] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0033] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0034] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0035] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0036] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다. 또한, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0037] 한편, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다. 또한, 막, 영역, 구성요소 등의 부분이 다른 부분 "위에" 또는 "상에" 있다고 할 때, 다른 부분의 "바로 위에" 또는 "바로 상에" 있

는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.

- [0038] 이하의 실시예에서, 막, 영역, 구성 요소 등이 연결되었다고 할 때, 막, 영역, 구성 요소들이 직접적으로 연결된 경우뿐만 아니라 막, 영역, 구성요소들 중간에 다른 막, 영역, 구성 요소들이 개재되어 간접적으로 연결된 경우도 포함한다. 예컨대, 본 명세서에서 막, 영역, 구성 요소 등이 전기적으로 연결되었다고 할 때, 막, 영역, 구성 요소 등이 직접 전기적으로 연결된 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 간접적으로 전기적 연결된 경우도 포함한다.
- [0039] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.
- [0040] 또한, 첨부 도면에서는, 하나의 화소에 2개의 박막트랜지스터(thin film transistor, TFT)와 1개의 커패시터(capacitor)를 구비하는 2Tr-1Cap 구조와 하나의 화소에 7개의 박막트랜지스터와 1개의 커패시터를 구비하는 7Tr-1Cap 구조의 능동 구동(active matrix, AM)형 유기 발광 표시 장치를 도시하고 있지만, 본 발명이 이에 한정되는 것은 아니다. 따라서 유기 발광 표시 장치는 하나의 화소에 복수 개의 박막트랜지스터와 하나 이상의 커패시터를 구비할 수 있으며, 별도의 배선이 더 형성되거나 기존의 배선이 생략되어 다양한 구조를 갖도록 형성할 수도 있다. 화소는 화상을 표시하는 최소 단위를 말하며, 유기 발광 표시 장치는 복수의 화소들을 통해 화상을 표시한다.
- [0041] 도 1은 일 실시예에 따른 유기 발광 표시 장치의 일 화소의 등가 회로도이다.
- [0042] 도 1을 참조하면, 일 실시예에 따른 유기 발광 표시 장치(1)는 박막트랜지스터 어레이 기관(11) 및 박막트랜지스터 어레이 기관(11) 상에 배치된 유기 발광 소자(OLED)를 포함한다. 유기 발광 표시 장치(1)는 유기 발광 소자(OLED)가 각각 배치된 복수개의 화소들로 구성될 수 있다. 박막트랜지스터 어레이 기관(11)은 각 화소를 구동하기 위한 화소 회로 및 상기 화소 회로에 전기적인 신호를 인가하는 복수개의 배선들을 포함한다.
- [0043] 상기 배선들은 스캔 신호(Scan)를 전달하는 스캔선(SLn), 데이터 신호(Data)를 전달하는 데이터선(DLm), 및 구동 전압(ELVDD)을 전달하는 구동 전압선(PL)을 포함할 수 있다. 각 화소는 제1 방향으로 연장되는 스캔선(SLn) 및 제1 방향과 교차하는 제2 방향으로 연장되는 데이터선(DLm)이 교차하는 지점에 배치될 수 있다.
- [0044] 각 화소는 빛을 방출하는 유기 발광 소자(OLED) 및 배선으로부터 신호를 전달받아 유기 발광 소자(OLED)를 구동하는 화소 회로를 포함한다. 일 실시예에 따르면, 화소 회로는 2개의 트랜지스터(T11 및 T12) 및 1개의 커패시터(Cst1)를 포함할 수 있다.
- [0045] 구동 트랜지스터(T11)의 구동 게이트 전극(G11)은 커패시터(Cst1)의 하부 전극(Cst11)과 연결되어 있고, 구동 트랜지스터(T11)의 구동 소스 전극(S11)은 구동 전압선(PL)과 연결되어 있으며, 구동 트랜지스터(T11)의 구동 드레인 전극(D11)은 유기 발광 소자(OLED)의 화소 전극(211, 도 2)과 전기적으로 연결되어 있다. 구동 트랜지스터(T11)는 스위칭 트랜지스터(T12)의 스위칭 동작에 따라 데이터 신호(Data)를 전달받아 유기 발광 소자(OLED)에 구동 전류(I_d)를 공급한다.
- [0046] 스위칭 트랜지스터(T12)의 스위칭 게이트 전극(G12)은 스캔선(SLn)과 연결되어 있고, 스위칭 트랜지스터(T12)의 스위칭 소스 전극(S12)은 데이터선(DLm)과 연결되어 있으며, 스위칭 트랜지스터(T12)의 스위칭 드레인 전극(D12)은 구동 트랜지스터(T11)의 구동 게이트 전극(G11)과 연결되어 있다. 스위칭 트랜지스터(T12)는 스캔선(SLn)을 통해 전달받은 스캔 신호(Scan)에 따라 턴 온되어 데이터선(DLm)으로부터 전달된 데이터 신호(Data)를 구동 트랜지스터(T11)의 구동 게이트 전극(G11)으로 전달하는 스위칭 동작을 수행한다.
- [0047] 커패시터(Cst1)의 상부 전극(Cst12)은 구동 전압선(PL)과 연결되어 있으며, 커패시터(Cst1)의 하부 전극(Cst11)은 구동 트랜지스터(T11)의 구동 게이트 전극(G11)과 연결되어 있다. 커패시터(Cst1)는 구동 트랜지스터(T11)의 구동 게이트 전극(G11)에 인가되는 데이터 신호(Data)를 충전하고 스위칭 트랜지스터(T12)가 턴 오프된 후에도 이를 유지한다.
- [0048] 유기 발광 소자(OLED)의 화소 전극(211, 도 2)은 구동 트랜지스터(T11)의 구동 드레인 전극(D11)에 연결되어 있고, 유기 발광 소자(OLED)의 공통 전극(231, 도 2)은 공통 전압(ELVSS)을 공급받는다. 이에 따라, 유기 발광 소자(OLED)는 구동 트랜지스터(T11)로부터 구동 전류(I_d)를 전달받아 발광함으로써 화상을 표시한다.
- [0049] 도 2는 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

- [0050] 도 2를 참조하면, 일 실시예에 따른 유기 발광 표시 장치(1)는 박막트랜지스터 어레이 기관(11) 및 박막트랜지스터 어레이 기관(11) 상에 배치된 유기 발광 소자(OLED)를 포함하며, 박막트랜지스터 어레이 기관(11)은 구동 트랜지스터 영역(R11) 및 스위칭 트랜지스터 영역(R12)을 포함하는 기관(111), 기관(111) 상의 구동 트랜지스터 영역(R11)에 배치된 열전도 패턴(H1), 기관(111) 상에 열전도 패턴(H1)을 덮도록 배치된 버퍼층(131) 및 버퍼층(131) 상의 구동 트랜지스터 영역(R11) 및 스위칭 트랜지스터 영역(R12)에 각각 배치된 구동 트랜지스터(T11) 및 스위칭 트랜지스터(T12)를 포함한다.
- [0051] 기관(111)은 구동 트랜지스터(T11)가 배치되는 구동 트랜지스터 영역(R11) 및 스위칭 트랜지스터(T12)가 배치되는 스위칭 트랜지스터 영역(R12)을 포함하며, 글라스재, 금속재, 또는 PET(Polyethylen terephthalate), PEN(Polyethylen naphthalate), 폴리이미드(Polyimide) 등과 같은 플라스틱재 등 다양한 재료로 형성된 것일 수 있다.
- [0052] 열전도 패턴(H1)은 기관(111) 상의 구동 트랜지스터 영역(R11)에 배치된다. 열전도 패턴(H1)은 열전도도가 높은 물질을 포함할 수 있다. 일 실시예에 따르면, 열전도 패턴(H1)은 약 104 W/m² 내지 약 106 W/m²의 열전도도를 갖는 물질을 포함할 수 있다. 열전도 패턴(H1)은 구동 트랜지스터 영역(R11)에만 배치되며, 스위칭 트랜지스터 영역(R12)에는 배치되지 않을 수 있다.
- [0053] 기관(111) 상에는 열전도 패턴(H1)을 덮는 버퍼층(131)이 배치된다. 버퍼층(131)은 불순 원소의 침투를 방지하며 기관(111)의 표면을 평탄화하는 역할을 한다. 버퍼층(131)은 예컨대, 실리콘 산화물(SiO₂) 및 실리콘 질화물(SiNx) 중 적어도 하나를 포함할 수 있다. 일 실시예에 따르면, 버퍼층(131)은 실리콘 산화물(SiO₂)의 단일막, 실리콘 질화물(SiNx)의 단일막, 또는 실리콘 산화물(SiO₂)과 실리콘 질화물(SiNx)이 적층된 이중막 구조로 형성될 수 있다.
- [0054] 열전도 패턴(H1)은 버퍼층(131)보다 열전도도가 높을 수 있다. 즉, 열전도 패턴(H1)은 버퍼층(131)을 구성하는 실리콘 산화물(SiO₂) 및/또는 실리콘 질화물(SiNx)보다 열전도도가 높을 수 있다.
- [0055] 열전도 패턴(H1)은 또한, 구동 트랜지스터(T11)에 포함된 구동 활성층(A11)을 형성하기 위한 비정질 실리콘(amorphous silicon) 및/또는 비정질 실리콘(amorphous silicon)이 결정화된 다결정 실리콘(polysilicon)보다 열전도도가 높을 수 있다. 이에 관해서는 후술한다.
- [0056] 열전도 패턴(H1)은 유기물 및 무기물 중 적어도 하나를 포함할 수 있으며, 일 실시예에 따르면, 열전도 패턴(H1)은 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 적어도 하나의 물질을 포함할 수 있다.
- [0057] 도시하진 않았지만, 기관(111) 상에는 하부 버퍼층(미도시)이 더 배치될 수 있으며, 열전도 패턴(H1)은 상기 하부 버퍼층(미도시) 상의 구동 트랜지스터 영역(R11)에 배치될 수 있다. 즉, 기관(111) 상의 구동 트랜지스터 영역(R11)에는 상기 하부 버퍼층(미도시), 열전도 패턴(H1), 및 버퍼층(131)이 순차적으로 배치될 수 있다. 기관(111)의 상면과 열전도 패턴(H1)의 접착력이 약할 수 있으며, 기관(111)의 상면과 열전도 패턴(H1) 사이에 상기 하부 버퍼층(미도시)을 배치함으로써, 열전도 패턴(H1)이 들뜨는 현상을 방지할 수 있다. 상기 하부 버퍼층(미도시)과 열전도 패턴(H1) 사이의 접착력은 기관(111)과 열전도 패턴(H1) 사이의 접착력보다 클 수 있다. 일 실시예에 따르면, 상기 하부 버퍼층(미도시)은 실리콘 산화물(SiO₂) 및/또는 실리콘 질화물(SiNx)을 포함하는 단일막 또는 이중막일 수 있다.
- [0058] 버퍼층(131) 상의 구동 트랜지스터 영역(R11)에는 구동 트랜지스터(T11)가 배치되고, 버퍼층(131) 상의 스위칭 트랜지스터 영역(R12)에는 스위칭 트랜지스터(T12)가 배치된다. 구동 트랜지스터(T11) 및 스위칭 트랜지스터(T12)는 각각 구동 활성층(A11) 및 스위칭 활성층(A12)을 포함할 수 있다.
- [0059] 구동 활성층(A11)은 불순물이 도핑되어 도전성을 띄며 서로 이격되어 있는 구동 소스 영역(SR11)과 구동 드레인 영역(DR11), 및 구동 소스 영역(SR11)과 구동 드레인 영역(DR11) 사이에 배치되며 반도체 물질로 구성된 구동 채널 영역(CR11)을 포함할 수 있다. 스위칭 활성층(A12)은 불순물이 도핑되어 도전성을 띄는 서로 이격되어 있는 스위칭 소스 영역(SR12)과 스위칭 드레인 영역(DR12), 및 스위칭 소스 영역(SR12)과 스위칭 드레인 영역(DR12) 사이에 배치되며 반도체 물질로 구성된 스위칭 채널 영역(CR12)을 포함할 수 있다.
- [0060] 구동 활성층(A11) 및 스위칭 활성층(A12)은 각각 구동 반도체층(A11', 도 3c) 및 스위칭 반도체층(A12', 도 3c)으로부터 형성된다. 구동 반도체층(A11', 도 3c) 및 스위칭 반도체층(A12', 도 3c)은, 버퍼층(131) 상에 형성된 비정질 실리콘층(141, 도 3b)에 레이저 빔이 입사되어 비정질 실리콘층(141, 도 3b)이 다결정 실리콘

로 결정화되면, 상기 다결정 실리콘으로 구성된 층이 패터닝됨으로써 형성될 수 있다. 상기 레이저 빔은 비정질 실리콘층(141, 도 3b)을 완전 용융시킬 수 있는 에너지 밀도를 가질 수 있다.

[0061] 일 실시예에 따르면, 상기 레이저 빔은 비정질 실리콘층(141, 도 3b)의 상부 또는 하부로부터 비정질 실리콘층(141, 도 3b) 방향으로 조사될 수 있다. 이에 관해서는 후술한다.

[0062] 이때, 구동 트랜지스터 영역(R11)에 배치된 열전도 패턴(H1)에 의해 상기 레이저 빔의 에너지를 일부 빼앗긴 결과, 구동 트랜지스터(T11)에 포함된 구동 활성층(A11)을 구성하는 다결정 실리콘의 결정의 크기는 불균일해질 수 있다. 열전도 패턴(H1)의 열전도도가 높을수록 구동 활성층(A11)을 구성하는 다결정 실리콘의 결정의 크기가 더 불균일해질 수 있다.

[0063] 상술한 바와 같이, 열전도 패턴(H1)은 실리콘 산화물(SiO_2) 및/또는 실리콘 질화물(SiN_x)로 구성된 버퍼층(131) 및 구동 활성층(A11)을 형성하기 위한 비정질 실리콘보다 높은 열전도도를 가질 수 있다. 따라서, 비정질 실리콘층(141, 도 3b)에 상기 레이저 빔을 조사하는 과정에서, 상기 레이저 빔으로부터 기인한 열은 비정질 실리콘층(141, 도 3b) 및 버퍼층(131)보다 열전도 패턴(H1)에 더 용이하게 전달될 수 있다.

[0064] 상기 비정질 실리콘은 결정화되면서 다결정 실리콘으로 변화하며, 열전도 패턴(H1)은 다결정 실리콘보다 높은 열전도도를 가지므로, 결정화 과정에서도 상기 레이저 빔으로부터 기인한 열은 열전도 패턴(H1)에 용이하게 전달되어, 구동 트랜지스터 영역(R11)에 대응되는 비정질 실리콘층(141, 도 3b)에는 다른 영역보다 적은 열이 전달될 수 있다.

[0065] 반면, 열전도 패턴(H1)이 배치되지 않은 스위칭 트랜지스터 영역(R12)에 배치된 스위칭 트랜지스터(T12)의 스위칭 활성층(A12)을 구성하는 다결정 실리콘의 결정의 크기는 실질적으로 균일할 수 있다.

[0066] 이처럼, 구동 활성층(A11)을 구성하는 다결정 실리콘의 결정의 크기가 불균일해지면, 결정립(crystal grain)의 경계가 증가하게 된다. 즉, 결정의 크기가 불균일한 다결정 실리콘으로 구성된 구동 활성층(A11)의 구동 채널 영역(CR11)의 전달 특성은 상기 결정립의 경계의 증가로 인해 감소될 수 있으며, 결과적으로 구동 트랜지스터(T11)의 구동 범위(driving range)가 증가하게 된다.

[0067] 열전도 패턴(H1)은 적어도 구동 활성층(A11)의 구동 채널 영역(CR11)에 대응되도록 배치되어, 구동 채널 영역(CR11)을 구성하는 다결정 실리콘의 결정의 크기를 불균일하게 할 수 있다.

[0068] 버퍼층(131) 상에는 구동 활성층(A11) 및 스위칭 활성층(A12)을 덮는 하부 게이트 절연막(151)이 배치되며, 하부 게이트 절연막(151) 상에는 구동 활성층(A11) 및 스위칭 활성층(A12)의 적어도 일부에 각각 대응되는 구동 게이트 전극(G11) 및 스위칭 게이트 전극(G12)이 배치될 수 있다.

[0069] 하부 게이트 절연막(151)은 무기물 또는 유기물을 포함하는 단층 또는 다층의 박막으로 이루어질 수 있다. 단층의 박막으로 이루어진 하부 게이트 절연막(151)은 구동 활성층(A11)과 구동 게이트 전극(G11) 사이, 및 스위칭 활성층(A12)과 스위칭 게이트 전극(G12) 사이에 개재되며, 실리콘 산화물(SiO_2) 또는 실리콘 질화물(SiN_x)을 포함할 수 있다.

[0070] 도시하진 않았지만, 하부 게이트 절연막(151)은 다층의 박막으로 이루어질 수 있다. 일 실시예에 따르면, 하부 게이트 절연막(151)은 실리콘 산화물을 포함하는 하부 박막과 실리콘 질화물을 포함하는 상부 박막으로 이루어질 수 있다. 실리콘 산화물보다 에칭액에 강한 실리콘 질화물이 실리콘 산화물의 상부에 배치되면, 게이트 전극이 패터닝될 때 하부 게이트 절연막(151)의 손상이 줄어들 수 있다.

[0071] 하부 게이트 절연막(151) 상에는 구동 게이트 전극(G11) 및 스위칭 게이트 전극(G12)을 덮는 상부 게이트 절연막(171)이 배치될 수 있다.

[0072] 하부 게이트 절연막(151)과 상부 게이트 절연막(171)은 구동 소스 영역(SR11), 구동 드레인 영역(DR11), 스위칭 소스 영역(SR12), 및 스위칭 드레인 영역(DR12)을 각각 노출하는 구동 소스 콘택홀(181), 구동 드레인 콘택홀(183), 스위칭 소스 콘택홀(182), 및 스위칭 드레인 콘택홀(184)을 포함할 수 있다.

[0073] 상부 게이트 절연막(171) 상에는 구동 트랜지스터(T11)의 구동 소스 전극(S11) 및 구동 드레인 전극(D11)과, 스위칭 트랜지스터(T12)의 스위칭 소스 전극(S12) 및 스위칭 드레인 전극(D12)이 배치될 수 있다. 구동 소스 전극(S11) 및 구동 드레인 전극(D11)은 각각 구동 소스 콘택홀(181) 및 구동 드레인 콘택홀(183)을 통해 구동 소스 영역(SR11), 구동 드레인 영역(DR11)에 연결될 수 있으며, 스위칭 소스 전극(S12) 및 스위칭 드레인 전극(D12)은 각각 스위칭 소스 콘택홀(182) 및 스위칭 드레인 콘택홀(184)을 통해 스위칭 소스 영역(SR12) 및 스위칭 드

레인 영역(DR12)에 연결될 수 있다.

- [0074] 상부 게이트 절연막(171) 상에는 구동 소스 전극(S11), 구동 드레인 전극(D11), 스위칭 소스 전극(S12), 및 스위칭 드레인 전극(D12)을 덮는 비아 절연막(191)이 배치될 수 있다. 일 실시예에 따르면, 비아 절연막(191)은 아크릴계 유기물, 폴리이미드(polyimide) 또는 BCB(Benzocyclobutene) 등의 유기 물질로 이루어질 수 있다. 비아 절연막(191)은 비아 절연막(191)의 하부에 배치된 화소 회로에 포함된 박막트랜지스터 등의 소자를 보호하는 역할 및 화소 회로에 의한 단차를 해소하여 상면을 평탄화시키는 역할을 할 수 있다.
- [0075] 비아 절연막(191)은 구동 트랜지스터(T11)의 구동 드레인 전극(D11)을 노출하는 비아홀(201)을 포함할 수 있다. 상부 게이트 절연막(171)에 포함된 구동 드레인 콘택홀(183)에는 구동 트랜지스터(T11)의 구동 드레인 전극(D11)이 매립될 수 있다. 비아홀(201)을 통해 구동 드레인 전극(D11)과 유기 발광 소자(OLED)의 화소 전극(211)은 전기적으로 연결될 수 있다. 즉, 화소 전극(211)은 구동 드레인 콘택홀(183) 및 비아홀(201)을 통해 구동 트랜지스터(T11)와 전기적으로 연결될 수 있다.
- [0076] 비아 절연막(191) 상에는 유기 발광 소자(OLED)의 화소 전극(211)이 배치될 수 있다. 화소 전극(211)은 높은 일함수를 갖는 물질로 형성될 수 있다. 일 실시예에 따르면, 유기 발광 표시 장치(1)는 기판(111)의 상부 방향으로 화상이 표시되는 전면 발광형일 수 있으며, 이 경우, 화소 전극(211)은 은(Ag), 마그네슘(Mg), 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr) 등의 금속 반사막과 ITO, IZO, ZnO, ITZO 등의 투명 도전막으로 구성될 수 있다. 다른 실시예에 따르면, 유기 발광 표시 장치(1)는 기판(111)의 하부 방향으로 화상이 표시되는 배면 발광형일 수 있으며, 이 경우, 화소 전극(211)은 ITO(indium tin oxide), IZO(indium zinc oxide), ZnO(zinc oxide), ITZO(indium tin zinc oxide) 등의 투명 도전막으로 구성될 수 있으며, 추가적으로 반투과 금속층을 더 포함할 수 있다.
- [0077] 비아 절연막(191) 상에는 각각의 화소를 구획하는 화소 정의막(251)이 배치될 수 있다. 화소 정의막(251)은 화소 전극(211)의 상면을 노출하는 제1 개구(251a)를 포함하며, 화소 전극(211)의 가장자리 영역을 덮을 수 있다.
- [0078] 화소 정의막(251)에 의해 노출된 화소 전극(211) 상에는 유기 발광층(2212)을 포함하는 중간층(221)이 배치될 수 있다. 유기 발광층(2212)은 적색광, 녹색광, 청색광 또는 백색광을 방출할 수 있다. 중간층(221)은 유기 발광층(2212) 외에, 화소 전극(211)과 유기 발광층(2212) 사이에 배치된 하부 공통층(2211) 및 유기 발광층(2212)과 공통 전극(231) 사이에 배치된 상부 공통층(2213)을 포함할 수 있다.
- [0079] 하부 공통층(2211)은 정공 주입층(hole injection layer) 및/또는 정공 수송층(hole transport layer)을 포함할 수 있으며, 상부 공통층(2213)은 전자 수송층(electron transport layer) 및/또는 전자 주입층(electron injection layer)을 포함할 수 있다. 일 실시예에 따르면, 화소 전극(211)과 공통 전극(231) 사이에는 상술한 층들 외에 기타 다양한 기능층이 더 배치될 수 있다.
- [0080] 화소 정의막(251) 및 중간층(221) 상에는 공통 전극(231)이 배치될 수 있다. 공통 전극(231)은 유기 발광 표시 장치(1)가 전면 발광형인 경우 투명 또는 반투명 전극으로 구성될 수 있으며, 유기 발광 표시 장치(1)가 배면 발광형인 경우 반사 전극으로 구성될 수 있다.
- [0081] 도시하진 않았지만, 공통 전극(231) 상에는 봉지 기판(미도시) 또는 봉지층(미도시)이 배치될 수 있다.
- [0082] 상술한 실시예에 따르면, 최소한의 면적을 차지하면서 넓은 구동 범위(driving range)를 갖는 구동 트랜지스터(T11)를 포함하며, 표시 품질이 우수한 고해상도의 유기 발광 표시 장치(1)를 구현할 수 있다.
- [0083] 이하에서는 중복되는 설명은 생략하거나 간략히 한다.
- [0084] 도 3a 내지 도 3f는 도 2의 유기 발광 표시 장치를 제조하는 방법을 순차적으로 나타낸 단면도들이다.
- [0085] 도 3a를 참조하면, 구동 트랜지스터 영역(R11) 및 스위칭 트랜지스터 영역(R12)을 포함하는 기판(111)을 준비한 후, 기판(111) 상의 구동 트랜지스터 영역(R11)에 열전도 패턴(H1)을 형성한다.
- [0086] 열전도 패턴(H1)은, 기판(111) 상에 열전도 물질을 형성한 후, 적어도 스위칭 트랜지스터 영역(R12)에 형성된 상기 열전도 물질을 제거함으로써 구동 트랜지스터 영역(R11)에 대응되도록 형성할 수 있다. 도시하진 않았지만, 일 실시예에 따르면, 열전도 패턴(H1)을 형성하기 전에 기판(111) 상의 전면에 하부 버퍼층(미도시)을 더 형성할 수 있다. 상기 하부 버퍼층(미도시)과 열전도 패턴(H1) 사이의 접착력은 상기 기판(111)과 열전도 패턴(H1) 사이의 접착력보다 클 수 있으며, 열전도 패턴(H1)을 형성하기 전에 하부 버퍼층(미도시)을 형성함으로써 열전도 패턴(H1)이 기판(111)으로부터 들뜨는 현상을 방지할 수 있다.

- [0087] 상기 열전도 물질은 약 104 W/m℃ 내지 약 106 W/m℃의 열전도도를 갖는 물질일 수 있으며, 비정질 실리콘, 다결정 실리콘, 실리콘 산화물(SiO₂), 및/또는 실리콘 질화물(SiN_x)보다 열전도도가 높을 수 있다. 상기 열전도 물질은 예컨대, 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 어느 하나의 물질일 수 있다.
- [0088] 도 3b를 참조하면, 기판(111) 상에 열전도 패턴(H1)을 덮도록 버퍼층(131)을 형성한 후, 버퍼층(131) 상에 비정질 실리콘층(141)을 형성한다. 버퍼층(131)은 열전도 패턴(H1)보다 열전도도가 낮은 물질을 포함할 수 있다. 버퍼층(131)은 예컨대, 실리콘 산화물(SiO₂) 및 실리콘 질화물(SiN_x) 중 적어도 하나를 포함할 수 있다.
- [0089] 이어서, 레이저 빔을 조사하여 비정질 실리콘층(141)을 다결정 실리콘으로 결정화한다.
- [0090] 일 실시예에 따르면, 도 3b에 도시된 바와 같이, 상기 레이저 빔은 비정질 실리콘층(141)의 상부로부터 비정질 실리콘층(141) 방향으로 조사될 수 있다.
- [0091] 그러나, 본 발명은 이에 제한되지 않으며, 다른 실시예에 따르면, 열전도 패턴(H1)이 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube) 등과 같은 투명한 물질로 형성되거나, 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu) 등과 같은 불투명한 물질이 레이저 빔을 투과시킬 수 있는 정도로 얇은 두께로 형성된 경우에는, 상기 레이저 빔은 비정질 실리콘층(141)의 하부로부터 비정질 실리콘층(141) 방향으로 조사될 수 있다. 즉, 레이저 빔은 기판(111), 열전도 패턴(H1), 및 버퍼층(131)을 투과한 후 비정질 실리콘층(141)에 입사될 수 있다.
- [0092] 열전도 패턴(H1)은 버퍼층(131) 및 비정질 실리콘층(141)보다 높은 열전도도를 가지므로, 상기 레이저 빔을 조사하는 과정에서 상기 레이저 빔으로부터 기인한 열은 버퍼층(131) 및/또는 비정질 실리콘층(141)보다 열전도 패턴(H1)에 더 용이하게 전달될 수 있다.
- [0093] 또한, 열전도 패턴(H1)은 다결정 실리콘보다 열전도도가 높을 수 있으며, 따라서, 상기 결정화 과정에서 상기 레이저 빔으로부터 기인한 열은 다결정 실리콘보다 열전도 패턴(H1)에 더 용이하게 전달될 수 있다.
- [0094] 도 3c를 참조하면, 상기 다결정 실리콘으로 구성된 층을 패터닝하여 구동 트랜지스터 영역(R11) 및 스위칭 트랜지스터 영역(R12)에 각각 구동 반도체층(A11') 및 스위칭 반도체층(A12')을 형성한다. 이때, 구동 반도체층(A11')을 구성하는 다결정 실리콘의 결정의 크기는 상기 스위칭 반도체층(A12')을 구성하는 결정의 크기보다 불균일 '할 수 있다.
- [0095] 레이저 빔을 조사함으로써, 비정질 실리콘층(141)을 다결정 실리콘으로 결정화시킬 수 있으며, 이때 구동 트랜지스터 영역(R11)에 대응되는 비정질 실리콘층(141)에는 스위칭 트랜지스터 영역(R12)에 대응되는 비정질 실리콘층(141)보다 열이 적게 전달될 수 있다. 이는 구동 트랜지스터 영역(R11)에 배치된 열전도 패턴(H1)에 레이저 빔에 기인한 열의 일부가 전달되었기 때문이며, 따라서 구동 트랜지스터 영역(R11)에 대응되는 비정질 실리콘층(141)에는 열에너지가 충분히 전달되지 않아 결정이 균일하게 이루어지지 않는 현상이 발생하게 된다.
- [0096] 따라서, 다결정 실리콘을 패터닝함으로써 형성된 구동 반도체층(A11')을 구성하는 다결정 실리콘은 스위칭 반도체층(A12')을 구성하는 다결정 실리콘보다 결정이 크기가 불균일해진다.
- [0097] 상기 구동 반도체층(A11') 및 스위칭 반도체층(A12')을 형성한 후, 버퍼층(131) 상에 구동 반도체층(A11') 및 스위칭 반도체층(A12')을 덮는 제1 절연 물질(151')을 형성한다.
- [0098] 도 3d를 참조하면, 제1 절연 물질(151') 상에 제1 도전 물질을 형성한 후 이를 패터닝하여 구동 트랜지스터 영역(R11) 및 스위칭 트랜지스터 영역(R12)에 각각 구동 게이트 전극(G11) 및 스위칭 게이트 전극(G12)을 형성한다. 구동 게이트 전극(G11) 및 스위칭 게이트 전극(G12)은 구동 반도체층(A11')의 일부 및 스위칭 반도체층(A12')의 일부에 각각 대응되도록 형성될 수 있다.
- [0099] 이어서, 구동 게이트 전극(G11) 및 스위칭 게이트 전극(G12)을 각각 마스크로 이용하여 구동 반도체층(A11') 및 스위칭 반도체층(A12')에 이온 불순물을 도핑함으로써, 구동 활성층(A11) 및 스위칭 활성층(A12)을 형성한다.
- [0100] 구동 활성층(A11)은 구동 채널 영역(CR11), 구동 소스 영역(SR11), 및 구동 드레인 영역(DR11)을 포함하며, 스위칭 활성층(A12)은 스위칭 채널 영역(CR12), 스위칭 소스 영역(SR12), 및 스위칭 드레인 영역(DR12)을 포함할 수 있다.
- [0101] 이때, 결정의 크기가 불균일한 다결정 실리콘으로 구성된 구동 채널 영역(CR11)의 전달 특성이 감소함에 따라,

구동 트랜지스터(T11)의 구동 범위가 증가하게 된다.

- [0102] 도 3e를 참조하면, 제1 절연 물질(151') 상에 구동 게이트 전극(G11) 및 스위칭 게이트 전극(G12)을 덮도록 제2 절연 물질을 형성한 후, 제1 절연 물질(151') 및 제2 절연 물질을 패터닝하여 구동 소스 콘택홀(181), 구동 드레인 콘택홀(183), 스위칭 소스 콘택홀(182), 및 스위칭 드레인 콘택홀(184)을 포함하는 하부 게이트 절연막(151) 및 상부 게이트 절연막(171)을 형성할 수 있다.
- [0103] 이어서, 하부 게이트 절연막(151) 및 상부 게이트 절연막(171) 상에 제2 도전 물질을 형성한 후 이를 패터닝하여 구동 트랜지스터(T11)의 구동 소스 전극(S11) 및 구동 드레인 전극(D11)과 스위칭 트랜지스터(T12)의 스위칭 소스 전극(S12) 및 스위칭 드레인 전극(D12)을 형성할 수 있다. 구동 소스 전극(S11) 및 구동 드레인 전극(D11)은 각각 구동 소스 콘택홀(181) 및 구동 드레인 콘택홀(183)을 통해 구동 소스 영역(SR11), 구동 드레인 영역(DR11)에 연결될 수 있다. 스위칭 소스 전극(S12) 및 스위칭 드레인 전극(D12)은 각각 스위칭 소스 콘택홀(182), 및 스위칭 드레인 콘택홀(184)을 통해 스위칭 소스 영역(SR12), 및 스위칭 드레인 영역(DR12)에 연결될 수 있다.
- [0104] 도 3f를 참조하면, 상부 게이트 절연막(171) 상에 구동 소스 전극(S11), 구동 드레인 전극(D11), 스위칭 소스 전극(S12), 및 스위칭 드레인 전극(D12)을 덮는 제3 절연 물질을 형성한 후 이를 패터닝하여 비아홀(201)을 포함하는 비아 절연막(191)을 형성한다.
- [0105] 이어서, 비아 절연막(191) 상에 제3 도전 물질을 형성한 후 이를 패터닝함으로써 화소 전극(211)을 형성하고, 화소 전극(211) 상에 제4 절연 물질을 형성한 후 이를 패터닝하여 화소 전극(211)의 일부를 노출하는 제1 개구(251a)를 포함하는 화소 정의막(251)을 형성할 수 있다.
- [0106] 다시, 도 2를 참조하면, 화소 정의막(251) 및 제1 개구(251a)에 의해 노출된 화소 전극(211) 상에 하부 공통층(2211)을 형성하며, 하부 공통층(2211) 상에 화소 전극(211)에 대응하는 유기 발광층(2212)을 형성할 수 있다.
- [0107] 이어서, 하부 공통층(2211) 및 유기 발광층(2212)을 덮도록 상부 공통층(2213) 및 공통 전극(231)을 형성할 수 있다.
- [0108] 상술한 일 실시예에 따른 박막트랜지스터 어레이 기판의 제조 방법에 따르면, 구동 트랜지스터(T11)의 구동 활성층(A11)에 포함된 구동 채널 영역(CR11)의 길이를 길게 하지 않으면서 열전도 패턴(H1)을 구동 트랜지스터(T11)의 하부에 형성함으로써, 화소 회로가 차지하는 공간을 최소화하면서 구동 트랜지스터(T11)의 구동 범위를 증가시킬 수 있다. 즉, 상기 구성에 의해 유기 발광 표시 장치(1)의 화상의 품질 및 해상도를 증가시킬 수 있다.
- [0109] 도 4는 다른 실시예에 따른 유기 발광 표시 장치의 일 화소의 등가 회로도이다.
- [0110] 도 4를 참조하면, 일 실시예에 따른 유기 발광 표시 장치(2)는 박막트랜지스터 어레이 기판(12) 및 박막트랜지스터 어레이 기판(12) 상에 배치된 유기 발광 소자(OLED)를 포함한다. 유기 발광 표시 장치(2)는 유기 발광 소자(OLED)가 각각 배치된 복수개의 화소들로 구성될 수 있다. 박막트랜지스터 어레이 기판(12)은 각 화소를 구동하기 위한 화소 회로 및 상기 화소 회로에 전기적인 신호를 인가하는 복수개의 배선들을 포함한다.
- [0111] 상기 배선들은 스캔 신호(Sn)를 전달하는 스캔선(SLn), 이전 스캔 신호(Sn-1)를 전달하는 이전 스캔선(SLn-1), 데이터 신호(Data)를 전달하는 데이터선(DLn) 및 구동 전압(ELVDD)을 전달하는 구동 전압선(PL)을 포함할 수 있다. 한편 본 발명은 이에 한정되지 않고 도 4에 도시된 바와 같이 초기화 전압(VINT)을 전달하는 초기화 전압선(VL), 및 발광 제어 신호(En)를 전달하는 발광 제어선(ELn)을 더 포함할 수 있다.
- [0112] 각 화소는 빛을 방출하는 유기 발광 소자(OLED) 및 배선으로부터 신호를 전달받아 유기 발광 소자(OLED)를 구동하는 화소 회로를 포함한다. 일 실시예에 따르면, 화소 회로는 7개의 트랜지스터(T21 및 T27) 및 1개의 커패시터(Cst2)를 포함할 수 있다.
- [0113] 구동 트랜지스터(T21)의 구동 게이트 전극(G21)은 커패시터(Cst2)의 하부 전극(Cst21)과 연결되어 있고, 구동 트랜지스터(T21)의 구동 소스 전극(S21)은 동작 제어 트랜지스터(T25)를 경유하여 구동 전압선(PL)과 연결되어 있으며, 구동 트랜지스터(T21)의 구동 드레인 전극(D21)은 발광 제어 트랜지스터(T26)를 경유하여 유기 발광 소자(OLED)의 화소 전극(212, 도 5)과 전기적으로 연결되어 있다. 구동 트랜지스터(T21)는 스위칭 트랜지스터(T22)의 스위칭 동작에 따라 데이터 신호(Data)를 전달받아 유기 발광 소자(OLED)에 구동 전류(I_d)를 공급한다.
- [0114] 스위칭 트랜지스터(T22)의 스위칭 게이트 전극(G22)은 스캔선(SLn)과 연결되어 있고, 스위칭 트랜지스터(T22)의

스위칭 소스 전극(S22)은 데이터선(DL_m)과 연결되어 있으며, 스위칭 트랜지스터(T22)의 스위칭 드레인 전극(D22)은 구동 트랜지스터(T21)의 구동 소스 전극(S21)과 연결되어 있으면서 동작 제어 트랜지스터(T25)를 경유하여 구동 전압선(PL)과 연결되어 있다. 스위칭 트랜지스터(T22)는 스캔선(SL_n)을 통해 전달받은 스캔 신호(S_n)에 따라 턴 온되어 데이터선(DL_m)으로 전달된 데이터 신호(Data)를 구동 트랜지스터(T21)의 구동 소스 전극(S21)으로 전달하는 스위칭 동작을 수행한다.

[0115] 보상 트랜지스터(T23)의 보상 게이트 전극(G23)은 스캔선(SL_n)에 연결되어 있고, 보상 트랜지스터(T23)의 보상 소스 전극(S23)은 구동 트랜지스터(T21)의 구동 드레인 전극(D21)과 연결되어 있으면서 발광 제어 트랜지스터(T26)를 경유하여 유기 발광 소자(OLED)의 화소 전극(212, 도 5)과 연결되어 있다. 보상 트랜지스터(T23)의 보상 드레인 전극(D23)은 커패시터(Cst2)의 하부 전극(Cst21), 제1 초기화 트랜지스터(T24)의 제1 초기화 소스 전극(S24) 및 구동 트랜지스터(T21)의 구동 게이트 전극(G21)과 함께 연결되어 있다. 이러한 보상 트랜지스터(T23)는 스캔선(SL_n)을 통해 전달받은 스캔 신호(S_n)에 따라 턴 온되어 구동 트랜지스터(T21)의 구동 게이트 전극(G21)과 구동 드레인 전극(D21)을 서로 연결하여 구동 트랜지스터(T21)를 다이오드 연결(diode-connection)시킨다.

[0116] 제1 초기화 트랜지스터(T24)의 제1 초기화 게이트 전극(G24)은 이전 스캔선(SL_{n-1})과 연결되어 있고, 제1 초기화 트랜지스터(T24)의 제1 초기화 드레인 전극(D24)은 초기화 전압선(VL)과 연결되어 있다. 제1 초기화 트랜지스터(T24)의 제1 초기화 소스 전극(S24)은 커패시터(Cst2)의 하부 전극(Cst21), 보상 트랜지스터(T23)의 보상 드레인 전극(D23) 및 구동 트랜지스터(T21)의 구동 게이트 전극(G21)과 함께 연결되어 있다. 제1 초기화 트랜지스터(T24)는 이전 스캔선(SL_{n-1})을 통해 전달받은 이전 스캔 신호(S_{n-1})에 따라 턴 온되어 초기화 전압(VINT)을 구동 트랜지스터(T21)의 구동 게이트 전극(G21)에 전달하여 구동 트랜지스터(T21)의 구동 게이트 전극(G21)의 전압을 초기화시키는 초기화 동작을 수행한다.

[0117] 동작 제어 트랜지스터(T25)의 동작 제어 게이트 전극(G25)은 발광 제어선(EL_n)과 연결되어 있다. 동작 제어 트랜지스터(T25)의 동작 제어 소스 전극(S25)은 구동 전압선(PL)과 연결되어 있고, 동작 제어 트랜지스터(T25)의 동작 제어 드레인 전극(D25)은 구동 트랜지스터(T21)의 구동 소스 전극(S21) 및 스위칭 트랜지스터(T22)의 스위칭 드레인 전극(D22)과 연결되어 있다. 동작 제어 트랜지스터(T25)는 구동 전압선(PL)과 구동 트랜지스터(T21) 사이에 위치한다. 동작 제어 트랜지스터(T25)는 발광 제어선(EL_n)에 의해 전달된 발광 제어 신호(En)에 의해 턴 온되어 구동 전압(ELVDD)을 구동 트랜지스터(T21)로 전달한다.

[0118] 발광 제어 트랜지스터(T26)의 발광 제어 게이트 전극(G26)은 발광 제어선(EL_n)과 연결되어 있으며, 발광 제어 트랜지스터(T26)의 발광 제어 소스 전극(S26)은 구동 트랜지스터(T21)의 구동 드레인 전극(D21) 및 보상 트랜지스터(T23)의 보상 소스 전극(S23)과 연결되어 있다. 발광 제어 트랜지스터(T26)의 발광 제어 드레인 전극(D26)은 유기 발광 소자(OLED)의 화소 전극(212, 도 5)과 전기적으로 연결되어 있다. 동작 제어 트랜지스터(T25)와 발광 제어 트랜지스터(T26)는 발광 제어선(EL_n)을 통해 전달받은 발광 제어 신호(En)에 따라 동시에 턴 온되어 구동 전압(ELVDD)이 유기 발광 소자(OLED)에 전달되어 유기 발광 소자(OLED)에 구동 전류(I_d)가 흐르게 된다.

[0119] 제2 초기화 트랜지스터(T27)의 제2 초기화 게이트 전극(G27)은 이전 스캔선(SL_{n-1})에 연결되어 있다. 제2 초기화 트랜지스터(T27)의 제2 초기화 소스 전극(S27)은 유기 발광 소자(OLED)의 화소 전극(212, 도 5)과 연결되어 있다. 제2 초기화 트랜지스터(T27)의 제2 초기화 드레인 전극(D27)은 초기화 전압선(VL)과 연결되어 있다. 제2 초기화 트랜지스터(T27)는 이전 스캔선(SL_{n-1})을 통해 전달받은 이전 스캔 신호(S_{n-1})에 따라 턴 온되어 유기 발광 소자(OLED)의 화소 전극(212, 도 5)을 초기화시킨다.

[0120] 본 실시예에서는 제1 초기화 트랜지스터(T24)와 제2 초기화 트랜지스터(T27)가 이전 스캔선(SL_{n-1})에 연결된 경우를 도시하였으나, 본 발명은 이에 한정되지 않는다. 다른 실시예로서, 제1 초기화 트랜지스터(T24)는 이전 스캔선(SL_{n-1})에 연결되어 이전 스캔 신호(S_{n-1})에 따라 구동하고, 제2 초기화 트랜지스터(T27)는 별도의 배선에 연결되어 상기 배선으로부터 전달된 신호에 따라 구동될 수 있다.

[0121] 커패시터(Cst2)의 상부 전극(Cst22)은 구동 전압선(PL)과 연결되어 있으며, 유기 발광 소자(OLED)의 공통 전극(232, 도 5)은 공통 전압(ELVSS)을 공급받는다. 이에 따라, 유기 발광 소자(OLED)는 구동 트랜지스터(T21)로부터 구동 전류(I_d)를 전달받아 발광함으로써 화상을 표시한다.

[0122] 도 5는 다른 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 단면도이다.

[0123] 도 5를 참조하면, 일 실시예에 따른 유기 발광 표시 장치(2)는 박막트랜지스터 어레이 기판(12) 및 박막트랜지

스터 어레이 기판(12) 상에 배치된 유기 발광 소자(OLED)를 포함하며, 상기 박막트랜지스터 어레이 기판(12)은 구동 트랜지스터 영역(R21) 및 스위칭 트랜지스터 영역(R22)을 포함하는 기판(112), 기판(112) 상의 구동 트랜지스터 영역(R21)에 배치된 열전도 패턴(H2), 기판(112) 상에 열전도 패턴(H2)을 덮도록 배치된 버퍼층(132) 및 버퍼층(132) 상의 구동 트랜지스터 영역(R21) 및 스위칭 트랜지스터 영역(R22)에 각각 배치된 구동 트랜지스터(T21) 및 스위칭 트랜지스터(T22)를 포함한다. 일 실시예에 따른 유기 발광 표시 장치(2)는 구동 트랜지스터(T21)와 평면상 중첩되게 배치된 커패시터(Cst2)를 더 포함하며, 커패시터(Cst2)는 하부 전극(Cst21)으로 기능하는 구동 게이트 전극(G21) 및 구동 게이트 전극(G21)에 대항하는 상부 전극(Cst22)을 포함할 수 있다.

- [0124] 기판(112)은 구동 트랜지스터(T21)가 배치되는 구동 트랜지스터 영역(R21) 및 스위칭 트랜지스터(T22)가 배치되는 스위칭 트랜지스터 영역(R22)을 포함한다.
- [0125] 열전도 패턴(H2)은 기판(112) 상의 구동 트랜지스터 영역(R21)에 배치된다. 열전도 패턴(H2)은 열전도도가 높은 물질을 포함할 수 있다. 일 실시예에 따르면, 열전도 패턴(H2)은 약 $104 \text{ W/m}^2\text{C}$ 내지 약 $106 \text{ W/m}^2\text{C}$ 의 열전도도를 갖는 물질을 포함할 수 있다. 열전도 패턴(H2)은 구동 트랜지스터 영역(R21)에만 배치되며, 스위칭 트랜지스터 영역(R22)에는 배치되지 않을 수 있다.
- [0126] 기판(112) 상에는 열전도 패턴(H2)을 덮는 버퍼층(132)이 배치된다. 열전도 패턴(H2)은 버퍼층(132)보다 열전도도가 높을 수 있다.
- [0127] 도시하진 않았지만, 기판(112) 상에는 하부 버퍼층(미도시)이 더 배치될 수 있으며, 열전도 패턴(H2)은 상기 하부 버퍼층(132) 상의 구동 트랜지스터 영역(R21)에 배치될 수 있다.
- [0128] 열전도 패턴(H2)은 유기물 및 무기물 중 적어도 하나를 포함할 수 있으며, 일 실시예에 따르면, 열전도 패턴(H1)은 실록산(Siloxane)계 물질, 그래핀(graphene), 탄소 나노 튜브(carbon nano tube), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 은(Ag), 및 구리(Cu)를 포함하는 그룹에서 선택된 적어도 하나의 물질을 포함할 수 있다.
- [0129] 버퍼층(132) 상의 구동 트랜지스터 영역(R21)에는 구동 트랜지스터(T21)가 배치되고, 버퍼층(132) 상의 스위칭 트랜지스터 영역(R22)에는 스위칭 트랜지스터(T22)가 배치된다. 구동 트랜지스터(T21) 및 스위칭 트랜지스터(T22)는 각각 구동 활성층(A21) 및 스위칭 활성층(A22)을 포함할 수 있다.
- [0130] 구동 활성층(A21)은 구동 소스 영역(SR21), 구동 채널 영역(CR21), 및 구동 드레인 영역(DR21)을 포함할 수 있으며, 스위칭 활성층(A22)은 스위칭 소스 영역(SR22), 스위칭 채널 영역(CR22), 및 스위칭 드레인 영역(DR22)을 포함할 수 있다.
- [0131] 도 4에 도시된 바와 같이, 구동 트랜지스터(T21)의 구동 소스 영역(SR21)은 스위칭 트랜지스터(T22)의 스위칭 드레인 영역(DR22)과 전기적으로 연결될 수 있다.
- [0132] 구동 활성층(A21) 및 스위칭 활성층(A22)은 각각 구동 반도체층(미도시) 및 스위칭 반도체층(미도시)으로부터 형성될 수 있다. 상기 구동 반도체층(미도시) 및 상기 스위칭 반도체층(미도시)은, 버퍼층(132) 상에 형성된 비정질 실리콘층(미도시)에 레이저 빔이 입사되어 상기 비정질 실리콘층(미도시)이 다결정 실리콘으로 결정화되면, 상기 다결정 실리콘으로 구성된 층이 패터닝됨으로써 형성될 수 있다. 상기 레이저 빔은 상기 비정질 실리콘층(미도시)의 상부 또는 하부로부터 상기 비정질 실리콘층(미도시) 방향으로 조사될 수 있다.
- [0133] 이때, 구동 트랜지스터 영역(R21)에 배치된 열전도 패턴(H2)에 의해 상기 레이저 빔의 에너지를 일부 빼앗긴 결과, 구동 트랜지스터(T21)에 포함된 구동 활성층(A21)을 구성하는 다결정 실리콘의 결정의 크기가 불균일해질 수 있다. 열전도 패턴(H2)의 열전도도가 높을수록 구동 활성층(A12)을 구성하는 다결정 실리콘의 결정의 크기가 더 불균일해질 수 있다.
- [0134] 상기 비정질 실리콘층(미도시)에 상기 레이저 빔을 입사하는 과정에서, 상기 레이저 빔으로부터 기인한 열은 상기 비정질 실리콘층(미도시) 및 버퍼층(132)보다 열전도 패턴(H2)에 더 용이하게 전달될 수 있다. 또한, 결정화 과정에서도 상기 레이저 빔으로부터 기인한 열은 다결정 실리콘보다 열전도 패턴(H2)에 더 용이하게 전달될 수 있다. 따라서, 구동 트랜지스터 영역(R21)에 대응되는 상기 비정질 실리콘층(미도시)에는 다른 영역보다 적은 열이 전달될 수 있다.
- [0135] 반면, 열전도 패턴(H2)이 배치되지 않은 스위칭 트랜지스터 영역(R22)에 배치된 스위칭 트랜지스터(T22)의 스위칭 활성층(A22)을 구성하는 다결정 실리콘의 결정의 크기는 실질적으로 균일할 수 있다.
- [0136] 이처럼, 구동 활성층(A12)을 구성하는 다결정 실리콘의 결정의 크기가 불균일해짐으로써, 구동 채널 영역(CR2

1)의 전달 특성이 감소되어, 결과적으로 구동 트랜지스터(T21)의 구동 범위가 증가하게 된다.

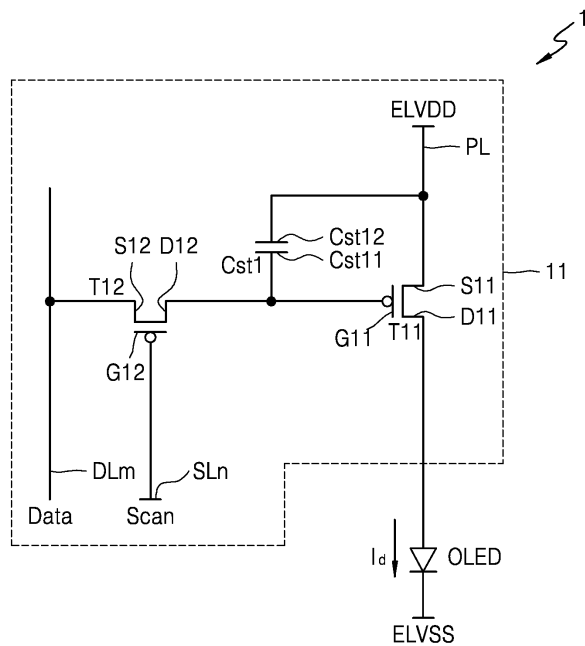
- [0137] 열전도 패턴(H2)은 적어도 구동 활성층(A21)의 구동 채널 영역(CR21)에 대응되도록 배치되어, 구동 채널 영역(CR21)을 구성하는 다결정 실리콘의 결정의 크기를 불균일하게 할 수 있다.
- [0138] 버퍼층(132) 상에는 구동 활성층(A21) 및 스위칭 활성층(A22)을 덮는 하부 게이트 절연막(152)이 배치되며, 하부 게이트 절연막(152) 상에는 구동 활성층(A21) 및 스위칭 활성층(A22)의 적어도 일부에 각각 대응되는 구동 게이트 전극(G21) 및 스위칭 게이트 전극(G22)이 배치될 수 있다.
- [0139] 구동 게이트 전극(G21)은 커패시터(Cst2)의 하부 전극(Cst21)으로 기능할 수 있다.
- [0140] 하부 게이트 절연막(152) 상에는 구동 게이트 전극(G21) 및 스위칭 게이트 전극(G22)을 덮는 상부 게이트 절연막(172)이 배치될 수 있다.
- [0141] 상부 게이트 절연막(172) 상의 구동 트랜지스터 영역(R21)에는 상부 전극(Cst22)이 배치될 수 있다. 커패시터(Cst2)는 구동 트랜지스터(T21)와 평면상 중첩되게 배치될 수 있다. 즉, 커패시터(Cst2)는 상부 게이트 절연막(172)을 사이에 두고, 하부 전극(Cst21)으로 기능하는 구동 게이트 전극(G21) 및 구동 게이트 전극(G21)에 대향하는 상부 전극(Cst22)을 포함할 수 있다. 상기 커패시터(Cst2)를 구성하는 하부 전극(Cst21) 및 상부 전극(Cst22)의 면적의 클수록 커패시터(Cst2)의 용량이 커진다.
- [0142] 일 실시예에 따르면, 커패시터(Cst2)를 구동 트랜지스터(T21)와 평면상 중첩되게 배치할 수 있으며, 따라서 커패시터(Cst2)가 차지하는 공간을 절약하면서 커패시터(Cst2)의 용량을 높일 수 있다. 상부 게이트 절연막(172) 상에는 상부 전극(Cst22)을 덮는 층간 절연막(173)이 배치될 수 있다.
- [0143] 하부 게이트 절연막(152), 상부 게이트 절연막(172) 및 층간 절연막(173)은 스위칭 소스 영역(SR22)을 노출하는 스위칭 소스 콘택홀(185)을 포함할 수 있다.
- [0144] 층간 절연막(173) 상에는 스위칭 트랜지스터(T22)의 스위칭 소스 전극(S22)이 배치될 수 있다. 스위칭 소스 전극(S22)은 스위칭 소스 콘택홀(185)을 통해 스위칭 소스 영역(SR22)에 연결될 수 있다. 스위칭 소스 전극(S22)은 데이터선(도 4, DLm)과 전기적으로 연결될 수 있다.
- [0145] 층간 절연막(173) 상에는 스위칭 소스 전극(S22)을 덮는 비아 절연막(192)이 배치되고, 비아 절연막(192) 상에는 유기 발광 소자(OLED)의 화소 전극(212)이 배치될 수 있다. 화소 전극(212)은 높은 일함수를 갖는 물질로 형성될 수 있으며, 금속 반사막 및 투명 도전막 중 적어도 하나로 구성될 수 있다.
- [0146] 도시하진 않았지만, 비아 절연막(192) 상에는 각각의 화소를 구획하는 화소 정의막(미도시)이 배치될 수 있다. 상기 화소 정의막(미도시)은 화소 전극(212)의 상면을 노출하는 개구(미도시)를 포함하며, 화소 전극(212)의 둘레를 덮을 수 있다.
- [0147] 상기 화소 정의막(미도시)에 의해 노출된 화소 전극(212) 상에는 유기 발광층(222)을 포함하는 중간층(222)이 배치될 수 있다. 중간층(222)은 유기 발광층(222) 외에, 화소 전극(212)과 유기 발광층(222) 사이에 배치된 하부 공통층(2221) 및 유기 발광층(222)과 공통 전극(232) 사이에 배치된 상부 공통층(2223)을 포함할 수 있다.
- [0148] 상기 화소 정의막(미도시) 및 중간층(222) 상에는 공통 전극(232)이 배치될 수 있다. 유기 발광 소자(OLED)는 화소 전극(212), 중간층(222), 및 공통 전극(232)을 포함할 수 있다.
- [0149] 도시하진 않았지만, 공통 전극(232) 상에는 봉지 기판(미도시) 또는 봉지층(미도시)이 배치될 수 있다.
- [0150] 상술한 실시예들에 따르면, 구동 활성층을 구성하는 다결정 실리콘의 결정립의 경계가 증가하여 구동 채널 영역의 전달 특성이 감소되므로, 구동 채널 영역을 길게 구성하지 않으면서 구동 트랜지스터의 구동 범위를 증가시킬 수 있다. 이처럼 구동 트랜지스터의 구동 범위를 개선함으로써, 유기 발광 소자로부터 방출되는 빛의 계조를 더욱 세밀하게 제어할 수 있으며, 그 결과 고해상도의 표시 품질이 향상된 유기 발광 표시 장치를 제공할 수 있다.
- [0151] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 당해 기술분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

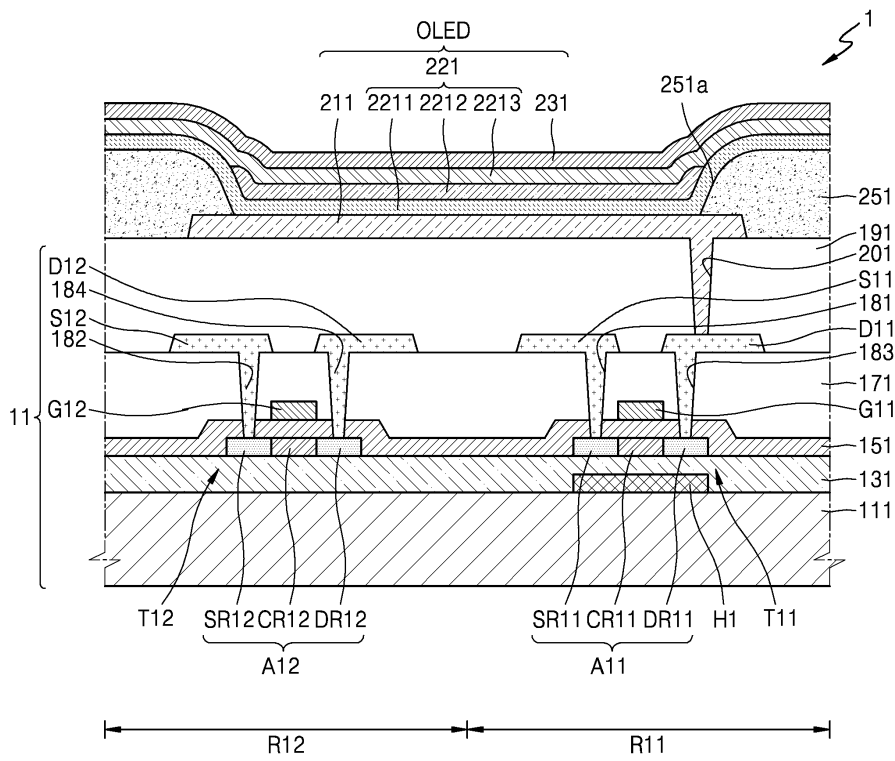
[0152] R11: 구동 트랜지스터 영역 R12: 스위칭 트랜지스터 영역
T11: 구동 트랜지스터 T12: 스위칭 트랜지스터
H1: 열전도 패턴 OLED: 유기 발광 소자
G11: 구동 게이트 전극 G12: 스위칭 게이트 전극
SR11: 구동 소스 영역 DR11: 구동 드레인 영역
CR11: 구동 채널 영역 A11: 구동 활성층
SR12: 스위칭 소스 영역 DR12: 스위칭 드레인 영역
CR12: 스위칭 채널 영역 A12: 스위칭 활성층
111: 기판 131: 버퍼층
151: 하부 게이트 절연막 171: 상부 게이트 절연막
211: 화소 전극 2212: 유기 발광층
231: 공통 전극

도면

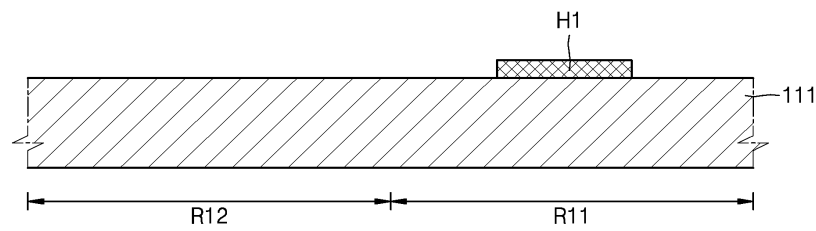
도면1



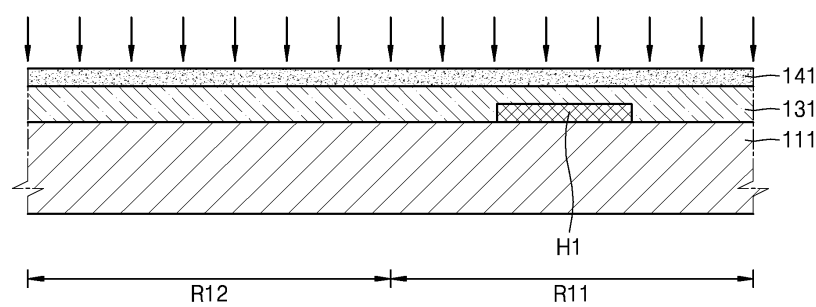
도면2



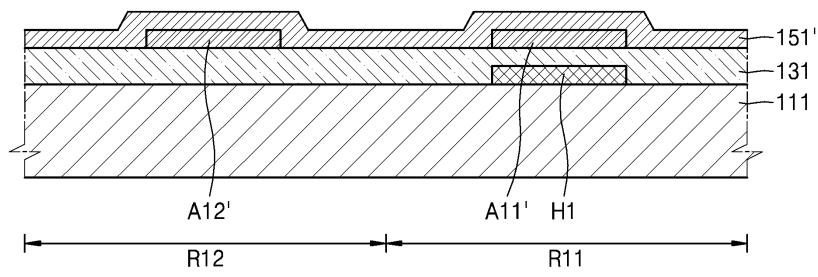
도면3a



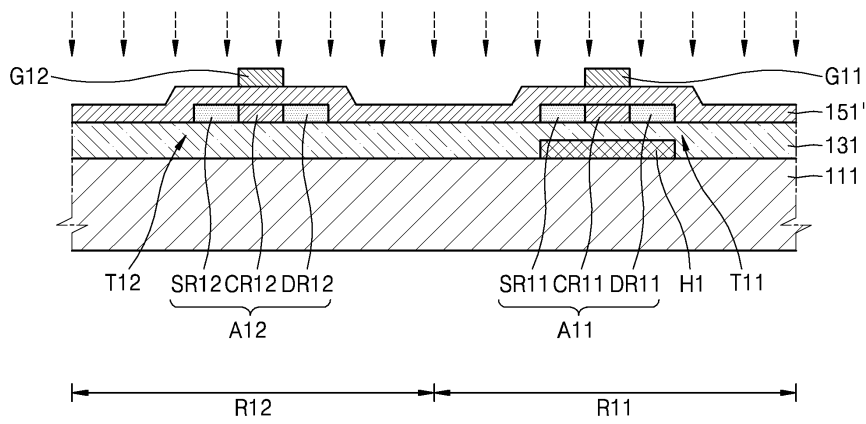
도면3b



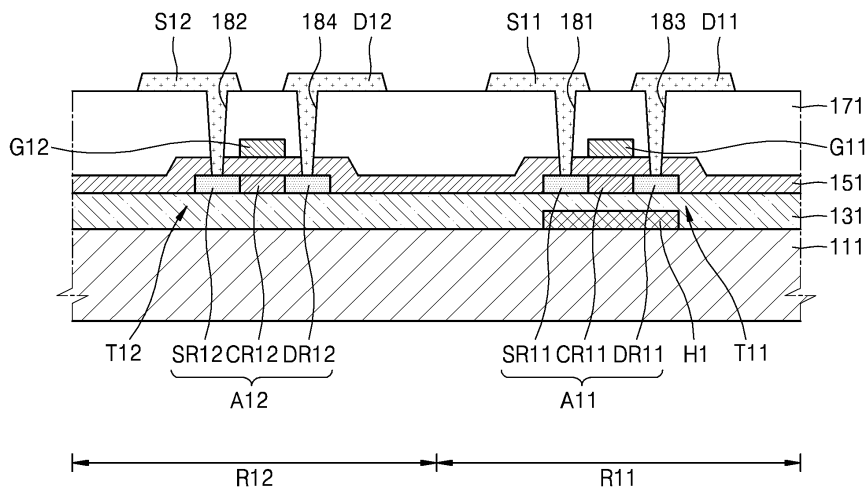
도면3c



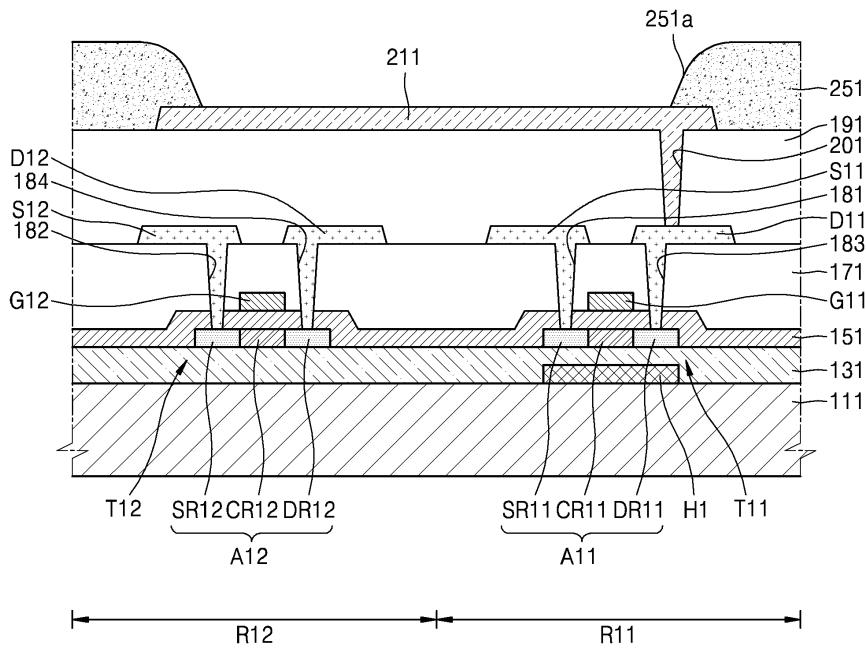
도면3d



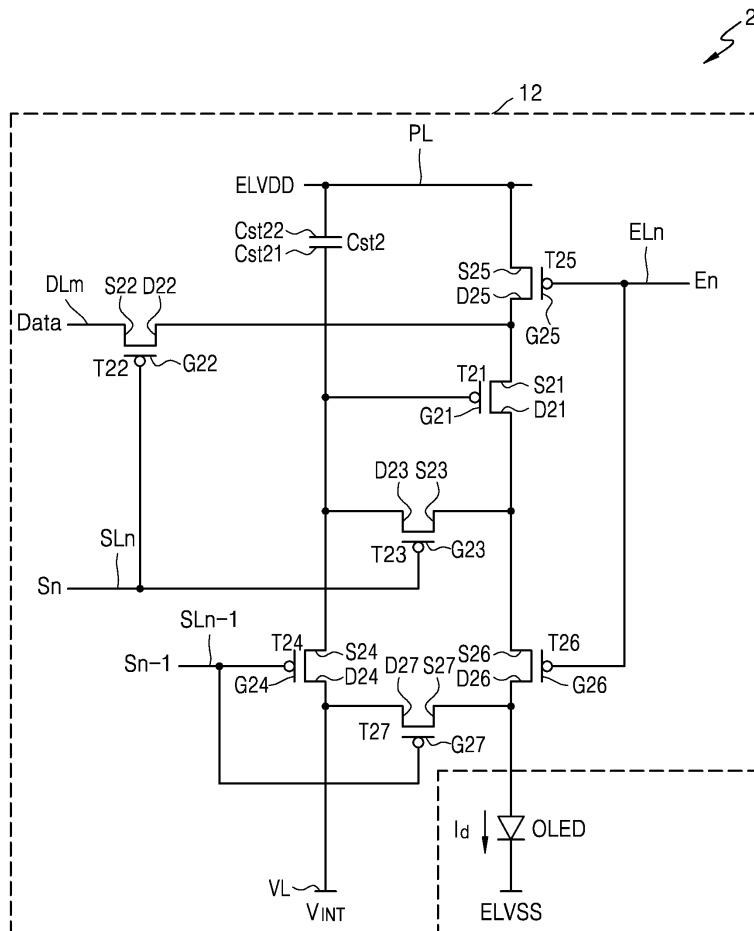
도면3e



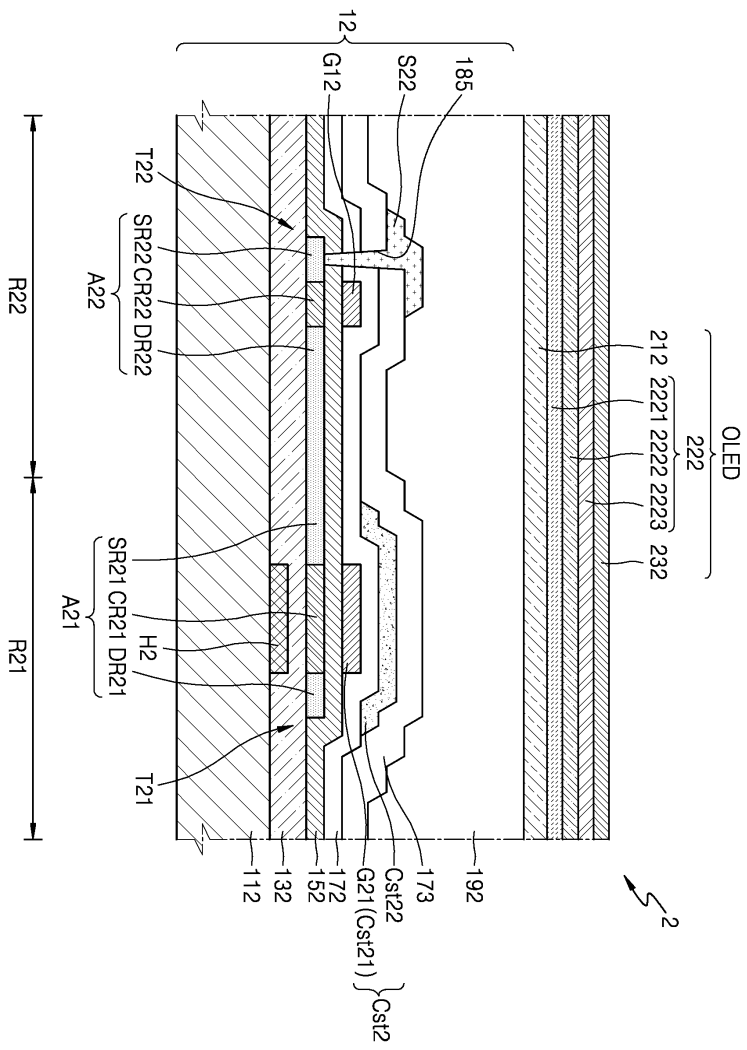
도면3f



도면4



도면5



专利名称(译)	标题：薄膜晶体管阵列基板，其制造方法以及有机发光显示装置		
公开(公告)号	KR1020170024203A	公开(公告)日	2017-03-07
申请号	KR1020150118878	申请日	2015-08-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM JUNG HYUN 김정현 AHN KI WAN 안기완		
发明人	김정현 안기완		
IPC分类号	H01L27/32 H01L29/786 H01L21/02 H01L51/56 G09G3/32		
CPC分类号	H01L27/3262 H01L29/786 H01L21/02255 H01L51/56 H01L27/3248 H01L27/3258 G09G3/3233 G09G2300/0842 H01L2227/32 H01L27/1274 H01L27/1218 H01L27/1222 H01L27/1229 H01L27/1281 H01L29/66757		
外部链接	Espacenet		

摘要(译)

根据本发明优选实施例的薄膜晶体管阵列基板包括驱动晶体管区域和包括开关晶体管区域的基板;导热图案设置在基板上的驱动晶体管区域中;缓冲层设置成覆盖基板上的导热图案;缓冲层上的驱动晶体管域和驱动晶体管以及布置在开关晶体管域中的开关晶体管。

