



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0022985
(43) 공개일자 2013년03월07일

(51) 국제특허분류(Int. Cl.)
H01L 51/56 (2006.01)

(21) 출원번호 10-2011-0086088

(22) 출원일자 2011년08월26일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

최성훈

대구광역시 달서구 장기로 115, 포스코 더샵아파트 102동 302호 (성당동)

문상경

울산광역시 중구 북부순환도로 680, 3동 1202호 (북산동, 새운과래스타운(노인정))

(74) 대리인

서교준

전체 청구항 수 : 총 5 항

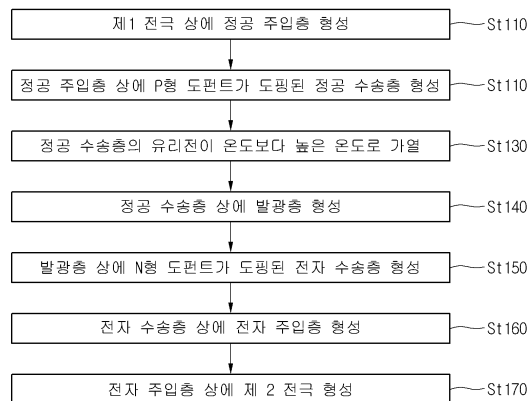
(54) 발명의 명칭 유기전계 발광표시장치의 제조방법

(57) 요약

본 발명은 신구동전압을 줄여 발광효율을 향상시킬 수 있는 유기전계 발광표시장치의 제조방법이 개시된다.

개시된 유기전계 발광표시장치의 제조방법은 투명물질 또는 반사물질로 이루어지는 제1 기판상에 정공 주입층 및 P형 도펀트가 도핑된 정공 수송층을 순차적으로 형성하는 단계와, 정공 수송층의 유리전이 온도보다 높은 온도로 가열하는 단계 및 정공 수송층 상에 발광층, N형 도펀트가 도핑된 전자 수송층, 전자 주입층 및 제2 전극이 순차적으로 형성되는 단계를 포함한다.

대표도 - 도5



특허청구의 범위

청구항 1

투명물질 또는 반사물질로 이루어지는 제1 기판상에 정공 주입층 및 P형 도펀트가 도핑된 정공 수송층을 순차적으로 형성하는 단계;

상기 정공 수송층의 유리전이 온도보다 높은 온도로 가열하는 단계; 및

상기 정공 수송층 상에 발광층, N형 도펀트가 도핑된 전자 수송층, 전자 주입층 및 제2 전극이 순차적으로 형성되는 단계를 포함하는 유기전계 발광표시장치의 제조방법.

청구항 2

제1 항에 있어서,

상기 정공 수송층을 가열하는 단계의 온도는 상기 정공 수송층의 유리전의 온도보다 20℃ 내지 40℃ 높은 온도인 유기전계 발광표시장치의 제조방법.

청구항 3

제1 항에 있어서,

상기 정공 수송층을 가열하는 단계는 20 내지 40분간 수행되는 유기전계 발광표시장치의 제조방법.

청구항 4

제1 항에 있어서,

상기 정공 수송층의 유리전이 온도는 135℃인 유기전계 발광표시장치의 제조방법.

청구항 5

제1 항에 있어서,

상기 정공 수송층은 상기 P형 도펀트가 1% 내지 10% 도핑된 유기전계 발광표시장치의 제조방법.

명세서

기술분야

[0001] 본 발명은 유기전계 발광표시장치의 제조방법에 관한 것으로, 구동전압을 줄여 발광효율을 향상시킬 수 있는 유기전계 발광표시장치의 제조방법에 관한 것이다.

배경기술

[0002] 최근 표시장치는 음극선관(CRT)의 단점인 무게와 부피를 줄일 수 있는 평판 표시장치로 유기 발광층의 발광량을 제어하여 영상을 표시하는 유기전계 발광표시장치(OLED)가 각광받고 있다.

[0003] 상기 유기전계 발광표시장치는 전극 사이의 발광층을 이용한 자발광 소자로써, 액정표시장치와 같이 광을 제공하는 백라이트 유닛이 필요로 하지 않아 박형화가 가능한 장점을 가진다.

[0004] 유기전계 발광표시장치는 3색(R,G,B) 서브 화소로 구성된 화소들이 매트릭스 형태로 배열되어 화상을 표시한다.

[0005] 상기 각각의 서브 화소는 유기전계 발광 셀과, 상기 유기전계 발광 셀을 독립적으로 구동하는 셀 구동부를 구비한다.

[0006] 상기 셀 구동부는 스캔 신호를 공급하는 게이트 라인과, 영상 데이터 신호를 공급하는 데이터 라인과, 공통전원 신호를 공급하는 공통전원 라인 사이에 적어도 2개 이상의 박막 트랜지스터와, 스토리지 캐패시터로 구성되어 유기전계 발광 셀의 화소 전극을 구동한다.

- [0007] 유기전계 발광 셀은 셀 구동부와 접속된 화소 전극과, 화소 전극 위에 유기 발광층과, 유기 발광층 위에 음극으로 구성된다. 여기서, 유기전계 발광표시패널은 박막 트랜지스터와 유기전계 발광 셀이 형성된 하부 기판과 상부 기판이 합착되어 형성된다.
- [0008] 일반적인 유기 발광층의 구조는 화소전극 상에 전공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층의 구성을 포함한다.
- [0009] 그러나, 일반적인 유기 발광층은 정공과 전자의 이동을 안정적으로 이동시키기 위한 전공 주입층, 정공 수송층, 전자 수송층 및 전자 주입층이 형성되지만, 구동전압을 줄이는데 한계가 있었다.

발명의 내용

해결하려는 과제

- [0010] 본 발명은 구동전압을 줄여 발광효율을 향상시킬 수 있는 유기전계 발광표시장치의 제조방법을 제공함에 그 목적이 있다.

과제의 해결 수단

- [0011] 본 발명의 제1 실시예에 따른 유기전계 발광표시장치의 제조방법은,
- [0012] 투명물질 또는 반사물질로 이루어지는 제1 기판상에 정공 주입층 및 P형 도펀트가 도핑된 정공 수송층을 순차적으로 형성하는 단계; 상기 정공 수송층의 유리전이 온도보다 높은 온도로 가열하는 단계; 및 상기 정공 수송층 상에 발광층, N형 도펀트가 도핑된 전자 수송층, 전자 주입층 및 제2 전극이 순차적으로 형성되는 단계를 포함한다.

발명의 효과

- [0013] 본 발명의 일 실시예에 따른 유기전계 발광표시장치는 P형 도펀트가 도핑된 정공 수송층을 형성한 후에 상기 정공 수송층의 유리전이 온도보다 20℃ 내지 40℃ 높은 온도에서 대략 20 내지 40분간 수행함으로써, 구동전압을 줄여 발광효율을 향상시킬 수 있는 장점을 가진다.

도면의 간단한 설명

- [0014] 도 1은 본 발명의 유기전계 발광표시장치의 화소를 개략적으로 도시한 회로도이다.
- 도 2는 본 발명의 유기전계 발광표시장치를 개략적으로 도시한 단면도이다.
- 도 3은 도 2의 유기발광소자를 도시한 단면도이다.
- 도 4는 일반적인 유기전계 발광표시장치의 구동전압과 본 발명의 일 실시예에 따른 유기전계 발광표시장치의 구동전압을 비교한 그래프이다.
- 도 5는 본 발명의 일 실시예에 따른 유기발광소자의 제조단계를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 첨부한 도면을 참조하여 본 발명에 따른 실시 예를 상세히 설명하도록 한다.
- [0016] 본 발명의 일 실시예는 당업자에게 본 발명의 기술 사상이 충분히 전달될 수 있도록 하기 위함이다. 따라서, 이하에서 설명하는 실시예에 한정되지 않고, 본 발명의 기술 사상을 기초로 다른 실시예들은 얼마든지 추가될 수 있다.
- [0017] 도 1은 본 발명의 유기전계 발광표시장치의 화소를 개략적으로 도시한 회로도이고, 도 2는 본 발명의 유기전계 발광표시장치를 개략적으로 도시한 단면도이고, 도 3은 도 2의 유기발광소자를 도시한 단면도이다.

- [0018] 도 1에 도시된 바와 같이, 유기전계 발광표시장치는 서로 대면되어 실(seal)에 의해 합착된 상부 기관 및 하부 기관을 구비하고, 상기 유기전계 발광표시장치의 화소는 게이트 라인(GL), 데이터 라인(DL) 및 전원라인(PL)과 접속된 셀 구동부(240)와, 상기 셀 구동부(240)와 전원라인(PL)과 접속된 OEL 셀을 포함한다.
- [0019] 셀 구동부(240)는 상기 게이트 라인(GL) 및 상기 데이터 라인(DL)과 접속된 스위치 박막 트랜지스터(T1)과, 상기 스위치 박막 트랜지스터(T1) 및 전원라인(PL)과 OEL 셀의 양극 사이에 접속된 구동 박막 트랜지스터(T2)와, 전원라인(PL)과 스위치 박막 트랜지스터(T1)의 드레인 전극 사이에 접속된 스토리지 캐패시터(C)를 구비한다.
- [0020] 상기 스위치 박막 트랜지스터(T1)의 게이트 전극은 게이트 라인(GL)과 접속되고, 소스 전극은 데이터 라인(DL)과 접속되며, 드레인 전극은 구동 박막 트랜지스터(T2)의 게이트 전극 및 스토리지 캐패시터(C)와 접속된다.
- [0021] 상기 구동 박막 트랜지스터(T2)의 소스 전극은 전원 라인(PL)과 접속되고, 드레인 전극은 OEL 셀의 양극 역할을 하는 화소 전극과 접속된다. 스토리지 캐패시터(C)는 전원 라인(PL)과 구동 박막 트랜지스터(T2)의 게이트 전극 사이에 접속된다.
- [0022] 상기 스위치 박막 트랜지스터(T1)는 상기 게이트 라인(GL)에 스캔 펄스가 공급되면 턴-온되어 상기 데이터 라인(DL)에 공급된 데이터 신호를 스토리지 캐패시터(C) 및 구동 박막 트랜지스터(T2)의 게이트 전극으로 공급한다. 구동 박막 트랜지스터(T2)는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원 라인(PL)으로부터 OEL 셀로 공급되는 전류를 제어함으로써 OEL 셀의 발광량을 조절하게 된다. 그리고, 상기 스위치 박막 트랜지스터(T1)가 턴-오프되더라도 스토리지 캐패시터(C)에 충전된 전압에 의해 구동 박막 트랜지스터(T2)는 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 OEL 셀이 발광을 유지하게 한다.
- [0023] 이상에서와 같은 구조의 유기전계 발광표시장치는 상부기관이 불투명 물질 또는 투명 물질로 이루어져 엔캡(encap) 형태로 구비된다.
- [0024] 상기 상부기관이 불투명 물질로 이루어지는 경우, 유기전계 발광표시장치는 하부기관의 하부방향으로 영상이 디스플레이되는 후면 발광형 유기전계 발광표시장치의 구조를 가진다.
- [0025] 또한, 상기 상부기관이 투명 물질로 이루어지는 경우, 유기전계 발광표시장치는 상부기관의 상부방향으로 영상이 디스플레이되는 상면 발광형 유기전계 발광표시장치의 구조를 가진다.
- [0026] 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기전계 발광표시장치는 화소 표시부의 구동 박막 트랜지스터는 투명한 절연 기관(101) 상에 버퍼층(116) 및 게이트 절연층(112)이 형성되고, 게이트 절연층(112) 상에 게이트 라인으로부터 분기된 제1 게이트 전극(106)과, 상기 게이트 절연층(112) 상에 층간 절연층(126)이 형성되고, 상기 제1 게이트 전극(106) 주변의 상기 층간 절연층(126) 상에 형성된 제1 소스 전극(108) 및 제1 드레인 전극(110)과, 상기 게이트 절연층(112) 및 상기 층간 절연층(126)에 형성되는 컨택홀을 통해 상기 제1 소스 전극(108) 및 제1 드레인 전극(110) 사이의 채널을 형성하는 제1 액티브층(114)을 포함한다.
- [0027] 상기 제1 액티브층(114)은 버퍼층(116)을 사이에 두고 상기 절연 기관(101) 상에 형성된다.
- [0028] 상기 제1 게이트 전극(106)은 상기 제1 액티브층(114)의 제1 채널 영역(114C)과 게이트 절연층(112)을 사이에 두고 중첩된다.
- [0029] 상기 제1 소스 전극(108) 및 제1 드레인 전극(110) 각각은 컨택홀에 의해 상기 제1 채널영역(114C)을 사이에 두고 불순물이 주입된 제1 소스 영역(114S) 및 제1 드레인 영역(114D)과 각각 접촉된다.
- [0030] 상기 층간 절연층(126) 상에는 평탄층(118)이 형성된다.
- [0031] 상기 평탄층(118) 상에는 투명한 도전 물질의 제1 전극(310)이 형성된다.
- [0032] 상기 제1 전극(310)은 화소전극으로 정의할 수 있다.
- [0033] 상기 제1 전극(310)은 상기 평탄층(118)을 관통하는 컨택홀을 통해 제1 드레인 전극(110)과 전기적으로 접속된다.
- [0034] 상기 유기전계 발광표시장치는 상기 제1 전극(310) 및 평탄층(118) 상에는 화소영역의 상기 제1 전극(310)을 노출시키는 बैं크 절연층(130)과, 노출된 제1 전극(310) 상에 발광층을 포함하는 유기 발광층(300)과, 상기 유기 발광층(300) 및 상기 बैं크 절연층(130) 상에 형성되는 제2 전극(370)을 포함한다.
- [0035] 상기 스위치 박막 트랜지스터는 투명한 절연 기관(101) 상에 버퍼층(116) 및 게이트 절연층(112)이 형성되고,

게이트 절연층(112) 상에 게이트 라인으로부터 분기된 제2 게이트 전극(206)과, 상기 게이트 절연층(112) 상에 층간 절연층(126)이 형성되고, 상기 제2 게이트 전극(206) 주변의 상기 층간 절연층(126) 상에 형성된 제2 소스 전극(208) 및 제2 드레인 전극(210)과, 상기 게이트 절연층(112) 및 상기 층간 절연층(126)에 형성되는 컨택홀을 통해 상기 제2 소스 전극(208) 및 제2 드레인 전극(210) 사이의 채널을 형성하는 제2 액티브층(214)을 포함한다.

- [0036] 상기 제2 액티브층(214)은 버퍼층(116)을 사이에 두고 상기 절연 기판(101) 상에 형성된다.
- [0037] 상기 제2 게이트 전극(206)은 상기 제2 액티브층(214)의 제2 채널 영역(214C)과 게이트 절연층(112)을 사이에 두고 중첩된다.
- [0038] 상기 제2 소스 전극(208) 및 제2 드레인 전극(210) 각각은 컨택홀에 의해 상기 제2 채널영역(214C)을 사이에 두고 불순물이 주입된 제2 소스 영역(214S) 및 제2 드레인 영역(214D)과 각각 접촉된다.
- [0039] 상기 게이트 절연층(112) 상에는 평탄층(118)이 형성된다.
- [0040] 상기 평탄층(118) 상에는 투명한 도전 물질의 기저전원 보조전극(123)이 형성된다.
- [0041] 상기 유기전계 발광표시장치는 상기 기저전원 보조전극(123) 및 평탄층(118) 상에는 상기 기저전원 보조전극(123)의 일부를 노출시키는 बैं크 절연층(130)과, 상기 बैं크 절연층(130)과 노출된 상기 기저전원 보조전극(123) 상에 형성되는 제2 전극(370)을 포함한다.
- [0042] 도 3을 참조하면, 상기 유기 발광층(300)은 제1 전극(Anode, 310)과 제2 전극(Cathode, 370) 사이에 순차적으로 적층된 전공 주입층(HIL: Hole Injection Layer, 320), 정공 수송층(HTL: Hole Transporting Layer, 330), 발광층(EML: Emission Layer, 340), 전자 수송층(ETL: Electron Transporting Layer, 350), 전자 주입층(EIL: Electron Injection Layer, 360)을 포함한다.
- [0043] 상기 제1 전극(310)은 상기 발광층(300)으로 정공을 제공하는 기능을 가진다. 이때, 상기 제1 전극(310)을 통과하여 광이 방출되어 사용자에게 영상이 제공되는 경우, 상기 제1 전극(310)은 투명한 도전물질로 이루어질 수 있다. 예를 들면, 상기 제1 전극(310)은 인듐 틴 옥사이드(ITO: Indium Tin Oxide) 또는 인듐 징크 옥사이드(IZO: Indium Zinc Oxide)로 이루어질 수 있다.
- [0044] 상기 유기 발광층(300)은 호스트 재료 및 도펀트 재료 중에서 임의로 선택된 물질로 형성될 수 있다.
- [0045] 호스트 재료의 경우에는 디스티릴아릴렌(distyrylarylene; DSA), 디스티릴아릴렌 유도체, 디스티릴벤젠(distyrylbenzene; DSB), 디스티릴벤젠 유도체, BA1q, Alq3(트리스(8-퀴놀리놀라토)-알루미늄), CBP(4,4'-N,N'-디카르바졸-비페닐), BCP, DCB 등이 있다.
- [0046] 도펀트 재료의 경우에는, 형광 도펀트로는 DPVBi(4,4'-bis(2,2'-diphenyl vinyl)-1,1'-biphenyl), 디스티릴아민유도체, 피렌 유도체, 페릴렌 유도체, 디스티릴비페닐 유도체(distyrylbiphenyl, DSBP), 10-(1,3-벤조티아졸-2-yl)-1,1,7,7-테트라메틸-2,3,6,7-테트라하이드로-1H,5H,11H-피라노(2,3-f)피리도(3,2,1-ij)퀴놀린-11-one(약칭:C545T), 퀴나크리돈(Quinacridone) 유도체, 4-(디시아노메틸렌)-2-tert-부틸-6-(1,1,7,7-테트라메틸줄로리딜-9-에닐)-4H-피란(약칭:DCJTb), 4-(디시아노메틸렌)-2-메틸-6-(p-디메틸아미노스티릴)-4H-피란(약칭:DCM) 등이 있다.
- [0047] 상기 유기 발광층()을 구체적으로 살펴보면, 상기 전공 주입층(HIL, 320)은 제1 전극(310)으로부터의 정공을 용이하게 방출하여 발광층(EML, 340)에 제공하는 기능을 가진다.
- [0048] 상기 정공 주입층(HIL, 320)은 정공을 용이하게 방출하기 위해 상기 제1 전극(310)의 일함수 차이가 작은 HOMO를 가지는 물질로 이루어질 수 있다.
- [0049] 상기 정공 수송층(HTL, 330)은 상기 발광층(EML, 340)으로부터 에너지가 전의되는 것을 방지하며, 제1 전극(310)에서 제공된 정공을 발광층(EML, 340)으로 수송하는 기능을 가진다.
- [0050] 상기 정공 수송층(HTL, 330)은 1% 내지 10%의 P형 도펀트(P-dopant)가 도핑된다.
- [0051] 상기 정공 수송층(HTL, 330)은 엔피비(NPB; N,N'-bis-(1-naphtyl)-N,N'-diphenyl-1,1'-biphenyl-4,4'-diamine), 트리페닐아민(triphenylamine) 및 아민(amine)계 물질 중 하나를 호스트(host)로 하여 오산화 바나듐(V2O5), 산화 텅스텐(WO3), 산화 몰리브덴(MoO2) 및 테트라플루오로-테트라시아노퀴노디메탄(tetrafluoro-tetracyanoquinodimethane; F4-TCNQ)의 물질 중 하나를 p형 도펀트로 도핑하여 형성될 수 있다.

- [0052] 또한, 본 발명의 유기 발광층(300)은 상기 제1 전극(Anode, 310) 상에 정공 주입층(HIL, 320) 및 정공 수송층(HTL, 330)의 형성 후에 가열 공정을 더 수행한다.
- [0053] 상기 가열 공정은 상기 정공 수송층(HTL, 330)의 유리전이 온도보다 20℃ 내지 40℃ 높은 온도에서 대략 20 내지 40분간 수행된다. 여기서, 상기 가열 공정은 대략 30분 동안 수행될 수 있다.
- [0054] 여기서, 상기 정공 수송층(HTL, 330)의 유리전이 온도는 135℃이다.
- [0055] 상기 가열 공정은 상기 정공 수송층(HTL, 330)의 유기막질의 이상이 발생되지 않도록 유리전이 온도보다 50℃를 초과하지 않는 것이 바람직하다.
- [0056] 상기 가열 공정은 상기 정공 수송층(HTL, 330)의 구동전압을 줄여 발광효율을 향상시키기 위해 수행된다.
- [0057] 상기 발광층(EML, 340) 상에는 전자 수송층(ETL, 350) 및 전자 주입층(EIL, 360)이 순차적으로 형성된다.
- [0058] 상기 전자 수송층(ETL, 350)은 N형 도펀트(N-dopant)가 도핑될 수 있다.
- [0059] 상기 전자 수송층(ETL, 350)은 옥사디아졸(oxadiazole) 계열 및 Alq3(aluminium tris(8-hydroxyquinoline)) 계열의 물질 중 하나를 호스트(host)로 하여 알칼리 금속(Li, Ba, Ca 등) 및 Mg 등의 알칼리 토금속 물질중 하나를 N형 도펀트로 도핑하여 형성할 수 있다.
- [0060] 상기 제2 전극(370)은 반사율이 우수한 물질을 포함한다.
- [0061] 상기 제2 전극(370)은 은(Ag) 및 마그네슘(Mg)을 포함한 단일층으로 이루어질 수 있다.
- [0062] 표 1은 P형 도펀트를 도핑하여 형성된 상기 정공 수송층(HTL, 330)과, 상기 P형 도펀트를 도핑하여 형성된 상기 정공 수송층(HTL, 330)에 가열 공정을 수행한 경우의 유기전계 발광표시장치의 특성을 나타낸다.

표 1

HTL	구동전압(V)	전류효율	전력효율
P-Doped HTL	4.9	36.5	23.5
P-Doped HTL+heating	4.4	35.3	25.0

- [0063] 표 1을 참조하면, P형 도펀트가 도핑된 정공 수송층(HTL, 330)에 170℃에서 30분간 가열공정을 수행한 경우, 구동전압이 0.5V 저하되고, 발광효율이 향상됨을 알 수 있다.
- [0064] 이상에서와 같이, 본 발명의 일 실시예에 따른 유기전계 발광표시장치는 P형 도펀트가 도핑된 정공 수송층(HTL, 300)을 형성한 후에 상기 정공 수송층(HTL, 300)의 유리전이 온도보다 20℃ 내지 40℃ 높은 온도에서 대략 20 내지 40분간 수행함으로써, 구동전압이 저하되어 발광효율을 향상시킬 수 있는 장점을 가진다.
- [0065] 도 4는 일반적인 유기전계 발광표시장치의 구동전압과 본 발명의 일 실시예에 따른 유기전계 발광표시장치의 구동전압을 비교한 그래프이다.
- [0066] 도 4에 도시된 바와 같이, A는 유기물층으로만 이루어진 정공 수송층을 포함하는 일반적인 유기전계 발광표시장치의 구동전압을 나타내며, B는 P형 도펀트가 도핑된 정공 수송층을 포함하고 가열 공정이 수행된 본 발명의 유기전계 발광표시장치의 구동전압을 나타낸다.
- [0067] 본 발명의 유기전계 발광표시장치는 일반적인 유기전계 발광표시장치와 대비하여 1V 이상 구동전압을 줄일 수 있다.
- [0068] 도 5는 본 발명의 일 실시예에 따른 유기발광소자의 제조단계를 나타낸 도면이다.
- [0069] 도 5에 도시된 바와 같이, 본 발명의 일 실시예에 따른 유기전계 발광표시장치의 제조단계는 먼저, 제1 전극 상에 정공 주입층을 형성한다. 상기 제1 전극은 애노드일 수 있으며, 투명전극 또는 반사전극일 수 있다.
- [0070] 상기 제1 전극이 투명전극인 경우, ITO(Indium Tin Oxide)막, IZO(Indium Zinc Oxide)막, TO(Tin Oxide)막 또는 ZnO(Zinc Oxide)막으로 형성될 수 있다. 또는 상기 제1 전극이 반사전극인 경우에는 은(Ag), 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 금(Au), 팔라듐(Pd) 또는 이들의 합금막으로 반사막을 형성하고, 상기 반사막 상에 ITO, IZO, TO 또는 ZnO 등의 투명막이 적층된 구조일 수 있다.(St110)

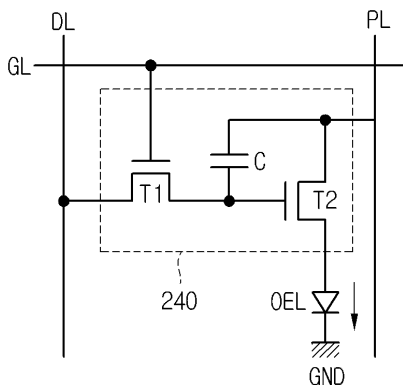
- [0072] 상기 정공 주입층 상에 P형 도펀트가 도핑된 정공 수송층이 증착된다.(St120)
- [0073] 상기 정공 수송층이 증착되면, 상기 정공 수송층의 유리전이 온도보다 20℃ 내지 40℃ 높은 온도에서 대략 20 내지 40분간 수행된다. 여기서, 상기 가열 공정은 대략 30분 동안 수행될 수 있다.(St130)
- [0074] 상기 가열 공정이 수행되면, 상기 정공 수송층 상에 발광층이 형성된다.(St140)
- [0075] 상기 발광층이 형성되면, 상기 발광층 상에 N형 도펀트가 도핑된 전자 수송층이 형성된다.(St150)
- [0076] 상기 전자 수송층이 형성되면, 상기 전자 수송층 상에 전자 주입층이 형성된다.(St160)
- [0077] 상기 전자 주입층이 형성되면, 상기 전자 주입층 상에 제2 전극이 형성된다.
- [0078] 상기 제2 전극 캐소드일 수 있고, 투명전극 또는 반사전극일 수 있다.
- [0079] 상기 제2 전극이 투명전극인 경우, ITO(Indium Tin Oxide)막, IZO(Indium Zinc Oxide)막, TO(Tin Oxide)막 또는 ZnO(Zinc Oxide)막으로 형성될 수 있다. 또는 상기 제2 전극이 반사전극인 경우에는 은(Ag), 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 텅스텐(W), 티타늄(Ti), 금(Au), 팔라듐(Pd) 또는 이들의 합금막으로 반사막을 형성하고, 상기 반사막 상에 ITO, IZO, TO 또는 ZnO 등의 투명막이 적층된 구조일 수 있다.(St170)
- [0080] 이상에서 설명한 본 발명의 일 실시예에 따른 유기전계 발광표시장치는 P형 도펀트가 도핑된 정공 수송층을 형성한 후에 상기 정공 수송층()의 유리전이 온도보다 20℃ 내지 40℃ 높은 온도에서 대략 20 내지 40분간 수행함으로써, 구동전압이 저하되어 발광효율을 향상시킬 수 있는 장점을 가진다.
- [0081] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

부호의 설명

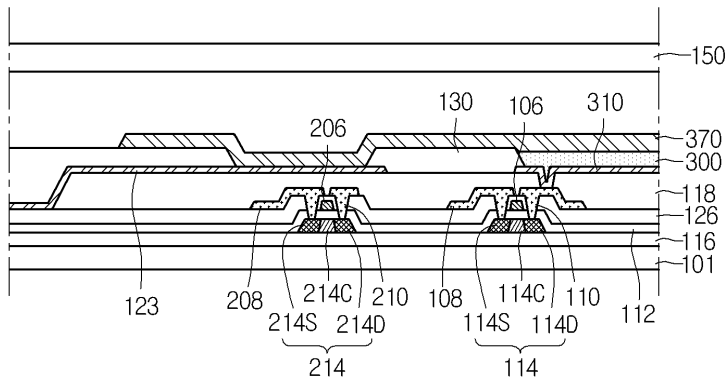
- | | | |
|--------|-------------|-------------|
| [0082] | 300: 유기 발광층 | 310: 제1 전극 |
| | 320: 정공 주입층 | 330: 정공 수송층 |
| | 340: 발광층 | 350: 전자 수송층 |
| | 360: 전자 주입층 | 370: 제2 전극 |

도면

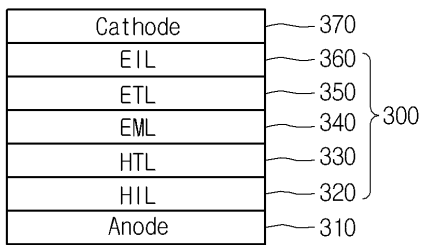
도면1



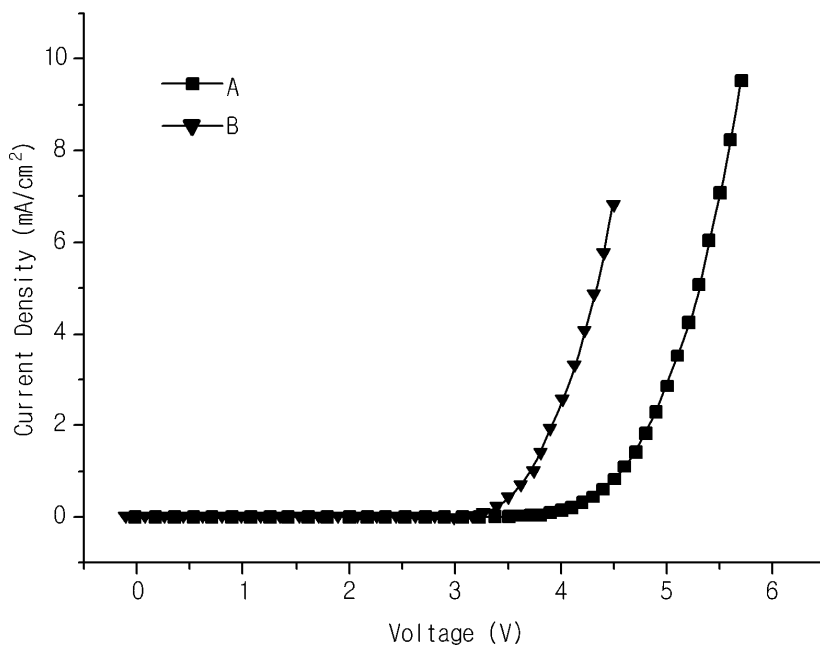
도면2



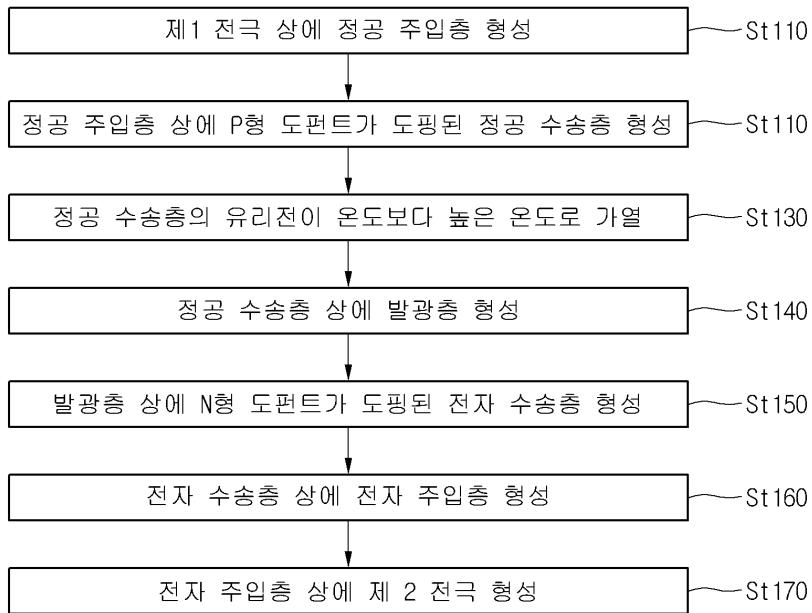
도면3



도면4



도면5



专利名称(译)	标题：制造有机电致发光显示装置的方法		
公开(公告)号	KR1020130022985A	公开(公告)日	2013-03-07
申请号	KR1020110086088	申请日	2011-08-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI SUNG HOON 최성훈 MOON SANG KYOUNG 문상경		
发明人	최성훈 문상경		
IPC分类号	H01L51/56		
CPC分类号	H01L51/5056		
外部链接	Espacenet		

摘要(译)

公开了一种制造有机发光显示装置的方法，该有机发光显示装置能够通过降低新的驱动电压来提高发光效率。制造有机发光显示器的方法包括在由透明材料或反射材料制成的第一基板上依次形成空穴注入层和掺杂有P型掺杂剂的空穴传输层，并且在空穴传输层上依次形成发光层，掺杂有N型掺杂剂的电子传输层，电子注入层和第二电极的步骤。

