



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0080473
(43) 공개일자 2012년07월17일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) H01L 51/54 (2006.01)

(21) 출원번호 10-2011-0001965

(22) 출원일자 2011년01월07일

심사청구일자 없음

(71) 출원인

삼성모바일디스플레이주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김봉주

경기도 용인시 기흥구 삼성2로 95 (농서동)

(74) 대리인

특허법인가산

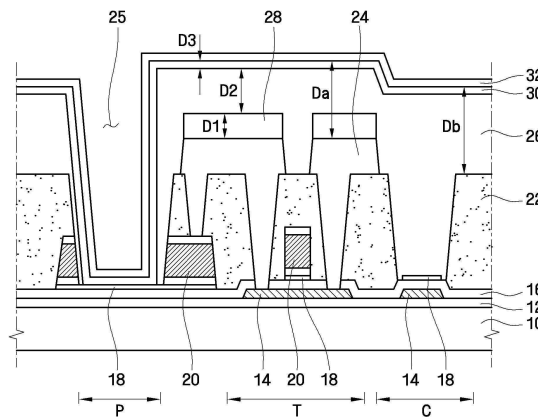
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 유기 발광 표시 장치 및 그의 제조 방법

(57) 요약

유기 발광 표시 장치 및 그 제조방법이 제공된다. 본 발명에 따른 유기 발광 표시 장치는 트랜지스터 영역을 포함하는 기판, 기판 상에 순차로 형성된 버퍼층 및 반도체층, 반도체층 상에 형성된 게이트 전극, 게이트 전극 상에 형성된 층간 절연막, 층간 절연막 상에 형성되되, 일부는 층간 절연막을 관통하여 반도체층과 접하는 소오스 및 드레인 전극, 소오스 및 드레인 전극 상에 선택적으로 형성된 마스크 패턴, 및 마스크 패턴 상에 형성된 화소 정의막을 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

트랜지스터 영역을 포함하는 기관;

상기 기관 상에 순차로 형성된 버퍼층 및 반도체층;

상기 반도체층 상에 형성된 게이트 전극;

상기 게이트 전극 상에 형성된 층간 절연막;

상기 층간 절연막 상에 형성되되, 일부는 상기 층간 절연막을 관통하여 상기 반도체층과 접하는 소오스 및 드레인 전극;

상기 소오스 및 드레인 전극 상에 선택적으로 형성된 마스크 패턴; 및

상기 마스크 패턴 상에 형성된 화소 정의막을 포함하는 유기 발광 표시 장치.

청구항 2

제1 항에 있어서,

상기 마스크 패턴은 유기 물질인 유기 발광 표시 장치.

청구항 3

제2 항에 있어서,

상기 마스크 패턴은 아크릴, 이미드 또는 올레핀 계열의 물질인 유기 발광 표시 장치.

청구항 4

제2 항에 있어서,

상기 마스크 패턴과 상기 화소 정의막은 서로 다른 유기 물질인 유기 발광 표시 장치.

청구항 5

제1 항에 있어서,

상기 화소 정의막 상에 순차로 형성된 유기발광층 및 캐소드층을 더 포함하는 유기 발광 표시 장치.

청구항 6

제5 항에 있어서, 상기 트랜지스터 영역에서,

상기 소오스 및 드레인 전극 상에는, 상기 캐소드층 하부에 상기 유기 발광층, 상기 화소 정의막 및 상기 마스크 패턴이 형성되고,

상기 소오스 및 드레인 전극 이외의 영역 상에는, 상기 캐소드층 하부에 상기 유기 발광층 및 상기 화소 정의막이 형성되는 유기 발광 표시 장치.

청구항 7

제1 항에 있어서,

상기 소오스 및 드레인 전극 상에 형성된 유기 물질의 제1 두께는,

상기 소오스 및 드레인 전극 이외의 영역 상에 형성된 유기 물질의 제2 두께보다 두꺼운 유기 발광 표시 장치.

청구항 8

제1 항에 있어서,

상기 소오스 및 드레인 전극은 상기 마스크 패턴에 의해 정렬된 유기 발광 표시 장치.

청구항 9

트랜지스터 영역을 포함하는 기판;

상기 기판 상에 순차로 형성된 버퍼층 및 반도체층;

상기 반도체층 상에 형성된 게이트 전극;

상기 게이트 전극 상에 형성된 층간 절연막;

상기 층간 절연막 상에 형성되되, 일부는 상기 층간 절연막을 관통하여 상기 반도체층과 접하는 소오스 및 드레인 전극;

상기 소오스 및 드레인 전극과, 상기 층간 절연막 상에 형성된 유기물층;

상기 유기물층 상에 순차로 형성된 유기발광층 및 캐소드층을 포함하되,

상기 유기물층은 상기 소오스 및 드레인 전극 이외의 영역에서는 n (단, n 은 1 이상의 자연수)개의 유기물층을 포함하고, 상기 소오스 및 드레인 전극 상에서는 $n+1$ 개의 유기물층을 포함하는 유기 발광 표시 장치.

청구항 10

제9 항에 있어서, 상기 유기물층은,

상기 소오스 및 드레인 전극과, 상기 층간 절연막 상에 형성된 화소 정의막과,

상기 소오스 및 드레인 전극 상에 선택적으로 형성된 마스크 패턴을 포함하는 유기 발광 표시 장치.

청구항 11

제10 항에 있어서,

상기 마스크 패턴은 아크릴, 이미드 또는 올레핀 계열의 물질인 유기 발광 표시 장치.

청구항 12

제10 항에 있어서,

상기 소오스 및 드레인 전극은 상기 마스크 패턴에 의해 정렬된 유기 발광 표시 장치.

청구항 13

제9 항에 있어서,

상기 소오스 및 드레인 전극 상에 형성된 유기물층의 제1 두께는,

상기 소오스 및 드레인 전극 이외의 영역 상에 형성된 유기물층의 제2 두께보다 두꺼운 유기 발광 표시 장치.

청구항 14

트랜지스터 영역을 포함하는 기판을 제공하고,

상기 기판 상에 버퍼층 및 반도체층을 순차로 형성하고,

상기 반도체층 상에 게이트 전극을 형성하고,

상기 게이트 전극 상에 층간 절연막을 형성하고,

상기 층간 절연막 상에 상기 반도체층을 노출시키는 콘택 홀을 형성하고,

상기 층간 절연막 상에 상기 콘택 홀을 매립하는 소오스 및 드레인 전극층을 형성하고,

상기 소오스 및 드레인 전극층 상에 소오스 및 드레인 전극을 형성하기 위한 마스크 패턴을 형성하고,

상기 마스크 패턴을 이용하여 상기 소오스 및 드레인 전극층을 패터닝하고,
상기 마스크 패턴 상에 화소 정의막을 형성하는 것을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 15

제14 항에 있어서, 상기 마스크 패턴을 형성한 후에,
상기 마스크 패턴을 제거하지 않고 상기 화소 정의막을 형성하는 것을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 16

제14 항에 있어서, 상기 마스크 패턴을 형성하는 것은,
제1 유기 물질을 포함하는 마스크 패턴층을 상기 소오스 및 드레인 전극층 상에 형성하고,
상기 마스크 패턴층을 선택적으로 제거하여 상기 소오스 및 드레인 전극이 형성될 영역에 대응하는 영역을 잔존시키는 것을 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 17

제16 항에 있어서,
상기 제1 유기 물질은, 아크릴, 이미드 또는 올레핀 계열의 물질인 유기 발광 표시 장치의 제조 방법.

청구항 18

제14 항에 있어서,
상기 화소 정의막 상에 유기발광층 및 캐소드층을 순차로 형성하는 것을 더 포함하는 유기 발광 표시 장치의 제조 방법.

청구항 19

제18 항에 있어서, 상기 트랜지스터 영역에서,
상기 소오스 및 드레인 전극 상에는, 상기 캐소드층 하부에 상기 유기 발광층, 상기 화소 정의막 및 상기 마스크 패턴이 형성되고,
상기 소오스 및 드레인 전극 이외의 영역 상에는, 상기 캐소드층 하부에 상기 유기 발광층 및 상기 화소 정의막이 형성되는 유기 발광 표시 장치의 제조 방법.

청구항 20

제14 항에 있어서,
상기 마스크 패턴을 형성한 후에, 제1 큐어링을 제1 온도하에서 수행하고,
상기 화소 정의막을 형성한 후에, 제2 큐어링을 제2 온도하에서 수행하되,
상기 제2 온도는 상기 제1 온도보다 낮은 유기 발광 표시 장치의 제조 방법.

명세서

기술 분야

[0001] 본 발명은 유기 발광 표시 장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 소오스 및 드레인 전극과 캐소드층 사이에 기생 캐패시터가 형성되는 것을 방지할 수 있는 구조를 가지는 유기 발광 표시 장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002] 정보통신 산업이 급격히 발달됨에 따라 표시 장치의 사용이 급증하고 있으며, 최근들어 저전력, 경량, 박형, 고해상도의 조건을 만족할 수 있는 표시 장치가 요구되고 있다. 이러한 요구에 발맞추어 액정표시장치(Liquid

Crystal Display)나 유기발광 특성을 이용하는 유기 발광 표시 장치(Organic Light Emitting Display)들이 개발되고 있다.

[0003] 유기 발광 표시 장치는 자체발광 특성을 갖는 차세대 표시 장치로서, 액정 표시 장치에 비해 시야각, 콘트라스트(contrast), 응답속도, 소비전력 등의 측면에서 우수한 특성을 가지며, 백라이트가 필요하지 않아 경량 및 박형으로 제작이 가능하다.

[0004] 유기 발광 표시 장치는 화소 영역과 비화소 영역을 제공하는 기판과, 밀봉(encapsulation)을 위해 기판과 대향되도록 배치되며 에폭시와 같은 밀봉제(sealant)에 의해 기판에 합착되는 용기 또는 기판으로 구성된다. 기판의 화소 영역에는 주사 라인(scan line) 및 데이터 라인(data line) 사이에 매트릭스 방식으로 연결되어 화소를 구성하는 다수의 발광 소자가 형성되고, 비화소 영역에는 화소 영역의 주사 라인 및 데이터 라인으로부터 연장된 주사 라인 및 데이터 라인, 유기발광 소자의 동작을 위한 전원전압 공급 라인 그리고 입력 패드를 통해 외부로부터 제공된 신호를 처리하여 주사 라인 및 데이터 라인으로 공급하는 주사 구동부 및 데이터 구동부가 형성된다.

발명의 내용

해결하려는 과제

[0005] 일반적으로, 유기 발광 표시 장치의 트랜지스터를 구성하는 소오스 및 드레인 전극 상에는 화소 정의막이 형성되고, 화소 정의막 상에는 캐소드층이 형성될 수 있다. 이 때, 소오스 및 드레인 전극과 캐소드층 사이에 기생 캐패시터가 발생하는 문제점이 있었다.

[0006] 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0007] 상기 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 트랜지스터 영역을 포함하는 기판, 상기 기판 상에 순차로 형성된 버퍼층 및 반도체층, 상기 반도체층 상에 형성된 게이트 전극, 상기 게이트 전극 상에 형성된 층간 절연막, 상기 층간 절연막 상에 형성되되, 일부는 상기 층간 절연막을 관통하여 상기 반도체층과 접하는 소오스 및 드레인 전극, 상기 소오스 및 드레인 전극 상에 선택적으로 형성된 마스크 패턴, 및 상기 마스크 패턴 상에 형성된 화소 정의막을 포함한다.

[0008] 상기 과제를 해결하기 위한 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 트랜지스터 영역을 포함하는 기판, 상기 기판 상에 순차로 형성된 버퍼층 및 반도체층, 상기 반도체층 상에 형성된 게이트 전극, 상기 게이트 전극 상에 형성된 층간 절연막, 상기 층간 절연막 상에 형성되되, 일부는 상기 층간 절연막을 관통하여 상기 반도체층과 접하는 소오스 및 드레인 전극, 상기 소오스 및 드레인 전극과, 상기 층간 절연막 상에 형성된 유기물층, 상기 유기물층 상에 순차로 형성된 유기발광층 및 캐소드층을 포함하되, 상기 유기물층은 상기 소오스 및 드레인 전극 이외의 영역에서는 n (단, n 은 1 이상의 자연수)개의 유기물층을 포함하고, 상기 소오스 및 드레인 전극 상에서는 $n+1$ 개의 유기물층을 포함한다.

[0009] 상기 다른 과제를 해결하기 위한 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법은, 트랜지스터 영역을 포함하는 기판을 제공하고, 상기 기판 상에 버퍼층 및 반도체층을 순차로 형성하고, 상기 반도체층 상에 게이트 전극을 형성하고, 상기 게이트 전극 상에 층간 절연막을 형성하고, 상기 층간 절연막 상에 상기 반도체층을 노출시키는 콘택 홀을 형성하고, 상기 층간 절연막 상에 상기 콘택 홀을 매립하는 소오스 및 드레인 전극층을 형성하고, 상기 소오스 및 드레인 전극층 상에 소오스 및 드레인 전극을 형성하기 위한 마스크 패턴을 형성하고, 상기 마스크 패턴을 이용하여 상기 소오스 및 드레인 전극층을 패터닝하고, 상기 마스크 패턴 상에 화소 정의막을 형성하는 것을 포함한다.

[0010] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.

도 2 내지 도 5는 일 실시예에 따른 유기 발광 표시 장치의 제조방법을 설명하기 위한 중간 구조물의 단면도들이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 표시된 구성요소의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.
- [0013] 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭하며, "및/또는"은 언급된 아이템들의 각각 및 하나 이상의 모든 조합을 포함한다.
- [0014] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "이루어지다(made of)"는 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0015] 비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않음은 물론이다. 이들 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있음은 물론이다.
- [0016] 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 개략도인 평면도 및 단면도를 참고하여 설명될 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이고, 발명의 범주를 제한하기 위한 것은 아니다.
- [0017] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.
- [0018] 이하, 도 1을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치에 대해 설명한다. 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 단면도이다.
- [0019] 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 트랜지스터 영역(T)을 포함하는 기판(10)과, 기판(10) 상에 순차로 형성된 버퍼층(12) 및 반도체층(14)과, 반도체층(14) 상에 형성된 게이트 전극(20)과, 게이트 전극(20) 상에 형성된 층간 절연막(22)과, 층간 절연막(22) 상에 형성되되, 일부는 층간 절연막(22)을 관통하여 반도체층(14)과 접하는 소오스 및 드레인 전극(24)과, 소오스 및 드레인 전극(24) 상에 선택적으로 형성된 마스크 패턴(28)과, 마스크 패턴(28) 상에 형성된 화소 정의막(26)을 포함한다.
- [0020] 먼저, 기판(10)은 SiO₂를 주성분으로 하는 투명한 유리 재질로 이루어질 수 있다. 기판(10)은 반드시 이에 한정되는 것은 아니며 투명한 플라스틱 재로 형성할 수도 있다. 기판(10)을 형성하는 플라스틱 재는 절연성 유기물일 수 있는데, 폴리에테르술폰(PES, polyethersulphone), 폴리아크릴레이트(PAR, polyacrylate), 폴리에테르 이미드(PEI, polyetherimide), 폴리에틸렌 나프탈레이트(PEN, polyethylenenapthalate), 폴리에틸렌 테레프탈레이트(PET, polyethyleneterephthalate), 폴리페닐렌 설파이드(polyphenylene sulfide: PPS), 폴리아릴레이트(polyallylate), 폴리이미드(polyimide), 폴리카보네이트(PC), 셀룰로오스 트리 아세테이트(TAC), 셀룰로오스아세테이트 프로피오네이트(cellulose acetate propionate: CAP)로 이루어진 그룹으로부터 선택되는 유기물일 수 있다.
- [0021] 또한, 도면에 도시된 바와 같이 기판(10)은 유기발광층이 형성되어 실질적으로 발광하는 화소 영역(P), 박막 트랜지스터가 형성되는 트랜지스터 영역(T), 및 구동 전압을 일정하게 유지시키는 역할을 수행하는 캐패시터 영역(C)을 포함할 수 있다.
- [0022] 화상이 기판(10) 방향으로 구현되는 배면 발광형인 경우에 기판(10)은 투명한 재질로 형성될 수 있다. 또 다른 실시예에서, 화상이 기판(10)의 반대 방향으로 구현되는 전면 발광형인 경우에 기판(10)은 투명한 재질이

아닌 다른 물질로 형성될 수 있다. 이 경우 금속으로 기판(10)을 형성할 수 있다. 금속으로 기판(10)을 형성할 경우 기판(10)은 탄소, 철, 크롬, 망간, 니켈, 티타늄, 몰리브덴 및 스테인레스 스틸(SUS)로 이루어진 군으로부터 선택된 하나 이상을 포함할 수 있으나, 이에 한정되는 것은 아니다. 기판(10)은 금속 포일로 형성될 수 있다.

[0023] 기판(10) 위에는 기판(10)의 평활성과 불순물의 침투를 차단하기 위한 버퍼층(12)이 더 형성될 수 있다. 상기 버퍼층(12)은 기판(10)의 전면(全面)에 제공되며, 실리콘 산화막(SiO_x), 실리콘 질화막(SiN_x) 또는 실리콘 산질화막(SiO_2N_x)의 단일층 또는 이들의 복층일 수 있다.

[0024] 버퍼층(12)의 상부에는 반도체층(14)이 형성된다. 반도체층(14)은 실리콘(Si) 즉, 비정질 실리콘(a-Si)으로 구성될 수 있으며, 또는 폴리 실리콘(p-Si)으로도 구성될 수 있다. 그 외에도 게르마늄(Ge), 갈륨인(GaP), 갈륨비소(GaAs), 알루미늄비소(AlAs) 등으로 구성될 수 있으나, 이에 한정되는 것은 아니다. 또한, 반도체층(14)은 SOI(Silicon on Insulator)기판의 n형 불순물을 저농도로 확산시킨 실리콘 반도체층일 수 있으며, 그 외에도 반도체층(14)은 비정질 실리콘의 일부를 P형 또는 N형 불순물로 도핑한 형태일 수 있다. 도면에 도시된 바와 같이, 반도체층(14)은 기판(10)의 트랜지스터 영역(T)과 캐패시터 영역(C) 상에 형성될 수 있다. 나아가, 캐패시터 영역(C) 상에 형성된 반도체층(14)은 상부의 투명 전극(18)과 함께 캐패시터를 구성할 수 있다.

[0025] 도면에 도시된 바와 같이, 반도체층(14)은 트랜지스터 영역(T) 및 캐패시터 영역(C)에 공통적으로 형성될 수 있다. 다만, 동일한 과정에 의해 형성되는 반도체층(14)은 트랜지스터 영역(T)과 캐패시터 영역(C)에서의 구성이 일부 상이할 수 있으며, 그에 따른 효과도 상이할 수 있다.

[0026] 즉, 트랜지스터 영역(T)에서 형성된 반도체층(14)은 게이트 전극에 인가되는 게이트 전압에 따라 선택적으로 소오스 및 드레인 전극(24)으로 전류를 흐르게 하여 최종적으로 화소 영역(P)에 형성된 투명 전극(18)에 구동 전류를 인가하여 화소 영역(P) 상부에 제공되는 일련의 유기발광층이 발광하도록 한다. 따라서, 트랜지스터 영역(T)의 반도체층(14)은 그 일부만이 불순물 도핑된 형태일 수 있다.

[0027] 반면, 캐패시터 영역(C)에서 형성된 반도체층(14)은 상부의 투명 전극(18)과 캐패시터를 구성하도록 전도체일 필요가 있으므로, 반도체층(14)의 전 영역이 불순물로 도핑되어 도체의 성질을 띠는 구성을 가질 수 있다.

[0028] 반도체층(14)의 상부에는 상기 반도체층(14)을 커버하며, 상기 반도체층(14)과 상부의 투명 전극(18)을 절연시키는 게이트 절연막(16)이 형성될 수 있다. 게이트 절연막(16)은 상기 버퍼층(12)과 마찬가지로 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 실리콘 산질화막(SiO_2N_x) 또는 이들의 다중층일 수 있다. 게이트 절연막(16)은 상기 버퍼층(12)과 동일한 물질로 형성될 수 있으며, 서로 다른 물질로 형성될 수도 있다.

[0029] 화소 영역(P), 트랜지스터 영역(T) 및 캐패시터 영역(C)의 게이트 절연막(16) 상부에는 투명 전극이 형성될 수 있다. 캐패시터 영역(C)의 투명 전극(18)은 상술한 바와 같이 하부의 반도체층(14)과 캐패시터를 구성할 수 있으며, 상기 캐패시터로 인해 본 실시예에 다른 유기 발광 표시 장치의 구동 전압이 일정하게 유지될 수 있다.

[0030] 투명 전극(18)은 투명 도전성 물질로 형성될 수 있다. 예를 들어, 투명 도전성 물질은 ITO (Indium Tin Oxide), IZO(Indium Zinc Oxide), 탄소나노튜브(Carbon Nano Tube), 전도성 폴리머(Conductive Polymer) 및 나노와이어(Nanowire) 중에서 하나 이상을 포함할 수 있다. 즉, 상기 투명 전극(18)은 상기 투명 도전성 물질 중 하나 이상을 혼합한 물질로 형성될 수 있다.

[0031] 캐패시터 영역(C)에서 투명 전극(18)은 하부의 도체의 성질을 가지도록 도핑된 반도체층(14)과 함께 캐패시터를 구성할 수 있다. 트랜지스터 영역(T)에서 투명 전극(18)은 상부의 게이트 전극(20)과 함께 게이트 구동전압을 전달하는 역할을 수행할 수 있다. 화소 영역(P)에서 투명 전극(18)은 트랜지스터 영역(T)의 소오스 및 드레인 전극(24)과 연결되어 구동전압을 인가받아서 유기발광층이 발광하도록 하는 화소부를 구성할 수 있다.

[0032] 트랜지스터 영역(T)의 투명 전극(18) 상부에는 게이트 전극(20)이 형성될 수 있다. 게이트 전극(20)은 게이트 신호를 인가하여 각 화소 별로 발광을 제어할 수 있다.

[0033] 예를 들어, 게이트 전극(20)은 알루미늄(Al), 크롬-알루미늄(Cr-Al), 몰리브덴-알루미늄(Mo-Al) 또는 알루미늄-네오디뮴(Al-Nd)과 같은 알루미늄 합금의 단일층일 수 있으며, 크롬(Cr) 또는 몰리브덴(Mo) 합금 위에 알루미늄 합금이 적층된 다중층을 게이트 전극(20)으로 형성할 수도 있다. 본 실시예에서 게이트 전극(20)은 몰리브덴-알루미늄-몰리브덴(Mo-Al-Mo) 3중층 구조일 수 있으며, 그 하부의 ITO로 구성된 투명 전극(18)과 함께, 4중층 구조(ITO-Mo-Al-Mo)를 가질 수 있다. 그러나, 게이트 전극(20)을 구성하는 물질이 이에 한정되지

않음은 물론이다.

- [0034] 게이트 전극(20) 상부에는 층간 절연막(22)이 형성될 수 있다. 층간 절연막(22)은 게이트 전극(20)과 소오스 및 드레인 전극(24)을 전기적으로 절연시키는 역할을 수행할 수 있다. 층간 절연막(22)은, 예를 들어, 무기 물질로 형성될 수 있다. 예를 들어, 버퍼층(12)과 마찬가지로 실리콘 산화막(SiO_2), 실리콘 질화막(SiN_x), 실리콘 산질화막(SiO_2N_x) 또는 이들의 다중층일 수 있다.
- [0035] 층간 절연막(22) 상부에는 반도체층(14)과 전기적으로 연결되는 소오스 및 드레인 전극(24)이 형성될 수 있다. 여기서, 소오스 및 드레인 전극(24)은 몰리브덴(Mo), 크롬(Cr), 텅스텐(W), 몰리브덴텅스텐(MoW), 알루미늄(Al), 알루미늄-네오디뮴(Al-Nd), 티타늄(Ti), 질화티타늄(TiN), 구리(Cu), 몰리브덴 합금(Mo alloy), 알루미늄 합금(Al alloy), 및 구리 합금(Cu alloy) 중에서 선택되는 어느 하나로 형성될 수 있다. 소오스 및 드레인 전극(24)은 반도체층(14)에 의해 전기적으로 연결되어 화소 영역(P)에서의 투명 전극(18)에 전압을 인가할 수 있다.
- [0036] 마스크 패턴(28)은 소오스 및 드레인 전극(24) 상에 선택적으로 형성된다. 마스크 패턴(28)은 아크릴, 이미드, 또는 올레핀 계열의 유기 물질로 이루어질 수 있다. 또한, 마스크 패턴(28)은 소오스 및 드레인 전극(24)의 패터닝 공정에서 식각 마스크로 사용될 수 있다. 이에 따라, 소오스 및 드레인 전극(24)은 마스크 패턴(28)에 의해 정렬될 수 있다.
- [0037] 화소 정의막(PDL)(26)은, 예를 들어 화소 영역(P)을 제외한 기판(10) 전체에 형성될 수 있다. 더욱 구체적으로, 화소 정의막(26)은 기판(10) 전체에 형성되어 트랜지스터 영역(T) 및 캐패시터 영역(C) 내부의 구성요소를 커버한다. 화소 정의막(26)은 화소 영역(P)에서 상기 투명 전극(18)의 일부를 외부로 노출시키는 개구부(25)가 형성되어 화소부를 정의하게 된다. 화소 정의막(26)은 유기 물질로 형성될 수 있다.
- [0038] 화소 정의막(26) 상에는 순차로 유기 발광층(30) 및 캐소드층(32)이 형성될 수 있다. 유기 발광층(30)은 유기 물질로 형성될 수 있고, 캐소드층(32)은 도전성 물질로 형성될 수 있다. 유기 발광층(30) 및 캐소드층(32)을 이루는 물질은 본 발명이 속하는 기술분야에서 잘 알려진 물질을 적용할 수 있다. 나아가, 화소 정의막(26)은 마스크 패턴(28)과 동일한 물질을 사용할 수도 있고, 서로 다른 물질을 사용할 수도 있다.
- [0039] 도 1에 도시된 바와 같이, 소오스 및 드레인 전극(24) 상에 선택적으로 형성된 마스크 패턴(28)에 의해, 트랜지스터 영역(T)에서, 소오스 및 드레인 전극(24) 상에는 캐소드층(32) 하부에 유기 발광층(30), 화소 정의막(26) 및 마스크 패턴(28)이 형성되고, 소오스 및 드레인 전극(24) 이외의 영역 상에는 캐소드층(32) 하부에 유기 발광층(30) 및 화소 정의막(26)이 형성될 수 있다. 상술한 바와 같이, 마스크 패턴(28) 및 화소 정의막(26)은 유기 물질로 이루어지고, 유기 발광층(30)도 유기 물질로 형성될 수 있다.
- [0040] 이에 따라, 마스크 패턴(28)이 제1 두께(D1)로 형성되고, 화소 정의막(26)이 제2 두께(D2)로 형성되며, 유기 발광층(30)이 제3 두께(D3)로 형성된다고 할 때, 소오스 및 드레인 전극(24) 상에 형성된 유기 물질의 두께(Da)는 제1 내지 제3 두께(D1, D2, D3)를 모두 합한 두께와 같다. 이에 반해, 소오스 및 드레인 전극(24) 이외의 영역 상에 형성된 유기 물질의 두께(Db)는 화소 정의막(26)의 제2 두께(D2) 및 유기 발광층(D3)만을 합한 두께와 같다. 따라서, 소오스 및 드레인 전극(24) 상에 형성된 유기 물질의 두께(Da)는 소오스 및 드레인 전극(24) 이외의 영역 상에 형성된 유기 물질의 두께(Db)보다 두껍게 형성될 수 있다.
- [0041] 또 다른 관점에서, 마스크 패턴(28) 및 화소 정의막(26)을 유기물층이라고 지칭한다면, 소오스 및 드레인 전극(24)과 층간 절연막(22) 상에 유기물층이 형성되고, 상기 유기물층 상에 유기 발광층(30) 및 캐소드층(32)이 순차로 형성된다고 할 수 있다. 또한, 유기물층은 소오스 및 드레인 전극(24) 이외의 영역에서는 n (단, n 은 1 이상의 자연수)개의 유기물층을 포함하고, 소오스 및 드레인 전극(24) 상에서는 $n+1$ 개의 유기물층을 포함한다고 할 수 있다.
- [0042] 즉, 도 1에 도시된 바와 같이, 소오스 및 드레인 전극(24) 이외의 영역에서는 화소 정의막(26)을 포함하되, 소오스 및 드레인 전극(24) 상에서는 화소 정의막(26) 및 마스크 패턴(28)을 포함할 수 있다. 나아가, 화소 정의막(26)이 복수의 유기물층, 예를 들어 n 개의 유기물층을 포함하는 경우, 소오스 및 드레인 전극(24) 이외의 영역에서는 상기 n 개의 유기물층을 포함하는 것에 반해, 소오스 및 드레인 전극(24) 상에서는 화소 정의막(26) 외에 마스크 패턴(28)을 더 포함하므로 상기 n 개의 유기물층에 하나를 더한 $n+1$ 개의 유기물층을 포함한다고 할 수 있다.
- [0043] 이와 같이, 소오스 및 드레인 전극(24) 상에 유기 물질을 포함하는 마스크 패턴(28)이 형성됨으로써, 소오스 및 드레인 전극(24)과 캐소드층(32) 사이의 거리가 상대적으로 더 이격될 수 있다. 이에 따라, 소오스 및 드

레인 전극(24)과 캐소드층(32)에 의해 기생 캐패시터가 발생하여 소자에 영향을 주는 것을 방지할 수 있다. 나아가, 소오스 및 드레인 전극(24)을 패터닝하는데 사용되는 마스크 패턴(28)을 제거하는 공정을 수행하지 않으므로 마스크 패턴(28)의 제거 공정으로 인해 발생할 수 있는 소자의 열화를 방지할 수 있고, 공정이 단순해지며 공정 효율이 향상되는 장점이 있다.

[0044] 이어서, 도 2 내지 도 5를 참조하여, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조방법에 대해 설명한다. 도 2 내지 도 5는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법을 설명하기 위한 중간 구조물의 단면도들이다. 설명의 편의를 위해, 상술한 내용과 동일한 구성 요소에 대해서는 그 설명을 간략화하거나 생략한다.

[0045] 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법은, 트랜지스터 영역(T)을 포함하는 기판(10)을 제공하고, 기판(10) 상에 버퍼층(12) 및 반도체층(14)을 순차로 형성하고, 반도체층(14) 상에 게이트 전극(20)을 형성하고, 게이트 전극(20) 상에 층간 절연막(22)을 형성하고, 층간 절연막(22) 상에 반도체층(14)을 노출시키는 콘택 홀을 형성하고, 층간 절연막(22) 상에 콘택 홀을 매립하는 소오스 및 드레인 전극층(24a)을 형성하고, 소오스 및 드레인 전극층(24a) 상에 소오스 및 드레인 전극(24)을 형성하기 위한 마스크 패턴(28)을 형성하고, 마스크 패턴(28)을 이용하여 소오스 및 드레인 전극층(24a)을 패터닝하고, 마스크 패턴(28) 상에 화소 정의막(26)을 형성하는 것을 포함한다.

[0046] 먼저 도 2를 참고하여, 기판(10) 상에 버퍼층(12) 및 반도체층(14)을 순차로 형성하고, 반도체층(14) 상에 게이트 전극(20)을 형성한다.

[0047] 캐패시터 영역(C), 화소 영역(P) 및 트랜지스터 영역(T)은 임의로 구획된 영역이며, 캐패시터 영역(C)은 기판(10) 상의 트랜지스터 영역(T) 이외의 영역에 투명 전극(18)과 반도체층(14)을 잔류시켜 이들에 의해 캐패시터를 이루는 영역을 의미하며, 화소 영역(P)은 유기발광층이 형성되어 실제로 광을 발생시키는 영역을 의미하며, 트랜지스터 영역(T)은 상기 화소 영역(P)의 유기발광층에 구동전압을 인가하기 위하여 게이트 전극(20), 소오스 및 드레인 전극(24) 및 반도체층(14)을 포함하는 박막트랜지스터가 형성되는 영역을 의미할 수 있다.

[0048] 기판(10) 상부에는 평활성 및 불순물 침투를 방지하기 위한 버퍼층(12)을 형성할 수 있다. 나아가, 버퍼층(12) 상부에 반도체층(14)을 형성하고, 반도체층(14)이 형성된 기판(10)상에 게이트 절연막(16)을 형성할 수 있다.

[0049] 반도체층(14)은 앞서 설명한 바와 같이 박막트랜지스터를 구성하기 위해 트랜지스터 영역(T)에 형성할 수 있고, 캐패시터의 일측 전극을 구성하기 위해 캐패시터 영역(C)에 형성될 수 있다. 더욱 구체적으로, 반도체층(14)은 트랜지스터 영역(T) 및 캐패시터 영역(C)을 포함하는 전체 기판(10) 영역에 비정질 실리콘 또는 폴리실리콘을 제공하고, 트랜지스터 영역(T) 및 캐패시터 영역(C)을 제외한 나머지 영역의 실리콘을 제거하여 형성할 수 있다. 상술한 바와 같이, 트랜지스터 영역(T) 및 캐패시터 영역(C)을 구성하는 반도체층(14)은 서로 동일한 재질로 구성될 수 있으나, 서로 다르게 불순물 도핑되어 트랜지스터 영역(T)의 반도체층(14)은 전체 중 일부가 불순물 도핑될 수 있으며, 캐패시터 영역(C)의 반도체층(14)은 전체가 불순물 도핑되어 도체를 구성할 수 있다.

[0050] 이어서, 게이트 절연막(16) 상에 투명 전극(18) 및 게이트 전극(20)을 형성할 수 있다. 투명 전극(18) 및 게이트 전극(20)은 연속적으로 형성되므로 서로 전기적으로 연결되나, 투명 전극(18) 및 게이트 전극(20)은 하부의 게이트 절연막(16)으로 인해 하부의 반도체층(14)과 전기적으로 절연될 수 있다. 투명 전극(18)은 ITO 또는 IZO와 같은 투명 도전성 물질일 수 있으며, 게이트 전극(20)은 단일한 금속 또는 복수의 금속층이 적층된 형태일 수 있다.

[0051] 이어서, 도 3을 참조하여, 게이트 전극(20) 상에 층간 절연막(22)을 형성한다.

[0052] 더욱 구체적으로, 게이트 전극(20)이 형성된 기판(10)의 전면 상에 절연 물질을 도포하고, 화소 영역(P)의 투명 전극(18)을 노출시키는 개구부(25)와, 반도체층(14)을 노출시키는 콘택 홀을 패터닝할 수 있다. 상술한 바와 같이, 층간 절연막(22)은 무기 물질로 형성할 수 있다. 도면에 도시된 바와 같이, 층간 절연막(22)은 화소 영역(P), 트랜지스터 영역(T) 및 캐패시터 영역(C)을 포함하는 기판 전체에 형성될 수 있다. 층간 절연막(22)은 트랜지스터 영역(T)에서 투명 전극(18) 및 게이트 전극(20)과 소오스 및 드레인 전극(24)을 전기적으로 절연시키는 역할을 수행할 수 있다.

[0053] 이어서, 도 4를 참조하여, 층간 절연막(22) 상에 콘택 홀을 매립하는 소오스 및 드레인 전극층(24a)을 형성한다. 소오스 및 드레인 전극층(24a)은 도전성 물질로 이루어질 수 있으며, 구체적인 물질의 예시는 상술한 바

와 같다.

- [0054] 이어서, 도 5를 참조하여, 소오스 및 드레인 전극층(24a) 상에 소오스 및 드레인 전극(24)을 형성하기 위한 마스크 패턴(28)을 형성하고, 마스크 패턴(28)을 이용하여 소오스 및 드레인 전극층(24a)을 패터닝한다.
- [0055] 도 5에 도시된 바와 같이, 마스크 패턴(28)을 형성하는 것은, 제1 유기 물질을 포함하는 마스크 패턴층을 소오스 및 드레인 전극층(24a) 상에 형성하고, 마스크 패턴층을 선택적으로 제거하여 소오스 및 드레인 전극(24)이 형성될 영역에 대응하는 영역을 잔존시키는 것을 포함할 수 있다. 이 때, 제1 유기 물질은 아크릴, 이 미드, 또는 올레핀 계열의 물질을 이용할 수 있다.
- [0056] 이어서, 마스크 패턴(28)을 식각 마스크로 하여 소오스 및 드레인 전극층(24a)을 패터닝하여, 소오스 및 드레인 전극(24)을 형성할 수 있다. 이 때, 소오스 및 드레인 전극(24)을 형성하는 것은, 예를 들어 건식 식각 공정을 수행하는 것을 포함할 수 있다. 나아가, 도면으로 도시하지 않았으나, 마스크 패턴(28)을 형성한 후에, 제1 온도하에서 제1 큐어링을 수행할 수 있다. 일정한 온도 하에서, 큐어링을 수행하여 식각 공정을 거친 마스크 패턴(28)을 안정화시킬 수 있다.
- [0057] 이어서, 도 6을 참조하여, 마스크 패턴(28) 상에 화소 정의막(26)을 형성한다.
- [0058] 더욱 구체적으로, 화소 정의막(26)을 형성하는 것은, 소오스 및 드레인 전극(24) 상에 형성된 마스크 패턴(28)을 제거하지 않고, 마스크 패턴(28) 상에 화소 정의막(26)을 형성하는 것을 포함할 수 있다. 마스크 패턴(28)과 마찬가지로, 화소 정의막(26)을 형성한 후에, 제2 온도하에서 제2 큐어링을 수행할 수 있다. 화소 정의막(26)에 대한 제2 큐어링은 마스크 패턴(28)에 수행된 제1 큐어링보다 낮은 온도하에서 진행할 수 있다. 이는 화소 정의막(26)에 대한 열처리 공정이 마스크 패턴(28)에 주는 영향을 최소화하기 위함이다.
- [0059] 다시 도 1을 참조하여, 화소 정의막(26)에 화소 영역(P)에 대응하는 개구부(25)를 형성하고, 개구부(25)가 형성된 화소 정의막(26) 상에 유기 발광층(30) 및 캐소드층(32)을 순차로 형성할 수 있다. 이에 따라, 트랜지스터 영역(T)에서 소오스 및 드레인 전극(24) 상에는 캐소드층(32) 하부에 유기 발광층(30), 화소 정의막(26), 및 마스크 패턴(28)이 형성되고, 소오스 및 드레인 전극(24) 이외의 영역 상에는 캐소드층(32) 하부에 유기 발광층(30) 및 화소 정의막(26)이 형성될 수 있다.
- [0060] 이처럼, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 제조 방법에 따르면, 소오스 및 드레인 전극(24) 상에 유기 물질을 포함하는 마스크 패턴(28)을 형성함으로써, 소오스 및 드레인 전극(24)과 캐소드층(32) 사이의 거리가 상대적으로 더 이격될 수 있다. 이에 따라, 소오스 및 드레인 전극(24)과 캐소드층(32)에 의해 기생 캐패시터가 발생하여 소자에 영향을 주는 것을 방지하여 신뢰성이 더욱 향상된 유기 발광 표시 장치를 제조할 수 있다.
- [0061] 나아가, 소오스 및 드레인 전극(24)을 패터닝하는데 사용되는 마스크 패턴(28)을 제거하는 공정을 수행하지 않으므로 마스크 패턴(28)의 제거 공정으로 인해 발생할 수 있는 소자의 열화를 방지할 수 있고, 공정이 단순해지며 공정 효율이 향상되는 장점이 있다.
- [0062] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였으나, 본 발명은 상기 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 제조될 수 있으며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

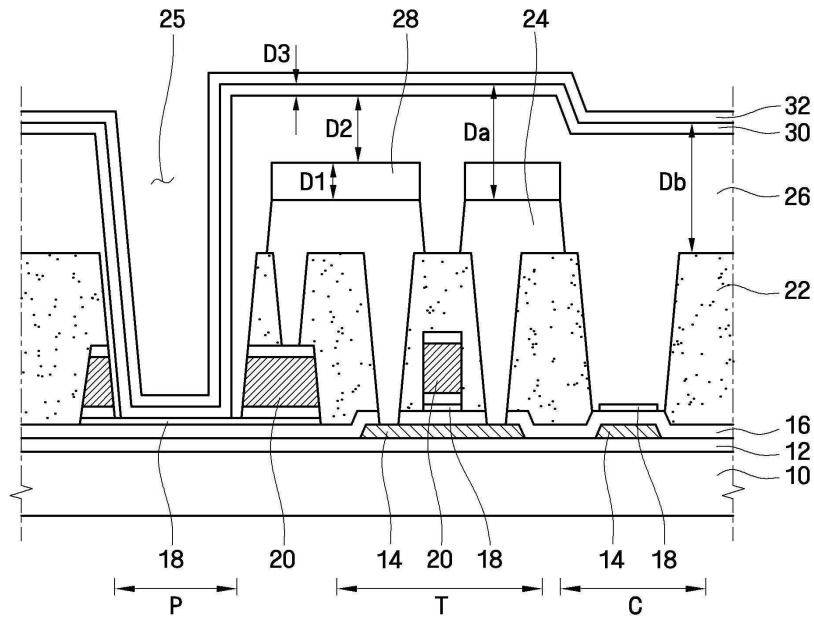
부호의 설명

- [0063]
- | | |
|------------|------------------|
| 10: 기판 | 12: 버퍼층 |
| 14: 반도체층 | 16: 게이트 절연막 |
| 18: 투명 전극 | 20: 게이트 전극 |
| 22: 층간 절연막 | 24: 소오스 및 게이트 전극 |
| 25: 개구부 | 26: 화소 정의막 |
| 28: 마스크 패턴 | 30: 유기발광층 |

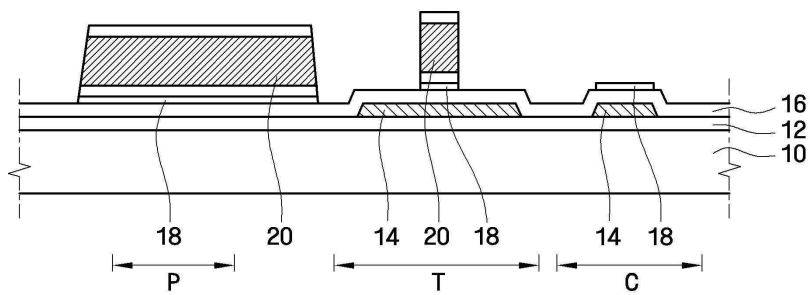
32: 캐소드층

도면

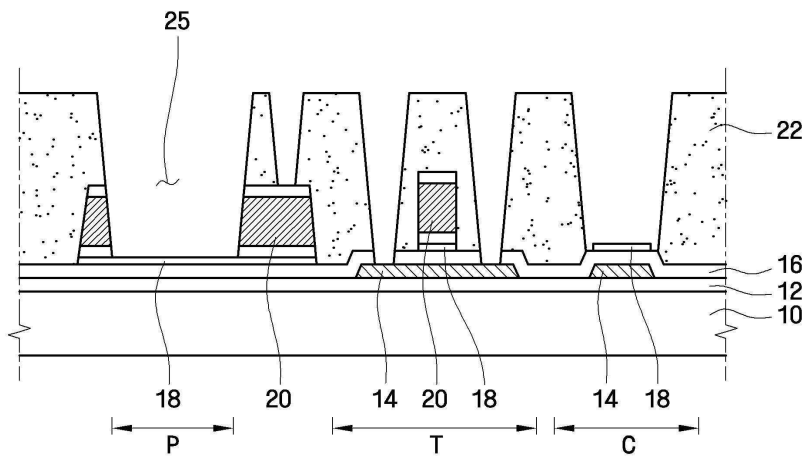
도면1



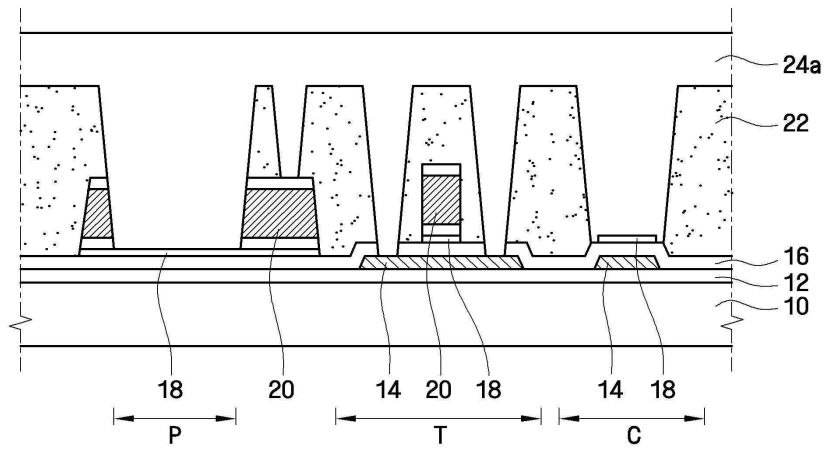
도면2



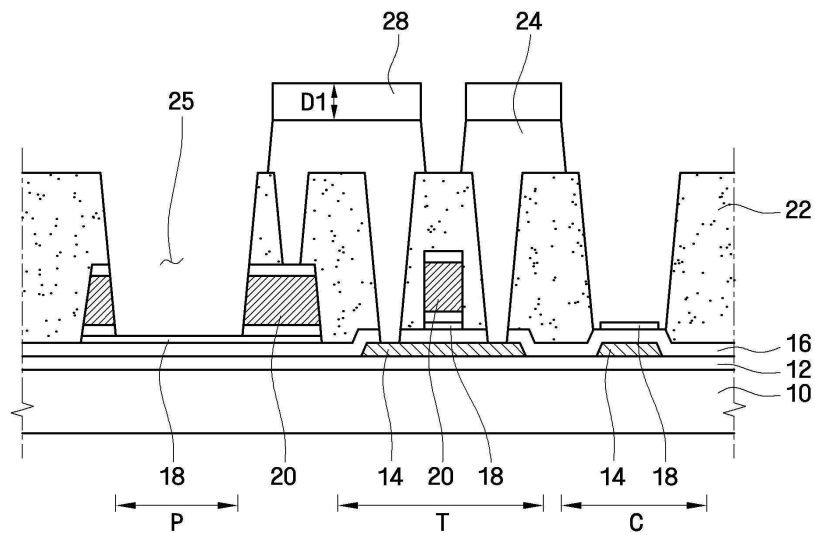
도면3



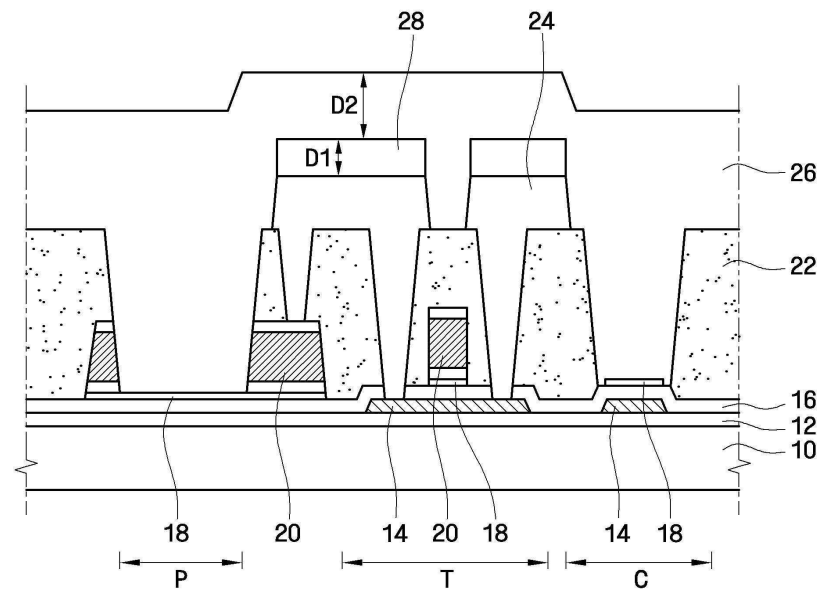
도면4



도면5



도면6



专利名称(译)	OLED显示装置及其制造方法		
公开(公告)号	KR1020120080473A	公开(公告)日	2012-07-17
申请号	KR1020110001965	申请日	2011-01-07
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM BONG JU 김봉주		
发明人	김봉주		
IPC分类号	H01L51/52 H01L51/54		
CPC分类号	H01L27/3246 H01L27/3248 H01L51/5206 H01L51/5221 H01L51/5237 H01L51/5253 H01L2251/56		
其他公开文献	KR101820365B1		
外部链接	Espacenet		

摘要(译)

提供一种有机发光显示器及其制造方法。根据本发明的有机发光显示器包括：基板，包括依次形成在基板上的晶体管区域，缓冲层和半导体层；形成在半导体层上的栅电极；形成在栅电极上的层间绝缘层，部分地包括穿透层间绝缘膜并接触半导体层的源极和漏极，选择性地形成在源极和漏极上的掩模图案，以及形成在掩模图案上的像素限定膜。 专利公开10-2012-0080473

