



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0068814
(43) 공개일자 2019년06월19일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5262 (2013.01)
H01L 27/322 (2013.01)
(21) 출원번호 10-2017-0168985
(22) 출원일자 2017년12월11일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
임형준
경기도 파주시 월롱면 엘지로 245
박지연
경기도 파주시 월롱면 엘지로 245
박한선
경기도 파주시 월롱면 엘지로 245
(74) 대리인
네이트특허법인

전체 청구항 수 : 총 11 항

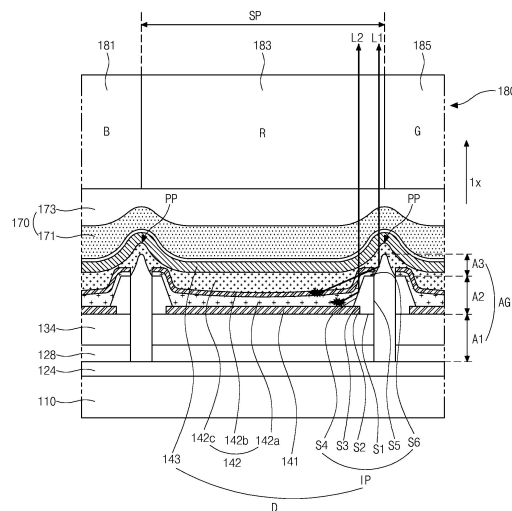
(54) 발명의 명칭 전계발광 표시장치

(57) 요약

본 발명에 따르면, 각 화소영역에 형성된 절연패턴과, 각 화소영역의 경계부에 형성된 에어갭을 통하여 발광다이오드에서 경사지게 출력되는 광을 절연패턴과 에어갭을 통하여 수직한 방향으로 광의 경로를 변경시켜, 각 화소영역에 대응하는 상부영역으로 출력하여 광추출 효율을 향상시킴과 동시에 혼색을 효과적으로 방지할 수 있게 된다.

또한, 전하 생성층이 절연패턴에 의하여 각 화소영역에 분리되어 형성됨으로써, 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되므로, 의도치 않은 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.

대표도 - 도3



(52) CPC특허분류

H01L 27/3246 (2013.01)

H01L 27/3258 (2013.01)

H01L 51/5203 (2013.01)

H01L 51/5246 (2013.01)

H01L 51/525 (2013.01)

H01L 51/5253 (2013.01)

명세서

청구범위

청구항 1

다수의 화소영역을 포함하는 기관과;
상기 기관 상부에 형성되며, 상기 다수의 화소영역을 각각 구획하는 에어갭과;
상기 다수의 화소영역에 각각 배치된 제 1 전극과;
상기 제 1 전극의 모서리를 덮는 절연패턴과;
상기 제 1 전극 및 상기 절연패턴 상부에 배치된 발광부와;
상기 발광부 상부에 배치된 제 2 전극
을 포함하는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 발광부는 순차적으로 적층되는 제 1 발광층, 전하 생성층 및 제 2 발광층을 포함하며,
상기 제 1 발광층 및 상기 전하 생성층은 상기 에어갭에 의하여 다수의 화소영역 각각에 분리되어 배치되는 전계발광 표시장치.

청구항 3

제 2 항에 있어서,
상기 절연패턴은 상기 에어갭에 의하여 상기 다수의 화소영역 각각에 분리되어 배치되는 전계발광 표시장치.

청구항 4

제 3 항에 있어서,
상기 에어갭은, 상기 절연패턴과 접촉하는 제 1 부분과, 상기 제 2 발광층과 접촉하는 제 2 부분을 포함하고,
상기 제 2 부분의 폭은 상부로 갈수록 좁아지는 전계발광 표시장치.

청구항 5

제 4 항에 있어서,
상기 에어갭의 상기 제 1 부분의 폭은 일정한 전계발광 표시장치.

청구항 6

제 4 항에 있어서,
상기 제 2 발광층은, 상기 에어갭 상부를 덮으며 상기 다수의 화소영역 전면에 형성되고, 상기 다수의 화소영역의 경계부에 각각 대응하여 형성된 돌출부를 포함하는 전계발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 제 2 전극 상부에 배치된 제 1 봉지층을 더 포함하는 전계발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 제 2 전극 및 상기 제 1 봉지층은 상기 제 2 발광층의 상기 돌출부를 포함하는 모폴로지(morphology)를 따르는 전계발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 제 1 봉지층 상부에 배치된 평탄한 상면을 갖는 제 2 봉지층과, 상기 제 2 봉지층 상부에 배치된 컬러필터층을 더 포함하는 전계발광 표시장치.

청구항 10

제 1 항에 있어서,

상기 제 1 전극 하부에 배치되는 보호층과, 상기 보호층 하부에 배치되는 층간절연층을 더 포함하며,

상기 보호층 및 상기 층간절연층은 상기 에어갭에 의하여 상기 다수의 화소영역 각각에 분리되어 배치되는 전계발광 표시장치.

청구항 11

제 7 항에 있어서,

상기 제 1 발광층, 상기 제 2 전극 및 상기 제 1 봉지층은 이웃하는 상기 돌출부 사이에 대응하는 영역에서 오목한 형상을 갖는 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 보다 상세하게는 화소영역의 경계에 에어갭을 형성하여 광추출 효율을 향상시킴과 동시에 전류 누설 및 혼색을 방지할 수 있는 전계발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)가 널리 개발되어 다양한 분야에 적용되고 있다.

[0003] 평판표시장치 중에서, 전계발광 표시장치(electroluminescent display device)는, 전자 주입 전극인 음극과 정공 주입 전극인 양극 사이에 형성된 발광층에 전하를 주입하여 전자와 정공이 엑시톤(exciton)을 형성한 후, 이 엑시톤이 발광 재결합(radiative recombination) 함으로써 빛을 내는 소자이다.

[0004] 이러한 전계발광 표시장치는 플라스틱과 같은 유연한 기판(flexible substrate) 위에도 형성할 수 있을 뿐 아니라, 자체 발광형이기 때문에 대조비(contrast ratio)가 크며, 응답시간이 수 마이크로초(μs) 정도이므로 동화상

구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 비교적 낮은 전압으로 구동이 가능하므로 구동회로의 제작 및 설계가 용이한 장점을 가진다.

[0005] 전계발광 표시장치에는 적어도 두 개의 발광층을 이용하여 백색을 발광하는 전계발광 표시장치가 있다.

[0006] 즉, 두 개의 제 1 및 제 2 발광층(first stack, second stack)이 두 개의 스택(2 Stack) 구조로 이루어져 있고, 두 개의 스택 사이에는 전하 생성층(carrier generation layer; CGL)이 표시영역 전면에 걸쳐 배치되어 백색을 발광하게 된다.

[0007] 이와 같은 전계발광 표시장치는 발광층이 백색을 발광하므로 이를 적색, 녹색 및 청색(RGB)으로 변환하기 위한 컬러필터 패턴이 사용된다.

[0008] 이 경우, 전하 생성층의 높은 전도성에 의하여 모노 컬러(mono color) 점등 시 인접한 화소도 동시에 점등되어 색 이상이 발생하게 되어 전계발광 표시장치의 화질이 저하되는 문제가 수반된다.

발명의 내용

해결하려는 과제

[0009] 본 발명은 전계발광 표시장치의 광 추출효율을 향상시킴과 동시에 혼색을 방지할 수 있는 방안을 제공하는 것을 과제로 한다.

과제의 해결 수단

[0010] 전술한 바와 같은 과제를 달성하기 위해, 본 발명은 다수의 화소영역을 포함하는 기판과, 상기 기판 상부에 형성되며, 상기 다수의 화소영역을 각각 구획하는 에어갭과, 상기 다수의 화소영역에 각각 배치된 제 1 전극과, 상기 제 1 전극의 모서리를 덮는 절연패턴과, 상기 제 1 전극 및 상기 절연패턴 상부에 배치된 발광부와, 상기 발광부 상부에 배치된 제 2 전극을 포함하는 전계발광 표시장치를 제공한다.

[0011] 그리고, 상기 발광부는 순차적으로 적층되는 제 1 발광층, 전하 생성층 및 제 2 발광층을 포함하며, 상기 제 1 발광층 및 상기 전하 생성층은 상기 에어갭에 의하여 다수의 화소영역 각각에 분리되어 배치될 수 있다.

[0012] 여기서, 상기 절연패턴은 상기 에어갭에 의하여 상기 다수의 화소영역 각각에 분리되어 배치될 수 있다.

[0013] 그리고, 상기 에어갭은, 상기 절연패턴과 접촉하는 제 1 부분과, 상기 제 2 발광층과 접촉하는 제 2 부분을 포함하고, 상기 제 2 부분의 폭은 상부로 갈수록 좁아질 수 있다.

[0014] 여기서, 상기 에어갭의 상기 제 1 부분의 폭은 일정할 수 있다.

[0015] 그리고, 상기 제 2 발광층은, 상기 에어갭 상부를 덮으며 상기 다수의 화소영역 전면에서 형성되고, 상기 다수의 화소영역의 경계부에 각각 대응하여 형성된 돌출부를 포함할 수 있다.

[0016] 또한, 상기 제 2 전극 상부에 배치된 제 1 봉지층을 더 포함할 수 있다.

[0017] 그리고, 상기 제 2 전극 및 상기 제 1 봉지층은 상기 제 2 발광층의 상기 돌출부를 포함하는 모폴로지(morphology)를 따를 수 있다.

[0018] 또한, 상기 제 1 봉지층 상부에 배치된 평탄한 상면을 갖는 제 2 봉지층과, 상기 제 2 봉지층 상부에 배치된 컬러필터층을 더 포함할 수 있다.

[0019] 그리고, 상기 제 1 전극 하부에 배치되는 보호층과, 상기 보호층 하부에 배치되는 층간절연층을 더 포함하며, 상기 보호층 및 상기 층간절연층은 상기 에어갭에 의하여 상기 다수의 화소영역 각각에 분리되어 배치될 수 있다.

[0020] 그리고, 상기 제 1 발광층, 상기 제 2 전극 및 상기 제 1 봉지층은 이웃하는 상기 돌출부 사이에 대응하는 영역에서 오목한 형상을 가질 수 있다.

발명의 효과

[0021] 발명에서는, 화소영역의 경계에 에어갭을 형성하고, 제 1 전극의 모서리와 발광부의 측면 일부를 덮는 절연패턴을 형성하여, 다수의 화소영역 각각에 분리된 전하 생성층을 형성한다.

[0022] 이에 따라, 절연패턴 및 에어갭을 통하여 발광다이오드의 발광층에서 경사지게 출력된 광의 경로를 수직인 방향으로 변경하여 광 추출 효율 및 혼색을 방지할 수 있게 된다.

[0023] 나아가, 전하 생성층이 화소영역마다 분리되어 형성되므로, 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되어, 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.

도면의 간단한 설명

[0024] 도 1은 본 발명의 전계발광 표시장치의 하나의 서브화소 영역을 나타내는 회로도이다.

도 2는 본 발명의 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.

도 3은 본 발명의 실시예에 따른 전계발광 표시장치의 일부를 확대한 도면이다.

도 4a 내지 도 4i는 도 3에 도시된 본 발명의 실시예에 따른 전계발광 표시장치의 제조방법을 개략적으로 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0025] 이하, 도면을 참조하여 본 발명의 실시예를 설명한다.

[0026] 도 1은 본 발명의 전계발광 표시장치의 하나의 서브화소 영역을 나타내는 회로도이다.

[0027] 도 1에 도시한 바와 같이, 본 발명의 실시예에 따른 전계발광 표시장치는 서로 교차하여 서브화소영역(SP)을 정의하는 게이트 배선(GL)과 데이터 배선(DL)을 포함하고, 각각의 화소영역(P)에는 스위칭 박막트랜지스터(Ts)와 구동 박막트랜지스터(Td), 스토리지 커패시터(Cst), 그리고 발광다이오드(D)가 형성된다.

[0028] 보다 상세하게, 스위칭 박막트랜지스터(Ts)의 게이트 전극은 게이트 배선(GL)에 연결되고 소스 전극은 데이터 배선(DL)에 연결된다. 구동 박막트랜지스터(Td)의 게이트 전극은 스위칭 박막트랜지스터(Ts)의 드레인 전극에 연결되고, 소스 전극은 고전위 전압(VDD)에 연결된다. 발광다이오드(D)의 애노드(anode)는 구동 박막트랜지스터(Td)의 소스 전극에 연결되고, 캐소드(cathode)는 저전위 전압(VSS)에 연결된다. 스토리지 커패시터(Cst)는 구동 박막트랜지스터(Td)의 게이트 전극과 소스 전극에 연결된다.

[0029] 이러한 전계발광 표시장치의 영상표시 동작을 살펴보면, 게이트 배선(GL)을 통해 인가된 게이트 신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되고, 이때, 데이터 배선(DL)으로 인가된 데이터 신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트 전극과 스토리지 커패시터(Cst)의 일 전극에 인가된다.

[0030] 구동 박막트랜지스터(Td)는 데이터 신호에 따라 턴-온 되어 발광다이오드(D)를 흐르는 전류를 제어하여 영상을 표시한다. 발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 전달되는 고전위 전압(VDD)의 전류에 의하여 발광한다.

[0031] 즉, 발광다이오드(D)를 흐르는 전류의 양은 데이터 신호의 크기에 비례하고, 발광다이오드(D)가 방출하는 빛의 세기는 발광다이오드(D)를 흐르는 전류의 양에 비례하므로, 화소영역(P)은 데이터 신호의 크기에 따라 상이한 계조를 표시하고, 그 결과 전계발광 표시장치는 영상을 표시한다.

[0032] 스토리지 커패시터(Cst)는 데이터 신호에 대응되는 전하를 일 프레임(frame) 동안 유지하여 발광다이오드(D)를 흐르는 전류의 양을 일정하게 하고 발광다이오드(D)가 표시하는 계조를 일정하게 유지시키는 역할을 한다.

[0033] 한편, 서브화소영역(SP)에는 스위칭 및 구동 박막트랜지스터(Ts, Td)와 스토리지 커패시터(Cst) 외에 다른 트랜지스터 및/또는 커패시터가 더 추가될 수도 있다.

[0034] 도 2는 본 발명의 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.

[0035] 도 2에 도시한 바와 같이, 본 발명의 실시예에 따른 전계발광 표시장치(100)는, 기판(110)과, 기판(110) 상부의 각 화소영역(SP1, SP2, SP3)에 형성되는 박막트랜지스터(Td1, Td2, Td3) 및 발광다이오드(D1, D2, D3)와, 발광다이오드(D1, D2, D3) 상부에 봉지층(170)과, 봉지층(170) 상부에 컬러필터층(180)을 포함할 수 있다.

[0036] 즉, 하판, TFT기판 또는 백플레인(backplane)으로 불리기도 하는 기판(110) 상부에는 각 화소영역(SP1, SP2, SP3) 별로 박막트랜지스터(Td1, Td2, Td3) 및 발광다이오드(D1, D2, D3)가 각각 형성될 수 있다.

- [0037] 여기서, 각 화소영역(SP1, SP2, SP3)은 특정한 한 종류의 컬러필터 패턴(181, 183, 185)이 형성되어, 특정한 색상을 발광할 수 있는 단위를 의미한다.
- [0038] 예를 들어, 청색 화소영역(SP1), 적색 화소영역(SP2), 녹색 화소영역(SP3)을 포함할 수 있으나, 이에 한정되는 것은 아니며, 백색 화소영역을 더 포함할 수도 있다.
- [0039] 본 발명의 실시예에 따른 전계발광 표시장치(100)는 각 화소영역(SP1, SP2, SP3) 사이에 에어갭(AG)이 형성될 수 있다.
- [0040] 즉, 기판(110) 상에 화소영역(SP1, SP2, SP3)을 각각 구획하는 에어갭(AG)이 형성될 수 있다. 에어갭(AG)에 대해서는 차후 좀더 자세히 살펴보도록 한다.
- [0041] 각 화소영역(SP1, SP2, SP3)에는 반도체층(122)이 형성되고, 반도체층(122) 상부에는 게이트절연층(124)이 화소영역(SP1, SP2, SP3) 전면에 형성될 수 있으며, 반도체층(122)은 순수 반도체물질로 이루어지고 중앙에 위치하는 액티브영역과, 불순물 반도체물질로 이루어지고 액티브영역의 좌우에 위치하는 소스영역 및 드레인영역을 포함할 수 있다.
- [0042] 반도체층(122)에 대응되는 게이트절연층(124) 상부에는 게이트전극(126)이 형성되고, 게이트전극(126) 상부에는 층간절연층(128)이 형성되는데, 층간절연층(128) 및 게이트절연층(124)은 반도체층(122)의 소스영역 및 드레인영역을 각각 노출하는 제 1 및 제 2 콘택홀(CH1, CH2)을 포함할 수 있다.
- [0043] 반도체층(122)에 대응되는 층간절연층(128) 상부에는 서로 이격되는 소스전극(132) 및 드레인전극(130)이 형성되는데, 소스전극(132) 및 드레인전극(130)은 각각 제 1 및 제 2 콘택홀(CH1, CH2)을 통하여 반도체층(122)의 소스영역 및 드레인영역에 연결될 수 있다.
- [0044] 여기서, 각 화소영역(SP1, SP2, SP3) 별로 형성된 반도체층(122), 게이트전극(126), 소스전극(132) 및 드레인전극(130)은 각각 박막트랜지스터(Td1, Td2, Td3)를 구성할 수 있다.
- [0045] 도 2에서는 코플라나 타입(coplanar type)의 박막트랜지스터(Td1, Td2, Td3)를 예로 들었으나, 이에 한정되는 것은 아니며, 스테저드 타입(staggered type)의 박막트랜지스터를 형성할 수도 있다.
- [0046] 또한, 도 2는 구동 박막트랜지스터(Td1, Td2, Td3)만 도시하고 있으나, 하나의 화소영역에 구동 박막트랜지스터(Td1, Td2, Td3)와 동일한 구조의 스위칭 박막트랜지스터(도 1의 Ts) 등의 다수의 박막트랜지스터가 형성될 수 있다.
- [0047] 도시하지는 않았지만, 기판(110) 내면에는 서로 교차하여 각각의 화소영역(SP1, SP2, SP3)을 정의하는 게이트배선(도 1의 GL), 데이터배선(도 1의 DL) 및 파워배선이 형성되고, 스위칭 박막트랜지스터(도 1의 Ts)는 게이트배선(도 1의 GL) 및 데이터배선(도 1의 DL)에 연결되고, 구동 박막트랜지스터(Td1, Td2, Td3)는 스위칭 박막트랜지스터(도 1의 Ts) 및 파워배선에 연결될 수 있다.
- [0048] 각각의 박막트랜지스터(Td1, Td2, Td3) 상부에는 보호층(134)이 형성되는데, 보호층(134)은 소스전극(132)을 노출하는 제 3 콘택홀(CH3)을 포함할 수 있다.
- [0049] 한편, 보호층(134) 상에 오버코팅층이 배치될 수도 있으며, 이 경우, 보호층(134) 및 오버코팅층은 소스전극(132)을 노출하는 제 3 콘택홀(CH3)을 포함할 수 있다.
- [0050] 여기서, 보호층(134) 및 층간절연층(128)에는 각 화소영역(SP1, SP2, SP3)을 구획하는 홀이 형성될 수 있다. 여기서, 보호층(134) 및 층간절연층(128)의 홀의 폭은 동일할 수 있으나, 이에 한정되는 것은 아니며, 층간절연층(128)의 폭이 더 크게 형성되어 언더컷(under cut)의 형태를 이룰 수도 있다.
- [0051] 그리고, 보호층(134) 및 층간절연층(128)에 형성된 홀은 화소영역(SP1, SP2, SP3)을 각각 구획하는 에어갭(AG)의 일부를 이루게 된다.
- [0052] 그리고, 각 화소영역(SP1, SP2, SP3)의 보호층(134) 상부에는 제 1 전극(141)이 배치될 수 있다.
- [0053] 여기서, 제 1 전극(141)은 발광부(142)에 전자 또는 정공 중 하나를 공급하기 위한 애노드(anode) 또는 캐소드(cathode)일 수도 있다.
- [0054] 본 발명의 실시예에 따른 전계발광 표시장치(100)의 제 1 전극(141)이 애노드(anode)인 경우를 예를 들어 설명한다.

- [0055] 제 1 전극(141)은 인듐 틴 옥사이드(indium tin oxide: ITO)와 같은 투명도전물질의 단일층으로 형성될 수 있으며, 마이크로 캐비티(micro cavity) 효과를 얻기 위해 알루미늄과 티타늄의 적층 구조(Ti/Al/Ti), 알루미늄과 ITO의 적층 구조(ITO/Al/ITO), APC 합금, 및 APC 합금과 ITO의 적층 구조(ITO/APC/ITO)와 같은 반사율이 높은 금속물질로 형성될 수도 있다. APC 합금은 은(Ag), 팔라듐(Pd), 및 구리(Cu)의 합금을 의미한다.
- [0056] 제 1 전극(141)은 보호층(134)에 형성된 제 3 콘택홀(CH3)을 통해 박막 트랜지스터(Td1, Td2, Td3)의 소스 전극(132)과 각각 연결될 수 있으며, 각 화소영역(SP1, SP2, SP3) 별로 분리되어 형성될 수 있다.
- [0057] 본 발명의 실시예에 따른 전계발광 표시장치(100)는 N-type 박막 트랜지스터를 일례로 제 1 전극(141)이 소스 전극(132)과 연결되는 것으로 설명하였으나, 이에 한정되는 것은 아니고 박막 트랜지스터(Td1, Td2, Td3)가 P-type 박막 트랜지스터인 경우에는 제 1 전극(141)이 드레인 전극(130)에 연결될 수도 있다.
- [0058] 그리고, 제 1 전극(141)에는 제 1 전극(141)의 모서리를 덮는 절연패턴(IP)이 배치될 수 있다. 즉, 제 1 전극(141)의 측면과 상면의 일부를 덮는 절연패턴(IP)이 배치될 수 있다.
- [0059] 절연패턴(IP)은 굴절률이 1.3 내지 1.55인 실리콘 산화물로 이루어질 수 있으나, 이에 한정되는 것은 아니다.
- [0060] 여기서, 절연패턴(IP)은 제 1 전극(141)의 단차를 완화하여 전류효율을 향상시킬 수 있다. 즉, 제 1 전극(141) 상부에 발광층(142)을 형성할 때, 제 1 전극(141)의 단차 영역에서 발광층(142)의 두께가 얇게 형성되어 발광에 기여하지 않는 전류가 집중되는 것을 방지할 수 있게 한다.
- [0061] 또한, 절연패턴(IP)은 각 화소영역(SP1, SP2, SP3)의 경계부에 대응하는 홀에 의해서 각 화소영역(SP1, SP2, SP3) 별로 분리될 수 있다. 여기서, 각 화소영역(SP1, SP2, SP3) 별로 절연패턴(IP)을 분리시키는 홀의 폭은 동일할 수 있으나, 이에 한정되는 것은 아니다.
- [0062] 그리고, 각 화소영역(SP1, SP2, SP3) 별로 절연패턴(IP)을 분리시키는 홀은 화소영역(SP1, SP2, SP3)을 각각 구획하는 에어갭(AG)의 일부를 이루게 된다.
- [0063] 그리고, 제 1 전극(141)과 절연패턴(IP)의 상부에는 발광부(142)가 배치될 수 있다.
- [0064] 여기서, 발광부(142)는 백색광을 발광할 수 있다.
- [0065] 즉, 발광부(142)는 제 1 및 제 2 발광층(142a, 142c)이 두 개의 스택(2 Stack) 구조로 이루어질 수 있고, 제 1 발광층(142a) 및 제 2 발광층(142c)사이에는 전하 생성층(carrier generation layer; CGL, 142b)이 배치될 수 있다. 다만, 이에 한정되는 것은 아니며, 2스택 구조 이외에 3스택이나 n스택 구조일 수도 있다.
- [0066] 여기서, 발광부(142)는 청색광을 발광하는 제 1 발광층(141a) 및 제 1 발광층(141a) 상에 배치되고, 청색과 혼합하여 백색이 되는 색의 광을 발광하는 제 2 발광층(142c)을 포함할 수 있으며, 제 2 발광층(142c)은 황녹색(yellowgreen) 광을 발광하는 발광층일 수 있다. 다만, 이에 한정되는 것은 아니다.
- [0067] 그리고, 전하 생성층(142b)은 제 1 발광층(142a) 및 제 2 발광층(142c)사이에 형성되어, 제 1 발광층(142a) 및 제 2 발광층(142c) 간의 전하균형 조절을 할 수 있다.
- [0068] 예를 들어, 전하 생성층(142b)은, 제 1 발광층(142a)과 인접하게 위치하여 제 1 발광층(142a)으로 전자를 주입하는 N층과, 제 2 발광층(142c)과 인접하게 위치하여 제 2 발광층(142c)으로 정공을 주입하는 P층을 포함할 수 있으며, N층에 포함된 금속 도펀트가 전계발광 표시장치의 전압 필드에 따라 구동력(Driving Force)을 받아 P층으로 확산(Diffusion)되는 것을 방지하기 위하여 N층과 P층 사이에 중간층(Interlayer)이 더 포함될 수도 있다.
- [0069] 다만, 이와 같은 발광부(142)의 구조는 이는 일 예시이며, 이에 한정되는 것은 아니며, 3개 이상의 발광층 및 다수의 전하 생성층이 적층된 구조일 수도 있다.
- [0070] 그리고, 제 1 및 제 2 발광층(142a, 142c)의 발광물질은 대략 1.8 이상의 굴절률을 갖는 유기발광물질이나 양자점(quantum dot)과 같은 무기발광물질일 수도 있다.
- [0071] 여기서, 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP) 내측에 배치될 수 있다.
- [0072] 즉, 절연패턴(IP)의 상단부는 내측으로 일정한 경사면을 가지며 돌출된 형태일 수 있으며, 제 1 전극(141) 상부에 배치되는 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP)의 경사면에 의하여 둘러싸인 형태일 수 있다.
- [0073] 그리고, 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP)의 내측 경사면에 의하여 끝단의 두께가 더 두

겹게 형성될 수 있다. 다만, 이에 한정되는 것은 아니며, 발광부(142)는 절연패턴(IP) 상부에서 얇게 형성될 수 있으며, 발광부(142)의 일부가 에어갭(AG) 상부에 끊어지는 형태를 가질 수 있다. 즉, 제 1 발광층(141a)과 전하 생성층(142b)은 에어갭(AG) 상부에서 끊어진 형태를 가질 수 있으며, 제 2 발광층(142c)만 에어갭(AG) 상부를 덮으며 연결된 형태를 가질 수 있다.

- [0074] 이와 같이, 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP)에 의하여 다수의 화소영역(SP1, SP2, SP3) 각각에 분리되어 배치될 수 있게 된다.
- [0075] 이에 따라, 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되어, 의도치 않은 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.
- [0076] 그리고, 전하 생성층(142b), 절연패턴(IP) 및 에어갭(AG) 상부에는 제 2 발광층(142c)이 배치될 수 있다. 여기서, 제 2 발광층(142c)은 제 1 발광층(142a) 및 전하 생성층(142b)과 달리 다수의 화소영역(SP1, SP2, SP3) 전면에 걸쳐 배치될 수 있다.
- [0077] 구체적으로, 각 화소영역(SP1, SP2, SP3)의 제 2 발광층(142c)은 절연패턴(IP), 제 1 발광층(142a), 전하 생성층(142b)의 형상에 의하여 양 끝단이 상부로 돌출된 형태를 가질 수 있다.
- [0078] 여기서, 각 화소영역(SP1, SP2, SP3)에 형성된 제 2 발광층(142a)의 상부로 돌출된 양 끝단은 서로 연결될 수 있으며, 이에 따라, 다수의 화소영역(SP1, SP2, SP3)의 경계부에 각각 대응하여 돌출부(PP)가 형성된 형태로 화소영역(SP1, SP2, SP3) 전면에서 제 2 발광층(142c)이 형성될 수 있게 된다.
- [0079] 또한, 제 2 발광층(142c)은 돌출부(PP) 사이 영역에서는 오목한 형상을 가질 수 있다. 다만 이에 한정되는 것은 아니며 돌출부(PP) 사이 영역은 평탄할 수도 있다
- [0080] 그리고, 돌출부(PP)의 하부에는 공극(孔隙)이 형성될 수 있으며, 돌출부(PP) 하부의 공극(孔隙)은 에어갭(AG)의 일부를 이루게 된다.
- [0081] 이와 같이, 에어갭(AG)에 의하여 각 화소영역(SP1, SP2, SP3)에 분리되어 형성된 제 1 발광층(142a) 및 전하 생성층(142b)과, 화소영역(SP1, SP2, SP3) 전면에서 형성된 제 2 발광층(142c)은 중첩되어 발광부(142)를 이루게 된다.
- [0082] 그리고, 발광부(142) 상에 발광부(142)에 전자 또는 정공 중 하나를 공급하기 위한 제 2 전극(143)이 배치될 수 있다.
- [0083] 여기서, 제 2 전극(143)은 애노드(anode) 또는 캐소드(cathode)일 수도 있다.
- [0084] 본 발명의 실시예에 따른 전계발광 표시장치(100)의 제 2 전극(143)이 캐소드(cathode)인 경우를 예를 들어 설명한다.
- [0085] 여기서, 제 2 전극(143)은 발광부(142)의 모폴로지(morphology)를 따라 형성된다. 즉, 제 2 전극(143)은 제 2 발광층(142c)의 돌출부(PP)를 포함하는 모폴로지(morphology)를 따르는 형태로 형성될 수 있다.
- [0086] 즉, 제 2 발광층(142c)의 형상에 따라 다수의 화소영역(SP1, SP2, SP3) 경계부에 대응하여 돌출된 부분과 돌출된 부분 사이의 오목한 부분을 갖는 형태로 형성될 수 있다. 다만 이에 한정되는 것은 아니며 돌출된 부분 사이는 평탄하게 형성될 수도 있다. 제 2 전극(143)은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material)로 형성되거나, 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다.
- [0087] 이와 같이, 제 1 전극(141), 절연패턴(IP), 발광부(142) 및 제 2 전극(143)이 중첩되어 발광다이오드(D1, D2, D3)를 이루고, 발광다이오드(D1, D2, D3)는 에어갭(AG)에 의하여 각 화소영역(SP1, SP2, SP3)에 대응하여 각각 배치될 수 있다.
- [0088] 또한, 에어갭(AG)의 상부 끝단은 절연패턴(IP)의 상부보다 높게 위치할 수 있다
- [0089] 이에 따라, 발광다이오드(D1, D2, D3)의 발광부(142)에서 경사지게 출력된 광은 절연패턴(IP) 및 에어갭(AG)에 의하여 수직인 방향으로 광의 경로가 변경되어, 외부로 출력되므로, 광 추출 효율을 향상시킴과 동시에 혼색을 방지할 수 있게 된다.
- [0090] 그리고, 제 2 전극(143) 상부에는 봉지층(170)이 배치될 수 있다.

- [0091] 여기서, 봉지층(170)은 제 1 봉지층(171)과 제 2 봉지층(173)을 포함할 수 있다
- [0092] 제 1 봉지층(171)은 제 2 전극(143)의 모폴로지(morphology)를 따라 형성될 수 있다. 즉, 제 1 봉지층(171)은 다수의 화소영역(SP1, SP2, SP3) 경계부에 대응하여 돌출된 부분과 돌출된 부분 사이의 오목한 부분을 갖는 형태로 형성될 수 있다. 다만 이에 한정되는 것은 아니며 돌출된 부분 사이는 평탄하게 형성될 수도 있다.
- [0093] 여기서, 제 1 봉지층(171)은 무기막으로 이루어 질 수 있으며, 다층구조를 가질 수도 있다.
- [0094] 예를 들어, 제 1 봉지층(171)은 실리콘 질화물, 알루미늄 질화물, 지르코늄 질화물, 티타늄 질화물, 하프늄 질화물, 탄탈륨 질화물, 실리콘 산화물, 알루미늄 산화물 또는 티타늄 산화물로 형성된 적어도 하나의 층을 포함할 수 있다.
- [0095] 그리고, 제 1 봉지층(171) 상부에는 제 2 봉지층(173)이 배치될 수 있다.
- [0096] 제 2 봉지층(173)은 유기막으로 이루어 질 수 있으며, 다층구조를 가질 수도 있다.
- [0097] 또한, 제 2 봉지층(173)은 평탄한 상면을 가질 수 있다.
- [0098] 한편, 봉지층(170) 상부에는 컬러필터층(180)이 배치될 수 있다. 즉, 제 2 봉지층(173)의 상부에는 컬러필터층(180)이 배치될 수 있다,
- [0099] 여기서, 컬러필터층(180)은 각 화소영역(SP1, SP2, SP3)에 대응하여 형성된 컬러필터 패턴(181, 183, 185)을 포함할 수 있다.
- [0100] 본 발명의 실시예에 따른 전계발광 표시장치(100)의 컬러필터층(180)은 컬러필터 패턴(181, 183, 185) 사이에 블랙매트릭스가 생략되므로 발광면적을 증가시킬 수 있게 된다.
- [0101] 특히, 각 화소영역(SP1, SP2, SP3)에 형성된 절연패턴(IP)과, 각 화소영역(SP1, SP2, SP3)의 경계부에 형성된 에어갭(AG)을 통하여 각 화소영역(SP1, SP2, SP3)의 발광다이오드(D1, D2, D3)에서 경사지게 출력되는 광을 절연패턴(IP)과 에어갭(AG)을 통하여 수직한 방향으로 광의 경로를 변경하여, 각 화소영역(SP1, SP2, SP3)에 대응하는 상부영역으로 출력될 수 있게 하므로, 광추출 효율을 향상시킴과 동시에 혼색을 효과적으로 방지할 수 있게 된다.
- [0102] 또한, 전하 생성층(142b)이 절연패턴(IP)에 의하여 각 화소영역(SP1, SP2, SP3)에 분리되어 형성됨으로써, 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되므로, 의도치 않은 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.
- [0103] 도 3은 본 발명의 실시예에 따른 전계발광 표시장치의 일부를 확대한 도면이다.
- [0104] 도 3에 도시한 바와 같이, 본 발명의 실시예에 따른 전계발광 표시장치(도 2의 100)는, 기관(110)과, 기관(110) 상부에 발광다이오드(D)와, 발광다이오드(D) 상부에 봉지층(170)과, 봉지층(170) 상부에 컬러필터층(180)을 포함할 수 있다.
- [0105] 기관(110)과 발광다이오드(D) 사이에는 게이트절연층(124), 층간절연층(128) 및 보호층(134)이 배치될 수 있다.
- [0106] 여기서, 보호층(134) 및 층간절연층(128)에는 화소영역(SP)의 경계에 대응하여 홀이 형성되어 있으며, 보호층(134) 및 층간절연층(128)에 형성된 홀은 화소영역(SP)을 각각 구획하는 에어갭(AG)의 제 1 부분(A1)을 이룬다.
- [0107] 그리고, 제 1 전극(141)에는 제 1 전극(141)의 모서리를 덮는 절연패턴(IP)이 배치될 수 있다.
- [0108] 즉, 제 1 전극(141)의 측면과 상면의 일부를 덮는 절연패턴(IP)이 배치될 수 있다.
- [0109] 여기서, 절연패턴(IP)은 보호층(134)과 접촉하는 제 1 면(S1)과, 제 1 전극(141)의 측면과 접촉하는 제 2 면(S2)과, 제 1 전극(141)의 상면 일부와 접촉하는 제 3 면(S3)과, 일정한 경사를 갖는 내측면인 제 4 면(S4)과, 제 4 면(S4)에 반대인 외측면인 제 5 면(S5)과, 제 4 면(S4)과 제 5 면(S5)을 연결하는 상부면인 제 6 면(S6)을 포함할 수 있다.
- [0110] 그리고, 절연패턴(IP)은 굴절률이 1.3 내지 1.55인 실리콘 산화물로 이루어질 수 있으나, 이에 한정되는 것은 아니다.
- [0111] 또한, 절연패턴(IP)은 각 화소영역(SP)의 경계부에 대응하는 홀에 의해서 각 화소영역(SP) 별로 분리될 수 있다. 여기서, 각 화소영역(SP) 별로 절연패턴(IP)을 분리시키는 홀의 폭은 동일할 수 있으나, 이에 한정되는

것은 아니다.

- [0112] 그리고, 각 화소영역(SP) 별로 절연패턴(IP)을 분리시키는 홀은 화소영역(SP)을 각각 구획하는 에어갭(AG)의 제 2 부분(A2)을 이루게 된다.
- [0113] 그리고, 제 1 전극(141)과 절연패턴(IP)의 상부에는 발광부(142)가 배치될 수 있다.
- [0114] 여기서, 발광부(142)는 백색광을 발광할 수 있다.
- [0115] 즉, 발광부(142)는 제 1 및 제 2 발광층(142a, 142c)이 두 개의 스택(2 Stack) 구조로 이루어질 수 있고, 제 1 발광층(142a) 및 제 2 발광층(142c)사이에는 전하 생성층(carrier generation layer; CGL, 142b)이 배치될 수 있다
- [0116] 그리고, 제 1 및 제 2 발광층(142a, 142c)의 발광물질은 대략 1.8 이상의 굴절률을 갖는 유기발광물질이나 양자점(quantum dot)과 같은 무기발광물질일 수도 있다.
- [0117] 여기서, 제 1 발광층(142a) 및 전하 생성층(142b)의 측면은 절연패턴(IP)의 제 4 면(S4)과 접촉할 수 있다.
- [0118] 즉, 제 1 발광층(142a)은 제 1 전극(141) 상부에 배치되며, 절연패턴(IP)의 제 4 면(S4)에 둘러싸인 형태일 수 있다.
- [0119] 그리고, 전하 생성층(142b)은 제 1 발광층(142a) 상부에 배치되며, 절연패턴(IP)의 제 4 면(S4)에 둘러싸인 형태일 수 있다.
- [0120] 이와 같이, 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP)의 제 4 면(S4)에 둘러싸여 다수의 화소영역(SP) 각각에 분리되어 배치될 수 있게 된다.
- [0121] 다만, 이에 한정되는 것은 아니며, 발광부(142)는 절연패턴(IP) 제 6 면(S6)에서 얇게 형성될 수 있으며, 발광부(142)의 일부가 에어갭(AG) 상부에 끊어지는 형태를 가질 수 있다. 즉, 제 1 발광층(141a)과 전하 생성층(142b)은 에어갭(AG) 상부에서 끊어진 형태를 가질 수 있으며, 제 2 발광층(142c)만 에어갭(AG) 상부를 덮으며 연결된 형태를 가질 수 있다.
- [0122] 이에 따라, 전하 생성층(142b)에 의하여 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되어, 의도치 않은 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.
- [0123] 그리고, 전하 생성층(142b), 절연패턴(IP) 및 에어갭(AG) 상부에는 제 2 발광층(142c)이 배치될 수 있다. 여기서, 제 2 발광층(142c)은 제 1 발광층(142a) 및 전하 생성층(142b)과 달리 다수의 화소영역(SP) 전면에 걸쳐 배치될 수 있다.
- [0124] 구체적으로, 각 화소영역(SP)의 제 2 발광층(142c)은 전하 생성층(142b)의 상면, 절연패턴(IP)의 제 4 면(S4) 및 제 6 면(S6)의 모폴로지(morphology)를 따라 형성되며, 화소영역(SP)의 경계까지 연장되어 양 끝단이 상부로 돌출된 형태를 가질 수 있다.
- [0125] 여기서, 각 화소영역(SP)에 형성된 제 2 발광층(142c)의 상부로 돌출된 양 끝단은 화소영역(SP)의 경계부에서 서로 연결될 수 있다.
- [0126] 이에 따라, 제 2 발광층(142c)은 다수의 화소영역(SP) 전면에 형성될 수 있게 된다.
- [0127] 그리고, 제 2 발광층(142c)은 다수의 화소영역(SP)의 경계부에 각각 대응하여 돌출부(PP)가 형성될 수 있게 된다.
- [0128] 그리고, 돌출부(PP)의 하부에는 공극(孔隙)이 형성될 수 있으며, 돌출부(PP) 하부의 공극(孔隙)은 에어갭(AG)의 제 3 부분(A3)을 이루게 된다.
- [0129] 이와 같은 제 2 발광층(142c)의 구조는 일 예시이며, 이에 한정되는 것은 아니며 제 2 발광층(142c)은 각 화소영역(SP) 별로 분리되어 형성될 수도 있다.
- [0130] 이와 같이, 에어갭(AG)은 보호층(134) 및 층간절연층(128)에 형성된 에어갭(AG)의 제 1 부분(A1)과, 절연패턴(IP) 사이에 형성된 에어갭(AG)의 제 2 부분(A2)과, 돌출부(PP)의 하부에 형성된 에어갭(AG)의 제 3 부분(A3)을 포함할 수 있다.
- [0131] 즉, 에어갭(AG)은 보호층(134) 및 층간절연층(128)과 접촉하는 제 1 부분(A1)과, 절연패턴(IP)과 접촉하는 제 2

부분(A2)과, 제 2 발광층(142c)의 돌출부(PP)와 접촉하는 제 3 부분(A3)으로 구분될 수 있다.

- [0132] 또한, 에어갭(AG)의 제 1 부분(A1), 제 2 부분(A2) 및 제 3 부분(A3)은 기판(110)에 수직한 제 1 축(1X)으로 나란하게 배치될 수 있다.
- [0133] 그리고, 에어갭(AG)의 제 1 부분(A1) 및 제 2 부분(A2)은 일정한 폭을 가질 수 있으며, 에어갭(AG)의 제 3 부분(A3)은 상부로 갈수록 폭이 좁아질 수 있으나, 이에 한정되는 것은 아니다.
- [0134] 에어갭(AG)은 굴절률이 1.0으로 형성되나, 에어갭(AG) 이외의 1.0 내지 1.55의 굴절률을 갖는 물질이 배치될 수도 있다.
- [0135] 이와 같은 에어갭(AG)에 의하여 다수의 화소영역(SP)을 각각 구획할 수 있게 된다.
- [0136] 그리고, 발광부(142) 상부에는 제 2 전극(143)이 배치될 수 있다.
- [0137] 여기서, 제 2 전극(143)은 발광부(142)의 모폴로지(morphology)를 따라 형성된다. 즉, 제 2 전극(143)은 제 2 발광층(142c)의 돌출부(PP)를 포함하는 모폴로지(morphology)를 따르는 형태로 형성될 수 있다.
- [0138] 이와 같이, 제 1 전극(141), 절연패턴(IP), 발광부(142) 및 제 2 전극(143)이 중첩되어 발광다이오드(D)를 이루고, 발광다이오드(D)는 에어갭(AG)에 의하여 각 화소영역(SP)에 대응하여 각각 배치될 수 있다.
- [0139] 그리고, 제 2 전극(143) 상부에는 제 1 봉지층(171)과 제 2 봉지층(173)을 포함하는 봉지층(170)이 배치될 수 있다.
- [0140] 여기서, 제 1 봉지층(171)은 제 2 전극(143)의 모폴로지(morphology)를 따라 형성될 수 있으며, 제 1 봉지층(171) 상부에 배치되는 제 2 봉지층(173)은 평탄한 상면을 가질 수 있다.
- [0141] 그리고, 제 2 봉지층(173)의 상부에는 컬러필터층(180)이 배치될 수 있다.
- [0142] 이와 같이, 본 발명의 실시예에 따른 전계발광 표시장치(도2의 100)의 컬러필터층(180)은 컬러필터 패턴(181, 183, 185) 사이에 블랙매트릭스를 생략하여 발광면적을 증가시킬 수 있게 된다.
- [0143] 특히, 각 화소영역(SP)에 형성된 절연패턴(IP)과, 각 화소영역(SP)의 경계부에 형성된 에어갭(AG)을 통하여 각 화소영역(SP)의 발광다이오드(D)에서 경사지게 출력되는 광(L1, L2)을 에어갭(AG)과 절연패턴(IP)을 통하여 수직한 방향으로 광의 경로를 변경시켜, 각 화소영역(SP)에 대응하는 상부영역으로 출력될 수 있게 하므로, 광추출 효율을 향상시키고 동시에 혼색을 효과적으로 방지할 수 있게 된다.
- [0144] 또한, 전하 생성층(142b)이 절연패턴(IP)에 의하여 각 화소영역(SP)에 분리되어 형성됨으로써, 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되므로, 의도치 않은 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.
- [0145] 도 4a 내지 도 4i는 도 3에 도시된 본 발명의 실시예에 따른 전계발광 표시장치의 제조방법을 개략적으로 나타내는 단면도이다.
- [0146] 도 4a에 도시한 바와 같이, 다수의 화소영역(SP)을 포함하는 기판(110)과, 기판(110) 상부에 게이트절연층(124)과, 게이트절연층(124) 상부에 증간절연층(128)과, 증간절연층(128) 상부에 보호층(134)과, 보호층(134) 상부에 각 화소영역(SP)별 제 1 전극(141)을 형성한다.
- [0147] 도시하지는 않았지만, 각 화소영역(SP)의 제 1 전극(141)과 각각 전기적으로 연결된 박막트랜지스터가 배치된다.
- [0148] 구체적으로, 투명한 유리재질 또는 유연성이 우수한 투명한 플라스틱이나 고분자 필름 등의 절연물질로 이루어진 기판(110)을 준비한다.
- [0149] 그리고, 기판(110) 상에 PECVD(Plasma Enhanced Chemical Vapor Deposition)등의 증착 방법 통해 무기 절연 물질이 전면 증착됨으로써 게이트 절연층(124)을 형성한다.
- [0150] 그리고, 게이트절연층(124) 상에 PECVD, 스핀 코팅(Spin Coating), 스핀 리스 코팅(Spinless Coating) 등의 방법으로 유기 또는 무기 절연물질로 이루어진 증간절연층 및 보호층(128, 134)이 형성한다.
- [0151] 그리고, 보호층(134) 전면에 ITO 또는 IZO와 같은 투명 도전성 물질층 또는 반사율이 높은 금속물질층을 형성하고 포토리소그래피 공정을 통해 선택적으로 제거함으로써 각 화소영역(SP) 마다 분리된 제 1 전극(141)을 형성

한다.

- [0152] 다음으로, 도 4b에 도시한 바와 같이, 제 1 전극(141)이 형성된 보호층(134) 전면에 실리콘산화막 등으로 이루어진 절연물질층(IL)을 증착한다.
- [0153] 이때, 절연물질층(IL)의 굴절률은 1.3 내지 1.55일 수 있다.
- [0154] 다음으로, 도 4c에 도시한 바와 같이, 포토 레지스터층을 절연물질층(IL)상에 형성하고, 마스크 패턴을 이용한 포토 공정을 통해 절연물질층(IL)의 상에 포토 레지스트 패턴(PR)을 형성할 수 있다.
- [0155] 이때, 포토 레지스트 패턴(PR)은 이웃하는 제 1 전극(141) 사이 및 제 1 전극(141) 끝단과 중첩되도록 형성된다.
- [0156] 다음으로 도 4d에 도시한 바와 같이, 포토 레지스트 패턴(PR)이 형성된 절연물질층(IL)을 RIE(Radiative Ion Etching) 공정으로 포토 레지스트 패턴(PR)이 형성되지 않은 영역을 식각하고, 스트립 공정을 통하여 포토 레지스트 패턴(PR)을 제거하여, 제 1 전극(141)의 측면 및 상면 일부를 덮는 절연물질 패턴(IPL)을 형성한다.
- [0157] 이때, 절연물질 패턴(IPL)의 내측면은 제 1 전극(141)의 상면에 대해 경사를 갖는 정테이퍼 형상을 가지도록 형성될 수 있다.
- [0158] 다음으로, 도 4e에 도시한 바와 같이, 포토 레지스터층을 제 1 전극(141) 및 절연물질 패턴(IPL)상에 형성하고, 마스크 패턴을 이용한 포토 공정을 통해 각 화소영역(SP)의 경계부에 대응되는 절연물질 패턴(IPL)의 중앙 영역을 노출시키는 포토 레지스트 패턴(PR)을 형성할 수 있다.
- [0159] 다음으로 도 4f에 도시한 바와 같이, 포토 레지스트 패턴(PR)이 형성되지 않은 영역을 식각하고, 스트립 공정을 통하여 포토 레지스트 패턴(PR)을 제거하여, 절연물질 패턴(IPL)에 다수의 화소영역(SP)의 경계부에 각각 대응하는 홀(H)을 형성한다.
- [0160] 이에 따라, 각 화소영역(SP) 별로 분리되며, 제 1 전극(141)의 측면 및 상면 일부를 덮는 절연패턴(IP)을 형성할 수 있다.
- [0161] 다음으로 도 4g에 도시한 바와 같이, 제 1 전극(141) 및 절연패턴(IP) 상부에 발광부(142) 및 제 2 전극(143)을 형성한다.
- [0162] 구체적으로, 기관(110) 상에 형성된 제 1 전극(141) 및 절연패턴(IP)의 모폴로지를 따라 제 1 발광층(142a), 전하 생성층(142b), 제 2 발광층(142c)을 형성하게 된다. 다만, 본 발명이 이에 한정되는 것은 아니며, 본 발명은 2스택 구조 이외에 3스택이나 n스택 구조에도 적용 가능하다.
- [0163] 자세히 도시하지 않았지만, 이를 위해 우선, 절연패턴(IP)에 의하여 둘러싸인 제 1 전극(141) 상부에 제 1 정공주입층, 제 1 정공수송층, 청색 발광층, 제 1 전자수송층 및 전하 생성층을 차례대로 형성한다.
- [0164] 이때, 제 1 정공주입층과 제 1 정공수송층 중 어느 하나의 층은 생략될 수 있다.
- [0165] 제 1 전자수송층 상부에는 전자의 주입을 원활하게 하기 위하여 전자주입층이 더욱 형성될 수 있다.
- [0166] 전하 생성층(142b)은 전자를 발생시키기 위한 N층과 정공을 발생시키기 위한 P층을 포함할 수 있다.
- [0167] 이후, 전하 생성층(142b) 위에는 전하 생성층(142b) 및 절연패턴(IP)을 덮도록 하나의 발광층 또는 적어도 2개의 발광층이 포함된 제 2 발광층(142c)이 형성될 수 있다.
- [0168] 예를 들어, 전하생성층(142b) 및 절연패턴(IP) 위에 제 2 정공주입층, 제 2 정공수송층, 적색 및 녹색 발광층, 제 2 전자수송층 및 전자주입층을 차례대로 형성될 수 있다.
- [0169] 이때, 제 2 정공주입층과 제 2 정공수송층 중 어느 하나의 층은 생략될 수 있다.
- [0170] 전술한 바와 같이 본 발명이 이와 같은 2스택 구조에만 한정되는 것은 아니며, 2스택 구조 이외에 3스택이나 n스택 구조에도 적용 가능하다. 일 예로, 전술한 제 1 발광층 상부에 노란색 및 녹색 발광층을 포함하는 제 2 발광층을 적층하고, 제 2 발광층 상부에 청색 발광층을 포함하는 제 3 발광층을 적층한 3스택 구조를 가질 수도 있다. 이때에는 제 1 발광층과 제 2 발광층 사이뿐만 아니라 제 2 발광층과 제 3 발광층 사이에도 전하 생성층이 배치될 수도 있다.
- [0171] 한편, 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP)과 제 1 전극(141)의 단차에 의하여 각 화소영역

(SP)별로 구분되어 증착될 수 있으며, 이에 따라, 각 화소영역(SP)별로 서로 단선된 상태가 될 수 있게 된다.

- [0172] 또한, 제 1 발광층(142a) 및 전하 생성층(142b)은 절연패턴(IP)의 상면을 덮으며, 절연물질 패턴(IPL)에 다수의 화소영역(SP)의 경계부에 각각 대응하는 홀(H)에 의하여 서로 단선된 상태가 될 수도 있다.
- [0173] 그리고, 제 1 발광층(141a) 및 전하 생성층(142b) 상부에 배치되는 제 2 발광층(142c)은 증착되는 두께에 의해 서로 연결된 상태로 증착될 수 있다.
- [0174] 이에 따라, 다수의 화소영역(SP) 각각에 분리된 제 1 발광층(141a) 및 전하 생성층(142b)과 다수의 화소영역(SP) 전면부에 배치된 제 2 발광층(142c)을 형성할 수 있게 된다.
- [0175] 그리고, 절연패턴(IP)의 형상에 의하여 제 2 발광층(142c)은 다수의 화소영역(SP)의 경계부에 각각 대응하는 돌출부(PP)를 포함할 수 있게 된다.
- [0176] 이에 따라, 절연패턴(IP) 및 보호층(134) 및 층간절연층(128)에 형성된 홀(H)의 상부에 제 2 발광층(142c)이 형성되어 다수의 화소영역(SP)의 경계부에 각각 대응하는 에어갭(AG)이 형성된다.
- [0177] 다음으로, 제 2 발광층(143c)의 돌출부(PP)를 포함하는 모폴로지(morphology)를 따라 형성되는 도전막으로 이루어진 제 2 전극(143)을 형성하게 된다.
- [0178] 도전막은 광을 투과시킬 수 있는 ITO, IZO와 같은 투명한 금속물질(TCO, Transparent Conductive Material)로 형성되거나, 또는 마그네슘(Mg), 은(Ag), 또는 마그네슘(Mg)과 은(Ag)의 합금과 같은 반투과 금속물질(Semi-transmissive Conductive Material)로 형성될 수 있다.
- [0179] 이에 따라, 제 1 전극(141), 발광부(142), 제 2 전극(143) 및 절연패턴(IP)로 이루어진 발광다이오드(D)가 형성된다.
- [0180] 다음으로, 도 4h에 도시한 바와 같이, 제 2 전극(143) 상부에 소정의 박막 봉지층(170)으로 발광다이오드를 밀봉한다.
- [0181] 구체적으로, 화학기상증착(CVD) 또는 원자막 증착법(Atomic Layer Deposition)을 이용하여 제 2 전극(143)의 모폴로지를 따르는 제 1 봉지층(171)을 형성한다
- [0182] 이때, 제 1 봉지층(171)은 산화 알루미늄(AlO_x)이나 실리콘(Si) 계열의 무기막으로 이루어질 수 있으며, 제 1 봉지층(171)은 단일층이거나, 다층일 수 있다.
- [0183] 그리고, 제 1 봉지층(171) 상부에 상면이 평탄한 제 2 봉지층(173)을 형성한다.
- [0184] 이때, 제 2 봉지층(173)은 유기막으로 형성될 수 있다. 예를 들어, 아크릴계 수지, 에폭시계 수지, 폴리이미드 또는 폴리에틸렌 등의 폴리머 재질의 물질을 사용할 수 있다.
- [0185] 다음으로, 도 4i에 도시한 바와 같이, 제 2 봉지층(173) 상부에 컬러필터층(180)을 형성한다.
- [0186] 구체적으로, 제 2 봉지층(173) 상부에 각 화소영역(SP)에 대응되는 영역에 청색, 적색, 녹색의 컬러필터 패턴(181, 183, 185)을 형성한다.
- [0187] 이와 같이, 본 발명의 실시예에 따른 전계발광 표시장치(도2의 100)의 컬러필터층(180)은 컬러필터 패턴(181, 183, 185) 사이에 블랙매트릭스를 생략하여 발광면적을 증가시킬 수 있게 된다.
- [0188] 특히, 각 화소영역(SP)에 형성된 절연패턴(IP)과, 각 화소영역(SP)의 경계부에 형성된 에어갭(AG)을 통하여 각 화소영역(SP)의 발광다이오드(D)에서 경사지게 출력되는 광(도 3의 L1, L2)을 절연패턴(IP)과 에어갭(AG)을 통하여 수직한 방향으로 광의 경로를 변경시켜, 각 화소영역(SP)에 대응하는 상부영역으로 출력될 수 있게 하므로, 광추출 효율을 향상시키고 동시에 혼색을 효과적으로 방지할 수 있게 된다.
- [0189] 또한, 전하 생성층(142b)이 절연패턴(IP)에 의하여 각 화소영역(SP)에 분리되어 형성됨으로써, 인접한 화소로 누설전류(leakage current)가 흐르는 것을 차단할 수 있게 되므로, 의도치 않은 인접한 화소의 구동에 따른 화질 저하를 방지할 수 있게 된다.
- [0190] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

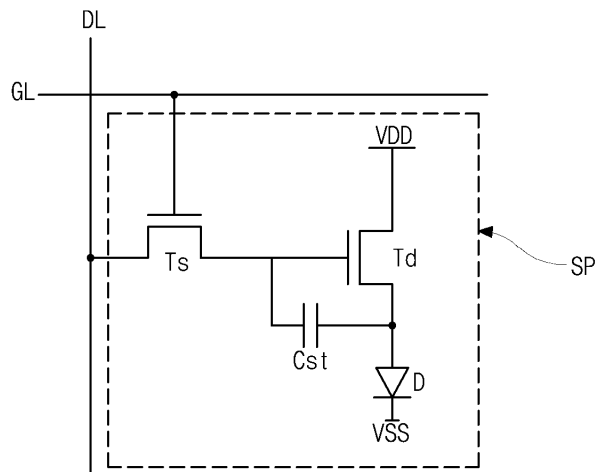
부호의 설명

[0191]

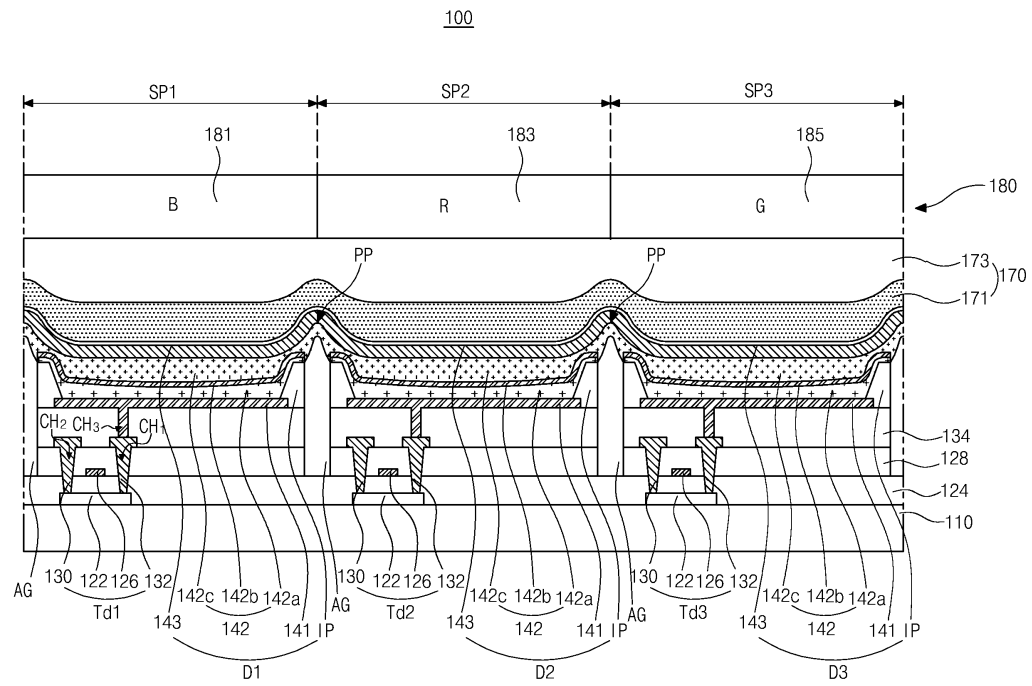
100: 전계발광 표시장치	110: 기판
124: 게이트절연층	128: 층간절연층
134: 보호층	141: 제 1 전극
142: 발광부	142a: 제 1 발광층
142b: 전하 생성층	142c: 제 2 발광층
143: 제 2 전극	170: 봉지층
171: 제 1 봉지층	173: 제 2 봉지층
180: 컬러필터층	181: 청색 컬러필터 패턴
183: 적색 컬러필터 패턴	185: 녹색 컬러필터 패턴
AG:에어갭	A1: 제 1 부분
A2: 제 2 부분	A3: 제 3 부분
IP: 절연패턴	D: 발광다이오드
1X: 제 1 방향	PP: 돌출부
S1: 제 1 면	S2: 제 2 면
S3: 제 3 면	S4: 제 4 면
S5: 제 5 면	S6: 제 6 면

도면

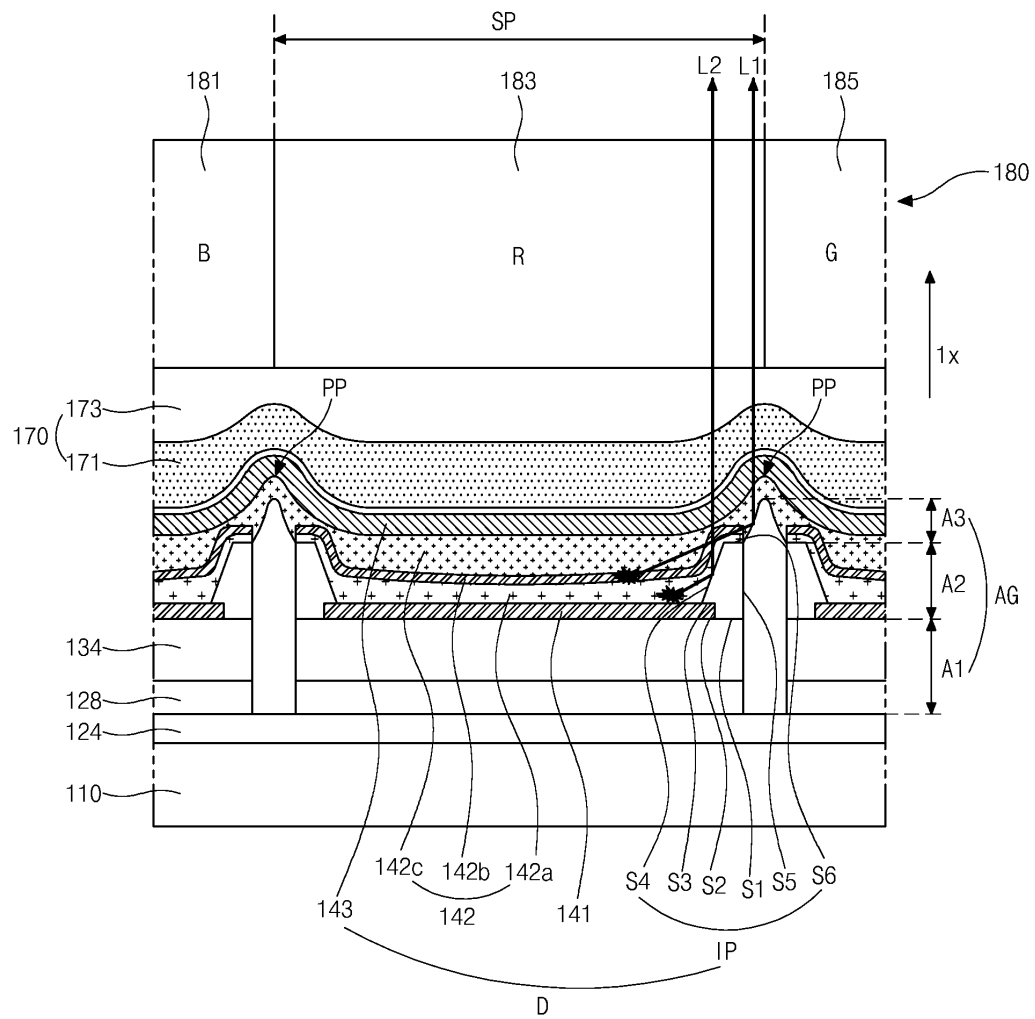
도면1



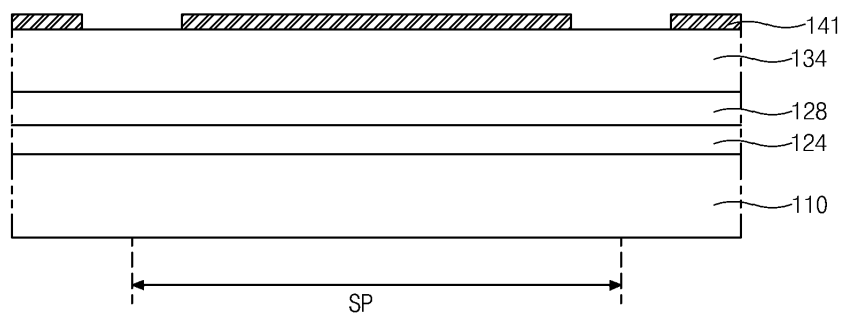
도면2



도면3



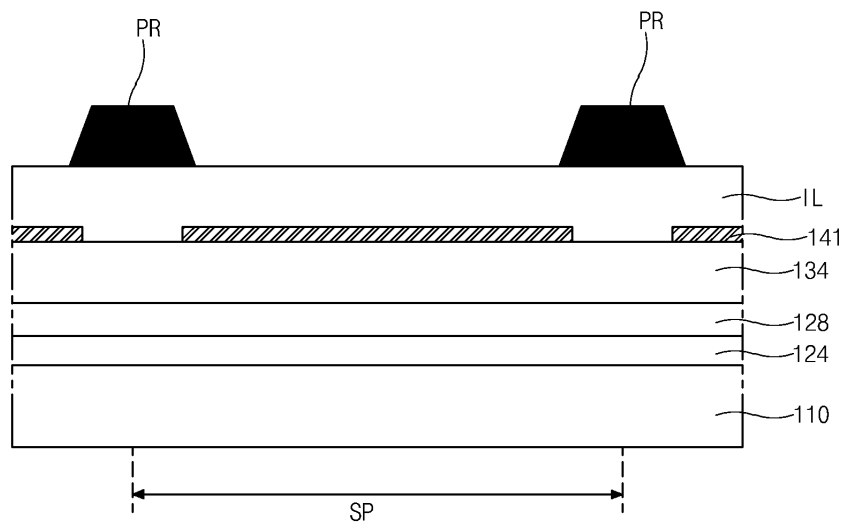
도면4a



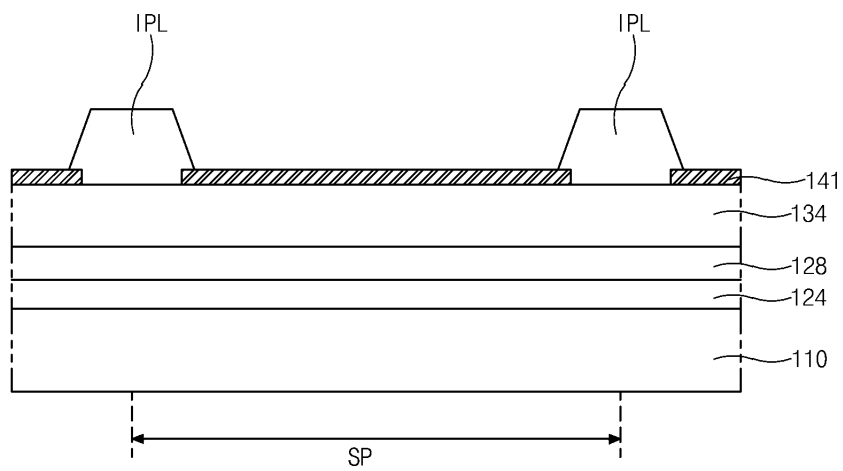
도면4b



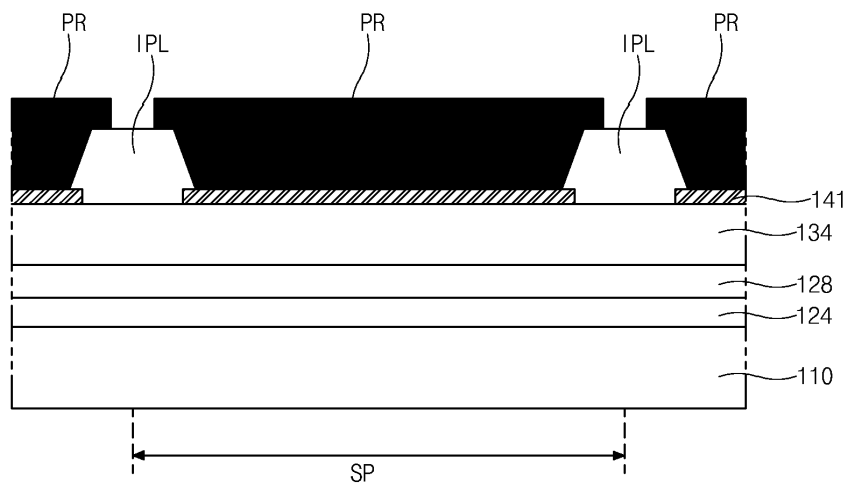
도면4c



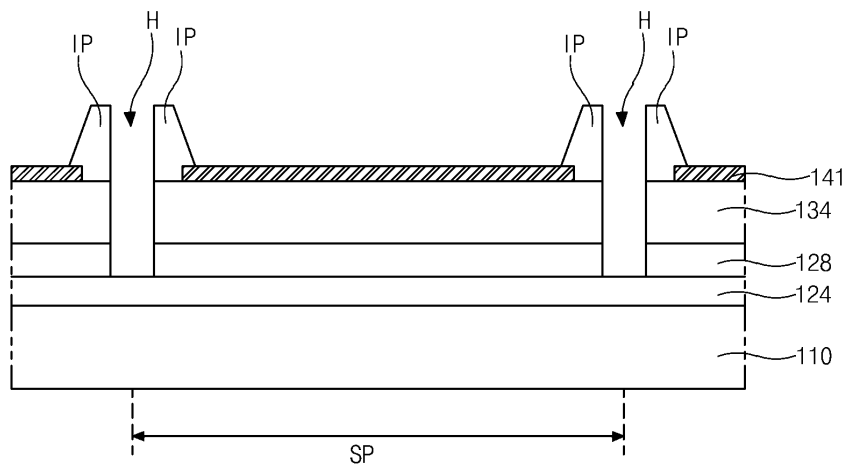
도면4d



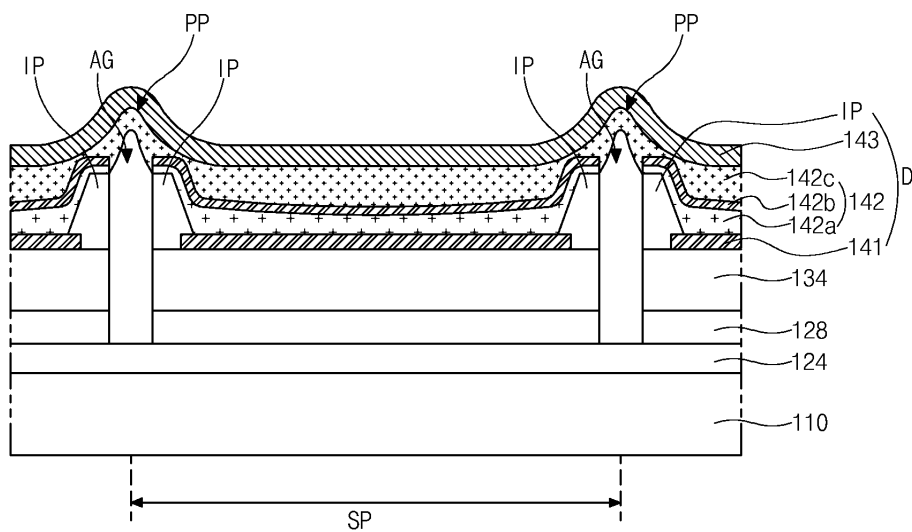
도면4e



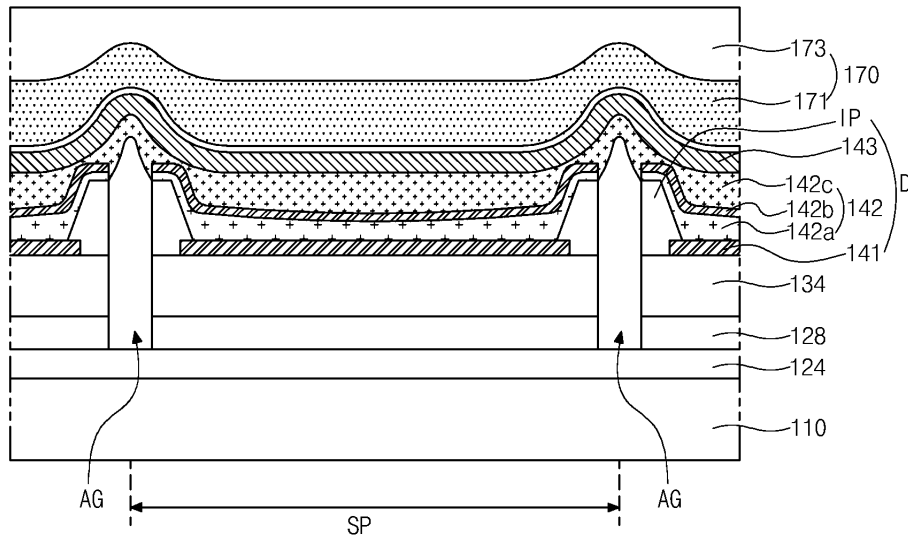
도면4f



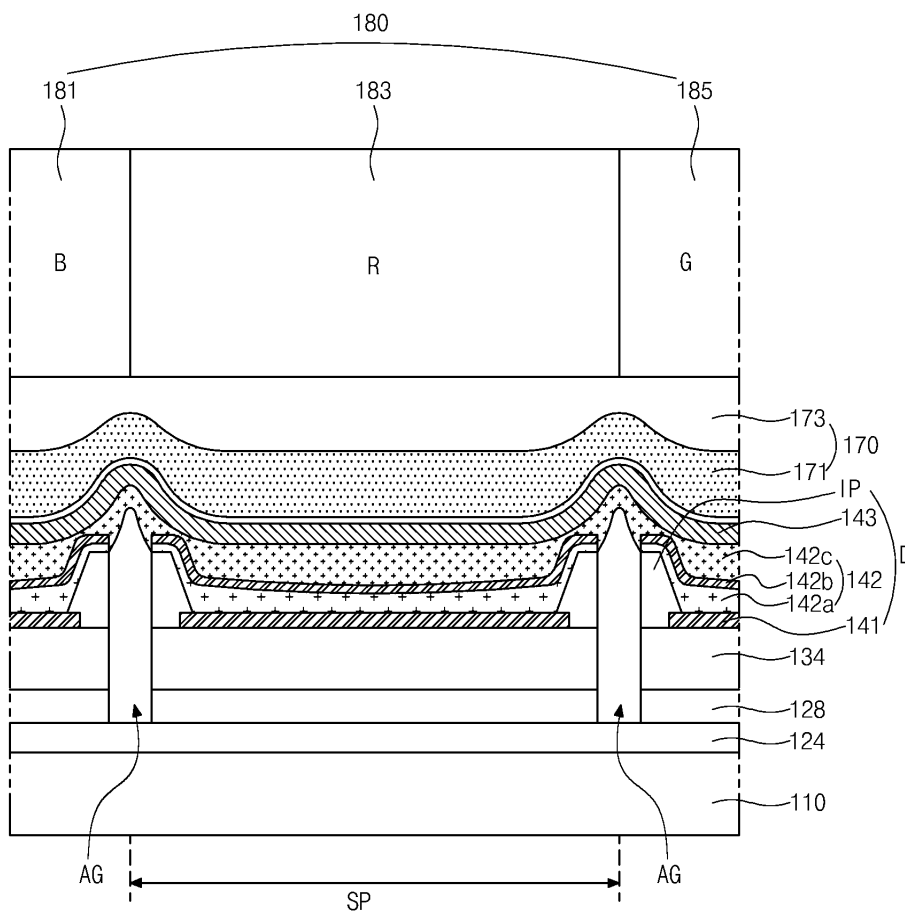
도면4g



도면4h



도면4i



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190068814A	公开(公告)日	2019-06-19
申请号	KR1020170168985	申请日	2017-12-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	임형준 박지연 박한선		
发明人	임형준 박지연 박한선		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5262 H01L27/322 H01L27/3246 H01L27/3258 H01L51/5203 H01L51/5246 H01L51/525 H01L51/5253		
外部链接	Espacenet		

摘要(译)

根据本发明，通过改变在垂直方向上穿过绝缘图案和空气间隙的光的路径，来改变从发光二极管倾斜通过形成在每个像素区域中的绝缘图案的光路和形成在每个像素区域的边界部分中的气隙，输出到与每个像素区域相对应的上部区域可以提高光提取效率，并且同时可以有效地防止颜色混合。另外，由于电荷产生层通过绝缘图案在每个像素区域中分别形成，因此可以阻止泄漏电流流到相邻像素，从而防止由于意外驱动相邻像素而导致图像质量下降。成为可能。

