



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0001707
(43) 공개일자 2018년01월05일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(52) CPC특허분류
H01L 27/3276 (2013.01)
H01L 27/3223 (2013.01)
(21) 출원번호 10-2016-0080246
(22) 출원일자 2016년06월27일
심사청구일자 없음

(71) 출원인
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성로 1 (농서동)
(72) 발명자
정지영
경기도 용인시 기흥구 삼성로 1 (농서동)
(74) 대리인
리앤목특허법인

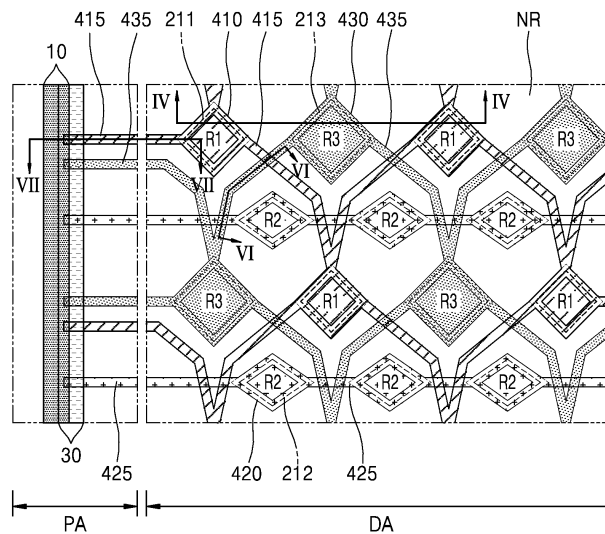
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 유기 발광 표시 장치

(57) 요약

본 발명의 일 실시예는, 복수의 화소영역들 및 화소영역들 사이의 비화소영역을 포함하는 디스플레이영역 및 디스플레이영역을 둘러싸는 주변영역을 구비하는 기판과, 화소영역들 상에 각각 배치되며 상호 이격된 복수의 화소 전극들과, 복수의 화소전극들 상에 배치되며 복수의 화소전극들 각각을 노출하는 화소정의막과, 복수의 화소전극들 상에 각각 배치되며 발광층을 포함하는 복수의 중간층들과, 복수의 화소전극들 각각과 마주보며 상호 이격되도록 배치된 복수의 대향전극들과, 비화소영역 상에 배치되며 복수의 대향전극들을 연결하는 복수의 연결전극들, 및 주변영역 상에 배치되며 복수의 연결전극들 중 적어도 어느 하나와 전기적으로 연결된 전원배선을 포함하는, 유기 발광 표시 장치를 개시한다.

대표도 - 도3



(52) CPC특허분류

H01L 27/3246 (2013.01)

H01L 51/5225 (2013.01)

H01L 51/5228 (2013.01)

명세서

청구범위

청구항 1

복수의 화소영역들 및 상기 화소영역들 사이의 비화소영역을 포함하는 디스플레이영역, 및 상기 디스플레이영역을 둘러싸는 주변영역을 구비하는 기관;

상기 화소영역들 상에 각각 배치되며 상호 이격된 복수의 화소전극들;

상기 복수의 화소전극들 상에 배치되며, 상기 복수의 화소전극들 각각을 노출하는 화소정의막;

상기 복수의 화소전극들 상에 각각 배치되며, 발광층을 포함하는 복수의 중간층들;

상기 복수의 화소전극들 각각과 마주보며, 상호 이격되도록 배치된 복수의 대향전극들;

상기 비화소영역 상에 배치되며, 상기 복수의 대향전극들을 연결하는 복수의 연결전극들; 및

상기 주변영역 상에 배치되며, 상기 복수의 연결전극들 중 적어도 어느 하나와 전기적으로 연결된 전원배선을 포함하는, 유기 발광 표시 장치.

청구항 2

제1항에 있어서,

상기 복수의 연결전극들은 상기 화소정의막 위에 배치된, 유기 발광 표시 장치.

청구항 3

제1항에 있어서,

상기 복수의 연결전극들은 상기 복수의 대향전극들과 동일한 물질을 포함하는, 유기 발광 표시 장치.

청구항 4

제1항에 있어서,

상기 적어도 어느 하나의 연결전극과 상기 전원배선을 연결하는 도전층을 더 포함하는, 유기 발광 표시 장치.

청구항 5

제4항에 있어서,

상기 도전층은, 상기 전원배선 및 상기 적어도 어느 하나의 연결전극의 위에 배치되는, 유기 발광 표시 장치.

청구항 6

제5항에 있어서,

상기 적어도 어느 하나의 연결전극의 아래에 배치되며, 상기 중간층과 동일한 물질을 포함하는 더미 중간층을 더 포함하는, 유기 발광 표시 장치.

청구항 7

제1항에 있어서,

상기 복수의 대향전극들은, 제1화소영역에 대응하는 복수의 제1대향전극들, 및 제2화소영역에 대응하는 복수의 제2대향전극들을 포함하고,

상기 복수의 연결전극들은, 상기 복수의 제1대향전극들을 상호 연결하는 제1연결전극, 및 상기 복수의 제2대향전극들을 상호 연결하는 제2연결전극을 포함하는, 유기 발광 표시 장치.

청구항 8

제7항에 있어서,

상기 제1연결전극과 상기 제2연결전극은 상기 비화소영역에서 서로 교차하는, 유기 발광 표시 장치.

청구항 9

제8항에 있어서,

상기 제1연결전극과 상기 제2연결전극 사이에 개재되는 유기물을 포함하는, 유기 발광 표시 장치.

청구항 10

제9항에 있어서,

상기 유기물은, 상기 제1화소영역에 대응하여 배치되는 제1중간층 또는 상기 제2화소영역에 대응하여 배치되는 제2중간층 중 어느 하나와 동일한 물질을 포함하는, 유기 발광 표시 장치.

청구항 11

제1항에 있어서,

상기 복수의 연결전극들은 상기 화소정의막의 아래에 배치된, 유기 발광 표시 장치.

청구항 12

제11항에 있어서,

상기 화소정의막은 상기 화소정의막을 관통하며 상기 복수의 연결전극들 각각을 노출하는 콘택홀을 포함하며,

상기 복수의 대향전극들은 상기 콘택홀을 통해 상기 복수의 연결전극들과 연결된, 유기 발광 표시 장치.

청구항 13

제1항에 있어서,

상기 복수의 연결전극들은, 상기 복수의 화소전극들과 동일한 물질을 포함하는, 유기 발광 표시 장치.

청구항 14

제1항에 있어서,

상기 복수의 대향전극들은, 제1화소영역에 대응하는 복수의 제1대향전극들, 및 제2화소영역에 대응하는 복수의 제2대향전극들을 포함하고,

상기 복수의 연결전극들 중 적어도 어느 하나는, 상기 제1대향전극들과 상기 제2대향전극들을 연결하는, 유기 발광 표시 장치.

청구항 15

제1항에 있어서,

상기 전원배선은 상기 복수의 화소전극들의 아래에 배치된, 유기 발광 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명의 실시예들은 유기 발광 표시 장치에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 화소들 각각이 유기발광소자를 구비하는 디스플레이 장치이다. 유기발광소자는 화소전극과, 이에 대향하는 대향전극과, 화소전극과 대향전극 사이에 개재되는 발광층을 포함한다. 이러한 유기 발광 표

시 장치의 경우, 화소전극들은 각 화소별로 패터닝된 아일랜드 형상이지만, 대향전극은 복수개의 화소들에 있어서 일체(一體)인 형태를 갖는다.

발명의 내용

해결하려는 과제

[0003] 그러나, 복수의 화소들을 커버하도록 일체로 형성된 대향전극의 저항에 의한 및 IR 드랍 및 그에 따라 휘도 편차가 발생하는 문제가 있다. 본 발명은 상기와 같은 문제점을 포함하여 여러 문제점들을 해결하기 위한 것으로서, 화소마다 패터닝된 대향전극들을 가지며, 대향전극에 공통전압을 제공하는 전원배선과의 전기적 연결을 용이하게 한 유기 발광 표시 장치를 개시한다. 그러나 이러한 과제는 예시적인 것으로, 이에 의해 본 발명의 범위가 한정되는 것은 아니다.

과제의 해결 수단

- [0004] 본 발명의 일 실시예는, 복수의 화소영역들 및 상기 화소영역들 사이의 비화소영역을 포함하는 디스플레이영역, 및 상기 디스플레이영역을 둘러싸는 주변영역을 구비하는 기판; 상기 화소영역들 상에 각각 배치되며 상호 이격된 복수의 화소전극들; 상기 복수의 화소전극들 상에 배치되며, 상기 복수의 화소전극들 각각을 노출하는 화소정의막; 상기 복수의 화소전극들 상에 각각 배치되며, 발광층을 포함하는 복수의 중간층들; 상기 복수의 화소전극들 각각과 마주보며, 상호 이격되도록 배치된 복수의 대향전극들; 상기 비화소영역 상에 배치되며, 상기 복수의 대향전극들을 연결하는 복수의 연결전극들; 및 상기 주변영역 상에 배치되며, 상기 복수의 연결전극들 중 적어도 어느 하나와 전기적으로 연결된 전원배선;을 포함하는, 유기 발광 표시 장치를 개시한다.
- [0005] 본 실시예에 있어서, 상기 복수의 연결전극들은 상기 화소정의막 위에 배치될 수 있다.
- [0006] 본 실시예에 있어서, 상기 복수의 연결전극들은 상기 복수의 대향전극들과 동일한 물질을 포함할 수 있다.
- [0007] 본 실시예에 있어서, 상기 적어도 어느 하나의 연결전극과 상기 전원배선을 연결하는 도전층을 더 포함할 수 있다.
- [0008] 본 실시예에 있어서, 상기 도전층은, 상기 전원배선 및 상기 적어도 어느 하나의 연결전극의 위에 배치될 수 있다.
- [0009] 본 실시예에 있어서, 상기 적어도 어느 하나의 연결전극의 아래에 배치되며, 상기 중간층과 동일한 물질을 포함하는 더미 중간층;을 더 포함할 수 있다.
- [0010] 본 실시예에 있어서, 상기 복수의 대향전극들은, 제1화소영역에 대응하는 복수의 제1대향전극들, 및 제2화소영역에 대응하는 복수의 제2대향전극들을 포함하고, 상기 복수의 연결전극들은, 상기 복수의 제1대향전극들을 상호 연결하는 제1연결전극, 및 상기 복수의 제2대향전극들을 상호 연결하는 제2연결전극을 포함할 수 있다.
- [0011] 본 실시예에 있어서, 상기 제1연결전극과 상기 제2연결전극은 상기 비화소영역에서 서로 교차할 수 있다.
- [0012] 본 실시예에 있어서, 상기 제1연결전극과 상기 제2연결전극 사이에 개재되는 유기물을 포함할 수 있다.
- [0013] 본 실시예에 있어서, 상기 유기물은, 상기 제1화소영역에 대응하여 배치되는 제1중간층 또는 상기 제2화소영역에 대응하여 배치되는 제2중간층 중 어느 하나와 동일한 물질을 포함할 수 있다.
- [0014] 본 실시예에 있어서, 상기 복수의 연결전극들은 상기 화소정의막의 아래에 배치될 수 있다.
- [0015] 본 실시예에 있어서, 상기 화소정의막은 상기 화소정의막을 관통하며 상기 복수의 연결전극들 각각을 노출하는 콘택홀을 포함하며, 상기 복수의 대향전극들은 상기 콘택홀을 통해 상기 복수의 연결전극들과 연결될 수 있다.
- [0016] 본 실시예에 있어서, 상기 복수의 연결전극들은, 상기 복수의 화소전극들과 동일한 물질을 포함할 수 있다.
- [0017] 본 실시예에 있어서, 상기 복수의 대향전극들은, 제1화소영역에 대응하는 복수의 제1대향전극들, 및 제2화소영역에 대응하는 복수의 제2대향전극들을 포함하고, 상기 복수의 연결전극들 중 적어도 어느 하나는, 상기 제1대향전극들과 상기 제2대향전극들을 연결할 수 있다.
- [0018] 본 실시예에 있어서, 상기 전원배선은 상기 복수의 화소전극들의 아래에 배치될 수 있다.
- [0019] 전술한 것 외의 다른 측면, 특징, 이점이 이하의 도면, 특허청구범위 및 발명의 상세한 설명으로부터 명확해질

것이다.

발명의 효과

[0020] 본 발명의 실시예들에 따르면, IR 드랍을 감소시켜 휘도 편차의 발생을 억제할 수 있으며, 전원배선간의 전기적 연결을 용이하게 수행할 수 있다.

도면의 간단한 설명

[0021] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 평면도이다.
 도 2a 및 도 2b는 본 발명의 실시예에 따른 유기 발광 표시 장치의 어느 한 화소의 등가회로도이다.
 도 3은 도 1의 III 부분을 확대하여 나타낸 평면도이다.
 도 4는 도 3의 IV- IV선에 따른 단면도이다.
 도 5a 및 도 5b는 각각 도 4의 V 부분을 확대하여 나타낸 단면도이다.
 도 6은 도 3의 VI- VI선에 따른 단면도이다.
 도 7은 도 3의 VII- VII선에 따른 단면도이다.
 도 8a 내지 도 8c, 및 도 9a 및 도 9b는 본 발명의 실시예들에 따른 중간층과 대향전극의 제조 공정을 나타낸다.
 도 10은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 일부를 도시한 평면도이다.
 도 11은 도 10의 XI- XI선에 따른 단면도이다.
 도 12는 도 10의 XII- XII선에 따른 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0022] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 본 발명의 효과 및 특징, 그리고 그것들을 달성하는 방법은 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 다양한 형태로 구현될 수 있다.

[0023] 이하, 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명하기로 하며, 도면을 참조하여 설명할 때 동일하거나 대응하는 구성 요소는 동일한 도면부호를 부여하고 이에 대한 중복되는 설명은 생략하기로 한다.

[0024] 이하의 실시예에서, 제1, 제2 등의 용어는 한정적인 의미가 아니라 하나의 구성 요소를 다른 구성 요소와 구별하는 목적으로 사용되었다.

[0025] 이하의 실시예에서, 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0026] 이하의 실시예에서, 포함하다 또는 가지다 등의 용어는 명세서상에 기재된 특징, 또는 구성요소가 존재함을 의미하는 것이고, 하나 이상의 다른 특징들 또는 구성요소가 부가될 가능성을 미리 배제하는 것은 아니다.

[0027] 이하의 실시예에서, 막, 영역, 구성 요소 등의 부분이 다른 부분 위에 또는 상에 있다고 할 때, 다른 부분의 바로 위에 있는 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 있는 경우도 포함한다.

[0028] 도면에서는 설명의 편의를 위하여 구성 요소들이 그 크기가 과장 또는 축소될 수 있다. 예컨대, 도면에서 나타난 각 구성의 크기 및 두께는 설명의 편의를 위해 임의로 나타내었으므로, 본 발명이 반드시 도시된 바에 한정되지 않는다.

[0029] 어떤 실시예가 달리 구현 가능한 경우에 특정한 공정 순서는 설명되는 순서와 다르게 수행될 수도 있다. 예를 들어, 연속하여 설명되는 두 공정이 실질적으로 동시에 수행될 수도 있고, 설명되는 순서와 반대의 순서로 진행될 수 있다.

[0030] 이하의 실시예에서, 막, 영역, 구성 요소 등이 연결되었다고 할 때, 막, 영역, 구성 요소들이 직접적으로 연결된 경우뿐만 아니라 막, 영역, 구성요소들 중간에 다른 막, 영역, 구성 요소들이 개재되어 간접적으로 연결된 경우도 포함한다. 예컨대, 본 명세서에서 막, 영역, 구성 요소 등이 전기적으로 연결되었다고 할 때, 막, 영역,

구성 요소 등이 직접 전기적으로 연결된 경우뿐만 아니라, 그 중간에 다른 막, 영역, 구성 요소 등이 개재되어 간접적으로 전기적 연결된 경우도 포함한다.

- [0031] 도 1은 본 발명의 일 실시예에 따른 유기 발광 표시 장치를 개략적으로 나타낸 평면도이다.
- [0032] 도 1을 참조하면, 유기 발광 표시 장치(1)는 기관(100)을 구비한다. 기관(100)은 디스플레이영역(DA)과 이 디스플레이영역(DA)을 둘러싸는 주변영역(PA)을 갖는다.
- [0033] 기관(100)의 디스플레이영역(DA)에는 유기발광소자(organic light-emitting device, OLED)를 구비한 화소(P)들이 배치될 수 있다. 일 실시예로, 화소(P)는 적색의 화소, 녹색의 화소, 및 청색의 화소를 포함할 수 있다. 또 다른 실시예로, 화소(P)는 적색의 화소, 녹색의 화소, 청색의 화소, 및 백색의 화소를 포함할 수 있다. 화소(P)는 소정의 휘도를 갖는 빛을 방출함으로써, 이미지를 제공할 수 있다.
- [0034] 기관(100)의 주변영역(PA)은 이미지가 구현되지 않는 영역으로, 디스플레이영역(DA)에 인가할 전기적 신호를 전달하는 배선들 및 드라이버가 위치할 수 있다. 예컨대, 주변영역(PA)에는 유기발광소자에 공통전원전압(ELVSS)을 공급하기 위한 제1전원배선(10), 및 구동전압(ELVDD)을 공급하기 위한 제2전원배선(20)이 배치되며, 화소(P)를 구동하기 위한 스캔 드라이버(미도시), 및 데이터 드라이버(미도시)가 배치될 수 있다.
- [0035] 도 2a 및 도 2b는 본 발명의 실시예에 따른 유기 발광 표시 장치의 어느 한 화소의 등가회로도이다.
- [0036] 도 2a를 참조하면, 각 화소(P)는 스캔선(SL) 및 데이터선(DL)에 연결된 화소회로(PC) 및 화소회로(PC)에 연결된 유기발광소자(OLED)를 포함한다.
- [0037] 화소회로(PC)는 구동 박막 트랜지스터(T1), 스위칭 박막 트랜지스터(T2), 및 스토리지 커패시터(Cst)를 포함한다. 스위칭 박막 트랜지스터(T2)는 스캔선(SL) 및 데이터선(DL)에 연결되며, 스캔선(SL)을 통해 입력되는 스캔 신호(Sn)에 따라 데이터선(DL)을 통해 입력된 데이터 신호(Dm)를 구동 박막 트랜지스터(T1)로 전달한다.
- [0038] 스토리지 커패시터(Cst)는 스위칭 박막 트랜지스터(T2) 및 구동전압선(PL)에 연결되며, 스위칭 박막 트랜지스터(T2)로부터 전달받은 전압과 구동전압선(PL)에 공급되는 구동전압(ELVDD)의 차이에 해당하는 전압을 저장한다.
- [0039] 구동 박막 트랜지스터(T1)는 구동전압선(PL)과 스토리지 커패시터(Cst)에 연결되며, 스토리지 커패시터(Cst)에 저장된 전압 값에 대응하여 구동전압선(PL)으로부터 유기발광소자(OLED)를 흐르는 구동 전류를 제어할 수 있다. 유기발광소자(OLED)는 구동 전류에 의해 소정의 휘도를 갖는 빛을 방출할 수 있다.
- [0040] 도 2a에서는 화소(P)가 2개의 박막 트랜지스터 및 1개의 스토리지 커패시터를 포함하는 경우를 설명하였으나, 본 발명은 이에 한정되지 않는다.
- [0041] 도 2b를 참조하면, 화소회로(PC)는 구동 및 스위칭 박막 트랜지스터(T1, T2), 보상 박막 트랜지스터(T3), 제1초기화 박막 트랜지스터(T4), 제1발광 제어 박막 트랜지스터(T5), 제2발광 제어 박막 트랜지스터(T6) 및 제2초기화 박막 트랜지스터(T7)를 포함할 수 있다.
- [0042] 구동 박막 트랜지스터(T1)의 드레인전극은 제2발광 제어 박막 트랜지스터(T6)를 경유하여 유기발광소자(OLED)와 전기적으로 연결될 수 있다. 구동 박막 트랜지스터(T1)는 스위칭 박막 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기발광소자(OLED)에 구동 전류를 공급한다.
- [0043] 스위칭 박막 트랜지스터(T2)의 게이트전극은 제1스캔선(SL)과 연결되고, 소스전극은 데이터선(DL)과 연결된다. 스위칭 박막 트랜지스터(T2)의 드레인전극은 구동 박막 트랜지스터(T1)의 소스전극과 연결되어 있으면서 제1발광 제어 박막 트랜지스터(T5)를 경유하여 구동전압선(PL)과 연결될 수 있다.
- [0044] 스위칭 박막 트랜지스터(T2)는 제1스캔선(SL)을 통해 전달받은 제1스캔 신호(Sn)에 따라 턴 온 되어 데이터선(DL)으로 전달된 데이터 신호(Dm)를 구동 박막 트랜지스터(T1)의 소스전극으로 전달하는 스위칭 동작을 수행한다.
- [0045] 보상 박막 트랜지스터(T3)의 게이트전극은 제1스캔선(SLn)에 연결될 수 있다. 보상 박막 트랜지스터(T3)의 소스전극은 구동 박막 트랜지스터(T1)의 드레인전극과 연결되어 있으면서 제2발광 제어 박막 트랜지스터(T6)를 경유하여 유기발광소자(OLED)의 화소전극과 연결될 수 있다. 보상 박막 트랜지스터(T3)의 드레인전극은 스토리지 커패시터(Cst)의 어느 하나의 전극, 제1초기화 박막 트랜지스터(T4)의 소스전극 및 구동 박막 트랜지스터(T1)의 게이트전극과 함께 연결될 수 있다. 보상 박막 트랜지스터(T3)는 제1스캔선(SL)을 통해 전달받은 제1스캔 신호(Sn)에 따라 턴 온(turn on)되어 구동 박막 트랜지스터(T1)의 게이트전극과 드레인전극을 서로 연결하여 구동

박막 트랜지스터(T1)를 다이오드 연결(diode-connection)시킨다.

- [0046] 제1초기화 박막 트랜지스터(T4)의 게이트전극은 제2스캔선(SL_{n-1})과 연결될 수 있다. 제1초기화 박막 트랜지스터(T4)의 드레인전극은 초기화 전압선(VL)과 연결될 수 있다. 제1초기화 박막 트랜지스터(T4)의 소스전극은 스토리지 커패시터(Cst)의 어느 하나의 전극, 보상 박막 트랜지스터(T3)의 드레인전극 및 구동 박막 트랜지스터(T1)의 게이트전극과 함께 연결될 수 있다. 제1초기화 박막 트랜지스터(T4)는 제2스캔선(SL_{n-1})을 통해 전달받은 제2스캔 신호(S_{n-1})에 따라 턴 온 되어 초기화 전압(VINT)을 구동 박막 트랜지스터(T1)의 게이트전극에 전달하여 구동 박막 트랜지스터(T1)의 게이트전극의 전압을 초기화시키는 초기화 동작을 수행할 수 있다.
- [0047] 제1발광 제어 박막 트랜지스터(T5)의 게이트전극은 발광 제어선(EL)과 연결될 수 있다. 제1발광 제어 박막 트랜지스터(T5)의 소스전극은 구동전압선(PL)과 연결될 수 있다. 제1발광 제어 박막 트랜지스터(T5)의 드레인전극은 구동 박막 트랜지스터(T1)의 소스전극 및 스위칭 박막 트랜지스터(T2)의 드레인전극과 연결되어 있다.
- [0048] 제2발광 제어 박막 트랜지스터(T6)의 게이트전극은 발광 제어선(EL)과 연결될 수 있다. 제2발광 제어 박막 트랜지스터(T6)의 소스전극은 구동 박막 트랜지스터(T1)의 드레인전극 및 보상 박막 트랜지스터(T3)의 소스전극과 연결될 수 있다. 제2발광 제어 박막 트랜지스터(T6)의 드레인전극은 유기발광소자(OLED)의 화소전극과 전기적으로 연결될 수 있다. 제1발광 제어 박막 트랜지스터(T5) 및 제2발광 제어 박막 트랜지스터(T6)는 발광 제어선(EL)을 통해 전달받은 발광 제어 신호(E_n)에 따라 동시에 턴 온 되어 구동전압(ELVDD)이 유기발광소자(OLED)에 전달되며, 유기발광소자(OLED)에 구동 전류가 흐르게 된다.
- [0049] 제2초기화 박막 트랜지스터(T7)의 게이트전극은 제3스캔선(SL_{n+1})에 연결될 수 있다. 제2초기화 박막 트랜지스터(T7)의 소스전극은 유기발광소자(OLED)의 화소전극과 연결될 수 있다. 제2초기화 박막 트랜지스터(T7)의 드레인전극은 초기화 전압선(VL)과 연결될 수 있다. 제2초기화 박막 트랜지스터(T7)는 제3스캔선(SL_{n+1})을 통해 전달받은 제3스캔 신호(S_{n+1})에 따라 턴 온 되어 유기발광소자(OLED)의 화소전극을 초기화시킬 수 있다.
- [0050] 스토리지 커패시터(Cst)의 다른 하나의 전극은 구동전압선(PL)과 연결될 수 있다. 스토리지 커패시터(Cst)의 어느 하나의 전극은 구동 박막 트랜지스터(T1)의 게이트전극, 보상 박막 트랜지스터(T3)의 드레인전극 및, 제1초기화 박막 트랜지스터(T4)의 소스전극에 함께 연결될 수 있다.
- [0051] 유기발광소자(OLED)의 대향전극은 공통전원전압(ELVSS)과 연결된다. 유기발광소자(OLED)는 구동 박막 트랜지스터(T1)로부터 구동 전류를 전달받아 발광한다.
- [0052] 화소회로(PC)는 도 2a 및 도 2b를 참조하여 설명한 박막 트랜지스터 및 스토리지 커패시터의 개수 및 회로 디자인에 한정되지 않으며, 그 개수 및 회로 디자인은 다양하게 변경 가능하다.
- [0053] 도 3은 도 1의 III 부분을 확대하여 나타낸 평면도이고, 도 4는 도 3의 IV-IV선에 따른 단면도이며, 도 5a 및 도 5b는 도 4의 V 부분을 확대하여 나타낸 단면도이고, 도 6은 도 3의 VI-VI선에 따른 단면도이며, 도 7은 도 3의 VII-VII선에 따른 단면도이다. 그리고, 도 8a 내지 도 8c, 및 도 9a 및 도 9b는 본 발명의 실시예들에 따른 중간층과 대향전극의 제조 공정을 나타낸다.
- [0054] 도 3 및 도 4를 참조하면, 디스플레이영역(DA)은 도 1을 참조하여 설명한 화소(P) 각각에 대응하는 화소영역(R1, R2, R3)들 및 화소영역(R1, R2, R3)들 사이에 위치하는 비화소영역(NR)을 포함한다. 이하에서는 설명의 편의를 위하여, 화소(P)가 적색의 화소, 녹색의 화소, 및 청색의 화소를 포함하며, 그에 따라 디스플레이영역(DA)은 적색의 제1화소영역(R1), 녹색의 제2화소영역(R2), 및 청색의 제3화소영역(R3)을 포함하는 경우를 설명한다.
- [0055] 제1 내지 제3화소영역(R1, R2, R3)에는 제1 내지 제3유기발광소자(201, 202, 203)가 배치된다. 제1 내지 제3유기발광소자(201, 202, 203)는 각 화소마다 구비된 화소회로(PC)에 연결된다.
- [0056] 화소회로(PC)는 도 5a에 도시된 바와 같이, 구동 소스영역(S1)과 구동 드레인영역(D1)을 포함하는 구동 반도체층(A1), 및 구동 게이트전극(G1)을 포함하는 구동 박막 트랜지스터(T1), 스위칭 소스영역(S2)과 스위칭 드레인영역(D2)을 포함하는 스위칭 반도체층(A2), 및 스위칭 게이트전극(G2)을 포함하는 스위칭 박막 트랜지스터(T2), 및 제1 및 제2스토리지 축전판(CE1, CE2)을 포함하는 스토리지 커패시터(Cst)를 포함할 수 있다. 기판(100)과 구동 및 스위칭 반도체층(A1, A2) 사이에는 버퍼층(101)이 개재되고, 구동 및 스위칭 반도체층(A1, A2)과 구동 및 스위칭 게이트전극(G1, G2) 사이에는 게이트 절연층(103)이 개재되며, 제1 및 제2스토리지 축전판(CE1, CE2) 사이에는 유전체층(105)이 개재되며, 화소전극, 예컨대 제1화소전극(211) 아래에는 절연층(109)이 배치된다.
- [0057] 기판(100)은, 글라스재, 또는 PET(Polyethylen terephthalate), PEN(Polyethylen naphthalate), 폴리이미드

(Polyimide) 등과 같은 플라스틱재와 같은 다양한 재료를 포함할 수 있다. 기관(100)이 플라스틱재로 형성된 경우에는 글라스재로 형성된 경우 보다 가요성을 향상시킬 수 있다. 버퍼층(101)과 게이트 절연층(103)은 산화규소(SiO_x) 및/또는 질화규소(SiN_x)와 같은 무기물을 포함하는 단층 또는 다층일 수 있으며, 유전체층(105)은 전술한 산화규소, 질화규소, 및 또는 산화알루미늄(Al_2O_3) 등과 같은 무기물을 포함하는 다층 또는 다층일 수 있으며, 절연층(109)은 Polymethylmethacrylate(PMMA)나, Polystyrene(PS)과 같은 일반 범용고분자, 페놀계 그룹을 갖는 고분자 유도체, 아크릴계 고분자, 이미드계 고분자, 아릴에테르계 고분자, 아마이드계 고분자, 불소계 고분자, p-자일렌계 고분자, 비닐알콜계 고분자 및 이들의 블렌드 등을 포함하는 유기물을 포함할 수 있으나, 본 발명은 이에 한정되지 않는다.

[0058] 화소회로(PC)는 도 5a에 도시된 바와 같이 제1스토리지 축전판(CE1)과 구동 게이트전극(G1)이 동일한 층으로, 스토리지 커패시터(Cst)가 구동 박막 트랜지스터(T1)와 중첩되도록 배치되거나, 도 5b에 도시된 바와 같이 비중첩되게 배치될 수 있다. 도 5a 및 도 5b에서는 제1화소전극(211)에 연결된 화소회로(PC)에 대하여 설명하였으나, 제2 및 제3화소전극(212, 213)에 연결된 화소회로(PC)도 동일한 구조를 가짐은 물론이다.

[0059] 다시 도 3 및 도 4를 참조하면, 제1유기발광소자(201)는 제1화소전극(211), 제1중간층(310) 및 제1대향전극(410)을 포함하고, 제2유기발광소자(202)는 제2화소전극(212), 제2중간층(320) 및 제2대향전극(420)을 포함하며, 제3유기발광소자(203)는 제3화소전극(213), 제3중간층(330) 및 제3대향전극(430)을 포함한다.

[0060] 제1 내지 제3화소전극(211, 212, 213)은 제1 내지 제3화소영역(R1, R2, R3) 각각 대응하는 아일랜드 타입으로, 상호 이격되도록 배치된다.

[0061] 제1 내지 제3화소전극(211, 212, 213)은 반사전극이거나, 투광성 전극일 수 있다. 반사전극인 경우, 제1 내지 제3화소전극(211, 212, 213)은 Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr 또는 이들의 화합물 등으로 형성된 반사막을 포함할 수 있다. 또는, 제1 내지 제3화소전극(211, 212, 213)은 전술한 반사막, 및 전술한 반사막의 위 또는/및 아래의 투명 도전성 산화물(TCO, Transparent conductive oxide)막을 포함할 수 있다.

[0062] 투광성 전극인 경우, 제1 내지 제3화소전극(211, 212, 213)은 투명 도전성 산화물(TCO, Transparent conductive oxide)층일 수 있다. 또는, 제1 내지 제3화소전극(211, 212, 213)은 은(Ag) 또는 은(Ag) 합금을 포함하는 금속 박막이거나, 전술한 금속 박막 상에 형성된 투명 도전성 산화물층의 다층일 수 있다. 일 실시예로, 제1 내지 제3화소전극(211, 212, 213)은 순차적으로 $70\text{\AA}$ / $850\text{\AA}$ / $50\text{\AA}$ 의 두께를 갖는 IT0/Ag/IT0의 3층일 수 있다.

[0063] 화소정의막(180)은 제1 내지 제3화소전극(211, 212, 213) 상에 배치된다. 화소정의막(180)은 개구(OP)를 통해 제1 내지 제3화소전극(211, 212, 213)을 각각 노출시킨다. 화소정의막(180)은 유기 절연재와 무기 절연재로 형성되거나, 또는 무기 절연재로 형성될 수 있다.

[0064] 화소정의막(180)을 통해 노출된 제1 내지 제3화소전극(211, 212, 213) 상에는 제1 내지 제3중간층(310, 320, 330)이 각각 배치된다. 제1 내지 제3중간층(310, 320, 330)은 각각, 제1 내지 제3화소영역(R1, R2, R3)에 대응하며, 상호 이격되도록 배치된다.

[0065] 제1중간층(310)은 적색의 빛을 방출하는 제1발광층(312)을 포함하며, 제2중간층(320)은 녹색의 빛을 방출하는 제2발광층(322)을 포함하며, 제3중간층(330)은 청색의 빛을 방출하는 제3발광층(332)을 포함할 수 있다. 제1 내지 제3발광층(312, 322, 332)은 저분자 유기물 또는 고분자 유기물을 포함할 수 있다.

[0066] 제1 내지 제3중간층(310, 320, 330) 각각은, 제1기능층(311, 321, 331) 및 제2기능층(313, 323, 333) 중 적어도 어느 하나를 더 포함할 수 있다. 제1기능층(311, 321, 331)은 정공주입층(HIL) 및/또는 정공수송층(HTL)을 포함할 수 있고, 제2기능층(313, 323, 333)은 전자수송층(ETL) 및/또는 전자주입층(EIL)을 포함할 수 있다.

[0067] 제1 내지 제3대향전극(410, 420, 430)은 각각, 제1 내지 제3화소영역(R1, R2, R3)에 대응하며, 디스플레이영역(DA)에서 상호 이격되도록 배치된다. 제1 내지 제3대향전극(410, 420, 430) 각각은, 두께 방향(제3방향)을 따라 제1 내지 제3중간층(310, 320, 330)을 사이에 두고 제1 내지 제3화소전극(211, 212, 213)과 마주보도록 배치된다.

[0068] 제1 내지 제3대향전극(410, 420, 430)은 각각, 제1 내지 제3중간층(310, 320, 330)과 동일한 마스크 공정에서 형성될 수 있다. 제1중간층(310)과 제1대향전극(410)은 동일한 마스크 공정에서 함께 형성되고, 제2중간층(320)과 제2대향전극(420)은 동일한 마스크 공정에서 함께 형성되며, 제3중간층(330)과 제3대향전극(430)은 동일한 마스크 공정에서 함께 형성될 수 있다.

- [0069] 일 실시예로, 도 8a에 도시된 바와 같이, 제1화소영역(R1)과 대응하는 개구영역을 포함하는 제1마스킹 패턴(3000)을 화소정의막(180) 상에 형성한다. 그 후, 도 8b에 도시된 바와 같이, 열증착 방식 등을 이용하여 제1중간층(310)과 제1대향전극(410)을 형성하고 제1마스킹 패턴(3000)을 제거하면, 도 8c에 도시된 바와 같이 제1화소영역(R1)에는 패턴닝된 제1중간층(310)과 제1대향전극(410)의 적층 구조가 남는다. 제1마스킹 패턴(3000)은 포지티브 감광성 물질을 포함하는 제1포토리소그래피층(3200) 및 그 아래에 개재되며 불소계 레진 등과 같은 수지재를 포함하는 매개층(3100)을 포함할 수 있다. 매개층(3100)의 개구(AOR1)는 제1포토리소그래피층(3200)의 개구영역(OR1) 보다 크게 형성될 수 있으며, 열증착되는 물질의 입사 방향에 따라 제1대향전극(410)은 제1중간층(310)의 단부를 커버하도록 연장될 수 있다. 일 실시예로, 제1대향전극(410)은 순방향 테이블린 형상을 가질 수 있으며 화소정의막(180)과 접촉할 수 있다.
- [0070] 전술한 방법과 동일한 방법을 이용하여, 패턴닝된 제2중간층(320)과 제2대향전극(420)의 적층 구조를 제2화소영역(R2)에 형성할 수 있다. 예를 들어, 제2화소영역(R2)과 대응하는 개구영역을 포함하는 제2마스킹 패턴(미도시)을 화소정의막(180) 상에 형성한 후, 열증착 방식 등을 이용하여 제2중간층(320)과 제2대향전극(420)을 형성하고 제2포토리소그래피 패턴을 제거하면, 제2화소영역(R2)에는 패턴닝된 제2중간층(320)과 제2대향전극(420)의 적층 구조가 남는다. 마찬가지로, 패턴닝된 제3중간층(330)과 제3대향전극(430)의 적층 구조를 제3화소영역(R3)에 형성할 수 있다.
- [0071] 또 다른 실시예로, 마스킹 패턴(3201)은 도 9a에 도시된 바와 같이 네거티브 감광성 물질을 포함하는 단일 층일 수 있다. 제1화소영역과 대응하는 개구영역(OR1)을 구비한 제1마스킹 패턴(3201)을 형성한 후, 열증착 방식 등을 이용하여 제1중간층(310)과 제1대향전극(410)을 형성하고 제1마스킹 패턴(3000)을 제거하면, 도 9b에 도시된 바와 같이 제1화소영역(R1)에는 패턴닝된 제1중간층(310)과 제1대향전극(410)의 적층 구조가 남는다. 동일한 방법으로, 제2중간층(320) 및 제2대향전극(420)의 적층 구조를 형성하고, 제3중간층(330) 및 제3대향전극(430)의 적층 구조를 형성할 수 있다.
- [0072] 제1 내지 제3대향전극(410, 420, 430)은 일함수가 큰 물질을 포함한다. 예컨대, 제1 내지 제3대향전극(410, 420, 430)은 Ag, Mg, Al, Yb, Ca, Li, 및 Au 중 적어도 어느 하나 이상의 물질을 포함할 수 있다. 예컨대, 제1 내지 제3대향전극(410, 420, 430)은 Ag, Mg, Al, Yb, Ca, LiF/Ca, LiF/Al, Al, Au 중 적어도 어느 하나를 포함하는 단층 또는 다층일 수 있다. 일 실시예로, 제1 내지 제3대향전극(410, 420, 430)은 Ag 및 Mg를 포함하는 금속 박막을 포함할 수 있으며, Ag가 Mg 보다 더 많이 함유될 수 있다.
- [0073] 제1 내지 제3대향전극(410, 420, 430)은 투광성 전극이거나, 반사 전극일 수 있다. 전술한 물질을 포함하는 제1 내지 제3대향전극(410, 420, 430)은 두께를 얇게 하여 광투광성 전극으로 형성하거나, 두께를 두껍게 하여 반사 전극으로 형성할 수 있다. 예를 들어, Ag 및 Mg를 포함하는 금속을 약 10Å 내지 15 Å의 두께로 형성하여 광투광성을 갖는 전극으로 사용하거나, 두께를 약 50nm 이상의 두께로 형성하여 반사 전극으로 사용할 수 있다.
- [0074] 다시 도 3을 참조하면, 상호 이격된 제1 내지 제3대향전극(410, 420, 430)들은 각각, 연결전극(415, 425, 435)들에 의해 연결된다. 예컨대, 제1대향전극(410)들은 제1연결전극(415)들에 의해 서로 연결되고, 제2대향전극(420)들은 제2연결전극(425)들에 의해 서로 연결되며, 제3대향전극(430)들은 제3연결전극(435)들에 의해 서로 연결된다. 제1 내지 제3연결전극(415, 425, 435)은 비화소영역(NR)에서 일부 교차할 수 있다.
- [0075] 제1 내지 제3연결전극(415, 425, 435)은 각각, 제1 내지 제3대향전극(410, 420, 430)과 동일한 층에 배치되고 동일한 물질을 포함할 수 있다. 제1연결전극(415)은 제1대향전극(410)과 동일 층에 배치되며, 동일한 물질을 포함할 수 있다. 제2연결전극(425)은 제2대향전극(420)과 동일 층에 배치되며, 동일한 물질을 포함할 수 있다. 제3연결전극(435)은 제3대향전극(430)과 동일 층에 배치되며, 동일한 물질을 포함할 수 있다.
- [0076] 제1 내지 제3연결전극(415, 425, 435)은 각각, 제1 내지 제3대향전극(410, 420, 430)과 동일한 공정에서 형성될 수 있다. 예컨대, 도 8a 내지 도 9b를 참조하여 설명한 바와 같이 제1중간층(310) 및 제1대향전극(410)을 형성하는 공정에서, 제1마스킹 패턴(3000)은 제1연결전극(415)과 대응되는 개구영역(미도시)을 더 포함할 수 있으며, 추가 개구영역을 통해 제1연결전극(415)이 형성될 수 있다. 제1대향전극(410)과 동일한 물질을 포함하며 동일한 공정에서 형성된 제1연결전극(415)은 제1대향전극(410)과 일체로 연결될 수 있으며, 제1연결전극(415)의 아래에는 제1중간층(310)과 동일한 물질을 포함하는 더미 중간층(310d, 도 6 참조)이 함께 형성될 수 있다.
- [0077] 도 6을 참조하면, 제1더미 중간층(310d)은 제1연결전극(415)의 바로 아래에 배치되며, 유기물을 포함한다. 예컨대 제1발광층(312)과 동일한 물질인 제1더미 발광층(312d)을 포함할 수 있다. 제1더미 중간층(310d)은, 제1및

제2기능층(311, 313)과 동일한 물질인 제1및 제2더미 기능층(311d, 313d)을 더 포함할 수 있다.

- [0078] 유사하게, 제2연결전극(425)의 아래에는 제2중간층(320)과 동일한 물질을 포함하는 제2더미 중간층(320d)이 배치되며, 제3연결전극(435)의 아래에는 제3중간층과 동일한 물질을 포함하는 제3더미 중간층(330d)이 배치될 수 있다. 제2더미 중간층(320d) 및 제3더미 중간층(330d)은 각각, 유기물인 제2더미 발광층(320d) 및 제3더미 발광층(332d)을 포함하며, 제1및 제2더미 기능층(321d, 323d, 331d, 333d) 중 적어도 어느 하나를 더 포함할 수 있다.
- [0079] 도 3 및 도 7을 참조하면, 적어도 하나의 제1 내지 제3연결전극(415, 425, 435)은 각각, 제1전원배선(10)이 배치된 주변영역(PA)을 향해 연장되며, 제1전원배선(10)과 전기적으로 연결된다.
- [0080] 제1전원배선(10)은 제1 내지 제3화소전극(211, 212, 213)의 아래에 배치될 수 있다. 예컨대, 제1전원배선(10)은 앞서 도 5a 및 도 5b를 참조하여 설명한 데이터선(DL)과 동일한 물질을 포함할 수 있다. 또는, 제1전원배선(10)은 구동 박막 트랜지스터(T1)의 게이트전극(G1), 스토리지 커패시터(Cst)의 제1및 제2스토리지 축전판(CE1, CE2) 중 어느 하나와 동일한 물질을 포함할 수 있다.
- [0081] 적어도 하나의 제1 내지 제3연결전극(415, 425, 435)은 각각, 이들 위에 배치된 도전층(30)에 의해 제1전원배선(10)과 전기적으로 연결된다. 제1연결전극(415)이 전술한 바와 같은 제1중간층(310)과 제1대향전극(410)의 제조 공정에서 형성되는 경우, 제1연결전극(415)의 아래에는 제1더미 중간층(310d)이 배치된다. 제1더미 중간층(310d)이 제1연결전극(415)과 실질적으로 동일한 패턴가지므로, 제1연결전극(415)은 제1연결전극(415)의 위에 배치된 도전층(30)에 의해 제1전원배선(10)과 전기적으로 연결될 수 있다. 유사하게, 제2 및 제3연결전극(425, 435)도 도전층(30)에 의해 제1전원배선(10)과 전기적으로 연결될 수 있다.
- [0082] 도 10은 본 발명의 또 다른 실시예에 따른 유기 발광 표시 장치의 일부를 도시한 평면도이고, 도 11은 도 10의 XI-XI선에 따른 단면도이며, 도 12는 도 10의 XII-XII선에 따른 단면도이다.
- [0083] 도 10 및 도 11을 참조하면, 디스플레이영역(DA)은 제1 내지 제3화소영역(R1, R2, R3)을 포함하고, 제1 내지 제3화소영역(R1, R2, R3) 각각에는 제1 내지 제3유기발광소자(201, 202, 203)가 배치된다. 제1 내지 제3유기발광소자(201, 202, 203)는 앞서 도 3 및 도 4를 참조하여 설명한 내용과 동일하므로 이하에서는 차이점을 위주로 설명한다.
- [0084] 제1 내지 제3대향전극(410, 420, 430)은 각각 아일랜드 타입으로, 디스플레이영역(DA)에서 상호 이격되도록 배치된다. 상호 이격된 제1 내지 제3대향전극(410, 420, 430)은 연결전극(515)에 의해 전기적으로 연결된다. 연결전극(515)은 비화소영역(NR)에서 화소정의막(180)의 아래에 배치될 수 있다.
- [0085] 제1 내지 제3대향전극(410, 420, 430)은 화소정의막(180)에 구비된 콘택홀(180h)을 통해 각각 연결전극(515)에 연결될 수 있다. 연결전극(515)은 제1 내지 제3화소전극(211, 212, 213)과 동일한 물질을 포함할 수 있다.
- [0086] 도 10 및 도 12를 참조하면, 적어도 하나의 연결전극(515)은 제1전원배선(10)이 배치된 주변영역(PA)을 향해 연장되며, 제1전원배선(10)과 전기적으로 연결된다. 제1전원배선(10)은 제1 내지 제3화소전극(211, 212, 213)의 아래에 배치될 수 있다. 예컨대, 제1전원배선(10)은 앞서 도 5a 및 도 5b를 참조하여 설명한 데이터선(DL), 구동 박막 트랜지스터(T1)의 게이트전극(G1), 스토리지 커패시터(Cst)의 제1및 제2스토리지 축전판(CE1, CE2) 중 어느 하나와 동일한 물질을 포함할 수 있다. 적어도 하나의 연결전극(515)은 제1전원배선(10)의 상면과 직접 접촉하여 전기적으로 연결될 수 있다.
- [0087] 도 3 및 도 10에는 화소들이 삼각형의 형태로 배열된 경우를 도시하고 있으나, 본 발명은 이에 한정되지 않는다. 또 다른 실시예로서, 화소들은 매트릭스 형태로 배열되거나, 기타 다양한 형태로 배열될 수 있다.
- [0088] 이와 같이 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위의 기술적 사상에 의하여 정해져야 할 것이다.

부호의 설명

- [0089] 10: 제1전원배선
20: 제2전원배선

30: 도전층

100: 기판

211, 212, 213: 제1 내지 제3화소전극

310, 320, 330: 제1 내지 제3중간층

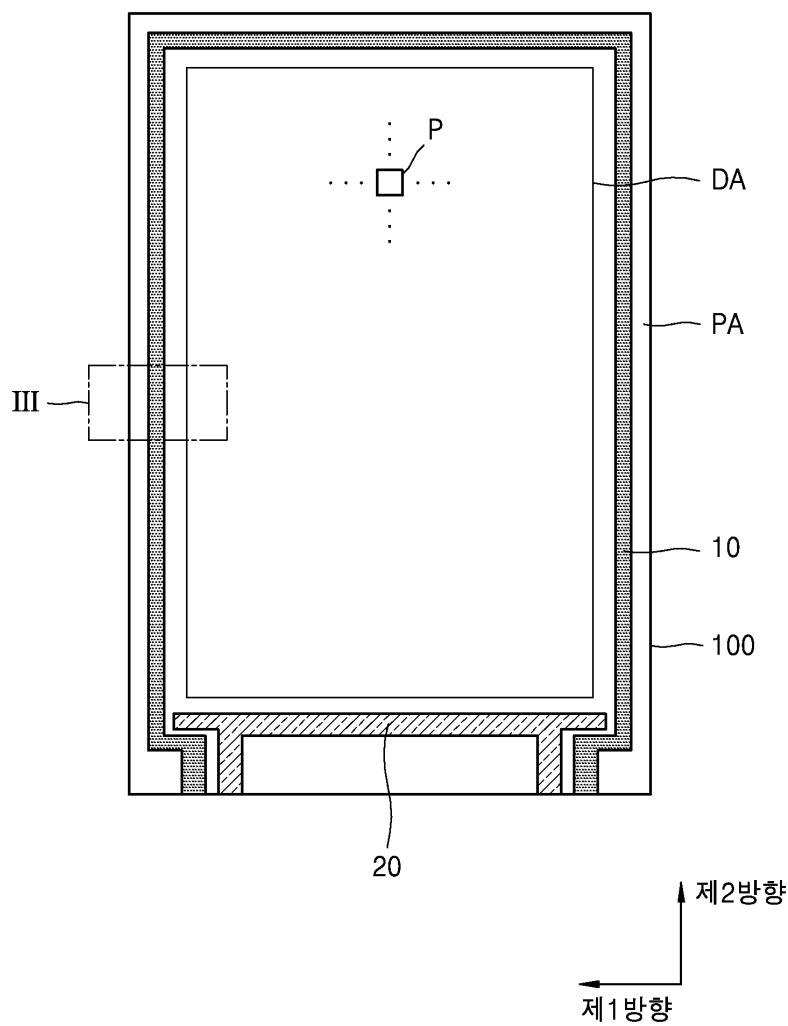
410, 420, 430: 제1 내지 제3대향전극

415, 425, 435: 제1 내지 제3연결전극

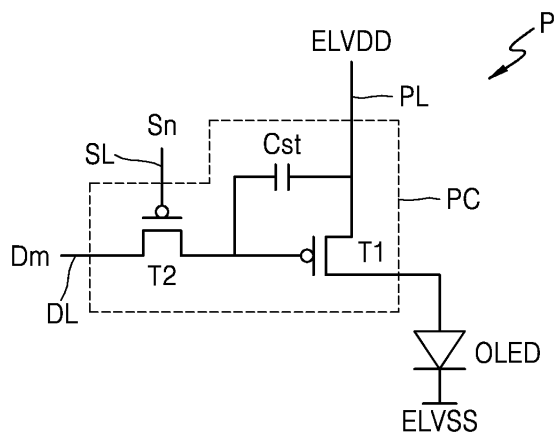
515: 연결전극

도면

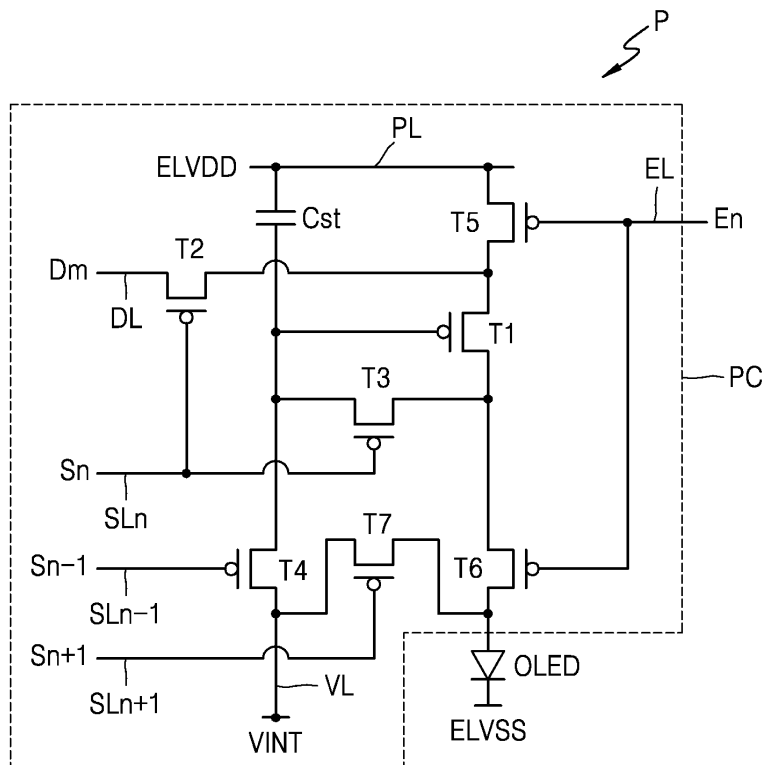
도면1



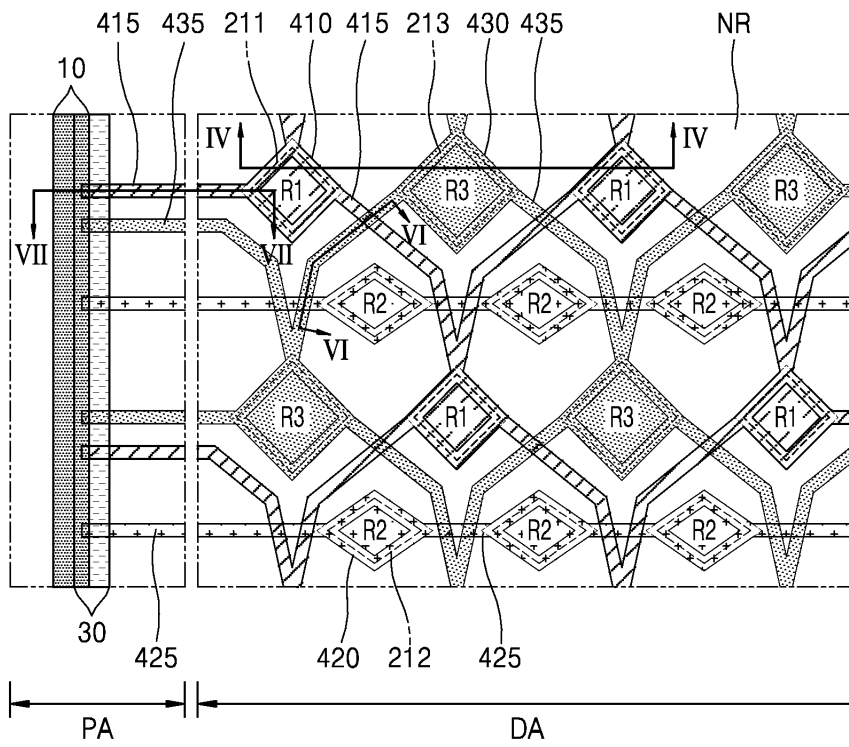
도면2a



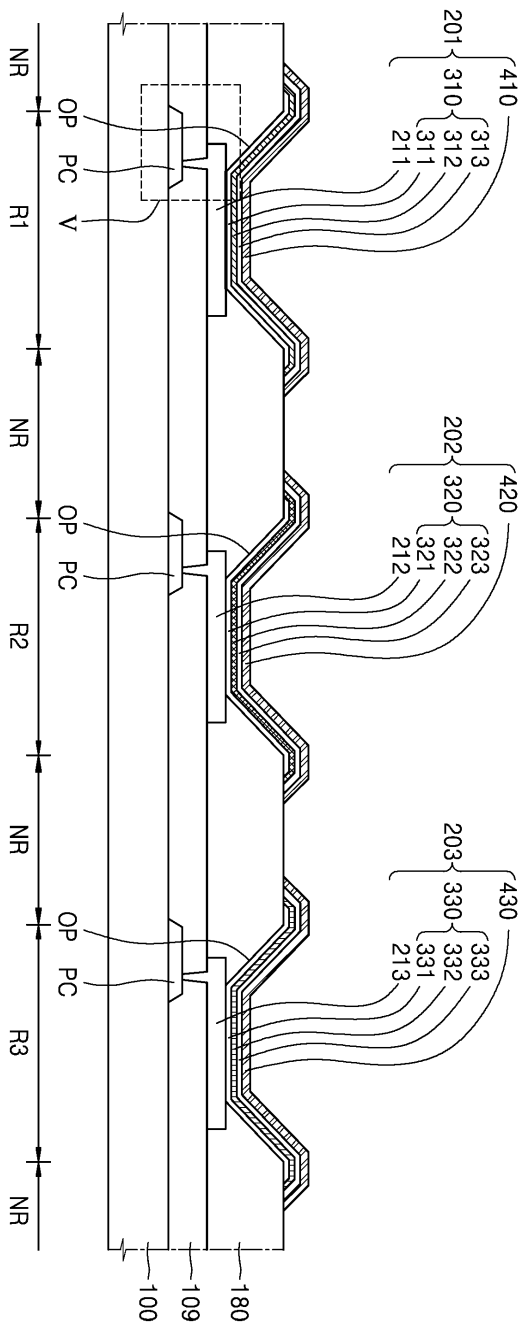
도면2b



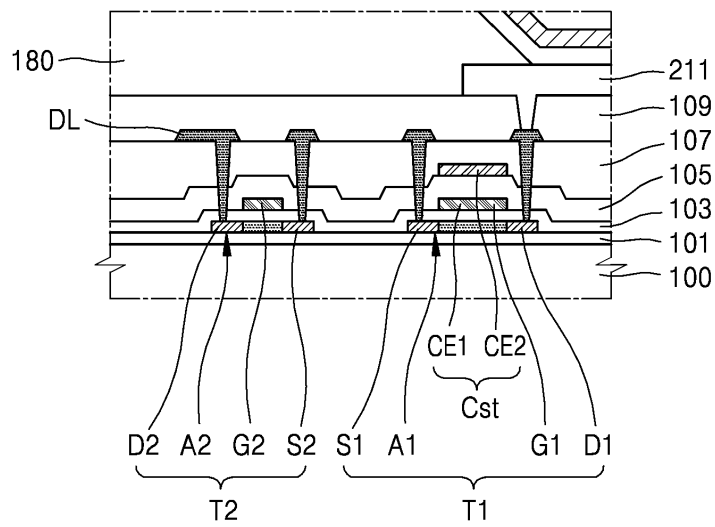
도면3



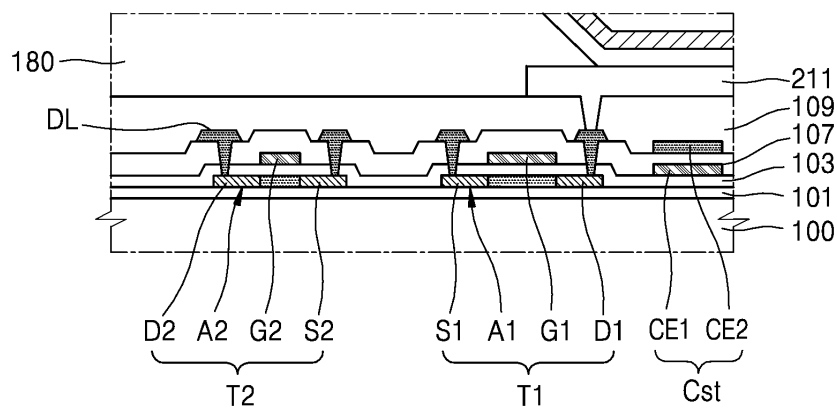
도면4



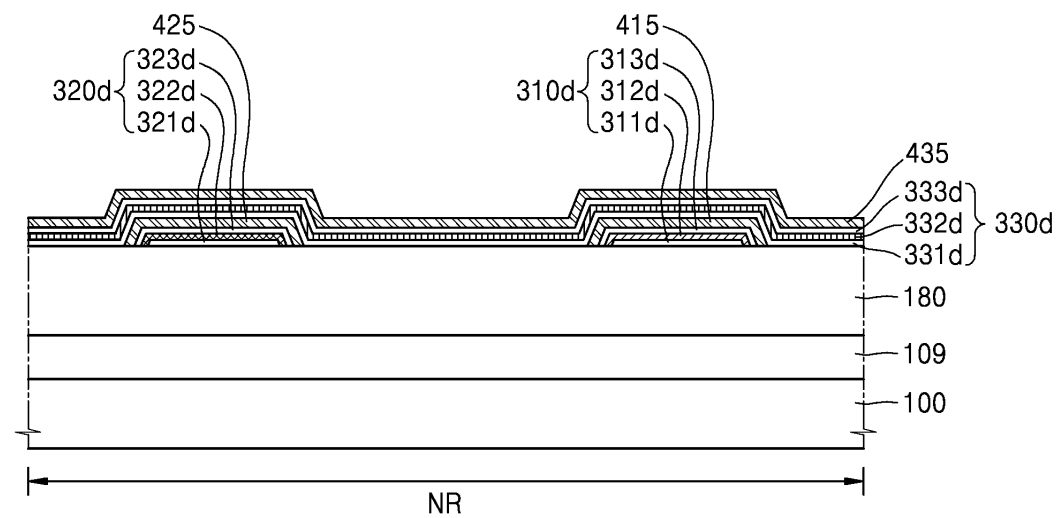
도면5a



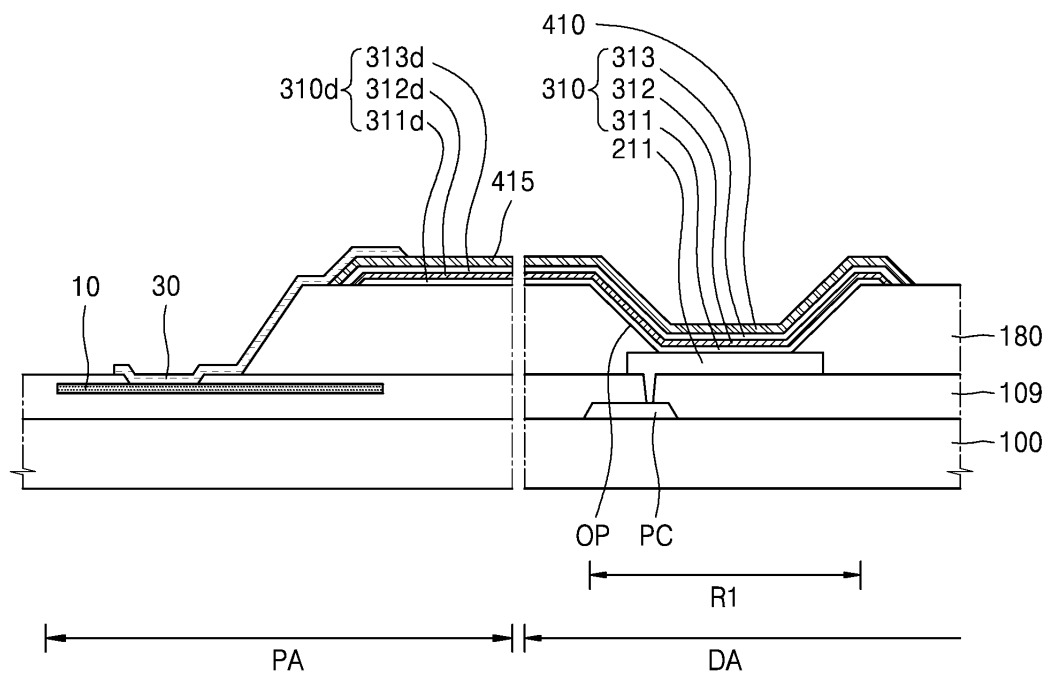
도면5b



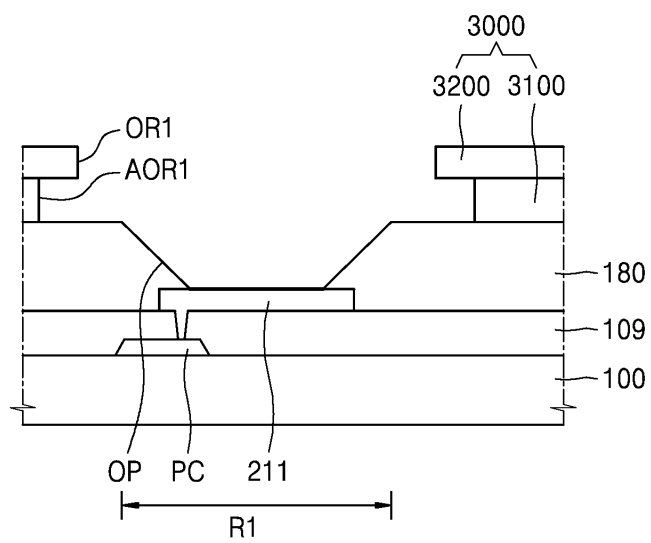
도면6



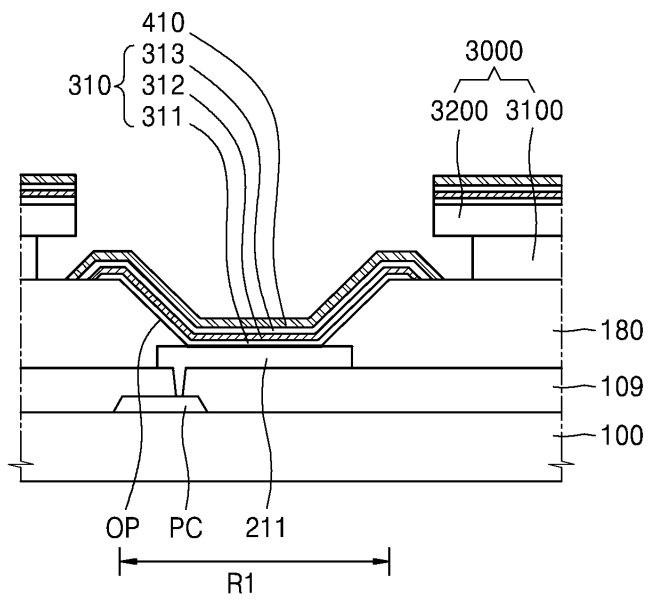
도면7



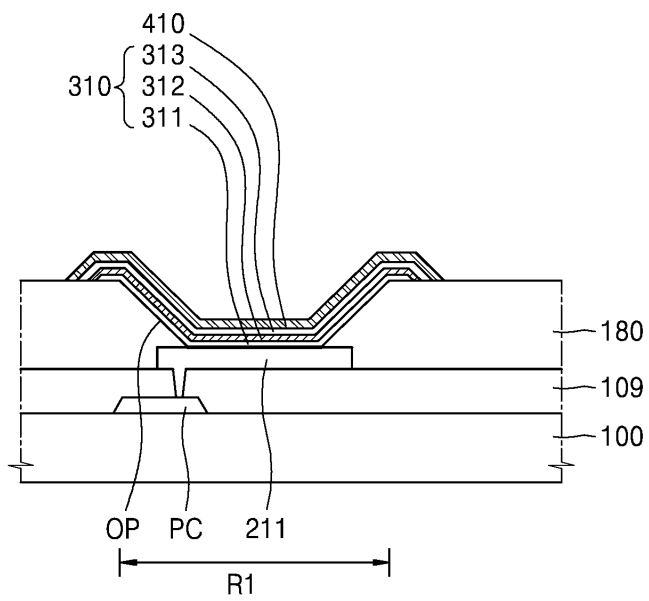
도면8a



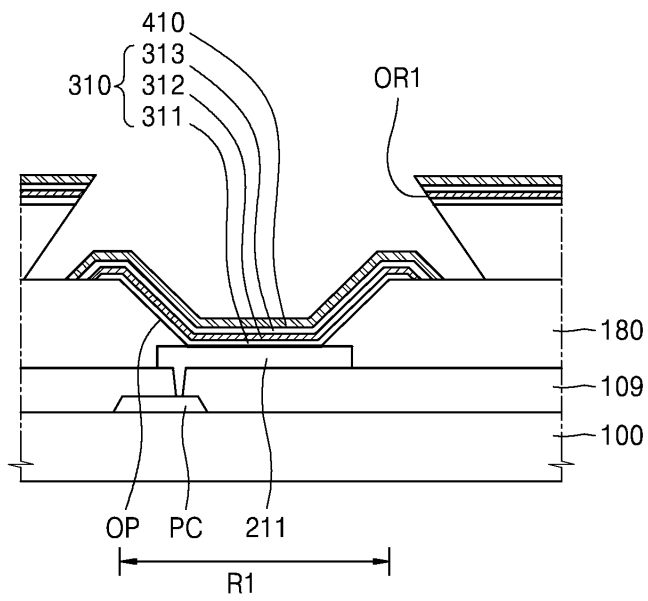
도면8b



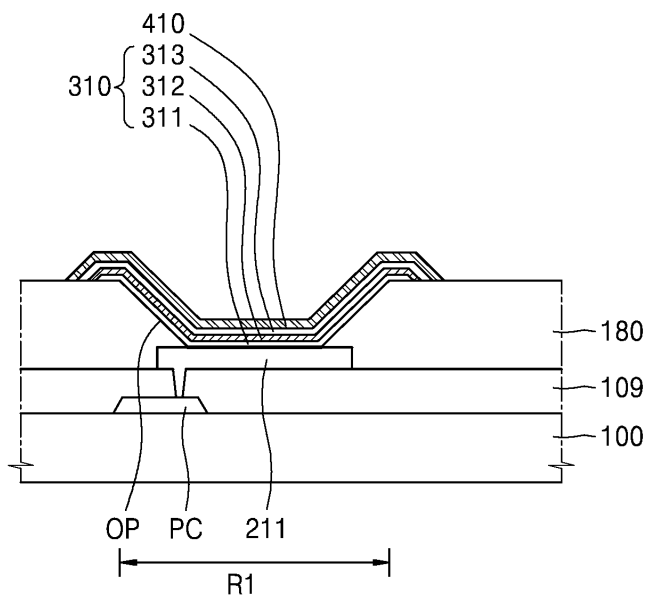
도면8c



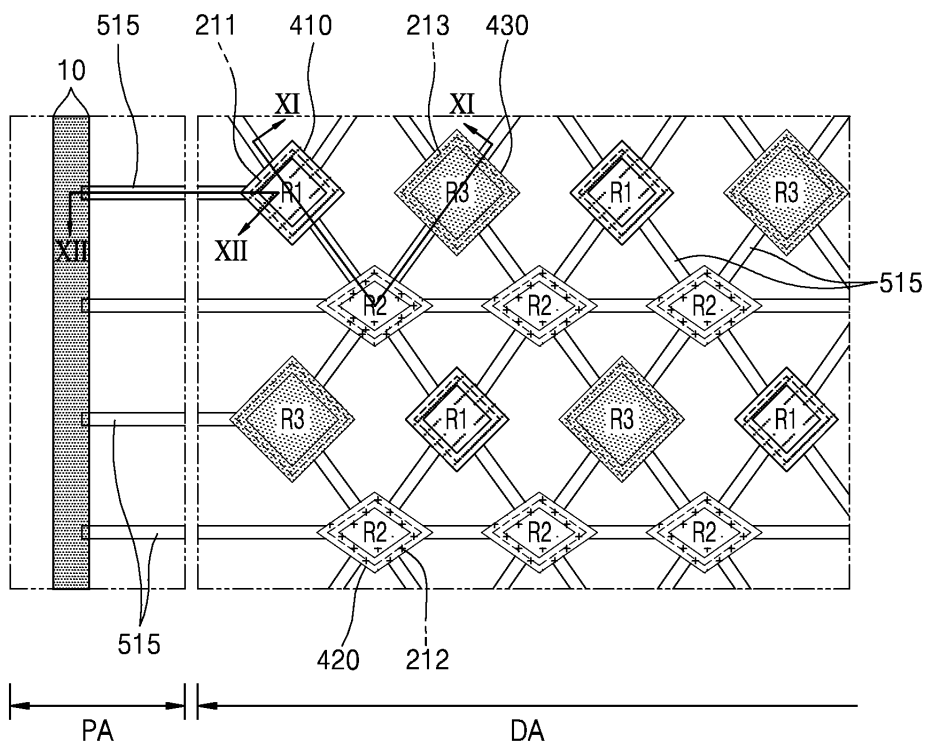
도면9a



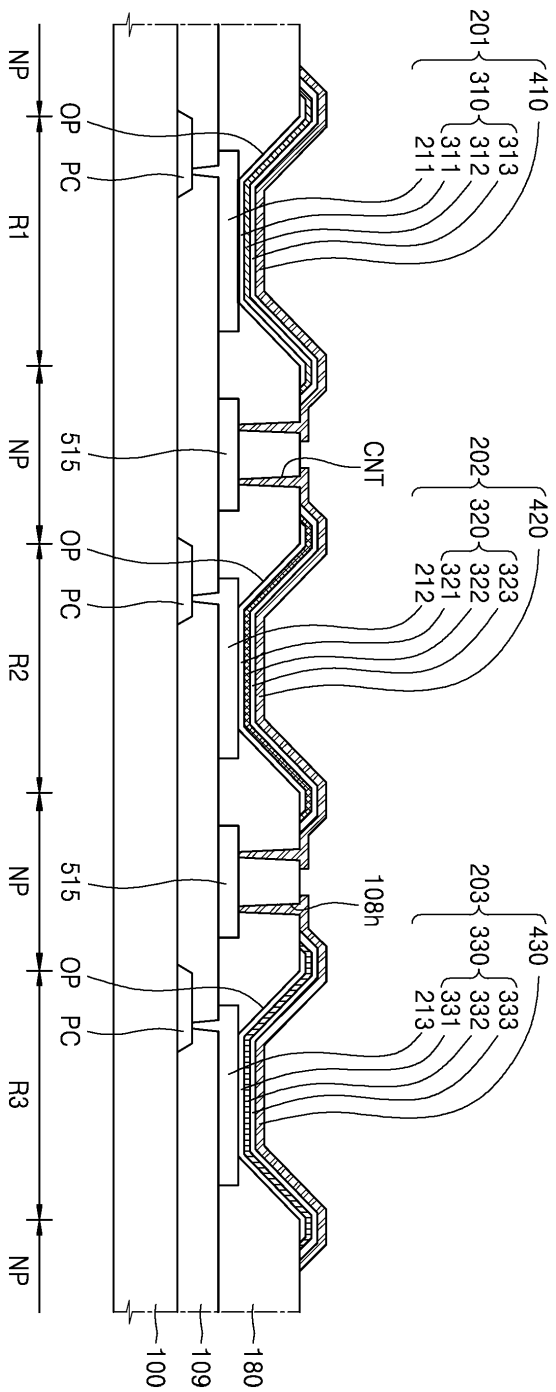
도면9b



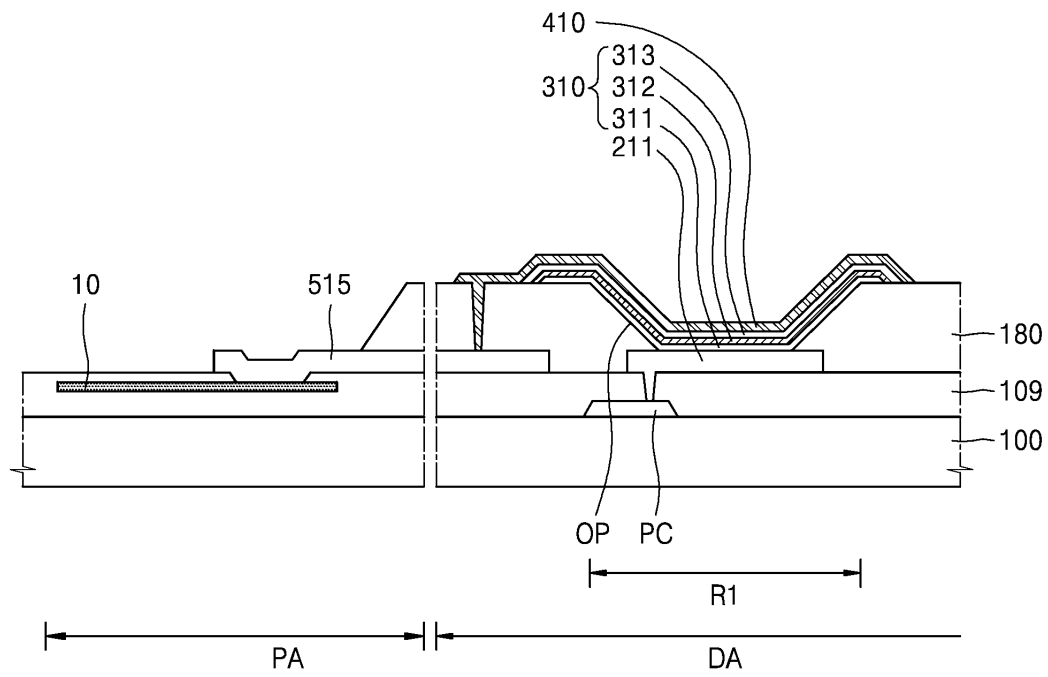
도면10



도면11



도면12



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020180001707A	公开(公告)日	2018-01-05
申请号	KR1020160080246	申请日	2016-06-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOUNG JI YOUNG 정지영		
发明人	정지영		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3276 H01L51/5228 H01L27/3246 H01L27/3223 H01L51/5225 H01L27/3279 H01L27/3216 H01L27/3218		
外部链接	Espacenet		

摘要(译)

本发明的优选实施例公开了一种有机发光显示装置，包括配备有显示区域的基板，该显示区域包括像素区域和多个像素区域之间的非像素区域以及围绕显示区域的外围区域，多个像素电极它面向包括多个像素电极，像素限定层和发光层的多个中间层分别布置在多个像素电极上，同时分别布置在像素区域上，并且多个相对电极布置在多个像素电极上为了使多个连接电极相互分离，连接多个相对电极的多个连接电极设置在非像素区域和电源线上，电源线在多个连接电极之间以至少任意一个电连接，同时设置在外围区域上。多个像素电极相互分离。像素限定层暴露多个像素电极，同时布置在多个像素电极上。

