



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0076952
(43) 공개일자 2017년07월05일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3233 (2013.01)
G09G 2300/0842 (2013.01)

(21) 출원번호 10-2015-0186683

(22) 출원일자 2015년12월24일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김정현

경기도 고양시 일산동구 중앙로1275번길 86-23 (장항동, 청원레이크빌) 1423호

김태국

경기도 파주시 교하로 70 (목동동, 산내마을3단지) 308동 2202호

윤진한

경상남도 김해시 삼안로255번길 18-19 (삼방동)

(74) 대리인

특허법인로알

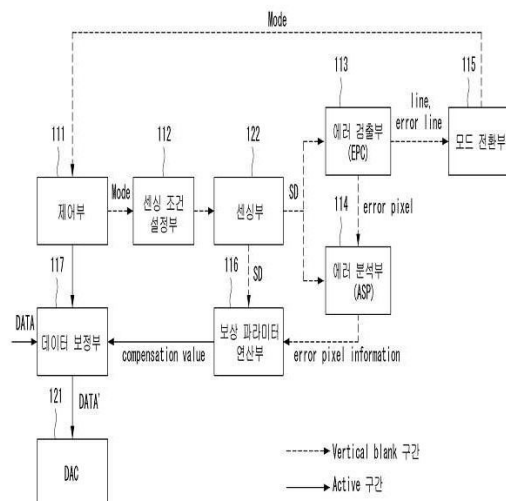
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 에러 픽셀 검출용 유기발광 표시장치와 그 구동방법

(57) 요약

본 발명에 따른 유기발광 표시장치는 에러 검출 모드에서 제1 센싱 조건을 설정하고, 에러 분석 모드에서 상기 제1 센싱 조건과 다른 제2 센싱 조건을 설정하는 센싱 조건 설정부와, 다수의 센싱 라인들을 통해 상기 픽셀 어레이에 연결되며, 상기 에러 검출 모드에서 상기 픽셀 어레이의 전체 픽셀들을 대상으로 상기 제1 센싱 조건에 따른 제1 센싱값을 출력하고, 상기 에러 분석 모드에서 상기 픽셀 어레이의 불량 픽셀들을 대상으로 상기 제2 센싱 조건에 따른 제2 센싱값을 출력하는 센싱부, 상기 제1 센싱값을 기초로 상기 불량 픽셀들을 검출하는 에러 검출부와, 상기 제2 센싱값을 분석하여 상기 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하는 에러 분석부를 포함한다.

대표도



(52) CPC특허분류
G09G 2310/061 (2013.01)

명세서

청구범위

청구항 1

적어도 2개 이상의 서브 픽셀들이 동일한 센싱 라인을 공유하도록 픽셀 어레이가 설계된 표시패널;
에러 검출 모드와 에러 분석 모드를 선택적으로 활성화하는 모드 전환부;
상기 에러 검출 모드에서 제1 센싱 조건을 설정하고, 상기 에러 분석 모드에서 상기 제1 센싱 조건과 다른 제2 센싱 조건을 설정하는 센싱 조건 설정부;
다수의 센싱 라인들을 통해 상기 픽셀 어레이에 연결되며, 상기 에러 검출 모드에서 상기 픽셀 어레이의 전체 픽셀들을 대상으로 상기 제1 센싱 조건에 따른 제1 센싱값을 출력하고, 상기 에러 분석 모드에서 상기 픽셀 어레이의 불량 픽셀들을 대상으로 상기 제2 센싱 조건에 따른 제2 센싱값을 출력하는 센싱부;
상기 제1 센싱값을 기초로 상기 불량 픽셀들을 검출하는 에러 검출부; 및
상기 제2 센싱값을 분석하여 상기 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하는 에러 분석부를 포함한 유기발광 표시장치.

청구항 2

제 1 항에 있어서,
상기 제1 센싱값을 얻기 위한 1차 센싱 동작과 상기 제2 센싱값을 얻기 위한 2차 센싱 동작은, 상기 표시패널에 입력 영상 데이터가 기입되지 않는 수직 블랭크 기간에서 수행되는 유기발광 표시장치.

청구항 3

제 1 항에 있어서,
상기 제1 센싱 조건에 해당되는 제1 센싱 기간보다 상기 제2 센싱 조건에 해당되는 제2 센싱 기간이 더 길며,
상기 제1 센싱 기간은 상기 제1 센싱값을 얻기 위한 픽셀 전류 누적 기간을 나타내고, 상기 제2 센싱 기간은 상기 제2 센싱값을 얻기 위한 픽셀 전류 누적 기간을 나타내는 유기발광 표시장치.

청구항 4

제 1 항에 있어서,
상기 센싱부는 상기 픽셀 전류를 센싱하기 위해 피드백 커패시터를 갖는 전류 적분기를 포함하고,
상기 제1 센싱 조건에 따른 상기 피드백 커패시터의 크기는, 상기 제2 센싱 조건에 따른 상기 피드백 커패시터의 크기보다 작은 유기발광 표시장치.

청구항 5

제 1 항에 있어서,
동일한 불량 픽셀을 대상으로 하는 다수의 제2 센싱값들 중에서 가장 작은 제2 센싱값을 나타내는 서브 픽셀이 상기 불량 서브 픽셀로 구분되고, 상기 동일한 불량 픽셀에서 상기 불량 서브 픽셀 이외의 나머지 서브 픽셀들이 상기 정상 서브 픽셀로 구분되는 유기발광 표시장치.

청구항 6

제 1 항에 있어서,
상기 에러 분석부로부터의 불량 서브 픽셀 정보와 상기 센싱부로부터의 상기 제1 센싱값에 기초하여 정상 서브 픽셀들을 대상으로 보상값을 연산하는 보상 파라미터 연산부; 및

상기 보상값을 기초로 입력 영상 데이터를 보정하는 데이터 보정부를 더 포함하고,

상기 보상값은 해당 서브 픽셀에 포함된 구동 TFT의 전기적 특성 변화를 보상하기 위한 제1 보상값과, 이웃한 불량 서브 픽셀에 따른 휘도 손실분을 보상하기 위한 제2 보상값을 포함하는 유기발광 표시장치.

청구항 7

적어도 2개 이상의 서브 픽셀들이 동일한 센싱 라인을 공유하도록 픽셀 어레이가 설계된 표시패널을 갖는 유기 발광 표시장치의 구동방법에 있어서,

에러 검출 모드와 에러 분석 모드를 선택적으로 활성화하는 모드 전환 단계;

상기 에러 검출 모드에서 제1 센싱 조건을 설정하고, 상기 에러 분석 모드에서 상기 제1 센싱 조건과 다른 제2 센싱 조건을 설정하는 센싱 조건 설정 단계;

상기 에러 검출 모드에서 상기 제1 센싱 조건에 따라 상기 픽셀 어레이의 전체 픽셀들을 대상으로 픽셀 전류를 1차 센싱하여 제1 센싱값을 출력하고, 상기 에러 분석 모드에서 상기 제2 센싱 조건에 따라 상기 픽셀 어레이의 불량 픽셀들을 대상으로 픽셀 전류를 2차 센싱하여 제2 센싱값을 출력하는 센싱 단계;

상기 제1 센싱값을 기초로 상기 불량 픽셀들을 검출하는 에러 검출 단계; 및

상기 제2 센싱값을 분석하여 상기 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하는 에러 분석 단계를 포함한 유기발광 표시장치의 구동방법.

청구항 8

제 7 항에 있어서,

상기 센싱 단계는,

상기 표시패널에 입력 영상 데이터가 기입되지 않는 수직 블랭크 기간에서, 상기 제1 센싱값을 얻기 위한 1차 센싱 동작을 수행함과 아울러, 상기 제2 센싱값을 얻기 위한 2차 센싱 동작을 수행하는 유기발광 표시장치의 구동방법.

청구항 9

제 7 항에 있어서,

상기 센싱 조건 설정 단계는,

상기 제1 센싱 조건에 해당되는 제1 센싱 기간보다 상기 제2 센싱 조건에 해당되는 제2 센싱 기간을 더 길게 하며,

상기 제1 센싱 기간은 상기 제1 센싱값을 얻기 위한 픽셀 전류 누적 기간을 나타내고, 상기 제2 센싱 기간은 상기 제2 센싱값을 얻기 위한 픽셀 전류 누적 기간을 나타내는 유기발광 표시장치의 구동방법.

청구항 10

제 7 항에 있어서,

상기 센싱 단계에서는 피드백 커패시터를 갖는 전류 적분기를 통해 상기 픽셀 전류를 센싱하며,

상기 센싱 조건 설정 단계는,

상기 제1 센싱 조건에 따라 상기 피드백 커패시터의 크기를 제1 값으로 설정하고, 상기 제2 센싱 조건에 따라 상기 피드백 커패시터의 크기를 상기 제1 값보다 작은 제2 값으로 변경하는 유기발광 표시장치의 구동방법.

청구항 11

제 7 항에 있어서,

상기 에러 분석 단계는,

동일한 불량 픽셀을 대상으로 하는 다수의 제2 센싱값들 중에서 가장 작은 제2 센싱값을 나타내는 서브 픽셀을

상기 불량 서브 픽셀로 구분하고, 상기 동일한 불량 픽셀에서 상기 불량 서브 픽셀을 제외한 나머지 서브 픽셀들을 상기 정상 서브 픽셀로 구분하는 유기발광 표시장치의 구동방법.

청구항 12

제 7 항에 있어서,

상기 에러 분석 단계에서 획득된 불량 서브 픽셀 정보와 상기 센싱 단계에서 획득된 상기 제1 센싱값에 기초하여 정상 서브 픽셀들을 대상으로 보상값을 연산하는 단계; 및

상기 보상값을 기초로 입력 영상 데이터를 보정하는 단계를 더 포함하고,

상기 보상값은 해당 서브 픽셀에 포함된 구동 TFT의 전기적 특성 변화를 보상하기 위한 제1 보상값과, 이웃한 불량 서브 픽셀에 따른 휘도 손실분을 보상하기 위한 제2 보상값을 포함하는 유기발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 에러 픽셀 검출용 유기발광 표시장치와 그 구동방법에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED를 각각 포함한 서브 픽셀들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 서브 픽셀들의 휘도를 조절한다. 서브 픽셀들 각각은 자신의 게이트전극과 소스전극 사이에 걸리는 전압(Vgs)에 따라 OLED에 흐르는 구동전류를 제어하는 구동 소자 즉, 구동 TFT(Thin Film Transistor)를 포함한다. 문턱 전압, 이동도 등과 같은 구동 TFT의 전기적 특성은 구동 시간 경과에 따라 열화 되어 서브 픽셀들마다 편차가 생길 수 있다. 구동 TFT의 전기적 특성이 서브 픽셀들마다 달라지면 동일 비디오 데이터에 대해 서브 픽셀들 간 휘도가 달라지므로 원하는 화상 구현이 어렵다.

[0005] 구동 TFT의 전기적 특성을 센싱하고, 센싱된 결과를 기반으로 구동 TFT의 전기적 특성 변화를 보상하는 외부 보상 기술이 알려져 있다. 외부 보상 기술은 구동 TFT의 전기적 특성을 센싱하기 위해, 구동 TFT의 소스전극에 연결된 특정 노드의 전압을 센싱하는 전압 센싱 방식 또는, 구동 TFT에 흐르는 픽셀 전류를 센싱하는 전류 센싱 방식을 이용할 수 있다. 전류 센싱 방식은 센싱 라인에 전류 적분기를 연결하고, 특정 시간 동안 전류 적분기에 누적된 전류를 통해 구동 TFT의 전기적 특성을 센싱한다. 전류 센싱 방식은 OLED가 도통되지 않는 조건을 셋팅한 상태에서 서브 픽셀의 구동 TFT에 흐르는 픽셀 전류가 모두 전류 적분기에 유입되도록 하여 누적 전류를 측정한다.

[0006] 한편, 표시 패널의 개구율을 높이기 위해, 하나의 픽셀을 구성하는 복수의 서브 픽셀들은 동일한 센싱 라인을 공유하도록 설계될 수 있다. 이러한 센싱 라인 공유 구조에서는, 동일 픽셀 내의 어느 한 서브 픽셀에서 발생된 불량이, 그 픽셀 내의 나머지 정상 서브 픽셀에 대한 센싱 결과에도 영향을 미치게 된다. 일 예로, 동일한 센싱 라인을 공유하는 픽셀 내에 OLED 쇼트가 발생된 불량 서브 픽셀 A와 정상 서브 픽셀 B가 포함된 경우, 정상 서브 픽셀 B의 픽셀 전류가 불량 서브 픽셀 A로 일부가 누설되기 때문에, 정상 서브 픽셀 B를 정확히 센싱하는 것은 불가능하다. 이렇게 불량 서브 픽셀이 포함된 픽셀에서 나머지 정상 서브 픽셀들에 대한 센싱값은 원래의 값으로부터 왜곡되거나 또는, 아날로그-디지털 변환기의 출력 범위를 벗어나 언더 플로워(Underflow) 또는 오버 플로워(Overflow) 될 수도 있다.

[0007] 전류 센싱 방식은 사용하는 전류 레벨이 낮고 정밀한 센싱이 요구되기 때문에 센싱 가능한 전류 범위가 좁다. 따라서, 센싱 라인 공유 구조에서 일부 서브 픽셀에만 불량이 발생한 경우, 그 불량 서브 픽셀이 포함된 픽셀 내의 나머지 정상 서브 픽셀들도 불량으로 검출될 가능성이 크다. 픽셀 내의 모든 서브 픽셀들에 일률적으로 불량이 발생될 확률은 현저히 낮으므로 분별을 통한 불량률 개선이 필요하다.

발명의 내용

해결하려는 과제

[0008] 따라서, 본 발명의 목적은 센싱 라인 공유 구조에서 불량 서브 픽셀만을 정확히 검출하여 불량률을 개선할 수 있도록 한 유기발광 표시장치와 그 구동방법을 제공하는 데 있다.

과제의 해결 수단

[0009] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광 표시장치는 적어도 2개 이상의 서브 픽셀들이 동일한 센싱 라인을 공유하도록 픽셀 어레이가 설계된 표시패널과, 에러 검출 모드와 에러 분석 모드를 선택적으로 활성화하는 모드 전환부와, 상기 에러 검출 모드에서 제1 센싱 조건을 설정하고, 상기 에러 분석 모드에서 상기 제1 센싱 조건과 다른 제2 센싱 조건을 설정하는 센싱 조건 설정부와, 다수의 센싱 라인들을 통해 상기 픽셀 어레이에 연결되며, 상기 에러 검출 모드에서 상기 픽셀 어레이의 전체 픽셀들을 대상으로 상기 제1 센싱 조건에 따른 제1 센싱값을 출력하고, 상기 에러 분석 모드에서 상기 픽셀 어레이의 불량 픽셀들을 대상으로 상기 제2 센싱 조건에 따른 제2 센싱값을 출력하는 센싱부와, 상기 제1 센싱값을 기초로 상기 불량 픽셀들을 검출하는 에러 검출부와, 상기 제2 센싱값을 분석하여 상기 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하는 에러 분석부를 포함한다.

[0010] 상기 제1 센싱값을 얻기 위한 1차 센싱 동작과 상기 제2 센싱값을 얻기 위한 2차 센싱 동작은, 상기 표시패널에 입력 영상 데이터가 기입되지 않는 수직 블랭크 기간에서 수행된다.

[0011] 상기 제1 센싱 조건에 해당되는 제1 센싱 기간보다 상기 제2 센싱 조건에 해당되는 제2 센싱 기간이 더 길며, 상기 제1 센싱 기간은 상기 제1 센싱값을 얻기 위한 픽셀 전류 누적 기간을 나타내고, 상기 제2 센싱 기간은 상기 제2 센싱값을 얻기 위한 픽셀 전류 누적 기간을 나타낸다.

[0012] 상기 센싱부는 상기 픽셀 전류를 센싱하기 위해 피드백 커패시터를 갖는 전류 적분기를 포함하고, 상기 제1 센싱 조건에 따른 상기 피드백 커패시터의 크기는, 상기 제2 센싱 조건에 따른 상기 피드백 커패시터의 크기보다 작다.

[0013] 동일한 불량 픽셀을 대상으로 하는 다수의 제2 센싱값들 중에서 가장 작은 제2 센싱값을 나타내는 서브 픽셀이 상기 불량 서브 픽셀로 구분되고, 상기 동일한 불량 픽셀에서 상기 불량 서브 픽셀 이외의 나머지 서브 픽셀들이 상기 정상 서브 픽셀로 구분된다.

[0014] 본 발명에 따른 유기발광 표시장치는 상기 에러 분석부로부터의 불량 서브 픽셀 정보와 상기 센싱부로부터의 상기 제1 센싱값에 기초하여 정상 서브 픽셀들을 대상으로 보상값을 연산하는 보상 파라미터 연산부와, 상기 보상값을 기초로 입력 영상 데이터를 보정하는 데이터 보정부를 더 포함하고, 상기 보상값은 해당 서브 픽셀에 포함된 구동 TFT의 전기적 특성 변화를 보상하기 위한 제1 보상값과, 이웃한 불량 서브 픽셀에 따른 휘도 손실분을 보상하기 위한 제2 보상값을 포함한다.

[0015] 또한, 본 발명은 적어도 2개 이상의 서브 픽셀들이 동일한 센싱 라인을 공유하도록 픽셀 어레이가 설계된 표시패널을 갖는 유기발광 표시장치의 구동방법으로서, 에러 검출 모드와 에러 분석 모드를 선택적으로 활성화하는 모드 전환 단계와, 상기 에러 검출 모드에서 제1 센싱 조건을 설정하고, 상기 에러 분석 모드에서 상기 제1 센싱 조건과 다른 제2 센싱 조건을 설정하는 센싱 조건 설정 단계와, 상기 에러 검출 모드에서 상기 제1 센싱 조건에 따라 상기 픽셀 어레이의 전체 픽셀들을 대상으로 픽셀 전류를 1차 센싱하여 제1 센싱값을 출력하고, 상기 에러 분석 모드에서 상기 제2 센싱 조건에 따라 상기 픽셀 어레이의 불량 픽셀들을 대상으로 픽셀 전류를 2차 센싱하여 제2 센싱값을 출력하는 센싱 단계와, 상기 제1 센싱값을 기초로 상기 불량 픽셀들을 검출하는 에러 검출 단계와, 상기 제2 센싱값을 분석하여 상기 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하는 에러 분석 단계를 포함한다.

발명의 효과

[0016] 본 발명은 센싱 라인 공유 구조에서 1차 센싱을 통해 불량 픽셀들을 검출하고, 불량 픽셀들에 대한 2차 센싱을 통해 불량 픽셀들 각각에서 불량 서브 픽셀만을 정확히 검출함으로써, 불량률을 크게 개선할 수 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.
 도 2 및 도 3은 본 발명의 픽셀 어레이와, 센싱부를 포함한 데이터 드라이버 IC의 구성을 보여주는 도면.
 도 4는 본 발명에 따른 서브 픽셀과 센싱 유닛의 접속 구조를 보여주는 도면들.
 도 5는 본 발명에 따라 수직 블랭크 기간에서 센싱 동작을 수행하는 것을 보여주는 도면.
 도 6은 본 발명에 따른 센싱 라인 공유구조 하에서 픽셀 내의 서브 픽셀들이 개별 센싱되는 원리를 보여주는 도면.
 도 7은 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 픽셀 전류의 경로를 보여주는 도면.
 도 8은 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 센싱 결과를 보여주는 도면.
 도 9는 단일 픽셀 내에서 불량 서브 픽셀을 센싱하는 경우의 전류 경로를 보여주는 도면.
 도 10은 단일 픽셀 내에서 불량 서브 픽셀에 이웃한 정상 서브 픽셀을 센싱하는 경우의 전류 경로를 보여주는 도면.
 도 11은 센싱 라인 공유 구조에서 불량 서브 픽셀만을 정확히 검출하기 위한 본 발명의 불량 처리 구성을 보여주는 도면.
 도 12는 실시간 구동 중에 1차 센싱을 위한 에러 검출 프로세스와 2차 센싱을 위한 에러 분석 프로세스를 병행하는 본 발명의 센싱 프로세스를 보여주는 도면.
 도 13은 1차 센싱을 위한 에러 검출 모드와 2차 센싱을 위한 에러 분석 모드 각각에서 도 11의 불량 처리 구성의 동작 수순을 순차적으로 보여주는 도면.
 도 14 및 도 15는 2차 센싱을 위한 에러 분석 모드에서 센싱값의 분별력을 높이기 위해 센싱 조건을 변경하는 다양한 예들을 보여주는 도면.
 도 16은 하나의 불량 픽셀을 대상으로 한 서브 픽셀들의 2차 센싱값들을 서로 비교하여 진정한 불량 서브 픽셀을 찾는 비교 과정을 보여주는 도면.
 도 17a 및 도 17b는 픽셀 내에서 화이트 서브 픽셀이 불량인 경우와, 그에 따른 화이트 결함 보상 개념을 보여주는 도면.
 도 18a 및 도 18b는 픽셀 내에서 레드/그린/블루 서브 픽셀이 불량인 경우와, 그에 따른 레드/그린/블루 결함 보상 개념을 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0018] 이하, 도 1 내지 도 18b를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

[0019] 도 1은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주고, 도 2 및 도 3은 본 발명의 픽셀 어레이와, 센싱부를 포함한 데이터 드라이버 IC의 구성을 보여준다. 도 4는 본 발명에 따른 서브 픽셀과 센싱 유닛의 접속 구조를 보여준다. 그리고, 도 5는 본 발명에 따라 수직 블랭크 기간에서 센싱 동작을 수행하는 것을 보여준다.

[0020] 도 1 내지 도 5를 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 표시패널(10), 타이밍 콘트롤러(11), 데이터 구동회로(12), 게이트 구동회로(13), 및 메모리(16)를 구비한다.

[0021] 표시패널(10)에는 다수의 데이터라인 및 센싱라인들(14A, 14B)과, 다수의 게이트라인들(15)이 교차되고, 이 교차 영역마다 서브 픽셀들(P)이 매트릭스 형태로 배치되어 픽셀 어레이를 구성한다.

[0022] 각 서브 픽셀(P)은 데이터라인들(14A) 중 어느 하나에, 센싱라인들(14B) 중 어느 하나에, 그리고 게이트라인들(15) 중 어느 하나에 접속된다. 픽셀 어레이를 구성하는 서브 픽셀들(P)은 적색을 표시하기 위한 R 서브 픽셀, 녹색을 표시하기 위한 G 서브 픽셀, 청색을 표시하기 위한 B 서브 픽셀, 및 백색을 표시하기 위한 W 서브 픽셀

을 포함한다. R,G,B,W 서브 픽셀은 하나의 픽셀(UPXL)을 구성할 수 있다. 다만 픽셀(UPXL)의 구성은 이에 한정되지 않는다. 동일한 픽셀(UPXL)을 구성하는 서브 픽셀들(P)은 적어도 2개 이상씩 하나의 센싱라인(14B)을 공유할 수 있다. 이하의 본 발명의 실시예에서는 동일 픽셀(UPXL) 내의 모든 서브 픽셀들(P)이 하나의 센싱라인(14B)을 공유하는 것을 중심으로 설명하지만, 본 발명의 기술적 사상은 이에 한정되지 않는다. 본 발명의 기술적 사상은 동일 픽셀(UPXL) 내에서 일부 서브 픽셀들 단위로 센싱라인(14B)을 공유하는 경우에도 적용될 수 있다. 서브 픽셀(P) 각각은 도시하지 않은 전원생성부로부터 고전위 구동전압(EVDD)과 저전위 구동전압(EVSS)을 공급받아 구동될 수 있다.

[0023] 각 서브 픽셀(P)은 외부 보상을 위해 OLED, 구동 TFT, 제1 및 제2 스위치 TFT, 및 스토리지 커패시터를 포함할 수 있다. 서브 픽셀(P)을 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 서브 픽셀(P)을 구성하는 TFT들의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.

[0024] 본 발명의 픽셀(P)은 OLED, 구동 TFT(DT), 스토리지 커패시터(Cst), 제1 스위치 TFT(ST1), 및 제2 스위치 TFT(ST2)를 구비할 수 있다. TFT들은 P 타입으로 구현되거나 또는, N 타입으로 구현되거나 또는, P 타입과 N 타입이 혼용된 하이브리드 타입으로 구현될 수 있다. 또한, TFT의 반도체층은, 아몰포스 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다.

[0025] OLED는 소스노드(Ns)에 접속된 애노드전극과, 저전위 구동전압(EVSS)의 입력단에 접속된 캐소드전극과, 애노드전극과 캐소드전극 사이에 위치하는 유기화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함할 수 있다.

[0026] 구동 TFT(DT)는 게이트-소스 간 전압(이하, V_{gs} 라 함)에 따라 OLED에 입력되는 구동 TFT(DT)의 소스-드레인 간 전류(I_{ds}), 즉 픽셀 전류(I_{ds})의 크기를 제어한다. 구동 TFT(DT)는 게이트노드(N_g)에 접속된 게이트전극, 고전위 구동전압(EVDD)의 입력단에 접속된 드레인전극, 및 소스노드(N_s)에 접속된 소스전극을 구비한다. 스토리지 커패시터(Cst)는 게이트노드(N_g)와 소스노드(N_s) 사이에 접속되어 구동 TFT(DT)의 V_{gs} 를 일정 기간 동안 유지시킨다. 제1 스위치 TFT(ST1)는 게이트 펄스(SCAN)에 따라 데이터라인(14A)과 게이트노드(N_g) 간의 전기적 접속을 스위칭한다. 제1 스위치 TFT(ST1)는 게이트라인(15)에 접속된 게이트전극, 데이터라인(14A)에 접속된 드레인전극, 및 게이트노드(N_g)에 접속된 소스전극을 구비한다. 제2 스위치 TFT(ST2)는 게이트 펄스(SCAN)에 따라 소스노드(N_s)와 센싱 라인(14B) 간의 전기적 접속을 스위칭한다. 제2 스위치 TFT(ST2)는 게이트라인(15)에 접속된 게이트전극, 센싱 라인(14B)에 접속된 드레인전극, 및 소스노드(N_s)에 접속된 소스전극을 구비한다.

[0027] 이러한 픽셀 어레이를 갖는 본 발명의 유기발광 표시장치는 전류 센싱 방식을 이용한 외부 보상 기술을 채용한다. 외부 보상 기술은 구동 TFT(DT)의 전기적 특성을 전류 센싱 방식으로 센싱하고 그 센싱값에 따라 입력 영상 데이터(DATA)를 보정하는 기술이다. 구동 TFT의 전기적 특성은 구동 TFT의 문턱전압과 구동 TFT의 전자 이동도를 포함한다.

[0028] 전류 센싱 방식은 센싱 라인(14B)에 전류 적분기(CI)를 연결하고, 특정 시간 동안 전류 적분기(CI)에 누적된 픽셀 전류(I_{ds})를 통해 구동 TFT의 전기적 특성을 센싱한다. 전류 센싱 방식은 OLED가 도통되지 않는 조건을 셋팅한 상태에서 서브 픽셀(P)의 구동 TFT(DT)에 흐르는 픽셀 전류(I_{ds})가 모두 전류 적분기(CI)에 유입되도록 하여 누적 전류를 측정한다.

[0029] 본 발명의 유기발광 표시장치에서, 외부 보상을 위한 전류 센싱 동작은 도 5와 같이 1 프레임 중의 수직 블랭크 기간(VB)에서 수행될 수 있다. 수직 블랭크 기간(VB)은 보정 영상 데이터(DATA')가 기입되지 않는 기간으로서, 1 프레임분의 보정 영상 데이터(DATA')가 기입되는 수직 액티브 구간들(AP) 사이마다 배치된다. 전류 센싱 동작은 매 수직 블랭크 기간(VB)마다 1 픽셀 라인에 위치하는 1 컬러의 서브 픽셀들(P)을 대상으로 하여 동시에 행해질 수 있다. 따라서, 표시패널(10)의 모든 픽셀 라인들에 존재하는 서브 픽셀들(P)은 다수의 수직 블랭크 기간들(VB)을 통해 순차적 또는 비 순차적으로 센싱될 수 있다. 여기서, 픽셀 라인이란 수평으로 이웃한 픽셀들의 집합을 의미하며, 1 픽셀 라인에는 수평 해상도만큼의 픽셀들이 배치된다.

[0030] 한편, 외부 보상을 위한 전류 센싱 동작은 표시패널(10)에 입력 영상 데이터(DATA)가 기입되기 전의 파워 온 시퀀스 기간에서 수행될 수도 있다. 파워 온 시퀀스 기간은 구동 전원이 온 된 후부터 입력 영상 데이터(DATA)가 기입될 때까지의 기간을 의미한다.

[0031] 타이밍 콘트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블

신호(DE) 등의 타이밍 신호들에 기초하여 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 생성한다.

[0032] 게이트 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 게이트 스타트 펄스(GSP)는 첫 번째 스캔 신호를 발생하는 게이트 스테이지에 인가되어 첫 번째 스캔 신호가 발생되도록 그 게이트 스테이지를 제어한다. 게이트 쉬프트 클럭(GSC)은 게이트 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스(GSP)를 쉬프트시키기 위한 클럭신호이다. 게이트 출력 인에이블신호(GOE)는 게이트 스테이지들의 출력을 제어하는 마스크 신호이다.

[0033] 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse, SSP), 소스 샘플링 클럭(Source Sampling Clock, SSC), 및 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 소스 스타트 펄스(SSP)는 데이터 구동회로(12)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭(SSC)은 라이징 또는 폴링 에지에 기준하여 소스 드라이브 IC들 각각에서 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호(SOE)는 데이터 구동회로(12)의 출력 타이밍을 제어한다.

[0034] 타이밍 컨트롤러(11)는 보정 영상 데이터(DATA')의 기입을 위한 기본 구동과 외부 보상을 위한 센싱 구동을 구분하고, 기본 구동과 센싱 구동에서 제어신호들(DDC, GDC)을 다르게 생성할 수 있다. 타이밍 컨트롤러(11)는 센싱 구동에서 센싱 유닛 내의 스위치들(SW1, SW2, SW3)을 동작시키기 위한 센싱 제어신호(CON)를 더 생성할 수 있다. 센싱 제어신호(CON)는 전류 적분기(CI)에 구비된 제1 스위치(SW1)를 제어하기 위한 리셋 제어신호(RST)와, 샘플링 & 홀딩부(SH)에 구비된 제2 스위치(SW2)를 제어하기 위한 샘플링 제어신호(SAM)와 제3 스위치(SW3)를 제어하기 위한 홀딩 제어신호(HOLE)를 포함한다.

[0035] 타이밍 컨트롤러(11)는 센싱 구동에 따라 획득된 디지털 센싱값(SD)을 기반으로 보상 파라미터(이하, 보상값)를 연산하고, 이 보상값을 기초로 입력 영상 데이터(DATA)를 보정하여 보정 영상 데이터(DATA')를 생성함과 아울러 메모리(16)에 기 저장된 보상값을 업데이트 한다. 타이밍 컨트롤러(11)는 기본 구동시 보정된 영상 데이터(DATA')를 데이터 구동회로(12)에 전송할 수 있다. 또한, 타이밍 컨트롤러(11)는 센싱 구동시 보상값이 적용된 온 레벨의 센싱용 데이터를 데이터 구동회로(12)에 전송할 수 있다. 또한, 타이밍 컨트롤러(11)는 센싱 구동시 오프 레벨의 센싱용 데이터를 데이터 구동회로(12)에 전송할 수 있다.

[0036] 한편, 타이밍 컨트롤러(11)는 센싱 라인 공유 구조에서 불량 서브 픽셀만을 정확히 검출하기 위해, 센싱 구동시 불량 픽셀들을 검출하기 위한 에러 검출 모드와, 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하기 위한 에러 분석 모드를 선택적으로 활성화할 수 있다. 그리고, 타이밍 컨트롤러(11)는 에러 검출 모드에서 모든 픽셀들을 1차 센싱하기 위한 제1 센싱 조건과, 에러 분석 모드에서 불량 서브픽셀들을 2차 센싱하기 위한 제2 센싱 조건을 서로 다르게 설정할 수 있다. 이에 대해서는 도 11 내지 도 18b를 통해 상세히 후술한다.

[0037] 데이터 구동회로(12)는 적어도 하나 이상의 소스 드라이버 IC(Integrated Circuit)(SDIC)를 포함한다. 이 소스 드라이버 IC(SDIC)는 래치 어레이(미도시)와, 각 데이터라인(14A)에 연결된 다수의 디지털-아날로그 컨버터들(121) (이하, DAC)과, 센싱 라인들(14B)을 통해 픽셀 어레이에 연결되는 센싱부(122)를 구비한다.

[0038] 래치 어레이는 데이터 제어신호(DDC)를 기반으로 타이밍 컨트롤러(11)로부터 입력되는 보정 영상 데이터(DATA')를 래치하여 DAC에 공급한다. DAC는 기본 구동시 타이밍 컨트롤러(11)로부터 입력되는 보정 영상 데이터(DATA')를 화상 표시용 데이터전압으로 변환하여 데이터라인들(14A)에 공급할 수 있다. DAC는 센싱 구동시, 온 레벨의 센싱용 데이터를 온 레벨의 센싱용 데이터전압(도 6의 VON)으로 생성하여 데이터라인들(14A)에 공급하고, 오프 레벨의 센싱용 데이터를 오프 레벨의 센싱용 데이터전압(도 6의 VOFF)으로 생성하여 데이터라인들(14A)에 공급할 수 있다. 온 레벨의 센싱용 데이터전압(도 6의 VON)은 구동 TFT(DT)에 픽셀 전류가(Ids)가 흐르게 할 수 있는 전압이고, 오프 레벨의 센싱용 데이터전압(도 6의 VOFF)은 구동 TFT(DT)에 픽셀 전류가(Ids)가 흐르지 못하게 하는 전압이다.

[0039] 센싱부(122)는 다수의 센싱 유닛들을 포함한다. 센싱 유닛은 데이터 제어신호(DDC)를 기반으로 센싱 라인(14B)에 초기화전압(Vpre)을 공급하고, 센싱 라인(14B)을 통해 입력되는 아날로그 센싱값을 샘플링하여 아날로그-디지털 컨버터(이하, ADC라 함)에 공급할 수 있다. 각 센싱 유닛은 전류 적분기(CI)와 샘플링 & 홀딩부(SH)를 포함할 수 있다. 전류 적분기(CI)는 센싱라인(14B)을 통해 입력되는 구동 TFT의 픽셀 전류(Ids)를 적분하고, 샘플링 & 홀딩부(SH)는 전류 적분기(CI)의 출력 전압(Vout)을 샘플링 및 홀딩하여 아날로그 센싱값을 생성한다. ADC

는 샘플링 & 홀딩부(SH)들의 출력을 순차적으로 디지털 처리하여 디지털 센싱값(SD)을 타이밍 콘트롤러(11)에 전송한다.

- [0040] 구체적으로, 전류 적분기(CI)는 센싱 라인(14B)에 연결되어 센싱 라인(14B)으로부터 구동 TFT(DT)의 픽셀 전류(I_{ds})를 입력받는 반전 입력단자(-), 초기화전압(V_{pre})을 입력받는 비 반전 입력단자(+), 센싱 기간 동안 픽셀 전류(I_{ds})의 누적에 따른 전압(V_{out}) 출력하는 출력 단자를 포함한 앰프(AMP)와, 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에 접속된 피드백 커패시터(C_{fb})와, 피드백 커패시터(C_{fb})의 양단에 접속되어 리셋 제어신호(RST)에 따라 온/오프 되는 제1 스위치(SW1)를 포함한다. 제1 스위치(SW1)가 온 되면 전류 적분기(CI)의 입력 단자들(+,-)과 출력 단자는 모두 초기화 전압(V_{pre})으로 리셋된다. 전류 적분기(CI)에서 수행되는 전류 적분 동작은 제1 스위치(SW1)가 오프 될 때 이루어진다.
- [0041] 샘플링 & 홀딩부(SH)는 샘플링 제어신호(SAM)에 따라 온 되어 전류 적분기(CI)의 출력 단자를 홀딩 커패시터(Ch)에 연결하는 제2 스위치(SW2), 홀딩 제어신호(HOLD)에 따라 온 되어 홀딩 커패시터(Ch)를 ADC의 입력단에 연결하는 제3 스위치(SW3), 및 제2 스위치(SW2)와 제3 스위치(SW3) 사이에 일단이 접속되고 기저전압원(GND)에 타단이 접속되어 전류 적분기(CI)에서 출력되는 전압(V_{out})을 저장하는 홀딩 커패시터(Ch)를 포함한다.
- [0042] 이러한 전류 적분기(CI)를 이용한 센싱 유닛은 저전류 및 고속 센싱이 가능하여 상대적으로 센싱 시간을 줄이는데 유리하다.
- [0043] 게이트 구동회로(13)는 기본 구동시 게이트 제어신호(GDC)를 기반으로 화상 표시용 게이트펄스를 생성한 후, 행 순차 방식으로 게이트라인들(15)에 순차 공급할 수 있다. 게이트 구동회로(13)는 센싱 구동시 게이트 제어신호(GDC)를 기반으로 센싱용 게이트펄스를 생성한 후, 행 순차 방식 또는 램덤 방식으로 게이트라인들(15)에 공급할 수 있다. 센싱용 게이트펄스는 화상 표시용 게이트펄스에 비해 온 펄스 구간이 넓을 수 있다.
- [0044] 도 6은 본 발명에 따른 센싱 라인 공유구조 하에서 픽셀 내의 서브 픽셀들이 컬러 단위로 개별 센싱되는 원리를 보여준다.
- [0045] 도 6과 같이 각 픽셀(UPXL)이 동일한 센싱 라인을 공유하는 적색 서브 픽셀(PR), 녹색 서브 픽셀(PG), 청색 서브 픽셀(PB), 백색 서브 픽셀(PW)로 구성되는 경우, 1 픽셀 라인을 센싱하는 데 총 4회의 센싱 동작이 필요하다. 센싱 구동은, 제1회 센싱시 1 표시라인에 위치하는 적색 서브 픽셀들(PR)에만 온 레벨의 센싱용 데이터전압(V_{ON})을 인가하여 그 적색 서브 픽셀들(PR)만을 동시에 센싱하고, 제2회 센싱시 1 표시라인분에 속하는 녹색 서브 픽셀들(PG)에만 온 레벨의 센싱용 데이터전압(V_{ON})을 인가하여 그 녹색 서브 픽셀들(PG)만을 동시에 센싱하고, 제3회 센싱시 1 표시라인분에 속하는 청색 서브 픽셀들(PB)에만 온 레벨의 센싱용 데이터전압(V_{ON})을 인가하여 그 청색 서브 픽셀들(PB)만을 동시에 센싱하고, 제4회 센싱시 1 표시라인분에 속하는 백색 서브 픽셀들(PW)에만 온 레벨의 센싱용 데이터전압(V_{ON})을 인가하여 그 백색 서브 픽셀들(PW)만을 동시에 센싱한다. 센싱 라인 공유구조 하에서 모든 서브 픽셀들은 상기와 같은 컬러별 순차 센싱 방식에 따라 개별 센싱되므로 센싱의 정확도가 높아진다. 하지만, 도 7 내지 도 10과 같이 동일 픽셀 내에 존재하는 어느 한 서브 픽셀이 불량인 경우에는 컬러별 순차 센싱 방식에 따라 서브 픽셀 단위로 개별 센싱하더라도 원하는 센싱 결과를 얻기 어렵다.
- [0046] 도 7은 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 픽셀 전류의 경로를 보여준다. 그리고, 도 8은 OLED가 쇼트된 불량 서브 픽셀을 센싱하는 경우 있어 센싱 결과를 보여준다.
- [0047] 먼저, 도 7 및 도 8을 참조하여 센싱 유닛에서 센싱 전압이 얻어지는 원리를 간략히 설명하면 다음과 같다.
- [0048] 초기화 기간(T_{int})에서 제1 스위치(SW1)는 리셋 제어신호(RST)에 의해 온 되고, 그에 따라 전류 적분기(CI)의 입력 단자들(+,-)과 출력 단자는 초기화 전압(V_{pre})으로 리셋된다. 초기화 기간(T_{int})에서 전류 적분기(CI)의 출력 전압(V_{out})은 초기화 전압(V_{pre})으로 유지된다.
- [0049] 센싱 기간(T_{sen})에서 제1 스위치(SW1)는 오프 되고 제2 스위치(SW2)는 샘플링 제어신호(SAM)에 의해 온 되므로, 그에 따라 서브 픽셀로부터 입력되는 픽셀 전류(I_x)가 피드백 커패시터(C_{fb})에 누적된다. 따라서, 피드백 커패시터(C_{fb})의 양단에는 누적된 전류에 비례하는 전압차가 생기게 된다($\Delta V = (1/C) \cdot \int i_{dt}$). 이때, 전류 적분기(CI)의 반전 입력 단자(-)의 전위는 가상 접지(Virtual Ground)에 의해 초기화 전압(V_{pre})으로 고정되므로, 상기 누적 전류에 의한 전압차만큼 전류 적분기(CI)의 출력 전압(V_{out})이 초기화 전압(V_{pre})으로부터 낮아지게 된다. 센싱 기간(T_{sen})에서 전류 적분기(CI)의 출력 전압(V_{out})은 홀딩 커패시터(Ch)에 센싱 전압으로서 저장된다.
- [0050] 샘플링 기간(T_{sam})에서 제2 스위치(SW2)는 오프 되고, 제3 스위치(SW3)는 홀딩 제어신호(HOLD)에 의해 온 되므

로, 그에 따라 홀딩 커패시터(Ch)에 저장된 센싱 전압이 ADC에 출력된다.

- [0051] 이렇게 구동 TFT에 흐르는 픽셀 전류(Ix)가 모두 전류 적분기(CI)에 누적되도록 하기 위해서는 OLED가 도통되지 않는 상태에 있어야 한다. 그런데, 도 7과 같이 OLED에 쇼트가 발생한 불량 서브 픽셀을 센싱하는 경우에는 저전위 구동전압(EVSS)의 입력단으로 픽셀 전류의 일부(Iy2)가 누설되고, 전류 적분기(CI)에서 누적되는 픽셀 전류(Iy1)가 줄어든다. 따라서, 도 8과 같이 불량 서브 픽셀에 대한 센싱 전압(Vsen2)은 정상 서브 픽셀에 대한 센싱 전압(Vsen1)에 비해 상대적으로 높고, 그에 따라 센싱 전압(Vsen2)과 초기화 전압(Vpre) 간의 전압차($\Delta V2$)는 센싱 전압(Vsen1)과 초기화 전압(Vpre) 간의 전압차($\Delta V1$)에 비해 작다.
- [0052] 이러한 전압차의 상대적 크기를 통해 본 발명은 픽셀 내에 불량 서브 픽셀이 포함되어 있는지를 검출할 수 있다.
- [0053] 도 9는 단일 픽셀 내에서 불량 서브 픽셀을 센싱하는 경우의 전류 경로를 보여준다. 그리고, 도 10은 단일 픽셀 내에서 불량 서브 픽셀에 이웃한 정상 서브 픽셀을 센싱하는 경우의 전류 경로를 보여준다.
- [0054] 도 9 및 도 10과 같이, 단일 픽셀(UPXL) 내에서 동일한 센싱 라인(14B)을 공유하는 불량 서브 픽셀(Pa)과 정상 서브 픽셀(Pb)이 존재하는 경우, 불량 서브 픽셀(Pa)에 대한 제1 센싱 전압과 정상 서브 픽셀(Pb)에 대한 제2 센싱 전압에 차이가 생긴다.
- [0055] 센싱 라인 공유 구조에서는, 동일 픽셀 내의 어느 한 서브 픽셀에서 발생된 불량이, 그 픽셀 내의 나머지 정상 서브 픽셀에 대한 센싱 결과에도 영향을 미치게 된다. 이는 도 10에서와 같이 정상 서브 픽셀(Pb)의 픽셀 전류 중 일부(Ib2)가 센싱 라인(14B)을 경유하여 불량 서브 픽셀(Pa)로 누설되기 때문이다.
- [0056] 구체적으로, 도 9와 같은 불량 서브 픽셀(Pa)을 센싱할 때의 누설 전류(Ia2)에 비해 도 10과 같은 정상 서브 픽셀(Pb)을 센싱할 때의 누설 전류(Ib2)가 더 작다. 왜냐하면, 누설 전류(Ib2)는 누설 전류(Ia2)에 비해 2개의 스위치 TFT들(ST2)을 더 통과해야 하기 때문에 그 만큼 영향을 받는 저항이 크기 때문이다. 이러한 이유로 불량 서브 픽셀(Pa)에 대한 제1 센싱 전압은 정상 서브 픽셀(Pb)에 대한 제2 센싱 전압은 상대적으로 높다.
- [0057] 다만, 전류 센싱 방식은 위에서 언급했듯이 저전류를 센싱하기 때문에, 도 9 및 도 10에서와 같은 동일 픽셀 내에서 정상 서브 픽셀과 불량 서브 픽셀 간의 센싱 전압의 차이는 실제로 구분하기 쉽지 않다. 이러한 센싱 전압의 차이는, 도 7 및 도 8에서와 같이 동일 서브 픽셀에 대상으로 한 양부 상태 간의 센싱 전압의 차이에 비해 극히 적다. 따라서, 동일 픽셀 내에서 정상 서브 픽셀과 불량 서브 픽셀을 효과적으로 구분하기 위해서는 센싱 조건을 변경할 필요가 있다.
- [0058] 도 11은 센싱 라인 공유 구조에서 불량 서브 픽셀만을 정확히 검출하기 위한 본 발명의 불량 처리 구성을 보여준다. 도 12는 실시간 구동 중에 1차 센싱을 위한 에러 검출 프로세스와 2차 센싱을 위한 에러 분석 프로세스를 병행하는 본 발명의 센싱 프로세스를 보여준다. 도 13은 1차 센싱을 위한 에러 검출 모드와 2차 센싱을 위한 에러 분석 모드 각각에서 도 11의 불량 처리 구성의 동작 수순을 순차적으로 보여준다. 도 14 및 도 15는 2차 센싱을 위한 에러 분석 모드에서 센싱값의 분별력을 높이기 위해 센싱 조건을 변경하는 다양한 예들을 보여준다. 도 16은 하나의 불량 픽셀을 대상으로 한 서브 픽셀들의 2차 센싱값들을 서로 비교하여 진정한 불량 서브 픽셀을 찾는 비교 과정을 보여준다. 도 17a 및 도 17b는 픽셀 내에서 화이트 서브 픽셀이 불량인 경우와, 그에 따른 화이트 결함 보상 콘셉트를 보여준다. 그리고, 도 18a 및 도 18b는 픽셀 내에서 레드/그린/블루 서브 픽셀이 불량인 경우와, 그에 따른 레드/그린/블루 결함 보상 콘셉트를 보여준다.
- [0059] 도 11을 참조하면, 본 발명에 따른 유기발광 표시장치는 픽셀들의 불량을 검출 및 분석하기 위해, 제어부(111), 센싱 조건 설정부(112), 센싱부(122), 에러 검출부(113), 에러 분석부(114), 모드 전환부(115)를 포함할 수 있다. 또한, 본 발명에 따른 유기발광 표시장치는 보상값을 연산하기 위한 보상 파라미터 연산부(116)와 보상값을 기초로 영상 데이터를 보정하기 위한 데이터 보정부(117)를 더 포함할 수 있다. 제어부(111), 센싱 조건 설정부(112), 에러 검출부(113), 에러 분석부(114), 모드 전환부(115), 보상 파라미터 연산부(116), 및 데이터 보정부(117)는 타이밍 컨트롤러(11)에 내장될 수 있다.
- [0060] 제어부(111)는 불량 처리 구성(112~117, 122)의 동작을 제어한다. 제어부(111)는 모드 전환부(115)의 동작을 제어하여 불량 픽셀들을 검출하기 위한 에러 검출 모드(EPC)와 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분하기 위한 에러 분석 모드(APC)를 선택적으로 활성화할 수 있다. 도 12와 같이, 에러 검출 모드(EPC)는 파워 온 시퀀스 기간(POS)뿐만 아니라 화면 구동 기간(또는, 실시간 구동 기간)에서도 구현될 수 있다. 나아가, 에러 분석 모드(APC)도 화면 구동 기간에서 구현될 수 있다. 에러 검출 모드(EPC)에 따른 1차 센싱 동작과, 에러 분석 모드(APC)에 따른 2차 센싱 동작은 모두 도 5의 수직 블랭크 기간(VB)에서 행해진다. 에러 검

출 모드(EPC)에 따른 1차 센싱 동작은 표시패널(10)의 모든 픽셀들을 대상으로 하는 데 반해, 에러 분석 모드(APC)에 따른 2차 센싱 동작은 에러 검출 모드(EPC)에서 불량으로 판정된 픽셀들을 대상으로 한다. 2차 센싱에 소요되는 시간은 1차 센싱에 소요되는 시간에 비해 매우 짧으며, 그에 따라 실시간 구동 기간 중에 에러 분석 모드(APC)를 충분히 구현할 수 있다. 에러 검출 모드(EPC)에서는 모든 픽셀들에 대해 1차 센싱이 연속해서 다수회(예를 들어, RT(N), RT(N+1) 등) 수행될 수 있다. 다수회의 걸친 1차 센싱을 통해 불량 픽셀 정보가 충분히 수집된 후에, 에러 분석 모드(APC)로의 모드 전환이 이루어 질 수 있다.

[0061] 제어부(111)는 실시간 구동 중에 에러 검출 모드(EPC)와 에러 분석 모드(ASP)를 체크하여 그에 따라 센싱 조건 설정부(112)의 동작을 제어한다(S1, S2). 센싱 조건 설정부(112)는 제어부(111)의 제어하에 에러 검출 모드(EPC)에서 모든 픽셀들을 1차 센싱하기 위한 제1 센싱 조건과, 에러 분석 모드(ASP)에서 불량 서브픽셀들을 2차 센싱하기 위한 제2 센싱 조건을 서로 다르게 설정할 수 있다(S3, S12). 제2 센싱 조건은 정밀 센싱을 위한 것이다.

[0062] 센싱 동작 중에 피드백 커패시터(Cfb)의 양단에 걸리는 전압차($\Delta V = (1/C) * \int i dt$)는 센싱 기간(dt)에 비례하고, 피드백 커패시터(Cfb)의 크기(C)에 반비례한다. 따라서, 전류 적분기(CI)를 통한 센싱값은 전류 누적 시간(즉, 센싱 기간)이 길수록, 그리고, 전류 적분기(CI)에 구비된 피드백 커패시터의 크기가 작을 수록 분별력이 좋아진다. 센싱 분별력이 좋아진다는 것은 피드백 커패시터(Cfb)의 양단에 걸리는 전압차(ΔV)가 커진다는 것을 의미한다.

[0063] 1차 센싱에 비해 2차 센싱에서 센싱 분별력을 더 높이기 하기 위해, 센싱 조건 설정부(112)는 도 14와 같이 피드백 커패시터의 크기를 제1 센싱 조건에 비해 줄일 수 있다. 센싱 조건 설정부(112)는 도 14와 같이 온 되는 스위치(S1~Sn)의 개수를 조정함으로써, 제1 센싱 조건에 따른 피드백 커패시터의 크기에 비해 제2 센싱 조건에 따른 피드백 커패시터의 크기를 줄일 수 있다(S12). 도 14에서, 다수의 피드백 커패시터들(Cfb1~Cfbn)은 앰프(AMP)의 반전 입력단자(-)에 서로 병렬 접속되고, 다수의 스위치들(S1~Sn)은 앰프(AMP)의 출력 단자에 서로 병렬 접속되며, 피드백 커패시터들(Cfb1~Cfbn)과 스위치들(S1~Sn)이 서로 직렬로 접속될 수 있다. 센싱 조건 설정부(112)는 에러 분석 모드(ASP)에 따른 2차 센싱을 위해 온 되는 스위치의 개수를 줄임으로써 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에 전기적으로 연결되는 피드백 커패시터의 크기를 감소시킬 수 있다.

[0064] 1차 센싱에 비해 2차 센싱에서 센싱 분별력을 더 높이기 하기 위해, 센싱 조건 설정부(112)는 도 15와 같이 센싱 기간(Tsen)을 제1 센싱 조건에 비해 더 길게 할 수 있다(S12). 센싱 기간(Tsen)이 증가되면 그만큼 피드백 커패시터(Cfb)에 전류가 많이 누적되므로, 피드백 커패시터(Cfb)의 양단에 걸리는 전압차(ΔV)가 커진다. 예를 들어, 도 15와 같이 센싱 기간(Tsen)이 일정 시간(ΔS)만큼 증가되면, 피드백 커패시터(Cfb)의 양단에 걸리는 전압차(ΔV)는 ΔVa 에서 ΔVb 로 증가된다. 따라서, 센싱 전압들(Vsen2a, Vsen2b) 간의 분별력은 그만큼 좋아진다.

[0065] 제어부(111)는 에러 검출 모드(EPC)에서 센싱부(122)의 동작을 제어하여, 제1 센싱 조건에 따라 픽셀 어레이의 전체 픽셀들을 대상으로 픽셀 전류를 1차 센싱하여 제1 센싱값을 획득한다(S4). 제어부(111)는 도 7 및 도 8에서 설명한 방법으로 모든 픽셀들의 양부를 체크한다(S5). 제어부(111)는 불량이라고 판정된 픽셀들의 좌표 정보를 저장하고, 불량 픽셀들이 위치한 픽셀 라인(이하, 불량 픽셀 라인이라 함)을 1씩 증가시킨다(S6, S7). 이러한 불량 픽셀 판정 및 좌표 추출 과정은 불량 픽셀 라인의 개수가 미리 정해진 값(k)을 만족할 때까지 계속된다. 제어부(111)는 모드 전환부(115)의 동작을 제어하여, 불량 픽셀 라인의 개수가 미리 정해진 값(k)을 만족하지 못하는 경우에 에러 검출 모드(EPC)를 계속하고, 불량 픽셀 라인의 개수가 미리 정해진 값(k)을 만족하는 경우에는 에러 검출 모드(EPC)에서 에러 분석 모드(ASP)로 모드를 전환한다(S8~S11).

[0066] 제어부(111)는 에러 분석 모드(ASP)에서 센싱부(122)의 동작을 제어하여, 제2 센싱 조건에 따라 픽셀 어레이의 에러 검출 모드(EPC)에서 검출된 불량 픽셀들을 대상으로 픽셀 전류를 2차 센싱하여 제2 센싱값을 획득한다. 이를 위해, 제어부(111)는 불량 픽셀들이 배치된 불량 픽셀 라인들을 대상으로 2차 센싱을 수행한다(S13).

[0067] 제어부(111)는 도 9 및 도 10에서 설명한 방법으로 불량 픽셀들을 분석하여 불량 픽셀들 각각에서 불량 서브 픽셀과 정상 서브 픽셀을 구분한다(S14). 이를 위해, 제어부(111)는 도 16과 같이 동일한 불량 픽셀을 대상으로 하는 다수의 제2 센싱값들(VsenR, VsenG, VsenB, VsenW) 중에서 가장 작은 제2 센싱값(VsenW)을 나타내는 서브 픽셀을 불량 서브 픽셀로 구분하고, 동일한 불량 픽셀에서 불량 서브 픽셀을 제외한 나머지 서브 픽셀들을 정상 서브 픽셀로 구분할 수 있다.

[0068] 제어부(111)는 불량 서브 픽셀이 백색 서브 픽셀(PW)인 경우, 보상 파라미터 연산부(116)와 데이터 보정부(11

7)의 동작을 제어하여 도 17a 및 도 17b와 같은 W 결함 보상 기술을 구현할 수 있다(S16).

- [0069] 보상 파라미터 연산부(116)는 제어부(111)의 제어 하에, 에러 분석부(114)로부터의 불량 서브 픽셀 정보와 센싱부(122)로부터의 제1 센싱값에 기초하여 정상 서브 픽셀들을 대상으로 보상값을 연산할 수 있다. 여기서, 보상값은 해당 서브 픽셀에 포함된 구동 TFT의 전기적 특성 변화를 보상하기 위한 제1 보상값과, 이웃한 불량 서브 픽셀에 따른 휘도 손실분을 보상하기 위한 제2 보상값을 포함할 수 있다. 도 17b에는 불량 서브 픽셀인 백색 서브 픽셀(PW)에 따른 휘도 손실분(W)을 보상하기 위해, 백색 서브 픽셀(PW)과 동일 픽셀을 구성하는 서브 픽셀들(PR, PG, PB)에 대한 휘도 증가분들(R,G,B)이 도시되어 있다. 이러한 휘도 증가분들(R,G,B)은 서브 픽셀들(PR, PG, PB)에 대한 제2 보상값에 의해 결정된다. 서브 픽셀들(PR, PG, PB)에 대한 휘도 증가분들(R,G,B)은 색좌표를 고려하여 컬러 별로 상이하게 제어될 수 있다. 일 예로, 휘도 증가분들(R,G,B)은 R:G:B=2:7:1이 만족되도록 제어될 수 있으나, 이에 한정되지 않는다. 휘도 증가분들(R,G,B)의 조정 비율은 모델, 스펙, 등에 따라 얼마든지 달라질 수 있다.
- [0070] 데이터 보정부(117)는 제어부(111)의 제어하에 보상값을 기초로 입력 영상 데이터(DATA)를 보정함으로써, 구동 TFT의 전기적 특성 변화를 보상함과 아울러 W 결함에 따른 휘도 저하를 보상할 수 있다.
- [0071] 한편, 제어부(111)는 불량 서브 픽셀이 적색/녹색/청색 서브 픽셀(PR/PG/PB)인 경우, 보상 파라미터 연산부(116)와 데이터 보정부(117)의 동작을 제어하여 도 18a 및 도 18b와 같은 R/G/B 결함 보상 기술을 구현할 수 있다(S15).
- [0072] 마찬가지로, 보상 파라미터 연산부(116)는 제어부(111)의 제어 하에, 에러 분석부(114)로부터의 불량 서브 픽셀 정보와 센싱부(122)로부터의 제1 센싱값에 기초하여 정상 서브 픽셀들을 대상으로 보상값을 연산할 수 있다. 예를 들어, 보상 파라미터 연산부(116)는 도 18b와 같이 불량 서브 픽셀인 [N,M]번째 녹색 서브 픽셀(PG)에 따른 휘도 손실분을 보상하기 위해, 정상 서브 픽셀인 [N-1,M]번째 녹색 서브 픽셀(PG), 정상 서브 픽셀인 [N+1,M]번째 녹색 서브 픽셀(PG), 정상 서브 픽셀인 [N,M-1]번째 녹색 서브 픽셀(PG), 정상 서브 픽셀인 [N,M+1]번째 녹색 서브 픽셀(PG) 각각에 대해 제2 보상값을 부여할 수 있다. 보상 파라미터 연산부(116)는 불량 서브 픽셀과 제2 보상값이 부여되는 정상 서브 픽셀 간의 이격 거리에 따라 제2 보상값의 크기를 다르게 할 수 있다. 보상 파라미터 연산부(116)는 불량 서브 픽셀에 가까운 정상 서브 픽셀에는 상대적으로 큰 제2 보상값을 적용 하고, 반대로 불량 서브 픽셀에서 먼 정상 서브 픽셀에는 상대적으로 작은 제2 보상값을 적용할 수 있다.
- [0073] 데이터 보정부(117)는 제어부(111)의 제어하에 보상값을 기초로 입력 영상 데이터(DATA)를 보정함으로써, 구동 TFT의 전기적 특성 변화를 보상함과 아울러 R/G/B 결함에 따른 휘도 저하를 보상할 수 있다.
- [0074] 제어부(111)는 S14~S16과 같은 불량 분석 및 보상 과정을 각 불량 픽셀 라인의 모든 불량 픽셀들에 대해 수행한 후, 모드 전환부(115)의 동작을 제어하여 에러 분석 모드(ASP)에서 에러 검출 모드(EPC)로 모드를 전환한다(S17~S20).
- [0075] 전술한 바와 같이, 본 발명은 센싱 라인 공유 구조에서 1차 센싱을 통해 불량 픽셀들을 검출하고, 불량 픽셀들에 대한 2차 센싱을 통해 불량 픽셀들 각각에서 불량 서브 픽셀만을 정확히 검출함으로써, 불량률을 크게 개선할 수 있다.
- [0076] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

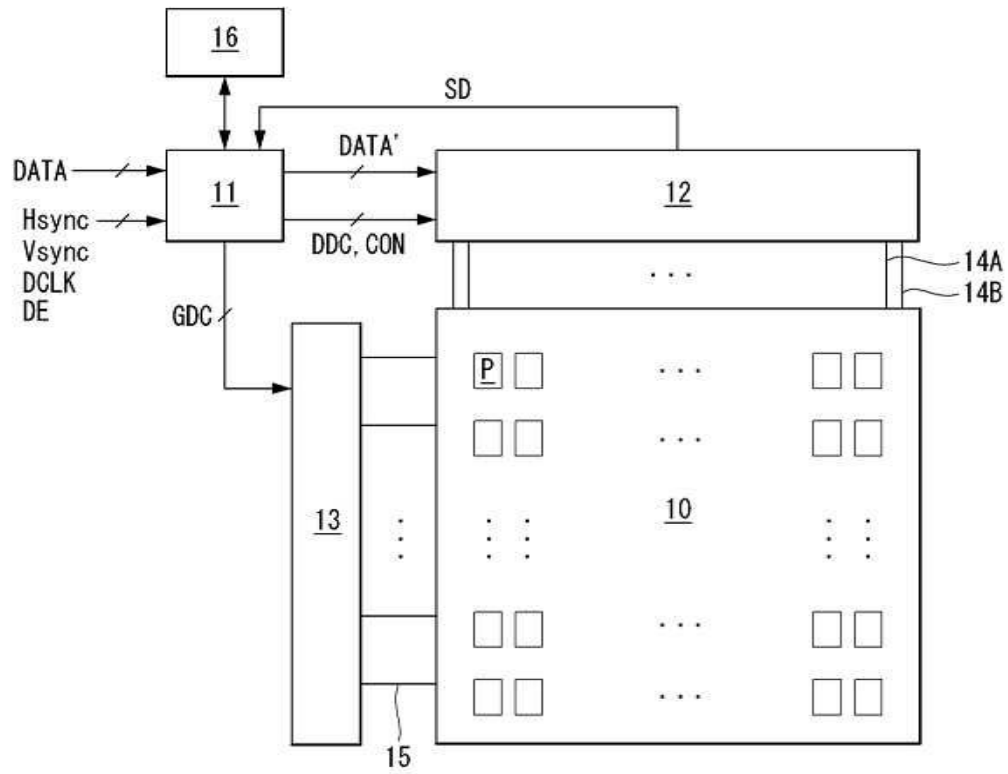
부호의 설명

- [0077] 10 : 표시패널 11 : 타이밍 콘트롤러
- 12 : 데이터 구동회로 13 : 게이트 구동회로
- 14 : 데이터라인들 15 : 게이트라인들
- 16 : 메모리 111 : 제어부
- 112 : 센싱 조건 설정부 113 : 에러 검출부
- 114 : 에러 분석부 115 : 모드 전환부

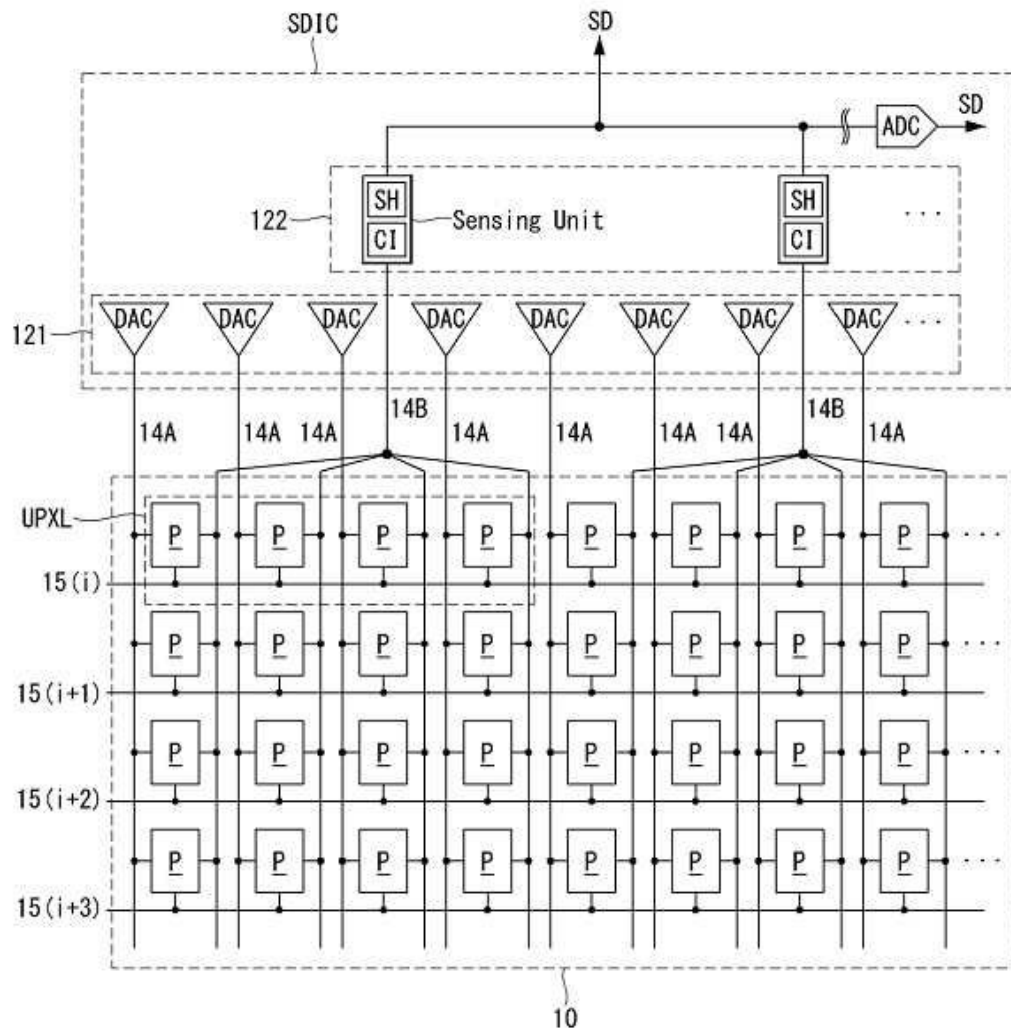
116 : 보상 파라미터 연산부 117 : 데이터 보정부
122 : 센싱부

도면

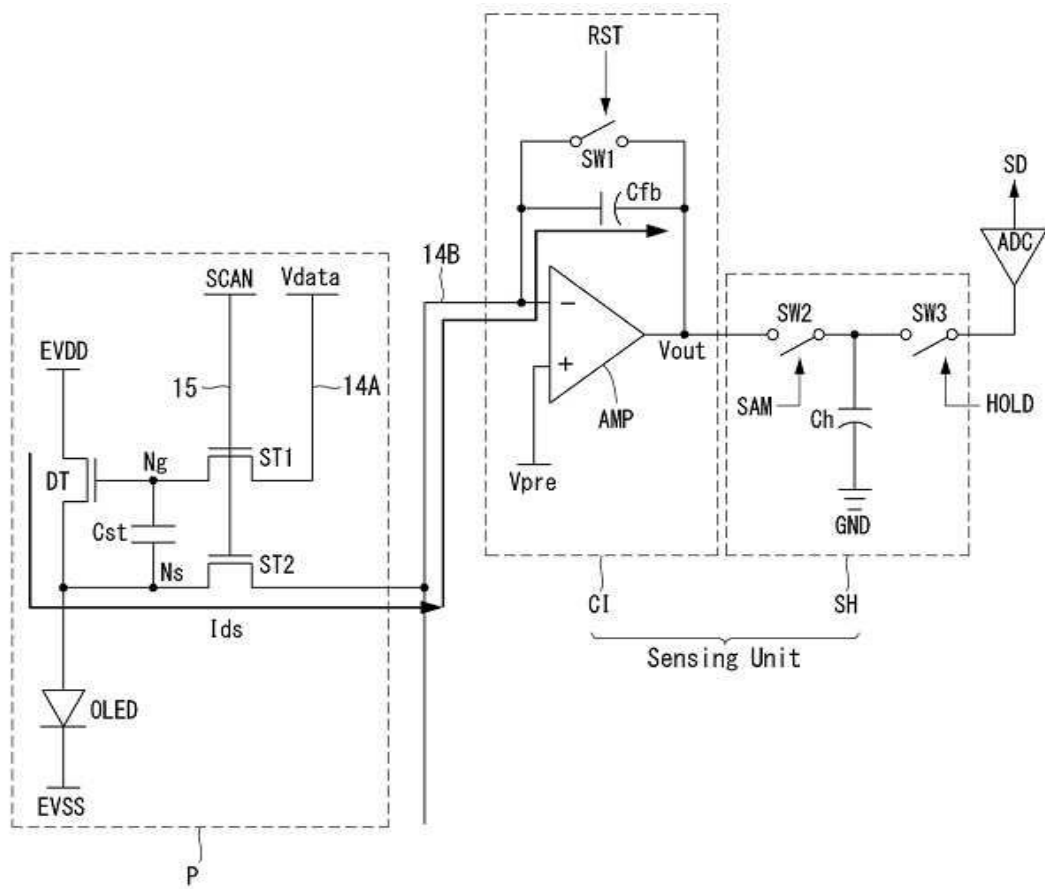
도면1



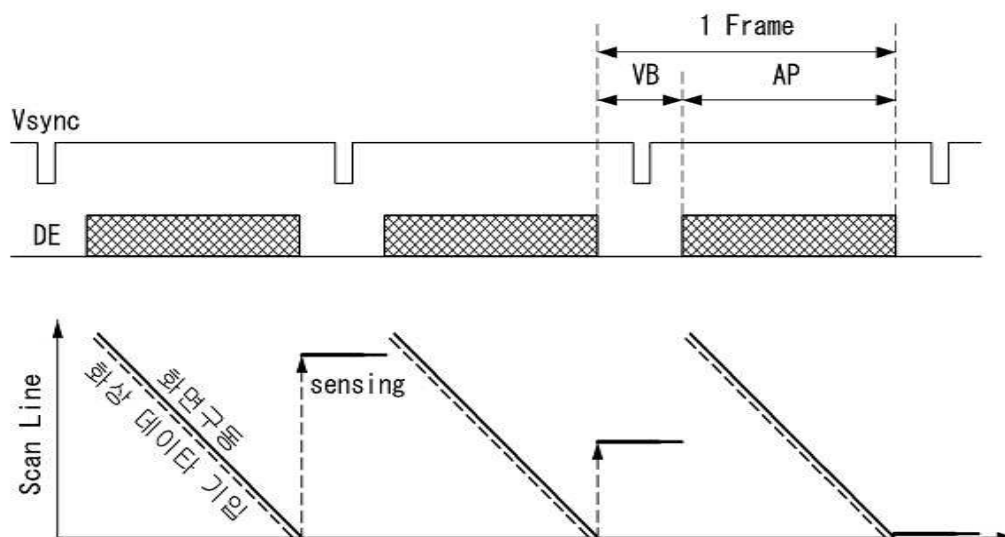
도면2



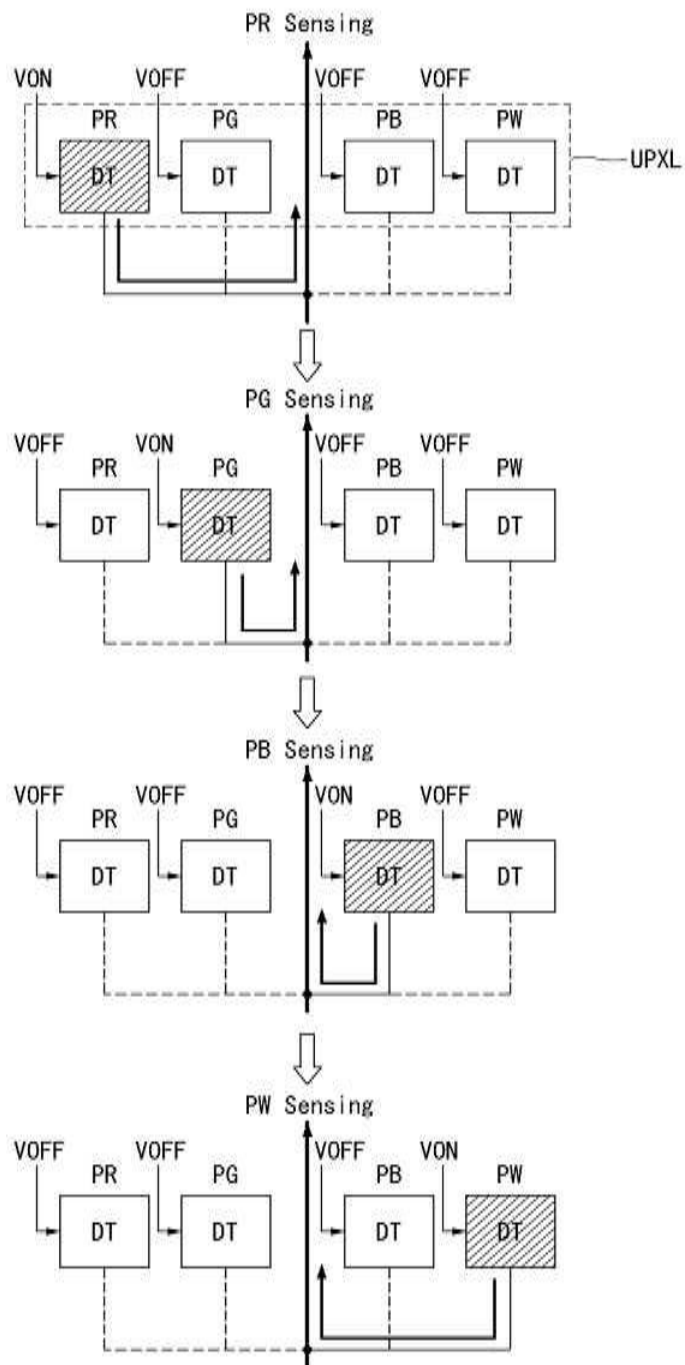
도면4



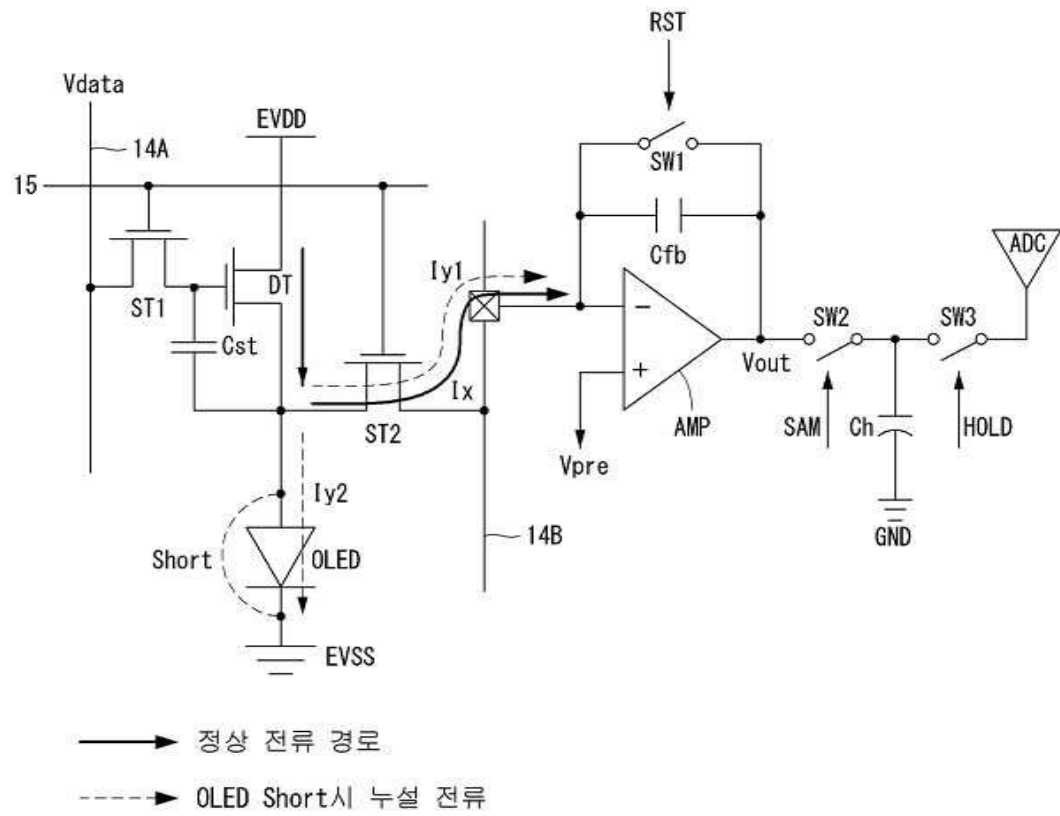
도면5



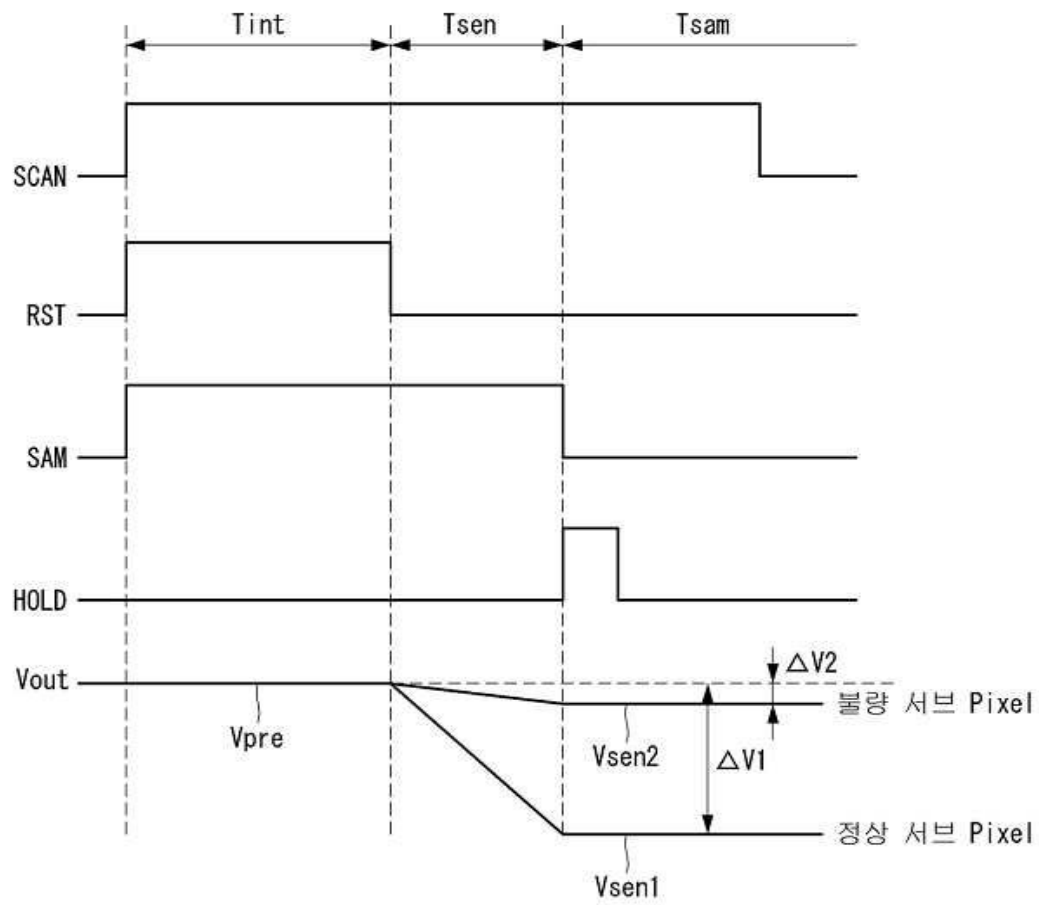
도면6



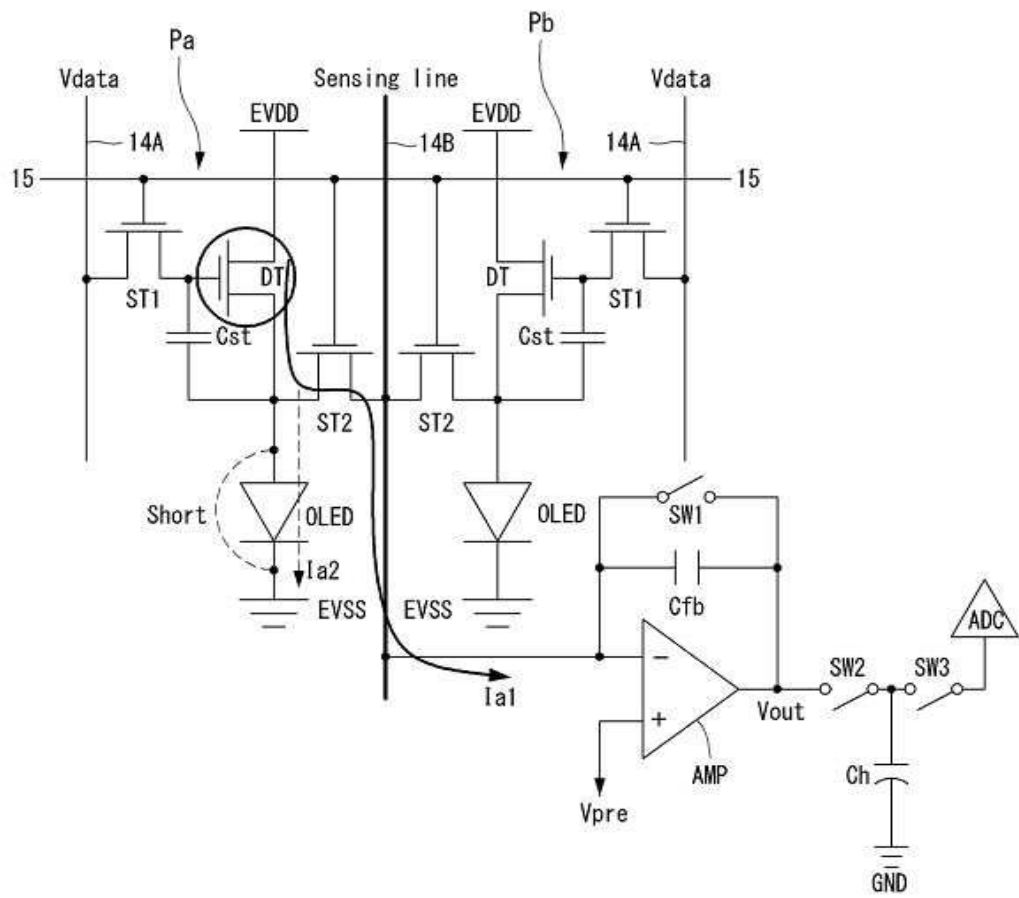
도면7



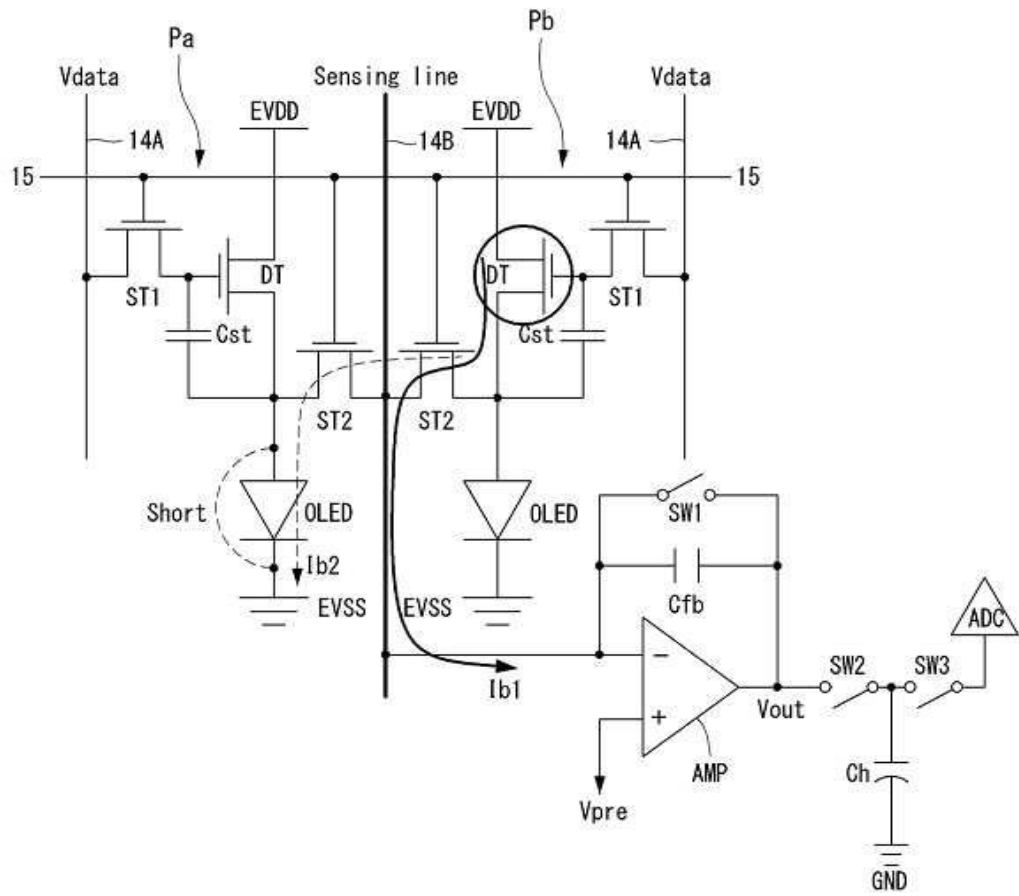
도면8



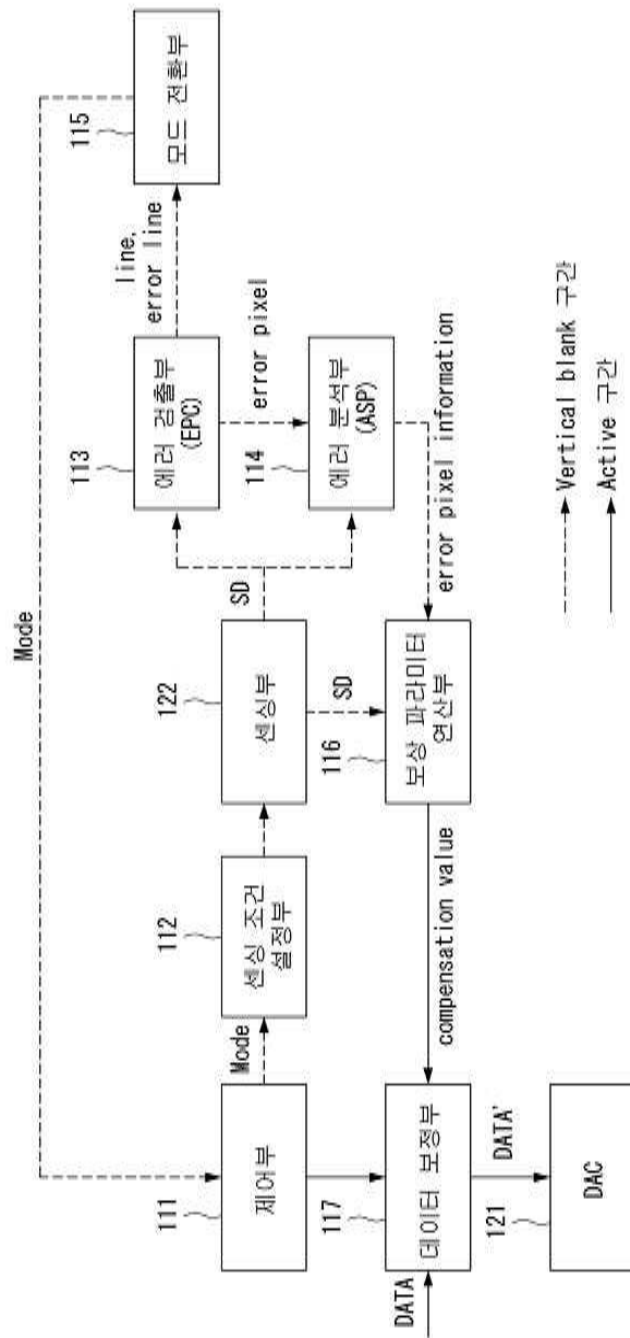
도면9



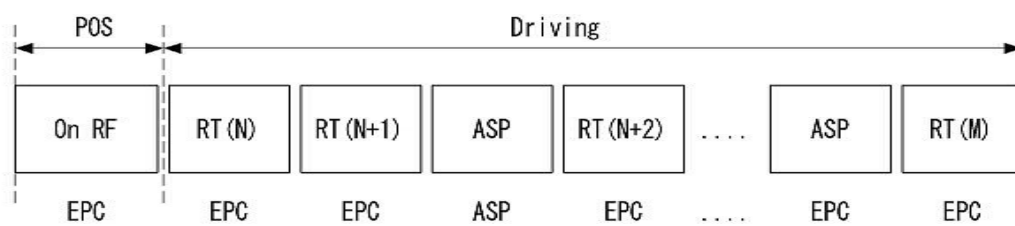
도면10



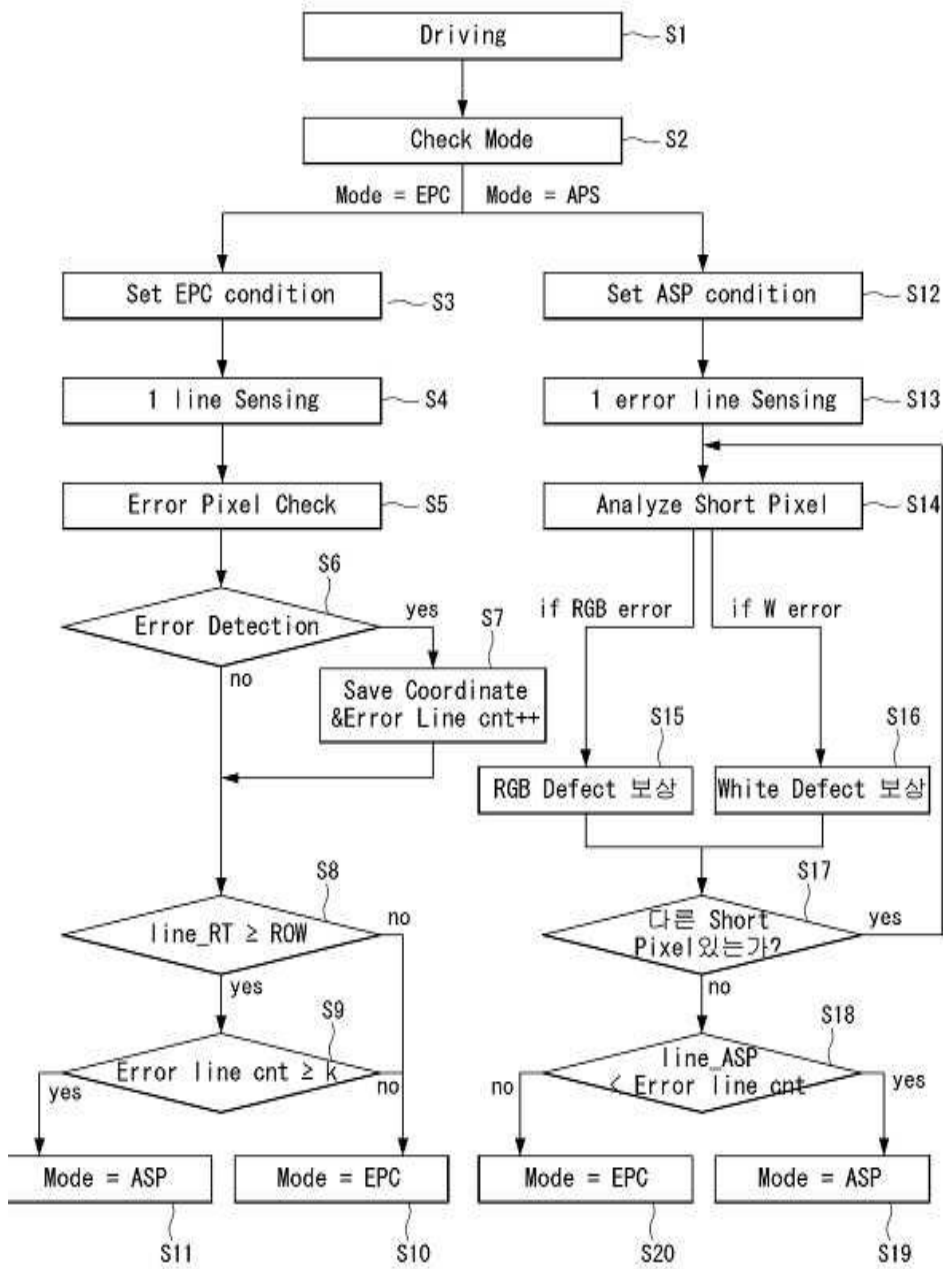
도면11



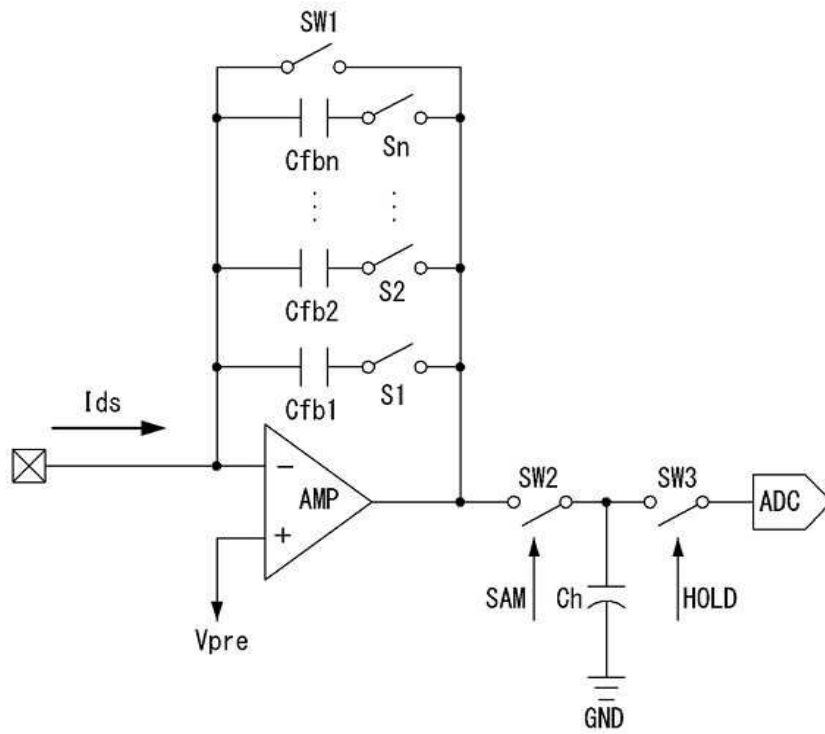
도면12



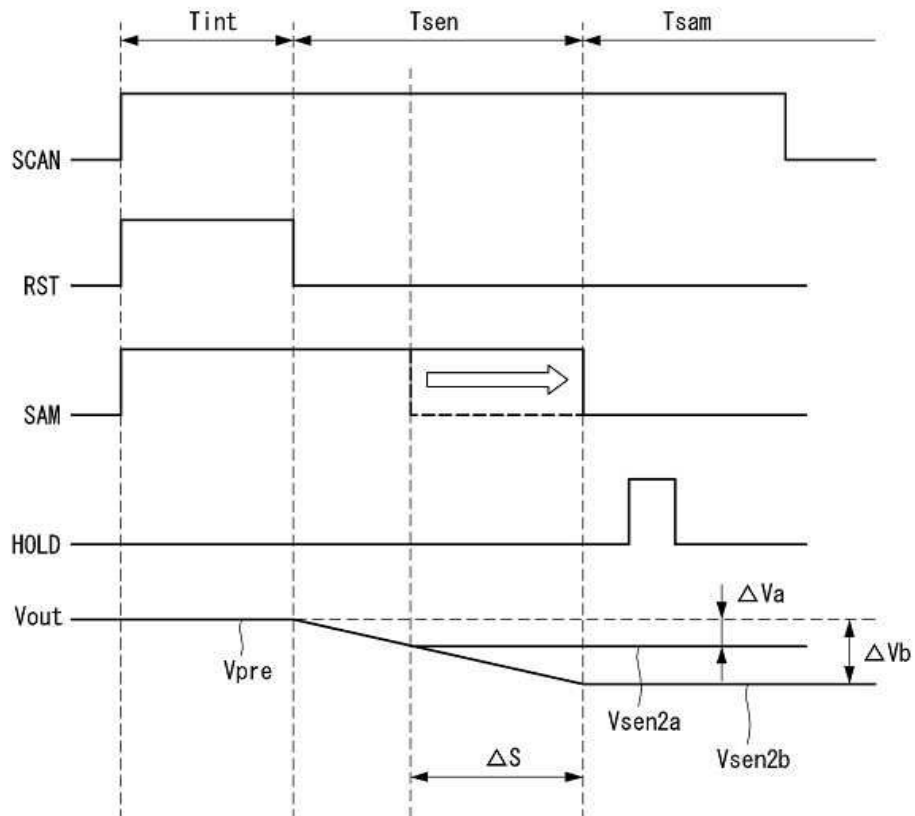
도면13



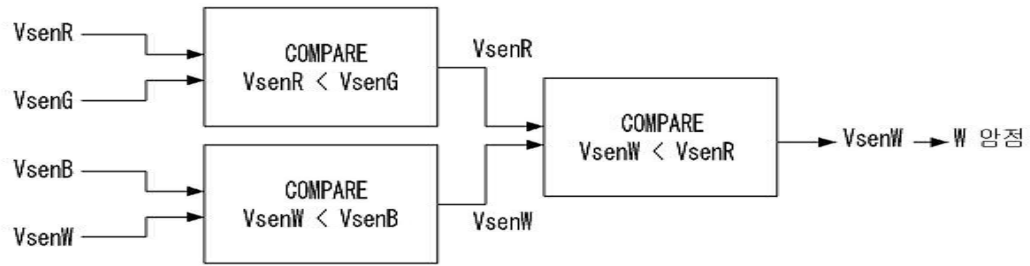
도면14



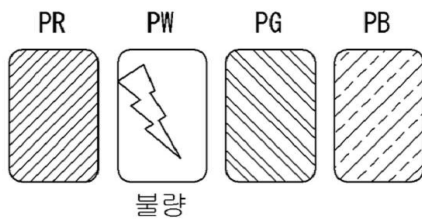
도면15



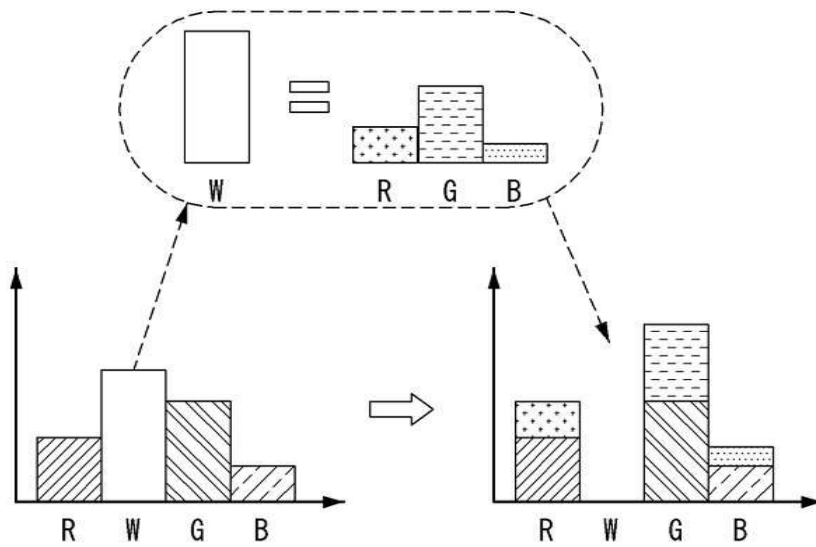
도면16



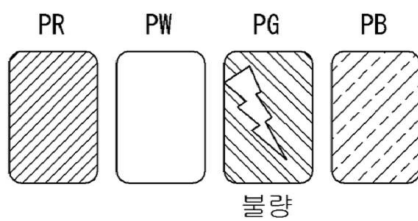
도면17a



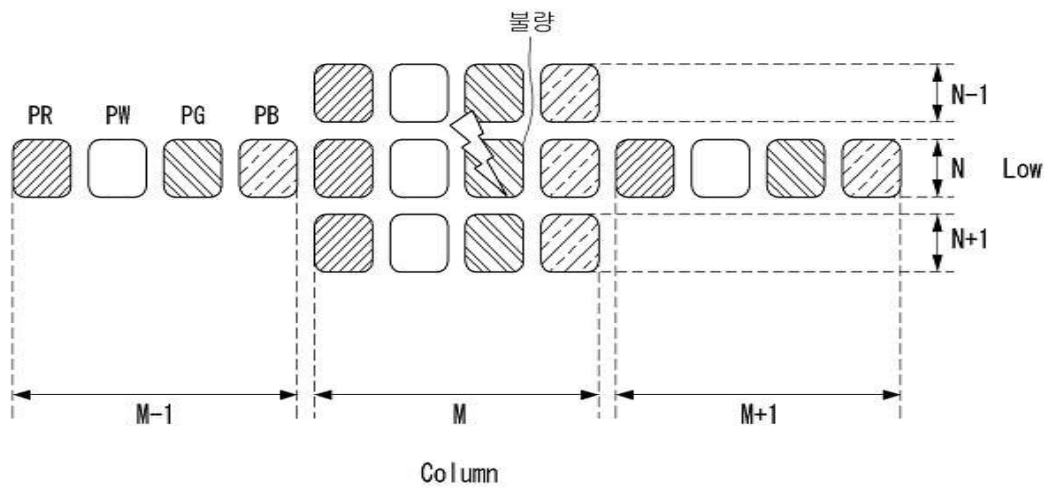
도면17b



도면18a



도면18b



专利名称(译)	标题：用于误差像素检测的有机发光显示器及其驱动方法		
公开(公告)号	KR1020170076952A	公开(公告)日	2017-07-05
申请号	KR1020150186683	申请日	2015-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JUNG HYEON 김정현 KIM TAE GUNG 김태궁 YOON JIN HAN 윤진한		
发明人	김정현 김태궁 윤진한		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2310/061		
外部链接	Espacenet		

摘要(译)

根据本发明的有机发光显示装置包括在误差分析模式中的第一感测条件，在误差检测模式中建立第一感测条件，以及根据第二感测条件输出第二感测值的感测部分。针对像素阵列的坏像素的误差分析模式，它根据误差检测模式中的第一感测条件输出第一感测值，相对于像素阵列的总像素，通过感测将像素阵列连接到像素阵列感测条件设置部分的行，设置不相似的第二感测条件和多个，以及错误子像素和错误分析部分对错误检测部分中的正常子像素进行分类，基于第一感测检测坏像素值和坏像素分析第二感测值。

