



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0092814
(43) 공개일자 2015년08월17일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01) G09F 9/33 (2006.01)

H01L 51/50 (2006.01)

(21) 출원번호 10-2014-0013241

(22) 출원일자 2014년02월05일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기 용인시 기흥구 삼성로1(농서동)

(72) 발명자

신현익

경기도 과천시 관문로 166, 1013동 502호 (중양동, 주공아파트)

(74) 대리인

팬코리아특허법인

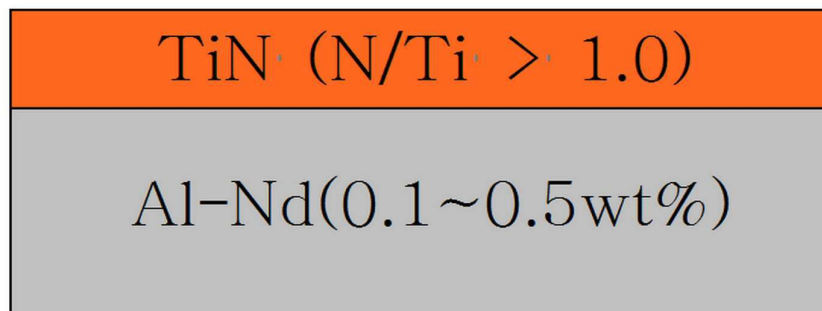
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 표시 장치 및 유기 발광 표시 장치

(57) 요약

본 발명은 반도체, 게이트 도전체 및 소스, 드레인 전극이 구비된 박막 트랜지스터, 상기 박막 트랜지스터와 연결된 화소전극, 유기 발광 부재를 포함하는 발광층, 및 공통 전극을 포함하며, 상기 게이트 도전체는 알루미늄을 포함하는 하부막; 및 티타늄나이트라이드를 포함하는 상부막으로 이루어져 있고, 상기 상부막에서 질소/티타늄의 비율이 1.0 이상인 유기 발광 표시 장치에 대한 것이다.

대표도 - 도4



명세서

청구범위

청구항 1

알루미늄을 포함하는 하부막; 및

티타늄 나이트라이드를 포함하는 상부막으로 이루어져 있고,

상기 상부막에서 N/Ti의 비율이 1.0 이상인 게이트 배선을 포함하는 표시 장치.

청구항 2

제1항에서,

상기 게이트 배선의 상부막의 N/Ti의 비율이 1.0 내지 1.2 사이인 표시 장치.

청구항 3

제2항에서,

상기 게이트 배선의 하부막이 합금되지 않은 순수 알루미늄으로 이루어진 표시 장치.

청구항 4

제2항에서,

상기 게이트 배선의 하부막이 알루미늄 합금인 표시 장치.

청구항 5

제4항에서,

상기 알루미늄 합금은 비저항 값이 $3.5 \mu\Omega\text{-cm}$ 이하인 표시 장치.

청구항 6

제5항에서,

상기 알루미늄 합금은 네오디뮴(Nd)을 0.1 내지 0.5 중량% 포함하는 표시 장치.

청구항 7

제5항에서,

상기 알루미늄 합금은 란탄(La)을 0.1 내지 0.5 중량% 포함하는 표시 장치.

청구항 8

제5항에서,

상기 게이트 배선은 400도 이상의 온도에서 열처리시 알루미늄 힐록(hillock)이 발생하지 않는 표시 장치.

청구항 9

제1항에서,

상기 게이트 배선은 0.5% 내지 1.5%의 HF 용액에 침지시 식각되지 않는 표시 장치.

청구항 10

반도체, 게이트 도전체 및 소스, 드레인 전극이 구비된 박막 트랜지스터;

상기 박막 트랜지스터와 연결된 화소전극,
유기 발광 부재를 포함하는 발광층, 및
공통 전극을 포함하며,
상기 게이트 도전체는 알루미늄을 포함하는 하부막; 및
티타늄나이트라이드를 포함하는 상부막으로 이루어져 있고,
상기 상부막에서 N/Ti의 비율이 1.0 이상인 유기 발광 표시 장치.

청구항 11

제10항에서,
상기 게이트 도전체의 상기 상부막의 N/Ti의 비율이 1.0 내지 1.2인 유기 발광 표시 장치.

청구항 12

제11항에서,
상기 게이트 도전체의 상기 하부막이 합금되지 않은 순수 알루미늄으로 이루어진 유기 발광 표시 장치.

청구항 13

제11항에서,
상기 게이트 도전체의 상기 하부막이 알루미늄 합금인 유기 발광 표시 장치.

청구항 14

제13항에서,
상기 알루미늄 합금은 비저항 값이 $3.5 \mu\Omega\text{-cm}$ 이하인 유기 발광 표시 장치.

청구항 15

제14항에서,
상기 알루미늄 합금은 네오디뮴(Nd)을 0.1 내지 0.5 중량% 포함하는 유기 발광 표시 장치.

청구항 16

제14항에서,
상기 알루미늄 합금은 란탄(La)을 0.1 내지 0.5 중량% 포함하는 유기 발광 표시 장치.

청구항 17

제14항에서,
상기 게이트 도전체는 400도 이상의 온도에서 열처리시 알루미늄 힐록(hillock)이 발생하지 않는 유기 발광 표시 장치.

청구항 18

제10항에서,
상기 게이트 도전체는 0.5% 내지 1.5%의 HF 용액에 침지시 식각되지 않는 유기 발광 표시 장치.

발명의 설명

기술 분야

본 발명은 표시 장치 및 유기 발광 표시 장치에 대한 것이다.

[0001]

배경 기술

- [0002] 최근 모니터 또는 텔레비전 등의 경량화 및 박형화가 요구되고 있으며, 이러한 요구에 따라 음극선관(cathode ray tube, CRT)이 액정 표시 장치(liquid crystal display, LCD)로 대체되고 있다.
- [0003] 그러나, 액정 표시 장치는 수발광 소자로서 별도의 백라이트(backlight)가 필요할 뿐만 아니라, 응답 속도 및 시야각 등에서 많은 문제점이 있다.
- [0004] 최근 이러한 문제점을 극복할 수 있는 표시 장치로서, 유기 발광 표시 장치(organic light emitting diode display, OLEDdisplay)가 주목받고 있다.
- [0005] 유기 발광 표시 장치는 두 개의 전극과 그 사이에 위치하는 발광층을 포함하며, 하나의 전극으로부터 주입된 전자(electron)와 다른 전극으로부터 주입된 정공(hole)이 발광층에서 결합하여 여기자(exiton)를 형성하고, 여기자가 에너지를 방출하면서 발광한다.
- [0006] 유기 발광 표시 장치는 자체발광형으로 별도의 광원이 필요 없기 때문에 소비전력 측면에서 유리할 뿐만 아니라, 응답 속도, 시야각 및 대비비(contrast ratio)도 우수하다.

발명의 내용

해결하려는 과제

- [0007] 본 발명이 이루고자 하는 기술적 과제는 HF 용액에 대한 식각 저항성이 우수하고, 알루미늄 힐록 발생이 억제된 게이트 도전체 및 이를 적용한 유기 발광 표시 장치를 제공하는 것이다.

과제의 해결 수단

- [0008] 이러한 과제를 해결하기 위하여 본 발명의 실시예에 따른 표시 장치는 알루미늄을 포함하는 하부막; 및 티타늄 나이트라이드를 포함하는 상부막으로 이루어져 있고, 상기 상부막에서 N/Ti의 비율이 1.0 이상인 게이트 배선을 포함한다.
- [0009] 상기 게이트선의 상부막의 N/Ti의 비율이 1.0 내지 1.2 사이일 수 있다.
- [0010] 상기 게이트선의 하부막이 합금되지 않은 순수 알루미늄으로 이루어질 수 있다.
- [0011] 상기 게이트선의 하부막이 알루미늄 합금일 수 있다.
- [0012] 상기 알루미늄 합금은 비저항 값이 $3.5 \mu\Omega\text{-cm}$ 이하일 수 있다.
- [0013] 상기 알루미늄 합금은 네오디뮴(Nd)을 0.1 내지 0.5 중량% 포함할 수 있다.
- [0014] 상기 알루미늄 합금은 란탄(La)을 0.1 내지 0.5 중량% 포함할 수 있다.
- [0015] 상기 게이트 배선은 400도 이상의 온도에서 열처리시 알루미늄 힐록(hillock)이 발생하지 않을 수 있다.
- [0016] 상기 게이트 배선은 0.5% 내지 1.5%의 HF 용액에 침지시 식각되지 않을 수 있다.
- [0017] 본 발명의 다른 실시예에 따른 유기 발광 표시 장치는 반도체, 게이트 도전체 및 소스, 드레인 전극이 구비된 박막 트랜지스터; 상기 박막 트랜지스터와 연결된 화소전극, 유기 발광 부재를 포함하는 발광층, 및 공통 전극을 포함하며, 상기 게이트 도전체는 알루미늄을 포함하는 하부막; 및 티타늄나이트라이드를 포함하는 상부막으로 이루어져 있고, 상기 상부막에서 N/Ti의 비율이 1.0 이상일 수 있다.
- [0018] 상기 게이트 도전체의 상기 상부막의 N/Ti의 비율이 1.0 내지 1.2일 수 있다.
- [0019] 상기 게이트 도전체의 상기 하부막이 합금되지 않은 순수 알루미늄으로 이루어질 수 있다.
- [0020] 상기 게이트 도전체의 상기 하부막이 알루미늄 합금일 수 있다.
- [0021] 상기 알루미늄 합금은 비저항 값이 $3.5 \mu\Omega\text{-cm}$ 이하일 수 있다.
- [0022] 상기 알루미늄 합금은 네오디뮴(Nd)을 0.1 내지 0.5 중량% 포함할 수 있다.
- [0023] 상기 알루미늄 합금은 란탄(La)을 0.1 내지 0.5 중량% 포함할 수 있다.

[0024] 상기 게이트 도전체는 400도 이상의 온도에서 열처리시 알루미늄 힐록(hillock)이 발생하지 않을 수 있다.

[0025] 상기 게이트 도전체는 0.5% 내지 1.5%의 HF 용액에 침지시 식각되지 않을 수 있다.

발명의 효과

[0026] 이상과 같이 본 발명의 일 실시예에 따른 게이트 도전체 및 유기 발광 표시 장치는, N/Ti의 비율이 1 이상인 티타늄 나이트라이드(TiN)를 게이트 도전체의 상부막으로 이용함으로써 HF 용액에 노출되어도 게이트 도전체의 표면이 식각되지 않게 하였다. 또한, 본 발명의 일 실시예에 따른 게이트 도전체 및 유기 발광 표시 장치는 게이트 도전체의 하부막을 알루미늄과 네오디뮴(Nd)의 합금 또는 알루미늄과 란탄(La)의 합금으로 하여, 열응력에 의한 알루미늄의 힐록 발생을 억제하였다.

도면의 간단한 설명

[0027] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 배치도이다.

도 2는 도 1의 유기 발광 표시 장치를 II-II 선을 따라 잘라 도시한 단면도이다.

도 3은 도 1의 유기 발광 표시 장치를 III-III 선을 따라 잘라 도시한 단면도이다.

도 4 및 도 5는 본 발명의 일 실시예에 따른 게이트 배선을 개념적으로 나타낸 단면도이다.

도 6 및 도 7은 본 발명의 비교예에 따라 순수한 알루미늄을 게이트 도전체로 사용한 경우 힐록이 발생한 이미지이다.

도 8은 본 발명의 일 실시예에 따라 알루미늄 합금을 게이트 도전체로 사용한 경우의 이미지이다.

도 9는 티타늄 단일막으로 이루어진 게이트 도전체를 HF 용액에 침지하였을때의 이미지이다.

도 10은 N/Ti의 비율이 0.5 내지 0.7인 게이트 도전체를 HF 용액에 침지하였을 때의 이미지이다.

도 11은 N/Ti의 비율이 1.0인 게이트 도전체를 HF 용액에 침지하였을 때의 이미지이다.

도 12는 본 발명의 일 실시예에 따른 데이터 도전체를 HF 용액에 침지하기 전의 이미지이다.

도 13은 본 발명의 일 실시예에 따른 데이터 도전체를 1.5 % 농도의 HF 용액에 5분간 침지한 후의 이미지이다.

도 14는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

도 15는 본 발명의 다른 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이다.

도 16은 도 15의 구체적인 배치도이다.

도 17은 도 16의 유기 발광 표시 장치를 IV-IV선을 따라 자른 단면도이다.

도 18은 도 16의 유기 발광 표시 장치를 V-V'선 및 V'-V''선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

[0028] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0029] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0030] 이제 본 발명의 실시예에 따른 유기 발광 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

[0031] 그러면, 도 1 내지 도 3을 참고하여 본 발명의 한 실시예에 따른 유기 발광 표시 장치에 대하여 상세하게 설명한다.

[0032] 도 1은 본 발명의 한 실시예에 따른 유기 발광 표시 장치의 배치도이고, 도 2 및 도 3은 각각 도 1의 유기 발광

표시 장치를 II-II 선 및 III-III 선을 따라 잘라 도시한 단면도이다.

- [0033] 투명한 유리 따위로 만들어진 기관(110) 위에 산화규소 또는 질화규소 등으로 만들어진 차단층(blocking layer)(111)이 형성되어 있다. 차단층(111)은 이중막 구조를 가질 수 있다.
- [0034] 차단층(111) 위에 다결정 규소 따위로 만들어진 복수 쌍의 제1 및 제2 섬형 반도체(151a, 151b)가 형성되어 있다. 섬형 반도체(151a, 151b) 각각은 n형 또는 p형의 도전성 불순물을 포함하는 복수의 불순물 영역(extrinsic region)과 도전성 불순물을 거의 포함하지 않은 적어도 하나의 진성 영역(intrinsic region)을 포함한다.
- [0035] 제1 반도체(151a)에서, 불순물 영역은 제1 소스 및 드레인 영역(source/drain region)(153a, 155a)과 중간 영역(intermediate region)(1535)을 포함하며, 이들은 n형 불순물로 도핑되어 있고 서로 분리되어 있다. 진성 영역은 불순물 영역(153a, 1535, 155a) 사이에 위치한 한 쌍의 제1 채널 영역(channel region)(154a1, 154a2) 등을 포함한다.
- [0036] 제2 반도체(151b)에서, 불순물 영역은 제2 소스 및 드레인 영역(153b, 155b)을 포함하며, 이들은 p형 불순물로 도핑되어 있고 서로 분리되어 있다. 진성 영역은 제2 소스 및 드레인 영역(153b, 155b) 사이에 위치한 제2 채널 영역(154b)과 제2 소스 및 드레인 영역(153b)으로부터 위로 길게 뻗어 나온 유지 영역(storage region)(157)을 포함한다.
- [0037] 불순물 영역은 채널 영역(154a1, 154a2, 154b)과 소스 및 드레인 영역(153a, 155a, 153b, 155b) 사이에 위치한 저농도 도핑 영역(lightly doped region)(도시하지 않음)을 더 포함할 수 있다. 이러한 저농도 도핑 영역은 불순물을 거의 포함하지 않는 오프셋 영역(offset region)으로 대체할 수 있다.
- [0038] 이와는 달리, 제1 반도체(151a)의 불순물 영역(153a, 155a)이 p형 불순물로 도핑되거나, 제2 반도체(151b)의 불순물 영역(153b, 155b)이 n형 불순물로 도핑될 수 있다. p형의 도전성 불순물로는 붕소(B), 갈륨(Ga) 등을 들 수 있고, n형의 도전성 불순물로는 인(P), 비소(As) 등을 들 수 있다.
- [0039] 반도체(151a, 151b) 및 차단층(111) 위에는 산화규소 또는 질화규소로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- [0040] 게이트 절연막(140) 위에는 제1 제어 전극(control electrode)(124a)을 포함하는 복수의 게이트선(gate line)(121)과 복수의 제2 제어 전극(124b)을 포함하는 복수의 게이트 도전체(gate conductor)가 형성되어 있다.
- [0041] 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 제1 제어 전극(124a)은 게이트선(121)으로부터 위로 뻗어 제1 반도체(151a)와 교차하는데, 제1 채널 영역(154a1, 154a2)과 중첩한다. 각 게이트선(121)은 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분을 포함할 수 있다. 게이트 신호를 생성하는 게이트 구동 회로가 기관(110) 위에 집적되는 경우 게이트선(121)이 연장되어 게이트 구동 회로와 직접 연결될 수 있다.
- [0042] 제2 제어 전극(124b)은 게이트선(121)과 분리되어 있고 제2 반도체(151b)의 제2 채널 영역(154b)과 중첩한다. 제2 제어 전극(124b)은 연장되어 유지 전극(storage electrode)(127)을 이루며, 유지 전극(127)은 제2 반도체(151b)의 유지 영역(157)과 중첩한다.
- [0043] 본 발명에서, 게이트 도전체는 이중막 구조를 가질 수 있다. 본 발명의 일 실시예에 따른 게이트 도전체는 알루미늄을 포함하는 하부막(121a', 124a', 121b', 124b') 및 티타늄 나이트라이드를 포함하는 상부막(121a'', 124a'', 121b'', 124b'')으로 이루어질 수 있다.
- [0044] 이때, 게이트 도전체 상부막의 티타늄 나이트라이드의 N/Ti의 비율은 1.0 이상일 수 있다. 상기 비율은 유기 발광 표시 장치의 제조 공정에서 사용되는 HF 용액에 게이트 도전체가 노출되어도 게이트 도전체가 식각되지 않도록 하는 비율이다.
- [0045] 유기 발광 표시 장치의 제조 과정에서, 데이터 도전체는 접촉구멍을 통하여 반도체층 및 게이트 도전체와 접촉한다. 이때, 접촉구멍의 형성에는 주로 HF 용액이 사용된다. HF 용액은 층간 절연막(160) 및 게이트 절연막(140)만을 식각하여야 하지만, 절연막 식각에 의해 노출된 게이트 도전체의 상부까지 HF 용액에 의해 식각되는 문제점이 있어왔다.
- [0046] 그러나 본 발명의 게이트 도전체는 게이트 도전체를 이중막으로 형성하고, 게이트 도전체의 상부막을 N/Ti의 비율이 1.0 이상인 티타늄 나이트라이드로 형성함으로써 HF 용액을 이용한 식각 과정에서도 게이트 도전체가 식각되지 않도록 하였다.

- [0047] 본 발명에서 N/Ti의 비율은 1.0 이상 1.2 이하일 수 있다.
- [0048] 본 발명에서, 게이트 도전체 하부막은 합금되지 않은 순수 알루미늄 또는 알루미늄 합금일 수 있다.
- [0049] 게이트 도전체 하부막이 알루미늄 합금으로 이루어진 경우, 합금되지 않은 순수 알루미늄인 경우에 비하여 고온에서 안정하다.
- [0050] 순수 알루미늄으로 게이트 도전체를 형성하는 경우, 열처리 단계에서 알루미늄 하부막의 옆면 및 알루미늄 하부막과 티타늄 나이트라이드 상부막의 경계면에서 힐록(hillock)이 발생할 수 있다.
- [0051] 이는 배선공정 중 온도 변화에 의해 순수한 알루미늄과 글래스 기판과의 열팽창 계수 차이로 인한 열 응력에 의한 결과로, 열처리 단계에서 압축 응력에 의해 힐록이 형성된다. 그러나, 순수한 알루미늄이 아니라 알루미늄 합금을 사용하는 경우 이러한 힐록이 발생하지 않는다.
- [0052] 본 발명에서 게이트 도전체의 하부막으로 사용되는 알루미늄 합금의 비저항 값은 $3.5 \mu\Omega\text{-cm}$ 이하일 수 있다.
- [0053] 상기와 같은 비저항 값을 도출하기 위하여, 알루미늄 합금은 네오디뮴(Nd)을 0.1 내지 0.5 중량 % 포함할 수 있다. 또는 알루미늄 합금은 란탄(La)을 0.1 내지 0.5 중량% 포함할 수 있다.
- [0054] 종래에는, 통상적으로 2 중량%의 네오디뮴을 첨가하였다. 이 경우 비저항이 $4.3 \mu\Omega\text{-cm}$ 로 높게 나타났으며, 열처리시 힐록이 발생하였다.
- [0055] 그러나 본 발명에서는 0.1 내지 0.5 중량%의 네오디뮴 또는 란탄을 합금함으로써, 비저항을 $3.5 \mu\Omega\text{-cm}$ 이하로 조절하였다. 구체적으로, 0.3 중량%의 네오디뮴을 첨가시 알루미늄 합금의 비저항이 $3.4 \mu\Omega\text{-cm}$ 임을 확인할 수 있었다.
- [0056] 게이트 도전체(121, 124b)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 $30\text{--}80^\circ$ 인 것이 바람직하다.
- [0057] 게이트 도전체(121, 124b) 위에는 층간 절연막(interlayer insulating film)(160)이 형성되어 있다. 층간 절연막(160)은 질화규소나 산화규소 따위의 무기 절연물, 유기 절연물, 저유전율 절연물 따위로 만들어진다. 저유전율 절연물의 유전 상수는 4.0 이하인 것이 바람직하며 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등이 그 예이다. 유기 절연물 중 감광성(photosensitivity)을 가지는 것으로 층간 절연막(160)을 만들 수도 있으며, 층간 절연막(160)의 표면은 평탄할 수 있다.
- [0058] 층간 절연막(160)에는 제2 제어 전극(124b)을 노출하는 복수의 접촉 구멍(contact hole)(164)이 형성되어 있다. 또한, 층간 절연막(160)과 게이트 절연막(140)에는 소스 및 드레인 영역(153a, 153b, 155a, 155b)을 드러내는 복수의 접촉 구멍(163a, 163b, 165a, 165b)이 형성되어 있다.
- [0059] 층간 절연막(160) 위에는 데이터선(data line)(171), 구동 전압선(driving voltage line)(172) 및 제1 및 제2 출력 전극(output electrode)(175a, 175b)을 포함하는 복수의 데이터 도전체(data conductor)가 형성되어 있다.
- [0060] 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 데이터선(171)은 접촉 구멍(163a)을 통하여 제1 소스 및 드레인 영역(153a)과 연결되어 있는 복수의 제1 입력 전극(input electrode)(173a)을 포함하며, 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분을 포함할 수 있다. 데이터 신호를 생성하는 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 데이터 구동 회로와 직접 연결될 수 있다.
- [0061] 구동 전압선(172)은 구동 전압을 전달하며 주로 세로 방향으로 뻗어 게이트선(121)과 교차한다. 각 구동 전압선(172)은 접촉 구멍(163b)을 통하여 제2 소스 및 드레인 영역(153b)과 연결되어 있는 복수의 제2 입력 전극(173b)을 포함한다. 구동 전압선(172)은 유지 전극(127)과 중첩하며, 서로 연결될 수 있다.
- [0062] 제1 출력 전극(175a)은 데이터선(171) 및 구동 전압선(172)으로부터 분리되어 있다. 제1 출력 전극(175a)은 접촉 구멍(165a)을 통하여 제1 소스 및 드레인 영역(155a)에 연결되어 있고, 접촉 구멍(164)을 통하여 제2 제어 전극(124b)과 연결되어 있다.
- [0063] 제2 출력 전극(175b)은 데이터선(171), 구동 전압선(172) 및 제1 출력 전극(175a)으로부터 분리되어 있으며, 접촉 구멍(165b)을 통하여 제2 소스 및 드레인 영역(155b)에 연결되어 있다.

- [0064] 데이터 도전체(171, 172, 175a, 175b)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속 따위의 도전막(도시하지 않음)과 저저항 물질 도전막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 172, 175a, 175b)는 이외에도 여러 가지 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.
- [0065] 게이트 도전체(121, 121b)와 마찬가지로 데이터 도전체(171, 172, 175a, 175b) 또한 그 측면이 기판(110) 면에 대하여 약 30-80°의 경사각으로 기울어진 것이 바람직하다.
- [0066] 데이터 도전체(171, 172, 175a, 175b) 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기물, 유기물, 저유전율 절연 물질 따위로 이루어진다.
- [0067] 보호막(180)에는 제2 출력 전극(175b)을 드러내는 복수의 접촉 구멍(185)이 형성되어 있다. 보호막(180)에는 또한 데이터선(171)의 끝 부분을 드러내는 복수의 접촉 구멍(도시하지 않음)이 형성될 수 있으며, 보호막(180)과 층간 절연막(160)에는 게이트선(121)의 끝 부분을 드러내는 복수의 접촉 구멍(도시하지 않음)이 형성될 수 있다.
- [0068] 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(190)이 형성되어 있다. 화소 전극(190)은 접촉 구멍(185)을 통하여 제2 출력 전극(175b)과 물리적·전기적으로 연결되어 있으며, ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- [0069] 보호막(180) 위에는 또한 복수의 접촉 보조 부재(contact assistant)(도시하지 않음) 또는 연결 부재(connecting member)(도시하지 않음)가 형성될 수 있으며, 이들은 게이트선(121)과 데이터선(171)의 노출된 끝 부분과 연결된다.
- [0070] 보호막(180) 위에는 격벽(partition)(360)이 형성되어 있다. 격벽(360)은 화소 전극(190) 가장자리 주변을 둑(bank)처럼 둘러싸서 개구부(opening)를 정의하며 유기 절연물 또는 무기 절연물로 만들어진다. 격벽(360)은 또한 검정색 안료를 포함하는 감광제로 만들어질 수 있는데, 이 경우 격벽(360)은 차광 부재의 역할을 하며 그 형성 공정이 간단하다.
- [0071] 격벽(360)으로 둘러싸인 화소 전극(190) 위의 영역에는 유기 발광 부재(organic light emitting member)(370)가 형성되어 있다. 유기 발광 부재(370)는 적색, 녹색, 청색의 삼원색 등 기본색(primary color) 중 어느 하나의 빛을 내는 유기 물질로 만들어진다.
- [0072] 유기 발광 부재(370) 위에는 공통 전극(common electrode)(270)이 형성되어 있다. 공통 전극(270)은 공통 전압을 인가 받으며, 칼슘(Ca), 바륨(Ba), 마그네슘(Mg), 알루미늄, 은 등을 포함하는 반사성 금속 또는 ITO 또는 IZO 등의 투명한 도전 물질로 만들어진다.
- [0073] 이러한 유기 발광 표시 장치에서, 제1 반도체(151a), 게이트선(121)에 연결되어 있는 제1 제어 전극(124a), 데이터선(171)에 연결되어 있는 제1 입력 전극(173a) 및 제1 출력 전극(175a)은 스위칭 박막 트랜지스터(switching TFT)(Qs)를 이루며, 스위칭 박막 트랜지스터(Qs)의 채널(channel)은 제1 반도체(151a)의 채널 영역(154a1, 154a2)에 형성된다. 제2 반도체(151b), 제1 출력 전극(175a)에 연결되어 있는 제2 제어 전극(124b), 구동 전압선(172)에 연결되어 있는 제2 입력 전극(173b) 및 화소 전극(190)에 연결되어 있는 제2 출력 전극(175b)은 구동 박막 트랜지스터(driving TFT)(Qd)를 이루며, 구동 박막 트랜지스터(Qd)의 채널은 제2 반도체(151b)의 채널 영역(154b)에 형성된다. 화소 전극(190), 유기 발광 부재(370) 및 공통 전극(270)은 유기 발광 다이오드를 이루며, 화소 전극(190)이 애노드(anode), 공통 전극(270)이 캐소드(cathode)가 되거나 반대로 화소 전극(190)이 캐소드, 공통 전극(270)이 애노드가 된다. 서로 중첩하는 유지 전극(127)과 구동 전압선(172) 및 유지 영역(157)은 유지 축전기(storage capacitor)(Cst)를 이룬다.
- [0074] 스위칭 박막 트랜지스터(Qs)는 게이트선(121)의 게이트 신호에 응답하여 데이터선(171)의 데이터 신호를 전달한다. 구동 박막 트랜지스터(Qd)는 데이터 신호를 받으면 제2 제어 전극(124b)과 제2 입력 전극(173b) 사이의 전압차에 의존하는 크기의 전류를 흘린다. 제2 제어 전극(124b)과 제2 입력 전극(173b) 사이의 전압차는 또한 유지 축전기(Cst)에 충전되어 스위칭 박막 트랜지스터(Qs)가 턴 오프된 후에도 유지된다. 유기 발광 다이오드는 구동 박막 트랜지스터(Qd)가 흘리는 전류의 크기에 따라 세기를 달리하여 발광함으로써 영상을 표시한다.
- [0075] 그러면 도 4 내지 도 11을 참고로 하여, 본 발명의 일 실시예에 따른 게이트 배선 및 그 효과에 대하여 설명한

다.

- [0076] 도 4 및 도 5는 본 발명의 일 실시예에 따른 게이트 배선을 개념적으로 나타낸 단면도이다.
- [0077] 도 4 및 도 5를 참고하면, 본 발명의 일 실시예에 따른 게이트 배선은 알루미늄 합금으로 이루어진 하부막 및 티타늄 나이트라이드로 이루어진 상부막을 포함하는 이중막 구조를 가지고 있다.
- [0078] 도 4를 참고하면, 게이트 도전체 하부막은 네오디뮴을 0.1 내지 0.5 중량% 포함하고 있다. 또한, 도 5를 참고하면 게이트 도전체 하부막은 란타넘을 0.1 내지 0.5 중량% 포함하고 있다.
- [0079] 이와 같이 순수한 알루미늄이 아니라 알루미늄 합금을 게이트 도전체의 하부막으로 사용하는 경우, 고온 열처리 과정에서 알루미늄의 힐록을 방지할 수 있다. 통상 게이트 도전체의 열처리 온도는 400도 이상의 고온이다. 400도 이상의 고온이 순수한 알루미늄에 인가되는 경우, 내부에 축적되는 열응력에 의해 힐록이 발생한다. 그러나 알루미늄 합금을 사용하는 경우, 내부에 축적되는 열응력이 합금 물질에 의해 분산되어 힐록이 발생하지 않는다.
- [0080] 도 6 및 도 7은 본 발명의 비교예에 따라 순수한 알루미늄을 게이트 도전체로 사용한 경우 힐록이 발생한 이미지이다. 도 8은 본 발명의 일 실시예에 따라 알루미늄 합금을 게이트 도전체로 사용한 경우의 이미지이다.
- [0081] 도 6을 참고하면, 폴리브덴/알루미늄/폴리브덴의 삼중막 구조인 게이트 도전체에서 알루미늄과 폴리브덴의 경계면에 힐록이 생겼음을 확인할 수 있다.
- [0082] 도 7을 참고하면, 알루미늄 하부막과 티타늄 나이트라이드 상부막으로 이루어진 게이트 도전체에서, 힐록(원형으로 나타남)이 발생하였음을 확인할 수 있다.
- [0083] 그러나 도 8을 참고하면, 폴리브덴/알루미늄합금/폴리브덴의 삼중막 구조인 게이트 도전체에서, 알루미늄과 폴리브덴의 경계면에서 힐록이 발생하지 않음을 확인할 수 있다. 도 8은 알루미늄과 폴리브덴을 포함하는 다중막 구조에서의 실험 결과지만, 알루미늄 합금으로 인한 알루미늄 힐록 발생 억제 효과는 폴리브덴이 아닌 다른 물질을 포함하는 다중막 구조에서도 동일하다. 힐록은 알루미늄 내부에 축적되는 열응력에 의한 압축 응력에 의해 발생하는 것이기 때문이다.
- [0084] 따라서, 본 발명에서와 같이 티타늄 나이트라이드 상부막과 알루미늄 합금 하부막으로 이루어진 게이트 도전체에서도 알루미늄 합금에 의해, 알루미늄의 힐록 발생이 억제된다.
- [0085] 도 4 및 도 5를 참고하면, 본 발명의 일 실시예에 따른 게이트 배선은 티타늄 나이트라이드로 이루어진 상부막을 포함하는 이중막 구조를 가지고 있으며, N/Ti의 비율이 1.0 이상이다.
- [0086] 통상적으로 게이트 도전체의 상부막은 HF 용액에 노출되는 경우 표면이 식각되는 문제점이 있었다. 그러나 유기 발광 표시 장치 제조 공정에서, HF 용액 노출은 필수적이고 따라서 게이트 도전체가 HF 용액에 노출되어도 식각되지 않도록 하는 것이 중요하다.
- [0087] 본 발명은 N/Ti의 비율이 1.0 이상인 티타늄 나이트라이드를 게이트 도전체의 상부막으로 사용함으로써, HF 용액에 노출되어도 게이트 도전체의 표면이 식각되지 않도록 하였다.
- [0088] 도 9 내지 도 11은 게이트 도전체 상부막의 N과 Ti의 비율에 따른 HF 용액의 식각 정도를 나타낸 것이다. 통상적으로 유기 발광 표시 장치 제조 공정에서 사용되는 HF 용액의 농도는 0.5% 내지 1.5%이다. 본 실험에서는 1.5% 농도의 HF 용액을 사용하였다.
- [0089] 도 9는 티타늄 단일막으로 이루어진 게이트 도전체를 HF 용액에 침지하였을때의 이미지이다. 도 9를 참고하면, N이 첨가되지 않고 Ti로만 이루어진 상부막을 포함하는 게이트 도전체의 경우($N/Ti = 0$), HF 용액에 의해 표면의 식각이 많이 발생함을 확인할 수 있었다.
- [0090] 도 10은 N/Ti의 비율이 0.5 내지 0.7인 게이트 도전체를 HF 용액에 침지하였을 때의 이미지이다. 도 10을 참고하면, N이 아예 첨가되지 않은 도 9에 비하여는 식각이 개선되었으나, 여전히 게이트 도전체의 식각이 일어남을 확인할 수 있었다.
- [0091] 도 11은 N/Ti의 비율이 1.0인 게이트 도전체를 HF 용액에 침지하였을때의 이미지이다. 도 11을 참고로 하면, 게이트 도전체의 상부막의 N/Ti이 비율이 1인 본 발명의 일 실시예에 따른 게이트 도전체는, HF 용액에 침지한 후에도 표면에 식각되지 않았다.
- [0092] 즉 도 9 내지 도 11을 차례로 비교하여 보면, N/Ti의 비율이 가장 낮은 도 9의 실시예에서는 HF 용액에 의한 게

이트 도전체의 식각이 많이 일어났다. 그러나, N/Ti의 비율이 1에 가까워질수록 게이트 도전체의 식각량이 감소하였으며, 도 11에 나타난바와 같이 N/Ti의 비율이 1이 되는 경우 게이트 도전체는 HF 용액에 의해 식각되지 않았다.

[0093] 도 12 및 도 13은 본 발명의 데이터 도전체를 HF 용액에 침지하기전(도 12) 및 침지후(도 13)의 이미지를 나타낸 것이다.

[0094] 본 실험에서 데이터 도전체를 1.5% HF 용액에 5분간 침지시킨 후, TiN이 손상되는지 여부를 확인하였다. 도 12는 침지전의 이미지, 도 13은 침지후의 이미지이다. 도 12 및 도 13을 참고하면, 본 발명의 일 실시예에 따라 데이터 도전체 상부막이 N/Ti 값이 1이상을 만족하는 티타늄 나이트라이드로 이루어진 경우, HF 용액에 침지하는 경우에도 게이트 도전체 상부막의 식각이 일어나지 않음을 확인할 수 있었다.

[0095] 그러면, 도 14 내지 도 18을 참고로 하여, 본 발명의 게이트 배선이 적용가능한 다른 실시예에 대하여 설명한다.

[0096] 도 14는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소의 등가 회로도이다.

[0097] 도 14에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 하나의 화소(1)는 복수의 신호선(121, 122, 123, 124, 128, 171, 172), 복수의 신호선에 연결되어 있는 복수개의 트랜지스터(T1, T2, T3, T4, T5, T6, T7), 스토리지 커패시터(storage capacitor, Cst) 및 유기 발광 다이오드(organic light emitting diode, OLED)를 포함한다.

[0098] 트랜지스터는 구동 트랜지스터(driving thin film transistor)(T1), 스위칭 트랜지스터(switching thin film transistor)(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)를 포함한다.

[0099] 신호선은 스캔 신호(Sn)를 전달하는 스캔선(121), 초기화 트랜지스터(T4)에 이전 스캔 신호(Sn-1)를 전달하는 이전 스캔선(122), 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)에 발광 제어 신호(En)를 전달하는 발광 제어선(123), 구동 트랜지스터(T1)를 초기화하는 초기화 전압(Vint)을 전달하는 초기화 전압선(124), 바이패스 박막 트랜지스터(T7)에 바이패스 신호(BP)를 전달하는 바이패스 제어선(128), 스캔선(121)과 교차하며 데이터 신호(Dm)를 전달하는 데이터선(171), 구동 전압(ELVDD)을 전달하며 데이터선(171)과 거의 평행하게 형성되어 있는 구동 전압선(172)을 포함한다.

[0100] 구동 트랜지스터(T1)의 게이트 전극(G1)은 스토리지 커패시터(Cst)의 일단(Cst1)과 연결되어 있고, 구동 트랜지스터(T1)의 소스 전극(S1)은 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있으며, 구동 트랜지스터(T1)의 드레인 전극(D1)은 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 구동 트랜지스터(T1)는 스위칭 트랜지스터(T2)의 스위칭 동작에 따라 데이터 신호(Dm)를 전달받아 유기 발광 다이오드(OLED)에 구동 전류(Id)를 공급한다.

[0101] 스위칭 트랜지스터(T2)의 게이트 전극(G2)은 스캔선(121)과 연결되어 있고, 스위칭 트랜지스터(T2)의 소스 전극(S2)은 데이터선(171)과 연결되어 있으며, 스위칭 트랜지스터(T2)의 드레인 전극(D2)은 구동 트랜지스터(T1)의 소스 전극(S1)과 연결되어 있으면서 동작 제어 트랜지스터(T5)를 경유하여 구동 전압선(172)과 연결되어 있다. 이러한 스위칭 트랜지스터(T2)는 스캔선(121)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 데이터선(171)으로 전달된 데이터 신호(Dm)를 구동 트랜지스터(T1)의 소스 전극으로 전달하는 스위칭 동작을 수행한다.

[0102] 보상 트랜지스터(T3)의 게이트 전극(G3)은 스캔선(121)과 직접 연결되어 있고, 보상 트랜지스터(T3)의 소스 전극(S3)은 구동 트랜지스터(T1)의 드레인 전극(D1)과 연결되어 있으면서 발광 제어 트랜지스터(T6)를 경유하여 유기 발광 다이오드(OLED)의 애노드(anode)와 연결되어 있으며, 보상 트랜지스터(T3)의 드레인 전극(D3)은 스토리지 커패시터(Cst)의 일단(Cst1), 초기화 트랜지스터(T4)의 드레인 전극(D4) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에 함께 연결되어 있다. 이러한 보상 트랜지스터(T3)는 스캔선(121)을 통해 전달받은 스캔 신호(Sn)에 따라 턴 온되어 구동 트랜지스터(T1)의 게이트 전극(G1)과 드레인 전극(D1)을 서로 연결하여 구동 트랜지스터(T1)를 다이오드 연결시킨다.

[0103] 초기화 트랜지스터(T4)의 게이트 전극(G4)은 이전 스캔선(122)과 연결되어 있고, 초기화 트랜지스터(T4)의 소스 전극(S4)은 초기화 전압선(124)과 연결되어 있으며, 초기화 트랜지스터(T4)의 드레인 전극(D4)은 스토리지 커패시터(Cst)의 일단(Cst1), 보상 트랜지스터(T3)의 드레인 전극(D3) 및 구동 트랜지스터(T1)의 게이트 전극(G1)에

함께 연결되어 있다. 이러한 초기화 트랜지스터(T4)는 이전 스캔선(122)을 통해 전달받은 이전 스캔 신호(Sn-1)에 따라 턴 온되어 초기화 전압(Vint)을 구동 트랜지스터(T1)의 게이트 전극(G1)에 전달하여 구동 트랜지스터(T1)의 게이트 전극(G1)의 전압을 초기화시키는 초기화 동작을 수행한다.

[0104] 동작 제어 트랜지스터(T5)의 게이트 전극(G5)은 발광 제어선(123)과 연결되어 있으며, 동작 제어 트랜지스터(T5)의 소스 전극(S5)은 구동 전압선(172)과 연결되어 있고, 동작 제어 트랜지스터(T5)의 드레인 전극(D5)은 구동 트랜지스터(T1)의 소스 전극(S1) 및 스위칭 트랜지스터(T2)의 드레인 전극(S2)에 연결되어 있다.

[0105] 발광 제어 트랜지스터(T6)의 게이트 전극(G6)은 발광 제어선(123)과 연결되어 있으며, 발광 제어 트랜지스터(T6)의 소스 전극(S6)은 구동 트랜지스터(T1)의 드레인 전극(D1) 및 보상 트랜지스터(T3)의 소스 전극(S3)과 연결되어 있고, 발광 제어 트랜지스터(T6)의 드레인 전극(D6)은 유기 발광 다이오드(OLED)의 애노드(anode)와 전기적으로 연결되어 있다. 이러한 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)는 발광 제어선(123)을 통해 전달받은 발광 제어 신호(En)에 따라 동시에 턴 온되어 구동 전압(ELVDD)이 유기 발광 다이오드(OLED)에 전달되어 유기 발광 다이오드(OLED)에 발광 전류(Ioled)가 흐르게 된다.

[0106] 바이패스 박막 트랜지스터(T7)의 게이트 전극(G7)은 바이패스 제어선(128)과 연결되어 있고, 바이패스 박막 트랜지스터(T7)의 소스 전극(S7)은 발광 제어 박막 트랜지스터(T6)의 드레인 전극(D6) 및 유기 발광 다이오드(OLED)의 애노드와 함께 연결되어 있고, 바이패스 박막 트랜지스터(T7)의 드레인 전극(D7)은 초기화 전압선(124) 및 초기화 박막 트랜지스터(T4)의 소스 전극(S4)에 함께 연결되어 있다.

[0107] 스토리지 커패시터(Cst)의 타단(Cst2)은 구동 전압선(172)과 연결되어 있으며, 유기 발광 다이오드(OLED)의 캐소드(cathode)는 공통 전압(ELVSS)과 연결되어 있다. 이에 따라, 유기 발광 다이오드(OLED)는 구동 트랜지스터(T1)로부터 발광 전류(Ioled)를 전달받아 발광함으로써 화상을 표시한다.

[0108] 이하에서 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 한 화소의 구체적인 동작 과정을 상세히 설명한다.

[0109] 우선, 초기화 기간 동안 이전 스캔선(122)을 통해 로우 레벨(low level)의 이전 스캔 신호(Sn-1)가 공급된다. 그러면, 로우 레벨의 이전 스캔 신호(Sn-1)에 대응하여 초기화 트랜지스터(T4)가 턴 온(Turn on)되며, 초기화 전압선(124)으로부터 초기화 트랜지스터(T4)를 통해 초기화 전압(Vint)이 구동 트랜지스터(T1)의 게이트 전극에 연결되고, 초기화 전압(Vint)에 의해 구동 트랜지스터(T1)가 초기화된다.

[0110] 이 후, 데이터 프로그래밍 기간 중 스캔선(121)을 통해 로우 레벨의 스캔 신호(Sn)가 공급된다. 그러면, 로우 레벨의 스캔 신호(Sn)에 대응하여 스위칭 트랜지스터(T2) 및 보상 트랜지스터(T3)가 턴 온된다.

[0111] 이 때, 구동 트랜지스터(T1)는 턴 온된 보상 트랜지스터(T3)에 의해 다이오드 연결되고, 순방향으로 바이어스된다.

[0112] 그러면, 데이터선(171)으로부터 공급된 데이터 신호(Dm)에서 구동 트랜지스터(T1)의 문턱 전압(Threshold voltage, V_{th})만큼 감소한 보상 전압($Dm+V_{th}$, V_{th} 는 (-)의 값)이 구동 트랜지스터(T1)의 게이트 전극에 인가된다.

[0113] 스토리지 커패시터(Cst)의 양단에는 구동 전압(ELVDD)과 보상 전압($Dm+V_{th}$)이 인가되고, 스토리지 커패시터(Cst)에는 양단 전압 차에 대응하는 전하가 저장된다. 이 후, 발광 기간 동안 발광 제어선(123)으로부터 공급되는 발광 제어 신호(En)가 하이 레벨에서 로우 레벨로 변경된다. 그러면, 발광 기간 동안 로우 레벨의 발광 제어 신호(En)에 의해 동작 제어 트랜지스터(T5) 및 발광 제어 트랜지스터(T6)가 턴 온된다.

[0114] 그러면, 구동 트랜지스터(T1)의 게이트 전극의 전압과 구동 전압(ELVDD) 간의 전압차에 따르는 구동 전류(I_d)가 발생하고, 발광 제어 트랜지스터(T6)를 통해 구동 전류(I_d)가 유기 발광 다이오드(OLED)에 공급된다. 발광 기간 동안 스토리지 커패시터(Cst)에 의해 구동 트랜지스터(T1)의 게이트-소스 전압(V_{gs})은 ' $(Dm+V_{th})-ELVDD$ '으로 유지되고, 구동 트랜지스터(T1)의 전류-전압 관계에 따르면, 구동 전류(I_d)는 소스-게이트 전압에서 문턱 전압을 차감한 값의 제곱 ' $(Dm-ELVDD)^2$ '에 비례한다. 따라서 구동 전류(I_d)는 구동 트랜지스터(T1)의 문턱 전압(V_{th})에 관계 없이 결정된다.

[0115] 이 때, 바이패스 트랜지스터(T7)는 바이패스 제어선(128)으로부터 바이패스 신호(BP)를 전달받는다. 바이패스 신호(BP)는 바이패스 트랜지스터(T7)를 항상 오프시킬 수 있는 소정 레벨의 전압으로서, 바이패스 트랜지스터(T7)는 트랜지스터 오프 레벨의 전압을 게이트 전극(G7)에 전달받게 됨으로써, 바이패스 트랜지스터(T7)가 항상

오프되고, 오프된 상태에서 구동 전류(Id)의 일부는 바이패스 전류(Ibp)로 바이패스 트랜지스터(T7)를 통해 빠져나가게 한다.

[0116] 따라서, 블랙 영상을 표시하는 구동 전류가 흐를 경우에 구동 전류(Id)로부터 바이패스 트랜지스터(T7)를 통해 빠져나온 바이패스 전류(Ibp)의 전류량만큼 감소된 유기 발광 다이오드의 발광 전류(Ioled)는 블랙 영상을 확실하게 표현할 수 있는 수준으로 최소의 전류량을 가지게 된다. 따라서, 바이패스 트랜지스터(T7)를 이용하여 정확한 블랙 휘도 영상을 구현하여 콘트라스트비를 향상시킬 수 있다.

[0117] 그러면 도 14에 도시한 유기 발광 표시 장치의 화소의 상세 구조에 대하여 도 15 내지 도 18을 도 14와 함께 참고하여 상세하게 설명한다.

[0118] 도 15는 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 복수개의 트랜지스터 및 커패시터를 개략적으로 도시한 도면이고, 도 16은 도 14의 구체적인 배치도이고, 도 17은 도 16의 유기 발광 표시 장치를 IV-IV선을 따라 자른 단면도이고, 도 18는 도 16의 유기 발광 표시 장치를 V-V'선 및 V'-V''선을 따라 자른 단면도이다.

[0119] 도 15에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치는 스캔 신호(Sn), 이전 스캔 신호(Sn-1), 발광 제어 신호(En) 및 바이패스 신호(BP)를 각각 인가하며 행 방향을 따라 형성되어 있는 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 바이패스 제어선(128)을 포함하고, 스캔선(121), 이전 스캔선(122), 발광 제어선(123) 및 바이패스 제어선(128)과 교차하고 있으며 화소에 데이터 신호(Dm) 및 구동 전압(ELVDD)을 각각 인가하는 데이터선(171) 및 구동 전압선(172)을 포함한다. 초기화 전압(Vint)은 초기화 전압선(124)을 통해 유기 발광 다이오드(OLED)로부터 초기화 트랜지스터(T4)를 거쳐 구동 트랜지스터(T1)로 전달된다.

[0120] 또한, 화소에는 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터(Cst), 그리고 유기 발광 다이오드(OLED)가 형성되어 있다.

[0121] 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6) 및 바이패스 트랜지스터(T7)는 반도체층(131)을 따라 형성되어 있으며, 반도체층(131)은 다양한 형상으로 굴곡되어 형성되어 있다. 이러한 반도체층(131)은 폴리 실리콘 또는 산화물 반도체로 이루어질 수 있다. 산화물 반도체는 티타늄(Ti), hafnium(Hf), 지르코늄(Zr), 알루미늄(Al), 탄탈륨(Ta), 게르마늄(Ge), 아연(Zn), 갈륨(Ga), 주석(Sn) 또는 인듐(In)을 기본으로 하는 산화물, 이들의 복합 산화물인 산화아연(ZnO), 인듐-갈륨-아연 산화물(InGaZnO4), 인듐-아연 산화물(Zn-In-O), 아연-주석 산화물(Zn-Sn-O) 인듐-갈륨 산화물(In-Ga-O), 인듐-주석 산화물(In-Sn-O), 인듐-지르코늄 산화물(In-Zr-O), 인듐-지르코늄-아연 산화물(In-Zr-Zn-O), 인듐-지르코늄-주석 산화물(In-Zr-Sn-O), 인듐-지르코늄-갈륨 산화물(In-Zr-Ga-O), 인듐-알루미늄 산화물(In-Al-O), 인듐-아연-알루미늄 산화물(In-Zn-Al-O), 인듐-주석-알루미늄 산화물(In-Sn-Al-O), 인듐-알루미늄-갈륨 산화물(In-Al-Ga-O), 인듐-탄탈륨 산화물(In-Ta-O), 인듐-탄탈륨-아연 산화물(In-Ta-Zn-O), 인듐-탄탈륨-주석 산화물(In-Ta-Sn-O), 인듐-탄탈륨-갈륨 산화물(In-Ta-Ga-O), 인듐-게르마늄 산화물(In-Ge-O), 인듐-게르마늄-아연 산화물(In-Ge-Zn-O), 인듐-게르마늄-주석 산화물(In-Ge-Sn-O), 인듐-게르마늄-갈륨 산화물(In-Ge-Ga-O), 티타늄-인듐-아연 산화물(Ti-In-Zn-O), hafnium-인듐-아연 산화물(Hf-In-Zn-O) 중 어느 하나를 포함할 수 있다. 반도체층(131)이 산화물 반도체로 이루어지는 경우에는 고온 등의 외부 환경에 취약한 산화물 반도체를 보호하기 위해 별도의 보호층이 추가될 수 있다.

[0122] 반도체층(131)은 N형 불순물 또는 P형 불순물로 채널 도핑이 되어 있는 채널 영역과, 채널 영역의 양 옆에 형성되어 있으며 채널 영역에 도핑된 도핑 불순물과 반대 타입의 도핑 불순물이 도핑되어 형성된 소스 영역 및 드레인 영역을 포함한다.

[0123] 이하에서 도 15 및 도 16을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구체적인 평면상 구조에 대해 우선 상세히 설명하고, 도 17 및 도 18을 참조하여 구체적인 단면상 구조에 대해 상세히 설명한다.

[0124] 우선, 도 15 및 도 16에 도시한 바와 같이, 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 화소(1)는 구동 트랜지스터(T1), 스위칭 트랜지스터(T2), 보상 트랜지스터(T3), 초기화 트랜지스터(T4), 동작 제어 트랜지스터(T5), 발광 제어 트랜지스터(T6), 바이패스 트랜지스터(T7), 스토리지 커패시터(Cst), 그리고 유기 발광 다이오드(OLED)를 포함하며, 이들 트랜지스터(T1, T2, T3, T4, T5, T6, T7)는 반도체층(131)을 따라 형성되어 있으며, 이러한 반도체층(131)은 구동 트랜지스터(T1)에 형성되는 구동 반도체층(131a), 스위칭 트랜지스터(T2)에 형성되는 스위칭 반도체층(131b), 보상 트랜지스터(T3)에 형성되는 보상 반도체층(131c), 초기화 트랜지스터(T4)에 형성되는 초기화 반도체층(131d), 동작 제어 트랜지스터(T5)에 형성되는 동작 제어 반도체층(131e),

발광 제어 트랜지스터(T6)에 형성되는 발광 제어 반도체층(131f) 및 바이패스 박막 트랜지스터(T7)에 형성되는 바이패스 반도체층(131g)을 포함한다.

[0125] 구동 트랜지스터(T1)는 구동 반도체층(131a), 구동 게이트 전극(125a), 구동 소스 전극(176a) 및 구동 드레인 전극(177a)을 포함한다.

[0126] 구동 반도체층(131a)은 굴곡되어 있으며, 사행 형상 또는 지그재그 형상을 가질 수 있다. 이와 같이, 굴곡된 형상의 구동 반도체층(131a)을 형성함으로써, 좁은 공간 내에 길게 구동 반도체층(131a)을 형성할 수 있다. 따라서, 구동 반도체층(131a)의 구동 채널 영역(131a1)을 길게 형성할 수 있으므로 구동 게이트 전극(125a)에 인가되는 게이트 전압의 구동 범위(driving range)는 넓어지게 된다. 따라서, 게이트 전압의 구동 범위가 넓으므로 게이트 전압의 크기를 변화시켜 유기 발광 다이오드(OLED)에서 방출되는 빛의 계조를 보다 세밀하게 제어할 수 있으며, 그 결과 유기 발광 표시 장치의 해상도를 높이고 표시 품질을 향상시킬 수 있다. 이러한 구동 반도체층(131a)은 그 형상을 다양하게 변형하여 '역S', 'S', 'M', 'W' 등의 다양한 실시예가 가능하다.

[0127] 구동 소스 전극(176a)은 구동 반도체층(131a)에서 불순물이 도핑된 구동 소스 영역(176a)에 해당하고, 구동 드레인 전극(177a)은 구동 반도체층(131a)에서 불순물이 도핑된 구동 드레인 영역(177a)에 해당한다. 구동 게이트 전극(125a)은 구동 반도체층(131a)과 중첩하고 있으며, 구동 게이트 전극(125a)은 스캔선(121), 이전 스캔선(122), 발광 제어선(123), 스위칭 게이트 전극(125b), 보상 게이트 전극(125c), 초기화 게이트 전극(125d), 동작 제어 게이트 전극(125e), 발광 제어 게이트 전극(125f)과 동일한 물질로 동일한 층에 형성되어 있다.

[0128] 스위칭 트랜지스터(T2)는 스위칭 반도체층(131b), 스위칭 게이트 전극(125b), 스위칭 소스 전극(176b) 및 스위칭 드레인 전극(177b)을 포함한다. 스위칭 게이트 전극(125b)은 스캔선(121)의 일부이다.

[0129] 데이터선(171)의 일부인 스위칭 소스 전극(176b)은 스위칭 접촉 부재(22)를 경유하여 스위칭 반도체층(131b)에서 불순물이 도핑된 스위칭 소스 영역(132b)과 연결되어 있으며, 스위칭 드레인 전극(177b)은 스위칭 반도체층(131b)에서 불순물이 도핑된 스위칭 드레인 영역(177b)에 해당한다. 이 때, 스위칭 소스 전극(176b)과 스위칭 접촉 부재(22)는 서로 다른 층에 형성되어 있다.

[0130] 이와 같이, 스위칭 소스 전극(176b)은 스위칭 소스 영역(132b)과 직접 연결되지 않고, 스위칭 접촉 부재(22)를 경유하여 스위칭 소스 영역(132b)과 연결됨으로써, 고해상도에서도 배선 마진을 확보하여 스큐(skew) 현상을 방지할 수 있다.

[0131] 보상 트랜지스터(T3)는 보상 반도체층(131c), 보상 게이트 전극(125c), 보상 소스 전극(176c) 및 보상 드레인 전극(177c)을 포함하며, 보상 소스 전극(176c)은 보상 반도체층(131c)에서 불순물이 도핑된 보상 소스 영역(176c)에 해당하고, 보상 드레인 전극(177c)은 불순물이 도핑된 보상 드레인 영역(177c)에 해당한다.

[0132] 초기화 트랜지스터(T4)는 초기화 반도체층(131d), 초기화 게이트 전극(125d), 초기화 소스 전극(176d) 및 초기화 드레인 전극(177d)을 포함한다. 초기화 소스 전극(176d)은 불순물이 도핑된 초기화 소스 영역(176d)에 해당하고, 초기화 드레인 전극(177d)은 불순물이 도핑된 초기화 드레인 영역(177d)에 해당한다.

[0133] 초기화 전압선(124)은 초기화 접촉 부재(24)를 경유하여 초기화 반도체층(131d)과 연결되어 있다. 초기화 전압선(124)과 초기화 접촉 부재(24)는 서로 다른 층에 형성되어 있다.

[0134] 동작 제어 트랜지스터(T5)는 동작 제어 반도체층(131e), 동작 제어 게이트 전극(125e), 동작 제어 소스 전극(176e) 및 동작 제어 드레인 전극(177e)을 포함한다. 구동 전압선(172)의 일부인 동작 제어 소스 전극(176e)은 동작 제어 접촉 부재(25)를 경유하여 동작 제어 반도체층(131e)과 연결되어 있고, 동작 제어 드레인 전극(177e)은 동작 제어 반도체층(131e)에서 불순물이 도핑된 동작 제어 드레인 영역(177e)에 해당한다.

[0135] 발광 제어 트랜지스터(T6)는 발광 제어 반도체층(131f), 발광 제어 게이트 전극(125f), 발광 제어 소스 전극(176f) 및 발광 제어 드레인 전극(177f)을 포함한다. 발광 제어 소스 전극(176f)은 발광 제어 반도체층(131f)에서 불순물이 도핑된 발광 제어 소스 영역(176f)에 해당하고, 발광 제어 드레인 전극(177f)은 발광 제어 접촉 부재(26)를 통해 발광 제어 반도체층(131f)과 연결되어 있다.

[0136] 바이패스 박막 트랜지스터(T7)는 바이패스 반도체층(131g), 바이패스 게이트 전극(125g), 바이패스 소스 전극(176g) 및 바이패스 드레인 전극(177g)을 포함한다. 바이패스 소스 전극(176g)은 바이패스 반도체층(131g)에서 불순물이 도핑된 바이패스 소스 영역(176g)에 해당하고, 바이패스 드레인 전극(177g)은 바이패스 반도체층(131g)에서 불순물이 도핑된 바이패스 드레인 영역(177g)에 해당한다. 바이패스 소스 전극(176g)은 발광 제어

드레인 영역(133f)과 직접 연결되어 있다.

- [0137] 구동 트랜지스터(T1)의 구동 반도체층(131a)의 일단은 스위칭 반도체층(131b) 및 동작 제어 반도체층(131e)과 연결되어 있으며, 구동 반도체층(131a)의 타단은 보상 반도체층(131c) 및 발광 제어 반도체층(131f)과 연결되어 있다. 따라서, 구동 소스 전극(176a)은 스위칭 드레인 전극(177b) 및 동작 제어 드레인 전극(177e)과 연결되고, 구동 드레인 전극(177a)은 보상 소스 전극(176c) 및 발광 제어 소스 전극(176f)과 연결된다.
- [0138] 스토리지 커패시터(Cst)는 제2 게이트 절연막(142)을 사이에 두고 배치되는 제1 스토리지 축전판(125a)과 제2 스토리지 축전판(126)을 포함한다. 제1 스토리지 축전판(125a)은 구동 게이트 전극(125a)이고, 제2 게이트 절연막(143)은 유전체가 되며, 스토리지 커패시터(Cst)에서 축전된 전하와 양 축전판(125a, 126) 사이의 전압에 의해 스토리지 커패시턴스(Storage Capacitance)가 결정된다.
- [0139] 연결 부재(174)는 데이터선(171)과 평행하게 동일한 층에 형성되어 있으며 구동 게이트 전극(125a)과 보상 박막 트랜지스터(T3)의 보상 드레인 전극(177c)을 서로 연결하고 있다. 구동 게이트 전극(125a)인 제1 스토리지 축전판(125a)은 구동 접촉 부재(21)를 경유하여 연결 부재(174)와 연결되어 있고, 보상 반도체층(131c)에서 보상 드레인 전극(177c)은 보상 접촉 부재(23)를 경유하여 연결 부재(174)와 연결되어 있다.
- [0140] 따라서, 스토리지 커패시터(Cst)는 구동 전압선(172)을 통해 제2 스토리지 축전판(126)에 전달된 구동 전압(ELVDD)과 구동 게이트 전극(125a)의 게이트 전압간의 차에 대응하는 스토리지 커패시턴스를 저장한다.
- [0141] 한편, 스위칭 트랜지스터(T2)는 발광시키하고자 하는 화소를 선택하는 스위칭 소자로 사용된다. 스위칭 게이트 전극(125b)은 스캔선(121)에 연결되어 있고, 스위칭 소스 전극(176b)은 데이터선(171)에 연결되어 있으며, 스위칭 드레인 전극(177b)은 구동 트랜지스터(T1) 및 동작 제어 트랜지스터(T5)와 연결되어 있다. 그리고, 발광 제어 트랜지스터(T6)의 발광 제어 드레인 전극(177f)은 유기 발광 다이오드(70)의 화소 전극(191)과 직접 연결되어 있다.
- [0142] 이하, 도 17 및 도 18을 참조하여 본 발명의 일 실시예에 따른 유기 발광 표시 장치의 구조에 대해 적층 순서에 따라 구체적으로 설명한다.
- [0143] 이 때, 동작 제어 트랜지스터(T5)는 발광 제어 트랜지스터(T6)의 적층 구조와 대부분 동일하므로 상세한 설명은 생략한다.
- [0144] 기판(110) 위에는 버퍼층(120)이 형성되어 있고, 기판(110)은 유리, 석영, 세라믹, 플라스틱 등으로 이루어진 절연성 기판으로 형성되어 있다.
- [0145] 버퍼층(120) 위에는 구동 반도체층(131a), 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 동작 제어 반도체층(131e), 발광 제어 반도체층(131f) 및 바이패스 반도체층(131g)이 형성되어 있다.
- [0146] 구동 반도체층(131a)은 구동 채널 영역(131a1) 및 구동 채널 영역(131a1)을 사이에 두고 서로 마주보는 구동 소스 영역(176a) 및 구동 드레인 영역(177a)을 포함하고, 스위칭 반도체층(131b)은 스위칭 채널 영역(131b1) 및 스위칭 채널 영역(131b1)을 사이에 두고 서로 마주보는 스위칭 소스 영역(132b) 및 스위칭 드레인 영역(177b)을 포함한다. 그리고, 보상 반도체층(131c)은 보상 채널 영역(131c), 보상 소스 영역(176c) 및 보상 드레인 영역(177c)을 포함하고, 초기화 반도체층(131d)은 초기화 채널 영역(131d), 초기화 소스 영역(176d) 및 초기화 드레인 영역(177d)을 포함하며, 발광 제어 반도체층(131f)은 발광 제어 채널 영역(131f1), 발광 제어 소스 영역(176f) 및 발광 제어 드레인 영역(133f)을 포함하고, 바이패스 반도체층(131g)은 바이패스 채널 영역(131g), 바이패스 소스 영역(176g) 및 바이패스 드레인 영역(177g)을 포함한다.
- [0147] 구동 반도체층(131a), 스위칭 반도체층(131b), 보상 반도체층(131c), 초기화 반도체층(131d), 동작 제어 반도체층(131e), 발광 제어 반도체층(131f) 및 바이패스 반도체층(131g) 위에는 제1 게이트 절연막(141)이 형성되어 있다. 제1 게이트 절연막(141) 위에는 스위칭 게이트 전극(125b) 및 보상 게이트 전극(125c)을 포함하는 스캔선(121), 초기화 게이트 전극(125d)을 포함하는 이전 스캔선(122), 동작 제어 게이트 전극(125e) 및 발광 제어 게이트 전극(125f)을 포함하는 발광 제어선(123), 구동 게이트 전극(제1 스토리지 축전판)(125a) 및 바이 패스 게이트 전극(125g)을 포함하는 바이 패스선(128)을 포함하는 게이트 배선(121, 122, 123, 125a, 125b, 125c, 125d, 125e, 125f, 125g, 128)이 형성되어 있다.
- [0148] 본 발명에서, 게이트 배선은 이중막 구조를 가질 수 있다. 본 발명의 일 실시예에 따른 게이트 배선은 알루미늄을 포함하는 하부막 및 티타늄 나이트라이드를 포함하는 상부막으로 이루어질 수 있다.

- [0149] 이때, 게이트 배선 상부막의 티타늄 나이트라이드의 N/Ti의 비율은 1.0 이상일 수 있다. 상기 비율은 유기 발광 표시 장치의 제조 공정에서 사용되는 HF 용액에 게이트 배선이 노출되어도 게이트 배선이 식각되지 않도록 하는 비율이다.
- [0150] 유기 발광 표시 장치의 제조 과정에서, 데이터 도전체는 접촉구멍을 통하여 반도체층 및 게이트 배선과 접촉한다. 이때, 접촉구멍의 형성에는 주로 HF 용액이 사용된다. HF 용액은 층간 절연막(160) 및 게이트 절연막(140)만을 식각하여야 하지만, 절연막 식각에 의해 노출된 게이트 배선의 상부까지 HF 용액에 의해 식각되는 문제점이 있어왔다.
- [0151] 그러나 본 발명의 게이트 배선은 게이트 배선을 이중막으로 형성하고, 게이트 배선의 상부막을 N/Ti의 비율이 1.0 이상인 티타늄 나이트라이드로 형성함으로써 HF 용액을 이용한 식각 과정에서도 게이트 배선이 식각되지 않도록 하였다.
- [0152] 본 발명에서 N/Ti의 비율은 1.0 이상 1.2 이하일 수 있다.
- [0153] 본 발명에서, 게이트 배선 하부막은 합금되지 않은 순수 알루미늄 또는 알루미늄 합금일 수 있다.
- [0154] 게이트 배선 하부막이 알루미늄 합금으로 이루어진 경우, 합금되지 않은 순수 알루미늄인 경우에 비하여 고온에서 안정하다.
- [0155] 순수 알루미늄으로 게이트 배선을 형성하는 경우, 열처리 단계에서 알루미늄 하부막의 옆면 및 알루미늄 하부막과 티타늄 나이트라이드 상부막의 경계면에서 힐록(hillock)이 발생할 수 있다.
- [0156] 이는 배선공정 중 온도 변화에 의해 순수한 알루미늄과 글래스 기판과의 열팽창 계수 차이로 인한 열 응력에 의한 결과로, 열처리 단계에서 압축 응력에 의해 힐록이 형성된다. 그러나, 순수한 알루미늄이 아니라 알루미늄 합금을 사용하는 경우 이러한 힐록이 발생하지 않는다.
- [0157] 본 발명에서 게이트 배선의 하부막으로 사용되는 알루미늄 합금의 비저항 값은 $3.5 \mu\Omega\text{-cm}$ 이하일 수 있다.
- [0158] 상기와 같은 비저항 값을 도출하기 위하여, 알루미늄 합금은 네오디뮴(Nd)을 0.1 내지 0.5 중량 % 포함할 수 있다. 또는 알루미늄 합금은 란탄(La)을 0.1 내지 0.5 중량% 포함할 수 있다.
- [0159] 종래에는, 통상적으로 2 중량%의 네오디뮴을 첨가하였다. 이 경우 비저항이 $4.3 \mu\Omega\text{-cm}$ 로 높게 나타났으며, 열처리시 힐록이 발생하였다.
- [0160] 그러나 본 발명에서는 0.1 내지 0.5 중량%의 네오디뮴 또는 란탄을 합금함으로써, 비저항을 $3.5 \mu\Omega\text{-cm}$ 이하로 조절하였다. 구체적으로, 0.3 중량%의 네오디뮴을 첨가시 알루미늄 합금의 비저항이 $3.4 \mu\Omega\text{-cm}$ 임을 확인할 수 있었다.
- [0161] 게이트 배선(121, 122, 123, 125a, 125b, 125c, 125d, 125e, 125f, 125g, 128) 및 제1 게이트 절연막(141) 위에는 제2 게이트 절연막(142)이 형성되어 있다. 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)은 질화 규소(SiNx) 또는 산화 규소(SiO₂) 따위로 형성되어 있다.
- [0162] 제2 게이트 절연막(142) 위에는 구동 접촉 부재(21), 스위칭 접촉 부재(22), 보상 접촉 부재(23), 초기화 접촉 부재(24), 동작 제어 접촉 부재(25) 및 발광 제어 접촉 부재(26)가 형성되어 있다. 그리고, 제2 게이트 절연막(142) 위에는 제1 스토리지 축전판(125a)과 중첩하는 제2 스토리지 축전판(126)이 형성되어 있다.
- [0163] 구동 접촉 부재(21)는 제2 게이트 절연막(142)에 형성된 구동 하부 접촉 구멍(41)을 통해 구동 게이트 전극(125a)과 연결되어 있고, 스위칭 접촉 부재(22)는 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 스위칭 하부 접촉 구멍(42)을 통해 스위칭 반도체층(131a)과 연결되어 있고, 보상 접촉 부재(23)는 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 보상 하부 접촉 구멍(43)을 통해 보상 반도체층(131c)과 연결되어 있고, 초기화 접촉 부재(24)는 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 초기화 하부 접촉 구멍(44)을 통해 초기화 반도체층(131d)과 연결되어 있으며, 동작 제어 접촉 부재(25)는 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 동작 제어 하부 접촉 구멍(45)을 통해 동작 제어 반도체층(131e)과 연결되어 있고, 발광 제어 접촉 부재(26)는 제1 게이트 절연막(141) 및 제2 게이트 절연막(142)에 형성된 발광 제어 하부 접촉 구멍(46)을 통해 발광 제어 반도체층(131f)과 연결되어 있다. 이 때, 구동 접촉 부재(21)는 제2 스토리지 축전판(126)에 형성된 축전 개구부(68) 내부에 위치하고 있다.
- [0164] 제2 게이트 절연막(142), 구동 접촉 부재(21), 스위칭 접촉 부재(22), 보상 접촉 부재(23), 초기화 접촉 부재

(24), 동작 제어 접촉 부재(25), 발광 제어 접촉 부재(26) 및 제2 스토리지 축전관(126) 위에는 층간 절연막(160)이 형성되어 있다. 층간 절연막(160)은 질화 규소(SiN_x) 또는 산화 규소(SiO_2) 등의 세라믹(ceramic) 계열의 소재를 사용하여 만들어질 수 있다.

[0165] 층간 절연막(160) 위에는 스위칭 소스 전극(176b)을 포함하는 데이터선(171), 구동 전압선(172), 연결 부재(174), 발광 제어 드레인 전극(177f) 및 초기화 전압선(124)을 포함하는 데이터 배선(171, 172, 174, 176b, 177f, 124)이 형성되어 있다.

[0166] 스위칭 소스 전극(176b)은 층간 절연막(160)에 형성된 스위칭 상부 접촉 구멍(62)을 통해 스위칭 접촉 부재(2)와 연결되어 있으며, 연결 부재(174)의 일단은 층간 절연막(160)에 형성된 구동 상부 접촉 구멍(61)을 통해 구동 접촉 부재와 연결되어 있고, 연결 부재(174)의 타단은 층간 절연막(160)에 형성된 보상 상부 접촉 구멍(63)을 통해 보상 접촉 부재(23)와 연결되어 있으며, 초기화 전압선(124)은 층간 절연막(160)에 형성된 초기화 상부 접촉 구멍(64)을 통해 초기화 접촉 부재(24)와 연결되어 있고, 구동 전압선(172)은 층간 절연막(160)에 형성된 동작 제어 상부 접촉 구멍(65)을 통해 동작 제어 접촉 부재(25)와 연결되어 있으며, 발광 제어 드레인 전극(177f)은 층간 절연막(160)에 형성된 발광 제어 상부 접촉 구멍(66)을 통해 발광 제어 접촉 부재(26)와 연결되어 있다.

[0167] 이 때, 스위칭 상부 접촉 구멍(62)과 스위칭 하부 접촉 구멍(42)은 서로 중첩되어 있고, 구동 상부 접촉 구멍(61)과 구동 하부 접촉 구멍(41)은 서로 중첩되어 있으며, 보상 상부 접촉 구멍(63)과 보상 하부 접촉 구멍(43)은 서로 중첩되어 있고, 초기화 상부 접촉 구멍(64)과 초기화 하부 접촉 구멍(44)은 서로 중첩되어 있으며, 동작 제어 상부 접촉 구멍(65)과 동작 제어 하부 접촉 구멍(45)은 서로 중첩되어 있고, 발광 제어 상부 접촉 구멍(66)과 발광 제어 하부 접촉 구멍(46)은 서로 중첩되어 있다.

[0168] 이와 같이, 데이터 배선(171, 172, 174, 176b, 177f, 124)은 반도체층(131) 또는 구동 게이트 전극(125a)과 직접 연결되지 않고, 제2 게이트 절연막(142) 위에 형성된 구동 접촉 부재(21), 스위칭 접촉 부재(22), 보상 접촉 부재(23), 초기화 접촉 부재(24), 동작 제어 접촉 부재(25) 및 발광 제어 접촉 부재(26)와 직접 연결되어 있으므로, 고해상도에서도 배선 마진을 확보할 수 있으며, 이를 통해 스쿠(skew) 현상을 방지할 수 있다.

[0169] 또한, 구동 접촉 부재(21), 스위칭 접촉 부재(22), 보상 접촉 부재(23), 초기화 접촉 부재(24), 동작 제어 접촉 부재(25) 및 발광 제어 접촉 부재(26)는 제2 게이트 절연막(142) 표면에서 양 방향으로 연장되는 연장부를 포함한다. 이러한 연장부를 형성함으로써, 구동 접촉 부재(21), 스위칭 접촉 부재(22), 보상 접촉 부재(23), 초기화 접촉 부재(24), 동작 제어 접촉 부재(25) 및 발광 제어 접촉 부재(26)는 고해상도에서도 데이터 배선(171, 172, 174, 176b, 177f, 124)과의 접촉이 용이해져 배선 마진을 확보할 수 있다. 연장부의 크기(d_2)는 스위칭 상부 접촉 구멍(62), 구동 상부 접촉 구멍(61), 보상 상부 접촉 구멍(63), 초기화 상부 접촉 구멍(64), 동작 제어 상부 접촉 구멍(65), 발광 제어 상부 접촉 구멍(66)의 각각의 상부의 크기(d_1)의 1배 내지 1.5배인 것이 바람직하다. 연장부의 크기(d_2)가 접촉 구멍(61, 62, 63, 64, 65, 66)의 크기(d_1)의 1배 보다 작은 경우에는 배선 마진을 확보하기 어렵고, 연장부의 크기(d_2)가 접촉 구멍(61, 62, 63, 64, 65, 66)의 크기(d_1)의 1.5배 보다 큰 경우에는 인접한 배선과의 간격이 좁아지므로 단락 등의 결함이 발생하기 쉽다.

[0170] 층간 절연막(160) 상에는 데이터 배선(171, 172, 174, 176b, 177f, 124)을 덮는 보호막(180)이 형성되어 있고, 보호막(180) 위에는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 보호막(180)에 형성된 접촉 구멍(81)을 통해 화소 전극(191)과 연결되어 있고, 초기화 전압선(124)은 보호막(180)에 형성된 접촉 구멍(82)을 통해 화소 전극(191)과 연결되어 있다.

[0171] 화소 전극(191)의 가장자리 및 보호막(180) 위에는 격벽(350)이 형성되어 있고, 격벽(350)은 화소 전극(191)을 드러내는 격벽 개구부(351)를 가진다. 격벽(350)은 폴리아크릴계 수지(polyacrylates resin) 및 폴리이미드계(polyimides) 등의 수지 또는 실리카 계열의 무기물 등으로 만들 수 있다.

[0172] 격벽 개구부(351)로 노출된 화소 전극(191) 위에는 유기 발광층(370)이 형성되고, 유기 발광층(370) 상에는 공통 전극(270)이 형성된다. 이와 같이, 화소 전극(191), 유기 발광층(370) 및 공통 전극(270)을 포함하는 유기 발광 다이오드(70)가 형성된다.

[0173] 여기서, 화소 전극(191)은 정공 주입 전극인 애노드이며, 공통 전극(270)은 전자 주입 전극인 캐소드가 된다. 그러나 본 발명에 따른 일 실시예는 반드시 이에 한정되는 것은 아니며, 유기 발광 표시 장치의 구동 방법에 따라 화소 전극(191)이 캐소드가 되고, 공통 전극(270)이 애노드가 될 수도 있다. 화소 전극(191) 및 공통 전극(270)으로부터 각각 정공과 전자가 유기 발광층(370) 내부로 주입되고, 주입된 정공과 전자가 결합한 엑시톤

(exiton)이 여기상태로부터 기저상태로 떨어질 때 발광이 이루어진다.

[0174] 유기 발광층(370)은 저분자 유기물 또는 PEDOT(Poly 3,4-ethylenedioxythiophene) 등의 고분자 유기물로 이루어진다. 또한, 유기 발광층(370)은 발광층과, 정공 주입층(hole injection layer, HIL), 정공 수송층(hole transporting layer, HTL), 전자 수송층(electron transporting layer, ETL), 및 전자 주입층(electron injection layer, EIL) 중 하나 이상을 포함하는 다중막으로 형성될 수 있다. 이들 모두를 포함할 경우, 정공 주입층이 양극인 화소 전극(191) 상에 배치되고, 그 위로 정공 수송층, 발광층, 전자 수송층, 전자 주입층이 차례로 적층된다.

[0175] 유기 발광층(370)은 적색을 발광하는 적색 유기 발광층, 녹색을 발광하는 녹색 유기 발광층 및 청색을 발광하는 청색 유기 발광층을 포함할 수 있으며, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층은 각각 적색 화소, 녹색 화소 및 청색 화소에 형성되어 컬러 화상을 구현하게 된다.

[0176] 또한, 유기 발광층(370)은 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소에 모두 함께 적층하고, 각 화소별로 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수 있다. 다른 예로, 백색을 발광하는 백색 유기 발광층을 적색 화소, 녹색 화소 및 청색 화소 모두에 형성하고, 각 화소별로 각각 적색 색필터, 녹색 색필터 및 청색 색필터를 형성하여 컬러 화상을 구현할 수도 있다. 백색 유기 발광층과 색필터를 이용하여 컬러 화상을 구현하는 경우, 적색 유기 발광층, 녹색 유기 발광층 및 청색 유기 발광층을 각각의 개별 화소 즉, 적색 화소, 녹색 화소 및 청색 화소에 증착하기 위한 증착 마스크를 사용하지 않아도 된다.

[0177] 다른 예에서 설명한 백색 유기 발광층은 하나의 유기 발광층으로 형성될 수 있음은 물론이고, 복수 개의 유기 발광층을 적층하여 백색을 발광할 수 있도록 한 구성까지 포함한다. 예로, 적어도 하나의 엘로우 유기 발광층과 적어도 하나의 청색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 시안 유기 발광층과 적어도 하나의 적색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성, 적어도 하나의 마젠타 유기 발광층과 적어도 하나의 녹색 유기 발광층을 조합하여 백색 발광을 가능하게 한 구성 등도 포함할 수 있다.

[0178] 공통 전극(270) 상에는 유기 발광 소자(70)를 보호하는 봉지 부재(도시하지 않음)가 형성될 수 있으며, 봉지 부재는 실런트에 의해 기판(110)에 밀봉될 수 있으며, 유리, 석영, 세라믹, 플라스틱, 및 금속 등 다양한 소재로 형성될 수 있다. 한편, 실런트를 사용하지 않고 공통 전극(270) 상에 무기막과 유기막을 증착하여 박막 봉지층을 형성할 수도 있다.

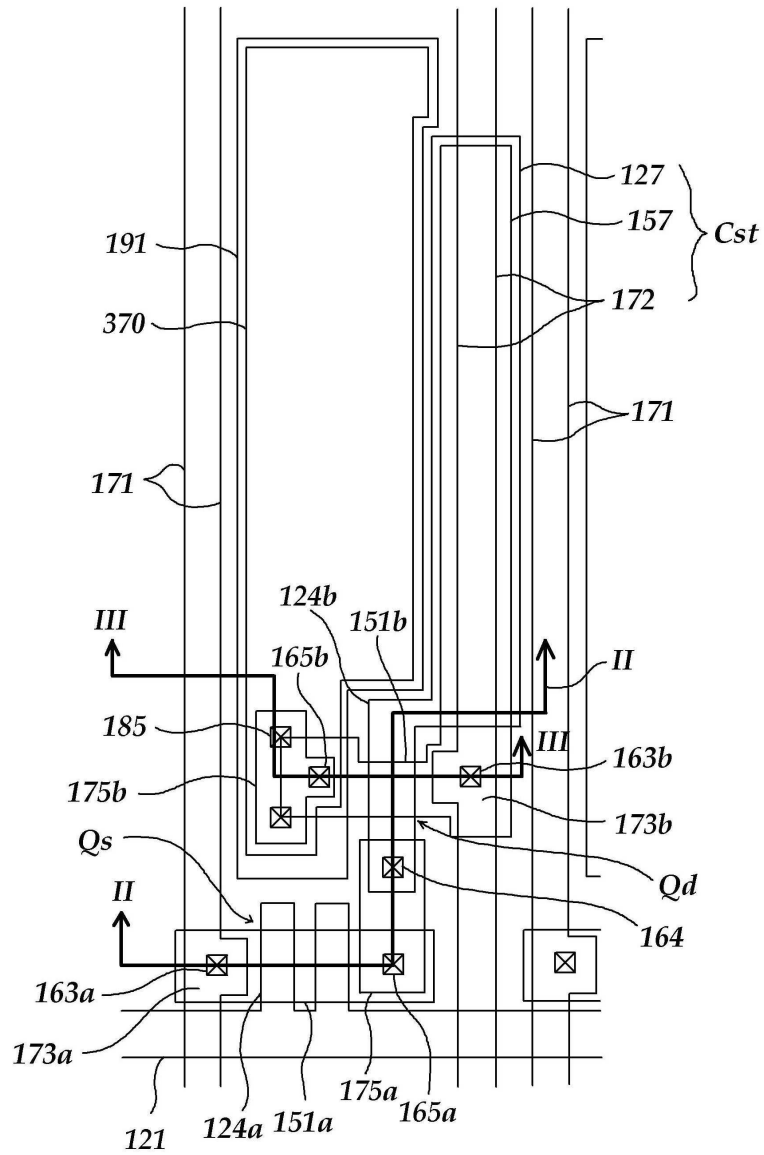
[0179] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

부호의 설명

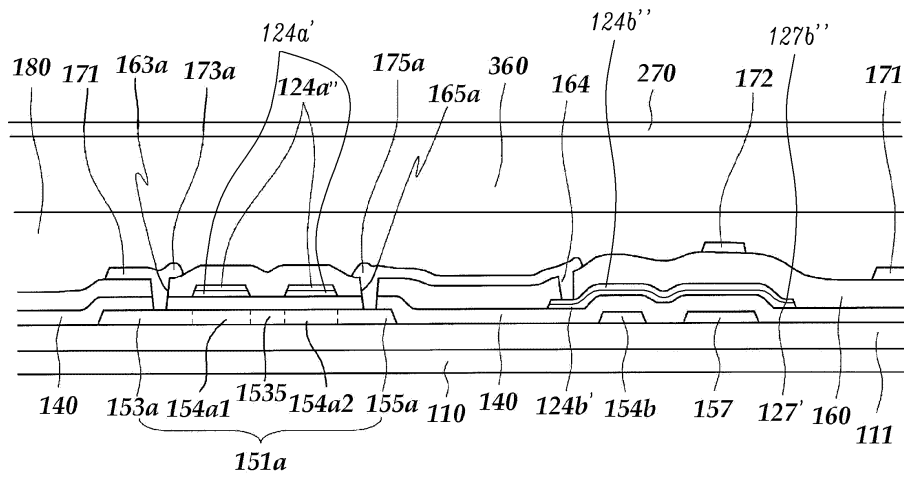
[0180] 110: 기판 111: 차단층
121: 게이트선 124: 제어 전극
127: 유지 전극 140: 게이트 절연막
151: 반도체 160: 층간 절연막
163, 164, 165: 접촉 구멍 171: 데이터선
172: 구동 전압선 172: 구동 전압선
180: 보호막 185: 접촉 구멍
190: 화소 전극 270: 공통 전극
360: 격벽 370: 유기 발광 부재

도면

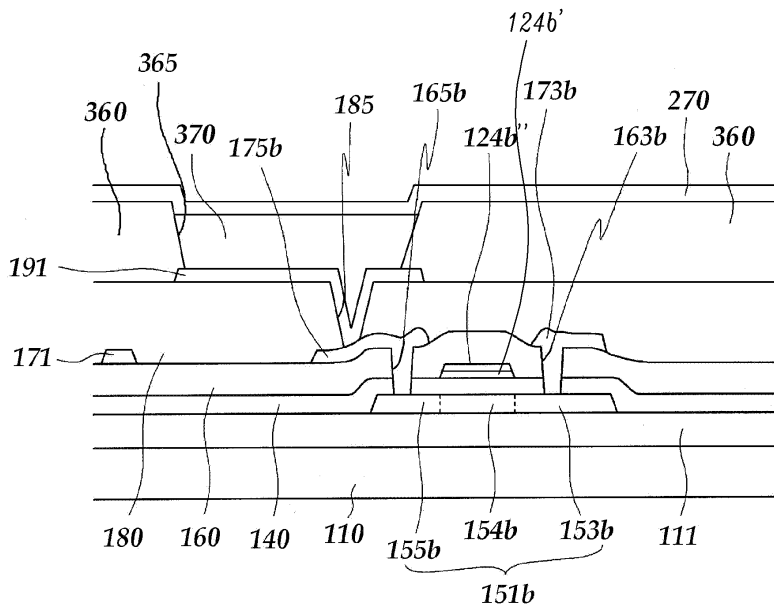
도면1



도면2



도면3



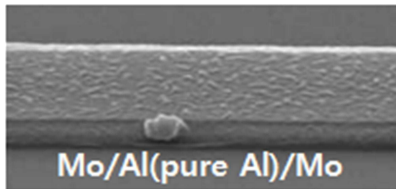
도면4

TiN (N/Ti > 1.0)
Al-Nd(0.1~0.5wt%)

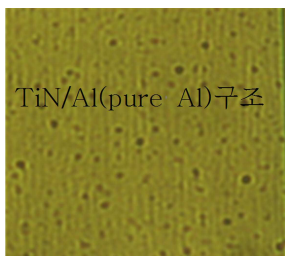
도면5

TiN (N/Ti > 1.0)
Al-La(0.1~0.5wt%)

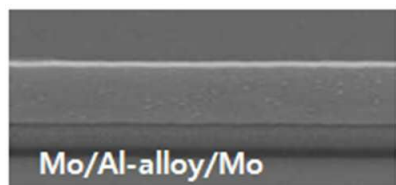
도면6



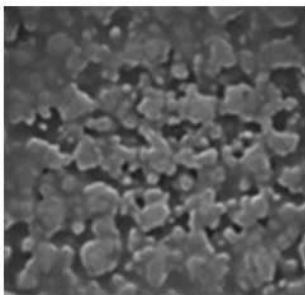
도면7



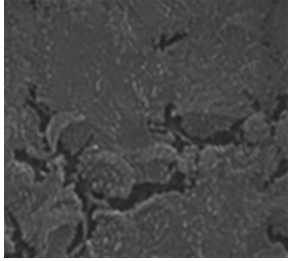
도면8



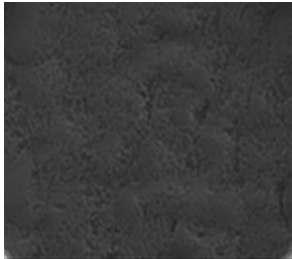
도면9



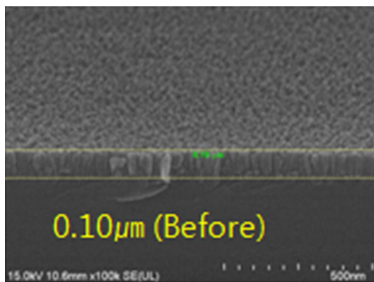
도면10



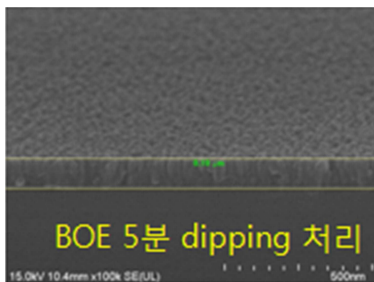
도면11



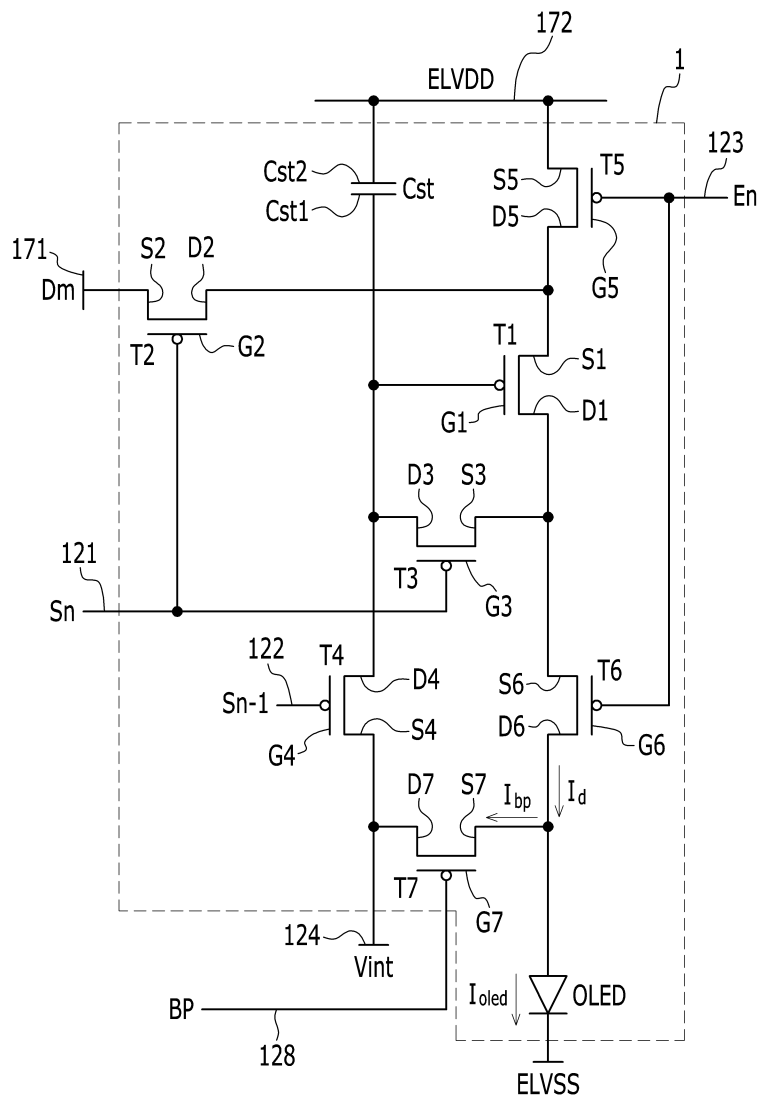
도면12



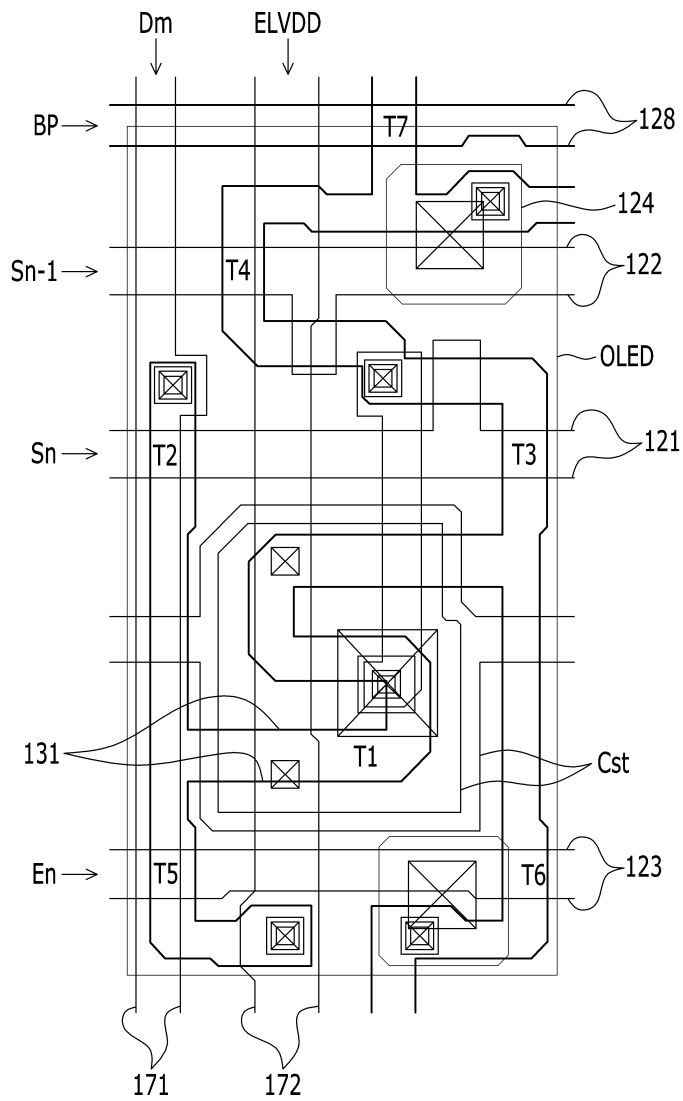
도면13



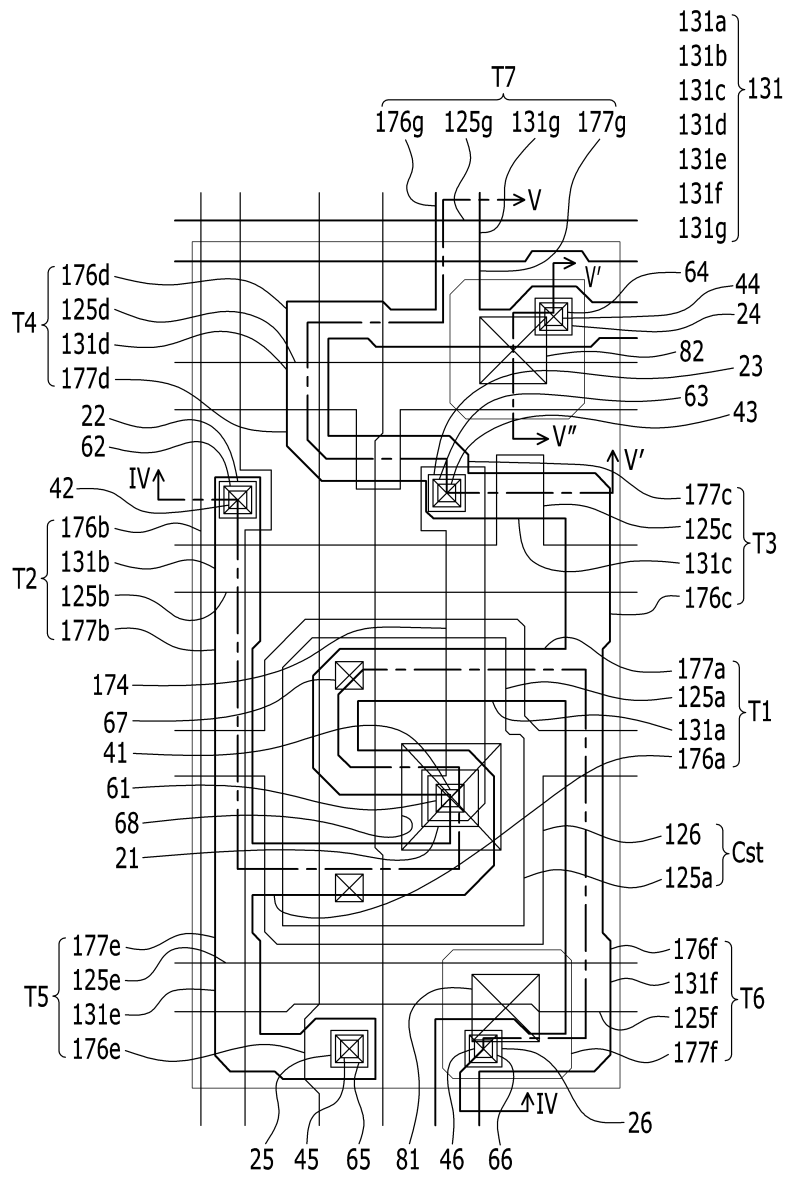
도면14



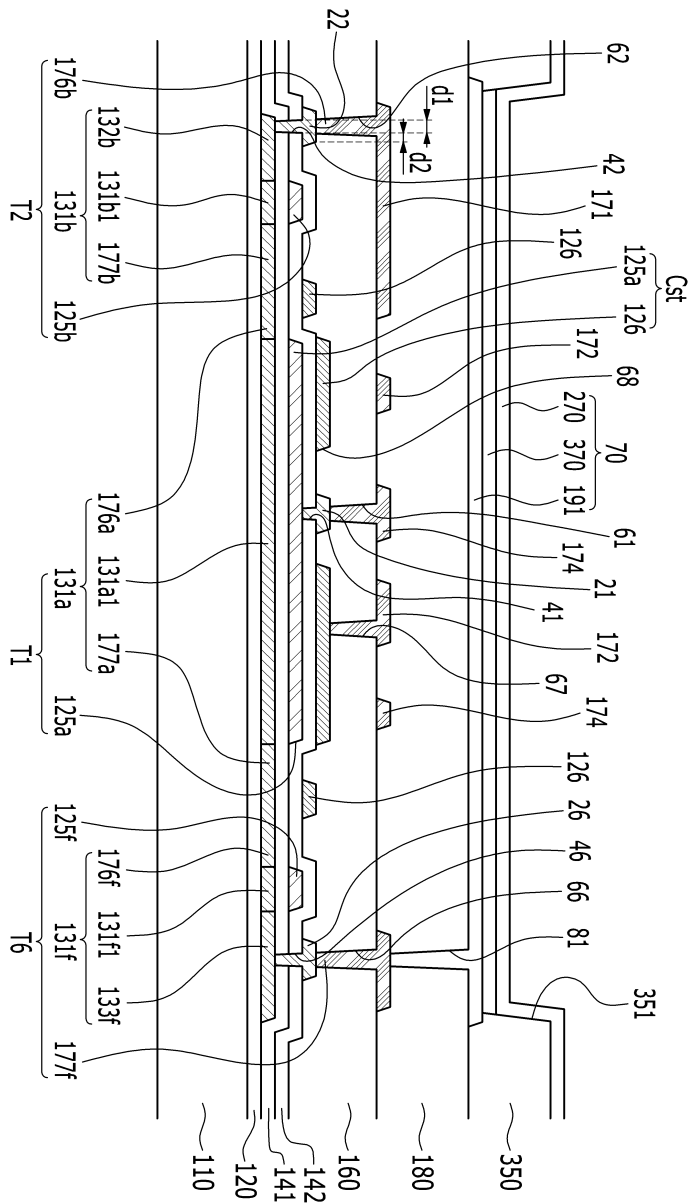
도면15



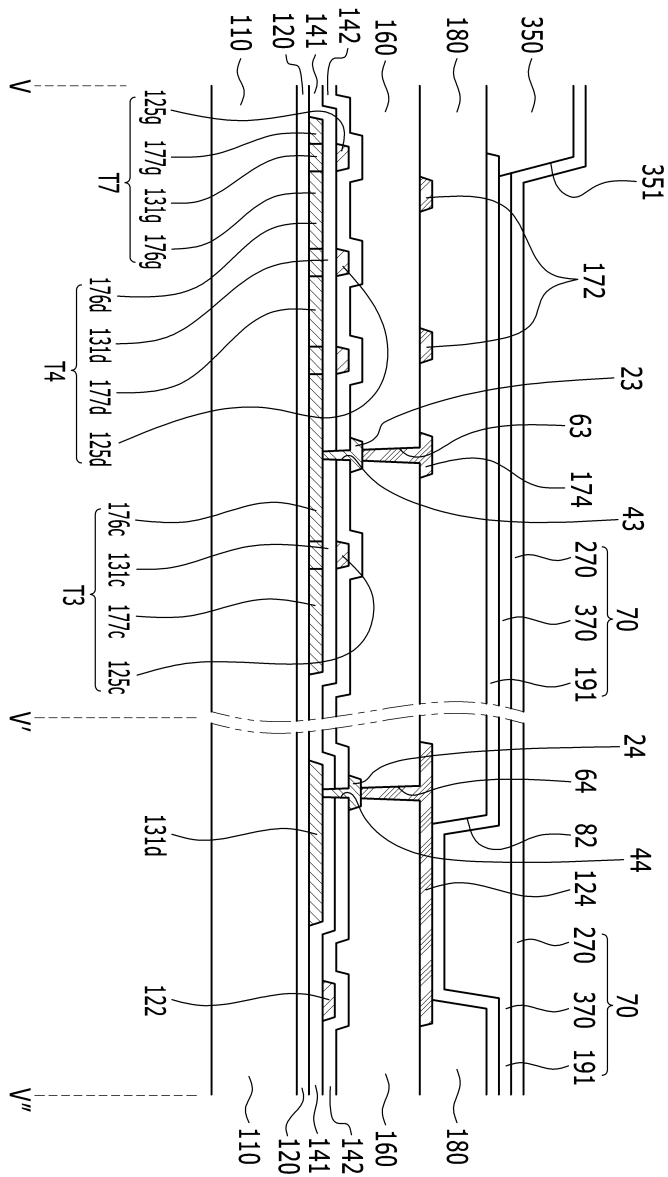
도면16



도면17



도면18



专利名称(译)	显示设备和OLED显示设备		
公开(公告)号	KR1020150092814A	公开(公告)日	2015-08-17
申请号	KR1020140013241	申请日	2014-02-05
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	SHIN HYUN EOK 신현억		
发明人	신현억		
IPC分类号	H01L27/32 G09F9/33 H01L51/50		
CPC分类号	H01L27/124 H01L27/3276		
外部链接	Espacenet		

摘要(译)

本发明涉及一种有机发光二极管显示器，包括：薄膜晶体管，包括半导体，栅极导体，源极和漏极；像素电极连接到薄膜晶体管；发光层，包括有机发光构件；和一个共同的电极。栅极导体包括底层和顶层，底层包括铝，顶层包括氮化钛。顶层氮与钛的比例为1.0或更高。COPYRIGHT KIPO 2015

$\text{TiN} \text{ (N/Ti} > 1.0\text{)}$

$\text{Al-Nd(0.1} \sim 0.5\text{wt}\%)$