



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0027971
(43) 공개일자 2015년03월13일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2006.01) H05B 33/08 (2006.01)
(21) 출원번호 10-2013-0106456
(22) 출원일자 2013년09월05일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김상규
경북 영주시 원당로225번길 67, 106동 803호 (상망동, 코아루아파트)
윤재경
경기 고양시 덕양구 백양로 126, 1108동 1405호 (화정동, 은빛마을11단지아파트)
우동균
경기 파주시 책향기로 403, 705동 705호 (동패동, 숲속길마을월드메르디앙센트럴파크)
(74) 대리인
특허법인로알

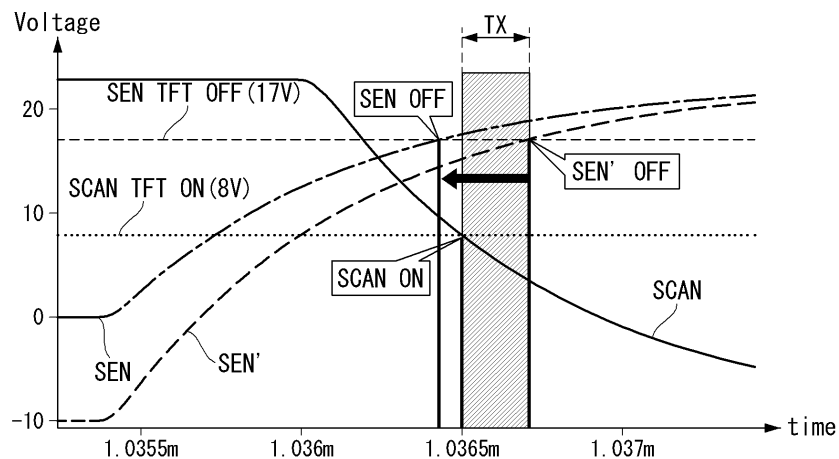
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명에 따른 유기발광 표시장치는 센싱 신호에 따라 구동 TFT의 문턱전압이 샘플링된 이후에 스캔 신호에 따라 상기 구동 TFT의 게이트-소스 전압이 프로그래밍되는 다수의 화소들이 형성된 표시패널; 및 상기 센싱 신호를 상기 스캔 신호에 비해 작은 진폭으로 생성하여 상기 화소들에 공급하는 게이트 드라이버를 구비한다.

대표도 - 도13



특허청구의 범위

청구항 1

센싱 신호에 따라 구동 TFT의 문턱전압이 샘플링된 이후에 스캔 신호에 따라 상기 구동 TFT의 게이트-소스 전압이 프로그래밍되는 다수의 화소들이 형성된 표시패널; 및

상기 센싱 신호를 상기 스캔 신호에 비해 작은 진폭으로 생성하여 상기 화소들에 공급하는 게이트 드라이버를 구비하는 것을 특징으로 하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 센싱 신호는 상기 표시 패널의 모든 위치에서 동일한 진폭으로 공급되는 것을 특징으로 하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

입력 클럭을 변조하여, 상기 센싱 신호의 생성에 기초가 되는 제1 게이트 쉬프트 클럭과, 상기 스캔 신호의 생성에 기초가 되는 제2 게이트 쉬프트 클럭을 발생한 후, 상기 제1 및 제2 게이트 쉬프트 클럭을 상기 게이트 드라이버에 공급하는 클럭 변조부를 더 구비하고;

상기 제1 게이트 쉬프트 클럭은 제1 진폭으로 발생되고, 상기 제2 게이트 쉬프트 클럭은 상기 제1 진폭보다 큰 제2 진폭으로 발생하는 것을 특징으로 하는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 클럭 변조부는,

상기 제1 진폭만큼 차이 나는 고전위의 제1 게이트 하이전압과 저전위의 제1 게이트 로우전압을 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제1 게이트 쉬프트 클럭을 발생하고,

상기 제2 진폭만큼 차이 나는 고전위의 제2 게이트 하이전압과 저전위의 제2 게이트 로우전압을 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제2 게이트 쉬프트 클럭을 발생하는 것을 특징으로 하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 제1 게이트 하이전압과 상기 제2 게이트 하이전압은 동일한 전압 레벨로 선택되고;

상기 제1 게이트 로우전압은 상기 제2 게이트 로우전압에 비해 높은 전압 레벨로 선택되는 것을 특징으로 하는 유기발광 표시장치.

청구항 6

제 2 항에 있어서,

상기 센싱 신호는 상기 표시 패널의 상단부 및 하단부에서 상기 표시 패널의 중앙부로 갈수록 더 작은 진폭으로 공급되는 것을 특징으로 하는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

입력 클럭을 변조하여, 상기 센싱 신호의 생성에 기초가 되는 제1 게이트 쉬프트 클럭과, 상기 스캔 신호의 생

성에 기초가 되는 제2 게이트 쉬프트 클럭을 발생한 후, 상기 제1 및 제2 게이트 쉬프트 클럭을 상기 게이트 드라이버에 공급하는 클럭 변조부를 더 구비하고;

1 프레임이 제1 기간, 제2 기간, 제3 기간, 제4 기간 및 제5 기간으로 분할될 때,

상기 제1 게이트 쉬프트 클럭은 상기 제1 및 제5 기간에서 제1a 진폭으로 발생되고, 상기 제2 및 제4 기간에서 상기 제1a 진폭보다 작은 제1b 진폭으로 발생되고, 상기 제3 기간에서 상기 제1b 진폭보다 작은 제1c 진폭으로 발생되며,

상기 제2 게이트 쉬프트 클럭은 상기 제1a 진폭보다 큰 제2 진폭을 갖는 것을 특징으로 하는 유기발광 표시장치.

청구항 8

제 7 항에 있어서,

상기 클럭 변조부는,

수직 동기신호를 참조로 하여, 소정 진폭만큼 차이 나는 고전위의 제1 게이트 하이전압과 저전위의 제1 게이트 로우전압 중 적어도 어느 하나의 전압 레벨을 조정하고, 그 조정된 결과를 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제1 기간, 제2 기간, 제3 기간, 제4 기간 및 제5 기간 각각에 대응되는 상기 제1 게이트 쉬프트 클럭을 발생하고,

상기 제2 진폭만큼 차이 나는 제2 게이트 하이전압과 제2 게이트 로우전압을 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제2 게이트 쉬프트 클럭을 발생하는 것을 특징으로 하는 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 제1 게이트 하이전압과 상기 제2 게이트 하이전압은 동일한 전압 레벨로 선택되고;

상기 제1 게이트 로우전압은 상기 제2 게이트 로우전압에 비해 높은 전압 레벨로 선택되며,

상기 제1 게이트 로우전압으로 선택되는 전압 레벨은 상기 제1 및 제5 기간에서 A 레벨로 발생되고, 상기 제2 및 제4 기간에서 상기 A 레벨보다 높은 B 레벨로 발생되고, 상기 제3 기간에서 상기 B 레벨보다 높은 C 레벨로 발생하는 것을 특징으로 하는 유기발광 표시장치.

청구항 10

제 1 항에 있어서,

상기 화소들 각각은,

상기 프로그래밍되는 상기 구동 TFT의 게이트-소스 전압에 따라 고전위 구동전압의 입력단과 저전위 구동전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드;

상기 구동 TFT의 게이트전극과 드레인전극 사이에 접속되며 상기 센싱 신호에 따라 스위칭되는 제1 스위치 TFT;

일단이 상기 제1 스위치 TFT에 접속되는 스토리지 커패시터; 및

데이터라인과 상기 스토리지 커패시터의 타단 사이에 접속되며 상기 스캔 신호에 따라 스위칭되는 제2 스위치 TFT를 포함하는 것을 특징으로 하는 유기발광 표시장치.

명세서

기술분야

본 발명은 액티브 매트릭스 타입의 유기발광 표시장치에 관한 것으로, 특히 휘도 불균일을 방지할 수 있는 유기발광 표시장치에 관한 것이다.

[0001]

배경 기술

- [0002] 액티브 매트릭스 타입의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.
- [0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.
- [0004] 유기발광 표시장치는 OLED를 각각 포함한 화소들을 매트릭스 형태로 배열하고 비디오 데이터의 계조에 따라 화소들의 휘도를 조절한다. 화소들 각각은 도 1과 같이 고전위 구동전압(EVDD)의 입력단과 저전위 구동전압(EVSS)의 입력단 사이에 접속된 OLED, 게이트-소스 간 전압에 따라 OLED에 흐르는 구동전류를 제어하는 구동 TFT(Thin Film Transistor, DT), 구동 TFT(DT)의 게이트전극과 드레인전극에 연결되어 구동 TFT(DT)의 문턱전압을 보상하는 보상회로(1)를 구비한다.
- [0005] 보상회로(1)는 게이트 드라이버로부터 입력되는 게이트 신호들을 기반으로 동작되어 구동 TFT(DT)의 게이트-소스 전압을 셋팅함으로써, OLED에 인가되는 구동전류가 구동 TFT(DT)의 문턱전압과 무관하게 결정되도록 한다. 보상회로(1)는 구동 TFT(DT)의 문턱전압을 샘플링하는 제1 스위치 TFT와, 구동 TFT의 게이트-소스 전압을 프로그래밍하는 제2 스위치 TFT를 포함한다. 보상회로(1)에 입력되는 게이트 신호들에는 스캔 신호(SCAN)와 센싱 신호(SEN)가 있으며, 센싱 신호(SEN)는 상기 제1 스위치 TFT를 스위칭시키는데 이용되고, 스캔 신호(SCAN)는 상기 제2 스위치 TFT를 스위칭시키는데 이용된다.
- [0006] 보상회로(1)에 입력되는 게이트 신호들(SCAN, SEN)은 도 2에 도시된 바와 같이 게이트 하이전압(VGH)과 게이트 로우전압(VGL)의 차이에 상당하는 동일한 진폭을 갖는다. 보상회로(1)를 구성하는 스위치 TFT들이 N 타입으로 구현되는 경우 게이트 하이전압(VGH)이 온 레벨로, 그리고 게이트 로우전압(VGL)이 오프 레벨로 각각 사용된다. 반면, 보상회로(1)를 구성하는 스위치 TFT들이 P 타입으로 구현되는 경우 게이트 하이전압(VGH)이 오프 레벨로, 그리고 게이트 로우전압(VGL)이 온 레벨로 각각 사용된다.
- [0007] 일반적으로 보상회로(1)를 구성하는 스위치 TFT들은 각 스위치 TFT마다 온/오프 동작전압이 서로 다르다. 특히, 구동 TFT(DT)의 게이트 전위에 영향을 주는 제1 스위치 TFT와 제2 스위치 TFT의 온/오프 동작전압은 서로 다르다. 즉, 센싱 신호(SEN)에 따라 스위칭되는 제1 스위치 TFT는 스캔 신호(SCAN)에 따라 스위칭되는 제2 스위치 TFT에 비해 온/오프 동작 전압이 상대적으로 높다. 따라서, 게이트-소스전압(Vgs)과 문턱전압(Vth) 간 차이가 0보다 큰 경우($V_{gs}-V_{th}>0$) 턴 오프 되고, 게이트-소스전압(Vgs)과 문턱전압(Vth) 간 차이가 0보다 작거나 같은 경우($V_{gs}-V_{th}\leq 0$) 턴 온 되는 다수의 P 타입 스위치 TFT들을 포함한 보상회로(1)의 경우, 게이트 신호들(SCAN, SEN)에 공통으로 적용되는 게이트 하이전압(VGH)은 각 스위치 TFT의 오프 구동을 위한 전압들 중 가장 높은 전압으로 선택되고, 게이트 신호들(SCAN, SEN)에 공통으로 적용되는 게이트 로우전압(VGL)은 각 스위치 TFT의 온 구동을 위한 전압들 중 가장 낮은 전압으로 선택된다.
- [0008] 이렇게 게이트 신호들(SCAN, SEN)의 진폭을 동일하게 설정하면, 표시패널의 라인저항과 기생용량에 기인하는 RC 딜레이에 의해 표시패널의 표시 위치에 따라 게이트 신호들(SCAN, SEN)의 지연 정도가 달라진다. 게이트 드라이버를 표시패널의 양측에 배치시키는 경우 게이트 드라이버에서 가까운 좌우 측면부에서는 RC 딜레이가 비교적 작고, 게이트 드라이버에서 상대적으로 먼 중앙부에서는 RC 딜레이가 비교적 크다. 따라서, 도 3에서와 같이 좌우 측면부에 비해 중앙부에서 게이트 신호들(SCAN, SEN)의 지연 정도가 커진다. 게이트 신호들(SCAN, SEN)의 지연이 커지면, 스캔 신호(SCAN) 및 센싱 신호(SEN)가 원하는 레벨로 풀링되거나 또는 라이징되는데 소요되는 시간이 길어진다.
- [0009] 보상회로(1)가 정상적으로 동작하기 위해서는 도 3에 도시된 사이드 신호 파형처럼, 센싱 신호(SEN)가 턴 오프 레벨(게이트 하이전압)까지 라이징된 이후에 스캔 신호(SCAN)가 턴 온 레벨(게이트 로우전압)까지 풀링되어야 한다. 그러나, 표시패널의 중앙부에서는 RC 딜레이로 인해 도 3과 같이 센싱 신호(SEN)가 턴 오프 레벨(게이트 하이전압)까지 라이징되기에 앞서 스캔 신호(SCAN)가 턴 온 레벨(게이트 로우전압)까지 풀링되므로, 각각 센싱 신호(SEN) 및 스캔 신호(SCAN)에 따라 동작되는 제1 및 제2 스위치 TFT가 소정 기간(TX) 모두 온 되어 제1 구동 TFT(DT)의 게이트-소스 전압이 왜곡된다. 도 3의 "TX"는 센싱 신호(SEN)와 스캔 신호(SCAN)가 모두 온 레벨로

유지되는 전압 충돌 기간(또는 전압 역전 기간)을 지시한다. 이러한 전압 충돌 기간(TX)은 RC 딜레이 정도에 비례하여 길어지며, 구동 TFT(DT)의 게이트-소스 전압을 원하는 레벨보다 낮추어 휘도를 저하시키는 부작용을 초래한다. 도 4는 전압 충돌에 따른 표시패널의 위치별 휘도 편차를 보여주고 있다. 도 4에서와 같이 RC 딜레이가 큰 표시패널의 중앙부에서 휘도는 가장 낮게 나타나고, RC 딜레이가 작은 표시패널의 좌우 측면부에 근접할수록 휘도는 점차 증가하게 나타난다. RC 딜레이로 인한 표시 위치별 휘도 편차를 최소화하기 위해서는 온레벨에서 오프 레벨, 또는 오프 레벨에서 온 레벨로 변하는 게이트 신호의 라이징 타임/폴링 타임을 최소화하여 전압 충돌 기간(TX)을 없애야 한다.

발명의 내용

해결하려는 과제

[0010] 따라서, 본 발명의 목적은 게이트 신호들에 의해 스위칭되는 스위치 TFT들의 온/오프 동작 특성에 맞게 상기 게이트 신호들의 진폭을 조정하여 전압 충돌 기간을 없애고 RC 딜레이로 인한 표시 위치별 휘도 편차를 최소화할 수 있도록 한 유기발광 표시장치를 제공하는 데 있다.

과제의 해결 수단

[0011] 상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 유기발광 표시장치는 센싱 신호에 따라 구동 TFT의 문턱전압이 샘플링된 이후에 스캔 신호에 따라 상기 구동 TFT의 게이트-소스 전압이 프로그래밍되는 다수의 화소들이 형성된 표시패널; 및 상기 센싱 신호를 상기 스캔 신호에 비해 작은 진폭으로 생성하여 상기 화소들에 공급하는 게이트 드라이버를 구비한다.

[0012] 상기 센싱 신호는 상기 표시 패널의 모든 위치에서 동일한 진폭으로 공급된다.

[0013] 본 발명의 일 실시예에 따른 유기발광 표시장치는 입력 클럭을 변조하여, 상기 센싱 신호의 생성에 기초가 되는 제1 게이트 쉬프트 클럭과, 상기 스캔 신호의 생성에 기초가 되는 제2 게이트 쉬프트 클럭을 발생한 후, 상기 제1 및 제2 게이트 쉬프트 클럭을 상기 게이트 드라이버에 공급하는 클럭 변조부를 더 구비하고; 상기 제1 게이트 쉬프트 클럭은 제1 진폭으로 발생되고, 상기 제2 게이트 쉬프트 클럭은 상기 제1 진폭보다 큰 제2 진폭으로 발생된다.

[0014] 상기 클럭 변조부는, 상기 제1 진폭만큼 차이 나는 고전위의 제1 게이트 하이전압과 저전위의 제1 게이트 로우전압을 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제1 게이트 쉬프트 클럭을 발생하고, 상기 제2 진폭만큼 차이 나는 고전위의 제2 게이트 하이전압과 저전위의 제2 게이트 로우전압을 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제2 게이트 쉬프트 클럭을 발생한다.

[0015] 상기 제1 게이트 하이전압과 상기 제2 게이트 하이전압은 동일한 전압 레벨로 선택되고; 상기 제1 게이트 로우전압은 상기 제2 게이트 로우전압에 비해 높은 전압 레벨로 선택된다.

[0016] 상기 센싱 신호는 상기 표시 패널의 상단부 및 하단부에서 상기 표시 패널의 중앙부로 갈수록 더 작은 진폭으로 공급된다.

[0017] 입력 클럭을 변조하여, 상기 센싱 신호의 생성에 기초가 되는 제1 게이트 쉬프트 클럭과, 상기 스캔 신호의 생성에 기초가 되는 제2 게이트 쉬프트 클럭을 발생한 후, 상기 제1 및 제2 게이트 쉬프트 클럭을 상기 게이트 드라이버에 공급하는 클럭 변조부를 더 구비하고; 1 프레임이 제1 기간, 제2 기간, 제3 기간, 제4 기간 및 제5 기간으로 분할될 때, 상기 제1 게이트 쉬프트 클럭은 상기 제1 및 제5 기간에서 제1a 진폭으로 발생되고, 상기 제2 및 제4 기간에서 상기 제1a 진폭보다 작은 제1b 진폭으로 발생되고, 상기 제3 기간에서 상기 제1b 진폭보다 작은 제1c 진폭으로 발생되며, 상기 제2 게이트 쉬프트 클럭은 상기 제1a 진폭보다 큰 제2 진폭을 갖는다.

[0018] 상기 클럭 변조부는, 수직 동기신호를 참조로 하여, 소정 진폭만큼 차이 나는 고전위의 제1 게이트 하이전압과 저전위의 제1 게이트 로우전압 중 적어도 어느 하나의 전압 레벨을 조정하고, 그 조정된 결과를 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제1 기간, 제2 기간, 제3 기간, 제4 기간 및 제5 기간 각각에 대응되는 상기 제1 게이트 쉬프트 클럭을 발생하고, 상기 제2 진폭만큼 차이 나는 제2 게이트 하이전압과 제2 게이트 로우전압을 기반으로 상기 입력 클럭을 레벨 쉬프팅하여 상기 제2 게이트 쉬프트 클럭을 발생한다.

[0019] 상기 제1 게이트 하이전압과 상기 제2 게이트 하이전압은 동일한 전압 레벨로 선택되고; 상기 제1 게이트 로우 전압은 상기 제2 게이트 로우전압에 비해 높은 전압 레벨로 선택되되, 상기 제1 게이트 로우전압으로 선택되는 전압 레벨은 상기 제1 및 제5 기간에서 A 레벨로 발생되고, 상기 제2 및 제4 기간에서 상기 A 레벨보다 높은 B 레벨로 발생되고, 상기 제3 기간에서 상기 B 레벨보다 높은 C 레벨로 발생된다.

[0020] 상기 화소들 각각은, 상기 프로그래밍되는 상기 구동 TFT의 게이트-소스 전압에 따라 고전위 구동전압의 입력단과 저전위 구동전압의 입력단 사이에 흐르는 구동전류에 의해 발광하는 유기발광다이오드; 상기 구동 TFT의 게이트전극과 드레인전극 사이에 접속되며 상기 센싱 신호에 따라 스위칭되는 제1 스위치 TFT; 일단이 상기 제1 스위치 TFT에 접속되는 스토리지 커패시터; 및 데이터라인과 상기 스토리지 커패시터의 타단 사이에 접속되며 상기 스캔 신호에 따라 스위칭되는 제2 스위치 TFT를 포함한다.

발명의 효과

[0021] 본 발명은 게이트 신호들에 의해 스위칭되는 스위치 TFT들의 온/오프 동작 특성에 맞게 상기 게이트 신호들의 진폭을 다중으로 조정하여 전압 충돌 기간을 없애고 RC 딜레이로 인한 표시 위치별 휘도 편차를 최소화할 수 있다.

도면의 간단한 설명

- [0022] 도 1은 종래 유기발광 표시장치의 화소의 등가 회로를 보여주는 도면.
- 도 2는 도 1에 도시된 보상회로에 인가되는 게이트 신호들의 파형을 보여주는 도면.
- 도 3은 종래 RC 딜레이로 인한 전압 충돌 현상(전압 역전 현상)을 보여주는 도면.
- 도 4는 종래 전압 충돌에 따른 표시패널의 위치별 휘도 편차를 보여주는 도면.
- 도 5 및 도 6은 본 발명의 실시예에 따른 유기발광 표시장치를 보여주는 도면.
- 도 7은 도 5에 형성되는 화소의 등가 회로를 보여주는 도면.
- 도 8은 본 발명의 일 실시예에 따라 서로 다른 진폭으로 발생하는 제1 및 제2 게이트 쉬프트 클럭을 보여주는 도면.
- 도 9는 도 8에 따라 발생하는 센싱 신호와 스캔 신호를 보여주는 도면.
- 도 10 및 도 11은 본 발명의 다른 실시예에 따라 제1 및 제2 게이트 쉬프트 클럭을 서로 다른 진폭으로 발생하되, 제1 게이트 쉬프트 클럭의 진폭을 제2 게이트 쉬프트 클럭의 진폭보다 적은 범위 내에서 시간에 따라 가변시키는 것을 보여주는 도면.
- 도 12는 도 10 및 도 11에 따라 발생하는 센싱 신호와 스캔 신호를 보여주는 도면.
- 도 13 및 도 14는 본 발명에 따른 다중 진폭 조정을 통해 TFT 동작 영역의 중복&역전 현상이 방지되는 것을 보여주는 도면들.
- 도 15는 본 발명에 따른 다중 진폭 조정을 통해 좌우 측면부의 화소 전류와 중앙부의 화소 전류 간 편차가 줄어드는 것을 보여주는 도면.
- 도 16은 본 발명에 따른 다중 진폭 조정을 통해 수평 방향의 휘도 균일도가 향상되는 것을 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

- [0023] 이하, 도 5 내지 도 16을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0024] 도 5 및 도 6은 본 발명의 실시예에 따른 유기발광 표시장치를 보여준다.
- [0025] 도 5를 참조하면, 본 발명의 실시 예에 따른 유기발광 표시장치는 화소들이 매트릭스 형태로 배열되는 표시패널(10)과, 데이터라인들(14)을 구동시키기 위한 데이터 드라이버(12)와, 게이트라인들(15)을 구동시키기 위한 게이트 드라이버(13)와, 드라이버들(12,13)의 동작 타이밍을 제어하는 타이밍 컨트롤러(11)를 구비한다. 본 발명

의 실시 예에 따른 유기발광 표시장치는 입력 클럭(CLKs)을 변조하여 서로 다른 진폭의 제1 게이트 쉬프트 클럭(GSC1)과 제2 게이트 쉬프트 클럭(GSC2)을 발생하여 게이트 드라이버(13)에 공급하는 클럭 변조부(16)를 더 구비한다.

[0026] 표시패널(10)에는 다수의 데이터라인들(14), 이 데이터라인들(14)과 교차되는 다수의 게이트라인들(15), 데이터라인들(14)과 게이트라인들(15)의 교차 영역들에 형성되는 다수의 화소들이 구비된다. 게이트라인들(15)은 센싱 신호를 화소들에 공급하기 위한 센싱신호 공급라인들, 스캔 신호를 화소들에 공급하기 위한 스캔신호 공급라인들, 에미션 신호를 화소들에 공급하기 위한 에미션신호 공급라인들을 포함한다. 게이트라인들(15)은 초기화 신호를 화소들에 공급하기 위한 초기화신호 공급라인들을 더 포함할 수 있다. 화소들 각각은 고전위 구동전압(EVDD), 저전위 구동전압(EVSS) 및 기준 전압을 공급받는다. 화소들(P) 각각은 센싱신호 공급라인, 스캔신호 공급라인, 에미션신호 공급라인에 접속되며, 나아가 초기화신호 공급라인에 접속될 수 있다.

[0027] 타이밍 컨트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(DATA)를 표시패널(10)의 해상도에 맞게 정렬하여 데이터 드라이버(12)에 공급한다. 또한, 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 드라이버(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호와, 게이트 드라이버(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호를 발생한다. 데이터 타이밍 제어신호에는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 샘플링 클럭(Source Sampling Clock : SSC), 소스 출력 인에이블신호(SOE) 등이 포함된다. 게이트 타이밍 제어신호에는 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 출력 인에이블신호(Gate Output Enable : GOE) 등이 포함된다.

[0028] 데이터 드라이버(12)는 다수의 소스 드라이브 IC들을 포함한다. 소스 드라이브 IC들은 타이밍 컨트롤러(11)로부터 디지털 비디오 데이터들(DATA)을 입력 받는다. 소스 드라이브 IC들은 타이밍 컨트롤러(11)로부터의 데이터 타이밍 제어신호에 응답하여 디지털 비디오 데이터들(DATA)을 감마보상전압으로 변환하여 데이터전압을 발생하고, 그 데이터전압을 스캔 신호에 동기되도록 표시패널(10)의 데이터라인들(14)에 공급한다. 소스 드라이브 IC들은 COG(Chip On Glass) 공정이나 TAB(Tape Automated Bonding) 공정으로 표시패널(10)의 데이터라인들(14)에 접속될 수 있다. 이러한 데이터 드라이버(12)는 RC 딜레이에 따른 신호 지연을 최소화하기 위해 표시패널(10)의 상측에 배치된 제1 데이터 드라이버(12A)와 표시패널(10)의 하측에 배치된 제2 데이터 드라이버(12B)를 포함할 수 있다.

[0029] 게이트 드라이버(13)는 타이밍 컨트롤러(11)로부터의 게이트 타이밍 제어신호와, 클럭 변조부(16)로부터의 제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)을 기반으로 제1 진폭의 스캔 신호와, 상기 제1 진폭보다 큰 제2 진폭의 센싱 신호를 발생하고, 스캔 신호를 스캔신호 공급라인에, 그리고 센싱 신호를 센싱신호 공급라인에 각각 공급한다. 이를 위해, 게이트 드라이버(13)는 센싱 신호를 발생하는 제1 게이트 쉬프트 레지스터와, 스캔 신호를 발생하는 제2 게이트 쉬프트 레지스터를 포함한다.

[0030] 한편, 게이트 드라이버(13)는 에미션 신호와 초기화 신호를 더 발생하고, 에미션 신호를 에미션신호 공급라인에, 그리고 초기화 신호를 초기화신호 공급라인에 각각 공급할 수 있다. 이를 위해, 게이트 드라이버(13)는 에미션 신호를 발생하는 제3 게이트 쉬프트 레지스터와, 초기화 신호를 발생하는 제4 게이트 쉬프트 레지스터를 더 포함할 수 있다. 여기서, 에미션 신호와 초기화 신호는 상기 제1 진폭 및 상기 제2 진폭 중 어느 하나를 갖도록 발생될 수 있으나, 상기 제2 진폭을 갖도록 발생됨이 바람직하다.

[0031] 이 경우, 제1 게이트 쉬프트 레지스터는 제1 스타트신호를 N(N은 2 이상의 양의 정수) 상(Phase)의 제1 게이트 쉬프트 클럭(GSC1)에 따라 쉬프트시켜 센싱 신호를 생성한다. 그리고, 제2 내지 제4 게이트 쉬프트 레지스터는 각각 제2 내지 제4 스타트신호를 N 상의 제2 게이트 쉬프트 클럭(GSC2)에 따라 쉬프트시켜 스캔 신호, 에미션 신호, 및 초기화 신호를 각각 생성한다.

[0032] 이러한 게이트 드라이버(13)는 GIP(Gate In Panel) 방식으로 표시패널(100)의 화소 어레이(PA) 바깥의 비표시 영역에 직접 형성될 수 있다. 게이트 드라이버(13)는 RC 딜레이에 따른 신호 지연을 최소화하기 위해 표시패널(10)의 좌측 및 우측 비표시 영역에 나뉘어 형성될 수 있다. 좌측 및 우측 게이트 드라이버(13A, 13B) 각각은 상기 제1 내지 제4 게이트 쉬프트 레지스터를 포함할 수 있다.

[0033] 클럭 변조부(16)는 타이밍 컨트롤러(11)로부터 공급되는 입력 클럭들(CLKs)의 TTL(Transistor-Transistor-Logic) 로직 레벨 전압을 표시패널(10)에 형성된 TFT를 스위칭시킬 수 있는 전압으로 레벨 쉬프팅하여 제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)을 발생하되, 센싱 신호 및 스캔 신호(SEN, SCAN)의 진폭이 서로 달라지도록

제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)을 다른 진폭으로 발생하여 종래의 전압 충돌 현상(또는 전압 역전 현상)을 용이하게 방지할 수 있다.(도 8 및 도 9 참조)

[0034] 나아가, 클럭 변조부(16)는 센싱 신호(SEN)가 스캔 신호(SCAN)에 비해 작은 진폭을 갖도록 제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)을 발생하되, 제1 게이트 쉬프트 클럭(GSC1)을 수직 동기신호(Vsync)를 기초로 1 프레임 내에서 시간에 따라 가변시킴으로써, 표시패널(10)의 상단부 및 하단부에 비해 표시패널(10)의 중앙부에서 센싱 신호(SEN)의 진폭이 가장 작아지도록 하여 종래의 전압 충돌 현상(또는 전압 역전 현상)을 보다 효과적으로 방지할 수 있다.(도 10 내지 도 12 참조)

[0035] 도 7은 도 5에 형성되는 화소의 등가 회로를 보여준다. 화소를 구성하는 TFT들은 P 타입으로 구현될 수 있으나, 본 발명의 기술적 사상은 이제 한정되지 않는다.

[0036] 도 7을 참조하면, 화소(P)는 고전위 구동전압(EVDD)의 입력단과 저전위 구동전압(EVSS)의 입력단 사이에 접속되어 구동전류에 의해 발광하는 OLED, 게이트-소스 간 전압에 따라 OLED에 흐르는 구동전류를 제어하는 구동 TFT(Thin Film Transistor, DT), 구동 TFT(DT)의 게이트전극과 드레인전극에 연결되어 구동 TFT(DT)의 문턱전압을 보상하는 보상회로를 포함한다.

[0037] 보상회로는 구동 TFT(DT)의 게이트전극과 드레인전극 사이에 접속되며 센싱 신호(SEN)에 따라 스위칭되는 제1 스위치 TFT(ST1), 일단이 제1 스위치 TFT(ST1)에 접속되는 스토리지 커패시터(Cst), 데이터라인(14)과 스토리지 커패시터(Cst)의 타단 사이에 접속되며 스캔 신호(SCAN)에 따라 스위칭되는 제2 스위치 TFT(ST2), 및 스토리지 커패시터(Cst)의 양단을 초기화하고 OLED의 흐르는 구동전류를 단속하는 스위칭회로(SC)를 포함한다. 여기서, 스위칭회로(SC)는 초기화신호 공급라인을 통해 공급되는 초기화 신호(INIT)에 따라 스위칭되는 제3 스위치 TFT(미도시), 에미션신호 공급라인을 통해 공급되는 에미션 신호(EM)에 따라 스위칭되는 제4 스위치 TFT(미도시)를 포함할 수 있다.

[0038] 제1 스위치 TFT(ST1)의 게이트전극은 센싱신호 공급라인에, 소스전극은 구동 TFT(DT)의 드레인전극에, 그리고 드레인전극은 구동 TFT(DT)의 게이트전극에 접속된다. 제1 스위치 TFT(ST1)는 센싱신호 공급라인을 통해 공급되는 센싱 신호(SEN)에 따라 스위칭되어, 구동 TFT(DT)의 문턱전압을 샘플링한다.

[0039] 제2 스위치 TFT(ST2)의 게이트전극은 스캔신호 공급라인에, 소스전극은 데이터라인(14)에, 그리고 드레인전극은 스토리지 커패시터(Cst)의 타단에 접속된다. 제2 스위치 TFT(ST2)는 스캔신호 공급라인을 통해 공급되는 스캔 신호(SCAN)에 따라 스위칭되어, 데이터전압(Vdata)를 스토리지 커패시터(Cst)의 타단에 인가함으로써, 구동 TFT(DT)의 게이트-소스 전압(Vgs)을 원하는 값으로 프로그래밍한다.

[0040] 스토리지 커패시터(Cst)는 제1 스위치 TFT(ST1)에 의해 샘플링되는 구동 TFT(DT)의 문턱전압과, 제2 스위치 TFT(ST2)에 의해 셋팅되는 구동 TFT(DT)의 게이트-소스 전압(Vgs)을 유지시키는 기능을 한다.

[0041] 화소(P)가 안정적으로 구동하기 위해서는 제1 스위치 TFT(ST1)가 온 상태에서 오프 상태로 변화된 이후에 제2 스위치 TFT(ST2)가 오프 상태에서 온 상태로 변화되어야 한다. 그런데, 구동 TFT(DT)의 게이트 전위에 영향을 주는 제1 스위치 TFT(ST1)와 제2 스위치 TFT(ST2)의 온/오프 동작전압은 서로 다르다. 즉, 센싱 신호(SEN)에 따라 스위칭되는 제1 스위치 TFT(ST1)는 스캔 신호(SCAN)에 따라 스위칭되는 제2 스위치 TFT(ST2)에 비해 온/오프 동작 전압이 상대적으로 높다. 이때, 센싱 신호(SEN)와 스캔 신호(SCAN)의 진폭이 종래와 같이 동일하게 설정되면, 제2 스위치 TFT(ST2)에 비해 제1 스위치 TFT(ST1)에서 온/오프 동작 스위칭에 소요되는 시간이 더 길어져, 종래와 같은 전압 충돌 현상(또는 전압 역전 현상)이 발생한다.

[0042] 본 발명은 전압 충돌 기간을 없애고 RC 딜레이로 인한 표시 위치별 휘도 편차를 최소화하기 위해 게이트 신호들(SEN, SCAN)에 의해 각각 스위칭되는 스위치 TFT들(ST1, ST2)의 온/오프 동작 특성에 맞게 상기 게이트 신호들(SEN, SCAN)의 진폭을 다르게 조정한다. 본 발명은 상대적으로 온/오프 동작 전압이 높은 스위치 TFT를 제어하기 위한 게이트 신호의 진폭을 상대적으로 온/오프 동작 전압이 낮은 스위치 TFT를 제어하기 위한 게이트 신호의 진폭에 비해 낮춘다. 즉, 본 발명은 오프 전압이 상대적으로 높은 제1 스위치 TFT(ST1)의 게이트전극에 인가되는 센싱 신호(SEN)의 진폭을 제2 스위치 TFT(ST2)의 게이트전극에 인가되는 스캔 신호(SCAN)의 진폭에 비해 작게 하여 제1 스위치 TFT(ST1)의 오프 시점을 제2 스위치 TFT(ST2)의 온 시점에 비해 빠르게 한다.

[0043] 도 8은 본 발명의 일 실시예에 따라 서로 다른 진폭으로 발생하는 제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)을 보여준다. 그리고, 도 9는 도 8에 따라 발생하는 센싱 신호(SEN)와 스캔 신호(SCAN)를 보여준다.

[0044] 센싱 신호(SEN)가 스캔 신호(SCAN)에 비해 작은 진폭으로 생성되도록, 본 발명의 클럭 변조부(16)는 도 8과 같

이 제1 진폭(W1)만큼 차이 나는 고전위의 제1 게이트 하이전압(VGH1)과 저전위의 제1 게이트 로우전압(VGL1)을 기반으로 입력 클럭(CLKs)을 레벨 쉬프팅하여 제1 진폭(W1)의 제1 게이트 쉬프트 클럭(GSC1)을 발생할 수 있다. 그리고, 클럭 변조부(16)는 제2 진폭(W2)만큼 차이 나는 고전위의 제2 게이트 하이전압(VGH2)과 저전위의 제2 게이트 로우전압(VGL2)을 기반으로 입력 클럭(CLKs)을 레벨 쉬프팅하여 제2 진폭(W2)의 제2 게이트 쉬프트 클럭(GSC2)을 발생할 수 있다.

[0045] 여기서, 본 발명의 클럭 변조부(16)는 제1 게이트 하이전압(VGH1)과 제1 게이트 로우전압(VGL1) 중 적어도 어느 하나의 전압 레벨을 조정하여 상기 제1 진폭(W1)이 상기 제2 진폭(W2)에 비해 작아지도록 할 수 있다. 다만, 제1 스위치 TFT(ST1)의 오프 전압이 높기 때문에, 본 발명의 클럭 변조부(16)는 제1 게이트 하이전압(VGH1)을 제2 게이트 하이전압(VGH2)과 동일한 전압 레벨로 선택하고, 제1 게이트 로우전압(VGL1)을 제2 게이트 로우전압(VGL2)에 비해 높은 전압 레벨로 선택할 수 있다.

[0046] 이러한 제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)에 따라, 도 9에서와 같이 센싱 신호(SEN)는 제2 진폭(W2)의 스캔 신호(SCAN)에 비해 더 작은 제1 진폭(W1)으로 공급되되, 표시패널(10)의 모든 위치에서 동일한 제1 진폭(W1)으로 공급된다.

[0047] 도 10 및 도 11은 본 발명의 다른 실시예에 따라 제1 및 제2 게이트 쉬프트 클럭을 서로 다른 진폭으로 발생하되, 제1 게이트 쉬프트 클럭의 진폭을 제2 게이트 쉬프트 클럭의 진폭보다 적은 범위 내에서 시간에 따라 가변시키는 것을 보여준다. 그리고, 도 12는 도 10 및 도 11에 따라 발생하는 센싱 신호와 스캔 신호를 보여준다.

[0048] 센싱 신호(SEN)가 스캔 신호(SCAN)에 비해 작은 진폭으로 생성되도록, 본 발명의 클럭 변조부(16)는 도 10 및 도 11과 같이 수직 동기신호(Vsync)를 참조로 하여, 소정 진폭만큼 차이 나는 고전위의 제1 게이트 하이전압(VGH1)과 저전위의 제1 게이트 로우전압(VGL1) 중 적어도 어느 하나의 전압 레벨을 조정하고, 그 조정된 결과를 기반으로 입력 클럭(CLKs)을 레벨 쉬프팅하여 1 프레임 내에서 진폭이 변하는 제1 게이트 쉬프트 클럭(GSC1)을 발생할 수 있다. 그리고, 클럭 변조부(16)는 제2 진폭만큼 차이 나는 고전위의 제2 게이트 하이전압(VGH2)과 저전위의 제2 게이트 로우전압(VGL2)을 기반으로 입력 클럭(CLKs)을 레벨 쉬프팅하여 제1 게이트 쉬프트 클럭(GSC1)의 최대 진폭보다 큰 제2 진폭의 제2 게이트 쉬프트 클럭(GSC2)을 발생할 수 있다.

[0049] 예를 들어, 도 10 및 도 11에서와 같이 1 프레임이 제1 기간(t1), 제2 기간(t2), 제3 기간(t3), 제4 기간(t4) 및 제5 기간(t5)으로 분할될 때, 클럭 변조부(16)는 제1 게이트 쉬프트 클럭(GSC1)을, 상기 제1 및 제5 기간(t1, t5)에서 제1a 진폭(W1a)으로 발생하고, 상기 제2 및 제4 기간(t2, t4)에서 상기 제1a 진폭(W1a)보다 작은 제1b 진폭(W1b)으로 발생하고, 상기 제3 기간(t3)에서 상기 제1b 진폭(W1b)보다 작은 제1c 진폭(W1c)으로 발생할 수 있다. 이때, 클럭 변조부(16)는 상기 제2 게이트 쉬프트 클럭(GSC2)을 상기 제1a 진폭(W1a)보다 큰 제2 진폭(W2)으로 발생할 수 있다.

[0050] 이를 위해, 클럭 변조부(16)는 상기 고전위의 제1 게이트 하이전압(VGH1)과 상기 저전위의 제1 게이트 로우전압(VGL1) 중 적어도 어느 하나의 전압 레벨을 조정하고, 그 조정된 결과를 기반으로 상기 입력 클럭(CLKs)을 레벨 쉬프팅하여 상기 제1 기간(t1), 제2 기간(t2), 제3 기간(t3), 제4 기간(t4) 및 제5 기간(t5) 각각에 대응되는 상기 제1 게이트 쉬프트 클럭(GSC1)을 발생할 수 있다.

[0051] 클럭 변조부(16)는 상기 저전위의 제1 게이트 로우전압(VGL1)을 시간에 따라 가변시킴으로써, 상기 각 기간들(t1~t5)에 대응되는 제1 게이트 쉬프트 클럭(GSC1)을 발생할 수 있다. 클럭 변조부(16)는 제1 게이트 로우전압(VGL1)을 상기 제1 및 제5 기간(t1, t5)에서 A 레벨(VGL1a)로 조정하고, 상기 제2 및 제4 기간(t2, t4)에서 A 레벨(VGL1a)보다 높은 B 레벨(VGL1b)로 조정하며, 상기 제3 기간(t3)에서 B 레벨(VGL1b)보다 높은 C 레벨(VGL1c)로 조정할 수 있다. 여기서, A 내지 C 레벨(VGL1a, VGL1b, VGL1c)은 모두 제2 게이트 로우전압(VGL2)에 비해 높은 전압 레벨을 갖는다.

[0052] 이러한 제1 및 제2 게이트 쉬프트 클럭(GSC1, GSC2)에 따라, 도 12에서와 같이 센싱 신호(SEN)는 제2 진폭(W2)의 스캔 신호(SCAN)에 비해 더 작은 제1 진폭(W1)으로 공급되되, 표시패널(10)의 위치에서 따라 상기 제1 진폭(W1)을 상한으로 하여 그보다 같거나 작은 범위 내에서 가변되는 다수의 진폭들을 갖는다.

[0053] 도 13 및 도 14는 본 발명에 따른 다중 진폭 조정을 통해 TFT 동작 영역의 중복&역전 현상이 방지되는 것을 보여준다.

[0054] 화소(P)의 구동 순서상 구동 TFT(DT)의 게이트-소스 전압을 프로그래밍하는 동작은 구동 TFT(DT)의 문턱전압이 샘플링 완료된 이후에 이뤄져야 한다. 즉, 프로그래밍을 위한 제2 스위치 TFT(ST1)는 문턱전압 샘플링을 위한 제1 스위치 TFT(ST1)가 오프 된 이후에 온 되어야 한다. 그런데, 제1 스위치 TFT(ST1)의 온/오프 동작 전압

(17V)은 제2 스위치 TFT(ST2)의 그릇(8V)에 비해 높기 때문에, 본 발명은 도 13 및 도 14에서와 같이 제1 스위치 TFT(ST1)를 제어하는 센싱 신호(SEN)의 진폭을 제2 스위치 TFT(ST2)를 제어하는 스캔 신호(SCAN)의 진폭에 비해 줄인다. 센싱 신호(SEN)의 진폭을 줄이기 위해서는 게이트 하이전압과 게이트 로우전압 중 적어도 어느 하나를 스캔 신호(SCAN)와 다르게 조정할 수 있다. 도 13 및 도 14에서는 센싱 신호(SEN) 및 스캔 신호(SCAN)의 게이트 하이전압을 23V로 동일하게 설정하는 대신, 스캔 신호(SCAN)의 게이트 로우전압을 -10V로 설정하고 센싱 신호(SEN)의 게이트 로우전압을 0V로 설정한 예를 보여주고 있다. 도면에서, SEN'는 스캔 신호(SCAN)와 동일한 게이트 로우전압(-10V)을 갖도록 설정된 종래의 센싱 신호를 지시한다.

[0055]

본 발명은 이렇게 센싱 신호(SEN)의 진폭을 줄임으로써 센싱 신호(SEN)가 턴 오프 레벨(게이트 하이전압)까지 라이징되는데 소요되는 시간을 줄여, 제1 스위치 TFT(ST1)의 오프 시점을 제2 스위치 TFT(ST2)의 온 시점보다 앞당긴다. 그 결과, 제1 및 제2 스위치 TFT(ST1,ST2)가 동시에 온 되는 전압 충돌 기간(또는 전압 역전 기간)은 도 14에서와 같이 방지된다. 이를 통해 본 발명은 RC 딜레이에 의한 TFT 동작영역 중복&역전 현상을 피할 수 있다.

[0056]

또한, 본 발명은 도 15에 도시된 바와 같이 다중 진폭 조정을 통해 좌우 측면부의 화소 전류와 중앙부의 화소 전류 간 편차를 줄일 수 있다. 본 발명은 도 16에 도시된 바와 같이 다중 진폭 조정을 통해 RC 딜레이로 인한 표시 위치별 휘도 편차를 최소화하여 수평 방향의 휘도 균일도를 크게 높일 수 있다.

[0057]

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

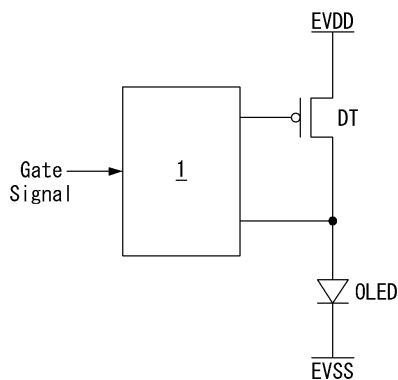
부호의 설명

[0058]

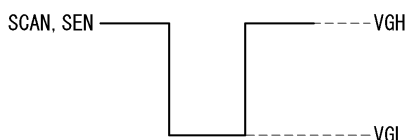
- 10 : 표시패널
- 11 : 타이밍 컨트롤러
- 12, 12A, 12B : 데이터 드라이버
- 13, 13A, 13B : 게이트 드라이버
- 14 : 데이터라인들
- 15 : 게이트라인들
- 16 : 클럭 변조부

도면

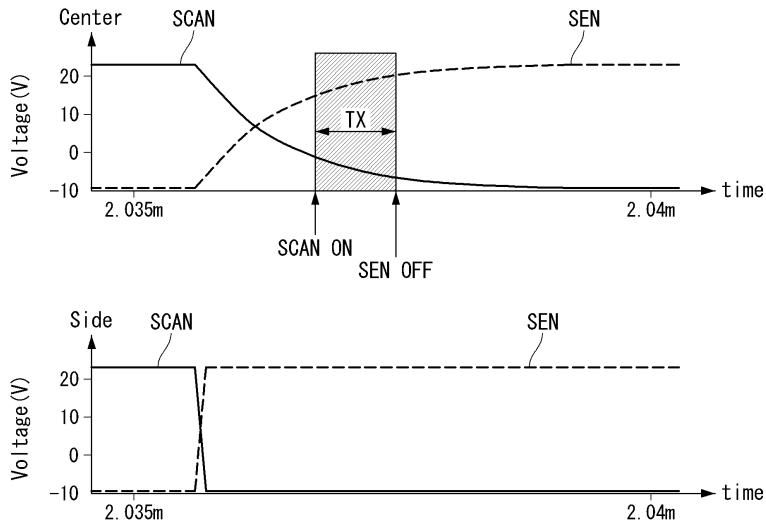
도면1



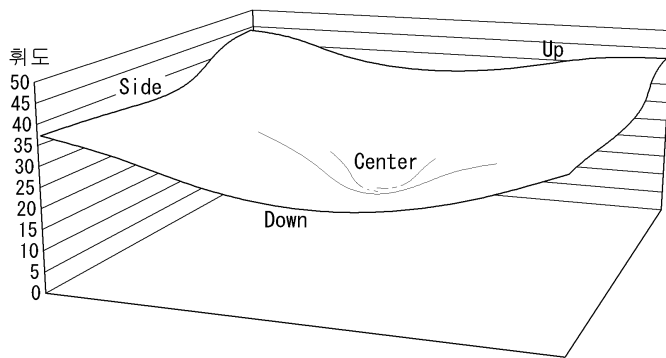
도면2



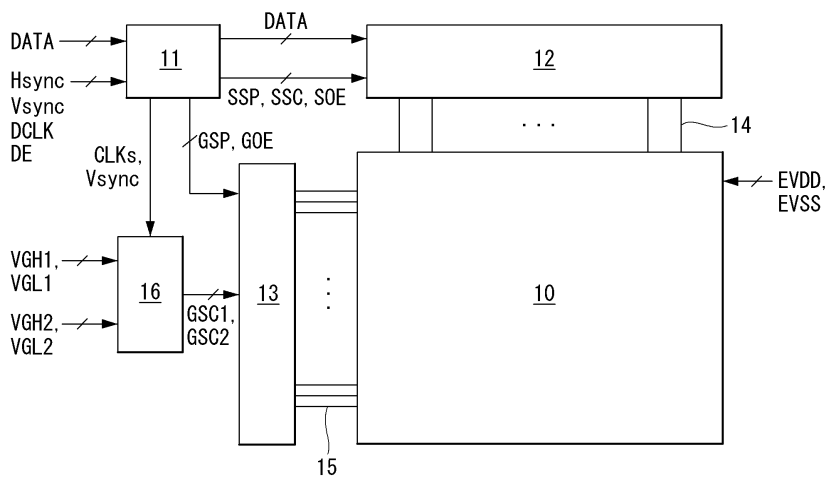
도면3



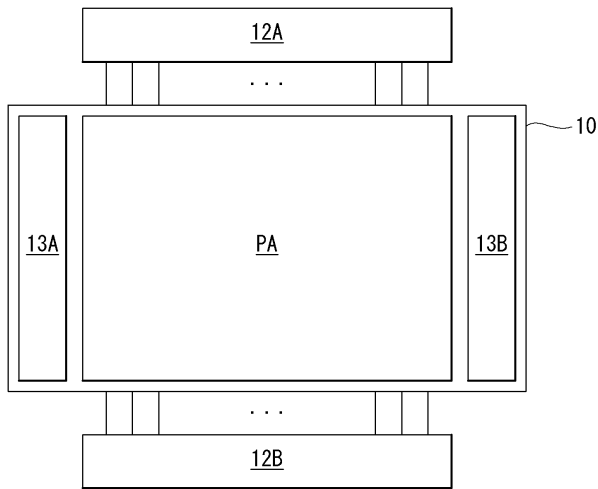
도면4



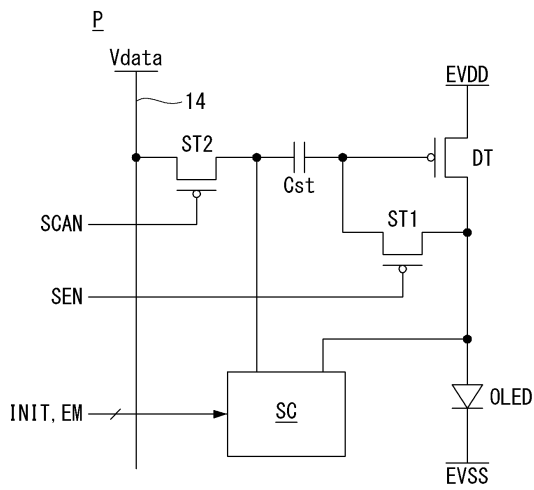
도면5



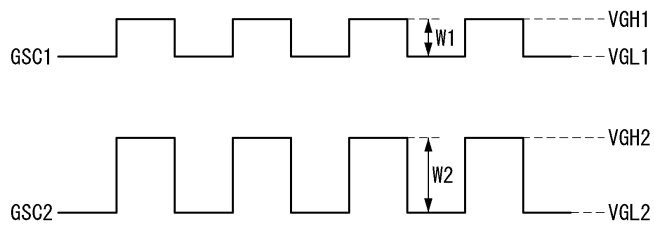
도면6



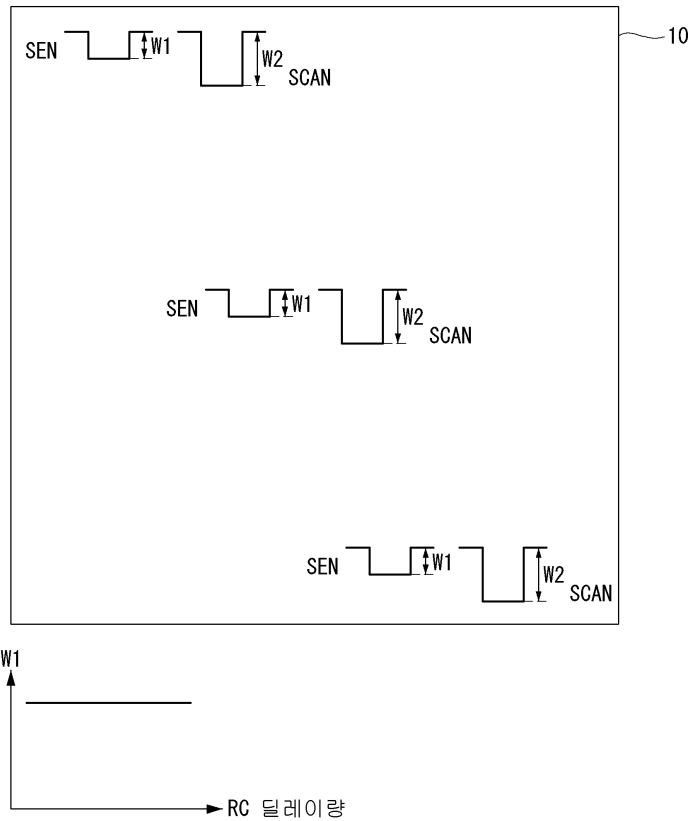
도면7



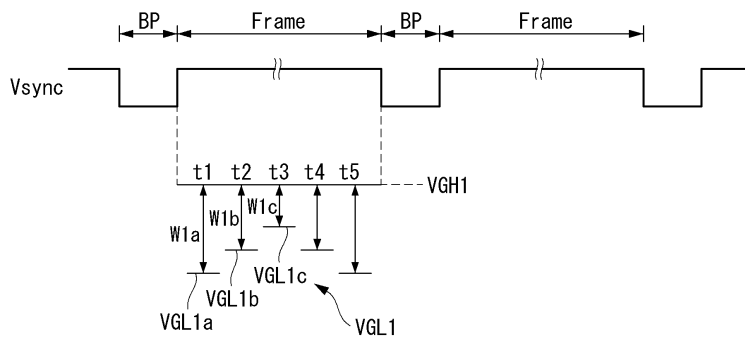
도면8



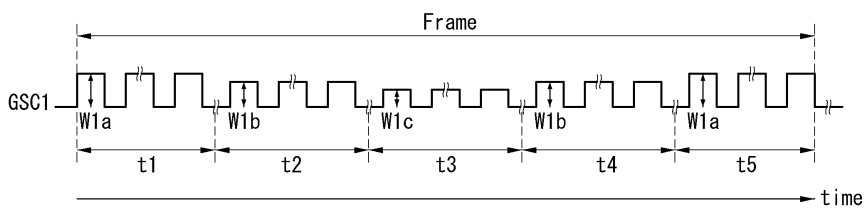
도면9



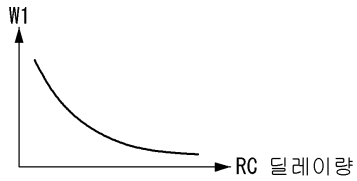
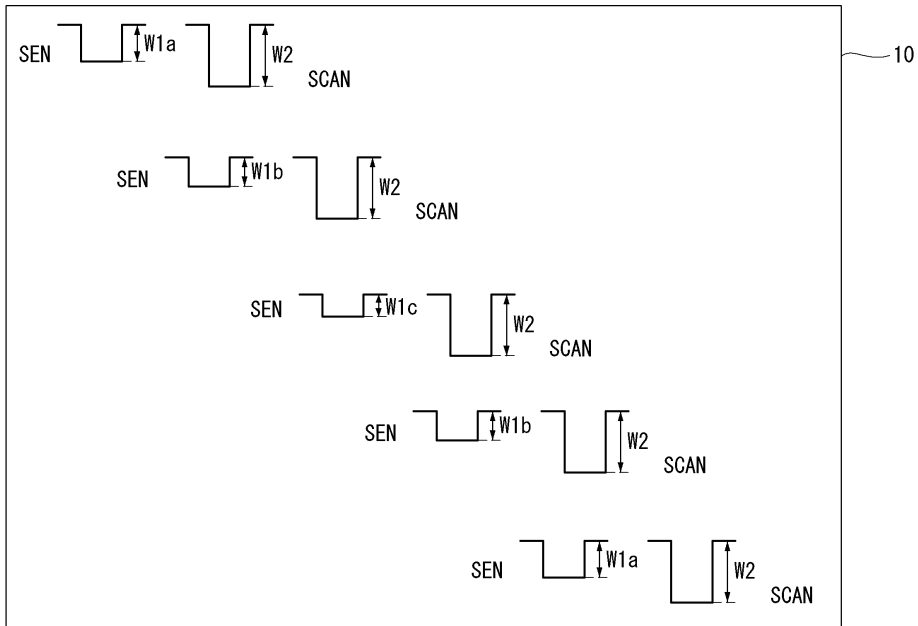
도면10



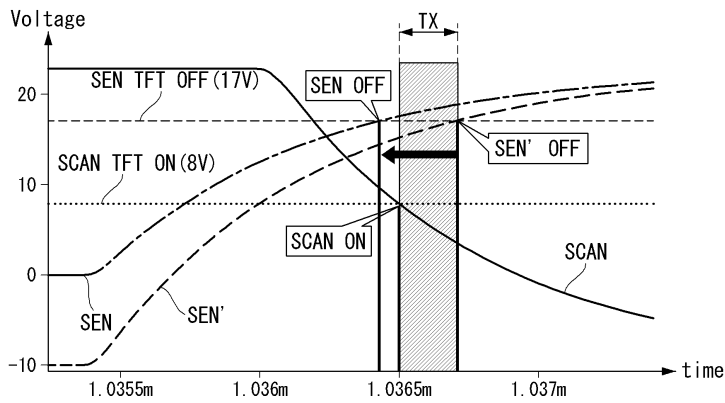
도면11



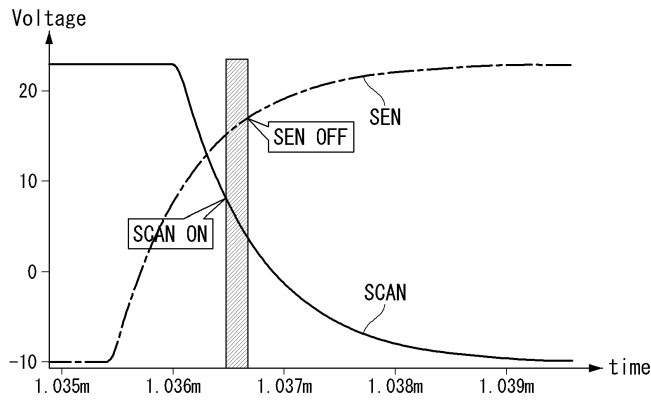
도면12



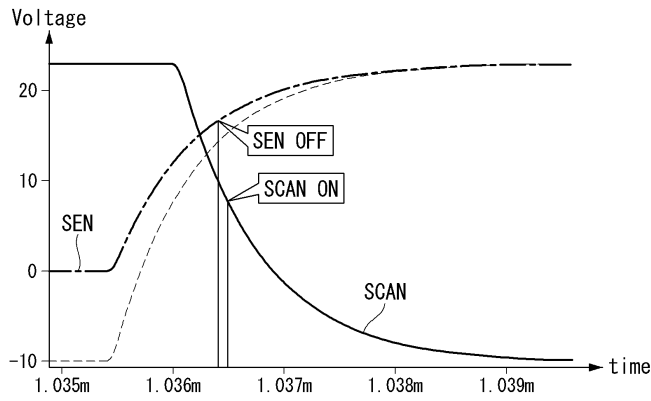
도면13



도면14

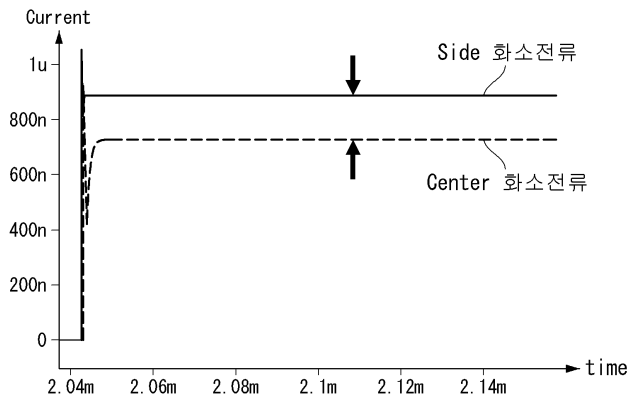


(종래기술)

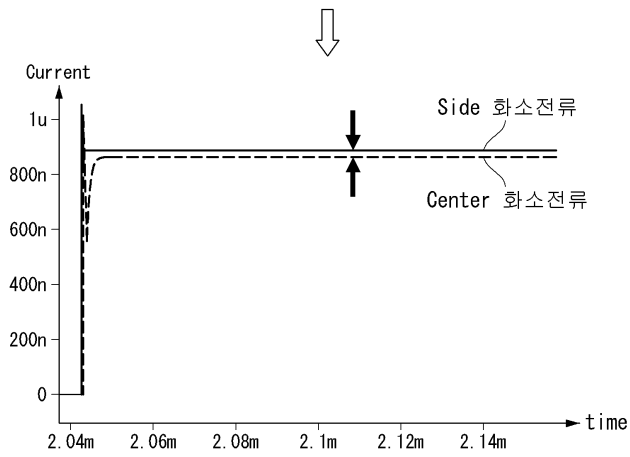


(본발명)

도면15

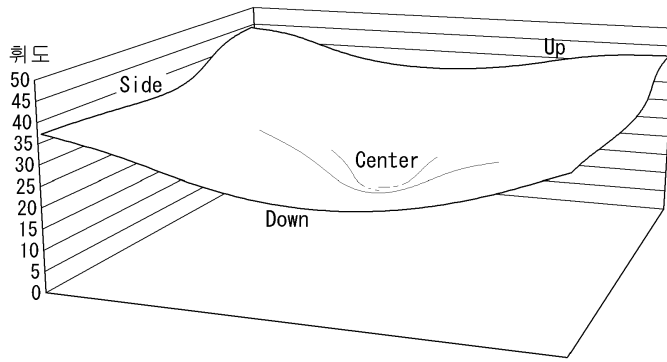


(종래기술)

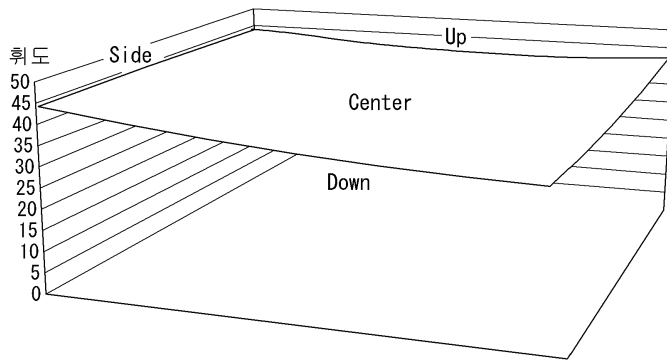


(본발명)

도면16



(종래기술)



(본발명)

专利名称(译)	有机发光显示器		
公开(公告)号	KR1020150027971A	公开(公告)日	2015-03-13
申请号	KR1020130106456	申请日	2013-09-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SANG KYU 김상규 YUN JAE KYEONG 윤재경 WOO DONG KYUN 우동균		
发明人	김상규 윤재경 우동균		
IPC分类号	G09G3/32 H05B33/08		
其他公开文献	KR102019344B1		
外部链接	Espacenet		

摘要(译)

根据示例性实施例，一种有机发光显示装置包括：显示面板，其包括多个像素，其中，在根据感测信号对驱动TFT的阈值电压进行采样之后，根据扫描信号来对驱动TFT的栅极-源极电压进行编程。栅极驱动器产生幅度小于扫描信号的幅度的感测信号，并将感测信号提供给像素。专利出版物10-2015-0027971

