



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0036570
(43) 공개일자 2020년04월07일

(51) 국제특허분류(Int. Cl.)
G09G 3/00 (2006.01) G09G 3/3233 (2016.01)
(52) CPC특허분류
G09G 3/006 (2013.01)
G09G 3/3233 (2013.01)
(21) 출원번호 10-2018-0116371
(22) 출원일자 2018년09월28일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
오대석
경기도 파주시 월롱면 엘지로 245
조용완
경기도 파주시 월롱면 엘지로 245
박명중
경기도 파주시 월롱면 엘지로 245
(74) 대리인
특허법인다나

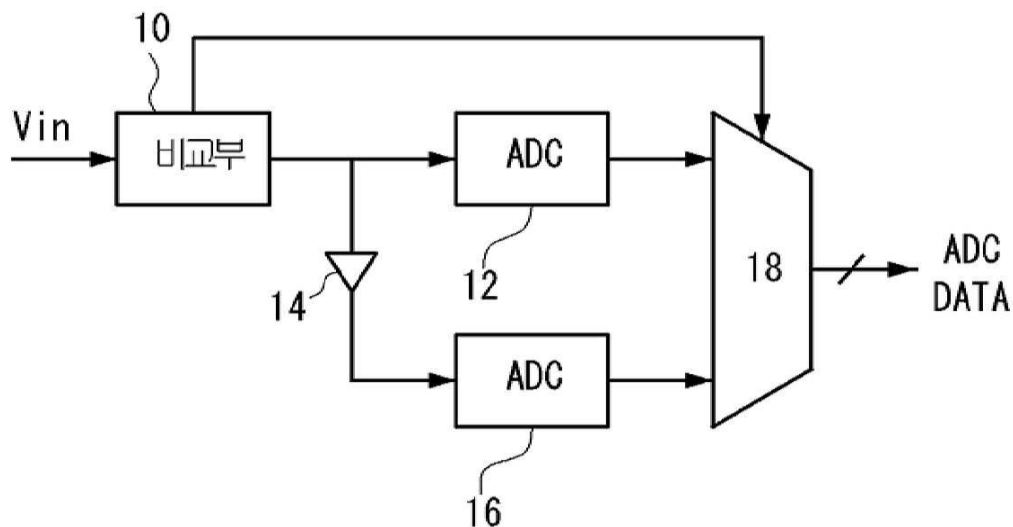
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 픽셀 센싱 장치 및 이를 이용한 전계 발광 표시장치

(57) 요약

본 발명은 픽셀 센싱 장치 및 이를 이용한 전계 발광 표시장치에 관한 것으로, 상위 계조 전압을 디지털 데이터로 변환하는 제1 아날로그-디지털 변환기, 하위 계조 전압을 디지털 데이터로 변환하는 제2 아날로그-디지털 변환기, 및 상기 선택 신호에 응답하여 상기 비교부에 상기 상위 계조 전압이 입력될 때 상기 제1 아날로그 데이터 변환기의 출력을 선택하고 상기 비교부에 상기 하위 계조 전압이 입력될 때 상기 제2 아날로그 데이터 변환기의 출력을 선택하는 선택부를 포함한다.

대표도 - 도10



(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2320/0295 (2013.01)

G09G 2320/048 (2013.01)

명세서

청구범위

청구항 1

픽셀 회로로부터 얻어진 입력 전압을 소정의 계조 구분 기준 전압과 비교하여 상기 계조 구분 기준 전압 이상의 상위 계조 전압과 상기 계조 구분 전압 보다 작은 하위 계조 전압을 구분하는 선택 신호를 발생하는 비교부;

상기 상위 계조 전압을 디지털 데이터로 변환하는 제1 아날로그-디지털 변환기;

상기 하위 계조 전압을 디지털 데이터로 변환하는 제2 아날로그-디지털 변환기; 및

상기 선택 신호에 응답하여 상기 비교부에 상기 상위 계조 전압이 입력될 때 상기 제1 아날로그 데이터 변환기의 출력을 선택하고, 상기 비교부에 상기 하위 계조 전압이 입력될 때 상기 제2 아날로그 데이터 변환기의 출력을 선택하는 선택부를 포함하는 픽셀 센싱 장치.

청구항 2

제 1 항에 있어서,

상기 하위 계조 전압을 증폭하여 상기 제2 아날로그-디지털 변환기에 입력하는 증폭기를 더 포함하는 픽셀 센싱 장치.

청구항 3

제 2 항에 있어서,

상기 제2 아날로그-디지털 변환기로부터 출력된 디지털 데이터를 아날로그 전압으로 변환하는 디지털-아날로그 변환기; 및

상기 하위 계조 전압에 상기 디지털-아날로그 변환기를 입력 받아 디지털-아날로그 변환기로부터 출력된 디지털 데이터의 오차를 제거하는 피드백 보상부를 더 포함하는 픽셀 센싱 장치.

청구항 4

제 1 항에 있어서,

상기 제1 아날로그-디지털 변환기는 M (M 은 4 이상의 양의 정수) bit 아날로그-디지털 변환기를 포함하고,

상기 제2 아날로그-디지털 변환기는 N (N 은 M 이하의 양의 정수) bit 아날로그-디지털 변환기를 포함하는 픽셀 센싱 장치.

청구항 5

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 계조 구분 기준 전압은 상기 입력 전압의 최대 전압과 최소 전압 사이의 입력 전압 범위 내에서 $1/2$ 이하의 전압과, 상기 입력 전압 범위의 최소 전압 보다 높은 전압 사이에서 설정되는 픽셀 센싱 장치.

청구항 6

데이터 라인들과 게이트 라인들이 교차되고 서브 픽셀들이 배치된 표시패널; 및

상기 서브 픽셀의 전기적 특성을 센싱하는 센싱부;

상기 센싱부로부터 수신된 디지털 데이터를 바탕으로 입력 영상의 픽셀 데이터를 변조하는 보상부; 및

상기 보상부에 의해 변조된 픽셀 데이터를 상기 서브 픽셀들에 기입하는 표시패널 구동회로를 포함하고,

상기 서브 픽셀들 각각은

발광 소자와, 상기 발광 소자를 구동하는 구동 소자를 포함하는 픽셀 회로를 포함하고,

상기 센싱부는

상기 픽셀 회로로부터 얻어진 입력 전압을 소정의 계조 구분 기준 전압과 비교하여 상기 계조 구분 기준 전압 이상의 상위 계조 전압과 상기 계조 구분 전압 보다 작은 하위 계조 전압을 구분하는 선택 신호를 발생하는 비교부;

상기 상위 계조 전압을 디지털 데이터로 변환하는 제1 아날로그-디지털 변환기;

상기 하위 계조 전압을 디지털 데이터로 변환하는 제2 아날로그-디지털 변환기; 및

상기 선택 신호에 응답하여 상기 비교부에 상기 상위 계조 전압이 입력될 때 상기 제1 아날로그 데이터 변환기의 출력을 선택하고, 상기 비교부에 상기 하위 계조 전압이 입력될 때 상기 제2 아날로그 데이터 변환기의 출력을 선택하는 선택부를 포함하는 전계 발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 하위 계조 전압을 증폭하여 상기 제2 아날로그-디지털 변환기에 입력하는 증폭기를 더 포함하는 전계 발광 표시장치.

청구항 8

제 6 항 또는 제 7 항에 있어서,

상기 제2 아날로그-디지털 변환기로부터 출력된 디지털 데이터를 아날로그 전압으로 변환하는 디지털-아날로그 변환기; 및

상기 하위 계조 전압에 상기 디지털-아날로그 변환기를 입력 받아 디지털-아날로그 변환기로부터 출력된 디지털 데이터의 오차를 제거하는 피드백 보상부를 더 포함하는 전계 발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 서브 픽셀의 전기적 특성을 실시간 센싱함으로써 서브 픽셀의 픽셀 회로로부터 얻어진 센싱 전압을 바탕으로 입력 영상의 픽셀 데이터를 변조함으로써 서브 픽셀들 각각의 전기적 특성 변화나 서브 픽셀들 간의 전기적 특성 편차를 실시간 보상하는 픽셀 센싱 장치 및 이를 이용한 전계 발광 표시장치에 관한 것이다.

배경 기술

[0002] 전계 발광 표시장치는 발광층의 재료에 따라 무기 발광 표시장치와 유기 발광 표시장치로 대별된다. 액티브 매트릭스 타입(active matrix type)의 유기 발광 표시장치는 스스로 발광하는 유기 발광 다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기 발광 표시장치의 픽셀들은 OLED와, 게이트-소스간 전압에 따라 OLED에 전류를 공급하여 OLED를 구동하는 구동소자를 포함한다. 유기 발광 표시장치의 OLED는 애노드 및 캐소드와, 이 전극들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. OLED에 전류가 흐를 때 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자가 형성되고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 구동 소자는 MOSFET(metal oxide semiconductor field effect transistor) 구조의 TFT로 구현될 수 있다. 구동 소자는 모든 픽셀들 간에 그 전기적 특성이 균일하여야 하지만 공정 편차와 소자 특성 편차로 인하여 픽셀들 간에 차이가 있을 수 있고 디스플레이 구동 시간의 경과에 따라 변할 수 있다. 이러한 구동 소자의 전기적 특성을 보상하기 위해, 전계 발광 표시장치에 내부 보상 방법과 외부 보상 방법이 적용될 수 있다. 내부 보상 방

법은 구동 소자의 전기적 특성에 따라 변하는 구동 소자의 게이트-소스 간 전압(V_{gs})을 샘플링하고 그 게이트-소스간 전압 만큼 데이터 전압을 보상한다. 외부 보상 방법은 구동 소자의 전기적 특성에 따라 변하는 픽셀의 전압을 센싱하고, 센싱된 전압을 바탕으로 외부 회로에서 입력 영상의 데이터를 변조함으로써 서브 픽셀들 각각의 전기적 특성 변화나 서브 픽셀들 간의 전기적 특성 편차를 실시간 보상할 수 있다.

발명의 내용

해결하려는 과제

[0005] 외부 보상 방법에서 서브 픽셀의 전기적 특성을 보상하기 위하여 픽셀 회로로부터 센싱된 전류값 또는 전압값을 정확하게 센싱하여야 한다. 그러나 픽셀 회로로부터 센싱된 전류 또는 전압값이 아날로그 디지털 변환기(Analog to Digital Converter, 이하 “ADC”라 함)의 입력 전압 범위 보다 낮으면 ADC로부터 출력된 데이터가 센싱값을 정확하게 표현할 수 없기 때문에 구동 소자의 열화, 편차 보상이 부정확하게 될 수 있다. 예를 들어, 픽셀 회로에 하위 계조 데이터가 기입될 때 센싱값이 ADC의 전압 범위 보다 낮아 하위 계조에서 센싱이 부정확하게 될 수 있다.

[0006] 따라서, 본 발명은 하위 계조 전압의 센싱을 개선할 수 있는 픽셀 센싱 장치 및 이를 이용한 전계 발광 표시장치를 제공한다.

과제의 해결 수단

[0007] 본 발명의 픽셀 센싱 장치는 픽셀 회로로부터 얻어진 입력 전압을 소정의 계조 구분 기준 전압과 비교하여 상기 계조 구분 기준 전압 이상의 상위 계조 전압과 상기 계조 구분 전압 보다 작은 하위 계조 전압을 구분하는 선택 신호를 발생하는 비교부, 상기 상위 계조 전압을 디지털 데이터로 변환하는 제1 아날로그-디지털 변환기, 상기 하위 계조 전압을 디지털 데이터로 변환하는 제2 아날로그-디지털 변환기, 및 상기 선택 신호에 응답하여 상기 비교부에 상기 상위 계조 전압이 입력될 때 상기 제1 아날로그 데이터 변환기의 출력을 선택하고 상기 비교부에 상기 하위 계조 전압이 입력될 때 상기 제2 아날로그 데이터 변환기의 출력을 선택하는 선택부를 포함한다.

[0008] 본 발명의 전계 발광 표시장치는 상기 픽셀 센싱 장치를 이용하여 상기 서브 픽셀의 전기적 특성을 센싱하고 입력 영상의 픽셀 데이터를 변조한다.

발명의 효과

[0009] 본 발명은 센싱 모드에서 픽셀 회로로부터 얻어진 입력 전압을 소정의 계조 구분 기준 전압과 비교하여 상기 입력 전압에서 상위 계조 전압과 하위 계조 전압을 구분하고, 상위 계조 전압을 제1 아날로그 데이터 변환기를 통해 디지털 데이터로 변환하여 하위 계조 전압을 제2 아날로그 데이터 변환기를 통해 디지털 데이터로 변환한다. 그 결과, 본 발명은 ADC 입력 전압을 낮추어 ADC 입력 전압 범위를 확대할 수 있고, ADC의 분해능을 저전류, 저전압 범위에서도 높여 ADC의 bit 확대 효과를 얻을 수 있을 뿐 아니라 기존 ADC 보다 작은 bit 수의 ADC로 bit 확장 효과를 얻을 수 있으므로 ADC 크기를 줄일 수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 실시예에 따른 전계 발광 표시장치를 보여 주는 블록도이다.

도 2는 픽셀 회로에 연결된 외부 보상 회로를 보여 주는 회로도이다.

도 3 및 도 4는 센싱 모드를 보여 주는 도면들이다.

도 5는 액티브 구간과 버티컬 블랭크 구간을 상세히 보여 주는 도면이다.

도 6은 도 2에 도시된 센싱부를 상세히 보여 주는 회로도이다.

도 7은 ADC의 입력 전압 범위가 3V 인 경우에 계조별 전압을 보여 주는 도면이다.

도 8은 하위 계조 ADC 입력 전압에서 센싱 오류가 발생하는 예를 보여 주는 도면이다.

도 9는 본 발명의 실시예에 따른 픽셀 센싱 방법을 보여 주는 흐름도이다.

도 10은 본 발명의 실시예에 따른 픽셀 센싱 장치를 보여 주는 회로도이다.

도 11은 하위 계조 ADC 입력 전압을 증폭한 예를 보여 주는 도면이다.

도 12는 하위 계조에서 증폭된 전압을 보여 주는 도면이다.

도 13은 제1 및 제2 ADC를 상세히 보여 주는 회로도이다.

도 14는 제1 및 제2 ADC의 다양한 응용예를 보여 주는 도면이다.

도 15는 본 발명의 다른 실시예에 따른 픽셀 센싱 장치를 보여 주는 회로도이다.

발명을 실시하기 위한 구체적인 내용

- [0011] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0012] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명은 도면에 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 실질적으로 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다.
- [0013] 본 명세서 상에서 언급된 "구비한다", "포함한다", "갖는다", "이루어진다" 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수로 해석될 수 있다.
- [0014] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0015] 위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 구성요소들 간에 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 그 구성요소들 사이에 하나 이상의 다른 구성 요소가 개재될 수 있다.
- [0016] 구성 요소들을 구분하기 위하여 제1, 제2 등이 사용될 수 있으나, 이 구성 요소들은 구성 요소 앞에 붙은 서수나 구성 요소 명칭으로 그 기능이나 구조가 제한되지 않는다.
- [0017] 이하의 실시예들은 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하다. 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.
- [0018] 이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다. 이하의 실시예들에서, 본 발명의 전계 발광 표시장치는 외부 보상 회로가 적용된 예를 중심으로 설명하기로 한다.
- [0019] 본 발명의 전계 발광 표시장치는 외부 보상 회로가 적용된다.
- [0020] 도 1은 본 발명의 실시예에 따른 전계 발광 표시장치를 보여 주는 블록도이다. 도 2는 픽셀 회로에 연결된 외부 보상 회로를 보여 주는 회로도이다.
- [0021] 도 1 및 도 2를 참조하면, 본 발명의 실시예에 따른 전계 발광 표시장치는 표시패널(100)과, 표시패널 구동회로를 포함한다.
- [0022] 본 발명의 전계 발광 표시장치는 입력 영상을 화면 상에 표시하는 노멀 구동 모드(Normal driving mode)와, 픽셀들의 전기적 특성을 센싱하기 위한 센싱 모드(sensing mode)로 동작한다. 노멀 구동 모드에서, 표시패널 구동회로(110, 112, 120)는 타이밍 컨트롤러(130)의 제어 하에 도 3에서 디스플레이 구동 기간의 액티브 구간(AT) 동안 입력 영상의 픽셀 데이터를 픽셀들에 기입한다. 센싱 모드에서 표시패널 구동회로(110, 112, 120)는 타이밍 컨트롤러(130)의 제어 하에 도 3에서 전원 온 시점(Power ON), 디스플레이 구동 기간의 버티컬 블랭크 구간(VB), 전원 오프 시점(Power OFF)에 서브 픽셀별로 구동 소자(DT)의 전기적 특성을 센싱하고, 그 센싱값에 따라 보상값을 선택하여 구동 소자(DT)의 전기적 특성 변화를 보상한다.
- [0023] 표시패널(100)의 화면은 입력 영상을 표시하는 액티브 영역(AA)을 포함한다. 액티브 영역(AA)에 픽셀 어레이가 배치된다. 픽셀 어레이는 다수의 데이터 라인들(102), 데이터 라인들(102)과 교차되는 다수의 게이트 라인들

(104), 및 매트릭스 형태로 배치되는 픽셀들을 포함한다.

- [0024] 픽셀들 각각은 컬러 구현을 위하여 적색 서브 픽셀, 녹색 서브 픽셀, 청색 서브 픽셀로 나뉘어질 수 있다. 픽셀들 각각은 백색 서브 픽셀을 더 포함할 수 있다. 서브 픽셀들(101) 각각은 픽셀 회로를 포함한다.
- [0025] 표시패널(100) 상에 터치 센서들이 배치될 수 있다. 터치 입력은 별도의 터치 센서들을 이용하여 센싱되거나 픽셀들을 통해 센싱될 수 있다. 터치 센서들은 온-셀(On-cell type) 또는 애드 온 타입(Add on type)으로 표시패널의 화면 상에 배치되거나 픽셀 어레이에 내장되는 인-셀(In-cell type) 터치 센서들로 구현될 수 있다.
- [0026] 표시패널 구동회로(110, 112, 120)는 데이터 구동부(110)와 게이트 구동부(120)를 구비한다. 데이터 구동부(110)와 데이터 라인들(102) 사이에 배치된 디멀티플렉서(Demultiplexer, 112)가 배치될 수 있다. 디멀티플렉서(112)는 생략될 수 있다.
- [0027] 표시패널 구동회로(110, 112, 120)는 노멀 구동 모드에서 타이밍 컨트롤러(Timing controller, TCON)(130)의 제어 하에 표시패널(100)의 픽셀들에 입력 영상의 픽셀 데이터를 기입하여 화면 상에 입력 영상을 표시한다. 표시패널 구동회로(110, 112, 120)는 터치 센서들을 구동하기 위한 터치 센서 구동부를 더 구비할 수 있다. 터치 센서 구동부는 도 1에서 생략되어 있다. 모바일 기기나 웨어러블 기기에서 데이터 구동부(110), 타이밍 컨트롤러(130) 그리고 도면에서 생략된 전원 회로는 하나의 드라이브 IC(integrated circuit)에 집적될 수 있다. 전원 회로는 표시패널 구동회로(110, 112, 120)과 픽셀들의 구동에 필요한 전원을 발생한다.
- [0028] 데이터 구동부(110)는 도 2에 도시된 바와 같이 디지털-아날로그 변환기(Digital to Analog converter, 이하 “DAC”라 함)를 이용하여 매 프레임 기간마다 타이밍 컨트롤러(130)로부터 수신되는 입력 영상의 픽셀 데이터(디지털 데이터)를 감마 보상 전압으로 변환하여 데이터 전압(Vdata)을 출력한다. 데이터 전압(Vdata)은 디멀티플렉서(112)와 데이터 라인(102)을 통해 픽셀들에 공급된다. 데이터 전압(Vdat)은 서브 픽셀들 각각에서 구동 소자의 열화를 센싱하기 위하여 센싱 모드에서 서브 픽셀들에 공급되는 센싱용 데이터 전압과, 노멀 구동 모드에서 서브 픽셀에 기입되어 입력 영상으로 재현되는 픽셀 데이터 전압으로 나뉘어진다.
- [0029] 디멀티플렉서(112)는 다수의 스위치 소자들을 이용하여 데이터 구동부(110)와 데이터 라인들(102) 사이에 배치되어 데이터 구동부(110)로부터 출력되는 데이터 전압(Vdata)을 데이터 라인들(102)로 분배한다. 디멀티플렉서(112)에 의해 데이터 구동부(110)의 한 채널로부터 출력된 데이터 전압(Vdata)이 다수의 데이터 라인들에 시분할 분배되기 때문에 데이터 구동부(110)의 채널 수가 감소될 수 있다.
- [0030] 게이트 구동부(120)는 액티브 영역(AA)의 픽셀 어레이와 함께 표시패널(100) 상에 직접 형성되는 GIP(Gate in panel) 회로로 구현될 수 있다. GIP 회로는 픽셀 어레이 밖의 표시패널(100)의 베젤(bezel) 영역 상에 배치될 수 있다. 게이트 구동부(120)는 타이밍 컨트롤러(130)의 제어 하에 게이트 신호를 게이트 라인들(104)로 출력한다. 게이트 구동부(120)는 시프트 레지스터(Shift register)를 이용하여 게이트 신호를 시프트시킴으로써 그 신호들을 게이트 라인들(104)에 순차적으로 공급할 수 있다. 게이트 신호는 스캔 신호(SCAN)와 센싱 신호(SENSE)를 포함할 수 있으나 이에 한정되지 않는다. 스캔 신호(SCAN)와 센싱 신호(SENSE)는 데이터 전압(Vdata)에 동기될 수 있다.
- [0031] 타이밍 컨트롤러(130)는 노멀 구동 모드와 센싱 모드에서 표시패널 구동회로(110, 112, 120)의 동작 타이밍을 제어한다. 타이밍 컨트롤러(130)는 도시하지 않은 호스트 시스템으로부터 입력 영상의 픽셀 데이터(디지털 데이터A)와, 그와 동기되는 타이밍 신호를 수신한다. 타이밍 컨트롤러(130)에 수신된 타이밍 신호는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 클럭(CLK) 및 데이터 인에이블신호(DE) 등을 포함할 수 있다. 수직 동기신호(Vsync)의 1 주기는 1 프레임 기간이다. 수평 동기 신호(Hsync)와 데이터 인에이블 신호(DE)의 1 주기는 1 수평 기간(1H)이다. 데이터 인에이블 신호(DE)의 펄스는 액티브 영역(AA)의 픽셀들에 표시될 1 픽셀 라인의 픽셀 데이터와 동기된다. 데이터 인에이블 신호(DE)를 카운트하는 방법으로 프레임 기간과 수평 기간을 알 수 있으므로, 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync)가 생략될 수 있다.
- [0032] 호스트 시스템은 TV(Television) 시스템, 셋톱박스, 네비게이션 시스템, 개인용 컴퓨터(PC), 홈 시어터 시스템, 모바일 기기, 웨어러블 기기 중 어느 하나일 수 있다.
- [0033] 타이밍 컨트롤러(130)는 프레임 레이트(Frame rate)를 입력 프레임 주파수 이상의 주파수로 조정할 수 있다. 예를 들어, 타이밍 컨트롤러(130)는 입력 프레임 주파수를 i 배 체배하여 프레임 주파수 $\times i$ (i 는 0 보다 큰 양의 정수) Hz의 프레임 주파수로 표시패널 구동부(110, 112, 120)의 동작 타이밍을 제어할 수 있다. 프레임 주파수는 NTSC(National Television Standards Committee) 방식에서 60Hz이며, PAL(Phase-Alternating Line) 방식에

서 50Hz이다.

- [0034] 타이밍 콘트롤러(130)는 호스트 시스템으로부터 수신된 타이밍 신호(Vsync, Hsync, CLK, DE)를 바탕으로 표시패널 구동회로(110, 112, 120)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호들을 발생하여 표시패널 구동회로(110, 112, 120)를 제어한다. 타이밍 콘트롤러(130)로부터 출력된 게이트 타이밍 제어신호의 전압 레벨은 도시하지 않은 레벨 시프터(Level shifter)를 통해 게이트 온 전압과 게이트 오프 전압으로 변환되어 게이트 구동부(120)에 공급될 수 있다.
- [0035] 외부 보상 회로는 도 2에 도시된 바와 같이 서브 픽셀들(101) 각각에서 픽셀 회로에 연결된 센싱 라인(103), 센싱부(111) 및 센싱부(111)로부터 출력된 디지털 데이터(ADC OUT)를 수신하는 보상부(131)를 포함한다. 센싱부(111)는 OLED로 흐르는 전류를 센싱하여 구동 소자(DT)의 전기적 특성을 센싱할 수 있다. DAC와 센싱부(111)는 데이터 구동부(110)의 IC(integrated circuit)에 집적될 수 있다. 보상부(131)는 타이밍 콘트롤러(130)에 내장될 수 있다.
- [0036] 외부 보상 회로는 기준 전압으로 센싱 라인(103)과 구동 소자(DT)의 소스 전압(V_s) 즉, 제2 노드(n_2)의 전압을 초기화한 후, 구동 소자(DT)의 소스 전압을 센싱하여 구동 소자(DT)의 전기적 특성을 센싱할 수 있다. 구동 소자(DT)의 전기적 특성은 문턱 전압(V_{th})과 이동도(V_{th} , μ) 등을 포함한다.
- [0037] 센싱부(111)는 센싱 모드에서 픽셀 회로에 연결된 센싱 라인(103) 상의 전압을 샘플링하여 ADC를 통해 디지털 데이터(ADC OUT)를 출력한다.
- [0038] 보상부(131)의 룩업 테이블(Look-up table)에 서브 픽셀별로 구동 소자(DT)의 문턱 전압(V_{th})과 이동도(μ)를 보상하기 위한 보상값들이 저장되어 있다. 보상부(131)는 ADC를 통해 수신된 센싱 데이터를 룩업 테이블에 입력하여 룩업 테이블로부터 출력된 보상값을 입력 영상의 픽셀 데이터에 더하거나 곱하여 픽셀 데이터를 변조함으로써 구동 소자(DT)의 전기적 특성 변화를 보상한다. 보상부(131)에 의해 변조된 픽셀 데이터는 데이터 구동부(110)로 전송되어 데이터 구동부(110)의 DAC에 의해 데이터 전압(V_{data})으로 변환되어 데이터 라인(102)으로 공급된다. 픽셀 회로의 구동 소자(DT)는 데이터 라인(102)을 통해 공급되는 데이터 전압(V_{data})으로 구동되어 전류를 발생된다. 구동 소자(DT)를 통해 발광 소자인 OLED로 흐르는 전류는 구동 소자(DT)의 게이트-소스간 전압(V_{gs})에 따라 결정된다.
- [0039] 픽셀 회로는 도 2의 예와 같이, OLED와, OLED에 연결된 구동 소자(DT), 다수의 스위치 TFT(M_1 , M_2), 및 커패시터(C_{st})를 포함한다. 구동 소자(DT)와 스위치 TFT(M_1 , M_2)는 n 채널 트랜지스터(NMOS)로 구현될 수 있으나 이에 한정되지 않는다.
- [0040] OLED는 데이터 전압(V_{data})에 따라 변하는 구동 소자(DT)의 게이트-소스간 전압(V_{gs})에 따라 발생하는 전류로 발광된다. OLED는 애노드와 캐소드 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(HIL), 정공수송층(HTL), 발광층(EML), 전자수송층(ETL) 및 전자주입층(EIL) 등을 포함할 수 있으나 이에 한정되지 않는다. OLED의 애노드는 제2 노드(n_2)를 통해 구동 소자(DT)에 연결되고, OLED의 캐소드는 저전위 전원 전압(VSS)이 인가되는 VSS 전극에 연결된다. 도 2에서 “Coled”는 OLED의 용량(Capacitance)이다.
- [0041] 제1 스위치 TFT(M_1)는 스캔 신호(SCAN)의 게이트 온 전압에 따라 턴-온되어 데이터 라인(102)을 제1 노드(n_1)에 연결하여 데이터 전압(V_{data})을 제1 노드(n_1)에 연결된 구동 소자(DT)의 게이트에 공급한다. 제1 스위치 TFT(M_1)는 제1 스캔 신호(SCAN)가 인가되는 제1 게이트 라인(1041)에 연결된 게이트, 데이터 라인(102)에 연결된 제1 전극, 및 제1 노드(n_1)에 연결된 제2 전극을 포함한다.
- [0042] 제2 스위치 TFT(M_2)는 센싱 신호(SENSE)에 따라 턴-온되어 기준 전압(VPRES, VPRER)을 제2 노드(n_2)에 공급한다. 제2 스위치 TFT(M_2)는 센싱 신호(SENSE)가 인가되는 제2 게이트 라인(1042)에 연결된 게이트, 기준 전압(VPRES, VPRER)이 인가되는 센싱 라인(103)에 연결된 제1 전극, 및 제2 노드(n_2)에 연결된 제2 전극을 포함한다.
- [0043] 구동 소자(DT)는 자신의 게이트-소스간 전압(V_{gs})에 따라 OLED에 전류를 공급하여 OLED를 구동한다. 구동 소자(DT)는 제1 노드(n_1)에 연결된 게이트, 픽셀 구동 전압(VDD)이 공급되는 VDD 라인(105)에 연결된 제1 전극(또는 드레인), 및 제2 노드(n_2)를 통해 OLED의 애노드에 연결된 제2 전극(또는 소스)을 포함한다. 커패시터(C_{st})는 제1 노드(n_1)와 제2 노드(n_2) 사이에 연결된다. 커패시터(C_{st})는 구동 소자(DT)의 게이트-소스간 전압(V_{gs})을 충전한다.
- [0044] 도 3 및 도 4는 센싱 모드를 보여 주는 도면들이다. 도 5는 액티브 구간(AT)과 버티컬 블랭크 구간(VB)을 상세

히 보여 주는 도면이다.

- [0045] 도 3 내지 도 5를 참조하면, 센싱 모드는 제품 출하전과 제품 출하 후로 나뉘어진다. 제품 출하 전에 픽셀들에 연결된 외부 보상 회로를 통해 서브 픽셀들 각각에서 구동 소자(DT)의 전기적 특성(V_{th} , μ)이 센싱되고, 이 센싱값을 서브 픽셀별로 구동 소자(DT)의 전기적 특성(V_{th} , μ)의 변화 또는 편차가 보상된다.
- [0046] 제품 출하 후 센싱 모드는 파워 온 시퀀스(Power ON sequence)에서 실시되는 ON RF 모드, 디스플레이 구동 기간 동안 버티컬 블랭크 구간(Vertical blank, VB)에 실시되는 RT MODE, 및 파워 오프 시퀀스(Power OFF sequence)에서 실시되는 OFF RS 모드로 나뉘어질 수 있다.
- [0047] ON RF 모드는 전계 방출 표시장치의 전원이 켜질 때 픽셀들 각각에서 구동 소자(DT)의 이동도(μ)를 센싱하고, 이동도 센싱값을 제품 출하전 서브 픽셀별로 측정된 구동 소자(DT)의 이동도 보상값과 비교하여 그 차이를 바탕으로 이동도 보상값을 업데이트한다. 제품 출하전 센싱 모드에서 서브 픽셀별 구동 소자의 문턱전압과 이동도가 센싱되어 구동 소자의 문턱전압 보상값과 이동도 보상값이 룩업 테이블(look-up table)에 설정된다. 서브 픽셀별로 구동 소자(DT)의 이동도 센싱값을 반영한 이동도 보상값으로 구동 소자의 이동도(μ)가 보상된다.
- [0048] RT 모드는 영상이 표시되는 디스플레이 구동 기간 중에 매 프레임 기간마다 버티컬 블랭크 구간(Vertical blank interval, VB)에 구동 소자(DT)의 이동도(μ)를 실시간 센싱하고, 이동도 센싱값에 따라 서브 픽셀별로 이동도 보상값을 업데이트한다. 버티컬 블랭크 구간(VB)은 제N-1 프레임 기간의 액티브 구간(AT)과 제N 프레임 기간의 액티브 구간(AT) 사이에서 소정 시간으로 할당된다.
- [0049] OFF RS 모드는 표시장치의 전원이 꺼질 때 픽셀들 각각에서 구동 소자(DT)의 문턱 전압(V_{th})을 센싱하고, 문턱 전압 센싱값에 따라 서브 픽셀별로 문턱 전압 보상값을 업데이트한다. OFF RS 모드는 전원이 완전히 꺼지기 전 미리 설정된 지연 시간 동안 표시패널 구동회로(110, 112, 120)와 외부 보상 회로가 구동되어 서브 픽셀들 각각에서 픽셀들 각각에서 구동 소자의 문턱 전압(V_{th})을 센싱하여 서브 픽셀별로 문턱 전압 보상값을 업데이트한다. 문턱 전압 보상값이 제N 전원 OFF 시점(OFF(N))에서 업데이트되면, ON RF 모드, RT 모드에서 그대로 유지된 후에 제N 전원 OFF 시점(OFF(N))에서 업데이트될 수 있다.
- [0050] 한편, 입력 영상의 픽셀 데이터가 픽셀들에 기입되는 액티브 구간(AT) 내에서 미리 정해진 순서 대로 소정 개수의 픽셀 라인에서 구동 소자(DT)의 전기적 특성이 센싱될 수 있다.
- [0051] 도 5에서 수직 동기신호(Vsync)는 1 프레임 기간을 정의한다. 1 프레임 기간은 액티브 구간(AT)과 버티컬 블랭크 구간(VB)을 합한 시간이다. 수평 동기신호(Hsync)는 1 수평 기간(Horizontal time)을 정의한다. 데이터 인에이블 신호(DE)는 화면에 표시될 픽셀 데이터를 포함한 유효 데이터 구간을 정의한다.
- [0052] 데이터 인에이블 신호(DE)는 표시패널(100)의 픽셀 어레이에 표시될 유효 데이터와 동기된다. 데이터 인에이블 신호(DE)의 1 펄스 주기는 1 수평 기간이고, 데이터 인에이블 신호(DE)의 하이 로직(high logic) 구간은 1 픽셀 라인의 데이터 입력 타이밍을 나타낸다. 1 수평 기간은 표시패널(100)에서 1 픽셀 라인의 픽셀들에 데이터를 기입하는데 필요한 시간이다.
- [0053] 타이밍 컨트롤러(130)는 데이터 인에이블 신호(DE)와 입력 영상의 데이터를 액티브 구간(AT) 동안 수신한다. 버티컬 블랭크 구간(VB)에 데이터 인에이블 신호(DE)와 입력 영상의 데이터가 없다. 액티브 구간(AT) 동안 모든 픽셀들에 기입될 1 프레임 분량의 데이터가 타이밍 컨트롤러(130)에 수신된다.
- [0054] 데이터 인에이블 신호(DE)에서 알 수 있는 바와 같이, 버티컬 블랭크 구간(VB) 동안 표시장치에 입력 데이터가 수신되지 않는다. 버티컬 블랭크 구간(VB)은 수직 싱크 시간(Vertical sync time, VS), 버티컬 프론트 포치(Vertical Front Porch, FP), 및 버티컬 백 포치(Vertical Back Porch, BP)를 포함한다. 수직 싱크 시간(VS)은 Vsync의 폴링 에지(falling edge)부터 라이징 에지(rising edge)까지의 시간으로서, 화면의 시작(또는 끝) 타이밍을 나타낸다.
- [0055] 도 6은 센싱부(111)를 상세히 보여 주는 회로도이다.
- [0056] 도 6을 참조하면, 센싱부(111)는 기준 전압(VPRER, VPRES)을 스위칭하는 스위치 소자들(SW1~SW3)과, 커패시터(Csam), 샘플링 & 스케일러(sample & scaler) 회로(112), 및 아날로그-디지털 변환기(Analog to Digital Convertor, 이하 “ADC”라 함) 등을 포함한다. 도 6에서 “Csio”는 센싱 라인(103)에 연결된 커패시터이다. 스위치 소자들(SW1~SW3)은 n 채널 트랜지스터(NMOS)로 구현될 수 있다.
- [0057] 기준 전압(VPRER, VPRES)은 픽셀 회로를 초기화하기 위한 제1 기준 전압(VPRES)과, 제1 기준 전압(VPRES) 보다

높은 전압으로 설정된 제2 기준 전압(VPRER)로 나뉘어진다. 제1 기준 전압(VPRES)은 센싱 모드에서 구동 소자(DT)와 OLED를 초기화하기 위한 전압으로 설정된다. 제2 기준 전압(VPRER)은 노멀 구동 모드에서 구동 소자(DT)의 소스 전압(V_s)을 0V 보다 높은 전압으로 충전한다. 제2 기준 전압(VPRER)은 구동 소자(DT)의 게이트 바이어스 스트레스(gate bias stress)로 인하여 문턱 전압이 부극성 방향으로 시프트될 때 데이터 전압(V_{data})의 보상 전압을 설정하기 위한 전압 마진(margin)을 제공하기 위하여 0V 보다 높은 전압으로 설정될 수 있다. $V_{PRES} = 0V$, $V_{PRER} = 3V$ 일 수 있으나 이에 한정되지 않는다.

[0058] 제1 스위치 소자(SW1)는 제1 스위치 제어신호(SPRE)의 하이 로직 전압(High logic voltage)에 따라 턴-온(turn-on)되어 제1 기준 전압(VPRES)을 센싱 라인(103)에 공급한다. 제2 스위치 소자(SW2)는 제2 스위치 제어신호(RPRE)의 하이 로직 전압에 따라 턴-온되어 제2 기준 전압(VPRER)을 센싱 라인(103)에 공급한다. 제3 스위치 소자(M3)는 제3 스위치 제어신호(SAM)의 하이 로직 전압에 따라 턴-온되어 센싱 라인(103)을 커패시터(C_{sam})에 연결한다. 커패시터(C_{sam})는 기준 전압 단자(EVREF2)와, 제3 스위치 소자(SW3) 및 샘플 & 스케일러 회로(112)의 입력 단자 사이의 노드 사이에 형성된다. 기준 전압 단자(EVREF2)는 GND = 0V로 설정될 수 있다.

[0059] 샘플링 & 스케일러 회로(112)는 도시하지 않은 제4 스위치와 전압 스케일러를 포함한다. 제4 스위치는 제3 스위치(M3)와 교대로 턴-온되어 커패시터(C_{sam})에 충전된 샘플링 전압을 전압 스케일러에 공급한다. 전압 스케일러는 샘플링 전압을 ADC의 입력 전압 범위 내로 조정한다. ADC는 입력 전압을 디지털 데이터로 변환하여 센싱 값을 지시하는 디지털 데이터(ADC OUT)를 출력한다. ADC의 입력 전압 범위 이하의 낮은 전압이 ADC에 입력되면, 구동 소자의 전기적 특성이 정확하게 센싱되지 않는다.

[0060] 도 7은 ADC의 입력 전압 범위가 3V 인 경우에 계조별 전압을 나타낸다. 도 7에서 x축은 픽셀 데이터의 계조이고, y축은 ADC의 입력 전압(V_{in})이다. 도 8은 ADC의 입력 전압(V_{in})이 낮을 때 센싱 오류가 발생하는 예를 보여주는 도면이다. 도 8에서, y축은 계조간 전압 차이(ΔV)를 나타낸다. 도 8에서, 0.003V는 계조 44와 계조 45 사이의 전압이고, 0.01V는 계조 120과 계조 121 사이의 전압이다.

[0061] ADC의 입력 전압 범위가 3V일 때, 10 bit 기준 bit당 $3/1024 = 0.0003V$ 이다. 그런데, 도 7에서 알 수 있는 바와 같이 하위 계조의 경우 OLED에 흐르는 전류가 작으면, 계조 차이가 있지만 하위 계조 범위에서 계조에서 센싱된 전압이 ADC의 입력 전압 범위에서 최소 전압으로 ADC에 입력되기 때문에 ADC로부터 출력된 데이터로 계조간 구별이 되지 않는 예가 있다. 예를 들어, 도 7 및 도 8에 도시된 바와 같이 계조 45 이하의 하위 계조 범위의 센싱 전압은 ΔV 가 0.003V 이하기 때문에 ADC를 통해 동일한 디지털 데이터로 변환되어 센싱 오류가 발생한다.

[0062] 도 9는 본 발명의 실시예에 따른 픽셀 센싱 방법을 보여주는 흐름도이다. 본 발명의 센싱 방법은 도 10에 도시된 픽셀 센싱 장치로 구현될 수 있다. 종래 기술에서 계조간 구분이 불가능한 하위 계조 전압에 대한 ADC의 분해능을 높이기 위하여 도 10에 도시된 바와 같이 두 개의 ADC를 이용하여 픽셀 회로로부터 수신된 센싱 전압 즉, ADC 입력 전압을 디지털 데이터로 변환한다.

[0063] 도 9를 참조하면, 본 발명은 픽셀 회로로부터 전류 또는 전압을 센싱한다(S1). 센싱된 전류는 전압으로 변환된다. 이어서, 본 발명은 픽셀 회로로부터 센싱된 전류 또는 전압을 ADC에 입력하되, ADC 입력 전압(V_{in})을 소정의 계조 구분 기준 전압(V_{ref})과 비교한다(S2 및 S3).

[0064] 계조 구분 기준 전압(V_{ref})은 ADC의 입력 전압 범위에서 계조 구별이 어려운 하위 계조 전압으로 설정될 수 있다. 계조 구분 기준 전압(V_{ref})은 입력 전압(V_{in})의 최대 전압과 최소 전압 사이의 입력 전압 범위 내에서 1/2 이하의 전압과, 상기 입력 전압 범위의 최소 전압 보다 높은 전압 사이에서 적절히 설정될 수 있다. 예를 들어, 계조 구간 기준 전압(V_{ref})은 3V의 입력 전압 범위를 갖는 10 bit ADC의 경우에 0.003V ~ 1.5V 사이에서 선택될 수 있다.

[0065] 본 발명은 ADC 입력 전압(V_{in})이 계조 구분 기준 전압(V_{ref}) 이상의 상위 계조 전압으로 판단되면 제1 ADC로부터 출력된 센싱값 즉, 디지털 데이터(ADC OUT)를 선택하여 보상부(131)로 전송한다(S3 및 S4). 반면에, 본 발명은 ADC 입력 전압(V_{in})이 계조 구분 기준 전압(V_{ref}) 보다 작은 하위 계조 전압이면 제2 ADC로부터 출력된 디지털 데이터(ADC OUT)를 선택하여 보상부(131)로 전송한다(S3 및 S4). 계조 구분 기준 전압(V_{ref}) 보다 작은 ADC 입력 전압은 제2 ADC의 입력 전압 범위 내에서 증폭되어 제2 ADC에 입력될 수 있다.

[0066] 도 10을 참조하면, 본 발명의 픽셀 센싱 장치는 비교부(10), 제1 ADC(12), 증폭기(14), 제2 ADC(16), 및 선택부(18)를 포함한다.

[0067] 비교부(10)는 픽셀 회로로부터 얻어진 입력 전압(V_{in})을 소정의 계조 구분 기준 전압과 비교하여 계조 구분 기

준 전압 이상의 상위 계조 전압과 계조 구분 전압 보다 작은 하위 계조 전압을 구분하는 선택 신호를 발생한다. 비교부(10)는 픽셀 회로로부터 얻어진 입력 전압(Vin)을 제1 및 제2 ADC들(12, 16)로 전송한다. ADC 입력 전압(Vin)은 픽셀 회로에 공급되는 데이터 전압의 계조에 따라 그 전압 레벨이 달라진다. 증폭기(14)는 제2 ADC(16)의 입력 전압(Vin)을 증폭한다.

[0068] 비교부(10)는 ADC 입력 전압(Vin)이 계조 구분 기준 전압(Vref) 이상의 상위 계조 전압일 때 제1 ADC(12)로부터 출력된 디지털 데이터(ADC OUT)를 최종 ADC 데이터로서 선택한다. 반면에, 비교부(10)는 ADC 입력 전압(Vin)이 계조 구분 기준 전압(Vref) 보다 작은 하위 계조 전압일 때 제2 ADC(16)로부터 출력된 디지털 데이터(ADC OUT)를 최종 ADC 데이터로서 선택한다.

[0069] 제1 ADC(12)는 M(M은 4 이상의 양의 정수) bit ADC로 구현될 수 있다. 제1 ADC(12)는 비교부(10)로부터 입력되는 입력 전압(Vin)을 디지털 데이터로 변환한다. 제1 ADC(12)는 계조 구분 기준 전압(Vref) 이상의 상위 계조 전압의 입력 전압(Vin)을 디지털 데이터(ADC OUT)로 변환한다. 제2 ADC(16)는 N(N은 M 이하의 양의 정수) bit ADC로 구현될 수 있다. 제2 ADC(16)는 계조 구분 기준 전압(Vref) 보다 작은 하위 계조 전압의 입력 전압(Vin)을 디지털 데이터(ADC OUT)로 변환한다.

[0070] 선택부(18)는 비교부(10)의 제어 하에 제1 ADC(12)의 출력 데이터와 제2 ADC(16)의 출력 데이터 중 어느 하나를 선택한다. 비교부(10)는 ADC 입력 전압(Vin)이 상위 계조 전압일 때 선택 신호를 제1 논리 전압으로 발생하고, ADC 입력 전압(Vin)이 하위 계조 전압일 때 선택 신호를 제2 논리 전압으로 발생한다. 선택부(18)는 선택 신호의 제1 논리 전압에 응답하여 제1 ADC(12)의 출력 데이터를 선택하여 보상부(131)로 전송한다. 선택부(18)는 선택 신호의 제2 논리 전압에 응답하여 제2 ADC(14)의 출력 데이터를 선택하여 보상부(131)로 전송한다.

[0071] 도 11은 하위 계조 ADC 입력 전압을 증폭한 예를 보여 주는 도면이다. 도 12는 하위 계조에서 증폭된 전압을 보여 주는 도면이다.

[0072] 종래의 센싱부에 적용되는 ADC는 10bit ADC 또는 12bit ADC를 통해 디지털 데이터로 센싱값을 얻을 수 있었지만 하위 계조의 경우 ADC 출력 데이터로 구분이 될 수 없었다. 본 발명은 기준 전압으로 상위 계조 전압과 하위 계조 전압을 분리하고 제1 및 제2 ADC들(12, 16)로 ADC를 이원화하여 ADC 입력 전압을 낮추어 ADC 입력 전압 범위를 확대한다. 따라서, 본 발명은 ADC의 분해능을 저전류, 저전압 범위에서도 높여 ADC의 bit 확대 효과를 얻을 수 있을 뿐 아니라 기존 ADC 보다 작은 bit 수의 ADC로 bit 확대 효과를 얻을 수 있으므로 ADC 크기를 줄일 수 있다.

[0073] 도 13은 제1 및 제2 ADC(12, 16)를 상세히 보여 주는 회로도이다. 도 13에서 제1 및 제2 ADC 각각은 10 bit ADC로 예시되었으나 이에 한정되지 않는다.

[0074] 도 13을 참조하면, 제1 ADC(12)는 다수의 기준 전압을 발생시키는 기준 전압 발생부(30), 입력 전압(Vin)과 기준 전압을 비교하는 비교부(32), 및 비교부(32)의 출력을 인코딩(Encoding)하여 디지털 데이터(ADC OUT)를 출력하는 인코더(Encoder)(34)를 포함한다.

[0075] 비교부(30)는 저항이 직렬로 연결된 분압 회로를 이용하여 최상위 기준 전압(3V)과 계조 구분 기준 전압(Vref)을 분압하여 분압 노드들 각각으로부터 최상위 기준 전압(3V)과 계조 구분 기준 전압(Vref) 사이에서 전압 레벨이 서로 다른 기준 전압들을 출력한다. 기준 전압들은 도시하지 않은 증폭기를 통해 비교부(32)에 입력될 수 있다.

[0076] 비교부(32)는 입력 전압(Vin)을 기준 전압들과 비교하는 다수의 비교기들을 포함한다. 비교기들 각각은 입력 전압(Vin)이 기준 전압 보다 클 때 로우 논리(low = 0)를 출력하는 반면, 기준 전압이 입력 전압(Vin) 보다 클 때 하이 논리(high = 1)를 출력한다. 비교부(32)의 출력은 입력 전압과 기준 전압들의 비교 결과에 따라 '1'과 '0' 사이의 경계를 지시하여 소위 “온도계 코드(Thermometer Code)” 로 알려져 있다. 인코더(34)는 비교부(32)로부터의 온도계 코드에 대응하는 상위 계조 전압의 디지털 코드를 선택하여 디지털 데이터(ADC OUT)를 출력한다.

[0077] 제2 ADC(16)는 다수의 기준 전압을 발생시키는 기준 전압 발생부(36), 입력 전압(Vin)과 기준 전압을 비교하는 비교부(38), 및 비교부(38)의 출력을 인코딩하여 디지털 데이터(ADC OUT)를 출력하는 인코더(40)를 포함한다.

[0078] 비교부(30)는 저항이 직렬로 연결된 분압 회로를 이용하여 최상위 기준 전압(3V)과 계조 구분 기준 전압(Vref)을 분압하여 분압 노드들 각각으로부터 계조 구분 기준 전압(Vref)과 최하위 기준 전압(0V) 사이에서 전압 레벨이 서로 다른 기준 전압들을 출력한다. 기준 전압들은 도시하지 않은 증폭기를 통해 비교부(38)에 입력될 수

있다.

- [0079] 비교부(38)는 입력 전압(Vin)을 기준 전압들과 비교하는 다수의 비교기들을 포함하여 온도계 코드를 출력한다. 비교기들 각각은 입력 전압(Vin)이 기준 전압 보다 클 때 로우 논리(low = 0)을 출력하는 반면, 기준 전압이 입력 전압(Vin) 보다 클 때 하이 논리(high = 1)를 출력한다. 인코더(40)는 비교부(38)로부터의 온도계 코드에 대응하는 하위 계조 전압의 디지털 코드를 선택하여 디지털 데이터(ADC OUT)를 출력한다.
- [0080] 도 14에 도시된 같이, 제1 ADC(12)는 11 bit ADC로, 제2 ADC(16)는 9 bit ADC로 구현될 수 있다. 다른 예로, 제1 ADC(12)는 13 bit ADC로, 제2 ADC(16)는 12 bit ADC로 구현될 수 있다.
- [0081] 본 발명의 다른 실시예는 도 15에 도시된 바와 같이 피드백 보상 루프(Feedback compensation loop)를 이용하여 제2 ADC로부터 출력된 데이터(ADC OUT)의 양자화 오차를 제거하여 하위 계조 전압의 센싱값을 결과를 보정할 수 있다. 피드백 보상 루프는 1차 루프에서 입력 전압(Vin)을 디지털 데이터로 변환하고 그 값을 피드백하여 반전 증폭하여 반전 증폭된 전압을 입력 전압(Vin)에 더하여 제2 ADC(12)로부터 출력된 디지털 데이터(ADC OUT)의 오차를 제거한다.
- [0082] 도 15는 본 발명의 다른 실시예에 따른 픽셀 센싱 장치를 보여 주는 회로도이다. 도 15에서, 전술한 실시예와 실질적으로 동일한 구성 요소에 대하여는 동일한 도면 부호를 붙이고 상세한 설명을 생략하기로 한다.
- [0083] 도 15를 참조하면, 픽셀 센싱 장치는 비교부(10), 제1 ADC(12), 증폭기(14), 피드백 보상부(20), 제2 ADC(16), 선택부(18), 및 DAC(22)를 포함한다.
- [0084] 제1 ADC(12)는 계조 구분 기준 전압(Vref) 이상의 상위 계조 전압의 입력 전압(Vin)을 디지털 데이터(ADC OUT)로 변환한다. 제2 ADC(12)는 계조 구분 기준 전압(Vref) 보다 작은 하위 계조 전압의 입력 전압(Vin)을 디지털 데이터(ADC OUT)로 변환한다.
- [0085] 제2 ADC(16)의 출력 데이터(ADC)는 DAC(22)를 통해 아날로그 전압으로 변환되어 피드백 보상부(20)의 비반전 입력 단자(-)에 입력된다. DAC(22)는 제2 ADC(16)가 10 bit ADC일 때 10 bit DAC로 구현될 수 있다.
- [0086] 피드백 보상부(20)의 연산 증폭기는 저항을 통해 증폭기(14)의 출력 노드에 연결된 비반전 입력 단자(+), 저항을 통해 DAC(22)의 출력 노드에 연결된 반전 입력 단자(-), 및 제2 ADC(16)의 입력 노드에 연결되고 저항을 통해 반전 입력 단자(-)에 연결된 출력 단자를 포함한다. 피드백 보상부(20)는 DAC(22)로부터의 피드백 전압과 입력 전압의 차 전압의 반전 전압을 입력 전압(Vin)에 더하여 제2 ADC(16)로부터 출력된 디지털 데이터(ADC OUT)의 오차를 제거한다.
- [0087] 선택부(18)는 비교부(10)의 제어 하에 제1 ADC(12)의 출력 데이터와 제2 ADC(16)의 출력 데이터 중 어느 하나를 선택한다. 비교부(10)는 ADC 입력 전압(Vin)이 상위 계조 전압일 때 선택 신호를 제1 논리 전압으로 발생하고, ADC 입력 전압(Vin)이 하위 계조 전압일 때 선택 신호를 제2 논리 전압으로 발생한다. 선택부(18)는 선택 신호의 제1 논리 전압에 응답하여 제1 ADC(12)의 출력 데이터를 선택하여 보상부(131)로 전송한다. 선택부(18)는 선택 신호의 제2 논리 전압에 응답하여 제2 ADC(14)의 출력 데이터를 선택하여 보상부(131)로 전송한다.
- [0088] Vin = 2.99395V 이 제2 ADC(16)에 입력되어 제2 ADC(16)로부터 출력된 디지털 데이터(ADC OUT)를 DAC(22)를 통해 아날로그 전압으로 변환할 때 2.991V이면 제2 ADC(16)의 양자화 오차로 인하여 입력 전압(Vin)과 DAC로부터의 피드백 전압 사이의 차이가 발생한다. 이 예에서 피드백 보상부(20)는 아래의 같이 제2 ADC(16)의 양자화 오차를 보상한다.
- [0089] $2.99395V + 0.00295V = 2.9969V$
- [0090] 여기서, 2.99395V는 입력 전압(Vin)이고 0.00295V는 제2 ADC(16)의 출력 데이터(ADC OUT)의 DAC 변환 전압을 반전 증폭한 $2.99395 - 2.991 = 0.00295$ 이다.
- [0091] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

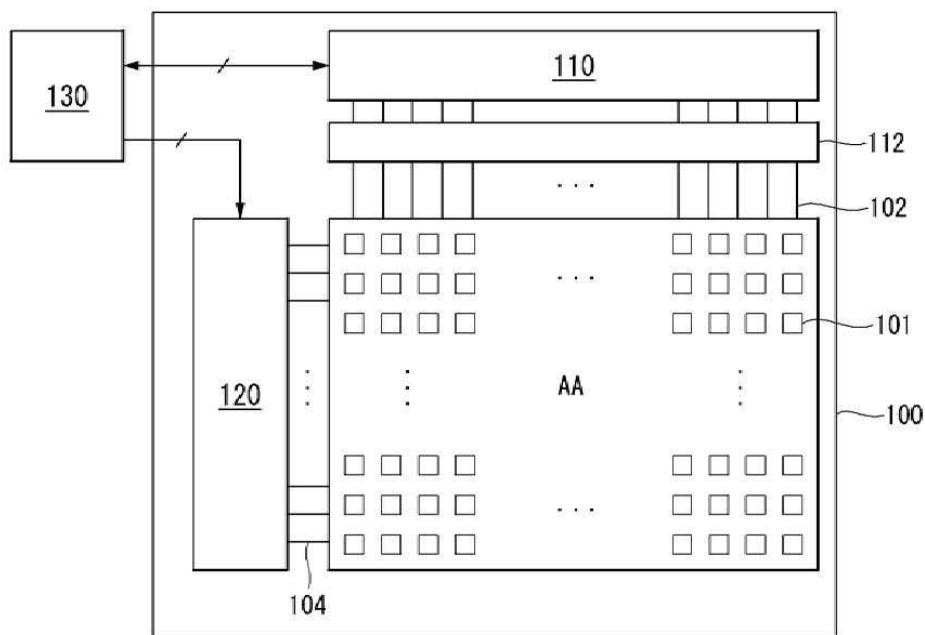
부호의 설명

- [0092] 10 : 비교부 12 : 제1 ADC

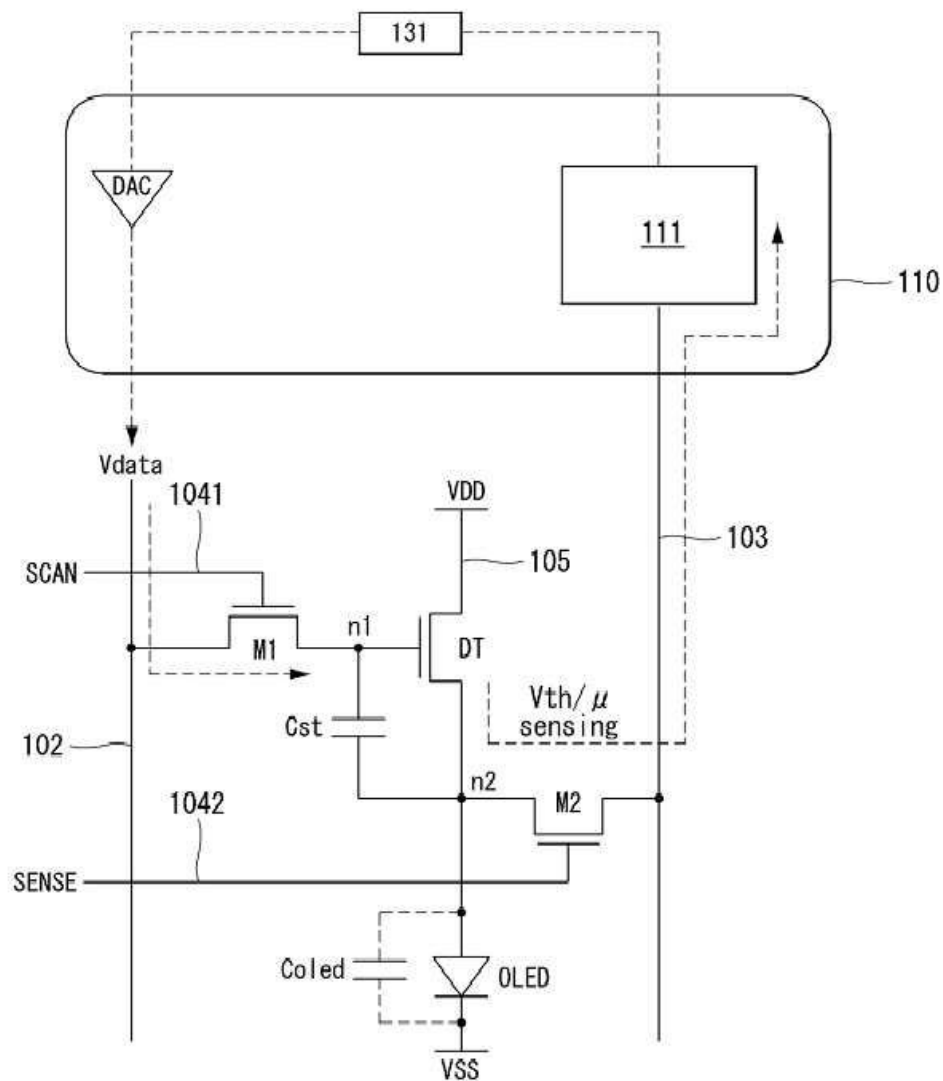
14 : 증폭기 16 : 제2 ADC
 18 : 선택부 20 : 피드백 보상부
 22 : DAC 30, 36 : 기준 전압 발생부
 32, 38 : 비교부 34, 40 : 인코더
 100 : 표시패널 110 : 데이터 구동부
 120 : 게이트 구동부 130 : 타이밍 컨트롤러
 111 : 센싱부 131 : 보상부

도면

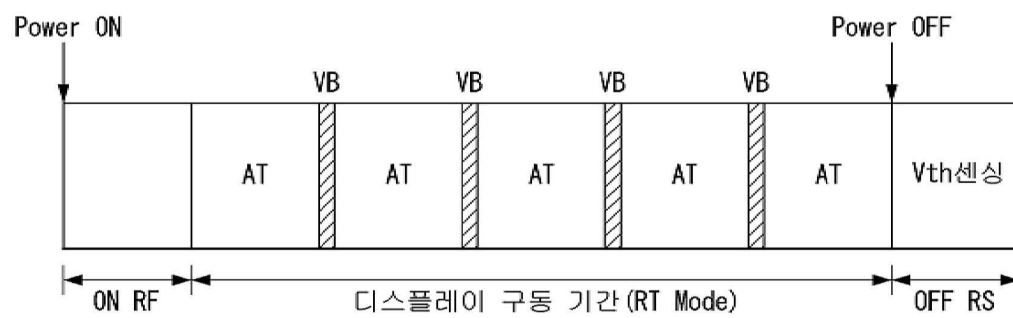
도면1



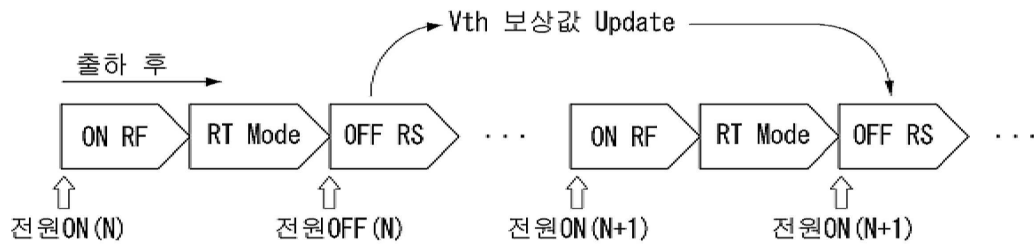
도면2



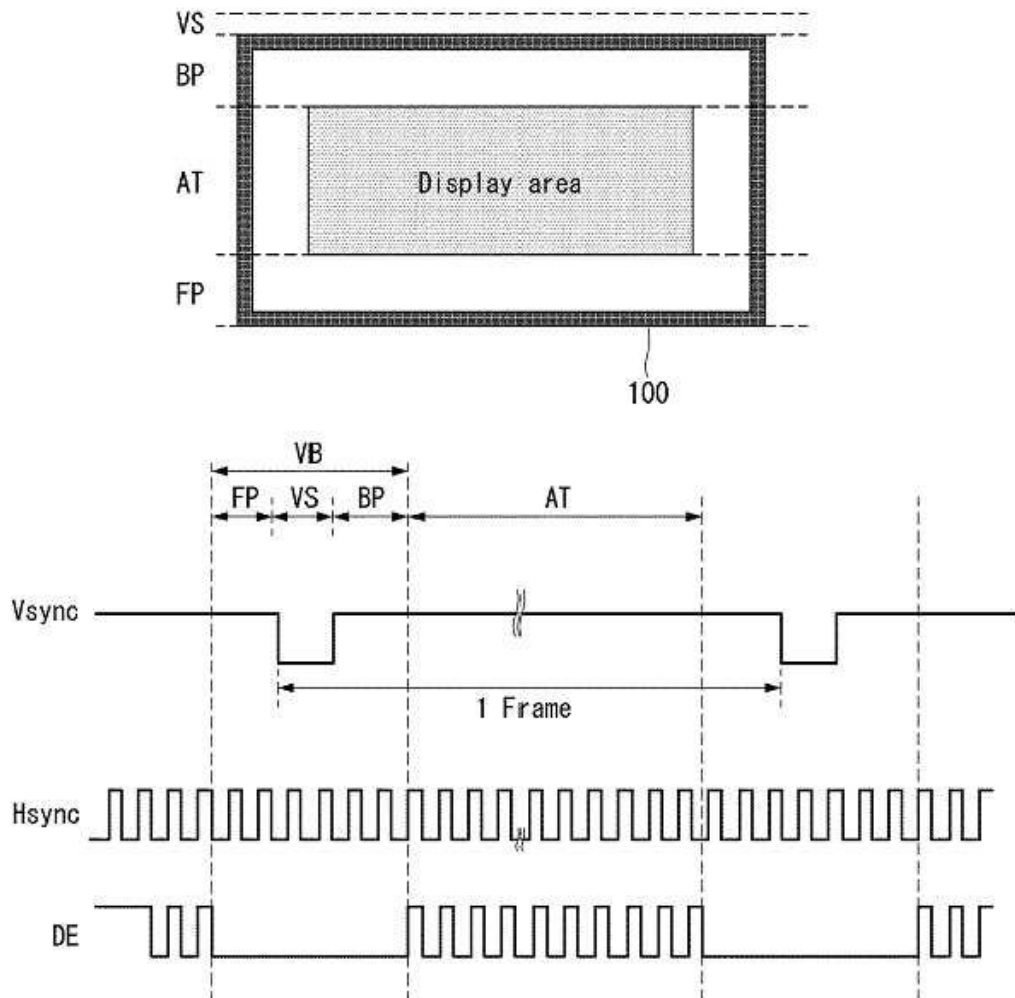
도면3



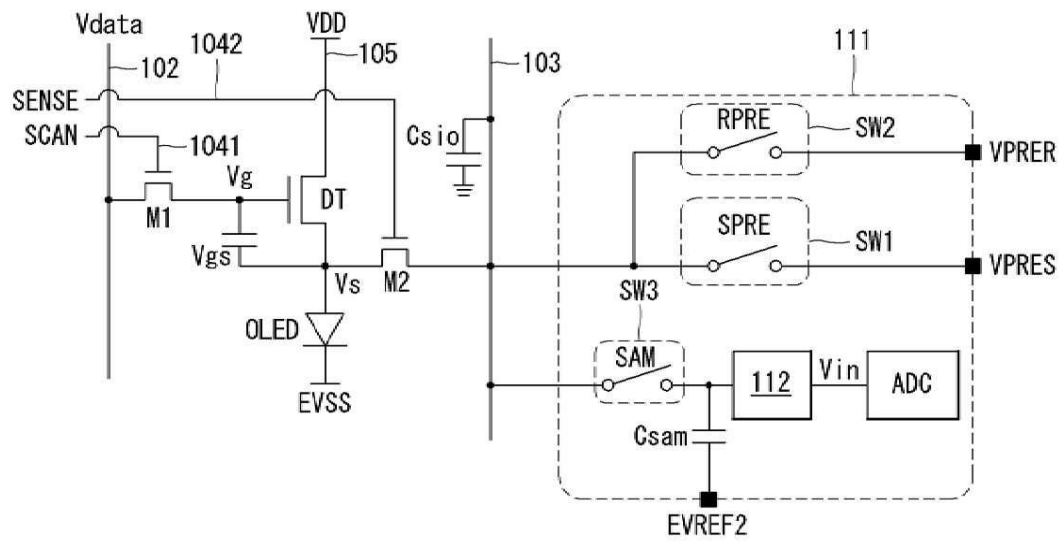
도면4



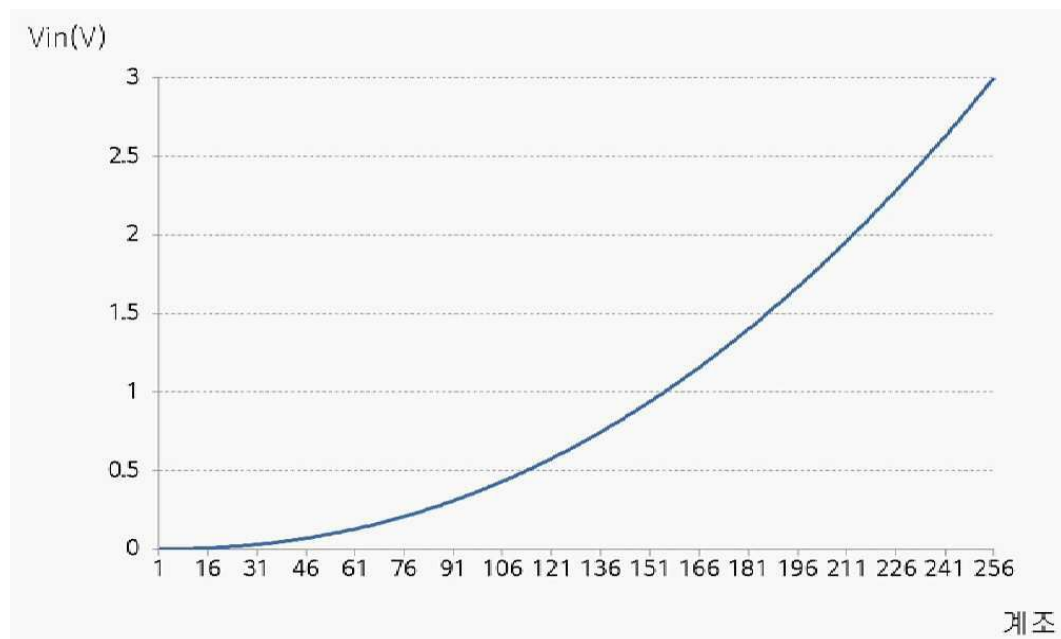
도면5



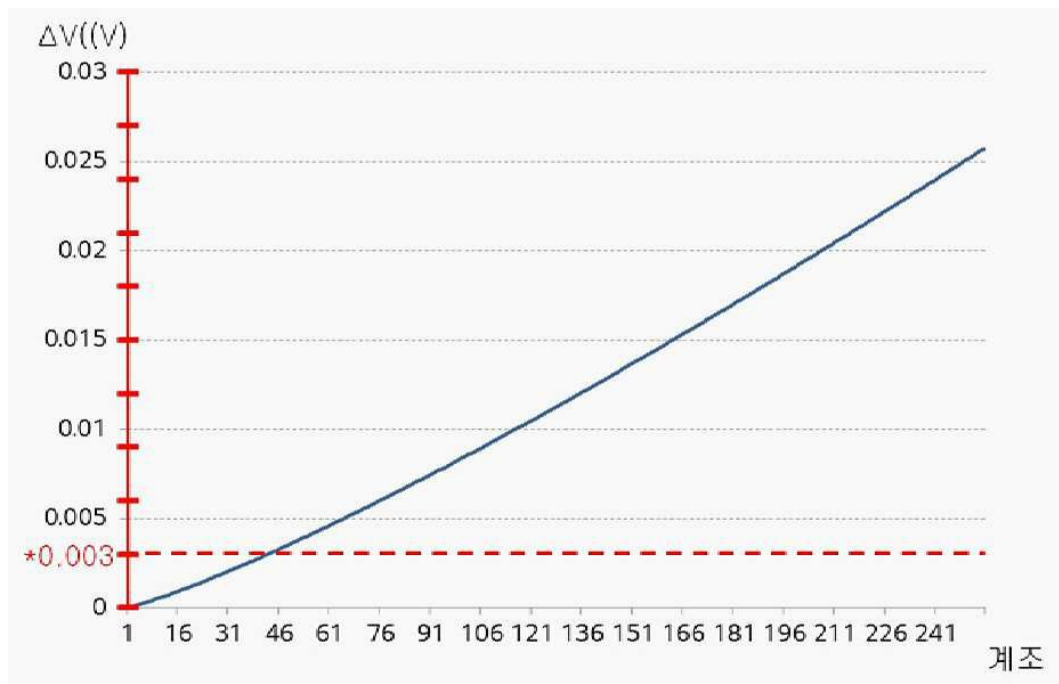
도면6



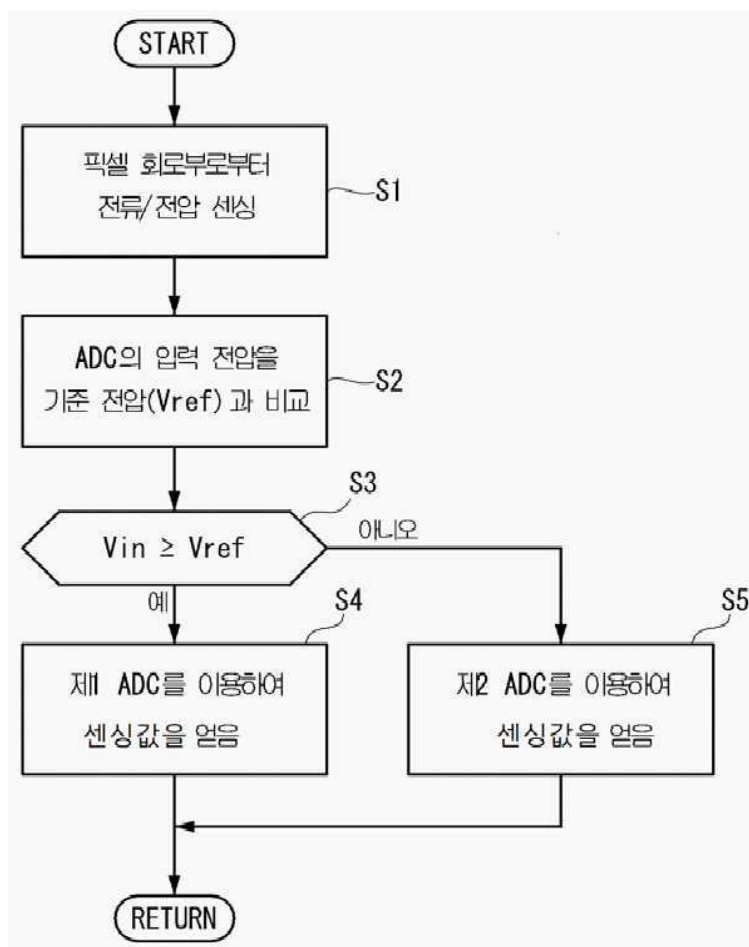
도면7



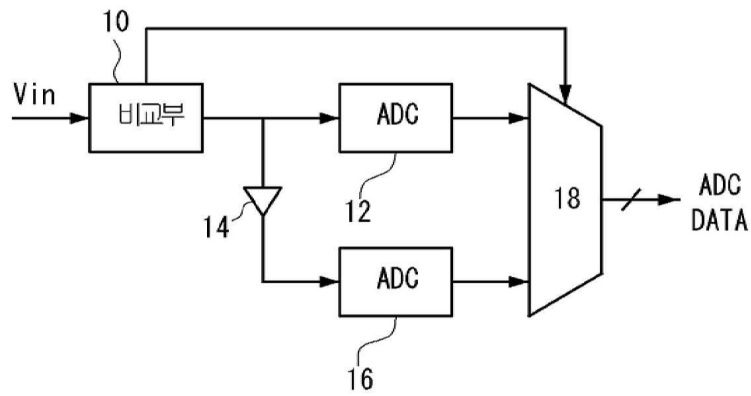
도면8



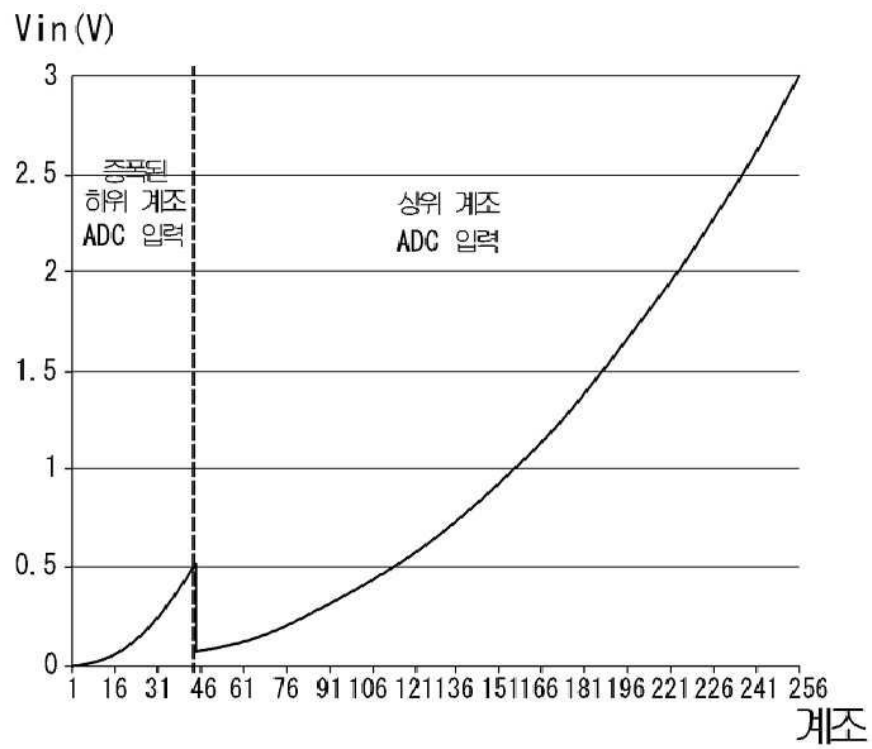
도면9



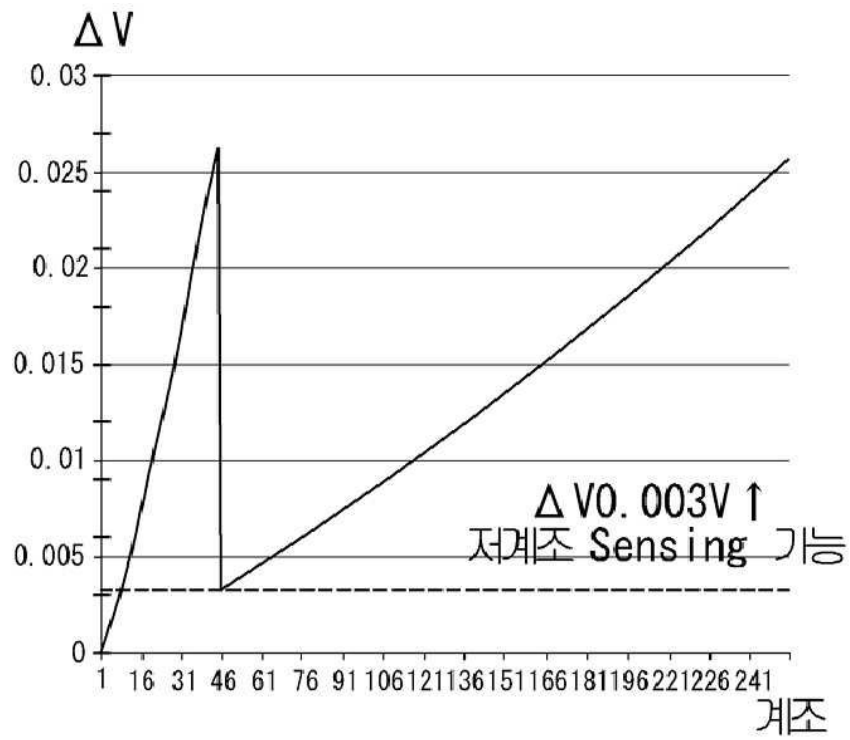
도면10



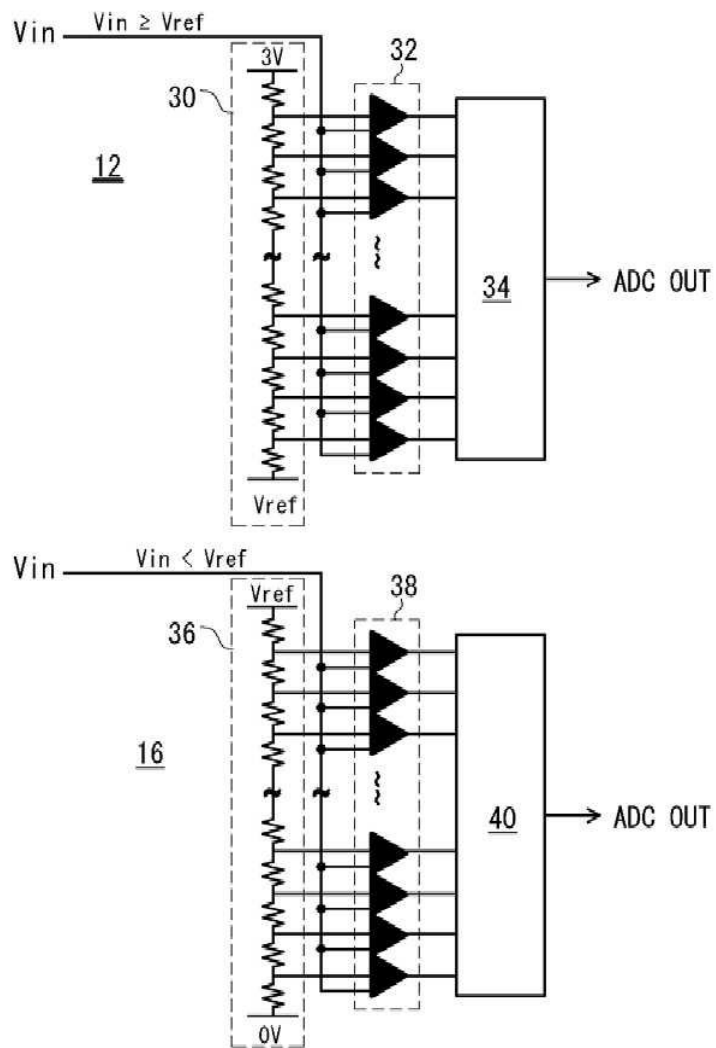
도면11



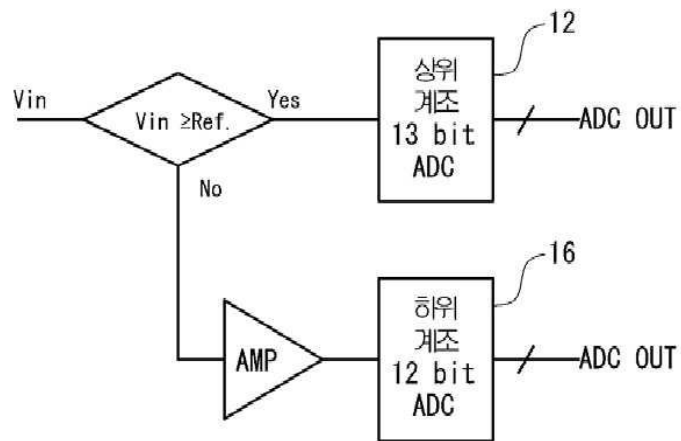
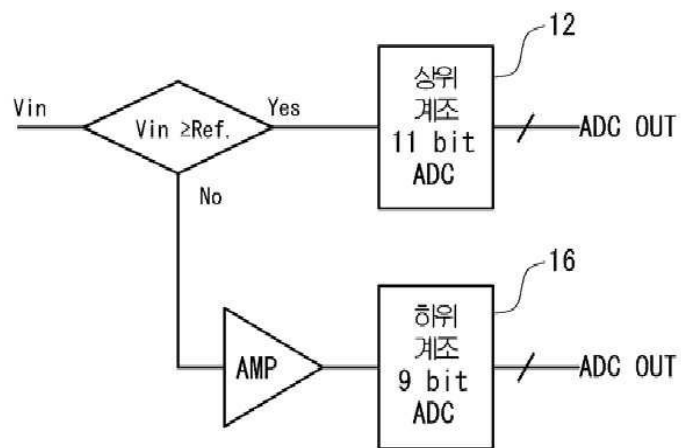
도면12



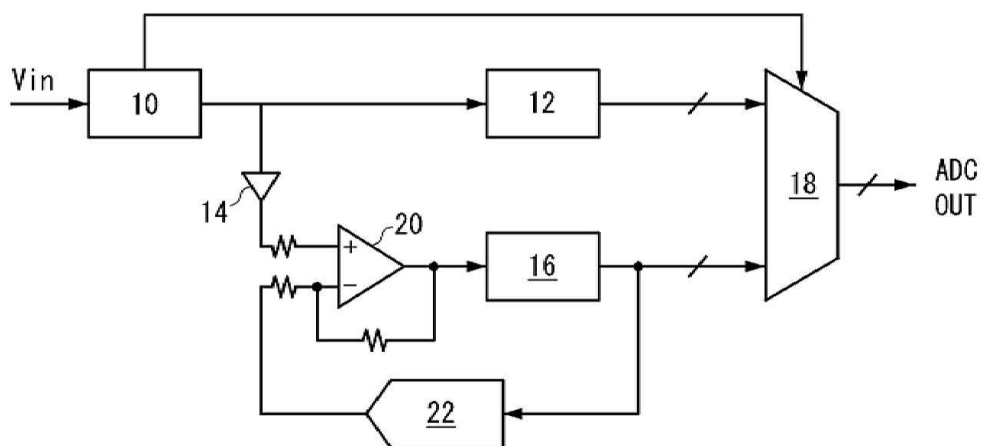
도면13



도면14



도면15



专利名称(译)	像素感测装置和使用其的电致发光显示器		
公开(公告)号	KR1020200036570A	公开(公告)日	2020-04-07
申请号	KR1020180116371	申请日	2018-09-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	오대석 조용완 박명중		
发明人	오대석 조용완 박명중		
IPC分类号	G09G3/00 G09G3/3233		
CPC分类号	G09G3/006 G09G3/3233 G09G2300/0828 G09G2320/0295 G09G2320/048		
外部链接	Espacenet		

摘要(译)

像素感测装置和使用该像素感测器的电致发光显示装置技术领域本发明涉及一种像素感测装置和使用该像素感测器的电致发光显示装置，用于将较高灰度电压转换为数字数据的第一模数转换器，用于将较低灰度电压转换为数字数据的第二模数转换器和 响应于选择信号，当将较高的灰度电压输入到比较器时，选择第一模拟数据转换器的输出，并且当将较低的灰度电压输入到比较器时，输出第二模拟数据转换器的输出。 它包括一个选择单元。

